

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 03155139.4

[51] Int. Cl.

G03F 7/00 (2006.01)

G03F 7/20 (2006.01)

H01L 21/027 (2006.01)

H01L 21/68 (2006.01)

[45] 授权公告日 2009年5月27日

[11] 授权公告号 CN 100492172C

[22] 申请日 2003.8.20 [21] 申请号 03155139.4

[30] 优先权

[32] 2002.8.23 [33] EP [31] 02255915.7

[73] 专利权人 ASML 荷兰有限公司

地址 荷兰维尔德霍芬

[72] 发明人 M·H·H·赫克斯

J·J·奥滕斯

[56] 参考文献

JP5109876A 1993.4.30

US5374829A 1994.12.20

US4551192A 1985.11.5

JP11251417A 1999.9.17

US6413701B1 2002.7.2

US5777838A 1998.7.7

EP0074691B1 1983.3.23

审查员 李珍珍

[74] 专利代理机构 中科专利商标代理有限责任公司

代理人 王波波

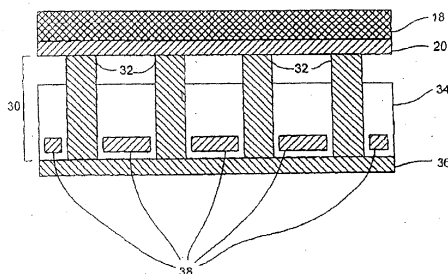
权利要求书 2 页 说明书 14 页 附图 4 页

[54] 发明名称

夹盘、光刻装置和器件制造方法

[57] 摘要

本发明公开了一种用于通过静电力将制品固定在支撑台上的夹盘，所述制品为：将在制造设备中采用光刻投影技术来加工的衬底；或光刻投影装置、掩膜处理装置、或者掩膜制造装置中的光刻投影掩膜或掩膜坯件。所述夹盘包括第一介质元件。在所述介质元件的朝向所述制品的一侧上设有多个引脚；所述引脚为导电引脚，其穿过所述介质元件的整个深度并与一导电元件相连，用于降低约翰逊拉别克力，并允许更快地释放衬底。



1. 一种用于通过静电力将制品固定在支撑台上的夹盘，所述制品为：
- 将在制造设备中采用光刻投影技术来加工的衬底；或
- 光刻投影装置、掩膜处理装置、或者掩膜制造装置中的光刻投影掩膜或掩膜坯件；

所述夹盘包括：

第一介质元件，其特征在于：

在所述介质元件的朝向所述制品的一侧上设有多个引脚，至少各所述引脚具有至少一个导电层，其形成于与所述制品接触的表面上，所述导电层具有小于 10 欧米的电阻率；

所述引脚为导电引脚，其穿过所述介质元件的整个深度并与一导电元件相连。

2. 根据权利要求 1 所述的夹盘，其特征在于，所述介质元件的厚度为 50 到 200 微米。

3. 根据权利要求 1 所述的夹盘，其特征在于，所述引脚的与所述制品相接触的面积小于所述介质元件的总面积的 4%。

4. 根据权利要求 1 所述的夹盘，其特征在于，所述引脚从所述介质元件的表面上伸出 2 到 10 微米。

5. 根据权利要求 1 所述的夹盘，其特征在于，所述引脚的直径在 0.15 毫米到 0.5 毫米之间。

6. 根据权利要求 1 所述的夹盘，其特征在于，所述引脚间隔开 2 到 15 毫米。

7. 根据权利要求 1 所述的夹盘，其特征在于，所述介质元件的朝向所述制品的表面设有导电层。

8. 根据权利要求 1 所述的夹盘，其特征在于，所述掩膜处理装置是掩膜检查装置或掩膜清洁装置。

9. 一种光刻投影装置，其包括：

- 用于提供辐射投影光束的辐射系统；

- 用于支撑图案形成装置的支撑结构, 所述图案形成装置用于按照所需图案来使所述投影光束形成图案;

- 用于固定衬底的衬底台;

- 用于将形成图案的光束投影到所述衬底的目标部分上的投影系统;

- 位于所述支撑结构或所述衬底台上的根据上述权利要求中任一项所述的夹盘; 和

- 至少一个第一电极, 其用于在所述夹盘的所述介质元件上施加电位差以产生夹紧力。

10. 一种器件制造方法, 包括步骤:

- 提供至少部分地覆盖有一层辐射敏感材料的衬底;

- 提供采用辐射系统的辐射投影光束;

- 利用图案形成装置使投影光束的横截面具有一定图案;

- 将形成了图案的辐射光束投影到所述辐射敏感材料层的目标部分上,

- 提供用于将所述衬底固定到所述衬底台上的静电夹盘, 所述静电夹盘包括第一介质元件;

- 将所述衬底定位在所述介质元件的第一表面上; 和

- 在第一和第二电极之间施加电位差, 从而在所述介质元件上施加电位差以在所述衬底上产生夹紧力,

其特征在于, 所述介质元件的所述第一表面具有多个引脚, 所述引脚为导电引脚, 其穿过所述介质元件的整个深度并与一导电元件相连。

夹盘、光刻装置和器件制造方法

技术领域

本发明涉及一种用于通过静电力将制品固定在支撑台上的夹盘，所述制品为：

- 将在制造设备中采用光刻投影技术来加工的衬底；或
- 光刻投影装置、掩膜处理装置如掩膜检查或清洁装置、或者掩膜制造装置中的光刻投影掩膜或掩膜坯件；

所述夹盘包括：第一介质元件。

本发明还涉及一种光刻投影装置，其包括：

- 用于提供辐射投影光束的辐射系统；
- 用于支撑图案形成装置的支撑结构，图案形成装置用于按照所需图案来使投影光束形成图案；

- 用于固定衬底的衬底台；
- 用于将形成图案的光束投影到衬底的目标部分上的投影系统；

和

- 包括位于所述支撑结构或所述衬底台上的介质元件的夹盘；

至少一个第一电极，用于在所述夹盘的所述介质元件上施加电位差以产生夹紧力。

背景技术

这里所用的用语“图案形成装置”应被广义地解释为可用于使入射辐射光束的横截面具有一定图案的装置，此图案与将在衬底的目标部分中产生的图案相对应；用语“光阀”也可用于此上下文中。一般来说，所述图案对应于将在目标部分中形成的器件如集成电路

或其它器件（见下文）中的某一特定功能层。这种图案形成装置的例子包括：

- 掩模。掩模的概念在光刻技术中是众所周知的，其包括多种掩模类型，例如二元型、交变相移型、衰减相移型，以及各种混合掩模类型。将这种掩模放入辐射光束中会导致辐射的选择性透射（在透射掩模的情况下）或反射（在反射掩模的情况下），光束根据掩模上的图案而照射在掩模上。在采用掩模的情况下，支撑结构通常为掩模台，其保证可将掩模固定在入射辐射光束内的所需位置上，并且如有需要可使掩模相对于光束运动。

- 可编程的镜阵列。这种装置的一个示例是具有粘弹性控制层和反射面的矩阵寻址的表面。此装置的基本原理是（例如）反射面的可寻址区域将入射光反射为衍射光，而非寻址区域将入射光反射为非衍射光。采用合适的滤光器可从反射光束中滤掉所述非衍射光，只留下衍射光；这样，光束根据矩阵寻址的表面的寻址图案而形成图案。可编程的镜阵列的另一实施例采用微型镜的矩阵设置，通过施加合适的局部电场或通过采用压电致动装置可使各微型镜围绕某一轴线分别地倾斜。同样，这些镜子是矩阵寻址的，使得寻址镜将以不同于非寻址镜的方向反射所入射的辐射光束；这样，反射光束根据矩阵寻址镜的寻址图案而形成图案。可利用合适的电子装置进行所需的矩阵寻址。在上述两种情况中，图案形成装置可包括一个或多个可编程的镜阵列。关于这里所提到的镜阵列的更多信息例如可从美国专利 US 5296891、US 5523193 和 PCT 专利申请 WO 98/38597 和 WO 98/33096 中收集到，这些专利通过引用结合于本文中。在采用可编程的镜阵列的情况下，所述支撑结构例如可为框架或台，其可根据要求为固定的或可动的。

- 可编程的 LCD 阵列。在美国专利 US 5229872 中给出了这种结构的一个示例，此专利通过引用结合于本文中。如上所述，在这种情况下支撑结构例如可为框架或台，其可根据要求为固定的或可

动的。

为简便起见，本文的余下部分在某些位置具体地集中到包括掩模和掩模台的示例上；然而，在这些示例中讨论的基本原理应在上述图案形成装置的更广泛的上下文中进行理解。

光刻投影装置例如可用于集成电路(IC)的制造中。在这种情况下，图案形成装置可产生与 IC 的单个层相对应的电路图案，而且此图案可成像于已涂覆有一层辐射敏感材料（抗蚀剂）的衬底（硅晶片）上的目标部分（例如包括一个或多个管心）上。通常来说，单个晶片包含相邻目标部分的整个网格，所述相邻目标部分通过投影系统一次一个地连续地被照射。在现有装置中，在采用掩模台上的掩模来形成图案时，在两种不同类型的机器之间会存在差异。在一种光刻投影装置中，通过将整个掩模图案一次性地曝光在目标部分上来照射各目标部分；这种装置通常称为晶片分档器。在通常称为步进-扫描装置的另一种装置中，通过沿给定的基准方向（“扫描”方向）在投影光束下渐进地扫描掩模图案并以平行于或反向平行于此方向的方向同步地扫描衬底台来照射各目标部分；通常来说，由于投影系统具有一个放大系数 M （通常小于 1），因此衬底台被扫描的速率 V 为掩模台被扫描的速率的 M 倍。关于这里所述的光刻装置的更多信息例如可从专利 US 6046792 中收集到，此专利通过引用结合于本文中。

在采用光刻投影装置的制造过程中，图案（例如掩模中的图案）被成像在至少部分地覆盖有一层辐射敏感材料（抗蚀剂）的衬底上。在此成像步骤之前，可对衬底进行各种工序，例如涂底层、抗蚀剂涂覆和软焙烘。在曝光后可对衬底进行其它工序，例如曝光后焙烘(PEB)、显影、硬焙烘和对所成像的特征进行测量/检查。此工序排列用作使器件例如 IC 的单个层形成图案的基础。随后可对这种形成了图案的层进行各种工序，例如蚀刻、离子注入（掺杂）、金属化、氧化、化学机械抛光等，所有这些工序均用于完成单个层的加工。

如果需要多个层，那么必须对各个新层重复进行整个工序或其变型。最后，在衬底（晶片）上设置器件阵列。随后这些器件通过例如切片或切割技术而相互分开，从而将这些单个的器件安装在与引脚相连的载体等上。关于此工艺的更多信息例如可从下述书籍中得到：

“微芯片的制造：半导体加工实用指南”，第三版，Peter van Zant 著，McGraw Hill 出版公司，1997 年，ISBN 0-07-067250-4，其通过引用结合于本文中。

为简便起见，在下文中将投影系统称为“透镜”；然而，此用语应被广义地理解为包括各种类型的投影系统，例如包括折射光学系统、反射光学系统和反射折射光学系统。辐射系统也可包括根据任一种这些设计类型来进行操作以对辐射投影光束进行引导、成形和控制的元件，这些元件在下文中统称或单独地称为“透镜”。另外，光刻装置可以是具有两个或多个衬底台（和/或两个或多个掩模台）的那种类型。在这种“多级”装置中，可使用并联的附加台，或者可在一个或多个台上进行预备工序而将一个或多个其它的台用于曝光。例如在专利 US 5969441 和 WO 98/40791 中介绍了双级光刻装置，这些专利通过引用结合于本文中。

在光刻装置中，衬底被牢固地固定在衬底台上是很重要的。要求衬底的位置非常精确，即使在工作台承受较高加速度时也是如此。在传统的光刻装置中，已经知道可通过真空来提供这种夹紧。衬底台设有突起或引脚以及外壁。衬底位于这些引脚的上方，其后面的空间被抽空。作用在衬底表面上的气压用于将衬底牢固地固定住。关于这种衬底固定器的更多细节可见于 EP-A-0947884，其通过引用结合于本文中。

虽然这种夹紧在许多场合下是有效的，然而近来光刻术的进展要求使用 EUV（远紫外线）辐射、X 射线、电子或离子辐射。与采用 UV 辐射的传统光刻术不同，EUV 技术要求光束路径或至少是一大部分光束路径被抽空。这样，真空夹紧方法的有效性降低。

已经提出了可提供一种用于光刻装置中的夹紧系统，其采用静电力来将衬底夹紧在衬底台上。这种系统可与在衬底两侧是否存在真空无关地进行操作。在这种系统中，衬底是导电的，或者在其与衬底台相连的表面上设有导电电极。一个静电夹盘包括一个或多个电极。在电极上方设有介质材料层。此层的上表面通常形成了图案，以降低衬底和夹盘之间的接触面积。电极和衬底之间（单极设计）或在夹盘自身的两个或多个电极之间（双极或多极设计）的电位差设定成可产生静电力，以将衬底夹紧在夹盘上。

通常来说，介质具有抛光的光滑表面。然而在实际情况下，衬底和介质的表面决不是绝对光滑的，其包含微小的不平。此外，虽然介质的电阻率非常高（超过 10^8 欧米），然而还是存在着较小的泄漏电流。这就会产生除电容静电力之外的约翰逊-拉别克(JR)力。这些力是因衬底和介质相接触的点之间的泄漏电流的流动而引起的。在衬底和介质不接触的点处，电荷积聚并产生了额外的 JR 力。当取消电位差时，产生 JR 力的存储电荷需要一些时间来扩散，这就在将衬底从夹盘上释放出之前形成了延迟。已经提出，可在此释放阶段中施加反向电压来使电荷更快地扩散。还已提出，可使所施加电压的极性循环地变化，以减少电荷积聚。然而，这需要相对较高的循环频率，并需要有复杂的方案来一直保持此夹紧力。

发明内容

因此，本发明的一个目的是提供一种夹盘，其可降低约翰逊-拉别克效应，允许实现更大的衬底产量。

根据本发明，此目的和其它目的可在如开篇段落所述的夹盘中实现，所述夹盘的特征在于，在所述介质元件的朝向所述制品的一侧上设有多个引脚，至少各所述引脚具有至少一个导电层，其形成于与所述制品接触的表面。导电层具有小于 10 欧米的电阻率。因此就可以降低 JR 力的效果。导电层的存在使引脚与衬底接触的所有

位置处均消除了 JR 力。此外，介质元件的远离引脚的表面离衬底相距一段足够大的距离，使得 JR 力可以被忽略。与衬底相接触的引脚的实际面积很小，使得整个静电力与介质为扁平的情况下相比小很多。这样，衬底就可在所施加的电位差下被静电力有效地夹紧，并可在取消电位差时快速地释放。

导电层的厚度最好小于 200 毫微米。具有薄涂层可以方便控制夹盘的平直度。此外，可采用标准的 CVD 工艺来制造该层。

有利的是，导电层可以不是金属。如果采用金属，那么金属原子会在接触点处扩散到衬底中，并且损坏半导体的性能。

引脚可由导电引脚形成，其穿过介质元件的整个深度，引脚与介质元件相连。在介质元件中设有电极，使得它不与引脚或导电元件接触。因此，衬底可以接地，在通过对电极施加电压来夹紧衬底时不会产生 JR 力。

介质元件的厚度最好为 50-200 微米。这就允许有足够的深度来形成引脚的结构，并提供静电力可在其上进行操作的最佳距离，而不会有介质破坏的危险。

引脚的总面积最好保持为小于介质元件的总面积的 4%。这就保证了可降低因引脚导电层和衬底之间的接触而产生的静电力的效果。

在一个有利的构造中，引脚从介质元件上伸出 2-10 微米。这一距离足以使 JR 效应在介质的没有引脚的那些区域上可被忽略。此外，在施加夹紧力时引脚的机械性能得以提高，这是因为它们的高度较低。

引脚的直径可处于 0.15 毫米到 0.5 毫米之间，并间隔开 2 到 15 毫米。这就保证了介质元件的较大区域中未包括引脚，因此对产生静电夹紧力来说是很有效的。这还意味着引脚的直径可大于它们的高度，从而提高了其机械性能。此外，通过以 2 到 15 毫米的间距来设置引脚，就可以施加均匀的力，同时支撑衬底的整个面积。这样

就降低了衬底在夹紧时的任何变形。介质元件通常具有成百上千个引脚，保证了至少一些引脚与衬底接触。

根据本发明的另一方面，提供了一种如技术领域第二部分所述的光刻投影装置，其特征在于，所述装置包括如上所述的夹盘。

根据本发明的另一方面，提供了一种器件制造方法，包括步骤：

- 提供至少部分地覆盖有一层辐射敏感材料的衬底；
- 提供采用辐射系统的辐射投影光束；
- 利用图案形成装置使投影光束的横截面具有一定图案；
- 将形成了图案的辐射光束投影到辐射敏感材料层的目标部分上，

其特征在于，所述介质元件的所述第一表面具有多个引脚，各所述引脚具有至少一个形成于上方外表面上的导电层，所述导电层具有小于 10 欧米的电阻率。

虽然在本文中将通过具体地参考 IC 制造来说明根据本发明的装置的使用，然而应当清楚地理解，这种装置还具有许多其它的可能应用。例如，它可用于集成光学系统、用于磁畴存储器的引导和检测图案、液晶显示面板、薄膜磁头等制造中，本领域的技术人员可以理解，在这种替代性应用的上下文中，在这里使用的任何用语：“分划线”、“晶片”或“管心”可分别由更通用的用语“掩模”、“衬底”和“目标区域”来代替。

在现有文献中，用语“辐射”和“光束”用于包括任何类型的电磁辐射，包括紫外线辐射（例如波长为 365,248,193,157 或 126 毫微米）和 EUV 辐射（远紫外线辐射，其例如具有 5-20 毫微米范围内的波长），以及粒子束辐射，例如离子束或电子束辐射。

附图说明

下面将只通过示例并参考示意性附图来介绍本发明的实施例，在附图中：

图 1 描述了根据本发明的一个实施例的光刻投影装置；

图 2 描述了根据本发明第一实施例的夹盘；

图 3 描述了根据本发明第二实施例的夹盘；

图 4 显示了本发明第三实施例的示意形式中的夹盘和相关的控制电路；和

图 5 是根据本发明第四实施例的双极夹盘的电极图案的平面图；

图 6 描述了根据本发明第五实施例的夹盘；和

图 7 描述了根据本发明第六实施例的夹盘。

在附图中相应的标号表示相应的元件。

具体实施方式

实施例 1

图 1 示意性地描述了根据本发明的一个特定实施例的光刻投影装置。所述装置包括：

- 用于提供辐射（例如 EUV 辐射）的投影光束 PB 的辐射系统 Ex,IL，在此特定情况下其还包括辐射源 LA；

- 设有用于固定掩模 MA（如分划板）的掩模固定器的第一载物台（掩模台）MT，其与用于将掩模相对于物体 PL 精确定位的第一定位装置相连；

- 设有用于固定衬底 W（如涂覆有抗蚀剂的硅晶片）的衬底固定器的第二载物台（衬底台）WT，其与用于将衬底相对于物体 PL 精确定位的第二定位装置相连；

- 用于在衬底 W 的目标部分 C（例如包括一个或多个管心）上对掩模 MA 的被照亮部分进行成像的投影系统（“透镜”）PL（例如反射镜组）。

如这里所述，此装置为反射型（例如具有反射掩模）。然而通常来说，它也可以是透射型（例如带有透射掩模）。或者，此装置可以采用另一种图案形成装置，例如上述类型的可编程的镜阵列。

源 LA (例如激光致等离子源或放电等离子源) 产生辐射光束。此光束直接地或在穿过调节装置如光束扩展器 Ex 后被馈送给照明系统 (照明器) IL。照明器 IL 可包括用于设定光束强度分布的外部和/或内部径向范围 (通常分别称为 σ -外部和 σ -内部) 的调节装置 AM。此外, 它通常还包括各种其它的元件, 例如积分器 IN 和聚光器 CO。这样, 照射在掩模 MA 上的光束 PB 在其横截面上具有所需的均匀性和强度分布。

在图 1 中应注意到, 源 LA 可位于光刻投影装置的外壳内 (例如当源 LA 为水银灯时通常是这样), 但也可远离光刻投影装置, 源 LA 所产生的辐射光束被引入该装置中 (例如借助于合适的导向镜); 当源 LA 为准分子激光器时通常为后一种情形。本发明和权利要求包括所有这些情形。

光束 PB 随后与固定在掩模台 MT 上的掩模 MA 相交。在被掩模 MA 选择性地反射后, 光束 PB 通过透镜 PL, 透镜 PL 将光束 PB 聚焦在衬底 W 的目标部分 C 上。借助于第二定位装置 (以及干涉测量仪 IF), 衬底台 WT 可精确地移动, 例如将不同的目标部分 C 定位在光束 PB 的路径中。类似地, 可用第一定位装置相对于光束 PB 的路径对掩模 MA 进行精确的定位, 例如在将掩模 MA 从掩模库中机械式地重新取出之后或者在扫描过程中。通常来说, 借助于图 1 中未明确描述的长行程模块 (粗略定位) 和短行程模块 (精确定位), 可实现载物台 MT, WT 的移动。然而, 在采用晶片分档器的情况下 (与步进-扫描装置相反), 掩模台 MT 可只与短行程致动器相连, 或被固定住。

所述装置可用于两种不同的模式中:

1. 在步进模式中, 掩模台 MT 基本上保持静止, 整个掩模图案被一次性投影 (即单次“闪光”) 到目标部分 C 上。然后沿 x 和/或 y 方向移动衬底台 WT, 使得光束 PB 可照射不同的目标部分 C。
2. 在扫描模式中, 除了给定的目标部分 C 没有在单次“闪光”

中曝光之外，基本上采用相同的方案。作为替代，掩模台 MT 以速度 v 沿给定方向（所谓的“扫描方向”，例如 y 方向）移动，从而使投影光束 PB 可在掩模图像上扫描；同时，衬底台 WT 以速度 $V=Mv$ 沿相同或相反的方向同时移动，其中 M 为透镜 PL 的放大系数（通常来说 $M=1/4$ 或 $1/5$ ）。这样，可以对较大的目标部分 C 进行曝光而不会降低分辨率。

在上文中已提到，EUV 系统要求光束路径被抽空。这可通过将整个装置封闭起来的单个真空系统或多个互连的单独真空系统来实现。

图 2 显示了在第一实施例中使用的夹盘 10。夹盘 10 包括介质元件 12，在其一个表面上形成有电极 14。在介质元件 12 的与电极 14 相反的一侧上形成了多个引脚 16。这些引脚 16 的直径为 0.3 毫米，并从介质元件 12 的表面上抬起 5 微米。各引脚 16 的上方 100 毫微米的部分形成导电层。导电层例如为 TiN。

此实施例的夹盘可用于夹紧衬底 18。衬底 18 是不导电的，因而在其夹紧面上形成有电极 20。当需要用夹盘 10 来夹紧衬底 18 时，就在电极 20 和 14 之间施加电位差。电容效应产生了静电力，其可将衬底 18 夹紧在夹盘 10 上。可以理解，电极 20 的与引脚 16 的上方导电层 22 相接触的部分并不用作电容器。这里，两个导电表面的直接连接允许电荷自由地流动，并防止产生约翰逊-拉别克力。由于引脚只占据介质元件 12 的一小部分面积（0.5%到 4%），因此静电力只降低了很小的量。

无法假定电极 20 的表面是绝对光滑的，因此并不是所有的导电层 22 均与电极 20 相接触。在这些区域中将存在小间隙（约为 10 毫微米左右），其中可能产生约翰逊-拉别克效应。然而，由于导电层的电容很小，因此这个力也很小。约翰逊-拉别克效应还产生于介质元件 12 的未具有引脚 16 的表面上。然而，此表面与引脚 16 的上部之间为 5 微米的间隙保证了这个区域中的约翰逊-拉别克力可以忽

略。

可以理解，虽然上述实施例介绍了形成有电极 20 的非导电衬底 18，然而也可以采用导电衬底（未示出）。这样就不需要形成电极 20。在这种情况下，电位差可施加在导电衬底和电极 14 之间。此外还可以理解，夹盘 10 可永久性地或可拆卸地连接在衬底台（未示出）上。

因此，根据本发明的第一实施例，可以实现一种不会受到约翰逊-拉别克效应影响的静电夹紧。这样，由于在取消电位差之后在等待约翰逊-拉别克力下降到衬底可从夹紧中释放出来的水平时不会产生延迟，因而就可以提高衬底的产量。

还可能存在这样的情况，如果电极 14 和 20 的极性保持稳定，那么电荷将积聚，约翰逊-拉别克效应可能变得较显著。如上所述，夹盘 10 的这种设计可降低此效应。然而，为了消除约翰逊-拉别克效应的任何可能的积累，可以在每次更换衬底时使施加到电极 20 和 14 上的电压极性交变。这就保证了在介质元件 12 不会出现电荷积聚。此外，在夹紧衬底时不需要复杂的控制技术来使极性反向。虽然在每次更换晶片时使电压交变是适当的，然而已经发现，约翰逊-拉别克力的效果在极性于一段较长时间、最多达两个小时的时间段内交变的循环中也很小，这也是合适的。

实施例 2

图 3 显示了本发明第二实施例的夹紧夹盘 30，其与第一实施例相同的部分在下面将省略。夹盘 30 设有多个引脚 32，与其接地引脚相似，延伸穿过介质元件 34 的整个深度。引脚 32 由导电材料形成。导电引脚 32 与导体 36 相连，其设置在夹盘 30 的不用于夹紧衬底 18 的一侧上。在介质元件 34 上的远离夹紧面的位置处设有电极 38，其通过介质元件 34 与引脚 32 和导体 36 绝缘。

在对电极 38 施加了电压时第二实施例的夹盘可夹紧衬底 18。在此实施例中衬底 18 可接地。然而，仍然建议使所施加的电压以与第一实施例相似的方式交变。

第二实施例中的引脚的突出部分的尺寸和排列与第一实施例的引脚相同，这里不再进行介绍。

实施例 3

在图 4 中显示了夹紧夹盘的第三实施例，其中衬底 44 上的微观表面不平的比例被放大。第三实施例的与第一实施例相同的部分在下面将省略。虽然上述第一和第二实施例已经降低了约翰逊-拉别克力的效果以使得在取消夹紧电位差时可快速地释放衬底，然而第三实施例仍旨在将约翰逊-拉别克力控制到易管理的水平。这样就可从额外的约翰逊-拉别克力中受益，并降低在夹紧/松开过程中所产生的任何延迟。在第三实施例中，介质元件 40 的夹紧面最好被抛光成平直的。然而应当理解，夹紧面并不必须被抛光成平直的。

在介质元件 40 上的与夹紧面相对的表面上设有电极 42。为了夹紧衬底 44，应在电极 42 和衬底 44 之间施加电位差。第三实施例包括：介质元件 40；至少一个第一电极 42；用于在所述第一电极和衬底之间提供电压的电压源 50；用于检测介质元件 40 内的电荷迁移的传感器 46；以及用于根据传感器 46 的输出来控制电压源 50 的控制系统 48。

当在衬底 44 和电极 42 之间施加电位差时，介质内的电荷就开始迁移。这就减小了有效距离，并在因衬底 44 的微观表面不平而引起的衬底 44 不与介质元件 40 相接触的区域产生了约翰逊-拉别克效应。

然而在此实施例中，设置了传感器 46 来测量介质元件 40 内的电荷迁移。传感器 46 包括位于介质元件 40 内的上方短电极 47。这可由控制系统 48 采用闭环方法来进行处理，以控制所施加的电位差。因此，可以精确地控制约翰逊-拉别克力，并将其限制在当取消电位差时将下降的值，从而降低在释放衬底之前的延迟。这样就可从由约翰逊-拉别克效应形成的增大的夹紧力中受益，同时减小在取消电位差时释放衬底的任何延迟。可以理解，控制系统 48 可在释放阶段

中施加反向电压，以尽可能快地散开存储电荷。

在第三实施例中，如图 4 所示，采用了导电衬底 44。然而，也可采用在夹紧面上设有电极的非导电衬底，如上述第一和第二实施例所述的那样。此外，第三实施例的控制系统和传感器也可应用到第一和第二实施例中。

实施例 4

上述第一到第三实施例考虑的是单极夹盘。第四实施例采用了双极夹盘。第四实施例中与第一实施例相同的结构在下面将省略。

在图 5 中显示了双极夹盘 52 的电极的平面图。圆形夹盘 52 具有两个半圆形电极 54a 和 54b，而不是第一实施例中的单个电极 14。当需要将衬底夹紧到夹盘 52 上时，在一个电极上施加+100 伏的电压，而在另一电极上施加-100 伏的电压；这样，衬底将处于零电位。

这样就不需要使用导电衬底或具有导电层的衬底。因此也不需要与衬底的电连接。

也可采用其它结构的双极设计，例如两个电极可包括互锁指形件、希腊键图形、同心环或同心螺旋的设置。也可采用多极设计。

可以理解，第四实施例的电极也可应用到第二或第三实施例中，不需要导电衬底或具有导电层的衬底。

实施例 5

在图 6 中显示了根据本发明的夹紧夹盘的第五实施例。第五实施例中与第一实施例相同的部分在下面将省略。夹盘 10 同样包括在其一个表面上形成了电极 14 的介质元件 12。在介质元件 12 的另一侧上形成了多个引脚 16。与第一实施例相反，引脚 16 为导电引脚 16，其安装在介质元件 12 的朝向电极 20 的表面上。

第五实施例中的引脚 16 的突出部分的尺寸和排列与第一实施例的引脚相同，这里不再进行介绍。

实施例 6

在图 7 中显示了根据本发明的夹紧夹盘的第六实施例。第六实

施例中与第一实施例相同的部分在下面将省略。在第六实施例中，在各引脚 16 之间的区域上也设置了导电层 22。因此，介质元件 12 的朝向电极 20 的区域被导电层 22 完全覆盖。

虽然在上文中介绍了本发明的特定实施例，然而应当理解，本发明可以不同于上述的方式来实施。此说明书并不意味限制了本发明。

图 1

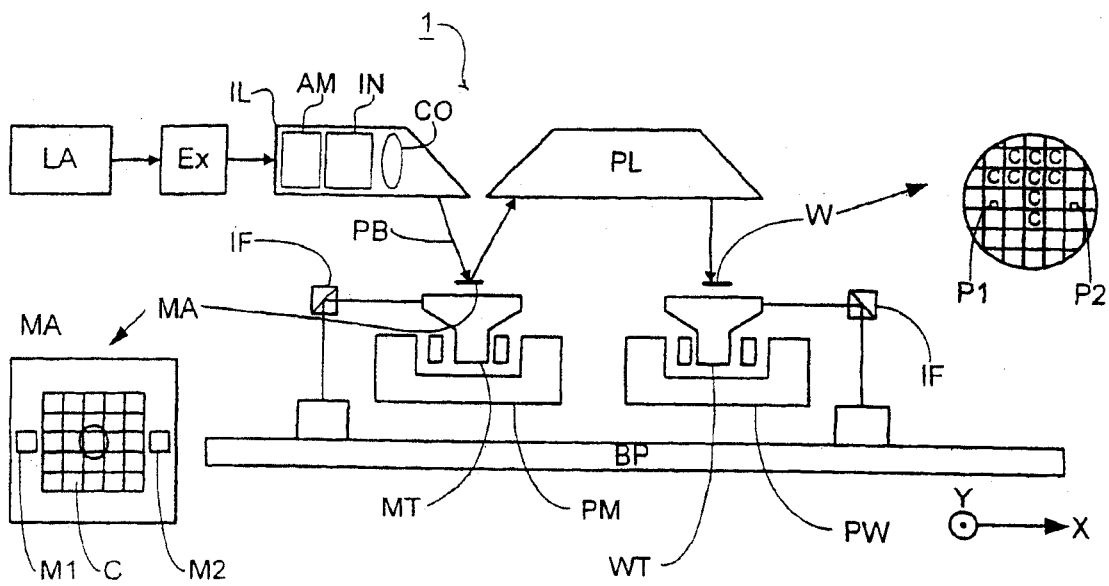


图 2

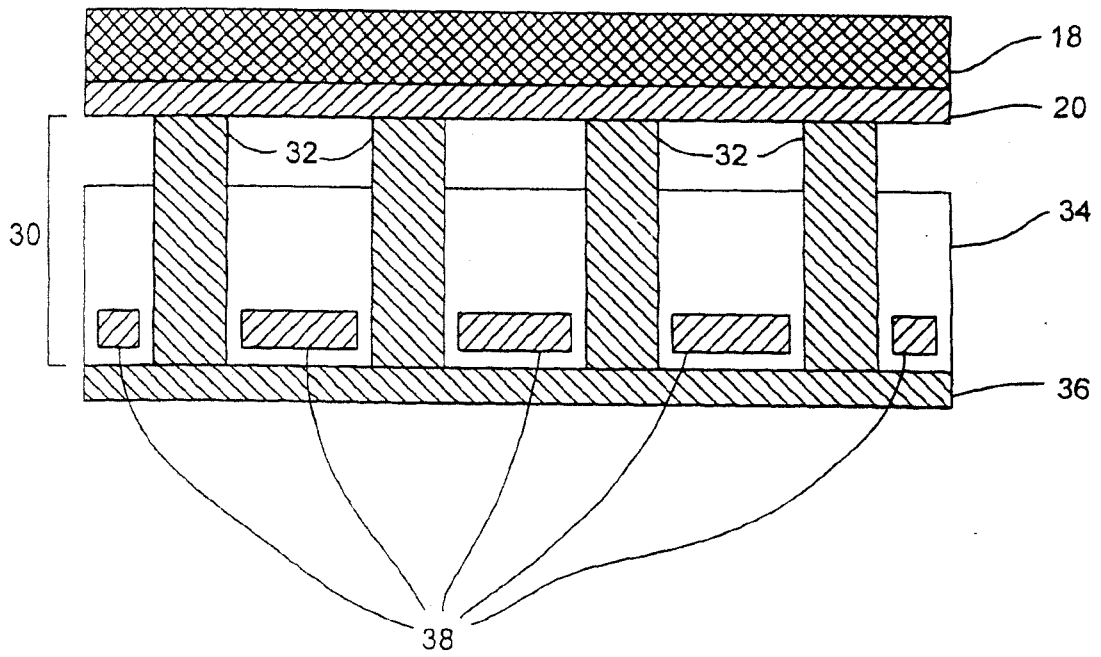
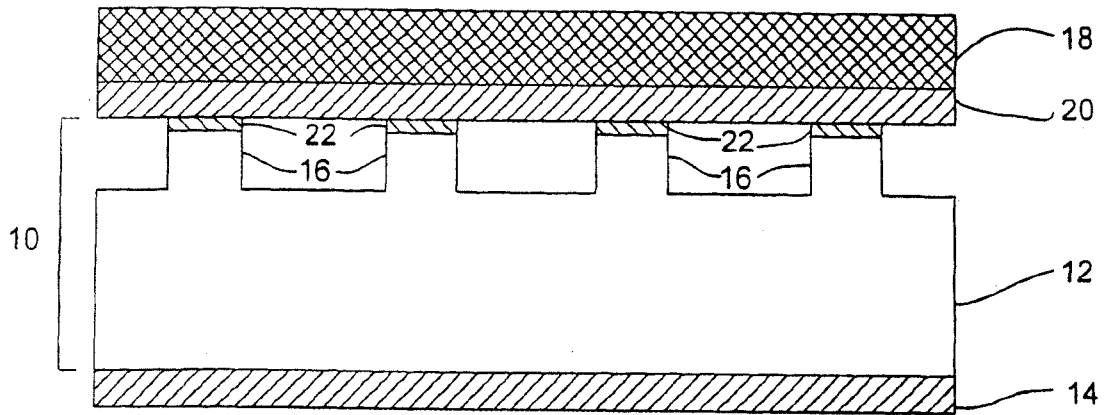


图 3

图 4

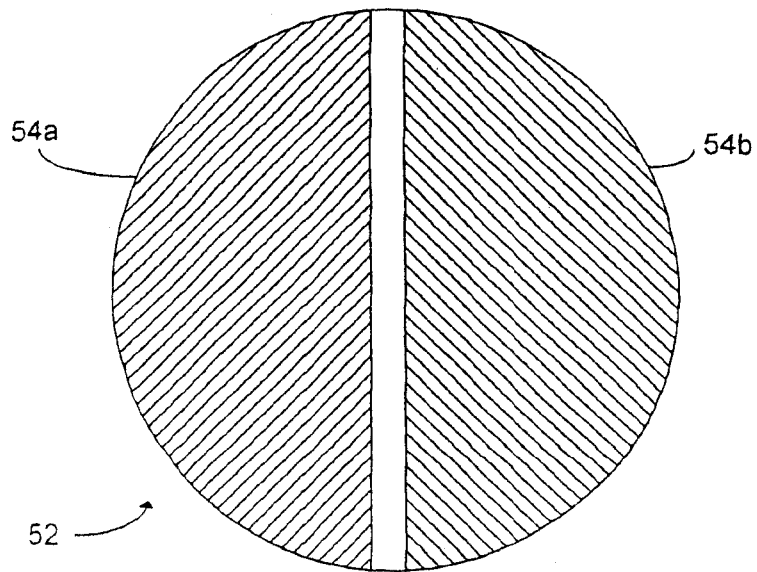
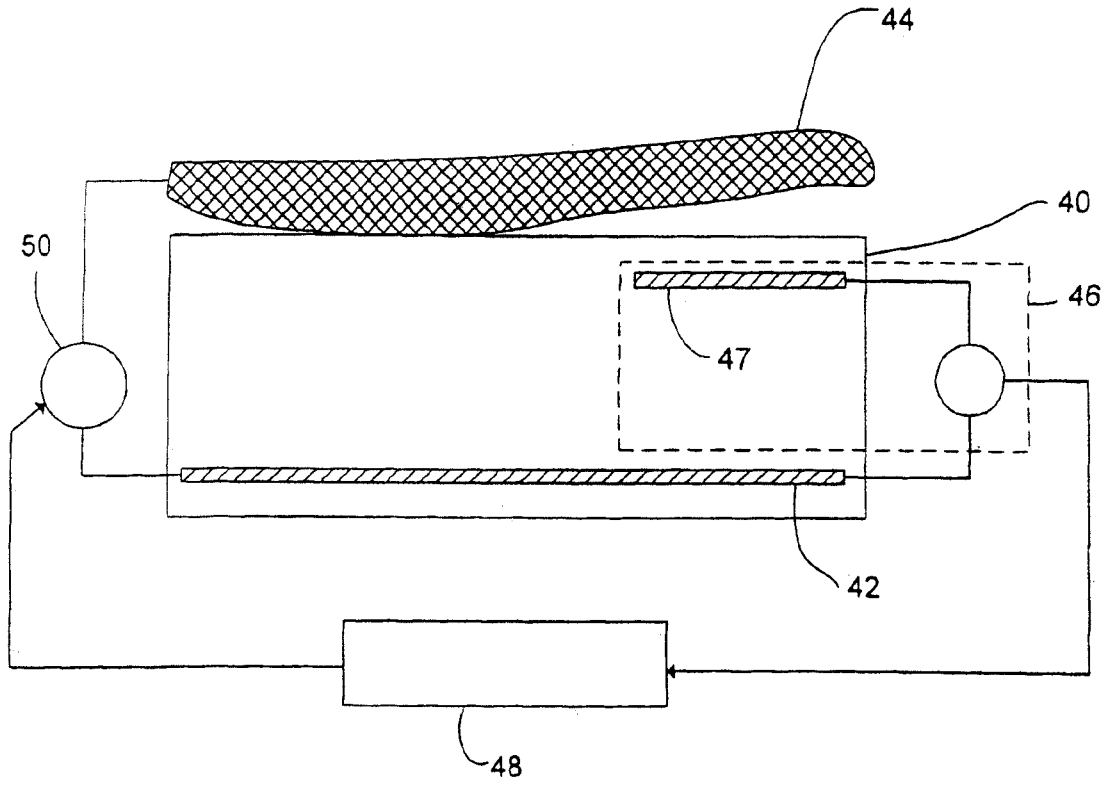


图 5

图 6

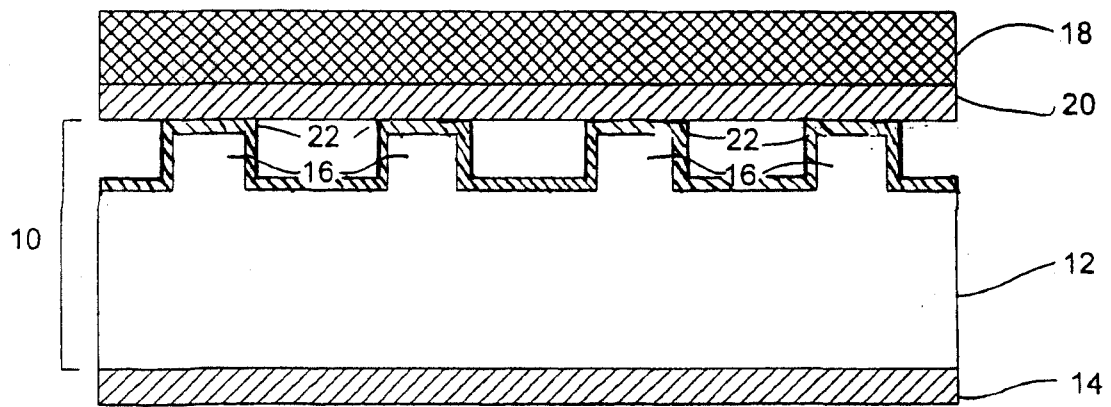
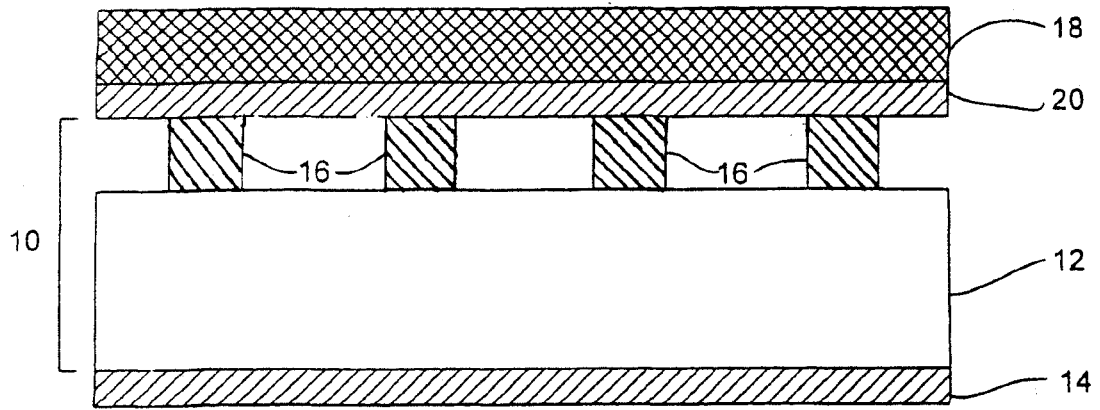


图 7