



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0136526  
(43) 공개일자 2017년12월11일

- |  |  |
|--|--|
| <p>(51) 국제특허분류(Int. Cl.)<br/> <i>H04N 19/14</i> (2014.01) <i>H04N 19/124</i> (2014.01)<br/> <i>H04N 19/174</i> (2014.01) <i>H04N 19/176</i> (2014.01)<br/> <i>H04N 19/186</i> (2014.01) <i>H04N 19/61</i> (2014.01)</p> <p>(52) CPC특허분류<br/> <i>H04N 19/14</i> (2015.01)<br/> <i>H04N 19/124</i> (2015.01)</p> <p>(21) 출원번호 10-2017-7028261</p> <p>(22) 출원일자(국제) 2016년03월24일<br/>         심사청구일자 없음</p> <p>(85) 번역문제출일자 2017년10월06일</p> <p>(86) 국제출원번호 PCT/US2016/024016</p> <p>(87) 국제공개번호 WO 2016/167936<br/>         국제공개일자 2016년10월20일</p> <p>(30) 우선권주장<br/>         62/146,913 2015년04월13일 미국(US)<br/>         15/078,797 2016년03월23일 미국(US)</p> | <p>(71) 출원인<br/>         쉐컴 인코포레이티드<br/>         미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775</p> <p>(72) 발명자<br/>         제이콥슨 네이탄 해임<br/>         미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775<br/>         티루말라이 비자야라가반<br/>         미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775<br/>         조쉬 라잔 렉스맨<br/>         미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775</p> <p>(74) 대리인<br/>         특허법인코리아나</p> |
|--|--|

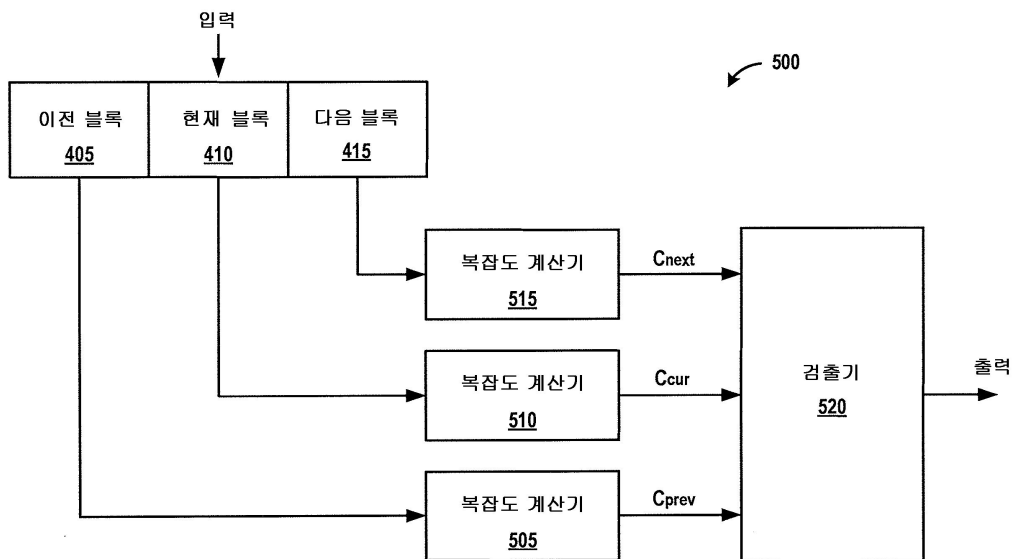
전체 청구항 수 : 총 30 항

(54) 발명의 명칭 디스플레이 스트림 압축을 위한 복잡한 영역 검출

(57) 요약

이미지의 복잡한 영역을 검출하는 방법 및 장치가 개시된다. 일 예에서, 본 방법은 현재 블록, 다음 블록, 및 이전 블록에 대한 복잡도 값들을 계산하는 단계를 포함할 수도 있다. 본 방법은 (i) 이전 복잡도 값이 제 1 임계값 미만이고 다음 복잡도 값이 제 2 임계값보다 크다고 검출하는 단계; 및 (ii) 현재 블록으로의 전이도 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하는 단계를 포함할 수도 있다. 본 방법은 (i) 및 (ii) 에 응답하여 다음 블록으로 전이할 때 편평한-대-복잡한 영역 전이를 검출하는 단계를 포함할 수도 있다.

대표도



(52) CPC특허분류

*H04N 19/174* (2015.01)

*H04N 19/176* (2015.01)

*H04N 19/186* (2015.01)

*H04N 19/61* (2015.01)

---

## 명세서

### 청구범위

#### 청구항 1

이미지의 복잡한 영역을 검출하는 방법으로서,

상기 이미지의 슬라이스는 현재 블록, 다음 블록, 및 이전 블록을 포함하며,

상기 방법은,

상기 현재 블록에 대한 현재 복잡도 값, 상기 다음 블록에 대한 다음 복잡도 값, 및 상기 이전 블록에 대한 이전 복잡도 값을 계산하는 단계;

상기 이전 복잡도 값이 제 1 임계값 미만이고 상기 다음 복잡도 값이 제 2 임계값보다 크다고 검출하는 단계로서, 상기 제 2 임계값은 상기 제 1 임계값보다 큰, 상기 검출하는 단계;

상기 현재 블록으로의 전이도 상기 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하는 단계; 및

(i) 상기 이전 복잡도 값이 상기 제 1 임계값 미만이고 상기 다음 복잡도 값이 상기 제 2 임계값보다 크다고 검출하는 것, 및 (ii) 상기 현재 블록으로의 전이도 상기 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하는 것에 응답하여, 상기 다음 블록으로 전이할 때 편평한-대-복잡한 영역 전이를 검출하는 단계를 포함하는, 이미지의 복잡한 영역을 검출하는 방법.

#### 청구항 2

제 1 항에 있어서,

상기 현재 블록에 대한 상기 현재 복잡도 값, 상기 다음 블록에 대한 상기 다음 복잡도 값, 및 상기 이전 블록에 대한 상기 이전 복잡도 값을 계산하는 단계는,

상기 현재, 다음, 및 이전 블록들 중 각각의 블록에 대해, (i) 변환 계수들을 결정하기 위해 변환을 적용하는 단계 및 (ii) 상기 변환 계수들의 정의된 절대 합을 결정하는 단계를 포함하는, 이미지의 복잡한 영역을 검출하는 방법.

#### 청구항 3

제 2 항에 있어서,

상기 변환을 적용하는 단계는 이산 코사인 변환 (DCT) 및 Hadamard 변환 중 하나를 적용하는 단계를 포함하는, 이미지의 복잡한 영역을 검출하는 방법.

#### 청구항 4

제 3 항에 있어서,

상기 DCT 변환 및 상기 Hadamard 변환 중 하나를 적용하기 전에 칼라 변환을 상기 현재, 다음, 및 이전 블록들의 각각에 적용하는 단계를 더 포함하는, 이미지의 복잡한 영역을 검출하는 방법.

#### 청구항 5

제 2 항에 있어서,

상기 정의된 절대 합을 결정하는 단계는 상기 변환 계수들의 적어도 서브세트의 절대 합 및 절대 제곱 합 중 하나를 결정하는 단계를 포함하는, 이미지의 복잡한 영역을 검출하는 방법.

#### 청구항 6

제 5 항에 있어서,

절대 합 및 절대 제곱 합 중 하나를 결정하는 단계는, 상기 변환 계수들의 서브세트의 절대 합 및 절대 제곱 합 중 하나를 계산하는 단계를 포함하며,

상기 서브세트는 직류 (DC) 계수에 속하는 제 1 변환 계수 및 낮은 주파수 계수에 속하는 제 2 변환 계수 중 적어도 하나를 포함하지 않는, 이미지의 복잡한 영역을 검출하는 방법.

#### 청구항 7

제 1 항에 있어서,

상기 편평한-대-복잡한 영역 전이를 검출하는 것에 응답하여 양자화 파라미터 (QP) 를 조정하는 단계를 더 포함하는, 이미지의 복잡한 영역을 검출하는 방법.

#### 청구항 8

제 7 항에 있어서,

상기 QP 를 조정하는 단계는, 편평한-대-복잡한 영역 전이를 검출하는 것에 응답하여 QP 조정 값 만큼 상기 QP 를 증가시키는 단계를 포함하는, 이미지의 복잡한 영역을 검출하는 방법.

#### 청구항 9

제 1 항에 있어서,

상기 현재 블록으로의 전이도 상기 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하는 단계는, 현재 블록 시간에서의 상기 현재, 다음, 및 이전 블록들의 상기 복잡도 값들에 기초하는, 이미지의 복잡한 영역을 검출하는 방법.

#### 청구항 10

제 1 항에 있어서,

상기 현재 블록으로의 전이도 상기 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하는 단계는, 하나 이상의 이전 블록 시간들에서의 상기 현재, 다음, 및 이전 블록들의 상기 복잡도 값들에 기초하는, 이미지의 복잡한 영역을 검출하는 방법.

#### 청구항 11

제 1 항에 있어서,

상기 다음 블록으로 전이할 때 편평한-대-복잡한 영역 전이를 검출하는 것에 응답하여, 상기 전이의 표시를 코덱의 인코더로부터 디코더로 시그널링하는 단계를 더 포함하는, 이미지의 복잡한 영역을 검출하는 방법.

#### 청구항 12

제 1 항에 있어서,

고정된 레이트 코덱의 파라미터들에 기초하여 상기 제 1 및 제 2 임계치들 중 적어도 하나를 동조시키는 단계를 더 포함하는, 이미지의 복잡한 영역을 검출하는 방법.

#### 청구항 13

이미지의 복잡한 영역을 검출하는 디바이스로서,

상기 이미지에 관한 비디오 정보를 저장하도록 구성된 메모리로서, 상기 이미지의 슬라이스는 현재 블록, 다음 블록, 및 이전 블록을 포함하는, 상기 메모리; 및

상기 메모리에 커플링된 적어도 하나의 프로세서 회로를 포함하며,

상기 프로세서 회로는,

상기 현재 블록에 대한 현재 복잡도 값, 상기 다음 블록에 대한 다음 복잡도 값, 및 상기 이전 블록에 대한 이전 복잡도 값을 계산하고;

상기 이전 복잡도 값이 제 1 임계값 미만이고 상기 다음 복잡도 값이 제 2 임계값보다 크다고 검출하고, 상기 제 2 임계값은 상기 제 1 임계값보다 크며;

상기 현재 블록으로의 전이도 상기 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하고; 그리고

(i) 상기 이전 복잡도 값이 상기 제 1 임계값 미만이고 상기 다음 복잡도 값이 상기 제 2 임계값보다 크다고 검출하는 것, 및 (ii) 상기 현재 블록으로의 전이도 상기 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하는 것에 응답하여, 상기 다음 블록으로 전이할 때 편평한-대-복잡한 영역 전이를 검출하도록 구성되는, 이미지의 복잡한 영역을 검출하는 디바이스.

#### 청구항 14

제 13 항에 있어서,

상기 적어도 하나의 프로세서 회로는 또한,

상기 현재 블록에 대한 상기 현재 복잡도 값, 상기 다음 블록에 대한 상기 다음 복잡도 값, 및 상기 이전 블록에 대한 상기 이전 복잡도 값을 계산하는 것이 상기 현재, 다음, 및 이전 블록들 중 각각의 블록에 대해, (i) 변환 계수들을 결정하기 위해 변환을 적용하는 것 및 (ii) 상기 변환 계수들의 정의된 절대 합을 결정하는 것을 포함하도록 구성되는, 이미지의 복잡한 영역을 검출하는 디바이스.

#### 청구항 15

제 14 항에 있어서,

상기 적어도 하나의 프로세서 회로는 또한,

이산 코사인 변환 (DCT) 및 Hadamard 변환 중 하나를 적용하는 것을 통해서 상기 변환을 적용하도록 구성되는, 이미지의 복잡한 영역을 검출하는 디바이스.

#### 청구항 16

제 15 항에 있어서,

상기 적어도 하나의 프로세서 회로는 또한,

상기 DCT 변환 및 상기 Hadamard 변환 중 하나를 적용하기 전에 칼라 변환을 상기 현재, 다음, 및 이전 블록들의 각각에 적용하도록 구성되는, 이미지의 복잡한 영역을 검출하는 디바이스.

#### 청구항 17

제 14 항에 있어서,

상기 적어도 하나의 프로세서 회로는 또한,

상기 변환 계수들의 적어도 서브세트의 절대 합 및 절대 제곱 합 중 하나를 결정하는 것을 통해서 상기 정의된 절대 합을 결정하도록 구성되는, 이미지의 복잡한 영역을 검출하는 디바이스.

#### 청구항 18

제 17 항에 있어서,

상기 적어도 하나의 프로세서 회로는 또한,

상기 변환 계수들의 서브세트의 절대 합 및 절대 제곱 합 중 하나를 계산하는 것을 통해서 절대 합 및 절대 제곱 합 중 하나를 결정하도록 구성되며,

상기 서브세트는 직류 (DC) 계수에 속하는 제 1 변환 계수 및 낮은 주파수 계수에 속하는 제 2 변환 계수 중 적어도 하나를 포함하지 않는, 이미지의 복잡한 영역을 검출하는 디바이스.

#### 청구항 19

제 13 항에 있어서,

상기 적어도 하나의 프로세서 회로는 또한,

편평한-대-복잡한 영역 전이를 검출하는 것에 응답하여 양자화 파라미터 (QP) 를 조정하도록 구성되는, 이미지의 복잡한 영역을 검출하는 디바이스.

#### 청구항 20

제 19 항에 있어서,

상기 적어도 하나의 프로세서 회로는 또한,

편평한-대-복잡한 영역 전이를 검출하는 것에 응답하여 QP 조정 값 만큼 상기 QP 를 증가시키는 것을 통해서 상기 QP 를 조정하도록 구성되는, 이미지의 복잡한 영역을 검출하는 디바이스.

#### 청구항 21

제 13 항에 있어서,

상기 적어도 하나의 프로세서 회로는 또한,

현재 블록 시간에서의 상기 현재, 다음, 및 이전 블록들의 상기 복잡도 값들에 기초하여 상기 현재 블록으로의 전이도 상기 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하도록 구성되는, 이미지의 복잡한 영역을 검출하는 디바이스.

#### 청구항 22

제 13 항에 있어서,

상기 적어도 하나의 프로세서 회로는 또한,

하나 이상의 이전 블록 시간들에서의 상기 현재, 다음, 및 이전 블록들의 상기 복잡도 값들에 기초하여 상기 현재 블록으로의 전이도 상기 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하도록 구성되는, 이미지의 복잡한 영역을 검출하는 디바이스.

#### 청구항 23

이미지의 복잡한 영역을 검출하는 장치로서,

상기 이미지의 슬라이스는 현재 블록, 다음 블록, 및 이전 블록을 포함하며,

상기 장치는,

상기 현재 블록에 대한 현재 복잡도 값, 상기 다음 블록에 대한 다음 복잡도 값, 및 상기 이전 블록에 대한 이전 복잡도 값을 계산하는 수단;

상기 이전 복잡도 값이 제 1 임계값 미만이고 상기 다음 복잡도 값이 제 2 임계값보다 크다고 검출하는 수단으로서, 상기 제 2 임계값은 상기 제 1 임계값보다 큰, 상기 검출하는 수단;

상기 현재 블록으로의 전이도 상기 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하는 수단; 및

(i) 상기 이전 복잡도 값이 상기 제 1 임계값 미만이고 상기 다음 복잡도 값이 상기 제 2 임계값보다 크다고 검출하는 것, 및 (ii) 상기 현재 블록으로의 전이도 상기 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하는 것에 응답하여, 상기 다음 블록으로 전이할 때 편평한-대-복잡한 영역 전이를 검출하는 수단을 포함하는, 이미지의 복잡한 영역을 검출하는 장치.

#### 청구항 24

제 23 항에 있어서,

상기 현재 블록에 대한 상기 현재 복잡도 값, 상기 다음 블록에 대한 상기 다음 복잡도 값, 및 상기 이전 블록

에 대한 상기 이전 복잡도 값을 계산하는 수단은,

변환 계수들을 결정하기 위해 변환을 적용하는 수단, 및 상기 현재, 다음, 및 이전 블록들 중 각각의 블록에 대해 상기 변환 계수들의 정의된 절대 합을 결정하는 수단을 포함하는, 이미지의 복잡한 영역을 검출하는 장치.

#### 청구항 25

제 24 항에 있어서,

상기 변환을 적용하는 수단은,

이산 코사인 변환 (DCT) 및 Hadmard 변환 중 하나를 적용하는 수단, 및 칼라 변환을 상기 현재, 다음, 및 이전 블록들의 각각에 적용하는 수단을 포함하는, 이미지의 복잡한 영역을 검출하는 장치.

#### 청구항 26

제 23 항에 있어서,

편평한-대-복잡한 영역 전이를 검출하는 것에 응답하여 양자화 파라미터 (QP) 를 조정하는 수단을 더 포함하는, 이미지의 복잡한 영역을 검출하는 장치.

#### 청구항 27

이미지에 관련된 비디오 정보를 저장하고 있는 비밀시적 컴퓨터 판독가능 저장 매체로서,

상기 이미지의 슬라이스는 현재 블록, 다음 블록, 및 이전 블록을 포함하며,

상기 저장 매체는, 실행될 때, 디바이스의 프로세서로 하여금,

상기 현재 블록에 대한 현재 복잡도 값, 상기 다음 블록에 대한 다음 복잡도 값, 및 상기 이전 블록에 대한 이전 복잡도 값을 계산하게 하고;

상기 이전 복잡도 값이 제 1 임계값 미만이고 상기 다음 복잡도 값이 제 2 임계값보다 크다고 검출하게 하고, 상기 제 2 임계값은 상기 제 1 임계값보다 크고;

상기 현재 블록으로의 전이도 상기 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하게 하고; 그리고

(i) 상기 이전 복잡도 값이 상기 제 1 임계값 미만이고 상기 다음 복잡도 값이 상기 제 2 임계값보다 크다고 검출하는 것, 및 (ii) 상기 현재 블록으로의 전이도 상기 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하는 것에 응답하여, 상기 다음 블록으로 전이할 때 편평한-대-복잡한 영역 전이를 검출하게 하는 명령들을 추가로 저장하고 있는, 비밀시적 컴퓨터 판독가능 저장 매체.

#### 청구항 28

제 27 항에 있어서,

실행될 때, 상기 프로세서로 하여금, 상기 현재, 다음, 및 이전 블록들 중 각각의 블록에 대해, 변환 계수들을 결정하기 위해 변환을 적용하는 것 및 상기 변환 계수들의 정의된 절대 합을 결정하는 것을 통해서, 상기 현재 블록에 대한 상기 현재 복잡도 값, 상기 다음 블록에 대한 상기 다음 복잡도 값, 및 상기 이전 블록에 대한 상기 이전 복잡도 값을 계산하게 하는 명령들을 추가로 저장하는, 비밀시적 컴퓨터 판독가능 저장 매체.

#### 청구항 29

제 28 항에 있어서,

실행될 때, 상기 프로세서로 하여금, 이산 코사인 변환 (DCT) 및 Hadmard 변환 중 하나를 적용하는 것, 및 칼라 변환을 상기 현재, 다음, 및 이전 블록들의 각각에 적용하는 것을 통해서, 상기 변환을 적용하게 하는 명령들을 추가로 저장하는, 비밀시적 컴퓨터 판독가능 저장 매체.

#### 청구항 30

제 27 항에 있어서,

실행될 때, 상기 프로세서로 하여금, 편평한-대-복잡한 영역 전이를 검출하는 것에 응답하여 양자화 파라미터 (QP) 를 조정하게 하는 명령들을 추가로 저장하는, 비밀시적 컴퓨터 판독가능 저장 매체.

## 발명의 설명

### 기술 분야

[0001] 본 개시물은 비디오 코딩 및 압축의 분야, 특히, 디스플레이 스트림 압축 (DSC) 과 같은, 디스플레이 링크들을 통한 송신을 위한 비디오 압축에 관한 것이다.

### 배경 기술

[0002] 디지털 비디오 능력들은 디지털 텔레비전들, 개인 휴대정보 단말기들 (PDA들), 랩탑 컴퓨터들, 데스크탑 모니터들, 디지털 카메라들, 디지털 리코딩 디바이스들, 디지털 미디어 플레이어들, 비디오 게이밍 디바이스들, 비디오 게임 콘솔들, 셀룰러 또는 위성 무선 전화기들, 원격 화상회의 디바이스들 등을 포함한, 광범위한 디스플레이들에 포함될 수 있다. 디스플레이 링크들이 디스플레이들을 적합한 소스 디바이스들에 접속하기 위해 사용된다. 디스플레이 링크들의 대역폭 요구사항들은 디스플레이들의 해상도에 비례하며, 따라서, 고해상도 디스플레이들은 큰 대역폭 디스플레이 링크들을 필요로 한다. 일부 디스플레이 링크들은 고해상도 디스플레이들을 지원하는 대역폭을 갖지 않는다. 디지털 비디오를 고해상도 디스플레이들에 제공하는데 낮은 대역폭 디스플레이 링크들이 사용될 수 있도록, 대역폭 요구사항들을 감소시키기 위해 비디오 압축이 사용될 수 있다.

[0003] 다른 사람들은 픽셀 데이터에 대한 이미지 압축을 이용하려고 시도하였다. 그러나, 이러한 방식들은 종종 시각적으로 무손실이 아니거나 또는 종래의 디스플레이 디바이스들에서 구현하는 것이 어렵고 비쌀 수 있다.

[0004] 비디오 전자 표준 협회 (VESA) 는 디스플레이 링크 비디오 압축에 대한 표준으로서 디스플레이 스트림 압축 (DSC) 을 개발하였다. DSC 와 같은, 디스플레이 링크 비디오 압축 기법은 특히, 시각적으로 무손실인 픽처 품질 (즉, 사용자들이 압축이 활성이라고 구별할 수 없는 정도의 품질의 레벨을 가지는 픽처들) 을 제공해야 한다. 디스플레이 링크 비디오 압축 기법은 또한 종래의 하드웨어와 실시간으로 구현하기에 용이하고 저렴한 방식을 제공해야 한다.

## 발명의 내용

### 과제의 해결 수단

[0005] 본 개시물의 시스템들, 방법들 및 디바이스들은 여러 혁신적인 양태들을 각각 가지며, 그 중 어떤 단 하나의 양태도 본원에서 개시된 바람직한 속성들을 단독으로 담당하지 않는다.

[0006] 일 양태에서, 이미지의 복잡한 영역을 검출하는 방법이 제공되며, 이미지의 슬라이스는 현재 블록, 다음 블록, 및 이전 블록을 포함한다. 본 방법은 현재 블록에 대한 현재 복잡도 값, 다음 블록에 대한 다음 복잡도 값, 및 이전 블록에 대한 이전 복잡도 값을 계산하는 단계를 포함할 수도 있다. 본 방법은 이전 복잡도 값이 제 1 임계값 미만이고 다음 복잡도 값이 제 2 임계값보다 크다고 검출하는 단계로서, 제 2 임계값은 제 1 임계값보다 큰, 상기 검출하는 단계; 및 현재 블록으로의 전이도 이전 블록으로의 전이도 편평한-대-복잡한 (flat-to-complex) 영역 전이가 아니라고 결정하는 단계를 포함할 수도 있다. 본 방법은 (i) 이전 복잡도 값이 제 1 임계값 미만이고 다음 복잡도 값이 제 2 임계값보다 크다고 검출하는 것, 및 (ii) 현재 블록으로의 전이도 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하는 것에 응답하여, 다음 블록으로 전이할 때 편평한-대-복잡한 영역 전이를 검출하는 단계를 포함할 수도 있다.

[0007] 다른 양태에서, 현재 블록에 대한 현재 복잡도 값, 다음 블록에 대한 다음 복잡도 값, 및 이전 블록에 대한 이전 복잡도 값을 계산하는 단계는 현재, 다음, 및 이전 블록들 중 각각의 블록에 대해, (i) 변환 계수들을 결정하기 위해 변환 (예컨대, 이산 코사인 변환 (DCT) 또는 Hadamard 변환) 을 적용하는 단계 및 (ii) 변환 계수들의 정의된 절대 합을 결정하는 단계를 포함할 수도 있다. 여전히, 다른 양태에서, 본 방법은 편평한-대-복잡한 영역 전이를 검출하는 것에 응답하여 양자화 파라미터 (QP) 를 조정하는 단계를 더 포함할 수도 있다.

[0008] 또한, 다른 양태에서, 이미지의 복잡한 영역을 검출하는 디바이스가 제공되며, 이미지의 슬라이스는 현재 블록, 다음 블록, 및 이전 블록을 포함한다. 디바이스는 이미지에 관련한 비디오 정보를 저장하도록 구성된 메모리를 포함할 수도 있다. 디바이스는 메모리에 커플링된 적어도 하나의 프로세서 (예컨대, 집적 회로 (IC))



의 부분 및/또는 그래픽 프로세싱 유닛 (GPU)) 를 포함할 수도 있으며, 상기 적어도 하나의 프로세서는 현재 블록에 대한 현재 복잡도 값, 다음 블록에 대한 다음 복잡도 값, 및 이전 블록에 대한 이전 복잡도 값을 계산하고; 이전 복잡도 값이 제 1 임계값 미만이고 다음 복잡도 값이 제 2 임계값보다 크다고 검출하는 것으로, 제 2 임계값은 제 1 임계값보다 큰, 상기 검출하고; 현재 블록으로의 전이도 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하고; 그리고 (i) 이전 복잡도 값이 제 1 임계값 미만이고 다음 복잡도 값이 제 2 임계값보다 크다고 검출하는 것, 및 (ii) 현재 블록으로의 전이도 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하는 것에 응답하여 다음 블록으로 전이할 때 편평한-대-복잡한 영역 전이를 검출하도록 구성된다.

## 도면의 간단한 설명

[0009]

도 1a 는 본 개시물에서 설명하는 양태들에 따른 기법들을 이용할 수도 있는 예시적인 비디오 인코딩 및 디코딩 시스템을 예시하는 블록도이다.

도 1b 는 본 개시물에서 설명하는 양태들에 따른 기법들을 수행할 수도 있는 다른 예시적인 비디오 인코딩 및 디코딩 시스템을 예시하는 블록도이다.

도 2a 는 본 개시물에서 설명하는 양태들에 따른 기법들을 구현할 수도 있는 예시적인 비디오 인코더의 예를 예시하는 블록도이다.

도 2b 는 본 개시물에서 설명하는 양태들에 따른 기법들을 구현할 수도 있는 예시적인 비디오 디코더의 예를 예시하는 블록도이다.

도 3 은 양자화 파라미터 (QP) 조정 값(들) 을 결정하는 예시적인 접근법을 나타낸다.

도 4 는 이미지 내 편평한 영역으로부터 복잡한 영역으로의 예시적인 전이를 예시한다.

도 5 는 편평한-대-복잡한 영역 전이를 검출하는 예시적인 시스템을 나타낸다.

도 6 은 편평한-대-복잡한 영역 검출을 위한 저장 유닛을 예시한다.

도 7 은 본 개시물에서 설명된 양태들에 따른, 이미지에서 복잡한 영역을 검출하는 예시적인 방법을 예시하는 플로우차트이다.

## 발명을 실시하기 위한 구체적인 내용

[0010]

일반적으로, 본 개시물은 디스플레이 스트림 압축 (DSC) 과 같은 비디오 압축 기법들을 향상시키는 기법들에 관한 것이다. 좀더 구체적으로, 본 개시물은 코딩된 이미지의 편평한 또는 매끄러운 영역으로부터 복잡한 영역으로의 전이를 검출하는 시스템들 및 방법들에 관한 것이다. 본원에서 설명된 것은 예를 들어, DSC 와 같은 비디오 압축 기법들의 상황에서 비디오 데이터에서 복잡한 영역 검출을 위한 기법들이다. 본 개시물의 양태들은 코딩 동안 레이트 버퍼의 언더플로우 또는 오버플로우가 회피되도록 보장하는 것에 관한 것이다.

[0011]

어떤 실시형태들은 본원에서 DSC 표준의 상황에서 설명되지만, 당업자는 본원에서 개시된 시스템들 및 방법들이 임의의 적합한 비디오 코딩 표준에 적용가능할 수도 있음을 알 수 있을 것이다. 예를 들어, 본원에서 개시된 실시형태들은 다음 표준들 중 하나 이상에 적용가능할 수도 있다: 국제 전기통신 연합 (ITU) 전기통신 표준화 부문 (ITU-T) H.261, ISO/IEC (International Organization for Standardization/International Electrotechnical Commission) Moving Picture Experts Group-1 (MPEG 1) Visual, ITU-T H.262 또는 ISO/IEC MPEG-2 Visual, ITU-T H.263, ISO/IEC MPEG 4 Visual, (또한, ISO/IEC MPEG-4 AVC 로서 알려진) ITU-T H.264, 고효율 비디오 코딩 (HEVC), 및 이런 표준들에 대한 임의의 확장판들. 본원에서 설명되는 기법들은 특히 고정 비트 레이트 (CBR) 버퍼 모델을 포함하는 표준들에 적용가능할 수도 있다. 또한, 본 개시물에서 설명하는 기법들은 미래에 개발될 표준들의 일부가 될 수도 있다. 다시 말해서, 본 개시물에서 설명하는 기법들은 이전에 개발된 비디오 코딩 표준들, 현재 개발 중인 비디오 코딩 표준들, 및 차기 비디오 코딩 표준들에 적용가능할 수도 있다.

[0012]

본 개시물의 컨셉들은 실질적으로 시각적으로 무손실 성능을 갖는 여러 유형들의 콘텐츠를 인코딩/디코딩하는 것을 목표로 하는 여러 엘리먼트들 및/또는 모드들을 포함하는 코덱의 부분 (예컨대, DSC) 이거나 또는 그 내에 통합될 수도 있다. 본 개시물은 매끄러운/편평한 영역 (예컨대, 코딩하기에 용이한 영역) 으로부터 복잡한 영역 (예컨대, 코딩하는데 상대적으로 어렵거나 또는 코딩하는데 더 높은 비트수를 필요로 하는 영역) 으로의

전이를 검출하는 복잡한 영역 검출 알고리즘을 제공한다. 이러한 전이가 검출될 때, 코덱에 사용되는 양자화 파라미터 (QP) 는 현재 블록을 코딩하는데 요구되는 예상 레이트를 감소시키기 위해 높은 값으로 증가된다.

이것은 복잡한 영역에서의 시각 정보의 복잡도가 매끄러운/편평한 영역에서 발생할 수 있는 것보다 더욱더 아티팩트들을 마스킹할 수도 있기 때문에 바람직하다. 게다가, 코더가 복잡한 블록 상에 (예컨대, 목표 비트레이트를 훨씬 초과하여) 너무 많은 비트들을 소비하는 것을 방지하기 위해서는, 낮은 레이트가 바람직하다.

#### [0013] 비디오 코딩 표준들

[0014] 비디오 리코더 또는 컴퓨터에 의해 발생하는 비디오 이미지, TV 이미지, 정지 화상 또는 이미지와 같은, 디지털 이미지는 수평 및 수직 라인들에 배열된 픽셀들 또는 샘플들을 포함할 수도 있다. 단일 이미지에서 픽셀들의 개수는 일반적으로 수 만개이다. 각각의 픽셀은 일반적으로 휘도 및 색차 정보를 포함한다. 압축이 없다면, 이미지 인코더로부터 이미지 디코더로 운반되는 정보의 순수한 양은 실시간 이미지 송신을 실행 불가능하게 만들 것이다. 송신될 정보의 양을 감소시키기 위해, JPEG, MPEG 및 H.263 표준들과 같은, 다수의 상이한 압축 방법들이 개발되었다.

[0015] 비디오 코딩 표준들은 ITU-T H.261, ISO/IEC MPEG-1 Visual, ITU-T H.262 또는 ISO/IEC MPEG-2 Visual, ITU-T H.263, ISO/IEC MPEG-4 Visual 및 (ISO/IEC MPEG-4 AVC 로서 또한 알려진) ITU-T H.264, 및 이런 표준들의 확장판을 포함한 HEVC 를 포함한다.

[0016] 게다가, 비디오 코딩 표준, 즉 DSC 가, VESA 에 의해 개발되었다. DSC 표준은 디스플레이 링크들을 통한 송신을 위해서 비디오를 압축할 수 있는 비디오 압축 표준이다. 디스플레이들의 해상도가 증가함에 따라서, 그에 따라서, 디스플레이들을 구동하는데 요구되는 비디오 데이터의 대역폭이 증가된다. 일부 디스플레이 링크들은 이러한 해상도들에 있어 비디오 데이터의 모두를 디스플레이로 송신하는 대역폭을 갖지 않을 수도 있다. 따라서, DSC 표준은 디스플레이 링크들을 통한 상호 이용가능한, 시각적 무손실 압축을 위한 압축 표준을 규정한다.

[0017] DSC 표준은 H.264 및 HEVC 와 같은, 다른 비디오 코딩 표준들과는 상이하다. DSC 는 인트라-프레임 압축을 포함하지만, 인터-프레임 압축을 포함하지 않는데, 시간 정보가 비디오 데이터를 코딩할 때에 DSC 표준에 의해 사용되지 않을 수도 있다는 것을 의미한다. 이에 반해, 다른 비디오 코딩 표준들은 그들의 비디오 코딩 기법들에서의 인터-프레임 압축을 채용할 수도 있다.

#### [0018] 비디오 코딩 시스템

[0019] 신규한 시스템들, 장치들, 및 방법들의 여러 양태들이 이하에서 첨부 도면들을 참조하여 좀더 충분히 설명된다. 본 개시물은 그러나, 많은 상이한 형태들로 구현될 수도 있으며, 본 개시물 전반에 걸쳐서 제시되는 임의의 특징의 구조 또는 기능에 한정되는 것으로 해석되어서는 안된다. 대신, 이들 양태들은 본 개시물이 철저하고 완전하게 되도록, 그리고 본 개시물의 범위를 당업자들에게 충분히 전달하기 위해서 제공된다. 본원에서 교시들에 기초하여, 당업자는 본 개시물의 범위가 본 개시물의 임의의 다른 양태와 독립적으로 구현되든 그와 결합되든, 본원에서 개시된 신규한 시스템들, 장치들, 및 방법들의 임의의 양태를 포괄하도록 의도되는 것으로 이해하여야 한다. 예를 들어, 본원에서 개시된 임의의 개수의 양태들을 이용하여, 장치가 구현될 수도 있거나 또는 방법이 실시될 수도 있다. 게다가, 본 개시물의 범위는 본원에서 개시된 본 개시물의 여러 양태들에 추가해서 또는 이 이외에, 다른 구조, 기능, 또는 구조 및 기능을 이용하여 실행되는 그러한 장치 또는 방법을 포괄하도록 의도된다. 본원에서 개시된 임의의 양태는 청구항의 하나 이상의 엘리먼트들에 의해 구현될 수도 있는 것으로 이해되어야 한다.

[0020] 특정의 양태들이 본원에서 설명되지만, 이들 양태들의 많은 변형예들 및 치환물들은 본 개시물의 범위 이내이다. 바람직한 양태들의 일부 이익들 및 이점들이 언급되지만, 본 개시물의 범위는 특유의 이익들, 용도들, 또는 목적들에 한정되는 것으로 의도되지 않는다. 대신, 본 개시물의 양태들은 상이한 무선 기술들, 시스템 구성들, 네트워크들, 및 송신 프로토콜들에 넓게 적용가능한 것으로 의도되며, 이들 중 일부가 일 예로서 도면들에 그리고 바람직한 양태들의 다음 설명에 예시된다. 상세한 설명 및 도면들은 한정하기 보다는 단지 본 개시물의 예시이며, 본 개시물의 범위는 첨부된 청구범위 및 이의 균등물들에 의해 정의된다.

[0021] 첨부 도면들은 예를 예시한다. 첨부 도면들에서 참조 번호들로 표시된 엘리먼트들은 다음 설명에서 유사한 참조 번호들로 표시된 엘리먼트들에 대응한다. 본 개시물에서, 서수의 단어들 (예컨대, "제 1", "제 2", "제 3", 및 기타 등등) 로 시작하는 이름들을 갖는 엘리먼트들은 엘리먼트들이 특정의 순서를 갖는다는 것을 반드시 암시하지는 않는다. 대신, 이러한 서수의 단어들은 동일한 또는 유사한 유형의 상이한 엘리먼트들을

지칭하기 위해 단지 사용된다.

- [0022] 도 1a 는 본 개시물에서 설명된 양태들에 따른 기법들을 이용할 수도 있는 예시적인 비디오 코딩 시스템 (10) 을 예시하는 블록도이다. 설명되는 본원에서 사용될 때, 용어 "비디오 코더" 또는 "코더" 는 비디오 인코더 들 및 비디오 디코더들 양쪽을 포괄적으로 지칭한다. 본 개시물에서, 용어들 "비디오 코딩" 또는 "코딩" 은 포괄적으로 비디오 인코딩 및 비디오 디코딩을 지칭할 수도 있다. 비디오 인코더들 및 비디오 디코더들에 더해서, 본 출원에서 설명된 양태들은 트랜스코더들 (예컨대, 비트스트림을 디코딩하고 다른 비트스트림을 재-인코딩할 수 있는 디바이스들) 및 미들박스들 (middleboxes) (예컨대, 비트스트림을 수정하고, 변환하고, 및/또는 아니면 조작할 수 있는 디바이스들) 과 같은, 다른 관련된 디바이스들로 확장될 수도 있다.
- [0023] 도 1a 에 나타낸 바와 같이, 비디오 코딩 시스템 (10) 은 목적지 디바이스 (14) 에 의해 추후 디코딩될 인코딩 된 비디오 데이터를 발생시키는 소스 디바이스 (12) 를 포함한다. 도 1a 의 예에서, 소스 디바이스 (12) 및 목적지 디바이스 (14) 는 별개의 디바이스들을 구성한다. 그러나, 소스 디바이스 (12) 및 목적지 디바이스 (14) 가 도 1b 의 예에 나타낸 바와 같이 동일한 디바이스 상에 또는 부분 상에 있을 수도 있다는 점에 유의한다.
- [0024] 도 1a 를 다시 참조하면, 소스 디바이스 (12) 및 목적지 디바이스 (14) 는 데스크탑 컴퓨터들, 노트북 (예컨대, 랩탑) 컴퓨터들, 태블릿 컴퓨터들, 셋-탑 박스들, 소위 "스마트" 폰들과 같은 전화기 핸드셋들, 소위 "스마트" 패드들, 텔레비전들, 카메라들, 디스플레이 디바이스들, 디지털 미디어 플레이어들, 비디오 게이밍 콘솔들, 자동차용 컴퓨터들, 비디오 스트리밍 디바이스들, 안경류 및/또는 착용식 컴퓨터와 같은 엔터티에 의해 (예) 착용 가능한 (또는, 착탈가능한) 디바이스들 (예컨대, 인간, 동물, 및/또는 다른 피제어 디바이스), 엔터티 내에서 소비되거나, 입수되거나 또는 배치될 수 있는 디바이스들 또는 장치, 및/또는 기타 등등을 포함한, 광범위한 디바이스들 중 임의의 디바이스를 각각 포함할 수도 있다. 여러 실시형태들에서, 소스 디바이스 (12) 및 목적지 디바이스 (14) 는 무선 통신용으로 탑재될 수도 있다.
- [0025] 목적지 디바이스 (14) 는 링크 (16) 를 통해서, 디코딩될 인코딩된 비디오 데이터를 수신할 수도 있다. 링크 (16) 는 인코딩된 비디오 데이터를 소스 디바이스 (12) 로부터 목적지 디바이스 (14) 로 이동시킬 수 있는 임의 종류의 매체 또는 디바이스를 포함할 수도 있다. 도 1a 의 예에서, 링크 (16) 는 소스 디바이스 (12) 로 하여금 인코딩된 비디오 데이터를 목적지 디바이스 (14) 로 실시간으로 송신할 수 있게 하는 통신 매체를 포함할 수도 있다. 인코딩된 비디오 데이터는 무선 통신 프로토콜과 같은 통신 표준에 따라서 변조되어 목적지 디바이스 (14) 로 송신될 수도 있다. 통신 매체는 무선 주파수 (RF) 스펙트럼 또는 하나 이상의 물리적인 송신 라인들과 같은, 임의의 무선 또는 유선 통신 매체를 포함할 수도 있다. 통신 매체는 근거리 네트워크, 광역 네트워크, 또는 글로벌 네트워크, 예컨대 인터넷과 같은 패킷-기반 네트워크의 일부를 형성할 수도 있다. 통신 매체는 라우터들, 스위치들, 기지국들, 또는 소스 디바이스 (12) 로부터 목적지 디바이스 (14) 로 통신을 용이하게 하는데 유용할 수도 있는 임의의 다른 장비를 포함할 수도 있다.
- [0026] 도 1a 의 예에서, 소스 디바이스 (12) 는 비디오 소스 (18), 비디오 인코더 (20), 및 출력 인터페이스 (22) 를 포함한다. 일부의 경우, 출력 인터페이스 (22) 는 변조기/복조기 (모뎀) 및/또는 송신기를 포함할 수도 있다. 소스 디바이스 (12) 에서, 비디오 소스 (18) 는 비디오 캡처 디바이스, 예컨대, 비디오 카메라, 이전에 캡처된 비디오를 포함하는 비디오 아카이브, 비디오 콘텐츠 제공자로부터 비디오를 수신하는 비디오 공급 인터페이스, 및/또는 컴퓨터 그래픽스 데이터를 소스 비디오로서 발생시키는 컴퓨터 그래픽스 시스템과 같은 소스, 또는 이런 소스들의 조합을 포함할 수도 있다. 일 예로서, 비디오 소스 (18) 가 비디오 카메라이면, 소스 디바이스 (12) 및 목적지 디바이스 (14) 는 도 1b 의 예에 예시된 바와 같이, 소위 "카메라 폰들" 또는 "비디오 폰들" 을 형성할 수도 있다. 그러나, 본 개시물에서 설명하는 기법들은 비디오 코딩에 일반적으로 적용가능할 수도 있으며, 무선 및/또는 유선 애플리케이션들에 적용될 수도 있다.
- [0027] 캡처되거나, 사전-캡처되거나, 또는 컴퓨터-발생된 비디오는 비디오 인코더 (20) 에 의해 인코딩될 수도 있다. 인코딩된 비디오 데이터는 소스 디바이스 (12) 의 출력 인터페이스 (22) 를 통해서 목적지 디바이스 (14) 에 송신될 수도 있다. 인코딩된 비디오 데이터는 또한 (또는, 대안적으로) 디코딩 및/또는 플레이백을 위해, 목적지 디바이스 (14) 또는 다른 디바이스들에 의한 추후 액세스를 위해, 저장 디바이스 (31) 상에 저장될 수도 있다. 도 1a 및 도 1b 에 예시된 비디오 인코더 (20) 는 도 2 에 예시된 비디오 인코더 (20), 또는 본원에서 설명되는 임의의 다른 비디오 인코더를 포함할 수도 있다.
- [0028] 도 1a 의 예에서, 목적지 디바이스 (14) 는 입력 인터페이스 (28), 비디오 디코더 (30), 및 디스플레이 디바이스 (32) 를 포함한다. 일부의 경우, 입력 인터페이스 (28) 는 수신기 및/또는 모뎀을 포함할 수도 있다.

목적지 디바이스 (14) 의 입력 인터페이스 (28) 는 링크 (16) 를 통해서 및/또는 저장 디바이스 (31) 로부터, 인코딩된 비디오 데이터를 수신할 수도 있다. 링크 (16) 를 통해서 통신되거나, 또는 저장 디바이스 (31) 상에 제공되는 인코딩된 비디오 데이터는, 비디오 데이터를 디코딩할 때에, 비디오 디코더 (30) 와 같은 비디오 디코더에 의해 사용하기 위한, 비디오 인코더 (20) 에 의해 발생하는 다양한 신택스 엘리먼트들을 포함할 수도 있다. 이런 신택스 엘리먼트들은 통신 매체 상으로 송신되거나, 저장 매체 상에 저장되거나, 또는 파일 서버에 저장된 인코딩된 비디오 데이터와 함께 포함될 수도 있다. 도 1a 및 도 1b 에 예시된 비디오 디코더 (30) 는 도 2b 에 예시된 비디오 디코더 (30), 또는 본원에서 설명되는 임의의 다른 비디오 디코더를 포함할 수도 있다.

[0029] 디스플레이 디바이스 (32) 는 목적지 디바이스 (14) 와 통합되거나 이의 외부에 있을 수도 있다. 일부 예들에서, 목적지 디바이스 (14) 는 통합된 디스플레이 디바이스를 포함하며, 또한 외부 디스플레이 디바이스와 인터페이스하도록 구성될 수도 있다. 다른 예들에서, 목적지 디바이스 (14) 는 디스플레이 디바이스일 수도 있다. 일반적으로, 디스플레이 디바이스 (32) 는 디코딩된 비디오 데이터를 사용자에게 디스플레이하고, 액정 디스플레이 (LCD), 플라스마 디스플레이, 유기 발광 다이오드 (OLED) 디스플레이, 또는 또 다른 유형의 디스플레이 디바이스와 같은 다양한 디스플레이 디바이스들 중 임의의 디바이스를 포함할 수도 있다.

[0030] 관련 양태들에서, 도 1b 는 예시적인 비디오 코딩 시스템 (10') 을 나타내며, 여기서, 소스 디바이스 (12) 및 목적지 디바이스 (14) 는 디바이스 (11) 상에 또는 그의 부분에 있다. 디바이스 (11) 는 "스마트" 폰 또는 기타 등등과 같은, 전화기 핸드셋일 수도 있다. 디바이스 (11) 는 소스 디바이스 (12) 및 목적지 디바이스 (14) 와 통신가능하게 동작하는 프로세서/제어기 디바이스 (13) (옵션적으로 존재함) 을 포함할 수도 있다. 도 1b 의 비디오 코딩 시스템 (10'), 및 그의 컴포넌트들은, 다른 점에서는, 도 1a 의 비디오 코딩 시스템 (10), 및 그의 컴포넌트들과 유사하다.

[0031] 비디오 인코더 (20) 및 비디오 디코더 (30) 는 DSC 와 같은, 비디오 압축 표준에 따라서 동작할 수도 있다. 대안적으로, 비디오 인코더 (20) 및 비디오 디코더 (30) 는 다른 독점 또는 산업 표준들, 예컨대, 대안적으로 MPEG4 로서 지칭되는, ITU-T H.264 표준, 파트 10, AVC, HEVC 또는 이런 표준들의 확장판들에 따라서 동작할 수도 있다. 그러나, 본 개시물의 기법들은 임의의 특정의 코딩 표준에 한정되지 않는다. 비디오 압축 표준들의 다른 예들은 MPEG-2 및 ITU-T H.263 을 포함한다.

[0032] 도 1a 및 도 1b 의 예들에 나타내지는 않았지만, 비디오 인코더 (20) 및 비디오 디코더 (30) 는 오디오 인코더 및 디코더와 각각 통합될 수도 있으며, 오디오 및 비디오 양쪽의 인코딩을 공통 데이터 스트림 또는 별개의 데이터 스트림들로 처리하기 위해 적합한 MUX-DEMUX 유닛들, 또는 다른 하드웨어 및 소프트웨어를 포함할 수도 있다. 적용가능한 경우, 일부 예들에서, MUX-DEMUX 유닛들은 ITU H.223 멀티플렉서 프로토콜, 또는 다른 프로토콜들, 예컨대, 사용자 데이터그램 프로토콜 (UDP) 을 따를 수도 있다.

[0033] 비디오 인코더 (20) 및 비디오 디코더 (30) 각각은 하나 이상의 마이크로프로세서들, 디지털 신호 프로세서들 (DSPs), 주문형 집적회로들 (ASICs), 필드 프로그래밍가능 게이트 어레이들 (FPGAs), 이산 로직, 소프트웨어, 하드웨어, 펌웨어 또는 임의의 이들의 조합들과 같은, 다양한 적합한 인코더 회로 중 임의의 회로로 구현될 수도 있다. 이 기법들이 소프트웨어로 부분적으로 구현되는 경우, 디바이스는 본 개시물의 기법들을 수행하기 위해 소프트웨어용 명령들을 적합한 비일시적 컴퓨터-판독가능 매체에 저장하고, 그 명령들을 하드웨어에서 하나 이상의 프로세서들을 이용하여 실행할 수도 있다. 비디오 인코더 (20) 및 비디오 디코더 (30) 각각은 하나 이상의 인코더들 또는 디코더들에 포함될 수도 있으며, 이들 중 어느 쪽이든 개별 디바이스에서 결합된 인코더/디코더의 부분으로서 통합될 수도 있다.

#### [0034] 비디오 코딩 프로세스

[0035] 위에서 간단히 언급한 바와 같이, 비디오 인코더 (20) 는 비디오 데이터를 인코딩한다. 비디오 데이터는 하나 이상의 픽처들을 포함할 수도 있다. 픽처들의 각각은 비디오의 일부를 형성하는 정지 화상이다. 일부의 경우, 픽처는 비디오 "프레임" 으로서 지칭될 수도 있다. 비디오 인코더 (20) 가 비디오 데이터를 인코딩할 때, 비디오 인코더 (20) 는 비트스트림을 발생시킬 수도 있다. 비트스트림은 비디오 데이터의 코딩된 표현을 형성하는 비트들의 시퀀스를 포함할 수도 있다. 비트스트림은 코딩된 픽처들 및 연관된 데이터를 포함할 수도 있다. 코딩된 픽처는 픽처의 코딩된 표현이다.

[0036] 비트스트림을 발생하기 위해, 비디오 인코더 (20) 는 비디오 데이터에서의 각각의 픽처에 대해 인코딩 동작들을 수행할 수도 있다. 비디오 인코더 (20) 가 픽처들에 대해 인코딩 동작들을 수행할 때, 비디오 인코더 (20)



는 코딩된 픽처들 및 연관되는 데이터의 시리즈를 발생시킬 수도 있다. 연관되는 데이터는 QP 와 같은 코딩 파라미터들의 세트를 포함할 수도 있다. 코딩된 픽처를 발생시키기 위해, 비디오 인코더 (20) 는 픽처를 단일-사이즈로 된 비디오 블록들로 파티셔닝할 수도 있다. 비디오 블록은 샘플들의 2차원 어레이일 수도 있다. 코딩 파라미터들은 모든 비디오 데이터의 블록에 대한 코딩 옵션 (예컨대, 코딩 모드) 을 정의할 수도 있다. 코딩 옵션은 원하는 레이트-왜곡 성능을 달성하기 위해 선택될 수도 있다.

[0037] 일부 예들에서, 비디오 인코더 (20) 는 픽처를 복수의 슬라이스들로 파티셔닝할 수도 있다. 슬라이스들의 각각은 이미지 또는 프레임에서의 영역들의 나머지로부터의 정보 없이 독립적으로 디코딩될 수 있는 이미지 (예컨대, 프레임) 에서의 공간적으로 별개의 영역을 포함할 수도 있다. 각각의 이미지 또는 비디오 프레임은 단일 슬라이스로 인코딩될 수도 있거나 또는 각각의 이미지 또는 비디오 프레임은 여러 슬라이스들로 인코딩될 수도 있다. DSC 에서, 각각의 슬라이스를 인코딩하는데 할당된 목표 비트들은 실질적으로 일정할 수도 있다. 픽처에 대해 인코딩 동작을 수행하는 것의 일부분으로서, 비디오 인코더 (20) 는 그 픽처의 각각의 슬라이스에 대해 인코딩 동작들을 수행할 수도 있다. 비디오 인코더 (20) 가 슬라이스에 대해 인코딩 동작을 수행할 때, 비디오 인코더 (20) 는 그 슬라이스와 연관되는 인코딩된 데이터를 발생시킬 수도 있다. 슬라이스와 연관되는 인코딩된 데이터는 "코딩된 슬라이스" 로서 지칭될 수도 있다.

#### [0038] DSC 비디오 인코더

[0039] 도 2a 는 본 개시물에서 설명하는 양태들에 따른 기법들을 구현할 수도 있는 예시적인 비디오 인코더 (20) 의 예를 예시하는 블록도이다. 비디오 인코더 (20) 는 본 개시물의 기법들 중 일부 또는 모두를 수행하도록 구성될 수도 있다. 일부 예들에서, 본 개시물에서 설명하는 기법들은 비디오 인코더 (20) 의 여러 컴포넌트들 사이에 공유될 수도 있다. 일부 예들에서, 추가적으로 또는 대안적으로, 프로세서 (미도시) 는 본 개시물에서 설명되는 기법들 중 일부 또는 모두를 수행하도록 구성될 수도 있다.

[0040] 설명의 목적을 위해, 본 개시물은 DSC 코딩의 상황에서 비디오 인코더 (20) 를 기술한다. 그러나, 본 개시물의 기법들은 다른 코딩 표준들 또는 방법들에 적용가능할 수도 있다.

[0041] 도 2a 의 예에서, 비디오 인코더 (20) 는 복수의 기능적 컴포넌트들을 포함한다. 비디오 인코더 (20) 의 기능적 컴포넌트들은 칼라-공간 변환기 (105), 버퍼 (110), 편평도 검출기 (115), 레이트 제어기 (120), 예측기, 양자화기, 및 복원기 컴포넌트 (125), 라인 버퍼 (130), 인덱스된 칼라 이력 (135), 엔트로피 인코더 (140), 서브스트림 멀티플렉서 (145), 및 레이트 버퍼 (150) 를 포함한다. 다른 예들에서, 비디오 인코더 (20) 는 더 많거나, 더 적거나, 또는 상이한 기능적 컴포넌트들을 포함할 수도 있다.

[0042] 칼라-공간 변환기 (105) 는 입력 칼라-공간을 코딩 구현에 사용되는 칼라-공간으로 변환할 수도 있다. 예를 들어, 예시적인 일 실시형태에서, 입력 비디오 데이터의 칼라-공간은 적색, 녹색, 및 청색 (RGB) 칼라-공간이며, 코딩은 휘도 Y, 색차 (chrominance) 녹색 Cg, 및 색차 주황색 Co (YCoCg) 칼라-공간에서 구현된다. 칼라-공간 변환은 비디오 데이터에의 시프트들 및 추가들을 포함한 방법(들) 에 의해 수행될 수도 있다. 다른 칼라-공간들에서의 입력 비디오 데이터가 프로세싱될 수도 있으며 다른 칼라-공간들로의 변환들이 또한 수행될 수도 있다는 점에 유의한다.

[0043] 관련 양태들에서, 비디오 인코더 (20) 는 버퍼 (110), 라인 버퍼 (130), 및/또는 레이트 버퍼 (150) 를 포함할 수도 있다. 예를 들어, 버퍼 (110) 는 비디오 인코더 (20) 의 다른 부분들에 의한 그의 사용 전에 칼라-공간 변환된 비디오 데이터를 보유할 수도 있다. 다른 예에서, 비디오 데이터는 RGB 칼라-공간에서 저장될 수도 있으며, 칼라-공간 변환된 데이터가 더 많은 비트들을 필요로 할 수도 있기 때문에 필요에 따라서 칼라-공간 변환이 수행될 수도 있다.

[0044] 레이트 버퍼 (150) 는 비디오 인코더 (20) 에서 레이트 제어 메커니즘의 부분으로서 기능할 수도 있으며, 레이트 제어기 (120) 와 관련하여 아래에서 더욱더 자세히 설명된다. 각각의 블록 상을 인코딩하는데 소비된 비트들은 블록의 성질에 기초하여 실질적으로 크게 변할 수 있다. 레이트 버퍼 (150) 는 압축된 비디오에서의 레이트 변동들을 평활화할 수 있다. 일부 실시형태들에서, 비트들이 고정 비트 레이트로 버퍼로부터 인출되는 CBR 버퍼 모델이 채용된다. CBR 버퍼 모델에서, 비디오 인코더 (20) 가 너무 많은 비트들을 비트스트림에 추가하면, 레이트 버퍼 (150) 는 오버플로우할 수도 있다. 한편, 비디오 인코더 (20) 는 레이트 버퍼 (150) 의 언더플로우를 방지하기 위해 충분한 비트들을 추가해야 한다.

[0045] 비디오 디코더 측 상에서, 비트들이 비디오 디코더 (30) 의 레이트 버퍼 (155) (아래에서 좀더 상세히 설명되는 도 2b 참조) 에 고정 비트 레이트로 추가될 수도 있으며, 비디오 디코더 (30) 가 각각의 블록에 대해 가변 개수

의 비트들을 제거할 수도 있다. 적합한 디코딩을 보장하기 위해, 비디오 디코더 (30) 의 레이트 버퍼 (155) 는 압축된 비트 스트림의 디코딩 동안 "언더플로우" 또는 "오버플로우" 하지 않아야 한다.

[0046] 일부 실시형태들에서, 버퍼 충만도 (BF) 는 현재 버퍼에서의 비트수를 나타내는 값들 BufferCurrentSize 및 레이트 버퍼 (150) 의 사이즈, 즉, 임의의 시점에 레이트 버퍼 (150) 에 저장될 수 있는 비트들의 최대 개수를 나타내는 BufferMaxSize 에 기초하여 정의될 수 있다. BF 는 다음과 같이 계산될 수도 있다:

[0047] 
$$BF = ((BufferCurrentSize * 100) / BufferMaxSize)$$

[0048] BF 를 계산하는 상기 접근법이 단지 예시적이며 BF 가 특정의 구현에 또는 상황에 따라서 임의의 개수의 상이한 방법들로 계산될 수도 있다는 점에 유의한다.

[0049] 편평도 검출기 (115) 는 비디오 데이터에서의 복잡한 (즉, 비-편평한) 영역들로부터 비디오 데이터에서의 편평한 (즉, 간단한 또는 균일한) 영역들로의 변화들을 검출할 수 있거나, 및/또는 반대의 경우도 마찬가지이다. 용어들 "복잡한" 및 "편평한" 은 본원에서 일반적으로 비디오 인코더 (20) 가 비디오 데이터의 개개의 영역들을 인코딩하는데 있어서의 난이도를 지칭하기 위해 사용될 것이다. 따라서, 본원에서 사용될 때, 용어 "복잡한" 은, 일반적으로 비디오 인코더 (20) 가 인코딩하기에 복잡한 것과 같은 비디오 데이터의 영역을 기술하며, 예를 들어, 텍스처된 비디오 데이터, 높은 공간 주파수, 및/또는 인코딩하기에 복잡한 다른 피쳐들을 포함할 수도 있다. 본원에서 사용될 때 용어 "편평한" 은, 일반적으로 비디오 인코더 (20) 가 인코딩하기에 간단한 것과 같은 비디오 데이터의 영역을 기술하며, 예를 들어, 비디오 데이터에서의 부드러운 그래디언트 (smooth gradient), 낮은 공간 주파수, 및/또는 인코딩하기에 간단한 다른 피쳐들을 포함할 수도 있다. 복잡한 영역으로부터 편평한 영역으로의 전이들이 인코딩된 비디오 데이터에서 양자화 아티팩트들을 감소시키기 위해 비디오 인코더 (20) 에 의해 사용될 수도 있다. 구체적으로 설명하면, 레이트 제어기 (120) 및 예측기, 양자화기, 및 복원기 컴포넌트 (125) 는 복잡한 영역으로부터 편평한 영역으로의 전이들이 식별될 때 이러한 양자화 아티팩트들을 감소시킬 수 있다. 이와 유사하게, 편평한 영역으로부터 복잡한 영역으로의 전이들이 현재 블록을 코딩하는데 요구되는 예상 레이트를 감소시키기 위해 QP 를 증가시키도록 비디오 인코더 (20) 에 의해 사용될 수도 있다.

[0050] 레이트 제어기 (120) 는 코딩 파라미터들의 세트, 예컨대, QP 를 결정한다. QP 는 레이트 버퍼 (150) 가 오버플로우 또는 언더플로우하지 않도록 보장하는 목표 비트레이트에 대한 픽처 품질을 최대화하기 위해, 레이트 버퍼 (150) 의 버퍼 충만도 및 비디오 데이터의 이미지 활동도 (예컨대, 복잡한 영역으로부터 편평한 영역으로의 전이 또는 반대의 경우도 마찬가지이다) 에 기초하여 레이트 제어기 (120) 에 의해 조정될 수도 있다. 레이트 제어기 (120) 는 또한 최적의 레이트-왜곡 성능을 달성하기 위해 비디오 데이터의 각각의 블록에 대한 특정의 코딩 옵션 (예컨대, 특정의 모드) 을 선택한다. 레이트 제어기 (120) 는 레이트 제어기가 비트-레이트 제약을 만족하도록, 즉, 전체 실제 코딩 레이트가 목표 비트 레이트 내에 들어 맞도록, 복원된 이미지들의 왜곡을 최소화한다. 따라서, 레이트 제어기 (120) 의 하나의 목적은 레이트에 대한 순간 및 평균 제약들을 만족시키면서도 레이트-왜곡 성능을 최대화하도록 QP(들), 코딩 모드(들), 등과 같은, 코딩 파라미터들의 세트를 결정하는 것이다.

[0051] 예측기, 양자화기, 및 복원기 컴포넌트 (125) 는 비디오 인코더 (20) 의 적어도 3개의 인코딩 동작들을 수행할 수도 있다. 예측기, 양자화기, 및 복원기 컴포넌트 (125) 는 다수의 상이한 모드들에서 예측을 수행할 수도 있다. 하나의 예시적인 예측 모드는 중간값-적응 예측의 수정된 버전이다. 중간값-적응 예측은 무손실 JPEG 표준 (JPEG-LS) 에 의해 구현될 수도 있다. 예측기, 양자화기, 및 복원기 컴포넌트 (125) 에 의해 수행될 수도 있는 중간값-적응 예측의 수정 버전은 3개의 연속된 샘플 값들의 병렬 예측을 가능하게 할 수도 있다. 다른 예시적인 예측 모드는 블록 예측이다. 블록 예측에서, 샘플들은 라인 상부에 있거나 또는 동일한 라인에서 좌측에 있는 이전에 복원된 픽셀들로부터 예측된다. 일부 실시형태들에서, 비디오 인코더 (20) 및 비디오 디코더 (30) 가 양쪽 다 복원된 픽셀들에 대해 동일한 탐색을 수행하여 블록 예측 사용량들을 결정할 수도 있으며, 따라서, 블록 예측 모드에서 어떤 비트들도 송신될 필요가 없다. 다른 실시형태들에서, 비디오 인코더 (20) 는 비디오 디코더 (30) 가 별개의 탐색을 수행할 필요가 없도록, 탐색을 수행하여 블록 예측 벡터들을 비트스트림으로 시그널링할 수도 있다. 컴포넌트 범위의 중간점을 이용하여 샘플들이 예측되는 중간점 예측 모드가 또한 구현될 수도 있다. 중간점 예측 모드는 심지어 최악의 경우 샘플 (worst-case sample) 에서 압축된 비디오에 대해 요구되는 비트수의 바운딩 (bounding) 을 가능하게 할 수도 있다.

[0052] 예측기, 양자화기, 및 복원기 컴포넌트 (125) 는 또한 양자화를 수행한다. 예를 들어, 양자화는 시프터를

이용하여 구현될 수도 있는 2 제곱 (power-of-2) 양자화기를 통해서 수행될 수도 있다. 2 제곱 양자화기 대신 다른 양자화 기법들이 구현될 수도 있다는 점에 유의한다. 예측기, 양자화기, 및 복원기 컴포넌트 (125)에 의해 수행되는 양자화는 레이트 제어기 (120)에 의해 결정된 QP에 기초할 수도 있다. 마지막으로, 예측기, 양자화기, 및 복원기 컴포넌트 (125)는 또한 역 양자화된 잔차를 예측된 값에 가산하고 그 결과가 샘플 값들의 유효한 범위로부터 벗어나지 않도록 보장하는 것을 포함하는 복원을 수행한다.

[0053] 예측기, 양자화기, 및 복원기 컴포넌트 (125)에 의해 수행되는 예측, 양자화, 및 복원에 대한 위에서 설명한 예시적인 접근법들은 단지 예시적이며 다른 접근법들이 구현될 수도 있다는 점에 유의한다. 또한, 예측기, 양자화기, 및 복원기 컴포넌트 (125)가 예측, 양자화, 및/또는 복원을 수행하는 하위 컴포넌트(들)을 포함할 수도 있다는 점에 유의한다. 또한, 예측, 양자화, 및/또는 복원이 예측기, 양자화기, 및 복원기 컴포넌트 (125) 대신, 여러 별개의 인코더 컴포넌트들에 의해 수행될 수도 있다는 점에 유의한다.

[0054] 라인 버퍼 (130)는 예측기, 양자화기, 및 복원기 컴포넌트 (125) 및 인덱스된 칼라 이력 (135)이 버퍼된 비디오 데이터를 이용할 수 있도록 예측기, 양자화기, 및 복원기 컴포넌트 (125)로부터의 출력을 유지한다. 인덱스된 칼라 이력 (135)은 최근에 사용된 픽셀 값들을 저장한다. 최근에 사용된 이들 픽셀 값들은 전용 인덱스를 통해서 비디오 인코더 (20)에 의해 직접 참조될 수 있다.

[0055] 엔트로피 인코더 (140)는 인덱스된 칼라 이력 (135) 및 편평도 검출기 (115)에 의해 식별된 편평도 전이들에 기초하여, 예측기, 양자화기, 및 복원기 컴포넌트 (125)로부터 수신된 예측 잔차들 및 임의의 다른 데이터 (예컨대, 예측기, 양자화기, 및 복원기 컴포넌트 (125)에 의해 식별된 인덱스들)를 인코딩한다. 일부 예들에서, 엔트로피 인코더 (140)는 서브스트림 인코더에 대한 클록 당 3개의 샘플들을 인코딩할 수도 있다. 서브스트림 멀티플렉서 (145)는 무헤더 (headerless) 패킷 멀티플렉싱 방식에 기초하여 비트스트림을 멀티플렉싱할 수도 있다. 이것은 비디오 디코더 (30)로 하여금 3개의 엔트로피 디코더들을 병렬로 실행가능하게 하여, 클록 당 3개의 픽셀들의 디코딩을 용이하게 한다. 서브스트림 멀티플렉서 (145)는 패킷들이 비디오 디코더 (30)에 의해 효율적으로 디코딩될 수 있도록 패킷 순서를 최적화할 수도 있다. 클록 당 2 제곱 픽셀들 (예컨대, 2 픽셀들/클록 또는 4 픽셀들/클록)의 디코딩을 용이하게 하는, 엔트로피 코딩에 대한 상이한 접근법들이 구현될 수도 있다는 점에 유의한다.

#### [0056] DSC 비디오 디코더

[0057] 도 2b는 본 개시물에서 설명하는 양태들에 따른 기법들을 구현할 수도 있는 예시적인 비디오 디코더 (30)의 예를 예시하는 블록도이다. 비디오 디코더 (30)는 본 개시물의 기법들 중 일부 또는 모두를 수행하도록 구성될 수도 있다. 일부 예들에서, 본 개시물에서 설명하는 기법들은 비디오 디코더 (30)의 여러 컴포넌트들 사이에 공유될 수도 있다. 일부 예들에서, 추가적으로 또는 대안적으로, 프로세서 (미도시)는 본 개시물에서 설명되는 기법들 중 일부 또는 모두를 수행하도록 구성될 수도 있다.

[0058] 설명의 목적을 위해, 본 개시물은 DSC 코딩의 상황에서 비디오 디코더 (30)를 기술한다. 그러나, 본 개시물의 기법들은 다른 코딩 표준들 또는 방법들에도 적용가능할 수도 있다.

[0059] 도 2b의 예에서, 비디오 디코더 (30)는 복수의 기능적 컴포넌트들을 포함한다. 비디오 디코더 (30)의 기능적 컴포넌트들은 레이트 버퍼 (155), 서브스트림 디멀티플렉서 (160), 엔트로피 디코더 (165), 레이트 제어기 (170), 예측기, 양자화기, 및 복원기 컴포넌트 (175), 인덱스된 칼라 이력 (180), 라인 버퍼 (185), 및 칼라-공간 변환기 (190)를 포함한다. 비디오 디코더 (30)의 예시된 컴포넌트들은 도 2a에서의 비디오 인코더 (20)와 관련하여 위에서 설명된 대응하는 컴포넌트들과 유사하다. 이와 같이, 비디오 디코더 (30)의 컴포넌트들의 각각은 위에서 설명한 바와 같은 비디오 인코더 (20)의 대응하는 컴포넌트들과 유사한 방식으로 동작할 수도 있다.

#### [0060] QP 계산

[0061] 하나의 접근법에서, 현재 블록에 대한 QP (currQP로 표시됨)는 다음 방정식에 기초하여 유도되거나 또는 계산될 수도 있다:

[0062] 
$$\text{currQP} = \text{prevQP} + \text{QpAdj} * (\text{diffBits} > 0 ? 1 : -1),$$

[0063] 여기서, prevQP는 이전 블록과 연관되는 QP이고, diffBits는 previousBlockBits와 targetBits 사이의 차이를 나타내며, QpAdj는 diffBits의 크기에 기초하여 계산되는 QP 오프셋 값 (예컨대, QP 조정 값)이며, previousBlockBits는 이전 블록을 코딩하는데 사용되는 비트수를 나타내며, targetBits는 현재 블록을 코딩할

목표 비트수를 나타낸다.  $\text{previousBlockBits} > \text{targetBits}$  일 때,  $\text{diffBits}$  는 양이며, 현재 블록 QP 는 오프셋 값  $\text{QpAdj}$  를  $\text{prevQP}$  값에 가산함으로써 유도될 수도 있다. 다시 말해서, QP 값은  $\text{diffBits}$  가 양일 때  $\text{prevQP}$  값으로부터 값이 감소되지 않는다.  $\text{previousBlockBits} \leq \text{targetBits}$  일 때,  $\text{diffBits}$  는 음수 또는 제로이며,  $\text{currQP}$  는  $\text{prevQP}$  값으로부터 증가되지 않는다. 오프셋 값  $\text{QpAdj}$  가 예를 들어,  $\text{diffBits}$  에 따라서,  $\text{diffBits}$  의 크기가 증가함에 따라서  $\text{QpAdj}$  가 단조 증가하는 방법으로, 계산될 수도 있다는 점에 유의한다.

[0064] QP 조정 값  $\text{QpAdj}$  를 계산하기 위한, 본원에서 디폴트 기법으로서 지칭되는, 하나의 기법이 도 3 을 참조하여 이하 설명될 것이다. 도 3 은 제로에서 시작하는  $\text{diffBits}$  의 값들이 도시되는 축을 포함하는 그래프 (300) 를 제공한다. 디폴트 기법에서,  $\text{diffBits} > 0$  일 때,  $\text{diffBits}$  는 K 개의 임계값들을 이용하여 K+1 개의 범위들로 분류될 수도 있다. 이들 임계값들은 라벨들 임계치 1, 임계치 2, 임계치 3, ..., 및 임계치 K 로 예시되며, 범위들은 라벨들 범위 1, 범위 2, 범위 3, ..., 및 범위 K+1 로 예시된다. 도 3 의 디폴트 기법에서는, K 개의 임계값들을 이용하여  $\text{diffBits}$  를 K+1 개의 범위들로 단편화하는 것에 대한 하나의 접근법이 도시된다. 각각의 범위는 특정의  $\text{QpAdj}$  값과 연관될 수도 있으며, 여기서,  $\text{QpAdj}$  값은 범위 인덱스가 증가함에 따라서 증가한다.  $\text{diffBits} \leq 0$  일 때,  $\text{diffBits}$  의 절대값은 J 개의 임계값들 (미예시) 을 이용하여 J+1 개의 범위들로 분류될 수도 있으며, J+1 개의 범위들의 각각에 대해 할당된 특정의  $\text{QpAdj}$  값이 있을 수도 있다.

[0065] 다른 양태들에서,  $\text{currQP}$  값은 버퍼의 언더플로우 및/또는 오버플로우를 방지하기 위해 (버퍼 충만도 BF 의 관점에서 표현될 수도 있는) 버퍼의 충만도에 기초하여 조정될 수도 있다. 특히, BF 가 어떤 임계치 (예컨대,  $P_1$ ) 를 초과할 때,  $\text{currQP}$  는 고정된 오프셋 값 (예컨대,  $p_1$ ) 만큼 증분될 수도 있다. 예를 들어,  $\text{currQP}$  는  $\text{currQP} += p_1$  에 따라서 조정될 수도 있다. 또, BF 가 어떤 임계치 (예컨대,  $Q_1$ ) 아래로 떨어질 때,  $\text{currQP}$  는  $q_1$  만큼 감분될 수도 있다, 예컨대,  $\text{currQP} -= q_1$ . 어떤 양태에서, 복수의 임계치들이 채용될 수도 있으며, 각각의 임계치에 대해  $\text{currQP}$  를 조정하기 위한 대응하는 오프셋 값이 있을 수도 있다.

[0066] 복잡한 영역으로부터 편평한 영역으로의 전이가 식별될 때 또는 편평한 영역이 식별될 때,  $\text{currQP}$  는 이하에서 더 자세히 설명하는 바와 같이, 낮은 값 (예컨대, 정의된  $\text{currQP}$  값 아래의 값) 으로 설정될 수도 있다.

#### [0067] 편평한 영역으로부터 복잡한 영역으로의 전이를 검출하기

[0068] 도 4 를 참조하면, 하나 이상의 기법들이 편평한/매끄러운 영역으로부터 복잡한 영역으로의 전이를 검출하는데 이용될 수도 있다. 도 4 는 프레임 또는 예를 들어, 프레임의 슬라이스와 같은 그의 부분일 수도 있는 예시적인 관심 영역 (400) 을 예시한다. 영역 (400) 은 3개의 연속적인 블록들 (405, 410, 및 415) 을 포함할 수도 있다. 이 예에서, 블록 (405) 은 영역 (400) 의 편평한 영역/부분에 대응하며, 블록 (410) 은 영역 (400) 의 전이 영역/부분에 대응하고, 블록 (415) 은 영역 (400) 의 복잡한 영역/부분에 대응한다. 나타낸 바와 같이, 블록 (405) 의 콘텐츠는 편평하거나, 매끄럽거나, 또는 균일하다. 블록 (415) 의 콘텐츠는 텍스처링되어, 전체적으로 균일하지 않은 패턴들을 나타낸다. 블록 (410) 은 균일한 콘텐츠로부터 불균일한 콘텐츠로의 전이를 포함한다. 아래에서 설명하는 바와 같이, 복잡도 계산이 블록들 (405, 410, 및 415) 의 각각에 대해 수행된다.

[0069] 본원에서 사용될 때, 편평한 블록은 복잡도 임계치보다 낮은 복잡도 값을 가지는 블록을 지칭할 수도 있다. 블록이 편평한 것으로 결정되는 임계치는 블록을 코딩하는데 요구되는 비트수와 같은 여러 설계 기준들에 기초하여 설정될 수도 있다. 이와 유사하게, 비-편평한 또는 복잡한 블록은 편평하지 않은 블록, 예컨대, 복잡도 임계치보다 크거나 또는 동일한 복잡도 값을 가지는 블록을 지칭할 수도 있다. 블록들의 여러 다른 분류들이 블록들의 연관된 복잡도들에 기초하여 채용될 수도 있으며, 이러한 분류들은 블록들의 복잡도 값들에서의 임계치들에 의해 정의된 범위들일 수도 있다.

[0070] 용어들 "편평한" 및 "복잡한" 은 또한 블록들 이외의 영역들에 적용될 수도 있다. 이 경우, 영역들이 블록과 동일한 사이즈가 아닐 수도 있지만, 예컨대, 영역들이 이산적으로 인코딩/디코딩되는 사이즈가 아닐 수도 있지만, 영역들은 또한 영역의 복잡도에 기초하여 편평한 또는 복잡한 것으로 분류될 수도 있다. 예를 들어, 영역은 그 영역 내 각각의 블록이 편평한 블록이면 편평한 영역으로 지칭될 수도 있다. 그러나, 편평한 영역은 그 안에 포함된 블록과 동일한 경계를 갖지 않을 수도 있으며, 영역의 복잡도가 전체 영역에 걸쳐서 계산될 수도 있다. 복잡한 영역들은 유사하게 정의될 수도 있다. 따라서, 영역은 영역에 대한 복잡도 값을 블록들에 대한 복잡도 임계치와는 상이할 수도 있는 복잡도 임계치와 비교함으로써 편평한 또는 복잡한 것으로 분류될 수도 있다. 또, 영역들이 코딩을 위해 블록들로 분할될 수도 있기 때문에, 용어 영역은 본 개



시물의 여러 양태들의 이해를 용이하게 하기 위해서 본원에서 개념적으로 사용될 수도 있다.

- [0071] 위에서 설명한 바와 같이, 편평한 또는 복잡한 것으로 블록을 분류하기 위해, 블록에 대한 복잡도 값이 결정될 수도 있다. 블록에 대한 복잡도 값은 복잡도 값이 블록을 인코딩하는 난이도를 나타내는 한, 여러 기법들, 예컨대, 가시적인 아티팩트들을 도입함이 없이 블록을 코딩하는데 요구될 수도 있는 비트수에 따라서 결정될 수도 있다.
- [0072] 제안된 편평도 검출 기법의 프레임워크가 도 5 의 예시적인 복잡도 검출 시스템 (500) 에 도시된다. 시스템 (500) 은 입력으로서 도 4 의 블록들 (405, 410, 및 415), 또는 이러한 블록들에 관한 정보를 수신한다. 일 구현예에서, 시스템 (500) 은 블록들 (405, 410, 및 415) 의 각각에 대해 복잡도 계산을 수행하여  $C_{cur}$ ,  $C_{next}$ , 및  $C_{prev}$  로 표시되는 블록-당 복잡도 값들을 계산할 수도 있다. 예를 들어, 시스템 (500) 은 블록들 (405, 410, 및 415) 의 각각에 각각 대응하는 복잡도 계산 유닛들 (505, 510, 및 515) 을 포함할 수도 있으며, 복잡도 값들  $C_{prev}$ ,  $C_{cur}$ , 및  $C_{next}$  을, 검출기 (520) 로 각각 출력할 수도 있다. 다른 구현예에서, 3보다 작은 복잡도 값들이 각각의 블록에 대해 계산될 수도 있다. 예를 들어, 인코더는 다음 블록 시간에 대해, 각각 "이전" 및 "현재" 복잡도 값들이 될 주어진 시간 블록에서의 "현재" 및 "다음" 블록 복잡도 값들을 버퍼하거나 또는 저장할 수도 있다. 이러한 방법으로, 단지 "다음" 블록 복잡도 값만이 다음 시간 블록에 대해 계산될 필요가 있을 것이다. 달리 말하면, 인코더는 단지 "다음" 블록 복잡도 값만이 제 2 시간 블록에서 계산되도록, 제 2 블록 시간에서, 각각 "이전" 및 "현재" 복잡도 값들이 될 제 1 시간 블록에서의 "현재" 및 "다음" 블록 복잡도 값들을 버퍼하거나 또는 저장할 수도 있다.
- [0073] 관련 양태들에서, 복잡도 계산 유닛들 (505, 510, 및 515), 및/또는 검출기 (520) 는 별개의 컴포넌트들, 코덱의 동일한 컴포넌트 또는 프로세서의 부분, 또는 하나 이상의 프로세서들에 의해 수행되는 소프트웨어 모듈들일 수도 있다. 시스템 (500) 의 특징들은 하드웨어, 소프트웨어, 펌웨어, 또는 이들의 임의의 조합으로 구현될 수도 있다. 추가적인 관련 양태들에서, 시스템 (500) 은 이미지 또는 관심 영역에 대한 임의 개수의 연속적인 블록들 (예컨대, 슬라이스에서의 4개의 연속적인 블록들) 에 관한 또는 관련한 정보를 수신할 수도 있으며, 연속적인 블록들의 각각에 대해 복잡도 계산들을 수행할 수도 있다.
- [0074] 일 양태에서, 블록의 복잡도는 블록에서의 픽셀들의 주파수 변환 (예컨대, 이산 코사인 변환 (DCT), Hadamard 변환, 등) 을 취함으로써 계산될 수도 있다. 주파수 변환은 복잡도 값을 발생시키도록 합산될 수도 있는 다수의 주파수 계수들을 초래할 수도 있다. 다른 양태에서, 직류 (DC 또는 제로-주파수) 계수 및/또는 하나 이상의 낮은 주파수 계수들은 총합에 포함되지 않을 수도 있다. 주파수 변환 전에 칼라 변환을 적용하는 것과 같은, 복잡도 값을 결정하는 여러 다른 기법들이 또한 구현될 수도 있다.
- [0075] 관련 양태들에서, 변환 계수들의 절대값 또는 절대 제곱 값은 블록에 대한 복잡도 값을 계산하기 위해 합산될 수도 있다. 추가적인 관련 양태들에서, 루마 채널이 복잡도 값을 계산하기 위해 사용될 수도 있거나, 또는 루마/크로마 채널들 양쪽이 복잡도 값을 계산하기 위해 사용될 수도 있다.
- [0076] 또한 추가적인 관련 양태들에서, 변환 계수들의 서브세트는 절대 합 또는 절대 제곱 합을 계산하는 동안 고려될 수도 있다, 즉, 블록에서의 모든 변환 계수들보다 적은 것이 일부 예시적인 접근법들에서 고려될 수도 있다.
- [0077] 또한 추가적인 양태들에서, 각각의 변환 계수는 가중치로 곱해질 수도 있으며, 각각의 계수에 적용되는 가중치는 변하거나 또는 일정할 수도 있다. 그 후, 가중된 계수들의 절대값 또는 절대 제곱 값이 계산될 수도 있다.
- [0078] 도 5 의 예를 다시 참조하면, 검출기 (500) 는  $C_{prev}$ ,  $C_{cur}$ , 및  $C_{next}$  에 기초하여, 블록들 (405, 410, 및 415) 이 편평한 영역으로부터 복잡한 영역으로의 전이를 포함하는지 여부를 결정할 수도 있다. 예를 들어, 검출기 (500) 의 출력은 편평한-대-복잡한 영역 전이가 아니라는 것을 표시하는 0, 그리고 편평한-대-복잡한 영역 전이라는 것을 표시하는 1 과 같은 2진 결과일 수도 있다.
- [0079] 편평한 영역으로부터 복잡한 영역으로의 전이인지 여부의 결정은 관심 영역 (예컨대, 영역 (400)) 에서의 연속적인 블록들 (예컨대, 블록들 405, 410, 및 415) 의 복잡도 값들에 기초하여 하나 이상의 조건들을 체크함으로써 수행될 수도 있다. 일 실시형태에서, 편평한-대-복잡한 영역 전이인지 여부의 결정이 다음 조건 1 및 조건 2 를 체크하는 것을 통해서 수행된다.
- [0080] 조건 1:  $(C_{prev} < T_0) \ \&\& \ (C_{next} > T_1)$

- [0081] 조건 1 에 관하여, 임계치들  $T_0$  및  $T_1$  은 코텍의 파라미터들에 기초하여 조정될 수도 있다. 바람직하게는, 순서  $T_0 < T_1$  을 따라야 한다. 관련 양태들에서, 편평한 영역으로부터 복잡한 영역으로의 전이라는 것을 검출하는 것은, 이전 블록 (405) 이 편평한 영역에 대응한다는 것을 표시하는, (i) 이전 블록 (405) 에 대한 복잡도 값이 제 1 임계치 (예컨대,  $T_0$ ) 보다 작다 (또는, 작거나 또는 동일하다) 고, 그리고, 다음 블록 (415) 이 복잡한 영역에 대응한다는 것을 표시하는, (ii) 다음 블록 (415) 에 대한 복잡도 값이 제 2 임계치 (예컨대,  $T_1$ ) 보다 크다 (또는, 크거나 또는 동일하다) 고 결정하는 것을 포함할 수도 있다. 여기서, 이전 블록이 편평한 영역에 대응하고 다음 블록 (415) 이 복잡한 영역에 대응한다는 표시들은, 현재 블록 (410) 에 편평한 영역으로부터 복잡한 영역으로의 전이가 존재한다, 즉, 현재 블록 (410) 이 전이 블록이라는 것을 추가로 표시한다.
- [0082] 조건 2:  $C_0$ =거짓,  $C_1$ =거짓
- [0083] 조건 2 에 관하여, 조건 2 에서의 값들  $C_0$  및  $C_1$  은 본질적으로 불린이며, 도 6 에 나타난 바와 같이, 편평한-대-복잡한 영역 검출의 이전 이력을 나타낸다. 예를 들어, 이전 블록 시간들에 대한 값들  $C_0$  및  $C_1$  뿐만 아니라, 현재 블록 시간에 대한  $C_2$  가 메모리 저장 유닛 (600) 에 저장될 수도 있다. 일 양태에서, 각각의 블록 시간에서, 복잡도 값들은 1 만큼 좌측으로 시프트된다. 다른 양태에서, 편평한-대-복잡한 영역 검출의 이전 이력 - 즉, 이전 블록 시간들에 대한 값들  $C_0$  및  $C_1$  - 이 상기 조건 2 를 체크하는데 사용된다. 여전히, 다른 양태에서, 조건 1 의 부분들 양쪽이 만족되면, 도 6 에서의 값  $C_2$  는 참으로 설정될 것이다. 편평한-대-복잡한 영역 전이가 검출되더라도, 사용되는 QP 는 현재/다음 블록을 코딩하는데 요구되는 예상 레이트를 감소시키기 위해 전이 블록 또는 전이 블록 이후의 다음 블록에서 (이전 편평한 블록에 비해) 증가될 수도 있다. 그러나, 전이 블록이 부분적으로 편평한 정보 및 부분적으로 복잡한 정보 양쪽을 포함하기 때문에, 전이 블록에서의 QP 값이 (예컨대, 정의된 QP 값을 초과하여) 너무 높지 않을 수 있다는 점에 유의한다. 예를 들어, 전이 블록에 대한 QP 값이 정의된 QP 값을 초과할 때, 아티팩트들이 전이 블록으로부터 복원된 이미지 내에서 현저할 수도 있는 블록의 편평한 부분에서 발생될 수도 있다.
- [0084] 이와 같이, 전이 블록 이후까지 QP 를 증가시키는 것을 지연시키는 것이 바람직할 수도 있다. 예를 들어, QP 는 검출된 전이 블록에 바로 뒤따르는 블록에 대해 (예컨대, 블록 (410) 을 뒤따르는 블록 (415) 에 대해) 증가될 수도 있다. QP 가 첫번째 전체적으로 복잡한 블록 (예컨대, 블록 (415)) 에 대해 높으면, 복잡도는 아티팩트들의 존재를 마스크할 수도 있다.
- [0085] 따라서, QP 가 현재 블록에 대해 조정되어야 하는지 여부의 다음 결정은  $C_1$  의 불린 값에 의존한다.  $C_1$  이 참이면, 현재 블록에 대한 QP 는 높은 값으로 증가되어야 한다.
- [0086] 인코더 측에서, 각각의 새로운 블록을 프로세싱하는 초기에, 검출 결과들의 이력이 업데이트된다. 즉,  $C_1 \rightarrow C_0, C_2 \rightarrow C_1, C_2$ =거짓. 이것은 현재 블록에 대한 검출 결과를 계산하기 전에 이루어진다. 본질적으로, 이것은 편평한-대-복잡한 전이를 검출하는 것과 QP 를 조정하는 것 사이에 하나의 블록의 오프셋을 추가한다. 위에서 설명한 바와 같이, 이것은 QP 가 전이 블록에 대해 낮은 값으로 유지하도록 보장한다. 게다가, 이것은 로우 (row) 에서의 다수의 블록들이 편평한-대-복잡한 전이들로서 검출되지 않을 수 있도록 보장한다.
- [0087] 다른 예에서, 조건 1 에서의 비교 연산자들은 상이한 비교 연산자들로 대체될 수도 있다. 예를 들어,  $C_{prev} < T_0$  대신에,  $C_{prev} \leq T_0$  가 대신 사용될 수도 있다.
- [0088] 상기 실시형태의 하나의 이점은 편평한-대-복잡한 영역 전이들의 검출이 인코더로 하여금 복잡한 영역들에 대해 QP 를 증가시키게 할 수 있다는 점이다. 이것은 블록을 코딩하는데 요구되는 예상 레이트, 및 결과가 영역의 복잡도에 의해 마스크될 아티팩트들을 감소시킬 것이다. 또한, 편평한-대-복잡한 전이 검출의 결과가 인코딩된 비트스트림에서 하나의 비트/블록을 이용하여 디코더로 명시적으로 시그널링될 수 있다. 이것은 디코더로 하여금, 인코더에서 행해지는 것과 같이 복잡도 값들을 계산할 필요없이 QP 를 조정가능하게 한다. 더욱이, 편평한-대-복잡한 영역 전이들을 검출하는 본 기법에서 이용되는 복잡도 계산들 및 예견 (look-ahead) 데이터가 또한 복잡한-대-편평한 영역 전이들을 검출함으로써 DSC 또는 기타 등등과 같은 고정된 레이트 코텍에 대해 효율성들을 실현하는데 이용될 수도 있다. 일 실시형태에서, 하나의 비트를 이용하여 편평한-대-복잡한 전이를 시그널링하는 것을 포함할 수도 있는 기법이 제공된다. 관련 양태들에서, "편평한-대-복잡한" 은

함께 그룹화될 수 있는 가능한 편평도 검출들 또는 분류들의 세트 중 하나이다. 예를 들어, 편평도의 4개의 클래스들 (예컨대, 편평한-대-복잡한, 복잡한-대-편평한, 약간 편평한, 및 매우 편평한) 이 존재하면, 그 결과가 2-비트 코드들의 세트 중 하나로 시그널링될 수도 있다.

[0089] 일 실시형태에서, 편평한-대-복잡한 전이가 식별될 때, 블록의 QP 값은 미리 정의된 값 (예컨대, 고정된 높은 값) 으로 설정될 수도 있거나 또는 QP 는 미리 정의된 증가분 또는 값 (예컨대, 고정된 조정 값) 만큼 증가될 수도 있다.

#### [0090] 이미지의 복잡한 영역을 검출하는 예시적인 플로우차트들

[0091] 도 7 을 참조하면, 이미지의 편평한 영역으로부터 복잡한 영역으로의 전이를 검출하는 예시적인 프로시저가 설명된다. 이미지의 슬라이스는 현재 블록, 다음 블록, 및 이전 블록을 포함할 수도 있다.

[0092] 도 7 은 본 개시물의 일 실시형태에 따른, 비디오 데이터를 코딩하는 방법 (700) 을 예시하는 플로우차트이다. 도 7 에 예시된 단계들은 비디오 인코더 (예컨대, 도 2a 에서의 비디오 인코더 (20)), 비디오 디코더 (예컨대, 도 2b 에서의 비디오 디코더 (30)), 또는 예를 들어, 편평도 검출기 (115), 레이트 제어기 (120), 예측기, 양자화기, 및 복원기 컴포넌트 (125), 엔트로피 인코더 (140), 및 레이트 버퍼 (150) 와 같은, 그의 컴포넌트(들) 에 의해 수행될 수도 있다. 편의를 위해, 방법 (700) 은 비디오 인코더 (20), 비디오 디코더 (30), 또는 다른 컴포넌트일 수도 있는 비디오 코더 (또한, 코더로서 간단히 지칭됨) 에 의해 수행되는 것으로 설명된다.

[0093] 코더 또는 그의 컴포넌트(들) 는 버퍼를 포함하는 복수의 프로그래밍가능 계산 유닛들에 의해 공유되는 통합된 전역 메모리를 포함하는 디바이스 상에서 구현될 수도 있으며, 여기서, 버퍼는 선입선출 (FIFO) 버퍼를 포함할 수도 있다. 디바이스는 적어도 하나의 프로세서 또는 프로세서 회로 (예컨대, 중앙 처리 유닛 (CPU)) 및/또는 그래픽 프로세싱 유닛 (GPU) 를 포함할 수도 있는 집적 회로 (IC) 를 더 포함할 수도 있으며, 여기서, GPU 는 하나 이상의 프로그래밍가능 계산 유닛들을 포함할 수도 있다.

[0094] 방법 (700) 은 블록 (710) 에서 시작한다. 블록 (710) 에서, 코더는 현재 블록에 대한 현재 복잡도 값, 다음 블록에 대한 다음 복잡도 값, 및 이전 블록에 대한 이전 복잡도 값을 계산한다. 블록 (710) 은 코더가 현재, 다음, 및 이전 블록들 중 각각의 블록에 대해, (i) 변환 계수들을 결정하기 위해 변환을 적용하는 것, 및 (ii) 변환 계수들의 정의된 절대 합을 결정하는 것을 포함할 수도 있다. 변환을 적용하는 것은 DCT 및 Hadamard 변환 중 하나를 적용하는 것을 포함할 수도 있다. 정의된 절대 합을 결정하는 것은 변환 계수들의 절대 합 및 절대 제곱 합 중 하나를 결정하는 것을 포함할 수도 있다.

[0095] 블록 (720) 에서, 코더는 이전 복잡도 값이 제 1 임계값 미만이고 다음 복잡도 값이 제 2 임계값보다 크다고 검출하며, 여기서, 제 2 임계값은 제 1 임계값보다 크다.

[0096] 블록 (730) 에서, 코더는 현재 블록으로의 전이도 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정한다. 여기서, 코더는 현재 블록 시간에서의 현재, 다음, 및 이전 블록들의 복잡도 값들, 및/또는 하나 이상의 이전 블록 시간들에서의 현재, 다음, 및 이전 블록들의 복잡도 값들에 기초하여 블록 (730) 을 수행한다.

[0097] 블록 (740) 에서, 코더는 (i) 이전 복잡도 값이 제 1 임계값 미만이고 다음 복잡도 값이 제 2 임계값보다 크다고 검출하는 것, 및 (ii) 현재 블록으로의 전이도 이전 블록으로의 전이도 편평한-대-복잡한 영역 전이가 아니라고 결정하는 것에 응답하여 다음 블록으로 전이할 때 편평한-대-복잡한 영역 전이를 검출한다.

[0098] 블록 (750) 에서, 코더는 옵션적으로, 편평한-대-복잡한 영역 전이를 검출하는 것에 응답하여 QP 를 조정하거나, 및/또는 다음 블록으로 전이할 때 편평한-대-복잡한 영역 전이를 검출하는 것에 응답하여 전이의 표시를 코덱의 인코더로부터 디코더로 시그널링할 수도 있다. 방법 (700) 은 블록 (740) 에서 또는 블록 (750) 에서 종료할 수도 있다.

#### [0099] 다른 고려사항들

[0100] 본 개시물의 양태들은 도 2a 에서의 비디오 인코더 (20) 와 같은, 인코더의 관점에서 설명되었다는 점에 유의해야 한다. 그러나, 당업자들은 발생된 비트스트림을, 예를 들어, 도 2b 에서의 비디오 디코더 (30) 에 의해 디코딩하기 위해 위에서 설명된 동작들에 대한 역방향 동작들이 적용될 수도 있음을 명백히 알 수 있을 것이다.

[0101] 본원에서 개시된 정보 및 신호들은 다양한 상이한 기술들 및 기법들 중 어느 것을 이용하여서도 표현될 수도 있

다. 예를 들어, 상기 설명 전반에 걸쳐서 인용될 수도 있는 데이터, 명령들, 지령들, 정보, 신호들, 비트들, 심볼들 및 칩들은, 전압들, 전류들, 전자기파들, 자기장들 또는 자기 입자들, 광학장들 또는 광학 입자들, 또는 이들의 임의의 조합으로 표현될 수도 있다.

[0102] 본원에서 개시된 실시형태들과 관련하여 설명된 여러가지 예시적인 로직 블록들, 및 알고리즘 단계들은 전자적 하드웨어, 컴퓨터 소프트웨어, 또는 양쪽의 조합들로서 구현될 수도 있다. 이러한 하드웨어와 소프트웨어의 상호 교환가능성을 명확히 예시하기 위하여, 여러가지 예시적인 컴포넌트들, 블록들, 및 단계들은 일반적으로 그들의 기능성의 관점에서 위에서 설명되었다. 이런 기능이 하드웨어 또는 소프트웨어로 구현되는지 여부는 특정의 애플리케이션 및 전체 시스템에 부과되는 설계 제한 사항들에 의존한다. 숙련자들은 각각의 특정의 애플리케이션 마다 설명한 기능을 여러가지 방법으로 구현할 수도 있으며, 그러나 이런 구현 결정들은 본 개시물의 범위로부터의 이탈을 초래하는 것으로 해석되어서는 안된다.

[0103] 본원에서 설명된 기법들은 하드웨어, 소프트웨어, 펌웨어, 또는 이들의 임의의 조합으로 구현될 수도 있다. 이러한 기법들은 범용 컴퓨터들, 무선 통신 디바이스 핸드셋들, 또는 무선 통신 디바이스 핸드셋들, 자동차, 가전제품들, 웨어러블들, 및/또는 다른 디바이스들에서의 애플리케이션들을 포함한 다수의 용도들을 가진 집적 회로 디바이스들과 같은 다양한 디바이스들 중 임의의 디바이스에서 구현될 수도 있다. 디바이스들 또는 컴포넌트들로서 설명하는 임의의 특징들은 통합 로직 디바이스 내에 함께, 또는 별개의 공용가능한 로직 디바이스들로서 별개로 구현될 수도 있다. 소프트웨어로 구현되는 경우, 이 기법들은 실행될 때, 위에서 설명된 방법들 중 하나 이상을 수행하는 명령들을 포함하는 프로그램 코드를 포함하는 컴퓨터-판독가능 데이터 저장 매체에 의해 적어도 부분적으로 실현될 수도 있다. 컴퓨터-판독가능 데이터 저장 매체는 패키징 재료들을 포함할 수도 있는 컴퓨터 프로그램 제품의 일부를 형성할 수도 있다. 컴퓨터-판독가능 매체는 메모리 또는 데이터 저장 매체들, 예컨대, 동기식 동적 랜덤 액세스 메모리 (SDRAM) 과 같은 랜덤 액세스 메모리 (RAM), 판독 전용 메모리 (ROM), 비-휘발성 랜덤 액세스 메모리 (NVRAM), 전기적으로 소거가능한 프로그래밍가능 판독 전용 메모리 (EEPROM), 플래시 메모리, 자기 또는 광학 데이터 저장 매체들 등을 포함할 수도 있다. 기법들은 추가적으로, 또는 대안적으로, 프로그램 코드를 명령들 또는 데이터 구조들의 유형으로 운반하거나 또는 통신하고 그리고 컴퓨터에 의해 액세스되거나, 판독되거나, 및/또는 실행될 수 있는, 전파 신호들 또는 파들과 같은, 컴퓨터-판독가능 통신 매체에 의해 적어도 부분적으로 실현될 수도 있다.

[0104] 프로그램 코드는 하나 이상의 디지털 신호 프로세서들 (DSPs), 범용 마이크로프로세서들, 주문형 집적회로들 (ASIC들), 필드 프로그래밍가능 로직 어레이들 (FPGA들), 또는 다른 등가의 집적 또는 이산 로직 회로와 같은, 하나 이상의 프로세서들을 포함할 수도 있는 프로세서에 의해 실행될 수도 있다. 이러한 프로세서는 본 개시물에서 설명하는 기법들 중 임의의 기법들을 수행하도록 구성될 수도 있다. 범용 프로세서는 마이크로프로세서일 수도 있으며; 그러나 대안적으로는, 프로세서는 임의의 종래의 프로세서, 제어기, 마이크로제어기 또는 상태 머신일 수도 있다. 프로세서는 또한 컴퓨팅 디바이스들의 조합, 예컨대, DSP 와 마이크로프로세서의 조합, 복수의 마이크로프로세서들, DSP 코어와 결합된 하나 이상의 마이크로프로세서들, 또는 임의의 다른 이러한 구성으로서 구현될 수도 있다. 따라서, 용어 "프로세서" 는, 본원에서 사용될 때 전술한 구조 중 임의의 구조, 전술한 구조의 임의의 조합, 또는 본원에서 설명하는 기법들의 구현에 적합한 임의의 다른 구조 또는 장치를 지칭할 수도 있다. 게다가, 일부 양태들에서, 본원에서 설명하는 기능은 인코딩 및 디코딩하도록 구성된 전용 소프트웨어 또는 하드웨어 내에 제공되거나, 또는 결합된 비디오 인코더-디코더 (코덱) 에 포함될 수도 있다. 또한, 이 기법들은 하나 이상의 회로들 또는 로직 엘리먼트들로 전적으로 구현될 수 있다.

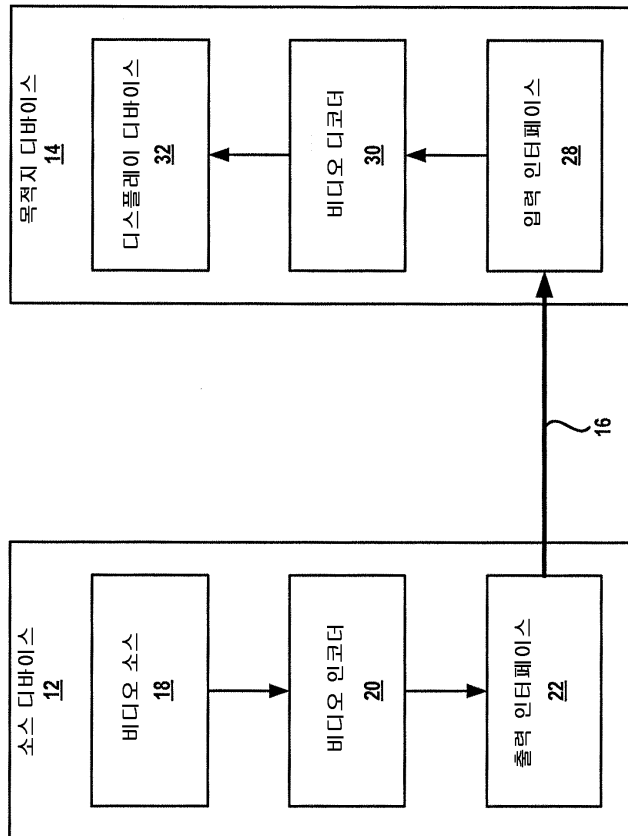
[0105] 본 개시물의 기법들은 무선 핸드셋, IC 또는 IC들의 세트 (예컨대, 칩 세트) 를 포함한, 매우 다양한 디바이스들 또는 장치들로 구현될 수도 있다. 개시한 기법들을 수행하도록 구성되는 디바이스들의 기능적 양태들을 강조하기 위해서 여러 컴포넌트들, 또는 유닛들이 본 개시물에서 설명되지만, 상이한 하드웨어 유닛들에 의한 실현을 반드시 필요로 하지는 않는다. 대신, 위에서 설명한 바와 같이, 여러 유닛들이 코덱 하드웨어 유닛에 결합되거나 또는 적합한 소프트웨어 및/또는 펌웨어와 함께, 위에서 설명한 바와 같은 하나 이상의 프로세서들을 포함한, 상호작용하는 하드웨어 유닛들의 컬렉션으로 제공될 수도 있다.

[0106] 상기는 여러 상이한 실시형태들과 관련하여 설명되었지만, 일 실시형태로부터의 특징들 또는 엘리먼트들은 본 개시물의 교시들로부터 이탈함이 없이 다른 실시형태들과 결합될 수도 있다. 그러나, 개개의 실시형태들 사이의 특징들의 조합들은 반드시 이에 한정되지 않는다. 본 개시물의 여러 실시형태들이 설명되었다. 이들 및 다른 실시형태들은 다음 청구항들의 범위 이내이다.

도면

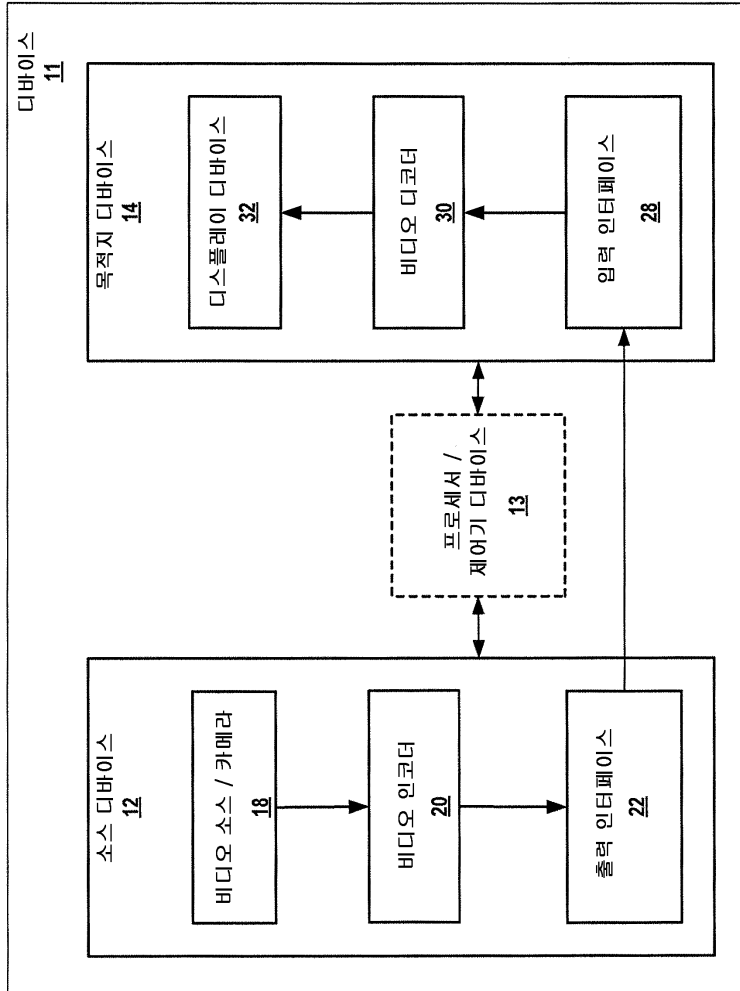
도면1a

10



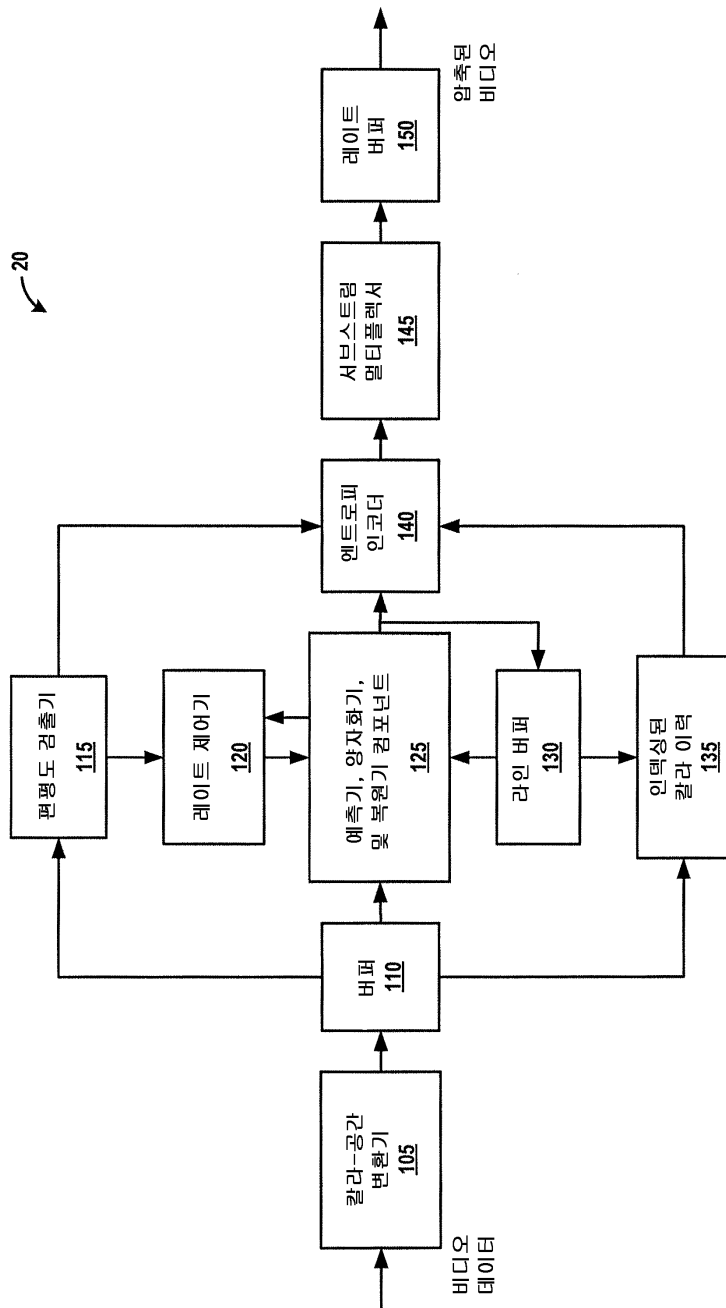
도면1b

10'

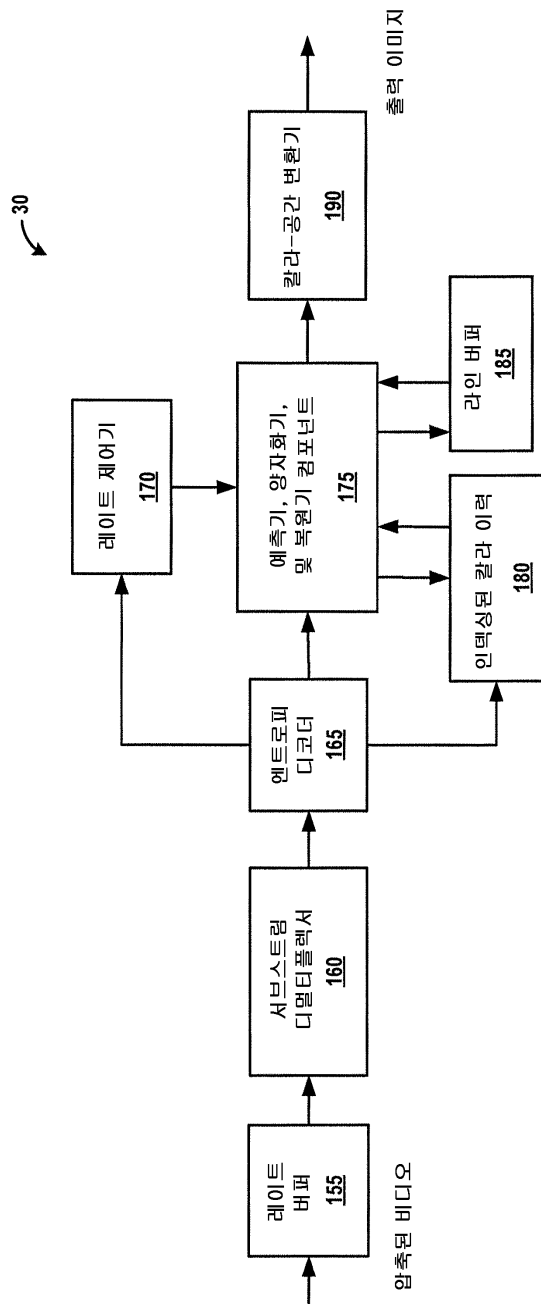




도면2a

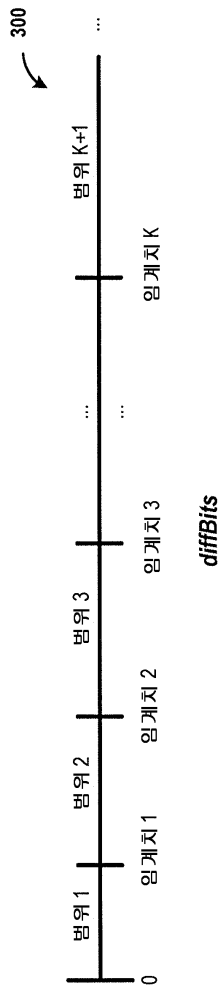


도면2b

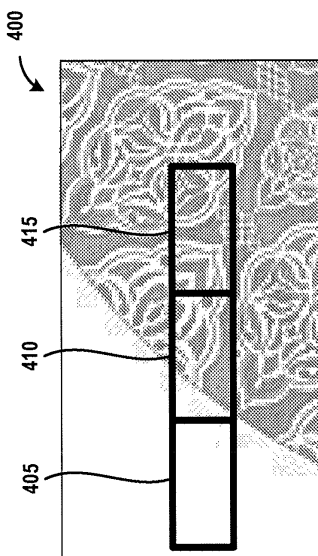




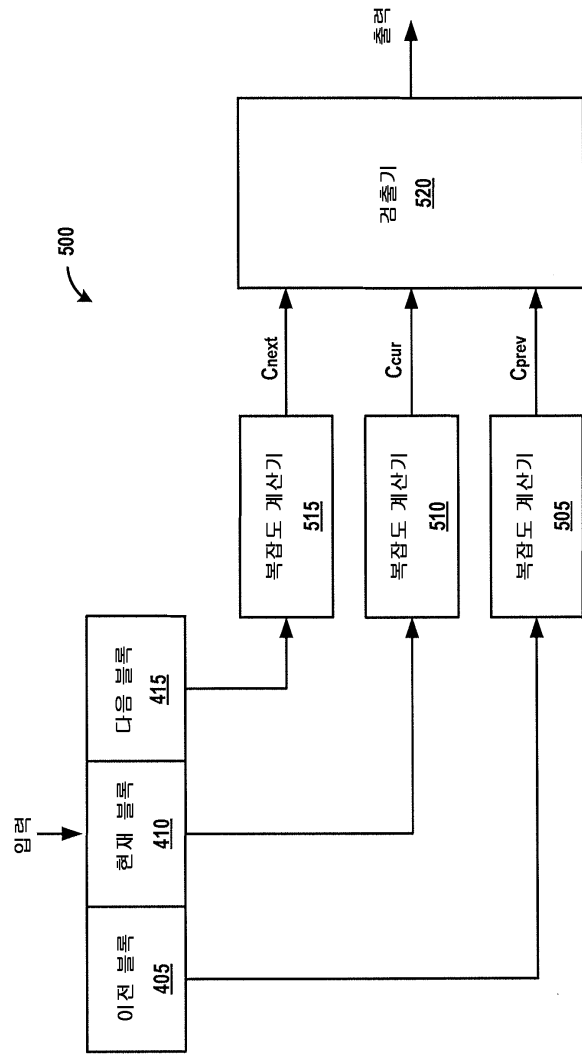
도면3



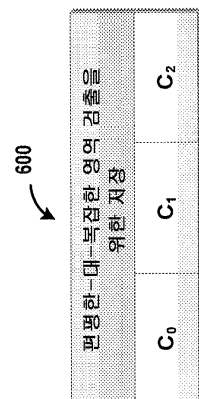
도면4



도면5



도면6



도면7

