

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7604355号
(P7604355)

(45)発行日 令和6年12月23日(2024.12.23)

(24)登録日 令和6年12月13日(2024.12.13)

(51)国際特許分類	F I			
H 0 1 L 21/027(2006.01)	H 0 1 L	21/30	5 4 1 W	
G 0 3 F 7/20 (2006.01)	H 0 1 L	21/30	5 4 1 B	
H 0 1 J 37/305(2006.01)	G 0 3 F	7/20	5 0 4	
H 0 1 J 37/147(2006.01)	H 0 1 J	37/305	B	
	H 0 1 J	37/147	C	
請求項の数 5 (全20頁)				

(21)出願番号	特願2021-189582(P2021-189582)	(73)特許権者	504162958
(22)出願日	令和3年11月22日(2021.11.22)		株式会社ニューフレアテクノロジー
(65)公開番号	特開2023-76259(P2023-76259A)		神奈川県横浜市磯子区新杉田町 8 番 1
(43)公開日	令和5年6月1日(2023.6.1)	(74)代理人	110003708
審査請求日	令和6年1月11日(2024.1.11)		弁理士法人鈴榮特許総合事務所
		(74)代理人	100108855
			弁理士 蔵田 昌俊
		(74)代理人	100103034
			弁理士 野河 信久
		(74)代理人	100179062
			弁理士 井上 正
		(74)代理人	100075672
			弁理士 峰 隆司
		(74)代理人	100153051
			弁理士 河野 直樹
最終頁に続く			

(54)【発明の名称】 ブランキングアパーチャレイシシステム及び荷電粒子ビーム描画装置

(57)【特許請求の範囲】

【請求項 1】

マルチ荷電粒子ビーム照射装置に用いられるブランキングアパーチャレイシシステムにおいて、

ビーム照射に使用される制御データの1つである第1データ及び前記第1データから生成された前記第1データの誤りを検出するための第1誤り検出符号を出力するデータ出力回路と、

直列に接続された複数のレジスタを含み、前記データ出力回路から入力された前記第1データ及び前記第1誤り検出符号を転送するシフトレジスタと、

前記複数のレジスタのうちの1つである第1レジスタから出力された前記第1データを前記第1レジスタから受け取るバッファと、

前記バッファから出力された前記第1データに基づく電圧を受ける電極と、

前記複数のレジスタのうちの最終段のレジスタから前記第1データ及び前記第1誤り検出符号を受け取り、

前記最終段のシフトレジスタから受け取った前記第1データから、前記第1データの誤りを検出するための第2誤り検出符号を生成し、

前記最終段のレジスタからの前記第1誤り検出符号と、前記第2誤り検出符号とが一致する場合に一致を示し、不一致である場合に不一致を示す検出信号を生成する、

誤り検出回路と、

を備えるブランキングアパーチャレイシシステム。

10

20

【請求項 2】

マルチ荷電粒子ビーム照射装置に用いられるブランキングアパーチャアレイシステムにおいて、

ビーム照射に使用される制御データの 1 つである第 1 データ及び前記第 1 データから生成された前記第 1 データの誤りを検出するための第 1 誤り検出符号を出力するデータ出力回路と、

直列に接続された複数のレジスタを含み、前記データ出力回路から入力された前記第 1 データ及び前記第 1 誤り検出符号を転送するシフトレジスタと、

前記複数のレジスタのうちの 1 つである第 1 レジスタから出力された前記第 1 データを前記第 1 レジスタから受け取るバッファと、

前記バッファから出力された前記第 1 データに基づく電圧を受ける電極と、

前記複数のレジスタのうちの最終段のレジスタから前記第 1 誤り検出符号を受け取り、

前記バッファから出力され、前記第 1 レジスタによって受け取られ、前記シフトレジスタを介して転送された前記第 1 データを前記最終段のレジスタから受け取り、

前記最終段のレジスタから受け取った前記第 1 データから、前記第 1 データの誤りを検出するための第 2 誤り検出符号を生成し、

前記最終段のレジスタからの前記第 1 誤り検出符号と、前記第 2 誤り検出符号とが一致する場合に一致を示し、不一致である場合に不一致を示す検出信号を生成する、

誤り検出回路と、

を備えるブランキングアパーチャアレイシステム。

【請求項 3】

前記第 1 データ及び前記第 1 誤り検出符号は次の制御データである第 2 データが前記シフトレジスタに送り込まれると同時にシフトされ、前記誤り検出回路入力に入力される、

請求項 1 又は請求項 2 に記載のブランキングアパーチャアレイシステム。

【請求項 4】

前記第 1 データ及び前記第 2 誤り検出符号を前記データ出力回路に出力する制御装置を備える、

請求項 1 又は請求項 2 に記載のブランキングアパーチャアレイシステム。

【請求項 5】

移動可能なステージと、

前記ステージに向けて荷電粒子ビームを照射するビーム源と、

前記ビーム源と前記ステージとの間に位置する、請求項 1 乃至請求項 4 のいずれか 1 項に記載の前記ブランキングアパーチャアレイシステムと、

前記第 1 データ及び前記第 2 誤り検出符号を前記データ出力回路に出力する制御装置と、
を備える荷電粒子ビーム描画装置。

【発明の詳細な説明】**【技術分野】****【0001】**

実施形態は、概してブランキングアパーチャアレイシステム及び荷電粒子ビーム描画装置に関する。

【背景技術】**【0002】**

半導体装置の製造にマスクが使用される。微細な素子を形成するために、マスクのパターンも微細であることが要求される。微細なパターンを有するマスクを形成するために、マスクの材料に対して、電子ビームを使用してパターンが描画される。マスクを効率的に形成するために、複数の電子ビームを使用する描画方式（マルチビーム描画方式）が使用され得る。

【0003】

マルチビーム描画方式では、電子ビームが、複数のアパーチャを有するマスク（成形アパーチャアレイプレート）を通過させられて、マルチビームが形成される。マルチビーム

10

20

30

40

50

は、複数のアパーチャを有するブランキングアパーチャアレイ機構に向かう。各ビームは、ブランキングアパーチャアレイ機構によって、個別に偏向され、偏向されたビームは遮蔽物に当たることにより、マスクに到達しない。

【 0 0 0 4 】

ブランキングアパーチャアレイ機構は、各アパーチャの周囲に、当該アパーチャを通過するビームを偏向させるための機構を含む。この機構は電極、及び電極に電圧を印加するための電子回路の素子を含む。電子回路は、ブランキングアパーチャアレイ機構の外部から供給された、ブランキングアパーチャアレイ機構のブランカを制御するためのデータを伝送するとともに、電極に印加される電圧を生成する。

【先行技術文献】

【特許文献】

【 0 0 0 5 】

【文献】特開 2 0 1 4 - 0 3 9 0 1 1 号公報

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 6 】

描画のための電子ビームの放射により、ブランキングアパーチャアレイ機構中の電子回路の素子がダメージを受け得る。ダメージの蓄積により、素子の特性は劣化し得る。特性の劣化が、或る臨界点を超えると、電子回路の素子は故障し得、この場合、ブランキングアパーチャアレイ機構は正確に動作できなくなる。例として、電子回路の故障により、ブランキングアパーチャを制御するためのデータが正しく伝送されない。また、微細化に伴い大容量データを高速で転送するため、ビットエラーレートが低くてもまれに転送異常が発生する可能性がある。マスクは非常に微細なパターンを有するため、わずか 1 ビットのデータの伝送の失敗でさえマスクに欠陥を生成し得る。

【 0 0 0 7 】

これを回避するために、描画の前にブランキングアパーチャアレイ機構が診断され得る。診断の時点で故障が発見された場合、描画の前に対処することが可能である。しかしながら、描画装置はほぼ常時稼働しているので、確率的に上記異常は描画の最中に発生する場合が多い。描画の最中に故障が検出されれば、例えば、故障を補償するように制御データを変更することにより、故障に対処することが可能である。このため、描画中に故障を検出する技術が望まれる。

【 0 0 0 8 】

一方、描画は大量のデータが高速で伝送されることを要し、また、故障の検出ための描画の中断は望まれない。よって、描画中に、描画をできるだけ阻害しない形で故障を検出できる荷電粒子ビーム装置が望まれる。また、マルチビーム方式では大容量のデータを高速で送るため、ビットエラーレートが低くてもデータ変化することが起こり得る。

【課題を解決するための手段】

【 0 0 0 9 】

一実施形態による、マルチ荷電粒子ビーム照射装置に用いられるブランキングアパーチャアレイシステムは、データ出力回路と、シフトレジスタと、バッファと、電極と、誤り検出回路と、を含む。上記データ出力回路は、ビーム照射に使用される制御データの 1 つである第 1 データ及び上記第 1 データから生成された上記第 1 データの誤りを検出するための第 1 誤り検出符号を出力する。上記シフトレジスタは、直列に接続された複数のレジスタを含み、上記データ出力回路から入力された上記第 1 データ及び上記第 1 誤り検出符号を転送する。上記バッファは、上記複数のレジスタのうちの 1 つである第 1 レジスタから出力された上記第 1 データを上記第 1 レジスタから受け取る。上記電極は、上記バッファから出力された上記第 1 データに基づく電圧を受ける。上記誤り検出回路は、上記複数のレジスタのうちの最終段のレジスタから上記第 1 データ及び上記第 1 誤り検出符号を受け取り、上記最終段のシフトレジスタから受け取った上記第 1 データから、上記第 1 データの誤りを検出するための第 2 誤り検出符号を生成し、上記最終段のレジスタからの上記

10

20

30

40

50

第 1 誤り検出符号と、上記第 2 誤り検出符号とが一致する場合に一致を示し、不一致である場合に不一致を示す検出信号を生成する。

【発明の効果】

【 0 0 1 0 】

描画の進捗を大きく妨げることなく、描画中に制御データを転送する経路を検査することが可能なブランキングアパーチャアレイシステム及び荷電粒子ビーム描画装置が提供される。

【図面の簡単な説明】

【 0 0 1 1 】

【図 1】図 1 は、第 1 実施形態に係る描画装置の要素を示す。

10

【図 2】図 2 は、第 1 実施形態の制御装置のハードウェアによる構成を示す。

【図 3】図 3 は、第 1 実施形態の成形アパーチャアレイプレートの構造を x y 面に沿って示す。

【図 4】図 4 は、第 1 実施形態のブランキングアパーチャアレイ機構の構造を x z 面に沿って示す。

【図 5】図 5 は、第 1 実施形態のブランキングアパーチャアレイ機構の構造を x y 面に沿って示す。

【図 6】図 6 は、第 1 実施形態のブランキングアパーチャアレイ機構の回路及び関連する要素を示す。

【図 7】図 7 は、第 1 実施形態の制御回路の一部の要素及び接続、並びに関連する要素を示す。

20

【図 8】図 8 は、図 7 の一部を示す。

【図 9】図 9 は、第 1 実施形態の描画装置中のデータの転送及び生成を概略的に示す。

【図 10】図 10 は、第 2 実施形態の制御回路の一部の要素及び接続、並びに関連する要素を示す。

【図 11】図 11 は、第 2 実施形態の描画装置中のデータの転送及び生成を概略的に示す。

【発明を実施するための形態】

【 0 0 1 2 】

以下に実施形態が図面を参照して記述される。以下の記述において、略同一の機能及び構成を有する構成要素は同一の参照符号を付され、繰返しの説明は省略される場合がある。略同一の機能及び構成を有する複数の構成要素が相互に区別されるために、参照符号の末尾にさらなる数字又は文字が付される場合がある。

30

【 0 0 1 3 】

或る実施形態についての記述は全て、明示的に又は自明的に排除されない限り、別の実施形態の記述としても当てはまる。また、各機能ブロックは、ハードウェア、コンピュータソフトウェアのいずれか又は両者を組み合わせたものとして実現されることが可能である。各機能ブロックが、以下の例のように区別されていることは必須ではない。例えば、一部の機能が例示の機能ブロックとは別の機能ブロックによって実行されてもよい。さらに、例示の機能ブロックがさらに細かい機能サブブロックに分割されていてもよい。

【 0 0 1 4 】

40

以下、 x y z 直交座標系が用いられて、実施形態が記述される。

【 0 0 1 5 】

1. 第 1 実施形態

1.1. 構造（構成）

図 1 は、第 1 実施形態に係る描画装置の要素（構成）を示す。描画装置 1 は、例として、マルチ荷電粒子ビーム描画装置である。いくつかの要素は、後にさらに詳しく記述される。

【 0 0 1 6 】

描画装置 1 は、制御回路系 2 及び描画機構 3 を含む。描画機構 3 は、荷電粒子ビームを生成し、この生成した荷電粒子ビームを試料 6 に照射することにより、試料 6 にパターン

50

を描画する。試料 6 の例は、レジストが塗布されたマスク、又は、レチクルを含む。制御回路系 2 は、描画機構 3 の動作を制御する。

【 0 0 1 7 】

描画機構 3 は、真空チャンバ 3 1 を含む。真空チャンバ 3 1 の内部は、描画装置 1 による試料 6 への描画の間、例えば真空中に保たれる。真空チャンバ 3 1 は、ライティングチャンバ 3 1 a 及び鏡筒 3 1 b から構成されている。

【 0 0 1 8 】

ライティングチャンバ 3 1 a は、例えば直方体の形状を有し、内部に空間を有する。ライティングチャンバ 3 1 a は、試料 6 を収容する。ライティングチャンバ 3 1 a は、上面において開口を有し、開口において鏡筒 3 1 b の内部空間と接続されている。

10

【 0 0 1 9 】

描画装置 1 は、また、ライティングチャンバ 3 1 a 内において、ステージ 3 1 0 を含む。ステージ 3 1 0 の上面上には、描画の間、試料 6 が配置される。ステージ 3 1 0 は、試料 6 を実質的に水平に保持した状態で、x 軸及び y 軸に沿って移動することができる。ステージ 3 1 0 の上面上には、ミラー 3 1 2 x 及びミラー 3 1 2 y が設けられている。ミラー 3 1 2 x は y 軸に沿って延び、ミラー 3 1 2 y は x 軸に沿って延びる。ミラー 3 1 2 x 及び 3 1 2 y は、ステージ 3 1 0 の位置の検出のための基準として使用される。

【 0 0 2 0 】

鏡筒 3 1 b は、z 軸に沿って延びる円筒の形状を有し、例えばステンレスからなる。鏡筒 3 1 b の下端は、ライティングチャンバ 3 1 a の内部に位置する。また、描画装置 1 は、鏡筒 3 1 b 内において、電子銃 3 2 0、照明レンズ 3 3 0、縮小レンズ 3 3 1、及び対物レンズ 3 3 2、成形アパーチャアレイプレート 3 4 0、制限アパーチャアレイプレート 3 4 1、ブランキングアパーチャアレイ機構 (ブランキングアパーチャアレイシステム、ブランキングアパーチャアレイ基板) 3 5 0、並びに偏向器 3 6 0 及び 3 6 1 を有する。

20

【 0 0 2 1 】

電子銃 3 2 0 は、鏡筒 3 1 b の内部の上部に位置する。電子銃 3 2 0 は、例えば熱陰極型の電子銃であり、陰極、ウェネルト電極、及び陽極等の要素を含む。電子銃 3 2 0 は、電圧を受けると、z 軸に沿った下方 (- z 方向) へ電子ビーム E B を射出する。電子ビーム E B は、z 軸に沿って進行するに連れて x y 面に沿って広がって行く。

【 0 0 2 2 】

照明レンズ 3 3 0 は、環状の電磁レンズであり、電子銃 3 2 0 の z 軸に沿った下方に位置する。照明レンズ 3 3 0 は、照明レンズ 3 3 0 に到達した、x y 面に広がりを持つ電子ビーム E B を、z 軸に沿って平行に進行するように整形する。

30

【 0 0 2 3 】

成形アパーチャアレイプレート 3 4 0 は、照明レンズ 3 3 0 の z 軸に沿った下方に位置する。成形アパーチャアレイプレート 3 4 0 は、複数のアパーチャを有し、成形アパーチャアレイプレート 3 4 0 に入射する電子ビーム E B の一部を、複数のアパーチャを通過させて、複数の電子ビーム E B m へと分岐させる。

【 0 0 2 4 】

ブランキングアパーチャアレイ機構 3 5 0 は、成形アパーチャアレイプレート 3 4 0 の z 軸に沿った下方 (- z 方向) に位置する。ブランキングアパーチャアレイ機構 3 5 0 は、複数の電子ビーム E B m を個別にブランキングする。ブランキングアパーチャアレイ機構 3 5 0 は、成形アパーチャアレイプレート 3 4 0 の開口の z 軸に沿った下方 (- z 方向) にそれぞれが位置する複数のアパーチャ、及び各アパーチャの周囲に設けられたブランカを有する。各ブランカによって、当該ブランカが設けられた対象のアパーチャに入射した電子ビーム E B m がブランキングされる。

40

【 0 0 2 5 】

縮小レンズ 3 3 1 は、環状の電磁レンズであり、ブランキングアパーチャアレイ機構 3 5 0 の z 軸に沿った下方 (- z 方向) に位置する。縮小レンズ 3 3 1 は、ブランキングアパーチャアレイ機構 3 5 0 を通過した互いに平行な複数の電子ビーム E B m を、制限アパ

50

ーチャアレイプレート 341 のアパーチャの中心へと集束させる。

【0026】

制限アパーチャアレイプレート 341 は、 x y 面に沿って広がる板状の形状を有し、 x y 面の中央においてアパーチャを有する。アパーチャは、縮小レンズ 331 を通過した複数の電子ビーム E B m の集束点（クロスオーバーポイント）の近傍に位置する。ブランキングアパーチャアレイ機構 350 に設けられたブランカによってビームが偏向されたビームは、この制限アパーチャアレイプレート 341 の中央に設けられたアパーチャを通過することができず、制限アパーチャアレイプレート 341 に当たり、ブランキングされる。制限アパーチャアレイプレート 341 は、複数の電子ビーム E B m にアパーチャを通過させることによって、電子ビーム E B m の x y 面に沿った形状を整形する。整形された複数の電子ビーム E B m は、或る形状のショットを形成する。

10

【0027】

偏向器 360 は、制限アパーチャアレイプレート 341 の z 軸に沿った下方（ $-z$ 方向）に位置する。偏向器 360 には、制限アパーチャアレイプレート 341 から放射されるショット形状の電子ビーム E B m が入射する。偏向器 360 は、電極の複数の対を含む。図 1 では、図が不要に煩雑になることを避けるために、1 対の電極のみが示されている。各対を構成する 2 つの電極は対向している。各電極は電圧を受け、偏向器 360 は、複数の電極への電圧の印加に応じて、入射した電子ビーム E B m を x 軸に沿って及び（又は） y 軸に沿って偏向する。

【0028】

20

対物レンズ 332 は、環状の電磁レンズであり、偏向器 360 を囲む。対物レンズ 332 は、偏向器 360 と協働し、電子ビーム E B m を試料 6 の特定の位置へとフォーカスする。

【0029】

偏向器 361 は、偏向器 360 の z 軸に沿った下方（ $-z$ 方向）に位置する。偏向器 361 には、偏向器 360 を通過した電子ビーム E B m が入射する。偏向器 360 は、電極の複数の対を含む。図 1 では、図が不要に煩雑になることを避けるために、1 対の電極のみが示されている。各対を構成する 2 つの電極は対向している。各電極は電圧を受け、偏向器 360 は、複数の電極への電圧の印加に応じて、入射した電子ビーム E B m を x 軸に沿って及び（又は） y 軸に沿って偏向する。

30

【0030】

制御回路系 2 は、制御装置 21、電源装置 22、レンズ駆動装置 23、B A A 制御ユニット 24、照射量制御ユニット 25、偏向器アンプ 27、及びステージ駆動装置 28 を含む。

【0031】

制御装置 21 は、電源装置 22、レンズ駆動装置 23、B A A 制御ユニット 24、照射量制御ユニット 25、偏向器アンプ 27、及びステージ駆動装置 28 を制御する。制御装置 21 は、例えば、描画装置 1 のユーザからの入力を受け取り、この受け取った入力に基づいて、電源装置 22、レンズ駆動装置 23、B A A 制御ユニット 24、照射量制御ユニット 25、偏向器アンプ 27、及びステージ駆動装置 28 を制御する。

40

【0032】

電源装置 22 は、制御装置 21 から制御データを受け取り、この受け取った制御データに基づいて、電子銃 320 に電圧を印加する。

【0033】

レンズ駆動装置 23 は、制御装置 21 から制御データを受け取り、この受け取った制御データに基づいて、照明レンズ 330 を制御する。具体的には、レンズ駆動装置 23 は、電子ビーム E B に対する照明レンズ 330 の強度、すなわち、電子ビーム E B を屈折させる強度を制御する。レンズ駆動装置 23 は、照明レンズ 330 の強度を、照明レンズ 330 の z 軸の上方から照明レンズ 330 に入射した、進行とともに x y 面に沿って広がる電子ビーム E B を z 軸に実質的に平行な電子線に整形するように制御する。

50

【 0 0 3 4 】

レンズ駆動装置 2 3 は、また、制御装置 2 1 から制御データを受け取り、この受け取った制御データに基づいて、縮小レンズ 3 3 1 の強度を制御する。レンズ駆動装置 2 3 は、縮小レンズ 3 3 1 の強度を、ブランキングアパーチャアレイ機構 3 5 0 のブランカによってブランキング偏向されることなく縮小レンズ 3 3 1 の z 軸の上方から縮小レンズ 3 3 1 に入射した電子ビーム E B m が制限アパーチャアレイプレート 3 4 1 のアパーチャの中心へと集束するように、制御する。

【 0 0 3 5 】

レンズ駆動装置 2 3 は、さらに、制御装置 2 1 から制御データを受け取り、この受け取った制御データに基づいて、対物レンズ 3 3 2 の強度を制御する。レンズ駆動装置 2 3 は、対物レンズ 3 3 2 の強度を、対物レンズ 3 3 2 の z 軸の上方から対物レンズ 3 3 2 に入射した電子ビーム B M が試料 6 の上面にフォーカスするように、制御する。なお、レンズ駆動装置 2 3 は、電子ビーム B M を縮小しても良い。

10

【 0 0 3 6 】

B A A 制御ユニット 2 4 は、制御装置 2 1 から B A A 制御データを受け取り、この受け取った制御データに基づいて、ブランキングアパーチャアレイ機構 3 5 0 を制御する。

【 0 0 3 7 】

照射量制御ユニット 2 5 は、制御装置 2 1 から制御データを受け取り、この受け取った制御データに基づいて、照射量制御データを生成する。照射量制御ユニット 2 5 は、生成した照射量制御データを B A A 制御ユニット 2 4 に供給して、B A A 制御ユニット 2 4 を介して電子ビーム B M の試料 6 に対する照射量を制御する。

20

【 0 0 3 8 】

偏向器アンプ 2 7 は、制御装置 2 1 から制御データを受け取り、この受け取った制御データに基づいて、偏向器 3 6 0 及び 3 6 1 のそれぞれを制御するための制御信号を生成する。この生成された制御信号は、それぞれ、偏向器 3 6 0 及び 3 6 1 に供給される。偏向器 3 6 0 のための信号は、偏向器 3 6 0 の各対の 2 つの電極の電位差を指定する。同様に、偏向器 3 6 1 のための信号は、偏向器 3 6 1 の各対の 2 つの電極の電位差を指定する。偏向器アンプ 2 7 は、偏向器 3 6 0 が、電子ビーム E B m を制御装置 2 1 により指定される量及び（又は）向きだけ偏向させる電圧を受けるように、偏向器 3 6 0 のための信号を生成する。同様に、偏向器アンプ 2 7 は、偏向器 3 6 1 が、電子ビーム E B m を制御装置 2 1 により指定される量及び（又は）向きだけ偏向させる電圧を受けるように、偏向器 3 6 1 のための信号を生成する。

30

【 0 0 3 9 】

ステージ駆動装置 2 8 は、図示せぬレーザセンサ等の手段を用いて、ミラー 3 1 2 x 及び 3 1 2 y の位置を測定し、この測定された位置に基づいてステージ 3 1 0 の位置を検出する。また、ステージ駆動装置 2 8 は、制御装置 2 1 から制御データを受け取り、この受け取った制御データに基づいて、ステージ 3 1 0 を駆動する。ステージ 3 1 0 の駆動により、試料 6 が、所望の位置へ移動する。

【 0 0 4 0 】

図 2 は、第 1 実施形態の制御装置 2 1 の構成を示し、特に、ハードウェアによる構成を示す。図 2 に示されるように、制御装置 2 1 は、プロセッサ 2 1 1、R O M (read only memory) 2 1 2、記憶装置 2 1 3、入力装置 2 1 4、出力装置 2 1 5、及びインターフェイス 2 1 6 を含む。

40

【 0 0 4 1 】

R O M 2 1 2 は、プロセッサを制御するためのプログラムを不揮発に記憶する。記憶装置 2 1 3 は、揮発性のメモリ、不揮発性のメモリ、及び（又は）ハードディスクを含み、データを保持する。プロセッサ 2 1 1 は、例えば、C P U (central processing unit) であり、R O M 2 1 2 に記憶されていて、記憶装置 2 1 3 にロードされたプログラムを実行することにより、種々の動作を行う。プロセッサ 2 1 1 は、プログラムに従って、記憶装置 2 1 3、入力装置 2 1 4、出力装置 2 1 5、及びインターフェイス 2 1 6 を制御する

50

。プログラムは、制御装置 2 1、特にプロセッサ 2 1 1 に、種々の動作を行わせることができるように構成されている。

【 0 0 4 2 】

入力装置 2 1 4 は、キーボード、マウス、及びタッチパネルの 1 つ以上を含み、描画装置 1 のユーザが指示及び（又は）パラメータを入力することを可能にする。出力装置 2 1 5 は、ディスプレイを含み、描画装置 1 のユーザに種々の情報を提示する。インターフェイス 2 1 6 は、制御装置 2 1 による電源装置 2 2、レンズ駆動装置 2 3、B A A 制御ユニット 2 4、照射量制御ユニット 2 5、偏向器アンプ 2 7、及びステージ駆動装置 2 8 との通信を司る。

【 0 0 4 3 】

図 3 は、第 1 実施形態の成形アパーチャアレイプレート 3 4 0 の構造を x y 面に沿って概略的に示す。図 3 に示されるように、成形アパーチャアレイプレート 3 4 0 は、x y 面に沿って広がり、例えば、矩形の形状を有する。成形アパーチャアレイプレート 3 4 0 は、例えば、ベースとしてシリコンを有し、ベースの表面を薄膜により覆われている。薄膜は、例えば、クロムであり、めっき又はスパッタにより形成されることが可能である。成形アパーチャアレイプレート 3 4 0 は、複数のアパーチャ 3 4 0 a を有する。アパーチャ 3 4 0 a は、成形アパーチャアレイプレート 3 4 0 の z 軸に沿って対向する 2 つの面、すなわち上面と底面を貫く。アパーチャ 3 4 0 a は、例えば、x 軸と y 軸に沿って行列状に配列されている。アパーチャ 3 4 0 a は、例えば正方形であり、互いに実質的に同じ形状を有する。

【 0 0 4 4 】

電子銃 3 2 0 から射出した電子ビーム E B は、照明レンズ 3 3 0 によって z 軸に沿って平行になるように整形され、成形アパーチャアレイプレート 3 4 0 の上面に入射する。入射した電子ビーム E B のうちの一部は、成形アパーチャアレイプレート 3 4 0 によって遮蔽され、残りはアパーチャ 3 4 0 a を通過する。このような電子ビーム E B の選択的な遮蔽と通過により、電子ビーム E B が、z 軸に沿って下方へ進行する複数の電子ビーム E B m に分割（マルチ化）される。

【 0 0 4 5 】

図 4 は、第 1 実施形態のブランキングアパーチャアレイ機構 3 5 0 の構造を x z 面に沿って示す。図 4 に示されるように、ブランキングアパーチャアレイ機構 3 5 0 は、基部 3 5 1 を含む。基部 3 5 1 は x y 面に沿って広がる。

【 0 0 4 6 】

基部 3 5 1 の上面上に、基板 3 5 2 が設けられている。基板 3 5 2 は、例えば、シリコン等の半導体からなる。基板 3 5 2 は、底面の縁において基板 3 5 2 の上面上に位置しており、中央部 3 5 2 a において縁よりも薄い。また、基板 3 5 2 は、中央部 3 5 2 a において、複数のアパーチャ 3 5 3 を含む。各アパーチャ 3 5 3 は、基板 3 5 2 の上面と底面に亘る。アパーチャ 3 5 3 は、x y 面において配列されている。各アパーチャ 3 5 3 は、成形アパーチャアレイプレート 3 4 0 のアパーチャ 3 4 0 a の z 軸に沿った下方に位置し、x y 面において、例えば、アパーチャ 3 4 0 a の x y 面における形状と相似の形状を有し、アパーチャ 3 4 0 a の x y 面における形状よりやや大きい。また、各アパーチャ 3 5 3 の中心は、x y 面上において成形アパーチャアレイプレート 3 4 0 のアパーチャ 3 4 0 a の中心と実質的に一致する。アパーチャ 3 5 3 は、成形アパーチャアレイプレート 3 4 0 のアパーチャ 3 4 0 a を通過した電子ビーム E B m を通過させる。

【 0 0 4 7 】

ブランキングアパーチャアレイ機構 3 5 0 は、また、複数の電極対 3 5 4 を含む。各電極対 3 5 4 は、それぞれ 1 つのアパーチャ 3 4 0 a のために設けられており、電極 3 5 5 及び 3 5 6 を含み、ブランカとして機能する。電極 3 5 5 及び 3 5 6 は、例えば銅を含むか、銅からなる。各電極対 3 5 4 の電極 3 5 5 及び 3 5 6 は、互いに離れており、当該電極対 3 5 4 が設けられる対象の 1 つのアパーチャ 3 5 3 を挟む。

【 0 0 4 8 】

10

20

30

40

50

基板 3 5 2 のうち、隣り合う電極対 3 5 4 の間（ある電極対 3 5 4 の電極 3 5 5 と隣接した電極対 3 5 4 の電極 3 5 6 との間）の部分に、制御回路 3 5 7 が設けられている。各制御回路 3 5 7 は、1 つの電極対 3 5 4 のために設けられている。各制御回路 3 5 7 は、種々の制御信号を受け取り、この受け取った制御信号に基づいて、当該制御回路 3 5 7 が設けられる対象の 1 つの電極対 3 5 4 に電圧を印加する。各制御回路 3 5 7 は、基板 3 5 2 に形成された複数のトランジスタ及び抵抗などの素子を含む。

【 0 0 4 9 】

基板 3 5 2 の中央部 3 5 2 a の端に、データ出力回路 3 5 9 が設けられている。各データ出力回路 3 5 9 は、B A A 制御ユニット 2 4 から制御データ D L S を受け取り、この受け取った制御データ D L S から、制御データ D L S とは異なる形式の制御データ D L をパ
ラレルに出力する。データ出力回路 3 5 9 は、基板 3 5 2 に形成された複数のトランジスタ及び抵抗などの素子を含む。

10

【 0 0 5 0 】

図 5 は、第 1 実施形態のブランキングアパーチャアレイ機構 3 5 0 の構造を x y 面に沿って示す。図 5 に示されるように、各電極 3 5 6 は、矩形から一辺が除かれた形状を有する。電極 3 5 6 の 3 つの辺は、当該電極 3 5 6 によって囲まれるアパーチャ 3 5 3 の 3 つの辺に沿って延びる。図 5 は、例として、各電極 3 5 6 が、アパーチャ 3 5 3 の x 軸に平行な 2 つの辺と、y 軸に平行な 2 つの辺のうちの左側の辺に沿う構造を示す。

【 0 0 5 1 】

各電極 3 5 5 は、対応するアパーチャ 3 5 3 の辺のうちの、当該電極 3 5 5 と電極対 3 5 4 を構成する電極 3 5 6 が沿わない辺に沿って延びる。図 5 は、各電極 3 5 5 が、y 軸に平行な 2 つの辺のうちの右側の辺に沿う構造を示す。

20

【 0 0 5 2 】

電極 3 5 6 は接地されている。各電極 3 5 5 は、当該電極 3 5 5 に対応する 1 つの制御回路 3 5 7 と電氣的に接続されている。

【 0 0 5 3 】

各制御回路 3 5 7 は、上記のように、種々の制御信号を受け取る。制御信号は、クロック信号及び制御データ D L を含む。制御信号は、B A A 制御ユニット 2 4 から供給される。制御回路 3 5 7 は、また、内部電源電位 V C C（例えば、5 V）のノードと接続されている。

30

【 0 0 5 4 】

各電極 3 5 6 は、共通（接地）電位 V S S（例えば、0 V）のノードと接続されている。

【 0 0 5 5 】

図 6 は、第 1 実施形態のブランキングアパーチャアレイ機構 3 5 0 の回路図であり、さらに関連する要素を示す。図 6 に示されるように、ブランキングアパーチャアレイ機構 3 5 0 は、複数のデータ出力回路 3 5 9（3 5 9 A、3 5 9 B、...）を有する。各データ出力回路 3 5 9 は、B A A 制御ユニット 2 4 からクロックを受け取り、また、当該データ出力回路 3 5 9 用の制御データ D L S（D L S A、D L S B、...）を受け取る。すなわち、データ出力回路 3 5 9 A は、B A A 制御ユニット 2 4 から制御データ D L S A を受け取り、データ出力回路 3 5 9 B は、B A A 制御ユニット 2 4 から制御データ D L S B を受け取る。他のデータ出力回路 3 5 9 についても同様である。制御データ D L S は、複数のビットからなる。

40

【 0 0 5 6 】

各データ出力回路 3 5 9 は、制御回路 3 5 7 の組と接続されている。各データ出力回路 3 5 9 は、受け取った制御データ D L S に基づいて、複数の制御データ D L を並列に出力する。また、各データ出力回路 3 5 9 は、或る制御データ D L についての誤り検出符号 E D T を出力する。この実施形態では誤り検出符号 E D T はデータ出力回路 3 5 9 によって生成されるものとして説明するが、B A A 制御ユニット 2 4 によって生成されてもよい。データ出力回路 3 5 9 によって出力された誤り検出符号 E D T は、当該データ出力回路 3 5 9 と制御回路 3 5 7 を介して接続された誤り検出回路 3 5 8 によって受け取られる。こ

50

の受け取られた誤り検出符号 E D T は、以下、送信誤り検出符号 E D T と称される。

【 0 0 5 7 】

制御データ D L は、制御回路 3 5 7 の組に供給される。ブランキングアパーチャアレイ機構 3 5 0 は、さらに、ブランキングアパーチャアレイ機構 3 5 0 に含まれるデータ出力回路 3 5 9 の数と同じ数の誤り検出回路 3 5 8、及び論理和 (O R) ゲート 3 5 8 2 を含む。各制御回路 3 5 7 は、後述のようにレジスタを含んでおり、制御回路 3 5 7 の組は、レジスタを介してデータを転送することができる。制御回路 3 5 7 の詳細については、後述される。

【 0 0 5 8 】

各誤り検出回路 3 5 8 は、或る 1 組の制御回路 3 5 7 のために設けられており、当該 1 組の制御回路 3 5 7 のうちの或る複数の制御回路 3 5 7 と接続されている。誤り検出回路 3 5 8 と、対応する制御回路 3 5 7 の組との接続の詳細は、後述される。

10

【 0 0 5 9 】

各誤り検出回路 3 5 8 は、当該誤り検出回路 3 5 8 と接続された複数の制御回路 3 5 7 から制御データ D L を受け取る。各誤り検出回路 3 5 8 は、制御回路 3 5 7 を介して、データ出力回路 3 5 9 から、或る制御データ D L と、当該制御データ D L についての送信誤り検出符号 E D T を受け取る。各誤り検出回路 3 5 8 は、この受け取った制御データ D L と、送信誤り検出符号 E D T とに基づいて、受け取った制御データ D L 中の誤りを検出する。具体的には、以下の通りである。

【 0 0 6 0 】

20

各誤り検出回路 3 5 8 は、受け取ったデータ、すなわち制御データ D L から、或る手法で誤り検出符号を生成する。使用され得る手法は、いかなるタイプのものであってもよく、手法の例は、C R C (cyclic redundancy check)、及びチェックサムを含む。以下、誤り検出回路 3 5 8 で生成される誤り検出符号は、算出誤り検出符号 E D C と称される。

【 0 0 6 1 】

或る制御データ D L についての送信誤り検出符号 E D T と算出誤り検出符号 E D C とは、制御データ D L が、データ出力回路 3 5 9 から正しく誤り検出回路 3 5 8 に伝送されていれば、一致しているはずである。この事実に基づいて、誤り検出回路 3 5 8 は、送信誤り検出符号 E D T と算出誤り検出符号 E D C とを照合する。

【 0 0 6 2 】

30

誤り検出回路 3 5 8 は、或る制御データ D L についての送信誤り検出符号 E D T と、算出誤り検出符号 E D C とが不一致である場合、不一致の旨を示す検出信号を出力する。この検出信号は、例えば、デジタル信号であり、ハイレベルによって不一致の検出を示す。

【 0 0 6 3 】

O R ゲート 3 5 8 2 は、全ての誤り検出回路 3 5 8 からの検出信号を受け取る。O R ゲート 3 5 8 2 は、受け取られた検出信号のいずれか 1 つがハイレベルを有している場合、誤り検出の旨を示すハイレベルの報知信号を出力する。O R ゲート 3 5 8 2 によって出力された報知信号は、制御装置 2 1 に送信される。制御装置 2 1 は、誤り検出の旨を示す報知信号を受け取ると、例えば、図 2 の出力装置 2 1 5 を使用して、誤り検出の旨をユーザに知らせる。

40

【 0 0 6 4 】

図 7 は、第 1 実施形態のブランキングアパーチャアレイ機構 3 5 0 の一部のより詳細な回路図であり、1 つのデータ出力回路 3 5 9 と直接又は間接的に接続される要素を代表として示す。他のデータ出力回路 3 5 9 と接続される部分も、図 7 に示される要素及び接続を有する。

【 0 0 6 5 】

上記のように、制御データ D L S から、複数の制御データ D L が形成される。図 7 は、4 つの制御データ D L の例を示す。4 つの制御データ D L は、制御データ D L a、D L b、D L c、及び D L d と称される。各制御回路 3 5 7 は、制御データ D L a、D L b、D L c、又は D L d を受け取る。制御データ D L a、D L b、D L c、及び D L d について

50

の送信誤り訂正符号 E D T は、それぞれ、送信誤り訂正符号 E D T a、E D T b、E D T c、及び E D T d と称される場合がある。制御データ D L a、D L b、D L c、及び D L d をそれぞれ受け取る制御回路 3 5 7 は、制御回路 3 5 7 a、3 5 7 b、3 5 7 c、及び 3 5 7 d と称される場合がある。

【 0 0 6 6 】

各制御回路 3 5 7 は、1つのレジスタ（例えば、D型フリップフロップ）3 5 7 1（3 5 7 1 a、3 5 7 1 b、3 5 7 1 c、3 5 7 1 d）、少なくとも1つのバッファ 3 5 7 2、及びレベルシフタ 3 5 7 3を含む。図 7 及び以下の記述は、各制御回路 3 5 7 が1つのバッファ 3 5 7 2を含む例に基づく。

【 0 0 6 7 】

各レジスタ 3 5 7 1 及び各バッファ 3 5 7 2 は、1ビットのデータを保持する。各制御回路 3 5 7 において、レジスタ 3 5 7 1 の出力は、バッファ 3 5 7 2 の入力に接続されている。各バッファ 3 5 7 2 は、例えば、B A A 制御ユニット 2 4 から制御信号を受け取り、この制御信号に基づいて、入力で受け取られているデータ保持し、また、制御信号に基づいて保持しているデータを出力する。各制御回路 3 5 7 は、直列接続された複数のバッファ 3 5 7 2 を含んでもよい。

【 0 0 6 8 】

各制御回路 3 5 7 において、バッファ 3 5 7 2 の出力は、レベルシフタ 3 5 7 3 の入力に接続されている。レベルシフタ 3 5 7 3 は、受け取った入力の電圧レベルを変換して、入力に応じた大きさの電圧を出力する。出力される電圧は、当該電圧を出力する制御回路 3 5 7 が制御する対象の1つの電極 3 5 5 に印加される。各電極 3 5 5 への電圧の印加により、上記のように、当該電極 3 5 5 と、当該電極 3 5 5 と対を構成する電極 3 5 6 との間に電位差が形成される。この電位差によって、電極 3 5 5 及び 3 5 6 の間の領域に進入する電子ビーム E B m の軌道が曲げられ、当該電子ビーム E B m がブランキングされる。

【 0 0 6 9 】

レジスタ 3 5 7 1 は、B A A 制御ユニット 2 4 から制御信号として、例えばクロックを受け取る。レジスタ 3 5 7 1 は、信号線によって、データ出力回路 3 5 9 と接続されている。レジスタ 3 5 7 1 は、信号線上で、データ出力回路 3 5 9 から制御データ D L 及び、当該制御データ D L についての送信誤り訂正符号 E D T を受け取る。レジスタ 3 5 7 1 は、制御信号に基づいて、データ出力回路 3 5 9 から入力された制御データ D L 及び送信誤り訂正符号 E D T を保持し、また、制御信号に基づいて、保持している制御データ D L 及び送信誤り訂正符号 E D T をバッファ 3 5 7 2 へ出力する。

【 0 0 7 0 】

制御回路 3 5 7 a のレジスタ 3 5 7 1 は、レジスタ 3 5 7 1 a と称される。同様に、制御回路 3 5 7 b のレジスタ 3 5 7 1、制御回路 3 5 7 c のレジスタ 3 5 7 1、及び制御回路 3 5 7 d のレジスタ 3 5 7 1 は、それぞれ、レジスタ 3 5 7 1 b、3 5 7 1 c、及び 3 5 7 1 d と称される。

【 0 0 7 1 】

各レジスタ 3 5 7 1 a は、隣のレジスタ 3 5 7 1 a と信号線によって直列に接続され、直列接続されたレジスタ 3 5 7 1 はシフトレジスタを構成する。すなわち、或るレジスタ 3 5 7 1 a の出力は、別のレジスタ 3 5 7 1 a の入力と直接に接続されている。同様に、レジスタ 3 5 7 1 b は、直列に接続されてシフトレジスタを構成し、レジスタ 3 5 7 1 c は、直列に接続されてシフトレジスタを構成し、レジスタ 3 5 7 1 c は、直列に接続されてシフトレジスタを構成する。

【 0 0 7 2 】

誤り検出回路 3 5 8 は、制御データ D L の数と同じ数のレジスタ 3 5 8 0 を含み、すなわち、現行の例では、レジスタ 3 5 8 0 a、3 5 8 0 b、3 5 8 0 c、及び 3 5 8 0 d を含む。レジスタ 3 5 8 0 a は、直列接続されたレジスタ 3 5 7 1 a の最終段のレジスタ 3 5 7 1 a の出力を受け取る。同様に、レジスタ 3 5 8 0 b、3 5 8 0 c、及び 3 5 8 0 d は、それぞれ、直列接続されたレジスタ 3 5 7 1 b の最終段のレジスタ 3 5 7 1 b の出力

10

20

30

40

50

、直列接続されたレジスタ 3 5 7 1 c の最終段のレジスタ 3 5 7 1 c の出力、及び直列接続されたレジスタ 3 5 7 1 d の最終段のレジスタ 3 5 7 1 d の出力を受け取る。誤り検出回路 3 5 8 は、レジスタ 3 5 8 0 に保持されているデータについての算出誤り検出符号 E D C を算出する。

【 0 0 7 3 】

図 8 は、図 7 の一部を示す。第 n (n は自然数) 段のレジスタ 3 5 7 1 a、第 n 段のレジスタ 3 5 7 1 b、第 n 段のレジスタ 3 5 7 1 c、第 n 段のレジスタ 3 5 7 1 d は、或る複数の電子ビーム E B m のブランキングの制御のための制御データ D L を受け取る。そのような制御データ D L は、例えば、或る任意の種類 of 1 回の動作でのブランキングを制御するためのデータである。このような或る 1 つの段中の 3 5 7 1 a、3 5 7 1 b、3 5 7 1 c、及び 3 5 7 1 d は、或る制御データ D L を構成する制御データ D L a、D L b、D L c、及び D L d を受け取り、以下、同じ段中のレジスタ 3 5 7 1 a、3 5 7 1 b、3 5 7 1 c、及び 3 5 7 1 d は、以下、レジスタセット 3 5 7 1 G と称される。

10

【 0 0 7 4 】

第 n 段のレジスタ 3 5 7 1 a、3 5 7 1 b、3 5 7 1 c、及び 3 5 7 1 d 中の制御データ D L は、バッファセット 3 5 7 2 G に転送される。バッファセット 3 5 7 2 G は、或る 1 つの段中のレジスタセット 3 5 7 1 G の 4 つのレジスタ 3 5 7 1 がそれぞれ含まれる 4 つの制御回路 3 5 7 の各々における計 4 つのバッファ 3 5 7 2 からなる。

【 0 0 7 5 】

1 . 2 . 動作

20

図 9 は、第 1 実施形態の描画装置 1 中のデータの転送及び生成を概略的に示す。特に、図 9 は、或るレジスタセット 3 5 7 1 G、このレジスタセット 3 5 7 1 G と接続されたるバッファセット 3 5 7 2 G、及び誤り検出回路 3 5 8 中のデータについて示す。

【 0 0 7 6 】

図 9 の最上段の部分に示されるように、データ出力回路 3 5 9 は、制御データ A を出力する。制御データ A は、或るビット列からなる制御データ D L であり、或るビットの値の制御データ D L a、D L b、D L c、及び D L d からなり、或る複数の電子ビーム E B m のブランキングの制御のために互いに関連する複数ビットからなる。例えば、制御データ A は、或る任意の種類 of 1 回の動作でのブランキングを制御するためのデータである。出力された制御データ A は、レジスタ 3 5 7 1 を介して、或る段のレジスタセット 3 5 7 1 G により受け取られる。

30

【 0 0 7 7 】

図 9 の上から 2 段目の部分に示されるように、制御データ A は、制御データ A を受け取ったレジスタセット 3 5 7 1 G が含まれる制御回路 3 5 7 に含まれるバッファセット 3 5 7 2 G に転送される。

【 0 0 7 8 】

具体的には、制御データ A のうちの制御データ D L a として受け取られたデータは、第 n 段のレジスタ 3 5 7 1 a が含まれる制御回路 3 5 7 中のバッファ 3 5 7 2 に転送される。同様に、制御データ A のうちの制御データ D L b として受け取られたデータは、第 n 段のレジスタ 3 5 7 1 b が含まれる制御回路 3 5 7 中のバッファ 3 5 7 2 に転送される。制御データ A のうちの制御データ D L c として受け取られたデータは、第 n 段のレジスタ 3 5 7 1 c が含まれる制御回路 3 5 7 中のバッファ 3 5 7 2 に転送される。制御データ A のうちの制御データ D L d として受け取られたデータは、第 n 段のレジスタ 3 5 7 1 d が含まれる制御回路 3 5 7 中のバッファ 3 5 7 2 に転送される。この後、制御データ A は、バッファセット 3 5 7 2 G から、レベルシフタ 3 5 7 3 の組に転送される (図示せず) 。

40

【 0 0 7 9 】

また、制御データ A は、レジスタセット 3 5 7 1 G の段より後ろの段のレジスタ 3 5 7 1 を介して、誤り検出回路 3 5 8 まで転送される。すなわち、制御データ A のうちの制御データ D L a として受け取られたデータは、第 n 段のレジスタ 3 5 7 1 a から、第 (n + 1) 段及びそれ以降のレジスタ 3 5 7 1 a を介して、誤り検出回路 3 5 8 のレジスタ 3 5

50

80aに到達する。制御データAのうちの制御データDLbとして受け取られたデータは、第n段のレジスタ3571bから、第(n+1)段及びそれ以降のレジスタ3571bを介して、誤り検出回路358のレジスタ3580bに到達する。制御データAのうちの制御データDLcとして受け取られたデータは、第n段のレジスタ3571cから、第(n+1)段及びそれ以降のレジスタ3571cを介して、誤り検出回路358のレジスタ3580cに到達する。制御データAのうちの制御データDLdとして受け取られたデータは、第n段のレジスタ3571dから、第(n+1)段及びそれ以降のレジスタ3571dを介して、誤り検出回路358のレジスタ3580dに到達する。

【0080】

図9の上から3段目の部分に示されるように、誤り検出回路358は、制御データAについての誤り検出符号(算出誤り検出符号EDC)を算出する。また、データ出力回路359は、制御データAについての誤り検出符号(送信誤り検出符号EDT)を算出し、制御データAについて送信誤り検出符号EDTを出力する。制御データAについての送信誤り検出符号EDTは、制御データDLAを構成する制御データDLa、DLb、DLc、及びDLdのそれぞれについての送信誤り検出符号EDTa、EDTb、EDTc、及びEDTdのからなる。制御データAについての送信誤り検出符号EDTは、レジスタセット3571Gによって受け取られる。一方、制御データAについての送信誤り検出符号EDTは、制御データDL(例えば、制御データA)と異なり、バッファセット3572Gに転送されない。その目的で、BAA制御ユニット24は、送信誤り検出符号EDTがレジスタ3571に保持されている場合、データの取り込みを指示する、図7を参照して記述される制御信号をバッファセット3572Gに供給しない。

【0081】

図9の最下段の部分に示されるように、制御データAについての送信誤り検出符号EDTは、制御データDLと同様に、レジスタセット3571Gの段より後ろの段のレジスタ3571を介して、誤り検出回路358によって受け取られる。

【0082】

図9は、制御データAのすぐ後に、制御データAについての送信誤り検出符号EDTがデータ出力回路359から出力される例を示す。しかしながら、送信誤り検出符号EDTが出力されるタイミングは、図9の例に限られない。例えば、制御データAに先立って、制御データAについての送信誤り検出符号EDTが出力されてもよい。また、制御データAと、制御データAについての送信誤り検出符号EDTとの間に、別の制御データ及び(又は)別の送信誤り検出符号EDTが出力されてもよい。

【0083】

1.3. 利点(効果)

ブランキングアパーチャレイ機構350は誤り検出回路358を含み、誤り検出回路358は、レベルシフタ3573に供給される制御データDLを受け取り、この受け取った制御データDLから算出誤り検出符号EDCを算出し、当該制御データDLについての送信誤り検出符号EDTを受け取り、算出誤り検出符号EDCと送信誤り検出符号EDTを比較する。或る制御データDLについての送信誤り検出符号EDTと算出誤り検出符号EDCは、制御データDLが、データ出力回路359から正しく誤り検出回路358に伝送されていれば、一致しているはずである。このため、算出誤り検出符号EDCと送信誤り検出符号EDTが一致していることは、直列接続されたレジスタ3571が正常であることを示す。よって、算出誤り検出符号EDCと送信誤り検出符号EDTの照合によって、データ出力回路359から出力された制御データDLを受け取る全レジスタ3571が正常であることを確認することが可能である。

【0084】

このような検査に必要なデータの転送は、第1実施形態が適用されないケースでの直列接続されたレジスタ3571中の制御データDLの転送に、送信誤り検出符号EDTの転送のみを付加的に含む。すなわち、送信誤り検出符号EDTの転送は、制御データDLの転送に挿入されるのみによって可能である。送信誤り検出符号EDTは、わずかなビット

のみからなる。よって、データの検査のために、制御データDLの転送、ひいては、描画が大きく妨げられることは抑制される。すなわち、第1実施形態が適用されないケースでの描画の進捗を大きく妨げることなく、描画中に制御データDLを転送する経路が検査されることが可能である。

【0085】

2. 第2実施形態

第2実施形態は、ブランキングアパーチャレイ機構350の構成、及びこれに関連する点において、第1実施形態と異なる。第2実施形態は、その他の点については、第1実施形態と同じである。以下、第2実施形態の構成及び動作のうち、第1実施形態での点と異なる点が主に記述される。

10

【0086】

2.1. 構成

図10は、第2実施形態のブランキングアパーチャレイ機構350のより詳細な回路図であり、1つのデータ出力回路359と直接又は間接的に接続される要素を代表として示す。第2実施形態のブランキングアパーチャレイ機構350は、第1実施形態のブランキングアパーチャレイ機構350との区別のために、ブランキングアパーチャレイ機構350Bと称される場合がある。

【0087】

ブランキングアパーチャレイ機構350Bは、制御回路357の詳細の点で、第1実施形態のブランキングアパーチャレイ機構350と異なる。第2実施形態の制御回路357は、第1実施形態の制御回路357との区別のために、制御回路357Bと称される場合がある。

20

【0088】

各制御回路357Bにおいて、バッファ3572は、出力において、当該制御回路357B中のレジスタ3571の入力にさらに接続されている。各制御回路357が直列接続された複数のバッファ3572を含んでいる場合、最終段のバッファ3572の出力が、レジスタ3571に接続される。

【0089】

ここまでの記述は、全ての制御回路357Bにおいて、バッファ3572の出力が当該制御回路357B中のレジスタ3571の入力にさらに接続されている例に関する。実施形態は、この構成に限られず、全ての制御回路357Bのうちの1つ以上においてのみ、バッファ3572の出力が当該制御回路357B中のレジスタ3571の入力にさらに接続されていてもよい。

30

【0090】

2.2. 動作

図11は、第2実施形態の描画装置1中のデータの転送及び生成を概略的に示す。特に、図11は、或るレジスタセット3571G、このレジスタセット3571Gと接続されたバッファセット3572G、及び誤り検出回路358中のデータについて示す。

【0091】

図11の最上段の部分に示されるように、制御データAが、レジスタセット3571Gによって受け取られ、バッファセット3572Gに転送される。

40

【0092】

図11の上から2段目の部分に示されるように、制御データBがレジスタセット3571Gによって受け取られる。

【0093】

図11の上から3段目の部分に示されるように、制御データAが図示せぬレベルシフト3573の組に転送されるとともに、レジスタセット3571Gに再度転送される。併せて、制御データBが、バッファセット3572Gに転送される。

【0094】

図11の最下段の部分に示されるように、レジスタセット3571G中の制御データA

50

は、第 1 実施形態の図 9 を参照して記述されるのと同じく、レジスタセット 3 5 7 1 G の段より後ろの段のレジスタ 3 5 7 1 を介して、誤り検出回路 3 5 8 まで転送される。

【 0 0 9 5 】

この後は、制御データ A について、第 1 実施形態の図 9 の上から第 3 段及び最下段を参照して記述される処理と同じ処理が行われる。

すなわち、制御データ A についての算出誤り検出符号 E D C が誤り検出回路 3 5 8 によって算出され、また、制御データ A についての送信誤り検出符号 E D T が、データ出力回路 3 5 9 から、レジスタ 3 5 7 1 を介して、誤り検出回路 3 5 8 まで転送される。

【 0 0 9 6 】

誤り検出回路 3 5 8 は、第 1 実施形態と同じく、こうして取得された制御データ A についての算出誤り検出符号 E D C と送信誤り検出符号 E D T を比較する。

10

【 0 0 9 7 】

2 . 3 . 利点

第 2 実施形態によれば、第 1 実施形態と同じく、誤り検出回路 3 5 8 は、算出誤り検出符号 E D C と送信誤り検出符号 E D T を比較する。このため、第 1 実施形態と同じ利点を得られる。

【 0 0 9 8 】

さらに、各制御回路 3 5 7 B は当該制御回路 3 5 7 B のバッファ 3 5 7 2 の出力と接続されたレジスタ 3 5 7 1 を含み、誤り検出回路 3 5 8 は、バッファ 3 5 7 2 からレジスタ 3 5 7 1 を介して受け取られた制御データ D L から算出誤り検出符号 E D C を算出する。或るレジスタ 3 5 7 1 中の制御データ D L は、バッファ 3 5 7 2 に正しく伝送されていれば、当該レジスタ 3 5 7 1 によって受け取られた形態と一致しているはずである。このため、第 2 実施形態のように生成された算出誤り検出符号 E D C と送信誤り検出符号 E D T とが一致していることは、直列接続されたレジスタ 3 5 7 1 に加えて、バッファ 3 5 7 2 が正常であることを示す。よって、第 2 実施形態の算出誤り検出符号 E D C と送信誤り検出符号 E D T の照合によって、データ出力回路 3 5 9 から出力された制御データ D L を受け取る全て各レジスタ 3 5 7 1、及び当該制御データ D L を伝送する全バッファ 3 5 7 2 が正常であることが確認されることが可能である。

20

【 0 0 9 9 】

第 1 及び第 2 実施形態は、ブランキングアパーチャアレイ機構 3 5 0 及び 3 5 0 B が描画装置 1 に使用される例に基づいて記述されたが、この例に限られない。ブランキングアパーチャアレイ機構 3 5 0 及び 3 5 0 B は、検査装置に使用されてもよい。

30

【 0 1 0 0 】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれると同様に、特許請求の範囲に記載された発明とその均等の範囲に含まれるものである。

【 符号の説明 】

40

【 0 1 0 1 】

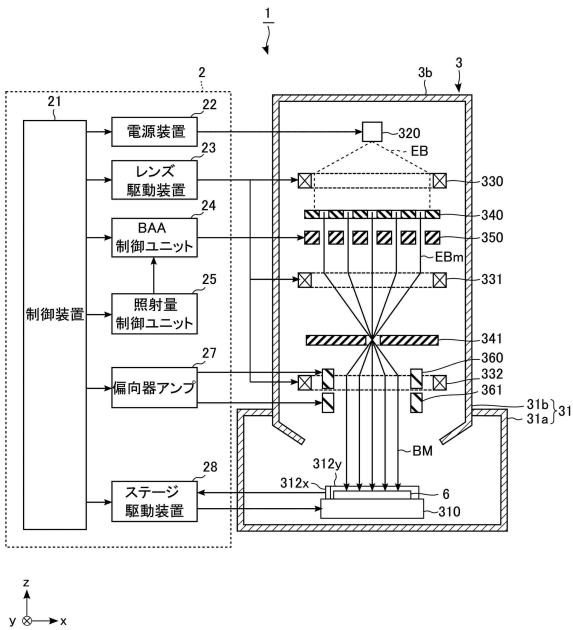
1 ... 描画装置、2 ... 制御回路系、3 ... 描画機構、6 ... 試料、3 1 ... 真空チャンバ、3 1 a ... ライティングチャンバ、3 1 b ... 鏡筒、3 1 0 ... ステージ、3 1 2 ... ミラー、3 2 0 ... 電子銃、3 3 0 ... 照明レンズ、3 3 1 ... 縮小レンズ、3 3 2 ... 対物レンズ、3 4 0 ... 成形アパーチャアレイプレート、3 4 1 ... 制限アパーチャアレイプレート、3 5 0 ... ブランキングアパーチャアレイ機構、3 5 1 ... 基部、3 5 2 ... 基板、3 5 3 ... アパーチャ、3 5 4 ... 電極対、3 5 5 ... 電極、3 5 6 ... 電極、3 5 7 ... 制御回路、3 5 7 1 ... レジスタ、3 5 7 1 G ... レジスタセット、3 5 7 2 ... バッファ、3 5 7 2 G ... バッファセット、3 5 7 3 ... レベルシフタ、3 5 8 0 ... レジスタ 3 5 8 ... 誤り検出回路、3 5 8 2 ... O R ゲート、3 5 9 ... データ出力回路、3 6 0 ... 偏向器、3 6 1 ... 偏向器、2 1 ... 制御装置、2 2 ... 電源

50

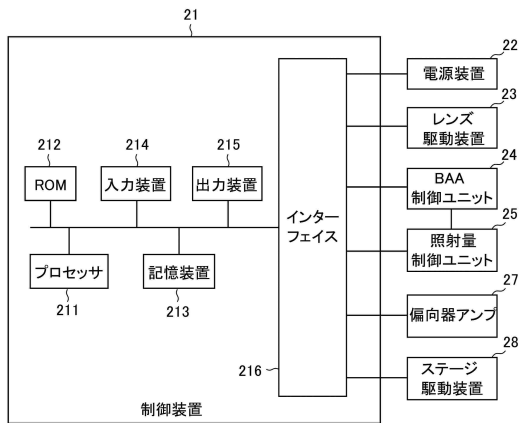
装置、23...レンズ駆動装置、24...BAA制御ユニット、25...照射量制御ユニット、27...偏向器アンプ、28...ステージ駆動装置、211...プロセッサ、212...ROM、213...記憶装置、214...入力装置、215...出力装置、216...インターフェイス、DL、DLa、DLb、DLc、DLd...制御データ。

【図面】

【図1】



【図2】



10

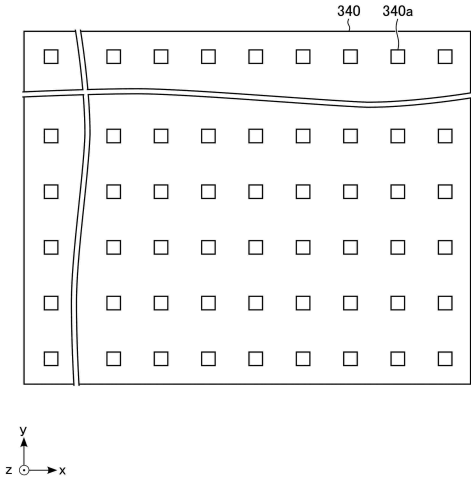
20

30

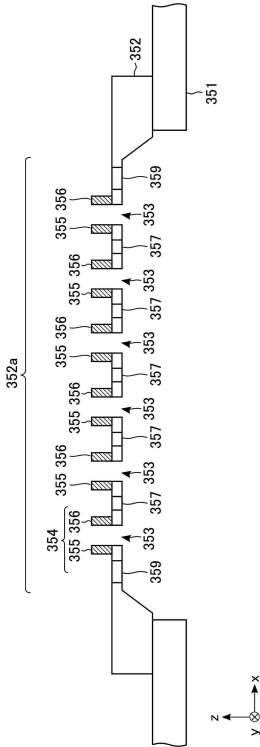
40

50

【図 3】



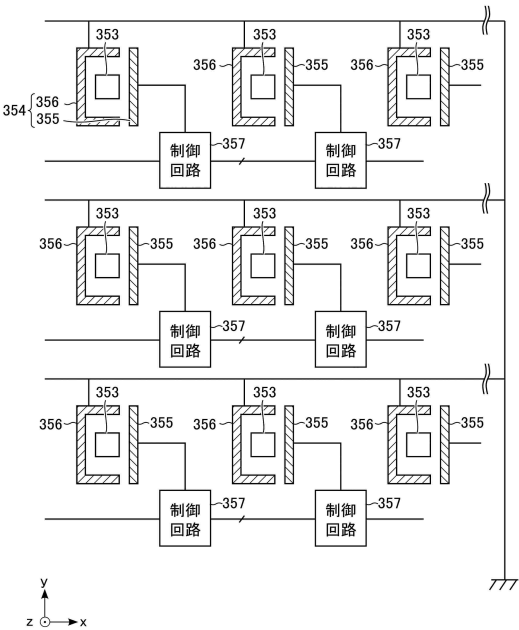
【図 4】



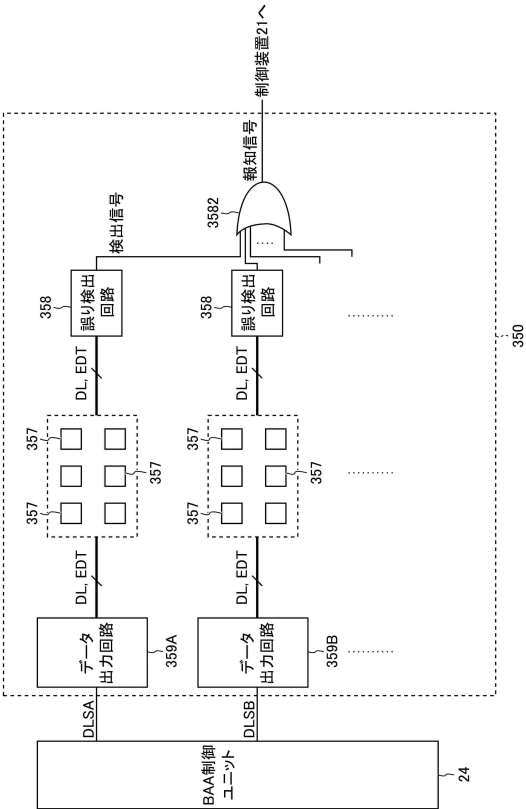
10

20

【図 5】



【図 6】

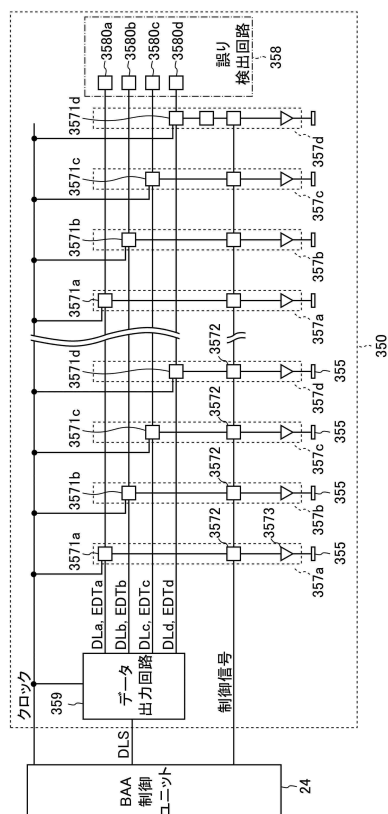


30

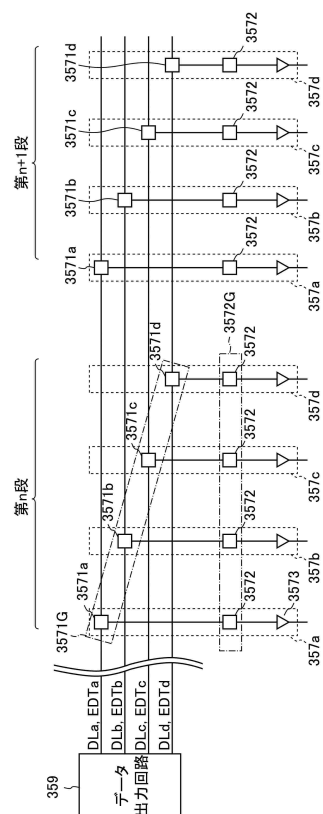
40

50

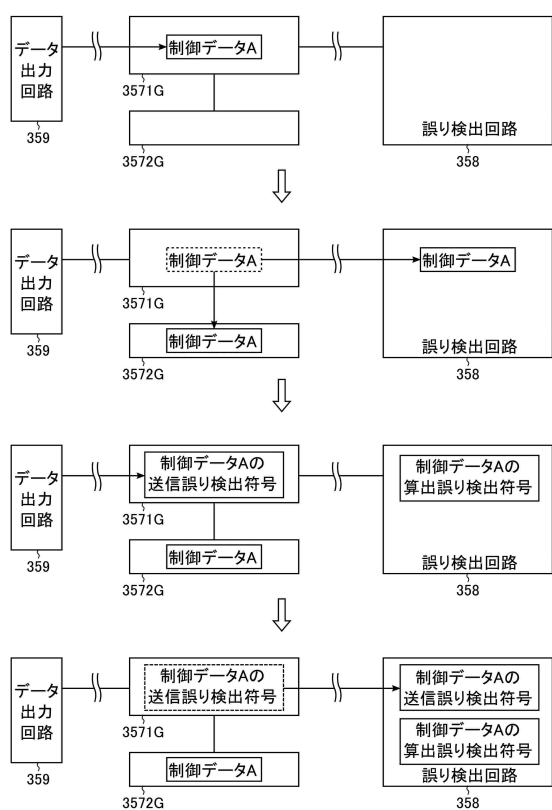
【圖 7】



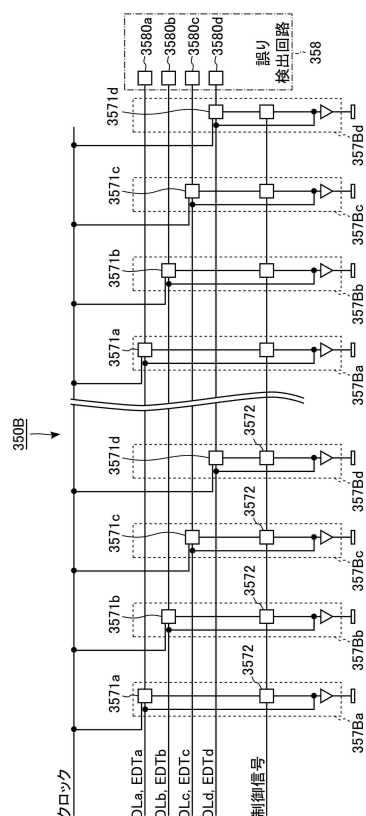
【图 8】



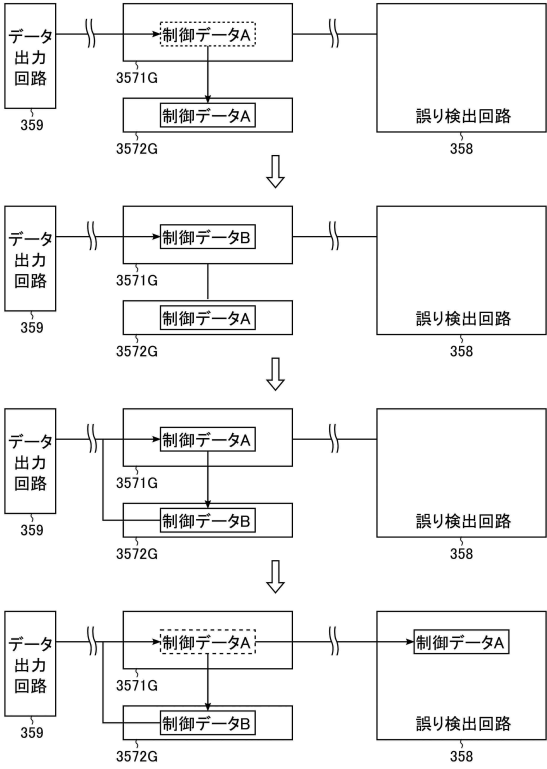
【圖 9】



【 図 1 0 】



【図 11】



10

20

30

40

50

フロントページの続き

- (74)代理人 100162570
弁理士 金子 早苗
- (72)発明者 長谷川 啓
神奈川県横浜市磯子区新杉田町 8 番 1 株式会社ニューフレアテクノロジー内
- (72)発明者 木村 隼人
神奈川県横浜市磯子区新杉田町 8 番 1 株式会社ニューフレアテクノロジー内
- 審査官 田中 秀直
- (56)参考文献 特開 2 0 1 7 - 1 5 2 4 8 5 (J P , A)
特開 2 0 1 5 - 2 2 8 4 7 1 (J P , A)
特開 2 0 1 4 - 3 9 0 1 1 (J P , A)
- (58)調査した分野 (Int.Cl. , D B 名)
G 0 3 F 7 / 2 0
H 0 1 L 2 1 / 0 2 7
H 0 1 J 3 7 / 0 0 - 3 7 / 3 6