(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2016 년 7 월 7 일 (07.07.2016)

WIPO | PCT

(10) 국제공개번호
WO 2016/108369 A1

(51) 국제특허분류:
H04N 21/234 (2011.01) *H04J 11/00* (2006.01)
H04N 21/235 (2011.01)

(21) 국제출원번호: PCT/KR2015/006935

(22) 국제출원일: 2015 년 7 월 6 일 (06.07.2015)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:
62/098,348 2014 년 12 월 31 일 (31.12.2014) US
62/126,690 2015 년 3 월 1 일 (01.03.2015) US

(71) 출원인: 엘지전자 주식회사 (LG ELECTRONICS INC.) [KR/KR]; 150-721 서울시 영등포구 여의대로 128, Seoul (KR).

(72) 발명자: 황재호 (HWANG, Jaeho); 137-893 서울시 서초구 양재대로 11 길 19 LG 전자 특허센터, Seoul (KR). 고우석 (KO, Woosuk); 137-893 서울시 서초구 양재대로 11 길 19 LG 전자 특허센터, Seoul (KR). 홍성룡 (HONG, Sungryong); 137-893 서울시 서초구 양재대로 11 길 19 LG 전자 특허센터, Seoul (KR).

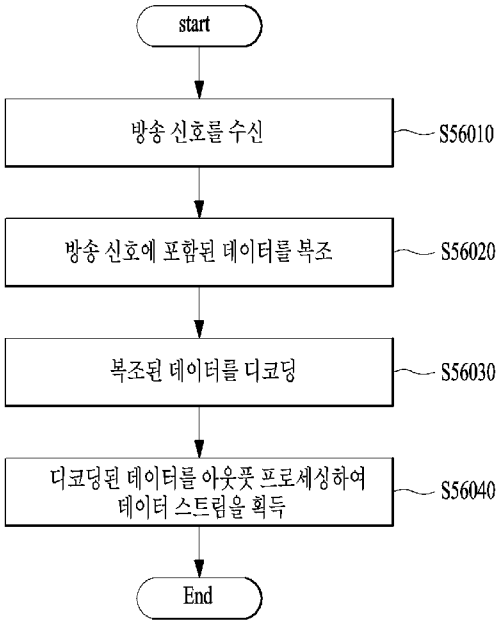
(74) 대리인: 김용인 (KIM, Yong In) 등; 138-861 서울시 송파구 올림픽로 82, 7 층 KBK 특허법률사무소, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[다음 쪽 계속]

(54) Title: APPARATUS FOR TRANSMITTING BROADCASTING SIGNAL, APPARATUS FOR RECEIVING BROADCASTING SIGNAL, METHOD FOR TRANSMITTING BROADCASTING SIGNAL, AND METHOD FOR RECEIVING BROADCASTING SIGNAL

(54) 발명의 명칭 : 방송 신호 송신 장치, 방송 신호 수신 장치, 방송 신호 송신 방법, 및 방송 신호 수신 방법



S56010 ... Receive broadcast signal
S56020 ... Demodulate data contained in broadcast signal
S56030 ... Decode demodulated data
S56040 ... Output-process decoded data to acquire data stream

(57) Abstract: A method for receiving a broadcasting signal according to the present invention may comprise the steps of: receiving broadcast signals; orthogonal frequency division multiplex (OFDM) demodulating the received broadcast signals; parsing at least one signal frame from the demodulated broadcast signals, wherein one signal frame comprises service data corresponding to at least one physical path; decoding the service data contained in at least one signal frame; and output-processing the decoded service data.

(57) 요약서: 본 발명에 따른 방송 신호 수신 방법은 방송 신호들을 수신하는 단계; 상기 수신한 방송 신호들을 OFDM (Orthogonal Frequency Division Multiplex) 방식으로 디모듈레이팅하는 단계; 상기 디모듈레이팅된 방송 신호들로부터 적어도 하나 이상의 신호 프레임을 파싱(parsing)하는 단계로서, 하나의 신호 프레임은 적어도 하나의 피지컬 경로(physical path)에 대응하는 서비스 데이터를 포함하고; 상기 적어도 하나 이상의 신호 프레임에 포함된 서비스 데이터를 디코딩하는 단계; 및 상기 디코딩된 서비스 데이터를 아웃풋 프로세싱하는 단계를 포함할 수 있다.

WO 2016/108369 A1

(84) **지정국** (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

명세서

발명의 명칭: 방송 신호 송신 장치, 방송 신호 수신 장치, 방송 신호 송신 방법, 및 방송 신호 수신 방법

기술분야

[1] 본 발명은 방송 신호 송신 장치, 방송 신호 수신 장치, 및 방송 신호 송수신 방법에 관한 것이다.

배경기술

[2] 아날로그 방송 신호 송신이 종료됨에 따라, 디지털 방송 신호를 송수신하기 위한 다양한 기술이 개발되고 있다. 디지털 방송 신호는 아날로그 방송 신호에 비해 더 많은 양의 비디오/오디오 데이터를 포함할 수 있고, 비디오/오디오 데이터뿐만 아니라 다양한 종류의 부가 데이터를 더 포함할 수 있다.

발명의 상세한 설명

기술적 과제

[3] 즉, 디지털 방송 시스템은 HD(High Definition) 이미지, 멀티채널(multi channel, 다채널) 오디오, 및 다양한 부가 서비스를 제공할 수 있다. 그러나, 디지털 방송을 위해서는, 많은 양의 데이터 전송에 대한 데이터 전송 효율, 송수신 네트워크의 견고성(robustness), 및 모바일 수신 장치를 고려한 네트워크 유연성(flexibility)이 향상되어야 한다.

과제 해결 수단

[4] 본 발명에 따른 방송 신호 수신 방법은 방송 신호들을 수신하는 단계; 상기 수신한 방송 신호들을 OFDM (Orthogonal Frequency Division Multiplex) 방식으로 디모듈레이팅하는 단계; 상기 디모듈레이팅된 방송 신호들로부터 적어도 하나 이상의 신호 프레임을 파싱(parsing)하는 단계로서, 하나의 신호 프레임은 적어도 하나의 피지컬 경로(physical path)에 대응하는 서비스 데이터를 포함하고; 상기 적어도 하나 이상의 신호 프레임에 포함된 서비스 데이터를 디코딩하는 단계; 및 상기 디코딩된 서비스 데이터를 아웃풋 프로세싱하는 단계를 포함할 수 있다.

[5] 또한 본 발명에 따른 방송 신호 수신 방법에서 상기 디코딩된 서비스 데이터는 적어도 하나의 베이스밴드 패킷을 포함하고, 상기 적어도 하나의 베이스밴드 패킷은 캡슐화된 입력 서비스 데이터를 포함할 수 있다.

[6] 본 발명에 따른 방송 신호 수신 장치는 방송 신호들을 수신하는 수신부; 상기 수신한 방송 신호들을 OFDM (Orthogonal Frequency Division Multiplex) 방식으로 디모듈레이팅하는 디모듈레이터; 상기 디모듈레이팅된 방송 신호들로부터 적어도 하나 이상의 신호 프레임을 파싱(parsing)하는 프레임 파서로서, 하나의 신호 프레임은 적어도 하나의 피지컬 경로(physical path)에 대응하는 서비스 데이터를 포함하고; 상기 적어도 하나 이상의 신호 프레임에 포함된 서비스 데이터를 디코딩하는 디코더;및 상기 디코딩된 서비스 데이터를 아웃풋

프로세싱하는 아웃풋 프로세서를 포함할 수 있다.

[7] 또한 본 발명에 따른 방송 신호 수신 장치에서 상기 디코딩된 서비스 데이터는 적어도 하나의 베이스밴드 패킷을 포함하고, 상기 적어도 하나의 베이스밴드 패킷은 캡슐화된 입력 서비스 데이터를 포함할 수 있다.

발명의 효과

[8] 본 발명은 서비스 특성에 따라 데이터를 처리하여 각 서비스 또는 서비스 컴포넌트에 대한 QoS (Quality of Service)를 제어함으로써 다양한 방송 서비스를 제공할 수 있다.

[9] 본 발명은 동일한 RF (radio frequency) 신호 대역폭을 통해 다양한 방송 서비스를 전송함으로써 전송 유연성(flexibility)을 달성할 수 있다.

[10] 본 발명은 MIMO (Multiple-Input Multiple-Output) 시스템을 이용하여 데이터 전송 효율 및 방송 신호의 송수신 견고성(Robustness)을 향상시킬 수 있다.

[11] 본 발명에 따르면, 모바일 수신 장치를 사용하거나 실내 환경에 있더라도, 에러 없이 디지털 방송 신호를 수신할 수 있는 방송 신호 송신 및 수신 방법 및 장치를 제공할 수 있다.

도면의 간단한 설명

[12] 본 발명에 대해 더욱 이해하기 위해 포함되며 본 출원에 포함되고 그 일부를 구성하는 첨부된 도면은 본 발명의 원리를 설명하는 상세한 설명과 함께 본 발명의 실시예를 나타낸다.

[13] 도 1은 본 발명의 일 실시예에 따른 차세대 방송 서비스에 대한 방송 신호 송신 장치의 구조를 나타낸다.

[14] 도 2는 본 발명의 일 실시예에 따른 인풋 포맷팅(Input formatting, 입력 포맷) 블록을 나타낸다.

[15] 도 3은 본 발명의 다른 일 실시예에 따른 인풋 포맷팅(Input formatting, 입력 포맷) 블록을 나타낸다.

[16] 도 4는 본 발명의 다른 일 실시예에 따른 인풋 포맷팅(Input formatting, 입력 포맷) 블록을 나타낸다.

[17] 도 5는 본 발명의 일 실시예에 따른 BICM (bit interleaved coding & modulation) 블록을 나타낸다.

[18] 도 6은 본 발명의 다른 일 실시예에 따른 BICM 블록을 나타낸다.

[19] 도 7은 본 발명의 일 실시예에 따른 프레임 빌딩(Frame Building, 프레임 생성) 블록을 나타낸다.

[20] 도 8은 본 발명의 일 실시예에 따른 OFDM (orthogonal frequency division multiplexing) 제너레이션(generation, 생성) 블록을 나타낸다.

[21] 도 9는 본 발명의 일 실시예에 따른 차세대 방송 서비스에 대한 방송 신호 수신 장치의 구조를 나타낸다.

[22] 도 10은 본 발명의 일 실시예에 따른 프레임 구조를 나타낸다.

[23] 도 11은 본 발명의 일 실시예에 따른 프레임의 시그널링 계층 구조를 나타낸다.

[24] 도 12는 본 발명의 일 실시예에 따른 프리앰블 시그널링 데이터를 나타낸다.

[25] 도 13은 본 발명의 일 실시예에 따른 PLS1 데이터를 나타낸다.

[26] 도 14는 본 발명의 일 실시예에 따른 PLS2 데이터를 나타낸다.

[27] 도 15는 본 발명의 다른 일 실시예에 따른 PLS2 데이터를 나타낸다.

[28] 도 16은 본 발명의 일 실시예에 따른 프레임의 로지컬(logical, 논리) 구조를 나타낸다.

[29] 도 17은 본 발명의 일 실시예에 따른 PLS (physical layer signalling) 매핑을 나타낸다.

[30] 도 18은 본 발명의 일 실시예에 따른 EAC (emergency alert channel) 매핑을 나타낸다.

[31] 도 19는 본 발명의 일 실시예에 따른 FIC (fast information channel) 매핑을 나타낸다.

[32] 도 20은 본 발명의 일 실시예에 따른 DP(data pipe, 데이터 파이프)의 타입을 나타낸다.

[33] 도 21은 본 발명의 일 실시예에 따른 DP(data pipe, 데이터 파이프) 매핑을 나타낸다.

[34] 도 22는 본 발명의 일 실시예에 따른 FEC (forward error correction) 구조를 나타낸다.

[35] 도 23은 본 발명의 일 실시예에 따른 비트 인터리빙을 나타낸다.

[36] 도 24는 본 발명의 일 실시예에 따른 셀-워드 디멀티플렉싱을 나타낸다.

[37] 도 25는 본 발명의 일 실시예에 따른 타임 인터리빙을 나타낸다.

[38] 도 26은 본 발명의 일 실시예에 따른 트위스트된 행-열 블록 인터리버의 기본 동작을 나타낸다.

[39] 도 27은 본 발명의 다른 일 실시예에 따른 트위스트된 행-열 블록 인터리버의 동작을 나타낸다.

[40] 도 28은 본 발명의 일 실시예에 따른 트위스트된 행-열 블록 인터리버의 대각선 방향 읽기 패턴을 나타낸다.

[41] 도 29는 본 발명의 일 실시예에 따른 각 인터리빙 어레이(array)로부터 인터리빙된 XFECBLOCK을 나타낸다.

[42] 도 30은 본 발명의 일 실시예에 따른 프로토콜 스택을 나타낸다.

[43] 도 31은 본 발명의 일 실시예에 따른 방송 신호 송신 장치에 포함된 링크 레이어의 인터페이스 및 동작을 나타낸 도면이다.

[44] 도 32는 본 발명의 일 실시예에 따른 방송 신호 송신 장치를 나타낸다.

[45] 도 33은 본 발명의 일 실시예에 따른 링크 레이어 패킷의 구조를 나타낸다.

[46] 도 34는 본 발명의 일 실시예에 따른 링크 레이어 패킷의 구조를 나타낸다.

[47] 도 35는 본 발명의 일 실시예에 따른 첫번째 헤더 압축 방법을 나타낸다.

[48] 도 36은 본 발명의 일 실시예에 따른 첫번째 헤더 압축 모드에 의해 압축된 TS

패킷 헤더를 나타낸다.

[49] 도 37은 본 발명의 일 실시예에 따른 두번째 헤더 압축 방법을 나타낸다.

[50] 도 38은 본 발명의 일 실시예에 따른 두번째 헤더 압축 모드에 의해 압축된 TS 패킷 헤더를 나타낸다.

[51] 도 39는 본 발명의 일 실시예에 따른 두번째 헤더 압축 모드의 압축 방법을 나타낸 도면이다.

[52] 도 40은 본 발명의 일 실시예에 따른 세번째 헤더 압축 방법을 나타낸다.

[53] 도 41은 본 발명의 일 실시예에 따른 세번째 헤더 압축 모드에 의해 압축된 TS 패킷 헤더를 나타낸다.

[54] 도 42는 본 발명의 일 실시예에 따른 네번째 헤더 압축 방법을 나타낸다.

[55] 도 43은 본 발명의 일 실시예에 따른 첫번째 Null 패킷 삭제 방법을 나타낸다.

[56] 도 44은 본 발명의 일 실시예에 따른 두번째 Null 패킷 삭제 방법을 나타낸다.

[57] 도 45는 본 발명의 일 실시예에 따른 세번째 Null 패킷 삭제 방법을 나타낸다.

[58] 도 46은 본 발명의 일 실시예에 따른 네번째 Null 패킷 삭제 방법을 나타낸다.

[59] 도 47은 본 발명의 일 실시예에 따른 방송 신호 송신 장치의 인풋 포맷 블록의 모드 어댑테이션(mode adaptaion, 모드 적응) 블록을 나타낸다.

[60] 도 48은 본 발명의 일 실시예에 따른 방송 신호 수신 장치를 나타낸다.

[61] 도 49는 본 발명의 일 실시예에 따른 베이스밴드 프레임의 패킷 구조를 나타낸다.

[62] 도 50 및 도 51은 본 발명의 일 실시예에 따른 베이스밴드 프레임의 구조를 나타낸다.

[63] 도 52은 본 발명의 다른 실시예에 따른 베이스밴드 프레임의 패킷 구조를 나타낸다.

[64] 도 53은 본 발명의 일 실시예에 따른 베이스밴드 프레임 구조를 시그널링하는 시그널링 필드를 나타낸다.

[65] 도 54는 본 발명의 일 실시예에 따른 베이스밴드 프레임의 구조를 나타낸다.

[66] 도 55는 본 발명의 일 실시예에 따른 방송 신호를 송신하는 방법을 나타낸다.

[67] 도 56은 본 발명의 일 실시예에 따른 방송 신호를 수신하는 방법을 나타낸다.

발명의 실시를 위한 최선의 형태

[68] 본 발명의 바람직한 실시예에 대해 구체적으로 설명하며, 그 예는 첨부된 도면에 나타낸다. 첨부된 도면을 참조한 아래의 상세한 설명은 본 발명의 실시예에 따라 구현될 수 있는 실시예만을 나타내기보다는 본 발명의 바람직한 실시예를 설명하기 위한 것이다. 다음의 상세한 설명은 본 발명에 대한 철저한 이해를 제공하기 위해 세부 사항을 포함한다. 그러나 본 발명이 이러한 세부 사항 없이 실행될 수 있다는 것은 당업자에게 자명하다.

[69] 본 발명에서 사용되는 대부분의 용어는 해당 분야에서 널리 사용되는 일반적인 것들에서 선택되지만, 일부 용어는 출원인에 의해 임의로 선택되며 그 의미는

필요에 따라 다음 설명에서 자세히 서술한다. 따라서 본 발명은 용어의 단순한 명칭이나 의미가 아닌 용어의 의도된 의미에 근거하여 이해되어야 한다.

[70] 본 발명은 차세대 방송 서비스에 대한 방송 신호 송신 및 수신 장치 및 방법을 제공한다. 본 발명의 일 실시예에 따른 차세대 방송 서비스는 지상파 방송 서비스, 모바일 방송 서비스, UHDTV 서비스 등을 포함한다. 본 발명은 일 실시예에 따라 비-MIMO (non-Multiple Input Multiple Output) 또는 MIMO 방식을 통해 차세대 방송 서비스에 대한 방송 신호를 처리할 수 있다. 본 발명의 일 실시예에 따른 비-MIMO 방식은 MISO (Multiple Input Single Output) 방식, SISO (Single Input Single Output) 방식 등을 포함할 수 있다.

[71]

[72] *이하에서는 설명의 편의를 위해 MISO 또는 MIMO 방식은 두 개의 안테나를 사용하지만, 본 발명은 두 개 이상의 안테나를 사용하는 시스템에 적용될 수 있다. 본 발명은 특정 용도에 요구되는 성능을 달성하면서 수신기 복잡도를 최소화하기 위해 최적화된 세 개의 피지컬 프로파일(PHY profile) (베이스(base), 핸드헬드(handheld), 어드벤스(advanced) 프로파일)을 정의할 수 있다. 피지컬 프로파일은 해당하는 수신기가 구현해야 하는 모든 구조의 서브셋이다.

[73] 세 개의 피지컬 프로파일은 대부분의 기능 블록을 공유하지만, 특정 블록 및/또는 파라미터에서는 약간 다르다. 추후에 추가로 피지컬 프로파일이 정의될 수 있다. 시스템 발전을 위해, 퓨처 프로파일은 FEF (future extension frame)을 통해 단일 RF (radio frequency) 채널에 존재하는 프로파일과 멀티플렉싱 될 수도 있다. 각 피지컬 프로파일에 대한 자세한 내용은 후술한다.

[74] 1. 베이스 프로파일

[75] 베이스 프로파일은 주로 루프 톱(roof-top) 안테나와 연결되는 고정된 수신 장치의 주된 용도를 나타낸다. 베이스 프로파일은 어떤 장소로 이동될 수 있지만 비교적 정지된 수신 범주에 속하는 휴대용 장치도 포함할 수 있다. 베이스 프로파일의 용도는 약간의 개선된 실행에 의해 핸드헬드 장치 또는 차량용으로 확장될 수 있지만, 이러한 사용 용도는 베이스 프로파일 수신기 동작에서는 기대되지 않는다.

[76] 수신의 타겟 신호 대 잡음비 범위는 대략 10 내지 20 dB인데, 이는 기존 방송 시스템(예를 들면, ATSC A/53)의 15 dB 신호 대 잡음비 수신 능력을 포함한다. 수신기 복잡도 및 소비 전력은 핸드헬드 프로파일을 사용할 배터리로 구동되는 핸드헬드 장치에서만큼 중요하지 않다. 베이스 프로파일에 대한 중요 시스템 파라미터가 아래 표 1에 기재되어 있다.

[77] 표 1

[Table 1]

LDPC 코드워드 길이	16K, 64K 비트
컨스텔레이션 사이즈	4~10 bpcu (bits per channel use)
타임 디인터리빙 메모리 사이즈	$\leq 2^{19}$ 데이터 셀
파일럿 패턴	고정 수신에 대한 파일럿 패턴
FFT 사이즈	16K, 32K points

[78] 2. 핸드헬드 프로파일

[79] 핸드헬드 프로파일은 배터리 전원으로 구동되는 핸드헬드 및 차량용 장치에서의 사용을 위해 설계된다. 해당 장치는 보행자 또는 차량 속도로 이동할 수 있다. 수신기 복잡도뿐만 아니라 소비 전력은 핸드헬드 프로파일의 장치의 구현을 위해 매우 중요하다. 핸드헬드 프로파일의 타겟 신호 대 잡음비 범위는 대략 0 내지 10 dB이지만, 더 낮은 실내 수신을 위해 의도된 경우 0 dB 아래에 달하도록 설정될 수 있다.

[80] 저 신호 대 잡음비 능력뿐만 아니라, 수신기 이동성에 의해 나타난 도플러 효과에 대한 복원력은 핸드헬드 프로파일의 가장 중요한 성능 속성이다. 핸드헬드 프로파일에 대한 중요 시스템 파라미터가 아래 표 2에 기재되어 있다.

[81] 표 2

[Table 2]

LDPC 코드워드 길이	16K 비트
컨스텔레이션 사이즈	2~8 bpcu
타임 디인터리빙 메모리 사이즈	$\leq 2^{18}$ 데이터 셀
파일럿 패턴	이동 및 실내 수신에 대한 파일럿 패턴
FFT 사이즈	8K, 16K points

[82] 3. 어드벤스 프로파일

[83] 어드벤스 프로파일은 더 큰 실행 복잡도에 대한 대가로 더 높은 채널 능력을 제공한다. 해당 프로파일은 MIMO 송신 및 수신을 사용할 것을 요구하며, UHDTV 서비스는 타겟 용도이고, 이를 위해 해당 프로파일이 특별히 설계된다. 향상된 능력은 주어진 대역폭에서 서비스 수의 증가, 예를 들면, 다수의 SDTV 또는 HDTV 서비스를 허용하는 데도 사용될 수 있다.

[84] 어드벤스 프로파일의 타겟 신호 대 잡음비 범위는 대략 20 내지 30 dB이다. MIMO 전송은 초기에는 기존의 타원 분극 전송 장비를 사용하고, 추후에 전출력 교차 분극 전송으로 확장될 수 있다. 어드벤스 프로파일에 대한 중요 시스템 파라미터가 아래 표 3에 기재되어 있다.

[85] 표 3

[Table 3]

LDPC 코드워드 길이	16K, 64K 비트
컨스텔레이션 사이즈	8~12 bpcu
타임 디인터리빙 메모리 사이즈	$\leq 2^{19}$ 데이터 셀
파일럿 패턴	고정 수신에 대한 파일럿 패턴
FFT 사이즈	16K, 32K points

[86] 이 경우, 베이스 프로파일은 지상파 방송 서비스 및 모바일 방송 서비스 모두에 대한 프로파일로 사용될 수 있다. 즉, 베이스 프로파일은 모바일 프로파일을 포함하는 프로파일의 개념을 정의하기 위해 사용될 수 있다. 또한, 어드벤스 프로파일은 MIMO을 갖는 베이스 프로파일에 대한 어드벤스 프로파일 및 MIMO을 갖는 핸드헬드 프로파일에 대한 어드벤스 프로파일로 구분될 수 있다. 그리고 해당 세 프로파일은 설계자의 의도에 따라 변경될 수 있다.

[87] 다음의 용어 및 정의는 본 발명에 적용될 수 있다. 다음의 용어 및 정의는 설계에 따라 변경될 수 있다.

[88] 보조 스트림: 퓨처 익스텐션(future extension, 추후 확장) 또는 방송사나 네트워크 운영자에 의해 요구됨에 따라 사용될 수 있는 아직 정의되지 않은 변조 및 코딩의 데이터를 전달하는 셀의 시퀀스

[89] 베이스 데이터 파이프(base data pipe): 서비스 시그널링 데이터를 전달하는 데이터 파이프

[90] 베이스밴드 프레임 (또는 BBFRAME): 하나의 FEC 인코딩 과정 (BCH 및 LDPC 인코딩)에 대한 입력을 형성하는 Kbch 비트의 집합

[91] 셀(cell): OFDM 전송의 하나의 캐리어에 의해 전달되는 변조값

[92] 코딩 블록(coded block): PLS1 데이터의 LDPC 인코딩된 블록 또는 PLS2 데이터의 LDPC 인코딩된 블록들 중 하나

[93] 데이터 파이프(data pipe): 하나 또는 다수의 서비스 또는 서비스 컴포넌트를 전달할 수 있는 서비스 데이터 또는 관련된 메타데이터를 전달하는 물리 계층(physical layer)에서의 로지컬 채널

[94] 데이터 파이프 유닛(DPU, data pipe unit): 데이터 셀을 프레임에서의 데이터 파이프에 할당할 수 있는 기본 유닛

[95] 데이터 심볼(data symbol): 프리앰블 심볼이 아닌 프레임에서의 OFDM 심볼 (프레임 시그널링 심볼 및 프레임 엣지(edge) 심볼은 데이터 심볼에 포함된다.)

[96] DP_ID: 해당 8비트 필드는 SYSTEM_ID에 의해 식별된 시스템 내에서 데이터 파이프를 유일하게 식별한다.

[97] 더미 셀(dummy cell): PLS (physical layer signalling) 시그널링, 데이터 파이프, 또는 보조 스트림을 위해 사용되지 않은 남아 있는 용량을 채우는 데 사용되는 의사 랜덤값을 전달하는 셀

[98] FAC (emergency alert channel, 비상 경보 채널): EAS 정보 데이터를 전달하는 프레임 중 일부

[99] 프레임(frame): 프리앰블로 시작해서 프레임 엣지 심볼로 종료되는 물리 계층(physical layer) 타임 슬롯

[100] 프레임 리피티션 유닛(frame repetition unit, 프레임 반복 단위): 슈퍼 프레임(super-frame)에서 8회 반복되는 FEF를 포함하는 동일한 또는 다른 피지컬 프로파일에 속하는 프레임의 집합

[101] FIC (fast information channel, 고속 정보 채널): 서비스와 해당 베이스 데이터 파이프 사이에서의 매핑 정보를 전달하는 프레임에서 로지컬 채널

[102] FECBLOCK: 데이터 파이프 데이터의 LDPC 인코딩된 비트의 집합

[103] FFT 사이즈: 기본 주기 T의 사이클로 표현된 액티브 심볼 주기 Ts와 동일한 특정 모드에 사용되는 명목상의 FFT 사이즈

[104] 프레임 시그널링 심볼(frame signaling symbol): PLS 데이터의 일부를 전달하는, FFT 사이즈, 가드 인터벌(guard interval), 및 스캐터(scattered) 파일럿 패턴의 특정 조합에서 프레임의 시작에서 사용되는 더 높은 파일럿 밀도를 갖는 OFDM 심볼

[105] 프레임 엣지 심볼(frame edge symbol): FFT 사이즈, 가드 인터벌, 및 스캐터 파일럿 패턴의 특정 조합에서 프레임의 끝에서 사용되는 더 높은 파일럿 밀도를 갖는 OFDM 심볼

[106] 프레임 그룹(frame-group): 슈퍼 프레임에서 동일한 피지컬 프로파일 타입을 갖는 모든 프레임의 집합

[107] 퓨쳐 익스텐션 프레임(future extention frame, 추후 확장 프레임): 프리앰블로 시작하는, 추후 확장에 사용될 수 있는 슈퍼 프레임 내에서 물리 계층(physical layer) 타임 슬롯

[108] 퓨처캐스트(futurecast) UTB 시스템: 입력이 하나 이상의 MPEG2-TS 또는 IP (Internet protocol) 또는 일반 스트림이고 출력이 RF 시그널인 제안된 물리 계층(physical layer) 방송 시스템

[109] 인풋 스트림(input stream, 입력 스트림): 시스템에 의해 최종 사용자에게 전달되는 서비스의 조화(ensemble)를 위한 데이터의 스트림

[110] 노멀(normal) 데이터 심볼: 프레임 시그널링 심볼 및 프레임 엣지 심볼을 제외한 데이터 심볼

[111] 피지컬 프로파일(PHY profile): 해당하는 수신기가 구현해야 하는 모든 구조의 서브셋

[112] PLS: PLS1 및 PLS2로 구성된 물리 계층(physical layer) 시그널링 데이터

[113] PLS1: PLS2를 디코딩하는 데 필요한 파라미터뿐만 아니라 시스템에 관한 기본 정보를 전달하는 고정된 사이즈, 코딩, 변조를 갖는 FSS (frame signalling symbol)로 전달되는 PLS 데이터의 첫 번째 집합

[114] NOTE: PLS1 데이터는 프레임 그룹의 듀레이션(duration) 동안 일정하다.

[115] PLS2: 데이터 파이프 및 시스템에 관한 더욱 상세한 PLS 데이터를 전달하는 FSS로 전송되는 PLS 데이터의 두 번째 집합

[116] PLS2 다이나믹(dynamic, 동적) 데이터: 프레임마다 다이나믹(dynamic,

동적)으로 변화하는 PLS2 데이터

[117] PLS2 스태틱(static, 정적) 데이터: 프레임 그룹의 듀레이션 동안 스태틱(static, 정적)인 PLS2 데이터

[118] 프리앰블 시그널링 데이터(preamble signaling data): 프리앰블 심볼에 의해 전달되고 시스템의 기본 모드를 확인하는 데 사용되는 시그널링 데이터

[119] 프리앰블 심볼(preamble symbol): 기본 PLS 데이터를 전달하고 프레임의 시작에 위치하는 고정된 길이의 파일럿 심볼

[120] NOTE: 프리앰블 심볼은 시스템 신호, 그 타이밍, 주파수 오프셋, 및 FFT 사이즈를 검출하기 위해 고속 초기 밴드 스캔에 주로 사용된다.

[121] 추후 사용(future use)을 위해 리저브드(reserved): 현재 문서에서 정의되지 않지만 추후에 정의될 수 있음

[122] 슈퍼 프레임(superframe): 8개의 프레임 반복 단위의 집합

[123] 타임 인터리빙 블록(time interleaving block, TI block): 타임 인터리버 메모리의 하나의 용도에 해당하는, 타임 인터리빙이 실행되는 셀의 집합

[124] 타임 인터리빙 그룹(time interleaving group, TI group): 정수, 다이나믹(dynamic, 동적)으로 변화하는 XFECBLOCK의 수로 이루어진, 특정 데이터 파이프에 대한 다이나믹(dynamic, 동적) 용량 할당이 실행되는 단위

[125] NOTE: 타임 인터리빙 그룹은 하나의 프레임에 직접 매핑되거나 다수의 프레임에 매핑될 수 있다. 타임 인터리빙 그룹은 하나 이상의 타임 인터리빙 블록을 포함할 수 있다.

[126] 타입 1 데이터 파이프(Type 1 DP): 모든 데이터 파이프가 프레임에 TDM (time division multiplexing) 방식으로 매핑되는 프레임의 데이터 파이프

[127] 타입 2 데이터 파이프(Type 2 DP): 모든 데이터 파이프가 프레임에 FDM 방식으로 매핑되는 프레임의 데이터 파이프

[128] XFECBLOCK: 하나의 LDPC FECBLOCK의 모든 비트를 전달하는 N_{cells} 셀들의 집합

[129] 도 1은 본 발명의 일 실시예에 따른 차세대 방송 서비스에 대한 방송 신호 송신 장치의 구조를 나타낸다.

[130] 본 발명의 일 실시예에 따른 차세대 방송 서비스에 대한 방송 신호 송신 장치는 인풋 포맷 블록 (Input Format block) (1000), BICM (bit interleaved coding & modulation) 블록(1010), 프레임 빌딩 블록 (Frame building block) (1020), OFDM (orthogonal frequency division multiplexing) 제너레이션 블록 (OFDM generation block)(1030), 및 시그널링 생성 블록(1040)을 포함할 수 있다. 방송 신호 송신 장치의 각 블록의 동작에 대해 설명한다.

[131] IP 스트림/패킷 및 MPEG2-TS은 주요 입력 포맷이고, 다른 스트림 타입은 일반 스트림으로 다루어진다. 이들 데이터 입력에 추가로, 관리 정보가 입력되어 각 입력 스트림에 대한 해당 대역폭의 스케줄링 및 할당을 제어한다. 하나 또는 다수의 TS 스트림, IP 스트림 및/또는 일반 스트림 입력이 동시에 허용된다.

[132] 인풋 포맷 블록(1000)은 각각의 입력 스트림을 독립적인 코딩 및 변조가 적용되는 하나 또는 다수의 데이터 파이프로 디멀티플렉싱 할 수 있다. 데이터 파이프는 견고성(robustness) 제어를 위한 기본 단위이며, 이는 QoS (Quality of Service)에 영향을 미친다. 하나 또는 다수의 서비스 또는 서비스 컴포넌트가 하나의 데이터 파이프에 의해 전달될 수 있다. 인풋 포맷 블록(1000)의 자세한 동작은 후술한다.

[133] 데이터 파이프는 하나 또는 다수의 서비스 또는 서비스 컴포넌트를 전달할 수 있는 서비스 데이터 또는 관련 메타데이터를 전달하는 물리 계층(physical layer)에서의 로지컬 채널이다.

[134] 또한, 데이터 파이프 유닛은 하나의 프레임에서 데이터 셀을 데이터 파이프에 할당하기 위한 기본 유닛이다.

[135] 인풋 포맷 블록(1000)에서, 패리티(parity) 데이터는 에러 정정을 위해 추가되고, 인코딩된 비트 스트림은 복소수값 컨스텔레이션 심볼에 매핑된다. 해당 심볼은 해당 데이터 파이프에 사용되는 특정 인터리빙 깊이에 걸쳐 인터리빙 된다. 어드벤스 프로파일에 있어서, BICM 블록(1010)에서 MIMO 인코딩이 실행되고 추가 데이터 경로가 MIMO 전송을 위해 출력에 추가된다. BICM 블록(1010)의 자세한 동작은 후술한다.

[136] 프레임 빌딩 블록(1020)은 하나의 프레임 내에서 입력 데이터 파이프의 데이터 셀을 OFDM 실볼로 매핑할 수 있다. 매핑 후, 주파수 영역 다이버시티를 위해, 특히 주파수 선택적 페이딩 채널을 방지하기 위해 주파수 인터리빙이 이용된다. 프레임 빌딩 블록(1020)의 자세한 동작은 후술한다.

[137] 프리앰블을 각 프레임의 시작에 삽입한 후, OFDM 제너레이션 블록(1030)은 사이클릭 프리픽스(cyclic prefix)을 가드 인터벌로 갖는 기존의 OFDM 변조를 적용할 수 있다. 안테나 스페이스 다이버시티를 위해, 분산된(distributed) MISO 방식이 송신기에 걸쳐 적용된다. 또한, PAPR (peak-to-average power ratio) 방식이 시간 영역에서 실행된다. 유연한 네트워크 방식을 위해, 해당 제안은 다양한 FFT 사이즈, 가드 인터벌 길이, 해당 파일럿 패턴의 집합을 제공한다. OFDM 제너레이션 블록(1030)의 자세한 동작은 후술한다.

[138] 시그널링 생성 블록(1040)은 각 기능 블록의 동작에 사용되는 물리 계층(physical layer) 시그널링 정보를 생성할 수 있다. 해당 시그널링 정보는 또한 관심 있는 서비스가 수신기 측에서 적절히 복구되도록 전송된다. 시그널링 생성 블록(1040)의 자세한 동작은 후술한다.

[139] 도 2, 3, 4는 본 발명의 실시예에 따른 인풋 포맷 블록(1000)을 나타낸다. 각 도면에 대해 설명한다.

[140] 도 2는 본 발명의 일 실시예에 따른 인풋 포맷 블록을 나타낸다. 도 2는 입력 신호가 단일 입력 스트림(single input stream)일 때의 인풋 포맷 블록을 나타낸다.

[141] 도 2에 도시된 인풋 포맷 블록은 도 1을 참조하여 설명한 인풋 포맷 블록(1000)의 일 실시예에 해당한다.

[142] 물리 계층(physical layer)으로의 입력은 하나 또는 다수의 데이터 스트림으로 구성될 수 있다. 각각의 데이터 스트림은 하나의 데이터 파이프에 의해 전달된다. 모드 어댑테이션(mode adaptaion, 모드 적응) 모듈은 입력되는 데이터 스트림을 BBF (baseband frame)의 데이터 필드로 슬라이스한다. 해당 시스템은 세 가지 종류의 입력 데이터 스트림, 즉 MPEG2-TS, IP, GS (generic stream)을 지원한다. MPEG2-TS는 첫 번째 바이트가 동기 바이트(0x47)인 고정된 길이(188 바이트)의 패킷을 특징으로 한다. IP 스트림은 IP 패킷 헤더 내에서 시그널링 되는 가변 길이 IP 데이터그램 패킷으로 구성된다. 해당 시스템은 IP 스트림에 대해 IPv4와 IPv6을 모두 지원한다. GS는 캡슐화 패킷 헤더 내에서 시그널링되는 가변 길이 패킷 또는 일정 길이 패킷으로 구성될 수 있다.

[143] (a)는 신호 데이터 파이프에 대한 모드 어댑테이션(mode adaptaion, 모드 적응) 블록(2000) 및 스트림 어댑테이션(stream adaptation, 스트림 적응)(2010)을 나타내고, (b)는 PLS 데이터를 생성 및 처리하기 위한 PLS 생성 블록(2020) 및 PLS 스크램블러(2030)를 나타낸다. 각 블록의 동작에 대해 설명한다.

[144] 입력 스트림 스플리터는 입력된 TS, IP, GS 스트림을 다수의 서비스 또는 서비스 컴포넌트(오디오, 비디오 등) 스트림으로 분할한다. 모드 어댑테이션(mode adaptaion, 모드 적응) 모듈(2010)은 CRC 인코더, BB (baseband) 프레임 슬라이서, 및 BB 프레임 헤더 삽입 블록으로 구성된다.

[145] CRC 인코더는 유저 패킷 (user packet, UP)레벨에서의 에러 검출을 위한 세 종류의 CRC 인코딩, 즉 CRC-8, CRC-16, CRC-32를 제공한다. 산출된 CRC 바이트는 UP 뒤에 첨부된다. CRC-8은 TS 스트림에 사용되고, CRC-32는 IP 스트림에 사용된다. GS 스트림이 CRC 인코딩을 제공하지 않으면, 제안된 CRC 인코딩이 적용되어야 한다.

[146] BB 프레임 슬라이서는 입력을 내부 로지컬 비트 포맷에 매핑한다. 첫 번째 수신 비트는 MSB라고 정의한다. BB 프레임 슬라이서는 가용 데이터 필드 용량과 동일한 수의 입력 비트를 할당한다. BBF 페이로드와 동일한 수의 입력 비트를 할당하기 위해, UP 스트림이 BBF의 데이터 필드에 맞게 슬라이스된다.

[147] BB 프레임 헤더 삽입 블록은 2바이트의 고정된 길이의 BBF 헤더를 BB 프레임의 앞에 삽입할 수 있다. BBF 헤더는 STUFFI (1비트), SYNCD (13비트), 및 RFU (2비트)로 구성된다. 고정된 2바이트 BBF 헤더뿐만 아니라, BBF는 2바이트 BBF 헤더 끝에 확장 필드(1 또는 3바이트)를 가질 수 있다.

[148] 스트림 어댑테이션(stream adaptation, 스트림 적응)(2010)은 스터핑(stuffing) 삽입 블록 및 BB 스크램블러로 구성된다. 스터핑 삽입 블록은 스터핑 필드를 BB 프레임의 페이로드에 삽입할 수 있다. 스트림 어댑테이션(stream adaptation, 스트림 적응)에 대한 입력 데이터가 BB 프레임을 채우기에 충분하면, STUFFI는 0으로 설정되고, BBF는 스터핑 필드를 갖지 않는다. 그렇지 않으면, STUFFI는 1로 설정되고, 스터핑 필드는 BBF 헤더 직후에 삽입된다. 스터핑 필드는 2바이트의 스터핑 필드 헤더 및 가변 사이즈의 스터핑 데이터를 포함한다.

[149] BB 스크램블러는 에너지 분산을 위해 완전한 BBF를 스크램블링한다. 스크램블링 시퀀스는 BBF와 동기화된다. 스크램블링 시퀀스는 피드백 시프트 레지스터에 의해 생성된다.

[150] PLS 생성 블록(2020)은 PLS 데이터를 생성할 수 있다. PLS는 수신기에서 피지컬 레이어(physical layer) 데이터 파이프에 접속할 수 있는 수단을 제공한다. PLS 데이터는 PLS1 데이터 및 PLS2 데이터로 구성된다.

[151] PLS1 데이터는 PLS2 데이터를 디코딩하는 데 필요한 파라미터뿐만 아니라 시스템에 관한 기본 정보를 전달하는 고정된 사이즈, 코딩, 변조를 갖는 프레임에서 FSS로 전달되는 PLS 데이터의 첫 번째 집합이다. PLS1 데이터는 PLS2 데이터의 수신 및 디코딩을 가능하게 하는 데 요구되는 파라미터를 포함하는 기본 송신 파라미터를 제공한다. 또한, PLS1 데이터는 프레임 그룹의 듀레이션 동안 일정하다.

[152] PLS2 데이터는 데이터 파이프 및 시스템에 관한 더욱 상세한 PLS 데이터를 전달하는 FSS로 전송되는 PLS 데이터의 두 번째 집합이다. PLS2는 수신기가 원하는 데이터 파이프를 디코딩하는 데 충분한 정보를 제공하는 파라미터를 포함한다. PLS2 시그널링은 PLS2 스태틱(static, 정적) 데이터(PLS2-STAT 데이터) 및 PLS2 다이나믹(dynamic, 동적) 데이터(PLS2-DYN 데이터)의 두 종류의 파라미터로 더 구성된다. PLS2 스태틱(static, 정적) 데이터는 프레임 그룹의 듀레이션 동안 스태틱(static, 정적)인 PLS2 데이터이고, PLS2 다이나믹(dynamic, 동적) 데이터는 프레임마다 다이나믹(dynamic, 동적)으로 변화하는 PLS2 데이터이다.

[153] PLS 데이터에 대한 자세한 내용은 후술한다.

[154] PLS 스크램블러(2030)는 에너지 분산을 위해 생성된 PLS 데이터를 스크램블링 할 수 있다.

[155] 전술한 블록은 생략될 수도 있고 유사 또는 동일 기능을 갖는 블록에 의해 대체될 수도 있다.

[156] 도 3은 본 발명의 다른 일 실시예에 따른 인풋 포맷 블록을 나타낸다.

[157] 도 3에 도시된 인풋 포맷 블록은 도 1을 참조하여 설명한 인풋 포맷 블록(1000)의 일 실시예에 해당한다.

[158] 도 3은 입력 신호가 멀티 인풋 스트림(multi input stream, 다수의 입력 스트림)에 해당하는 경우 인풋 포맷 블록의 모드 어댑테이션(mode adaptaion, 모드 적응) 블록을 나타낸다.

[159] 멀티 인풋 스트림(multi input stream, 다수의 입력 스트림)을 처리하기 위한 인풋 포맷 블록의 모드 어댑테이션(mode adaptaion, 모드 적응) 블록은 다수 입력 스트림을 독립적으로 처리할 수 있다.

[160] 도 3을 참조하면, 멀티 인풋 스트림(multi input stream, 다수의 입력 스트림)을 각각 처리하기 위한 모드 어댑테이션(mode adaptaion, 모드 적응) 블록은 인풋 스트림 스플리터 (input stream splitter) (3000), 인풋 스트림 싱크로나이저 (input

stream synchronizer) (3010), 컴펜세이팅 딜레이(compensatin delay, 보상 지연) 블록(3020), 널 패킷 딜리션 블록 (null packet deletion block) (3030), 헤더 컴프레션 블록 (header compression block) (3040), CRC 인코더 (CRC encoder) (3050), BB 프레임 슬라이서(BB frame slicer) (3060), 및 BB 헤더 삽입 블록 (BB header insertion block) (3070)을 포함할 수 있다. 모드 어댑테이션(mode adaptaion, 모드 적응) 블록의 각 블록에 대해 설명한다.

[161] CRC 인코더(3050), BB 프레임 슬라이서(3060), 및 BB 헤더 삽입 블록(3070)의 동작은 도 2를 참조하여 설명한 CRC 인코더, BB 프레임 슬라이서, 및 BB 헤더 삽입 블록의 동작에 해당하므로, 그 설명은 생략한다.

[162] 인풋 스트림 스플리터(3000)는 입력된 TS, IP, GS 스트림을 다수의 서비스 또는 서비스 컴포넌트(오디오, 비디오 등) 스트림으로 분할한다.

[163] 인풋 스트림 싱크로나이저(3010)는 ISSY라 불릴 수 있다. ISSY는 어떠한 입력 데이터 포맷에 대해서도 CBR (constant bit rate) 및 일정한 종단간 전송(end-to-end transmission) 지연을 보장하는 적합한 수단을 제공할 수 있다. ISSY는 TS를 전달하는 다수의 데이터 파이프의 경우에 항상 이용되고, GS 스트림을 전달하는 다수의 데이터 파이프에 선택적으로 이용된다.

[164] 컴펜세이팅 딜레이(compensatin delay, 보상 지연) 블록(3020)은 수신기에서 추가로 메모리를 필요로 하지 않고 TS 패킷 재결합 메커니즘을 허용하기 위해 ISSY 정보의 삽입에 뒤따르는 분할된 TS 패킷 스트림을 지연시킬 수 있다.

[165] 널 패킷 딜리션 블록(3030)은 TS 입력 스트림 경우에만 사용된다. 일부 TS 입력 스트림 또는 분할된 TS 스트림은 VBR (variable bit-rate) 서비스를 CBR TS 스트림에 수용하기 위해 존재하는 많은 수의 널 패킷을 가질 수 있다. 이 경우, 불필요한 전송 오버헤드를 피하기 위해, 널 패킷은 확인되어 전송되지 않을 수 있다. 수신기에서, 제거된 널 패킷은 전송에 삽입된 DNP(deleted null-packet, 삭제된 널 패킷) 카운터를 참조하여 원래 존재했던 정확한 장소에 재삽입될 수 있어, CBR이 보장되고 타임 스탬프(PCR) 갱신의 필요가 없어진다.

[166] 헤더 컴프레션 블록(3040)은 TS 또는 IP 입력 스트림에 대한 전송 효율을 증가시키기 위해 패킷 헤더 압축을 제공할 수 있다. 수신기는 헤더의 특정 부분에 대한 선험적인(a priori) 정보를 가질 수 있기 때문에, 이 알려진 정보(known information)는 송신기에서 삭제될 수 있다.

[167] TS에 대해, 수신기는 동기 바이트 구성(0x47) 및 패킷 길이(188 바이트)에 관한 선험적인 정보를 가질 수 있다. 입력된 TS가 하나의 PID만을 갖는 콘텐트를 전달하면, 즉, 하나의 서비스 컴포넌트(비디오, 오디오 등) 또는 서비스 서브 컴포넌트(SVC 베이스 레이어, SVC 인헨스먼트 레이어, MVC 베이스 뷰, 또는 MVC 의존 뷰)에 대해서만, TS 패킷 헤더 압축이 TS에 (선택적으로) 적용될 수 있다. TS 패킷 헤더 압축은 입력 스트림이 IP 스트림인 경우 선택적으로 사용된다. 상기 블록은 생략되거나 유사 또는 동일 기능을 갖는 블록으로 대체될 수 있다.

[168] 도 4는 본 발명의 다른 실시예에 따른 인풋 포맷 블록을 나타낸다.

[169] 도 4에 도시된 인풋 포맷 블록은 도 1을 참조하여 설명한 인풋 포맷 블록(1000)의 일 실시예에 해당한다.

[170] 도 4는 입력 신호가 멀티 인풋 스트림(multi input stream, 다수의 입력 스트림)에 해당하는 경우 인풋 포맷 블록의 스트림 어댑테이션(stream adaptation, 스트림 적응) 블록을 나타낸다.

[171] 도 4를 참조하면, 멀티 인풋 스트림(multi input stream, 다수의 입력 스트림)을 각각 처리하기 위한 모드 어댑테이션(mode adaptaion, 모드 적응) 블록은 스케줄러(4000), 1-프레임 딜레이(delay) 블록(4010), 스터핑 삽입 블록(4020), 인 밴드(In-band) 시그널링 블록(4030), BB 프레임 스크램블러(4040), PLS 생성 블록(4050), PLS 스크램블러(4060)를 포함할 수 있다. 스트림 어댑테이션(stream adaptation, 스트림 적응) 블록의 각 블록에 대해 설명한다.

[172] 스터핑 삽입 블록(4020), BB 프레임 스크램블러(4040), PLS 생성 블록(4050), PLS 스크램블러(4060)의 동작은 도 2를 참조하여 설명한 스터핑 삽입 블록, BB 스크램블러, PLS 생성 블록, PLS 스크램블러(4060)의 동작에 해당하므로 그 설명은 생략한다.

[173] 스케줄러(4000)는 각 데이터 파이프의 FECBLOCK의 양으로부터 전체 프레임에 걸쳐 전체의 셀 할당을 결정할 수 있다. PLS, EAC 및 FIC에 대한 할당을 포함해서, 스케줄러는 프레임의 FSS의 PLS 셀 또는 인 밴드(In-band) 시그널링으로 전송되는 PLS2-DYN 데이터의 값을 생성한다. FECBLOCK, EAC, FIC에 대한 상세한 내용은 후술한다.

[174] 1-프레임 딜레이(delay) 블록(4010)은 다음 프레임에 관한 스케줄링 정보가 데이터 파이프에 삽입될 인 밴드(In-band) 시그널링 정보에 관한 현 프레임을 통해 전송될 수 있도록 입력 데이터를 하나의 전송 프레임만큼 지연시킬 수 있다.

[175] 인 밴드(In-band) 시그널링 블록(4030)은 PLS2 데이터의 지연되지 않은 부분을 프레임의 데이터 파이프에 삽입할 수 있다.

[176] 전술한 블록은 생략되거나 유사 또는 동일 기능을 갖는 블록으로 대체될 수 있다.

[177] 도 5는 본 발명의 일 실시예에 따른 BICM 블록을 나타낸다.

[178] 도 5에 도시된 BICM 블록은 도 1을 참조하여 설명한 BICM 블록(1010)의 일 실시예에 해당한다.

[179] 전술한 바와 같이, 본 발명의 일 실시예에 따른 차세대 방송 서비스에 대한 방송 신호 송신 장치는 지상파 방송 서비스, 모바일 방송 서비스, UHDTV 서비스 등을 제공할 수 있다.

[180] QoS가 본 발명의 일 실시예에 따른 차세대 방송 서비스에 대한 방송 신호 송신 장치에 의해 제공되는 서비스의 특성에 의존하므로, 각각의 서비스에 해당하는 데이터는 서로 다른 방식을 통해 처리되어야 한다. 따라서, 본 발명의 일

실시예에 따른 BICM 블록은 SISO, MISO, MIMO 방식을 각각의 데이터 경로에 해당하는 데이터 파이프에 독립적으로 적용함으로써 각데이터 파이프를 독립적으로 처리할 수 있다. 결과적으로, 본 발명의 일 실시예에 따른 차세대 방송 서비스에 대한 방송 신호 송신 장치는 각각의 데이터 파이프를 통해 전송되는 각 서비스 또는 서비스 컴포넌트에 대한 QoS를 조절할 수 있다.

[181] (a)는 베이스 프로파일 및 핸드헬드 프로파일에 의해 공유되는 BICM 블록을 나타내고, (b)는 어드벤스 프로파일의 BICM 블록을 나타낸다.

[182] 베이스 프로파일 및 핸드헬드 프로파일에 의해 공유되는 BICM 블록 및 어드벤스 프로파일의 BICM 블록은 각각의 데이터 파이프를 처리하기 위한 복수의 처리 블록을 포함할 수 있다.

[183] 베이스 프로파일 및 핸드헬드 프로파일에 대한 BICM 블록 및 어드벤스 프로파일에 대한 BICM 블록의 각각의 처리 블록에 대해 설명한다.

[184] 베이스 프로파일 및 핸드헬드 프로파일에 대한 BICM 블록의 처리 블록(5000)은 데이터 FEC 인코더(5010), 비트 인터리버(5020), 컨스텔레이션 매퍼(mapper)(5030), SSD (signal space diversity) 인코딩 블록(5040), 타임 인터리버(5050)를 포함할 수 있다.

[185] 데이터 FEC 인코더(5010)는 외부 코딩(BCH) 및 내부 코딩(LDPC)을 이용하여 FECBLOCK 절차를 생성하기 위해 입력 BBF에 FEC 인코딩을 실행한다. 외부 코딩(BCH)은 선택적인 코딩 방법이다. 데이터 FEC 인코더(5010)의 구체적인 동작에 대해서는 후술한다.

[186] 비트 인터리버(5020)는 효율적으로 실현 가능한 구조를 제공하면서 데이터 FEC 인코더(5010)의 출력을 인터리빙하여 LDPC 코드 및 변조 방식의 조합으로 최적화된 성능을 달성할 수 있다. 비트 인터리버(5020)의 구체적인 동작에 대해서는 후술한다.

[187] 컨스텔레이션 매퍼(5030)는 QPSK, QAM-16, 불균일 QAM (NUQ-64, NUQ-256, NUQ-1024) 또는 불균일 컨스텔레이션 (NUC-16, NUC-64, NUC-256, NUC-1024)을 이용해서 베이스 및 핸드헬드 프로파일에서 비트 인터리버(5020)로부터의 각각의 셀 워드를 변조하거나 어드벤스 프로파일에서 셀 워드 디멀티플렉서(5010-1)로부터의 셀 워드를 변조하여 파워가 정규화된 컨스텔레이션 포인트 e_l을 제공할 수 있다. 해당 컨스텔레이션 매핑은 데이터 파이프에 대해서만 적용된다. NUQ가 임의의 형태를 갖는 반면, QAM-16 및 NUQ는 정사각형 모양을 갖는 것이 관찰된다. 각각의 컨스텔레이션이 90도의 배수만큼 회전되면, 회전된 컨스텔레이션은 원래의 것과 정확히 겹쳐진다. 회전 대칭 특성으로 인해 실수 및 허수 컴포넌트의 용량 및 평균 파워가 서로 동일해진다. NUQ 및 NUC는 모두 각 코드 레이트(code rate)에 대해 특별히 정의되고, 사용되는 특정 하나는 PLS2 데이터에 보관된 파라미터 DP_MOD에 의해 시그널링 된다.

[188] SSD 인코딩 블록(5040)은 2차원, 3차원, 4차원에서 셀을 프리코딩하여, 어려운

페이딩 조건에서 수신 견고성(robustness)을 증가시킬 수 있다.

[189] 타임 인터리버(5050)는 데이터 파이프 레벨에서 동작할 수 있다. 타임 인터리빙의 파라미터는 각각의 데이터 파이프에 대해 다르게 설정될 수 있다. 타임 인터리버(5050)의 구체적인 동작에 관해서는 후술한다.

[190] 어드벤스 프로파일에 대한 BICM 블록의 처리 블록(5000-1)은 데이터 FEC 인코더, 비트 인터리버, 컨스텔레이션 매퍼, 및 타임 인터리버를 포함할 수 있다.

[191] 단, 처리 블록(5000-1)은 셀 워드 디멀티플렉서(5010-1) 및 MIMO 인코딩 블록(5020-1)을 더 포함한다는 점에서 처리 블록(5000)과 구별된다.

[192] 또한, 처리 블록(5000-1)에서의 데이터 FEC 인코더, 비트 인터리버, 컨스텔레이션 매퍼, 타임 인터리버의 동작은 전술한 데이터 FEC 인코더(5010), 비트 인터리버(5020), 컨스텔레이션 매퍼(5030), 타임 인터리버(5050)의 동작에 해당하므로, 그 설명은 생략한다.

[193] 셀 워드 디멀티플렉서(5010-1)는 어드벤스 프로파일의 데이터 파이프가 MIMO 처리를 위해 단일 셀 워드 스트림을 이중 셀 워드 스트림으로 분리하는 데 사용된다. 셀 워드 디멀티플렉서(5010-1)의 구체적인 동작에 관해서는 후술한다.

[194] MIMO 인코딩 블록(5020-1)은 MIMO 인코딩 방식을 이용해서 셀 워드 디멀티플렉서(5010-1)의 출력을 처리할 수 있다. MIMO 인코딩 방식은 방송 신호 송신을 위해 최적화되었다. MIMO 기술은 용량 증가를 얻기 위한 유망한 방식이지만, 채널 특성에 의존한다. 특별히 방송에 대해서, 서로 다른 신호 전파 특성으로 인한 두 안테나 사이의 수신 신호 파워 차이 또는 채널의 강한 LOS 컴포넌트는 MIMO로부터 용량 이득을 얻는 것을 어렵게 한다. 제안된 MIMO 인코딩 방식은 MIMO 출력 신호 중 하나의 위상 랜덤화 및 회전 기반 프리코딩을 이용하여 이 문제를 극복한다.

[195] MIMO 인코딩은 송신기 및 수신기 모두에서 적어도 두 개의 안테나를 필요로 하는 2x2 MIMO 시스템을 위해 의도된다. 두 개의 MIMO 인코딩 모드는 본 제안인 FR-SM (full-rate spatial multiplexing) 및 FRFD-SM (full-rate full-diversity spatial multiplexing)에서 정의된다. FR-SM 인코딩은 수신기 측에서의 비교적 작은 복잡도 증가로 용량 증가를 제공하는 반면, FRFD-SM 인코딩은 수신기 측에서의 큰 복잡도 증가로 용량 증가 및 추가적인 다이버시티 이득을 제공한다. 제안된 MIMO 인코딩 방식은 안테나 극성 배치를 제한하지 않는다.

[196] MIMO 처리는 어드벤스 프로파일 프레임에 요구되는데, 이는 어드벤스 프로파일 프레임에서의 모든 데이터 파이프가 MIMO 인코더에 의해 처리된다는 것을 의미한다. MIMO 처리는 데이터 파이프 레벨에서 적용된다. 컨스텔레이션 매퍼 출력의 페어(pair, 쌍)인 NUQ ($e_{1,i}$ 및 $e_{2,i}$)는 MIMO 인코더의 입력으로 공급된다. MIMO 인코더 출력 페어(pair, 쌍)(g1,i 및 g2,i)은 각각의 송신 안테나의 동일한 캐리어 k 및 OFDM 심볼 l에 의해 전송된다.

[197] 전술한 블록은 생략되거나 유사 또는 동일 기능을 갖는 블록으로 대체될 수 있다.

[198] 도 6은 본 발명의 다른 실시예에 따른 BICM 블록을 나타낸다.

[199] 도 6에 도시된 BICM 블록은 도 1을 참조하여 설명한 BICM 블록(1010)의 일 실시예에 해당한다.

[200] 도 6은 PLS, EAC, 및 FIC의 보호를 위한 BICM 블록을 나타낸다. EAC는 EAS 정보 데이터를 전달하는 프레임의 일부이고, FIC는 서비스와 해당하는 베이스 데이터 파이프 사이에서 매핑 정보를 전달하는 프레임에서의 로지컬 채널이다. EAC 및 FIC에 대한 상세한 설명은 후술한다.

[201] 도 6을 참조하면, PLS, EAC, 및 FIC의 보호를 위한 BICM 블록은 PLS FEC 인코더(6000), 비트 인터리버(6010), 및 컨스텔레이션 매퍼(6020)를 포함할 수 있다.

[202] 또한, PLS FEC 인코더(6000)는 스크램블러, BCH 인코딩/제로 삽입 블록, LDPC 인코딩 블록, 및 LDPC 패리티 펑처링(puncturing) 블록을 포함할 수 있다. BICM 블록의 각 블록에 대해 설명한다.

[203] PLS FEC 인코더(6000)는 스크램블링된 PLS 1/2 데이터, EAC 및 FIC 섹션을 인코딩할 수 있다.

[204] 스크램블러는 BCH 인코딩 및 쇼트닝(shortening) 및 펑처링된 LDPC 인코딩 전에 PLS1 데이터 및 PLS2 데이터를 스크램블링 할 수 있다.

[205] BCH 인코딩/제로 삽입 블록은 PLS 보호를 위한 쇼트닝된 BCH 코드를 이용하여 스크램블링된 PLS 1/2 데이터에 외부 인코딩을 수행하고, BCH 인코딩 후에 제로 비트를 삽입할 수 있다. PLS1 데이터에 대해서만, 제로 삽입의 출력 비트가 LDPC 인코딩 전에 퍼뮤테이션(permutation) 될 수 있다.

[206] LDPC 인코딩 블록은 LDPC 코드를 이용하여 BCH 인코딩/제로 삽입 블록의 출력을 인코딩할 수 있다. 완전한 코딩 블록을 생성하기 위해, C_{ldpc} 및 패리티 비트 P_{ldpc}는 각각의 제로가 삽입된 PLS 정보 블록 I_{ldpc}로부터 조직적으로 인코딩되고, 그 뒤에 첨부된다.

[207] 수학식 1

$$C_{ldpc} = [\mathbf{I}_{ldpc}\ \mathbf{P}_{ldpc}] = [i_0, i_1, \ldots, i_{K_{ldpc}-1},\ p_0, p_1, \ldots, p_{N_{ldpc}-K_{ldpc}-1}]$$

[208] PLS1 및 PLS2에 대한 LDPC 코드 파라미터는 다음의 표 4와 같다.

[209] 표 4

[Table 4]

시그널링 타입	K_{sig}	K_{bch}	N_{bch_parity}	K_{ldpc} (=N_{bch})	N_{ldpc}	N_{ldpc_parity}	코드 레이트 (code rate)	Q_{ldpc}
PLS1	342	1020	60	1080	4320	3240	1/4	36
PLS2	<1021							
	>1020	2100		2160	7200	5040	3/10	56

[210] LDPC 패리티 펑처링 블록은 PLS1 데이터 및 PLS2 데이터에 대해 펑처링을 수행할 수 있다.

[211] 쇼트닝이 PLS1 데이터 보호에 적용되면, 일부 LDPC 패리티 비트는 LDPC 인코딩 후에 펑처링된다. 또한, PLS2 데이터 보호를 위해, PLS2의 LDPC 패리티 비트가 LDPC 인코딩 후에 펑처링된다. 이들 펑처링된 비트는 전송되지 않는다.

[212] 비트 인터리버(6010)는 각각의 쇼트닝 및 펑처링된 PLS1 데이터 및 PLS2 데이터를 인터리빙할 수 있다.

[213] 컨스텔레이션 매퍼(6020)는 비트 인터리빙된 PLS1 데이터 및 PLS2 데이터를 컨스텔레이션에 매핑할 수 있다.

[214] 전술한 블록은 생략되거나 유사 또는 동일 기능을 갖는 블록으로 대체될 수 있다.

[215] 도 7은 본 발명의 일 실시예에 따른 프레임 빌딩 블록(frame building block)을 나타낸다.

[216] 도 7에 도시한 프레임 빌딩 블록은 도 1을 참조하여 설명한 프레임 빌딩 블록(1020)의 일 실시예에 해당한다.

[217] 도 7을 참조하면, 프레임 빌딩 블록은 딜레이 컴펜세이션(delay compensation, 지연보상) 블록(7000), 셀 매퍼 (cell mapper) (7010), 및 프리퀀시 인터리버 (frequency interleaver) (7020)를 포함할 수 있다. 프레임 빌딩 블록의 각 블록에 관해 설명한다.

[218] 딜레이 컴펜세이션(delay compensation, 지연보상) 블록(7000)은 데이터 파이프와 해당하는 PLS 데이터 사이의 타이밍을 조절하여 송신기 측에서 데이터 파이프와 해당하는 PLS 데이터 간의 동시성(co-time)을 보장할 수 있다. 인풋 포맷 블록 및 BICM 블록으로 인한 데이터 파이프의 지연을 다룸으로써 PLS 데이터는 데이터 파이프만큼 지연된다. BICM 블록의 지연은 주로 타임 인터리버(5050)로 인한 것이다. 인 밴드(In-band) 시그널링 데이터는 다음 타임 인터리빙 그룹의 정보를 시그널링될 데이터 파이프보다 하나의 프레임 앞서 전달되도록 할 수 있다. 딜레이 컴펜세이션(delay compensation, 지연보상) 블록은 그에 맞추어 인 밴드(In-band) 시그널링 데이터를 지연시킨다.

[219] 셀 매퍼(7010)는 PLS, EAC, FIC, 데이터 파이프, 보조 스트림, 및 더미 셀을

프레임 내에서 OFDM 심볼의 액티브(active) 캐리어에 매핑할 수 있다. 셀 매퍼(7010)의 기본 기능은 각각의 데이터 파이프, PLS 셀, 및 EAC/FIC 셀에 대한 타임 인터리빙에 의해 생성된 데이터 셀을, 존재한다면, 하나의 프레임 내에서 각각의 OFDM 심볼에 해당하는 액티브(active) OFDM 셀의 어레이에 매핑하는 것이다. (PSI(program specific information)/SI와 같은) 서비스 시그널링 데이터는 개별적으로 수집되어 데이터 파이프에 의해 보내질 수 있다. 셀 매퍼는 프레임 구조의 구성 및 스케줄러에 의해 생성된 다이나믹 인포메이션(dynamic information, 동적 정보)에 따라 동작한다. 프레임에 관한 자세한 내용은 후술한다.

[220] 주파수 인터리버(7020)는 셀 매퍼(7010)로부터 의해 수신된 데이터 셀을 랜덤하게 인터리빙하여 주파수 다이버시티를 제공할 수 있다. 또한, 주파수 인터리버(7020)는 단일 프레임에서 최대의 인터리빙 이득을 얻기 위해 다른 인터리빙 시드(seed) 순서를 이용하여 두 개의 순차적인 OFDM 심볼로 구성된 OFDM 심볼 페어(pair, 쌍)에서 동작할 수 있다.

[221] 전술한 블록은 생략되거나 유사 또는 동일 기능을 갖는 블록으로 대체될 수 있다.

[222] 도 8은 본 발명의 일 실시예에 따른 OFDM 제너레이션 블록을 나타낸다.

[223] 도 8에 도시된 OFDM 제너레이션 블록은 도 1을 참조하여 설명한 OFDM 제너레이션 블록(1030)의 일 실시예에 해당한다.

[224] OFDM 제너레이션 블록은 프레임 빌딩 블록에 의해 생성된 셀에 의해 OFDM 캐리어를 변조하고, 파일럿을 삽입하고, 전송을 위한 시간 영역 신호를 생성한다. 또한, 해당 블록은 순차적으로 가드 인터벌을 삽입하고, PAPR 감소 처리를 적용하여 최종 RF 신호를 생성한다.

[225] 도 8을 참조하면, OFDM 제너레이션 블록은 파일럿 및 리저브드 톤 삽입 블록 (pilot and revserved tone insertion block) (8000), 2D-eSFN (single frequency network) 인코딩 블록(8010), IFFT (inverse fast Fourier transform) 블록(8020), PAPR 감소 블록(8030), 가드 인터벌 삽입 블록 (guard interval insertion block)(8040), 프리앰블 삽입 블록 (preamble insertion block)(8050), 기타 시스템 삽입 블록(8060), 및 DAC 블록(8070)을 포함할 수 있다. OFDM 제너레이션 블록의 각 블록에 대해 설명한다.

[226] 파일럿 및 리저브드 톤 삽입 블록(8000)은 파일럿 및 리저브드 톤을 삽입할 수 있다.

[227] OFDM 심볼 내의 다양한 셀은 수신기에서 선험적으로 알려진 전송된 값을 갖는 파일럿으로 알려진 참조 정보로 변조된다. 파일럿 셀의 정보는 분산 파일럿, 연속 파일럿, 엣지 파일럿, FSS (frame signalling symbol) 파일럿, 및 FES (frame edge symbol) 파일럿으로 구성된다. 각 파일럿은 파일럿 타입 및 파일럿 패턴에 따라 특정 증가 파워 레벨에서 전송된다. 파일럿 정보의 값은 주어진 심볼에서 하나가 각각의 전송 캐리어에 대한 것인 일련의 값들에 해당하는 참조

시퀀스에서 유도된다. 파일럿은 프레임 동기화, 주파수 동기화, 시간 동기화, 채널 추정, 전송 모드 식별을 위해 사용될 수 있고, 또한 위상 잡음을 추적하기 위해 사용될 수 있다.

[228] 참조 시퀀스로부터 취한 참조 정보는 프레임의 프리앰블, FSS 및 FES를 제외한 모든 심볼에서 분산 파일럿 셀에서 전송된다. 연속 파일럿은 프레임의 모든 심볼에 삽입된다. 연속 파일럿의 수 및 위치는 FFT 사이즈 및 분산 파일럿 패턴에 모두 의존한다. 엣지 캐리어들은 프리앰블 심볼을 제외한 모든 심볼 내의 엣지 파일럿들과 동일하다. 엣지 캐리어들은 스펙트럼의 엣지까지 주파수 인터폴레이션(interpolation, 보간)을 허용하기 위해 삽입된다. FSS 파일럿들은 FSS에 삽입되고, FES 파일럿들은 FES에 삽입된다. FSS 파일럿들 및 FES 파일럿들은 프레임의 엣지까지 시간 인터폴레이션(interpolation, 보간)을 허용하기 위해 삽입된다.

[229] 본 발명의 일 실시예에 따른 시스템은 매우 견고한 전송 모드를 지원하기 위해 분산 MISO 방식이 선택적으로 사용되는 SFN을 지원한다. 2D-eSFN은 다수의 송신 안테나를 사용하는 분산 MISO 방식으로서, 각 안테나는 SFN 네트워크에서 각각 다른 송신기에 위치할 수 있다.

[230] 2D-eSFN 인코딩 블록(8010)은 SFN 구성에서 시간 및 주파수 다이버시티를 생성하기 위해 2D-eSFN 처리를 하여 다수의 송신기로부터 전송된 신호의 위상을 왜곡시킬 수 있다. 따라서, 장시간 동안의 낮은 평면 페이딩 또는 깊은 페이딩으로 인한 버스트 오류가 경감될 수 있다.

[231] IFFT 블록(8020)은 OFDM 변조 방식을 이용하여 2D-eSFN 인코딩 블록(8010)으로부터의 출력을 변조할 수 있다. 파일럿 (또는 리저브드 톤)으로 지정되지 않은 데이터 심볼에서의 모든 셀은 주파수 인터리버로부터의 데이터 셀 중 하나를 전달한다. 셀들은 OFDM 캐리어에 매핑된다.

[232] PAPR 감소 블록(8030)은 시간 영역에서 다양한 PAPR 감소 알고리즘을 이용하여 입력 신호에 PAPR 감소를 실행한다.

[233] 가드 인터벌 삽입블록(8040)은 가드 인터벌을 삽입할 수 있고, 프리앰블 삽입 블록(8050)은 신호 앞에 프리앰블을 삽입할 수 있다. 프리앰블의 구조에 대한 자세한 내용은 후술한다.

[234] 기타 시스템 삽입 블록(8060)은 방송 서비스를 제공하는 둘 이상의 서로 다른 방송 송신/수신 시스템의 데이터가 동일한 RF 신호 대역에서 동시에 전송될 수 있도록 시간 영역에서 복수의 방송 송신/수신 시스템의 신호를 멀티플렉싱 할 수 있다. 이 경우, 둘 이상의 서로 다른 방송 송신/수신 시스템은 서로 다른 방송 서비스를 제공하는 시스템을 말한다. 서로 다른 방송 서비스는 지상파 방송 서비스, 모바일 방송 서비스 등을 의미할 수 있다. 각각의 방송 서비스에 관련된 데이터는 서로 다른 프레임을 통해 전송될 수 있다.

[235] DAC 블록(8070)은 입력된 디지털 신호를 아날로그 신호로 변환하여 출력할 수 있다. DAC 블록(8070)으로부터 출력된 신호는 물리 계층 프로파일에 따라

다수의 출력 안테나를 통해 전송될 수 있다. 본 발명의 일 실시예에 따른 송신 안테나는 수직 또는 수평 극성을 가질 수 있다.

[236] 전술한 블록은 설계에 따라 생략되거나 유사 또는 동일한 기능을 갖는 블록으로 대체될 수 있다.

[237] 도 9는 본 발명의 일 실시예에 따른 차세대 방송 서비스에 대한 방송 신호 수신 장치의 구조를 나타낸다.

[238] 본 발명의 일 실시예에 따른 차세대 방송 서비스에 대한 방송 신호 수신 장치는 도 1을 참조하여 설명한 차세대 방송 서비스에 대한 방송 신호 송신 장치에 대응할 수 있다.

[239] 본 발명의 일 실시예에 따른 차세대 방송 서비스에 대한 방송 신호 수신 장치는 동기 및 복조 모듈 (synchronization & demodulation module) (9000), 프레임 파싱 모듈 (frame parsing module) (9010), 디매핑 및 디코딩 모듈 (demapping & decoding module) (9020), 출력 프로세서 (output processor) (9030), 및 시그널링 디코딩 모듈 (signaling decoding module) (9040)을 포함할 수 있다. 방송 신호 수신 장치의 각 모듈의 동작에 대해 설명한다.

[240] 동기 및 복조 모듈(9000)은 m개의 수신 안테나를 통해 입력 신호를 수신하고, 방송 신호 수신 장치에 해당하는 시스템에 대해 신호 검출 및 동기화를 실행하고, 방송 신호 송신 장치에 의해 실행되는 절차의 역과정에 해당하는 복조를 실행할 수 있다.

[241] 프레임 파싱 모듈(9010)은 입력 신호 프레임을 파싱하고, 사용자에 의해 선택된 서비스가 전송되는 데이터를 추출할 수 있다. 방송 신호 송신 장치가 인터리빙을 실행하면, 프레임 파싱 모듈(9010)은 인터리빙의 역과정에 해당하는 디인터리빙을 실행할 수 있다. 이 경우, 추출되어야 하는 신호 및 데이터의 위치가 시그널링 디코딩 모듈(9040)로부터 출력된 데이터를 디코딩함으로써 획득되어, 방송 신호 송신 장치에 의해 생성된 스케줄링 정보가 복원될 수 있다.

[242] 디매핑 및 디코딩 모듈(9020)은 입력 신호를 비트 영역 데이터로 변환한 후, 필요에 따라 비트 영역 데이터들을 디인터리빙할 수 있다. 디매핑 및 디코딩 모듈(9020)은 전송 효율을 위해 적용된 매핑에 대한 디매핑을 실행하고, 디코딩을 통해 전송 채널에서 발생한 에러를 정정할 수 있다. 이 경우, 디매핑 및 디코딩 모듈(9020)은 시그널링 디코딩 모듈(9040)로부터 출력된 데이터를 디코딩함으로써 디매핑 및 디코딩을 위해 필요한 전송 파라미터를 획득할 수 있다.

[243] 출력 프로세서(9030)는 전송 효율을 향상시키기 위해 방송 신호 송신 장치에 의해 적용되는 다양한 압축/신호 처리 절차의 역과정을 실행할 수 있다. 이 경우, 출력 프로세서(9030)는 시그널링 디코딩 모듈(9040)로부터 출력된 데이터에서 필요한 제어 정보를 획득할 수 있다. 출력 프로세서(8300)의 출력은 방송 신호 송신 장치에 입력되는 신호에 해당하고, MPEG-TS, IP 스트림 (v4 또는 v6) 및 GS일 수 있다.

[244] 시그널링 디코딩 모듈(9040)은 동기 및 복조 모듈(9000)에 의해 복조된 신호로부터 PLS 정보를 획득할 수 있다. 전술한 바와 같이, 프레임 파싱 모듈(9010), 디매핑 및 디코딩 모듈(9200), 출력 프로세서(9300)는 시그널링 디코딩 모듈(9040)로부터 출력된 데이터를 이용하여 그 기능을 실행할 수 있다.

[245] 도 10은 본 발명의 일 실시예에 따른 프레임 구조를 나타낸다.

[246] 도 10은 프레임 타임의 구성예 및 슈퍼 프레임에서의 FRU (frame repetition unit, 프레임 반복 단위)를 나타낸다. (a)는 본 발명의 일 실시예에 따른 슈퍼 프레임을 나타내고, (b)는 본 발명의 일 실시예에 따른 FRU를 나타내고, (c)는 FRU에서의 다양한 피지컬 프로파일(PHY profile)의 프레임을 나타내고, (d)는 프레임의 구조를 나타낸다.

[247] 슈퍼 프레임은 8개의 FRU로 구성될 수 있다. FRU는 프레임의 TDM에 대한 기본 멀티플렉싱 단위이고, 슈퍼 프레임에서 8회 반복된다.

[248] FRU에서 각 프레임은 피지컬 프로파일(베이스, 핸드헬드, 어드벤스 프로파일) 중 하나 또는 FEF에 속한다. FRU에서 프레임의 최대 허용수는 4이고, 주어진 피지컬 프로파일은 FRU에서 0회 내지 4회 중 어느 횟수만큼 나타날 수 있다(예를 들면, 베이스, 베이스, 핸드헬드, 어드벤스). 피지컬 프로파일 정의는 필요시 프리앰블에서의 PHY_PROFILE의 리저브드 값을 이용하여 확장될 수 있다.

[249] FEF 부분은 포함된다면 FRU의 끝에 삽입된다. FEF가 FRU에 포함되는 경우, FEF의 최대수는 슈퍼 프레임에서 8이다. FEF 부분들이 서로 인접할 것이 권장되지 않는다.

[250] 하나의 프레임은 다수의 OFDM 심볼 및 프리앰블로 더 분리된다. (d)에 도시한 바와 같이, 프레임은 프리앰블, 하나 이상의 FSS, 노멀 데이터 심볼, FES를 포함한다.

[251] 프리앰블은 고속 퓨처캐스트 UTB 시스템 신호 검출을 가능하게 하고, 신호의 효율적인 송신 및 수신을 위한 기본 전송 파라미터의 집합을 제공하는 특별한 심볼이다. 프리앰블에 대한 자세한 내용은 후술한다.

[252] FSS의 주된 목적은 PLS 데이터를 전달하는 것이다. 고속 동기화 및 채널 추정을 위해, 이에 따른 PLS 데이터의 고속 디코딩을 위해, FSS는 노멀 데이터 심볼보다 고밀도의 파일럿 패턴을 갖는다. FES는 FSS와 완전히 동일한 파일럿을 갖는데, 이는 FES에 바로 앞서는 심볼에 대해 외삽(extrapolation) 없이 FES 내에서의 주파수만의 인터폴레이션(interpolation, 보간) 및 시간적 보간(temporal interpolation)을 가능하게 한다.

[253] 도 11은 본 발명의 일 실시예에 따른 프레임의 시그널링 계층 구조(signaling hierarchy structure) 를 나타낸다.

[254] 도 11은 시그널링 계층 구조를 나타내는데, 이는 세 개의 주요 부분인 프리앰블 시그널링 데이터(11000), PLS1 데이터(11010), 및 PLS2 데이터(11020)로 분할된다. 매 프레임마다 프리앰블 신호에 의해 전달되는 프리앰블의 목적은

프레임의 기본 전송 파라미터 및 전송 타입을 나타내는 것이다. PLS1은 수신기가 관심 있는 데이터 파이프에 접속하기 위한 파라미터를 포함하는 PLS2 데이터에 접속하여 디코딩할 수 있게 한다. PLS2는 매 프레임마다 전달되고, 두 개의 주요 부분인 PLS2-STAT 데이터와 PLS2-DYN 데이터로 분할된다. PLS2 데이터의 스태틱(static, 정적) 및 다이나믹(dynamic, 동적) 부분에는 필요시 패딩이 뒤따른다.

[255] 도 12는 본 발명의 일 실시예에 따른 프리앰블 시그널링 데이터를 나타낸다.

[256] 프리앰블 시그널링 데이터는 수신기가 프레임 구조 내에서 PLS 데이터에 접속하고 데이터 파이프를 추적할 수 있게 하기 위해 필요한 21비트의 정보를 전달한다. 프리앰블 시그널링 데이터에 대한 자세한 내용은 다음과 같다.

[257] PHY_PROFILE: 해당 3비트 필드는 현 프레임의 피지컬 프로파일 타입을 나타낸다. 서로 다른 피지컬 프로파일 타입의 매핑은 아래 표 5에 주어진다.

[258] 표 5

[Table 5]

값	피지컬 프로파일
000	베이스 프로파일
001	핸드헬드 프로파일
010	어드벤스 프로파일
011~110	리저브드
111	FEF

[259]

[260] FFT_SIZE: 해당 2비트 필드는 아래 표 6에서 설명한 바와 같이 프레임 그룹 내에서 현 프레임의 FFT 사이즈를 나타낸다.

[261] 표 6

[Table 6]

Value	FFT 사이즈
00	8K FFT
01	16K FFT
10	32K FFT
11	리저브드

[262] GI_FRACTION: 해당 3비트 필드는 아래 표 7에서 설명한 바와 같이 현 슈퍼 프레임에서의 가드 인터벌 일부(fraction) 값을 나타낸다.

[263] 표 7

[Table 7]

값	GI_FRACTION
000	1/5
001	1/10
010	1/20
011	1/40
100	1/80
101	1/160
110~111	리저브드

[264] EAC_FLAG: 해당 1비트 필드는 EAC가 현 프레임에 제공되는지 여부를 나타낸다. 해당 필드가 1로 설정되면, EAS가 현 프레임에 제공된다. 해당 필드가 0으로 설정되면, EAS가 현 프레임에서 전달되지 않는다. 해당 필드는 슈퍼 프레임 내에서 다이나믹(dynamic, 동적)으로 전환될 수 있다.

[265] PILOT_MODE: 해당 1비트 필드는 현 프레임 그룹에서 현 프레임에 대해 파일럿 모드가 모바일 모드인지 또는 고정 모드인지 여부를 나타낸다. 해당 필드가 0으로 설정되면, 모바일 파일럿 모드가 사용된다. 해당 필드가 1로 설정되면, 고정 파일럿 모드가 사용된다.

[266] PAPR_FLAG: 해당 1비트 필드는 현 프레임 그룹에서 현 프레임에 대해 PAPR 감소가 사용되는지 여부를 나타낸다. 해당 필드가 1로 설정되면, 톤 예약(tone reservation)이 PAPR 감소를 위해 사용된다. 해당 필드가 0으로 설정되면, PAPR 감소가 사용되지 않는다.

[267] FRU_CONFIGURE: 해당 3비트 필드는 현 슈퍼 프레임에서 존재하는 FRU의 피지컬 프로파일 타입 구성을 나타낸다. 현 슈퍼 프레임에서 모든 프리앰블에서의 해당 필드에서, 현 슈퍼 프레임에서 전달되는 모든 프로파일 타입이 식별된다. 해당 3비트 필드는 아래 표 8에 나타낸 바와 같이 각각의 프로파일에 대해 다르게 정의된다.

[268] 표 8

[Table 8]

	커런트(current) PHY_PROFILE = '000' (베이스)	커런트(current) PHY_PROFILE = '001' (핸드헬드)	커런트(current) PHY_PROFILE = '010' (어드벤스)	커런트(current) PHY_PROFILE = '111' (FEF)
FRU_CONFIGURE = 000	베이스 프로파일만 존재	핸드헬드 프로파일만 존재	어드벤스 프로파일만 존재	FEF만 존재
FRU_CONFIGURE = 1XX	핸드헬드 프로파일 존재	베이스 프로파일 존재	베이스 프로파일 존재	베이스 프로파일 존재
FRU_CONFIGURE = X1X	어드벤스 프로파일 존재	어드벤스 프로파일 존재	핸드헬드 프로파일 존재	핸드헬드 프로파일 존재
FRU_CONFIGURE = XX1	FEF 존재	FEF 존재	FEF 존재	어드벤스 프로파일 존재

[269] RESERVED: 해당 7비트 필드는 추후 사용을 위해 리저브드(reserved)된다.

[270]

[271] 도 13은 본 발명의 일 실시예에 따른 PLS1 데이터를 나타낸다.

[272] PLS1 데이터는 PLS2의 수신 및 디코딩을 가능하게 하기 위해 필요한 파라미터를 포함한 기본 전송 파라미터를 제공한다. 전술한 바와 같이, PLS1 데이터는 하나의 프레임 그룹의 전체 듀레이션 동안 변화하지 않는다. PLS1 데이터의 시그널링 필드의 구체적인 정의는 다음과 같다.

[273] PREAMBLE_DATA: 해당 20비트 필드는 EAC_FLAG를 제외한 프리앰블 시그널링 데이터의 카피이다.

[274] NUM_FRAME_FRU: 해당 2비트 필드는 FRU당 프레임 수를 나타낸다.

[275] PAYLOAD_TYPE: 해당 3비트 필드는 프레임 그룹에서 전달되는 페이로드 데이터의 포맷을 나타낸다. PAYLOAD_TYPE은 표 9에 나타낸 바와 같이 시그널링 된다.

[276] 표 9

[Table 9]

값	페이로드 타입
1XX	TS가 전송됨
X1X	IP 스트림이 전송됨
XX1	GS가 전송됨

[277] NUM_FSS: 해당 2비트 필드는 현 프레임에서 FSS의 수를 나타낸다.

[278] SYSTEM_VERSION: 해당 8비트 필드는 전송되는 신호 포맷의 버전을 나타낸다. SYSTEM_VERSION은 주 버전 및 부 버전의 두 개의 4비트 필드로 분리된다.

[279] 주 버전: SYSTEM_VERSION 필드의 MSB인 4비트는 주 버전 정보를 나타낸다. 주 버전 필드에서의 변화는 호환이 불가능한 변화를 나타낸다. 디폴트 값은 0000이다. 해당 표준에서 서술된 버전에 대해, 값이 0000으로 설정된다.

[280] 부 버전: SYSTEM_VERSION 필드의 LSB인 4비트는 부 버전 정보를 나타낸다. 부 버전 필드에서의 변화는 호환이 가능하다.

[281] CELL_ID: 이는 ATSC 네트워크에서 지리적 셀을 유일하게 식별하는 16비트 필드이다. ATSC 셀 커버리지는 퓨처캐스트 UTB 시스템당 사용되는 주파수 수에 따라 하나 이상의 주파수로 구성될 수 있다. CELL_ID의 값이 알려지지 않거나 특정되지 않으면, 해당 필드는 0으로 설정된다.

[282] NETWORK_ID: 이는 현 ATSC 네트워크를 유일하게 식별하는 16비트 필드이다.

[283] SYSTEM_ID: 해당 16비트 필드는 ATSC 네트워크 내에서 퓨처캐스트 UTB

시스템을 유일하게 식별한다. 퓨처캐스트 UTB 시스템은 입력이 하나 이상의 입력 스트림(TS, IP, GS)이고 출력이 RF 신호인 지상파 방송 시스템이다. 퓨처캐스트 UTB 시스템은 존재한다면 FEF 및 하나 이상의 피지컬 프로파일을 전달한다. 동일한 퓨처캐스트 UTB 시스템은 서로 다른 입력 스트림을 전달하고 서로 다른 지리적 영역에서 서로 다른 RF를 사용할 수 있어, 로컬 서비스 삽입을 허용한다. 프레임 구조 및 스케줄링은 하나의 장소에서 제어되고, 퓨처캐스트 UTB 시스템 내에서 모든 전송에 대해 동일하다. 하나 이상의 퓨처캐스트 UTB 시스템은 모두 동일한 피지컬 구조 및 구성을 갖는다는 동일한 SYSTEM_ID 의미를 가질 수 있다.

[284] 다음의 루프(loop)는 각 프레임 타입의 길이 및 FRU 구성을 나타내는 FRU_PHY_PROFILE, FRU_FRAME_LENGTH, FRU_GI_FRACTION, RESERVED로 구성된다. 루프(loop) 사이즈는 FRU 내에서 4개의 피지컬 프로파일(FEF 포함)이 시그널링되도록 고정된다. NUM_FRAME_FRU가 4보다 작으면, 사용되지 않는 필드는 제로로 채워진다.

[285] FRU_PHY_PROFILE: 해당 3비트 필드는 관련된 FRU의 (i+1)번째 프레임(i는 루프(loop) 인덱스)의 피지컬 프로파일 타입을 나타낸다. 해당 필드는 표 8에 나타낸 것과 동일한 시그널링 포맷을 사용한다.

[286] FRU_FRAME_LENGTH: 해당 2비트 필드는 관련된 FRU의 (i+1)번째 프레임의 길이를 나타낸다. FRU_GI_FRACTION와 함께 FRU_FRAME_LENGTH를 사용하면, 프레임 듀레이션의 정확한 값이 얻어질 수 있다.

[287] FRU_GI_FRACTION: 해당 3비트 필드는 관련된 FRU의 (i+1)번째 프레임의 가드 인터벌 일부 값을 나타낸다. FRU_GI_FRACTION은 표 7에 따라 시그널링 된다.

[288] RESERVED: 해당 4비트 필드는 추후 사용을 위해 리저브드(reserved)된다.

[289] 다음의 필드는 PLS2 데이터를 디코딩하기 위한 파라미터를 제공한다.

[290] PLS2_FEC_TYPE: 해당 2비트 필드는 PLS2 보호에 의해 사용되는 FEC 타입을 나타낸다. FEC 타입은 표 10에 따라 시그널링 된다. LDPC 코드에 대한 자세한 내용은 후술한다.

[291] 표 10

[Table 10]

콘텐트	PLS2 FEC 타입
00	4K-1/4 및 7K-3/10 LDPC 코드
01 ~ 11	리저브드(reserved)

[292] PLS2_MOD: 해당 3비트 필드는 PLS2에 의해 사용되는 변조 타입을 나타낸다. 변조 타입은 표 11에 따라 시그널링 된다.

[293] 표 11

[Table 11]

값	PLS2_MODE
000	BPSK
001	QPSK
010	QAM-16
011	NUQ-64
100~111	리저브드(reserved)

[294] PLS2_SIZE_CELL: 해당 15비트 필드는 현 프레임 그룹에서 전달되는 PLS2에 대한 모든 코딩 블록의 *사이즈(QAM 셀의 수로 특정됨)인* $C_{total_partial_block}$*를 나타낸다.* 해당 값은 현 프레임 그룹의 전체 듀레이션 동안 일정하다.

[295] PLS2_STAT_SIZE_BIT: 해당 14비트 필드는 현 프레임 그룹에 대한 PLS2-STAT의 사이즈를 비트수로 나타낸다. 해당 값은 현 프레임 그룹의 전체 듀레이션 동안 일정하다.

[296] PLS2_DYN_SIZE_BIT: 해당 14비트 필드는 현 프레임 그룹에 대한 PLS2-DYN의 사이즈를 비트수로 나타낸다. 해당 값은 현 프레임 그룹의 전체 듀레이션 동안 일정하다.

[297] PLS2_REP_FLAG: 해당 1비트 플래그는 PLS2 반복 모드가 현 프레임 그룹에서 사용되는지 여부를 나타낸다. 해당 필드의 값이 1로 설정되면, PLS2 반복 모드는 활성화된다. 해당 필드의 값이 0으로 설정되면, PLS2 반복 모드는 비활성화된다.

[298] PLS2_REP_SIZE_CELL: 해당 15비트 필드는 PLS2 반복이 사용되는 경우 현 프레임 그룹의 매 프레임마다 전달되는 PLS2에 대한 부분 코딩 블록의 사이즈(QAM 셀의 수로 특정됨)인 $C_{total_partial_block}$를 나타낸다. 반복이 사용되지 않는 경우, 해당 필드의 값은 0과 동일하다. 해당 값은 현 프레임 그룹의 전체 듀레이션 동안 일정하다.

[299] PLS2_NEXT_FEC_TYPE: 해당 2비트 필드는 다음 프레임 그룹의 매 프레임에서 전달되는 PLS2에 사용되는 FEC 타입을 나타낸다. FEC 타입은 표 10에 따라 시그널링 된다.

[300] PLS2_NEXT_MOD: 해당 3비트 필드는 다음 프레임 그룹의 매 프레임에서 전달되는 PLS2에 사용되는 변조 타입을 나타낸다. 변조 타입은 표 11에 따라 시그널링 된다.

[301] PLS2_NEXT_REP_FLAG: 해당 1비트 플래그는 PLS2 반복 모드가 다음 프레임 그룹에서 사용되는지 여부를 나타낸다. 해당 필드의 값이 1로 설정되면, PLS2 반복 모드는 활성화된다. 해당 필드의 값이 0으로 설정되면, PLS2 반복 모드는 비활성화된다.

[302] PLS2_NEXT_REP_SIZE_CELL: 해당 15비트 필드는 PLS2 반복이 사용되는 경우 다음 프레임 그룹의 매 프레임마다 전달되는 PLS2에 대한 전체 코딩 블록의 사이즈(QAM 셀의 수로 특정됨)인 $C_{total_full_block}$를 나타낸다. 다음 프레임 그룹에서 반복이 사용되지 않는 경우, 해당 필드의 값은 0과 동일하다. 해당 값은

현 프레임 그룹의 전체 듀레이션 동안 일정하다.

[303] PLS2_NEXT_REP_STAT_SIZE_BIT: 해당 14비트 필드는 다음 프레임 그룹에 대한 PLS2-STAT의 사이즈를 비트수로 나타낸다. 해당 값은 현 프레임 그룹에서 일정하다.

[304] PLS2_NEXT_REP_DYN_SIZE_BIT: 해당 14비트 필드는 다음 프레임 그룹에 대한 PLS2-DYN의 사이즈를 비트수로 나타낸다. 해당 값은 현 프레임 그룹에서 일정하다.

[305] PLS2_AP_MODE: 해당 2비트 필드는 현 프레임 그룹에서 PLS2에 대해 추가 패리티가 제공되는지 여부를 나타낸다. 해당 값은 현 프레임 그룹의 전체 듀레이션 동안 일정하다. 아래의 표 12는 해당 필드의 값을 제공한다. 해당 필드의 값이 00으로 설정되면, 현 프레임 그룹에서 추가 패리티가 PLS2에 대해 사용되지 않는다.

[306] 표 12

[Table 12]

값	PLS2-AP 모드
00	추가 패리티가 제공되지 않음
01	AP1 모드
10~11	리저브드(reserved)

[307] PLS2_AP_SIZE_CELL: 해당 15비트 필드는 PLS2의 추가 패리티 비트의 사이즈(QAM 셀의 수로 특정됨)를 나타낸다. 해당 값은 현 프레임 그룹의 전체 듀레이션 동안 일정하다.

[308] PLS2_NEXT_AP_MODE: 해당 2비트 필드는 다음 프레임 그룹의 매 프레임마다 PLS2 시그널링에 대해 추가 패리티가 제공되는지 여부를 나타낸다. 해당 값은 현 프레임 그룹의 전체 듀레이션 동안 일정하다. 표 12는 해당 필드의 값을 정의한다.`

[309] PLS2_NEXT_AP_SIZE_CELL: 해당 15비트 필드는 다음 프레임 그룹의 매 프레임마다 PLS2의 추가 패리티 비트의 사이즈(QAM 셀의 수로 특정됨)를 나타낸다. 해당 값은 현 프레임 그룹의 전체 듀레이션 동안 일정하다.

[310] RESERVED: 해당 32비트 필드는 추후 사용을 위해 리저브드(reserved)된다.

[311] CRC_32: 전체 PLS1 시그널링에 적용되는 32비트 에러 검출 코드

[312]

[313] 도 14는 본 발명의 일 실시예에 따른 PLS2 데이터를 나타낸다.

[314] 도 14는 PLS2 데이터의 PLS2-STAT 데이터를 나타낸다. PLS2-STAT 데이터는 프레임 그룹 내에서 동일한 반면, PLS2-DYN 데이터는 현 프레임에 대해 특정한 정보를 제공한다.

[315] PLS2-STAT 데이터의 필드에 대해 다음에 구체적으로 설명한다.

[316] FIC_FLAG: 해당 1비트 필드는 FIC가 현 프레임 그룹에서 사용되는지 여부를 나타낸다. 해당 필드의 값이 1로 설정되면, FIC는 현 프레임에서 제공된다. 해당 필드의 값이 0으로 설정되면, FIC는 현 프레임에서 전달되지 않는다. 해당 값은 현 프레임 그룹의 전체 듀레이션 동안 일정하다.

[317] AUX_FLAG: 해당 1비트 필드는 보조 스트림이 현 프레임 그룹에서 사용되는지 여부를 나타낸다. 해당 필드의 값이 1로 설정되면, 보조 스트림은 현 프레임에서 제공된다. 해당 필드의 값이 0으로 설정되면, 보조 프레임은 현 프레임에서 전달되지 않는다. 해당 값은 현 프레임 그룹의 전체 듀레이션 동안 일정하다.

[318]

[319] *NUM_DP: 해당 6비트 필드는 현 프레임 내에서 전달되는 데이터 파이프의 수를 나타낸다. 해당 필드의 값은 1에서 64 사이이고, 데이터 파이프의 수는 NUM_DP+1이다.

[320] DP_ID: 해당 6비트 필드는 피지컬 프로파일 내에서 유일하게 식별한다.

[321] DP_TYPE: 해당 3비트 필드는 데이터 파이프의 타입을 나타낸다. 이는 아래의 표 13에 따라 시그널링 된다.

[322] 표 13

[Table 13]

값	데이터 파이프 타입
000	타입 1 데이터 파이프
001	타입 2 데이터 파이프
010~111	리저브드(reserved)

[323] DP_GROUP_ID: 해당 8비트 필드는 현 데이터 파이프가 관련되어 있는 데이터 파이프 그룹을 식별한다. 이는 수신기가 동일한 DP_GROUP_ID를 갖게 되는 특정 서비스와 관련되어 있는 서비스 컴포넌트의 데이터 파이프에 접속하는 데 사용될 수 있다.

[324] BASE_DP_ID: 해당 6비트 필드는 관리 계층에서 사용되는 (PSI/SI와 같은) 서비스 시그널링 데이터를 전달하는 데이터 파이프를 나타낸다. BASE_DP_ID에 의해 나타내는 데이터 파이프는 서비스 데이터와 함께 서비스 시그널링 데이터를 전달하는 노멀 데이터 파이프이거나, 서비스 시그널링 데이터만을 전달하는 전용 데이터 파이프일 수 있다.

[325] DP_FEC_TYPE: 해당 2비트 필드는 관련된 데이터 파이프에 의해 사용되는 FEC 타입을 나타낸다. FEC 타입은 아래의 표 14에 따라 시그널링 된다.

[326] 표 14

[Table 14]

값	FEC_TYPE
00	16K LDPC
01	64K LDPC
10 ~ 11	리저브드(reserved)

[327] DP_COD: 해당 4비트 필드는 관련된 데이터 파이프에 의해 사용되는 코드 레이트(code rate)을 나타낸다. 코드 레이트(code rate)은 아래의 표 15에 따라 시그널링 된다.

[328] 표 15

[Table 15]

값	코드 레이트(code rate)
0000	5/15
0001	6/15
0010	7/15
0011	8/15
0100	9/15
0101	10/15
0110	11/15
0111	12/15
1000	13/15
1001 ~ 1111	리저브드(reserved)

[329] DP_MOD: 해당 4비트 필드는 관련된 데이터 파이프에 의해 사용되는 변조를 나타낸다. 변조는 아래의 표 16에 따라 시그널링 된다.

[330] 표 16

[Table 16]

값	변조
0000	QPSK
0001	QAM-16
0010	NUQ-64
0011	NUQ-256
0100	NUQ-1024
0101	NUC-16
0110	NUC-64
0111	NUC-256
1000	NUC-1024
1001~1111	리저브드(reserved)

[331] DP_SSD_FLAG: 해당 1비트 필드는 SSD 모드가 관련된 데이터 파이프에서 사용되는지 여부를 나타낸다. 해당 필드의 값이 1로 설정되면, SSD는 사용된다. 해당 필드의 값이 0으로 설정되면, SSD는 사용되지 않는다.

[332] 다음의 필드는 PHY_PROFILE가 어드벤스 프로파일을 나타내는 010과 동일할 때에만 나타난다.

[333] DP_MIMO: 해당 3비트 필드는 어떤 타입의 MIMO 인코딩 처리가 관련된 데이터 파이프에 적용되는지 나타낸다. MIMO 인코딩 처리의 타입은 아래의 표 17에 따라 시그널링 된다.

[334] 표 17

[Table 17]

값	MIMO 인코딩
000	FR-SM
001	FRFD-SM
010~111	리저브드(reserved)

[335] DP_TI_TYPE: 해당 1비트 필드는 타임 인터리빙의 타입을 나타낸다. 0의 값은 하나의 타임 인터리빙 그룹이 하나의 프레임에 해당하고 하나 이상의 타임 인터리빙 블록을 포함하는 것을 나타낸다. 1의 값은 하나의 타임 인터리빙 그룹이 하나보다 많은 프레임으로 전달되고 하나의 타임 인터리빙 블록만을 포함하는 것을 나타낸다.

[336] DP_TI_LENGTH: 해당 2비트 필드(허용된 값은 1, 2, 4, 8뿐이다)의 사용은 다음과 같은 DP_TI_TYPE 필드 내에서 설정되는 값에 의해 결정된다.

[337] DP_TI_TYPE의 값이 1로 설정되면, 해당 필드는 각각의 타임 인터리빙 그룹이 매핑되는 프레임의 수인 P_I를 나타내고, 타임 인터리빙 그룹당 하나의 타임 인터리빙 블록이 존재한다 (N_{TI}=1). 해당 2비트 필드로 허용되는 P_I의 값은 아래의 표 18에 정의된다.

[338] DP_TI_TYPE의 값이 0으로 설정되면, 해당 필드는 타임 인터리빙 그룹당 타임 인터리빙 블록의 수 N_{TI}를 나타내고, 프레임당 하나의 타임 인터리빙 그룹이 존재한다 (P_I=1). 해당 2비트 필드로 허용되는 P_I의 값은 아래의 표 18에 정의된다.

[339] 표 18

[Table 18]

2비트 필드	P_I	N_{TI}
00	1	1
01	2	2
10	4	3
11	8	4

[340] DP_FRAME_INTERVAL: 해당 2비트 필드는 관련된 데이터 파이프에 대한 프레임 그룹 내에서 프레임 간격(I_{JUMP})을 나타내고, 허용된 값은 1, 2, 4, 8 (해당하는 2비트 필드는 각각 00, 01, 10, 11)이다. 프레임 그룹의 모든 프레임에 나타나지 않는 데이터 파이프에 대해, 해당 필드의 값은 순차적인 프레임 사이의

간격과 동일하다. 예를 들면, 데이터 파이프가 1, 5, 9, 13 등의 프레임에 나타나면, 해당 필드의 값은 4로 설정된다. 모든 프레임에 나타나는 데이터 파이프에 대해, 해당 필드의 값은 1로 설정된다.

[341] DP_TI_BYPASS: 해당 1비트 필드는 타임 인터리버(5050)의 가용성을 결정한다. 데이터 파이프에 대해 타임 인터리빙이 사용되지 않으면, 해당 필드 값은 1로 설정된다. 반면, 타임 인터리빙이 사용되면, 해당 필드 값은 0으로 설정된다.

[342] DP_FIRST_FRAME_IDX: 해당 5비트 필드는 현 데이터 파이프가 발생하는 슈퍼 프레임의 첫 번째 프레임의 인덱스를 나타낸다. DP_FIRST_FRAME_IDX의 값은 0에서 31 사이다.

[343] DP_NUM_BLOCK_MAX: 해당 10비트 필드는 해당 데이터 파이프에 대한 DP_NUM_BLOCKS의 최대값을 나타낸다. 해당 필드의 값은 DP_NUM_BLOCKS와 동일한 범위를 갖는다.

[344] DP_PAYLOAD_TYPE: 해당 2비트 필드는 주어진 데이터 파이프에 의해 전달되는 페이로드 데이터의 타입을 나타낸다. DP_PAYLOAD_TYPE은 아래의 표 19에 따라 시그널링 된다.

[345] 표 19

[Table 19]

값	페이로드 타입
00	TS.
01	IP
10	GS
11	리저브드(reserved)

[346] DP_INBAND_MODE: 해당 2비트 필드는 현 데이터 파이프가 인 밴드(In-band) 시그널링 정보를 전달하는지 여부를 나타낸다. 인 밴드(In-band) 시그널링 타입은 아래의 표 20에 따라 시그널링 된다.

[347] 표 20

[Table 20]

값	인 밴드 모드(In-band mode)
00	인 밴드(In-band) 시그널링이 전달되지 않음
01	INBAND-PLS만 전달됨
10	INBAND-ISSY만 전달됨
11	INBAND-PLS 및 INBAND-ISSY가 전달됨

[348] DP_PROTOCOL_TYPE: 해당 2비트 필드는 주어진 데이터 파이프에 의해

전달되는 페이로드의 프로토콜 타입을 나타낸다. 페이로드의 프로토콜 타입은 입력 페이로드 타입이 선택되면 아래의 표 21에 따라 시그널링 된다.

[349] 표 21

[Table 21]

값	DP_PAYLOAD_TYPE 이 TS인 경우	DP_PAYLOAD_TYPE 이 IP인 경우	DP_PAYLOAD_TYPE 이 GS인 경우
00	MPEG2-TS	IPv4	(Note)
01	리저브드(reserved)	IPv6	리저브드(reserved)
10	리저브드(reserved)	리저브드(reserved)	리저브드(reserved)
11	리저브드(reserved)	리저브드(reserved)	리저브드(reserved)

[350] DP_CRC_MODE: 해당 2비트 필드는 CRC 인코딩이 인풋 포맷 블록에서 사용되는지 여부를 나타낸다. CRC 모드는 아래의 표 22에 따라 시그널링 된다.

[351] 표 22

[Table 22]

값	CRC 모드
00	사용되지 않음
01	CRC-8
10	CRC-16
11	CRC-32

[352] DNP_MODE: 해당 2비트 필드는 DP_PAYLOAD_TYPE이 TS ('00')로 설정되는 경우에 관련된 데이터 파이프에 의해 사용되는 널 패킷 삭제 모드를 나타낸다. DNP_MODE는 아래의 표 23에 따라 시그널링 된다. DP_PAYLOAD_TYPE이 TS ('00')가 아니면, DNP_MODE는 00의 값으로 설정된다.

[353] 표 23

[Table 23]

값	널 패킷 삭제 모드
00	사용되지 않음
01	DNP-NORMAL
10	DNP-OFFSET
11	리저브드(reserved)

[354] ISSY_MODE: 해당 2비트 필드는 DP_PAYLOAD_TYPE이 TS ('00')로 설정되는 경우에 관련된 데이터 파이프에 의해 사용되는 ISSY 모드를 나타낸다. ISSY_MODE는 아래의 표 24에 따라 시그널링 된다. DP_PAYLOAD_TYPE이 TS ('00')가 아니면, ISSY_MODE는 00의 값으로 설정된다.

[355] 표 24

[Table 24]

값	ISSY 모드
00	사용되지 않음
01	ISSY-UP
10	ISSY-BBF
11	리저브드(reserved)

[356] HC_MODE_TS: 해당 2비트 필드는 DP_PAYLOAD_TYPE이 TS ('00')로 설정되는 경우에 관련된 데이터 파이프에 의해 사용되는 TS 헤더 압축 모드를 나타낸다. HC_MODE_TS는 아래의 표 25에 따라 시그널링 된다.

[357] 표 25

[Table 25]

값	헤더 압축 모드
00	HC_MODE_TS 1
01	HC_MODE_TS 2
10	HC_MODE_TS 3
11	HC_MODE_TS 4

[358] HC_MODE_IP: 해당 2비트 필드는 DP_PAYLOAD_TYPE이 IP ('01')로 설정되는 경우에 IP 헤더 압축 모드를 나타낸다. HC_MODE_IP는 아래의 표 26에 따라 시그널링 된다.

[359] 표 26

[Table 26]

값	헤더 압축 모드
00	압축 없음
01	HC_MODE_IP 1
10~11	리저브드(reserved)

[360] PID: 해당 13비트 필드는 DP_PAYLOAD_TYPE이 TS ('00')로 설정되고 HC_MODE_TS가 01 또는 10으로 설정되는 경우에 TS 헤더 압축을 위한 PID 수를 나타낸다.

[361] RESERVED: 해당 8비트 필드는 추후 사용을 위해 리저브드(reserved)된다.

[362] 다음 필드는 FIC_FLAG가 1과 동일할 때만 나타난다.

[363] FIC_VERSION: 해당 8비트 필드는 FIC의 버전 넘버를 나타낸다.

[364] FIC_LENGTH_BYTE: 해당 13비트 필드는 FIC의 길이를 바이트 단위로 나타낸다.

[365] RESERVED: 해당 8비트 필드는 추후 사용을 위해 리저브드(reserved)된다.

[366] 다음 필드는 AUX_FLAG가 1과 동일할 때만 나타난다.

[367] NUM_AUX: 해당 4비트 필드는 보조 스트림의 수를 나타낸다. 제로는 보조 스트림이 사용되지 않는 것을 나타낸다.

[368] AUX_CONFIG_RFU: 해당 8비트 필드는 추후 사용을 위해 리저브드(reserved)된다.

[369] AUX_STREAM_TYPE: 해당 4비트는 현 보조 스트림의 타입을 나타내기 위한 추후 사용을 위해 리저브드(reserved)된다.

[370] AUX_PRIVATE_CONFIG: 해당 28비트 필드는 보조 스트림을 시그널링 하기 위한 추후 사용을 위해 리저브드(reserved)된다.

[371]

[372] 도 15는 본 발명의 다른 일 실시예에 따른 PLS2 데이터를 나타낸다.

[373] 도 15는 PLS2 데이터의 PLS2-DYN을 나타낸다. PLS2-DYN 데이터의 값은 하나의 프레임 그룹의 듀레이션 동안 변화할 수 있는 반면, 필드의 사이즈는 일정하다.

[374] PLS2-DYN 데이터의 필드의 구체적인 내용은 다음과 같다.

[375] FRAME_INDEX: 해당 5비트 필드는 슈퍼 프레임 내에서 현 프레임의 프레임 인덱스를 나타낸다. 슈퍼 프레임의 첫 번째 프레임의 인덱스는 0으로 설정된다.

[376] PLS_CHANGE_COUNTER: 해당 4비트 필드는 구성이 변화하기 전의 슈퍼 프레임의 수를 나타낸다. 구성이 변화하는 다음 슈퍼 프레임은 해당 필드 내에서 시그널링 되는 값에 의해 나타낸다. 해당 필드의 값이 0000으로 설정되면, 이는 어떠한 예정된 변화도 예측되지 않는 것을 의미한다. 예를 들면, 1의 값은 다음 슈퍼 프레임에 변화가 있다는 것을 나타낸다.

[377] FIC_CHANGE_COUNTER: 해당 4비트 필드는 구성(즉, FIC의 콘텐츠)이 변화하기 전의 슈퍼 프레임의 수를 나타낸다. 구성이 변화하는 다음 슈퍼 프레임은 해당 필드 내에서 시그널링 되는 값에 의해 나타낸다. 해당 필드의 값이 0000으로 설정되면, 이는 어떠한 예정된 변화도 예측되지 않는 것을 의미한다. 예를 들면, 0001의 값은 다음 슈퍼 프레임에 변화가 있다는 것을 나타낸다.

[378] RESERVED: 해당 16비트 필드는 추후 사용을 위해 리저브드(reserved)된다.

[379] 다음 필드는 현 프레임에서 전달되는 데이터 파이프와 관련된 파라미터를 설명하는 NUM_DP에서의 루프(loop)에 나타난다.

[380] DP_ID: 해당 6비트 필드는 피지컬 프로파일 내에서 데이터 파이프를 유일하게 나타낸다.

[381] DP_START: 해당 15비트 (또는 13비트) 필드는 DPU 어드레싱(addressing) 기법을 사용하여 데이터 파이프의 첫 번째의 시작 위치를 나타낸다. DP_START 필드는 아래의 표 27에 나타낸 바와 같이 피지컬 프로파일 및 FFT 사이즈에 따라 다른 길이를 갖는다.

[382] 표 27

[Table 27]

피지컬 프로파일	DP_START 필드 사이즈	
	64K	16K
베이스	13 비트	15 비트
핸드헬드	-	13 비트
어드벤스	13 비트	15 비트

[383] DP_NUM_BLOCK: 해당 10비트 필드는 현 데이터 파이프에 대한 현 타임 인터리빙 그룹에서 FEC 블록의 수를 나타낸다. DP_NUM_BLOCK의 값은 0에서 1023 사이에 있다.

[384] RESERVED: 해당 8비트 필드는 추후 사용을 위해 리저브드(reserved)된다.

[385] 다음의 필드는 EAC와 관련된 FIC 파라미터를 나타낸다.

[386] EAC_FLAG: 해당 1비트 필드는 현 프레임에서 EAC의 존재를 나타낸다. 해당 비트는 프리앰블에서 EAC_FLAG와 같은 값이다.

[387] EAS_WAKE_UP_VERSION_NUM: 해당 8비트 필드는 자동 활성화 지시의 버전 넘버를 나타낸다.

[388] EAC_FLAG 필드가 1과 동일하면, 다음의 12비트가 EAC_LENGTH_BYTE 필드에 할당된다. EAC_FLAG 필드가 0과 동일하면, 다음의 12비트가 EAC_COUNTER에 할당된다.

[389] EAC_LENGTH_BYTE: 해당 12비트 필드는 EAC의 길이를 바이트로 나타낸다.

[390] EAC_COUNTER: 해당 12비트 필드는 EAC가 도달하는 프레임 전의 프레임의 수를 나타낸다.

[391] 다음 필드는 AUX_FLAG 필드가 1과 동일한 경우에만 나타난다.

[392] AUX_PRIVATE_DYN: 해당 48비트 필드는 보조 스트림을 시그널링 하기 위한 추후 사용을 위해 리저브드(reserved)된다. 해당 필드의 의미는 설정 가능한 PLS2-STAT에서 AUX_STREAM_TYPE의 값에 의존한다.

[393] CRC_32: 전체 PLS2에 적용되는 32비트 에러 검출 코드.

[394] 도 16은 본 발명의 일 실시예에 따른 프레임의 로지컬(logical) 구조를 나타낸다.

[395] 전술한 바와 같이, PLS, EAC, FIC, 데이터 파이프, 보조 스트림, 더미 셀은 프레임에서 OFDM 심볼의 액티브(active) 캐리어에 매핑된다. PLS1 및 PLS2는 처음에 하나 이상의 FSS에 매핑된다. 그 후, EAC가 존재한다면 EAC 셀은 바로 뒤따르는 PLS 필드에 매핑된다. 다음에 FIC가 존재한다면 FIC 셀이 매핑된다. 데이터 파이프는 PLS 다음에 매핑되거나, EAC 또는 FIC가 존재하는 경우, EAC 또는 FIC 이후에 매핑된다. 타입 1 데이터 파이프가 처음에 매핑되고, 타입 2 데이터 파이프가 다음에 매핑된다. 데이터 파이프의 타입의 구체적인 내용은 후술한다. 일부 경우, 데이터 파이프는 EAS에 대한 일부 특수 데이터 또는 서비스 시그널링 데이터를 전달할 수 있다. 보조 스트림 또는 스트림은 존재한다면 데이터 파이프를 다음에 매핑되고 여기에는 차례로 더미 셀이

뒤따른다. 전술한 순서, 즉, PLS, EAC, FIC, 데이터 파이프, 보조 스트림, 및 더미 셀의 순서로 모두 함께 매핑하면 프레임에서 셀 용량을 정확히 채운다.

[396] 도 17은 본 발명의 일 실시예에 따른 PLS 매핑을 나타낸다.

[397] PLS 셀은 FSS의 액티브(active) 캐리어에 매핑된다. PLS가 차지하는 셀의 수에 따라, 하나 이상의 심볼이 FSS로 지정되고, FSS의 수 NFSS는 PLS1에서의 NUM_FSS에 의해 시그널링된다. FSS는 PLS 셀을 전달하는 특수한 심볼이다. 경고성 및 지연 시간(latency)은 PLS에서 중대한 사안이므로, FSS는 높은 파일럿 밀도를 가지고 있어 고속 동기화 및 FSS 내에서의 주파수만의 인터폴레이션(interpoloation, 보간)을 가능하게 한다.

[398] PLS 셀은 도 17의 예에 나타낸 바와 같이 하향식으로 FSS의 액티브(active) 캐리어에 매핑된다. PLS1 셀은 처음에 첫 FSS의 첫 셀부터 셀 인덱스의 오름차순으로 매핑된다. PLS2 셀은 PLS1의 마지막 셀 직후에 뒤따르고, 매핑은 첫 FSS의 마지막 셀 인덱스까지 아래방향으로 계속된다. 필요한 PLS 셀의 총 수가 하나의 FSS의 액티브(active) 캐리어의 수를 초과하면, 매핑은 다음 FSS로 진행되고 첫 FSS와 완전히 동일한 방식으로 계속된다.

[399] PLS 매핑이 완료된 후, 데이터 파이프가 다음에 전달된다. EAC, FIC 또는 둘 다 현 프레임에 존재하면, EAC 및 FIC는PLS와 노멀 데이터 파이프 사이에 배치된다.

[400] 도 18은 본 발명의 일 실시예에 따른 EAC 매핑을 나타낸다.

[401] EAC는 EAS 메시지를 전달하는 전용 채널이고 EAS에 대한 데이터 파이프에 연결된다. EAS 지원은 제공되지만, EAC 자체는 모든 프레임에 존재할 수도 있고 존재하지 않을 수도 있다. EAC가 존재하는 경우, EAC는 PLS2 셀의 직후에 매핑된다. PLS 셀을 제외하고 FIC, 데이터 파이프, 보조 스트림 또는 더미 셀 중 어느 것도 EAC 앞에 위치하지 않는다. EAC 셀의 매핑 절차는 PLS와 완전히 동일하다.

[402] EAC 셀은 도 18의 예에 나타낸 바와 같이 PLS2의 다음 셀부터 셀 인덱스의 오름차순으로 매핑된다. EAS 메시지 크기에 따라, 도 18에 나타낸 바와 같이 EAC 셀은 적은 심볼을 차지할 수 있다.

[403] EAC 셀은 PLS2의 마지막 셀 직후에 뒤따르고, 매핑은 마지막 FSS의 마지막 셀 인덱스까지 아래방향으로 계속된다. 필요한 EAC 셀의 총 수가 마지막 FSS의 남아 있는 액티브(active) 캐리어의 수를 초과하면, EAC 매핑은 다음 심볼로 진행되며, FSS와 완전히 동일한 방식으로 계속된다. 이 경우 EAC의 매핑이 이루어지는 다음 심볼은 노멀 데이터 심볼이고, 이는 FSS보다 더 많은 액티브(active) 캐리어를 갖는다.

[404] EAC 매핑이 완료된 후, 존재한다면 FIC가 다음에 전달된다. FIC가 전송되지 않으면(PLS2 필드에서 시그널링으로), 데이터 파이프가 EAC의 마지막 셀 직후에 뒤따른다.

[405] 도 19는 본 발명의 일 실시예에 따른 FIC 매핑을 나타낸다.

[406] (a)는 EAC 없이 FIC 셀의 매핑의 예를 나타내고, (b)는 EAC와 함께 FIC 셀의 매핑의 예를 나타낸다.

[407] FIC는 고속 서비스 획득 및 채널 스캔을 가능하게 하기 위해 계층간 정보(cross-layer information)를 전달하는 전용 채널이다. 해당 정보는 주로 데이터 파이프 사이의 채널 바인딩 (channel binding) 정보 및 각 방송사의 서비스를 포함한다. 고속 스캔을 위해, 수신기는 FIC를 디코딩하고 방송사 ID, 서비스 수, BASE_DP_ID와 같은 정보를 획득할 수 있다. 고속 서비스 획득을 위해, FIC뿐만 아니라 베이스 데이터 파이프도 BASE_DP_ID를 이용해서 디코딩 될 수 있다. 베이스 데이터 파이프가 전송하는 콘텐트를 제외하고, 베이스 데이터 파이프는 노멀 데이터 파이프와 정확히 동일한 방식으로 인코딩되어 프레임에 매핑된다. 따라서, 베이스 데이터 파이프에 대한 추가 설명이 필요하지 않다. FIC 데이터가 생성되어 관리 계층에서 소비된다. FIC 데이터의 콘텐트는 관리 계층 사양에 설명된 바와 같다.

[408] FIC 데이터는 선택적이고, FIC의 사용은 PLS2의 스태틱(static, 정적)인 부분에서 FIC_FLAG 파라미터에 의해 시그널링 된다. FIC가 사용되면, FIC_FLAG는 1로 설정되고, FIC에 대한 시그널링 필드는 PLS2의 스태틱(static, 정적)인 부분에서 정의된다. 해당 필드에서 시그널링되는 것은 FIC_VERSION이고, FIC_LENGTH_BYTE. FIC는 PLS2와 동일한 변조, 코딩, 타임 인터리빙 파라미터를 사용한다. FIC는 PLS2_MOD 및 PLS2_FEC와 같은 동일한 시그널링 파라미터를 공유한다. FIC 데이터는 존재한다면 PLS2 후에 매핑되거나, EAC가 존재하는 경우 EAC 직후에 매핑된다. 노멀 데이터 파이프, 보조 스트림, 또는 더미 셀 중 어느 것도 FIC 앞에 위치하지 않는다. FIC 셀을 매핑하는 방법은 EAC와 완전히 동일하고, 이는 다시 PLS와 동일하다.

[409] PLS 후의 EAC가 존재하지 않는 경우, FIC 셀은 (a)의 예에 나타낸 바와 같이 PLS2의 다음 셀부터 셀 인덱스의 오름차순으로 매핑된다. FIC 데이터 사이즈에 따라, (b)에 나타낸 바와 같이, FIC 셀은 수 개의 심볼에 대해서 매핑된다.

[410] FIC 셀은 PLS2의 마지막 셀 직후에 뒤따르고, 매핑은 마지막 FSS의 마지막 셀 인덱스까지 아래방향으로 계속된다. 필요한 FIC 셀의 총 수가 마지막 FSS의 남아 있는 액티브(active) 캐리어의 수를 초과하면, 나머지 FIC 셀의 매핑은 다음 심볼로 진행되며 이는 FSS와 완전히 동일한 방식으로 계속된다. 이 경우, FIC가 매핑되는 다음 심볼은 노멀 데이터 심볼이며, 이는 FSS보다 더 많은 액티브(active) 캐리어를 갖는다.

[411] EAS 메시지가 현 프레임에서 전송되면, EAC는 FIC 보다 먼저 매핑되고 (b)에 나타낸 바와 같이 EAC의 다음 셀부터 FIC 셀은 셀 인덱스의 오름차순으로 매핑된다.

[412] FIC 매핑이 완료된 후, 하나 이상의 데이터 파이프가 매핑되고, 이후 존재한다면 보조 스트림, 더미 셀이 뒤따른다.

[413] 도 20은 본 발명의 일 실시예에 따른 데이터 파이프의 타입을 나타낸다.

[414] (a)는 타입 1 데이터 파이프를 나타내고, (b)는 타입 2 데이터 파이프를 나타낸다.

[415] 선행하는 채널, 즉 PLS, EAC, FIC가 매핑된 후, 데이터 파이프의 셀이 매핑된다. 데이터 파이프는 매핑 방법에 따라 두 타입 중 하나로 분류된다.

[416] 타입 1 데이터 파이프: 데이터 파이프가 TDM에 의해 매핑된다.

[417] 타입 2 데이터 파이프: 데이터 파이프가 FDM에 의해 매핑된다.

[418] 데이터 파이프의 타입은 PLS2의 스태틱(static, 정적)인 부분에서 DP_TYPE 필드에 의해 나타낸다. 도 20은 타입 1 데이터 파이프 및 타입 2 데이터 파이프의 매핑 순서를 나타낸다. 타입 1 데이터 파이프는 우선 셀 인덱스의 오름차순으로 매핑된 후, 마지막 셀 인덱스에 도달한 후, 심볼 인덱스가 1씩 증가된다. 다음 심볼 내에서, 데이터 파이프는 p = 0을 시작으로 셀 인덱스의 오름차순으로 계속 매핑된다. 하나의 프레임에서 함께 매핑되는 다수의 데이터 파이프와 함께, 각각의 타입 1 데이터 파이프는 데이터 파이프의 TDM과 유사하게 시간으로 그루핑된다.

[419] 타입 2 데이터 파이프는 우선 심볼 인덱스의 오름차순으로 매핑되고, 프레임의 마지막 OFDM 심볼에 도달한 후, 셀 인덱스는 1씩 증가하고, 심볼 인덱스는 첫 번째 가용 심볼로 되돌아 간 후, 그 심볼 인덱스부터 증가한다. 하나의 프레임에서 다수의 데이터 파이프를 매핑한 후, 각각의 타입 2 데이터 파이프는 데이터 파이프의 FDM과 유사하게 주파수로 그루핑된다.

[420] 타입 1 데이터 파이프 및 타입 2 데이터 파이프는 필요시 프레임에서 공존할 수 있는데, 타입 1 데이터 파이프가 항상 타입 2 데이터 파이프에 선행한다는 제한이 있다. 타입 1 및 타입 2 데이터 파이프를 전달하는 OFDM 셀의 총 수는 데이터 파이프의 전송에 사용할 수 있는 OFDM 셀의 총 수를 초과할 수 없다.

[421] 수학식 2

$$D_{DP1} + D_{DP2} \leq D_{DP}$$

[422] 이때, D_{DP1}는 타입 1 데이터 파이프가 차지하는 OFDM 셀의 수에 해당하고, D_{DP2}는 타입 2 데이터 파이프가 차지하는 셀의 수에 해당한다. PLS, EAC, FIC가 모두 타입 1 데이터 파이프와 마찬가지 방식으로 매핑되므로, PLS, EAC, FIC는 모두 "타입 1 매핑 규칙"에 따른다. 따라서, 대체로 타입 1 매핑이 항상 타입 2 매핑에 선행한다.

[423] 도 21은 본 발명의 일 실시예에 따른 데이터 파이프 매핑을 나타낸다.

[424] (a)는 타입 1 데이터 파이프를 매핑하기 위한 OFDM 셀의 어드레싱을 나타내고, (b)는 타입 2 데이터 파이프를 매핑하기 위한 OFDM 셀의 어드레싱을 나타낸다.

[425] 타입 1 데이터 파이프(0, ..., DDP1-1)를 매핑하기 위한 OFDM 셀의 어드레싱은 타입 1 데이터 파이프의 액티브(active) 데이터 셀에 대해 정의된다. 어드레싱 방식은 각각의 타입 1 데이터 파이프에 대한 타임 인터리빙으로부터의 셀이 액티브(active) 데이터 셀에 할당되는 순서를 정의한다. 어드레싱 방식은 또한

PLS2의 다이나믹(dynamic, 동적) 부분에서 데이터 파이프의 위치를 시그널링 하는 데 사용된다.

[426] EAC 및 FIC 없이, 어드레스 0은 마지막 FSS에서 PLS를 전달하는 마지막 셀에 바로 뒤따르는 셀을 말한다. EAC가 전송되고, FIC가 해당하는 프레임에 없으면, 어드레스 0은 EAC를 전달하는 마지막 셀에 바로 뒤따르는 셀을 말한다. FIC가 해당하는 프레임에서 전송되면, 어드레스 0은 FIC를 전달하는 마지막 셀에 바로 뒤따르는 셀을 말한다. 타입 1 데이터 파이프에 대한 어드레스 0은 (a)에 나타낸 바와 같은 두 가지 서로 다른 경우를 고려해서 산출될 수 있다. (a)의 예에서, PLS, EAC, FIC는 모두 전송된다고 가정한다. EAC와 FIC 중 하나 또는 모두가 생략되는 경우로의 확장은 자명하다. (a)의 좌측에 나타낸 바와 같이 FIC까지 모든 셀을 매핑한 후에 FSS에 남아 있는 셀이 있으면.

[427] 타입 2 데이터 파이프(0, …, DDP2-1)를 매핑하기 위한 OFDM 셀의 어드레싱은 타입 2 데이터 파이프의 액티브(active) 데이터 셀에 대해 정의된다. 어드레싱 방식은 각각의 타입 2 데이터 파이프에 대한 타임 인터리빙으로부터의 셀이 액티브(active) 데이터 셀에 할당되는 순서를 정의한다. 어드레싱 방식은 또한 PLS2의 다이나믹(dynamic, 동적) 부분에서 데이터 파이프의 위치를 시그널링 하는 데 사용된다.

[428] (b)에 나타낸 바와 같이, 세 가지 약간 다른 경우가 가능하다. (b)의 좌측에 나타낸 첫 번째 경우에, 마지막 FSS에 있는 셀은 타입 2 데이터 파이프 매핑에 사용될 수 있다. 중앙에 나타낸 두 번째 경우에, FIC는 노멀 심볼의 셀을 차지하지만, 해당 심볼에서의 FIC 셀의 수는 C_{FSS}보다 크지 않다. (b)의 우측에 나타낸 세 번째 경우는 해당 심볼에 매핑된 FIC 셀의 수가 C_{FSS}를 초과한다는 점을 제외하고 두 번째 경우와 동일하다.

[429] PLS, EAC, FIC가 타입 1 데이터 파이프와 동일한 "타입 1 매핑 규칙"에 따르므로, 타입 1 데이터 파이프가 타입 2 데이터 파이프에 선행하는 경우로의 확장은 자명하다.

[430] 데이터 파이프 유닛(DPU)은 프레임에서 데이터 셀을 데이터 파이프에 할당하는 기본 단위이다.

[431] DPU는 프레임에서 데이터 파이프의 위치를 찾아내기 위한 시그널링 단위로 정의된다. 셀 매퍼(7010)는 각각의 데이터 파이프에 대해 타임 인터리빙에 의해 생성된 셀을 매핑할 수 있다. 타임 인터리버(5050)는 일련의 타임 인터리빙 블록을 출력하고, 각각의 타임 인터리빙 블록은 XFECBLOCK의 가변 수를 포함하고, 이는 결국 셀의 집합으로 구성된다. XFECBLOCK에서의 셀의 수 N_{cells}는 FECBLOCK 사이즈, N_{ldpc}, 컨스텔레이션 심볼당 전송되는 비트 수에 의존한다. DPU는 주어진 피지컬 프로파일에서 지원되는 XFECBLOCK에서의 셀의 수 N_{cells}의 모든 가능한 값의 최대 공약수로 정의된다. 셀에서의 DPU의 길이는 L_{DPU}로 정의된다. 각각의 피지컬 프로파일은 FECBLOCK 사이즈의 서로 다른 조합 및 컨스텔레이션 심볼당 다른 비트 수를 지원하므로, L_{DPU}는 피지컬 프로파일을

기초로 정의된다.

[432] 도 22는 본 발명의 일 실시예에 따른 FEC 구조를 나타낸다.

[433] 도 22는 비트 인터리빙 전의 본 발명의 일 실시예에 따른 FEC 구조를 나타낸다. 전술한 바와 같이, 데이터 FEC 인코더는 외부 코딩(BCH) 및 내부 코딩(LDPC)을 이용하여 FECBLOCK 절차를 생성하기 위해 입력 BBF에 FEC 인코딩을 실행할 수 있다. 도시된 FEC 구조는 FECBLOCK에 해당한다. 또한, FECBLOCK 및 FEC 구조는 LDPC 코드워드의 길이에 해당하는 동일한 값을 갖는다.

[434] 도 22에 도시된 바와 같이, BCH 인코딩이 각각의 BBF(K_{bch} 비트)에 적용된 후, LDPC 인코딩이 BCH - 인코딩된 BBF(K_{ldpc} 비트 = N_{bch} 비트)에 적용된다.

[435] N_{ldpc}의 값은 64800 비트 (롱 FECBLOCK) 또는 16200 비트 (쇼트 FECBLOCK)이다.

[436] 아래의 표 28 및 표 29는 롱 FECBLOCK 및 쇼트 FECBLOCK 각각에 대한 FEC 인코딩 파라미터를 나타낸다.

[437] 표 28

[Table 28]

LDPC 비율	N_{ldpc}	K_{ldpc}	K_{bch}	BCH 에러 정정 능력	N_{bch}-K_{bch}
5/15	64800	21600	21408	12	192
6/15		25920	25728		
7/15		30240	30048		
8/15		34560	34368		
9/15		38880	38688		
10/15		43200	43008		
11/15		47520	47328		
12/15		51840	51648		
13/15		56160	55968		

[438] 표 29

[Table 29]

LDPC 비율	N_{ldpc}	K_{ldpc}	K_{bch}	BCH 에러 정정 능력	N_{bch}-K_{bch}
5/15	16200	5400	5232	12	168
6/15		6480	6312		
7/15		7560	7392		
8/15		8640	8472		
9/15		9720	9552		
10/15		10800	10632		
11/15		11880	11712		
12/15		12960	12792		
13/15		14040	13872		

[439] BCH 인코딩 및 LDPC 인코딩의 구체적인 동작은 다음과 같다.

[440] 12-에러 정정 BCH 코드가 BBF의 외부 인코딩에 사용된다. 쇼트 FECBLOCK 및 롱 FECBLOCK에 대한 BBF 생성 다항식은 모든 다항식을 곱함으로써 얻어진다.

[441] LDPC 코드는 외부 BCH 인코딩의 출력을 인코딩하는 데 사용된다. 완성된 B_{ldpc} (FECBLOCK)를 생성하기 위해, P_{ldpc} (패리티 비트)가 각각의 I_{ldpc} (BCH - 인코딩된 BBF)로부터 조직적으로 인코딩되고, I_{ldpc}에 첨부된다. 완성된 B_{ldpc} (FECBLOCK)는 다음의 수학식으로 표현된다.

[442] 수학식 3

$$B_{ldpc}=[\mathbf{I}_{ldpc}\ \mathbf{P}_{ldpc}]=[i_0,i_1,\ldots,i_{K_{ldpc}-1},\ p_0,p_1,\ldots,p_{N_{ldpc}-K_{ldpc}-1}]$$

[443] 롱 FECBLOCK 및 쇼트 FECBLOCK에 대한 파라미터는 위의 표 28 및 29에 각각 주어진다.

[444] 롱 FECBLOCK에 대해 N_{ldpc} - K_{ldpc} 패리티 비트를 계산하는 구체적인 절차는 다음과 같다.

[445] 1) 패리티 비트 초기화

[446] 수학식 4

$$p_0=p_1=p_2=\ldots=p_{N_{ldpc}-K_{ldpc}-1}=0$$

[447] 2) 패리티 체크 매트릭스의 어드레스의 첫 번째 행에서 특정된 패리티 비트 어드레스에서 첫 번째 정보 비트 i_0 누산(accumulate). 패리티 체크 매트릭스의 어드레스의 상세한 내용은 후술한다. 예를 들면, 비율 13/15에 대해,

[448] 수학식 5

$$p_{983}=p_{983}\oplus i_0 \qquad p_{2815}=p_{2815}\oplus i_0$$

$$p_{4837}=p_{4837}\oplus i_0 \qquad p_{4989}=p_{4989}\oplus i_0$$

$$p_{6138}=p_{6138}\oplus i_0 \qquad p_{6458}=p_{6458}\oplus i_0$$

$$p_{6921}=p_{6921}\oplus i_0 \qquad p_{6974}=p_{6974}\oplus i_0$$

$$p_{7572}=p_{7572}\oplus i_0 \qquad p_{8260}=p_{8260}\oplus i_0$$

$$p_{8496}=p_{8496}\oplus i_0$$

[449] 3) 다음 359개의 정보 비트 i_s, s=1, 2, …, 359에 대해, 다음의 수학식을 이용하여 패리티 비트 어드레스에서 i_s 누산(accumulate).

[450] 수학식 6

$$\{x+(s\ \bmod 360)\times Q_{ldpc}\}\bmod(N_{ldpc}-K_{ldpc})$$

[451] 여기서, x는 첫 번째 비트 i_0에 해당하는 패리티 비트 누산기의 어드레스를

나타내고, Q_{ldpc}는 패리티 체크 매트릭스의 어드레서에서 특정된 코드 레이트(code rate) 의존 상수이다. 상기 예인, 비율 13/15에 대한, 따라서 정보 비트 i_1에 대한 $Q_{ldpc} = 24$에 계속해서, 다음 동작이 실행된다.

[452] 수학식 7

$$p_{1007} = p_{1007} \oplus i_1 \qquad p_{2839} = p_{2839} \oplus i_1$$

$$p_{4861} = p_{4861} \oplus i_1 \qquad p_{5013} = p_{5013} \oplus i_1$$

$$p_{6162} = p_{6162} \oplus i_1 \qquad p_{6482} = p_{6482} \oplus i_1$$

$$p_{6945} = p_{6945} \oplus i_1 \qquad p_{6998} = p_{6998} \oplus i_1$$

$$p_{7596} = p_{7596} \oplus i_1 \qquad p_{8284} = p_{8284} \oplus i_1$$

$$p_{8520} = p_{8520} \oplus i_1$$

[453] 4) 361번째 정보 비트 i_{360}에 대해, 패리티 비트 누산기의 어드레스는 패리티 체크 매트릭스의 어드레스의 두 번째 행에 주어진다. 마찬가지 방식으로, 다음 359개의 정보 비트 i_s, s= 361, 362, …, 719에 대한 패리티 비트 누산기의 어드레스는 수학식 6을 이용하여 얻어진다. 여기서, x는 정보 비트 i_{360}에 해당하는 패리티 비트 누산기의 어드레스, 즉 패리티 체크 매트릭스의 두 번째 행의 엔트리를 나타낸다.

[454] 5) 마찬가지 방식으로, 360개의 새로운 정보 비트의 모든 그룹에 대해, 패리티 체크 매트릭스의 어드레스로부터의 새로운 행은 패리티 비트 누산기의 어드레스를 구하는 데 사용된다.

[455] 모든 정보 비트가 이용된 후, 최종 패리티 비트가 다음과 같이 얻어진다.

[456] 6) i=1로 시작해서 다음 동작을 순차적으로 실행

[457] 수학식 8

$$p_i = p_i \oplus p_{i-1}, \quad i = 1,2,\ldots, N_{ldpc} - K_{ldpc} - 1$$

[458] 여기서 p_i, i=0,1,...N_{ldpc} - K_{ldpc} - 1의 최종 콘텐트는 패리티 비트 p_i와 동일하다.

[459] 표 30

[Table 30]

코드 레이트(code rate)	Q_{ldpc}
5/15	120
6/15	108
7/15	96
8/15	84
9/15	72
10/15	60
11/15	48
12/15	36
13/15	24

[460] 표 30을 표 31로 대체하고, 롱 FECBLOCK에 대한 패리티 체크 매트릭스의 어드레스를 쇼트 FECBLOCK에 대한 패리티 체크 매트릭스의 어드레스로 대체하는 것을 제외하고, 쇼트 FECBLOCK에 대한 해당 LDPC 인코딩 절차는 롱 FECBLOCK에 대한 t LDPC 인코딩 절차에 따른다.

[461] 표 31

[Table 31]

코드 레이트(code rate)	Q_{ldpc}
5/15	30
6/15	27
7/15	24
8/15	21
9/15	18
10/15	15
11/15	12
12/15	9
13/15	6

[462] 도 23은 본 발명의 일 실시예에 따른 비트 인터리빙을 나타낸다.

[463] LDPC 인코더의 출력은 비트 인터리빙되는데, 이는 QCB (quasi-cyclic block) 인터리빙 및 내부 그룹 인터리빙이 뒤따르는 패리티 인터리빙으로 구성된다.

[464] (a)는 QCB 인터리빙을 나타내고, (b)는 내부 그룹 인터리빙을 나타낸다.

[465] FECBLOCK은 패리티 인터리빙될 수 있다. 패리티 인터리빙의 출력에서, LDPC 코드워드는 롱 FECBLOCK에서 180개의 인접하는 QCB으로 구성되고, 쇼트 FECBLOCK에서 45개의 인접하는 QCB으로 구성된다. 롱 또는 쇼트 FECBLOCK에서의 각각의 QCB는 360비트로 구성된다. 패리티 인터리빙된 LDPC 코드워드는 QCB 인터리빙에 의해 인터리빙된다. QCB 인터리빙의 단위는

QCB이다. 패리티 인터리빙의 출력에서의 QCB는 도 23에 나타낸 바와 같이 QCB 인터리빙에 의해 퍼뮤테이션되는데, 여기서 FECBLOCK 길이에 따라 N_{cells} = 64800/η_{MOD} 또는 16200/η_{MOD} 이다. QCB 인터리빙 패턴은 변조 타입 및 LDPC 코드 레이트(code rate)의 각 조합에 고유하다.

[466] QCB 인터리빙 후에, 내부 그룹 인터리빙이 아래의 표 32에 정의된 변조 타입 및 차수(η_{MOD})에 따라 실행된다. 하나의 내부 그룹에 대한 QCB의 수 N_{QCB_IG}도 정의된다.

[467] 표 32

[Table 32]

변조 타입	η_{mod}	N_{QCB_IG}
QAM-16	4	2
NUC-16	4	4
NUQ-64	6	3
NUC-64	6	6
NUQ-256	8	4
NUC-256	8	8
NUQ-1024	10	5
NUC-1024	10	10

[468] 내부 그룹 인터리빙 과정은 QCB 인터리빙 출력의 N_{QCB_IG}개의 QCB로 실행된다. 내부 그룹 인터리빙은 360개의 열 및 N_{QCB_IG}개의 행을 이용해서 내부 그룹의 비트를 기입하고 판독하는 과정을 포함한다. 기입 동작에서, QCB 인터리빙 출력으로부터의 비트가 행 방향으로 기입된다. 판독 동작은 열 방향으로 실행되어 각 행에서 m개의 비트를 판독한다. 여기서 m은 NUC의 경우 1과 같고 NUQ의 경우 2와 같다.

[469] 도 24는 본 발명의 일 실시예에 따른 셀-워드 디멀티플렉싱을 나타낸다.

[470] 도 24에서, (a)는 8 및 12 bpcu MIMO에 대한 셀-워드 디멀티플렉싱을 나타내고, (b)는 10 bpcu MIMO에 대한 셀-워드 디멀티플렉싱을 나타낸다.

[471] 비트 인터리빙 출력의 각각의 셀 워드($c_{0,l}$, $c_{1,l}$, …, $c_{nmod-1,l}$)는 하나의 XFECBLOCK에 대한 셀-워드 디멀티플렉싱 과정을 설명하는 (a)에 나타낸 바와 같이 ($d_{1,0,m}$, $d_{1,1,m}$…, $d_{1,nmod-1,m}$) 및 ($d_{2,0,m}$, $d_{2,1,m}$…, $d_{2,nmod-1,m}$)로 디멀티플렉싱된다.

[472] MIMO 인코딩을 위해 다른 타입의 NUQ를 이용하는 10 bpcu MIMO 경우에, NUQ-1024에 대한 비트 인터리버가 재사용된다. 비트 인터리버 출력의 각각의 셀 워드 ($c_{0,l}$, $c_{1,l}$, …, $c_{9,l}$)는 (b)에 나타낸 바와 같이 ($d_{1,0,m}$, $d_{1,1,m}$…, $d_{1,3,m}$) 및 ($d_{2,0,m}$, $d_{2,1,m}$…, $d_{2,5,m}$)로 디멀티플렉싱된다.

[473] 도 25는 본 발명의 일 실시예에 따른 타임 인터리빙을 나타낸다.

[474] (a) 내지 (c)는 타임 인터리빙 모드의 예를 나타낸다.

[475] 타임 인터리버는 데이터 파이프 레벨에서 동작한다. 타임 인터리빙의

파라미터는 각각의 데이터 파이프에 대해 다르게 설정될 수 있다.

[476] PLS2-STAT 데이터의 일부에 나타나는 다음의 파라미터는 타임 인터리빙을 구성한다.

[477] DP_TI_TYPE (허용된 값: 0 또는 1): 타임 인터리빙 모드를 나타낸다. 0은 타임 인터리빙 그룹당 다수의 타임 인터리빙 블록(하나 이상의 타임 인터리빙 블록)을 갖는 모드를 나타낸다. 이 경우, 하나의 타임 인터리빙 그룹은 하나의 프레임에 (프레임간 인터리빙 없이) 직접 매핑된다. 1은 타임 인터리빙 그룹당 하나의 타임 인터리빙 블록만을 갖는 모드를 나타낸다. 이 경우, 타임 인터리빙 블록은 하나 이상의 프레임에 걸쳐 확산된다(프레임간 인터리빙).

[478] DP_TI_LENGTH: DP_TI_TYPE = '0'이면, 해당 파라미터는 타임 인터리빙 그룹당 타임 인터리빙 블록의 수 N_{TI}이다. DP_TI_TYPE = '1'인 경우, 해당 파라미터는 하나의 타임 인터리빙 그룹으로부터 확산되는 프레임의 수 P_I이다.

[479] DP_NUM_BLOCK_MAX (허용된 값: 0 내지 1023): 타임 인터리빙 그룹당 XFECBLOCK의 최대 수를 나타낸다.

[480] DP_FRAME_INTERVAL (허용된 값: 1, 2, 4, 8): 주어진 피지컬 프로파일의 동일한 데이터 파이프를 전달하는 두 개의 순차적인 프레임 사이의 프레임의 수 I_{JUMP}를 나타낸다.

[481] DP_TI_BYPASS (허용된 값: 0 또는 1): 타임 인터리빙이 데이터 프레임에 이용되지 않으면, 해당 파라미터는 1로 설정된다. 타임 인터리빙이 이용되면, 0으로 설정된다.

[482] 추가로, PLS2-DYN 데이터로부터의 파라미터 DP_NUM_BLOCK은 데이터 그룹의 하나의 타임 인터리빙 그룹에 의해 전달되는 XFECBLOCK의 수를 나타낸다.

[483] 타임 인터리빙이 데이터 프레임에 이용되지 않으면, 다음의 타임 인터리빙 그룹, 타임 인터리빙 동작, 타임 인터리빙 모드는 고려되지 않는다. 그러나 스케줄러부터의 다이나믹(dynamic, 동적) 구성 정보를 위한 딜레이 컴펜세이션(delay compensation, 지연보상) 블록은 여전히 필요하다. 각각의 데이터 파이프에서, SSD/MIMO 인코딩으로부터 수신한 XFECBLOCK은 타임 인터리빙 그룹으로 그루핑된다. 즉, 각각의 타임 인터리빙 그룹은 정수 개의 XFECBLOCK의 집합이고, 다이나믹(dynamic, 동적)으로 변화하는 수의 XFECBLOCK을 포함할 것이다. 인덱스 n의 타임 인터리빙 그룹에 있는 XFECBLOCK의 수는 $N_{xBLOCK_Group}(n)$로 나타내고, PLS2-DYN 데이터에서 DP_NUM_BLOCK으로 시그널링된다. 이때, $N_{xBLOCK_Group}(n)$은 최소값 0에서 가장 큰 값이 1023인 최대값 $N_{xBLOCK_Group_MAX}$ (DP_NUM_BLOCK_MAX에 해당)까지 변화할 수 있다.

[484] 각각의 타임 인터리빙 그룹은 하나의 프레임에 직접 매핑되거나 P_I개의 프레임에 걸쳐 확산된다. 또한 각각의 타임 인터리빙 그룹은 하나 이상(N_{TI}개)의 타임 인터리빙 블록으로 분리된다. 여기서 각각의 타임 인터리빙 블록은 타임

인터리버 메모리의 하나의 사용에 해당한다. 타임 인터리빙 그룹 내의 타임 인터리빙 블록은 약간의 다른 수의 XFECBLOCK을 포함할 수 있다. 타임 인터리빙 그룹이 다수의 타임 인터리빙 블록으로 분리되면, 타임 인터리빙 그룹은 하나의 프레임에만 직접 매핑된다. 아래의 표 33에 나타낸 바와 같이, 타임 인터리빙에는 세 가지 옵션이 있다(타임 인터리빙을 생략하는 추가 옵션 제외).

[485] 표 33

[Table 33]

모드	설명
옵션 1	(a)에 나타낸 바와 같이 각각의 타임 인터리빙 그룹은 하나의 타임 인터리빙 블록을 포함하고 하나의 프레임에 직접 매핑된다. 해당 옵션은 DP_TI_TYPE = '0' 및 DP_TI_LENGTH = '1'(N_{TI}=1)에 의해 PLS2-STAT에서 시그널링된다.
옵션 2	각각의 타임 인터리빙 그룹은 하나의 타임 인터리빙 블록을 포함하고 하나 이상의 프레임에 매핑된다. (b)는 하나의 타임 인터리빙 그룹이 두 개의 프레임, 즉 DP_TI_LENGTH ='2' (P_I=2) 및 DP_FRAME_INTERVAL (I_{JUMP} = 2)에 매핑되는 예를 나타낸다. 이것은 낮은 데이터율 서비스에 더 높은 시간 다이버시티를 제공한다. 해당 옵션은 DP_TI_TYPE ='1'에 의해 PLS2-STAT에서 시그널링된다.
옵션 3	(c)에 나타낸 바와 같이 각각의 타임 인터리빙 그룹은 다수의 타임 인터리빙 블록으로 분리되고 하나의 프레임에 직접 매핑된다. 각각의 타임 인터리빙 블록은 데이터 파이프에 대해 최대의 비트율(bit rate)을 제공하도록 풀(full) 타임 인터리빙 메모리를 사용할 수 있다. 해당 옵션은 P_I=1이면서 DP_TI_TYPE = '0' 및 DP_TI_LENGTH = N_{TI}에 의해 PLS2-STAT에서 시그널링된다.

[486] 각각의 데이터 파이프에서, 타임 인터리빙 메모리는 입력된 XFECBLOCK (SSD/MIMO 인코딩 블록으로부터 출력된 XFECBLOCK)을 저장한다. 입력된 XFECBLOCK은

$$(d_{n,s,0,0},d_{n,s,0,1},\ldots,d_{n,s,0,N_{cells}-1},d_{n,s,1,0},\ldots,d_{n,s,1,N_{cells}-1},\ldots,d_{n,s,N_{xBLOCK_TI}(n,s)-1,0},\ldots,d_{n,s,N_{xBLOCK_TI}(n,s)-1,N_{cells}-1}),$$

로 정의된다고 가정한다. 여기서, $d_{n,s,r,q}$ 는 n번째 타임 인터리빙 그룹의 s번째 타임 인터리빙 블록에서 r번째 XFECBLOCK의 q번째 셀이고, 다음과 같은 SSD 및 MIMO 인코딩의 출력을 나타낸다.

[487]
$$d_{n,s,r,q}=\begin{cases} f_{n,s,r,q} & ,\text{the output of SSD}\cdots\text{encoding} \\ g_{n,s,r,q} & ,\text{the output of MIMO encoding} \end{cases}$$

[488] 또한, 타임 인터리버(5050)로부터 출력된 XFECBLOCK은

$(h_{n,s,0}, h_{n,s,1}, \ldots, h_{n,s,i}, \ldots, h_{n,s,N_{xBLOCK_TI}(n,s)\times N_{cells}-1})$로 정의된다고 가정한다. 여기서, $h_{n,s,i}$는 n번째 타임 인터리빙 그룹의 s번째 타임 인터리빙 블록에서 i번째($i=0,\ldots,N_{xBLOCK_TI}(n,s)\times N_{cells}-1$) 출력 셀이다.

[489] 일반적으로, 타임 인터리버는 프레임 생성 과정 이전에 데이터 파이프 데이터에 대한 버퍼로도 작용할 것이다. 이는 각각의 데이터 파이프에 대해 2개의 메모리 뱅크로 달성된다. 첫 번째 타임 인터리빙 블록은 첫 번째 뱅크에 기입된다. 첫 번째 뱅크에서 판독되는 동안 두 번째 타임 인터리빙 블록이 두 번째 뱅크에 기입된다.

[490] 타임 인터리빙은 트위스트된 행-열 블록 인터리버이다. n번째 타임 인터리빙 그룹의 s번째 타임 인터리빙 블록에 대해, 열의 수 N_c가 $N_{xBLOCK_TI}(n,s)$와 동일한 반면, 타임 인터리빙 메모리의 행의 수 N_r는 셀의 수 N_{cell}와 동일하다(즉, $N_r=N_{cell}$).

[491] 도 26은 본 발명의 일 실시예에 따른 트위스트된 행-열 블록 인터리버의 기본 동작을 나타낸다.

[492] 도 26(a)는 타임 인터리버에서 기입 동작을 나타내고, 도 26(b)는 타임 인터리버에서 판독 동작을 나타낸다. (a)에 나타낸 바와 같이, 첫 번째 XFECBLOCK은 타임 인터리빙 메모리의 첫 번째 열에 열 방향으로 기입되고, 두 번째 XFECBLOCK은 다음 열에 기입되고, 이러한 동작이 이어진다. 그리고 인터리빙 어레이에서, 셀이 대각선 방향으로 판독된다. (b)에 나타낸 바와 같이 첫 번째 행으로부터 (가장 왼쪽 열을 시작으로 행을 따라 오른쪽으로) 마지막 행까지 대각선 방향 판독이 진행되는 동안, N_r개의 셀이 판독된다. 구체적으로, $z_{n,s,i}(i=0,\ldots,N_rN_c)$이 순차적으로 판독될 타임 인터리빙 메모리 셀 위치라고 가정하면, 이러한 인터리빙 어레이에서의 판독 동작은 아래 식에서와 같이 행 인덱스 $R_{n,s,i}$, 열 인덱스 $C_{n,s,i}$, 관련된 트위스트 파라미터 $T_{n,s,i}$를 산출함으로써 실행된다.

[493] 수학식 9

$$GENERATE(R_{n,s,i}, C_{n,s,i}) =$$

$$\{$$

$$R_{n,s,i} = \mathrm{mod}(i, N_r),$$

$$T_{n,s,i} = \mathrm{mod}(S_{shift} \times R_{n,s,i}, N_c),$$

$$C_{n,s,i} = \mathrm{mod}(T_{n,s,i} + \left\lfloor \frac{i}{N_r} \right\rfloor, N_c)$$

$$\}$$

[494] 여기서,

S_{shift}

는

$N_{xBLOCK_TI}(n,s)$

에 상관없이 대각선 방향 판독 과정에 대한 공통 시프트 값이고, 시프트 값은 아래 식에서와 같이 PLS2-STAT에서 주어진

$N_{xBLOCK_TI_MAX}$

에 의해 결정된다.

[495] 수학식 10

$$for \begin{cases} N'_{xBLOCK_TI_MAX} = N_{xBLOCK_TI_MAX} + 1, & if\ N_{xBLOCK_TI_MAX} \bmod 2 = 0 \\ N'_{xBLOCK_TI_MAX} = N_{xBLOCK_TI_MAX}, & if\ N_{xBLOCK_TI_MAX} \bmod 2 = 1 \end{cases}$$

$$S_{shift} = \frac{N'_{xBLOCK_TI_MAX} - 1}{2}$$

[496] 결과적으로, 판독될 셀 위치는 좌표

$z_{n,s,i} = N_r C_{n,s,i} + R_{n,s,i}$

에 의해 산출된다.

[497] 도 27은 본 발명의 다른 일 실시예에 따른 트위스트된 행-열 블록 인터리버의 동작을 나타낸다.

[498] 더 구체적으로, 도 27은

$N_{xBLOCK_TI}(0,0) = 3$

,

$N_{xBLOCK_TI}(1,0) = 6$

,

$N_{xBLOCK_TI}(2,0) = 5$

일 때 가상 XFECBLOCK을 포함하는 각각의 타임 인터리빙 그룹에 대한 타임 인터리빙 메모리에서 인터리빙 어레이를 나타낸다.

[499] 변수

$N_{xBLOCK_TI}(n,s) = N_r$

는

$N'_{xBLOCK_TI_MAX}$

보다 작거나 같을 것이다. 따라서,

$N_{xBLOCK_TI}(n,s)$

에 상관없이 수신기 측에서 단일 메모리 디인터리빙을 달성하기 위해, 트위스트된 행-열 블록 인터리버용 인터리빙 어레이는 가상 XFECBLOCK을 타임 인터리빙 메모리에 삽입함으로써

$N_r \times N_c = N_{cells} \times N'_{xBLOCK_TI_MAX}$

의 크기로 설정되고, 판독 과정은 다음 식과 같이 이루어진다.

[500] 수학식 11

$$
\begin{aligned}
&p = 0;\\
&for\ i = 0; i < N_{cells} N'_{xBLOCK_TI_MAX}; i = i + 1\\
&\{GENERATE(R_{n,s,i}, C_{n,s,i});\\
&V_i = N_r C_{n,s,j} + R_{n,s,j}\\
&\quad if\ V_i < N_{cells} N_{xBLOCK_TI}(n,s)\\
&\quad \{\\
&\quad\ Z_{n,s,p} = V_i;\ p = p + 1;\\
&\quad \}\\
&\}
\end{aligned}
$$

[501] 타임 인터리빙 그룹의 수는 3으로 설정된다. 타임 인터리버의 옵션은 DP_TI_TYPE='0', DP_FRAME_INTERVAL='1', DP_TI_LENGTH='1', 즉 NTI=1, IJUMP=1, PI=1에 의해 PLS2-STAT 데이터에서 시그널링된다. 각각 Ncells = 30인 XFECBLOCK의 타임 인터리빙 그룹당 수는 각각의 NxBLOCK_TI(0,0) = 3, NxBLOCK_TI(1,0) = 6, NxBLOCK_TI(2,0) = 5에 의해 PLS2-DYN 데이터에서 시그널링된다. XFECBLOCK의 최대 수는 NxBLOCK_Group_MAX에 의해

PLS2-STAT 데이터에서 시그널링 되고, 이는

$$\lfloor N_{xBLOCK_Group_MAX} / N_{TI} \rfloor = N_{xBLOCK_TI_MAX} = 6$$

로 이어진다.

[502] 도 28은 본 발명의 일 실시예에 따른 트위스트된 행-열 블록 인터리버의 대각선 방향 판독 패턴을 나타낸다.

[503] 더 구체적으로, 도 28은 파라미터

$$N'_{xBLOCK_TI_MAX} = 7$$

및 Sshift=(7-1)/2=3을 갖는 각각의 인터리빙 어레이로부터의 대각선 방향 판독 패턴을 나타낸다. 이때 위에 유사 코드로 나타낸 판독 과정에서,

$$V_i \geq N_{cells} N_{xBLOCK_TI}(n,s)$$

이면, Vi의 값이 생략되고, Vi의 다음 계산값이 사용된다.

[504] 도 29는 본 발명의 일 실시예에 따른 각각의 인터리빙 어레이로부터의 인터리빙된 XFECBLOCK을 나타낸다.

[505] 도 29는 파라미터

$$N'_{xBLOCK_TI_MAX} = 7$$

및 Sshift=3을 갖는 각각의 인터리빙 어레이로부터 인터리빙된 XFECBLOCK을 나타낸다.

[506] 도 30은 본 발명의 일 실시예에 따른 프로토콜 스택을 나타낸다. 도 30의 (a)에 도시된 바와 같이 링크 레이어는 링크 레이어 시그널링, 인캡슐레이션 및/또는 오버헤드 리덕션을 포함할 수 있다. 링크 레이어는 상위 레이어로부터 수신된 패킷에 대해 오버헤드 리덕션 및 인캡슐레이션을 실행하여 피지컬 레이어에 전달할 수 있다. 본 발명에서는 프로토콜 스택 중 링크 레이어의 구조를 제안하고, 상위 layer에서 전달 되는 MPEG-2 TS 패킷을 피지컬 레이어로 전달 하는 방안을 제안한다. 본 발명에서 방송 신호 송신 장치는 링크 레이어에서 MPEG-2 TS 패킷을 인캡슐레이션(encapsulation)하여 피지컬 레이어로 전달할 수 있다. 방송 신호 송신 장치는 링크 레이어에서 MPEG-2 TS 패킷에 대한 overhead reduction을 수행하여 무선 자원을 효율적으로 사용 할 수 있다.

[507] 링크 레이어는 인캡슐레이션 레이어 또는 레이어 2로도 지칭될 수 있다. 아래에서는 링크 레이어로 기술하며, 실제 본 발명의 적용 시에는 위의 용어를 대체하여 사용하거나, 새로운 명칭을 부여할 수도 있다.

[508] 도 30의 (b)는 방송 신호 송신 장치 및 방송 신호 수신 장치 내에서 레이어 간 데이터의 흐름을 나타낸다. 방송 신호 송신 장치는 디지털 방송에서 사용하는 IP 및/또는 MPEG-2 TS packet을 입력 데이터로 사용할 수 있다.

[509] 방송 신호 송신 장치에 입력된 IP 및/또는 MPEG-2 TS 패킷은 링크 레이어를

거쳐 피지컬 레이어로 전달될 수 있다. 피지컬 레이어는 다양한 프로토콜에 대한 적응적인 패킷 처리를 수행하기 어려울 수 있다. 따라서 방송 신호 송신 장치의 링크 레이어는 서로 다른 프로토콜을 사용하는 패킷들을 일정한 포맷을 갖는 패킷의 형태로 캡슐화하여 피지컬 레이어로 전달할 수 있다. 이를 인캡슐레이션으로 정의할 수 있다. 인캡슐레이션 과정에서 무선 자원의 효율적 사용을 위해, 링크 레이어는 각 패킷에 대응하는 상위 레이어 프로토콜에 적합한 오버헤드 리덕션 기법을 사용할 수 있다. 링크 레이어에서 캡슐화된 데이터 및 링크 레이어 시그널링은 피지컬 레이어로 전달되며, 피지컬 레이어에서는 전술한 과정을 거쳐 방송 신호를 송출할 수 있다. 여기서 링크 레이어 시그널링은 다음 세 가지 시그널링 정보를 포함할 수 있다. 첫번째 시그널링 정보는 상위 레이어에서 링크 레이어로 전달되어 방송 신호 수신 장치의 상위 레이어로 전달되어야 하는 시그널링 정보이다. 두번째 시그널링 정보는 링크 레이어에서 생성되어 방송 신호 수신 장치의 링크 레이어의 데이터 처리에 정보를 주기 위한 시그널링이다. 세번째 시그널링 정보는 상위 레이어 또는 링크 레이어에서 생성되지만, 피지컬 레이어에서 신속한 방송 신호 디텍션을 위해 전달되어지는 시그널링이다.

[510] 방송 신호 수신 장치는 피지컬 레이어에서 전달된 데이터 및 시그널링을 상위 레이어에서 처리 가능한 데이터의 형태로 복원하여 전달할 수 있다. 이때, 패킷의 헤더를 읽거나 그 이외의 방법으로 피지컬 레이어에서 전달되는 패킷이 시그널링인지 또는 데이터인지 여부를 구분할 수 있다. 또한 오버헤드를 줄인 패킷을 오리지널 패킷으로 복구 하기 위해 전달된 시그널링을 활용 할 수 있다.

[511] 도 31은 본 발명의 일 실시예에 따른 방송 신호 송신 장치에 포함된 링크 레이어의 인터페이스 및 동작을 나타낸 도면이다. IP 패킷의 경우, 오버헤드 리덕션 기능을 거쳐 캡슐화 (encapsulation) 된 후 피지컬 레이어로 전달 되거나, 오버헤드 리덕션 기능을 거치지 않고, 바로 캡슐화 되어 피지컬 레이어로 전달 될 수 있다.

[512] MPEG-2 TS 패킷의 경우에는 오버헤드 리덕션 기능을 거쳐 캡슐화 된 후 피지컬 레이어로 전달 된다. MPEG-2 TS 패킷의 경우에도 오버헤드 리덕션 기능을 거치지 않고 캡슐화 될 수 있지만, 패킷의 맨 앞에 위치하는 sync byte (0x47) 등의 고정적인 오버헤드를 제외 하는 것이 무선구간의 자원을 효율적으로 사용하는데 도움이 된다. 아래에서 설명하는 오버헤드 리덕션 기능은 도 3에서 설명한 헤더 컴프레션 블록 (header compression block) (3040)에 적용될 수 있다.

[513] 링크 레이어로 전달 되는 패킷이 IP또는 MPEG-2 TS가 아닌 경우에도 IP와 유사한 과정을 거쳐 피지컬 레이어로 전달될 수 있다. 이때, 해당 패킷에 대해 오버헤드 리덕션 기능을 적용할지 여부는 해당 패킷의 특성에 따를 수 있다.

[514] 방송 신호 송신 장치는 오버헤드 리덕션 과정에서는 입력된 패킷에 대해 해당 패킷에 대응하는 방법을 이용하여 패킷의 크기를 줄이게 된다. 방송 신호 송신 장치는 오버헤드 리덕션 과정에서 오버헤드 리덕션과 관련된 특정 정보를 추출

및 생성하여 시그널링을 통해 전송 하는 것이 가능하다. 해당 시그널링은 수신기에서 오버헤드 리덕션 과정에서 변경된 사항을 원래 전송하고자 하는 패킷 형태로 복구 하는 것을 가능하게 한다.

[515] 방송 송신 장치의 링크 레이어에서는 시그널링의 전송 및 해당 전송에 대한 관리를 수행 할 수 있다. 또한 방송 송신 장치의 피지컬 레이어에서 물리적, 논리적으로 구분된 전송 경로에 따른 시그널링 전송 모듈을 구성 할 수 있고, 특정한 전송 경로를 통해 전송되지 않는 시그널링의 경우에는 캡슐화를 거쳐 PLP(physical layer pipe)를 통해 전송될 수 있다. PLP는 피지컬 레이어에서 데이터가 전송되는 논리적 단위로써 전술한 데이터 파이프로 칭할 수도 있다. 링크 레이어에서 관리하는 시그널링은 전술한 바와 같이 상위 레이어로부터 전달되는 정보, 시스템 파라미터, 링크 레이어에서 생성된 시그널링 등의 정보를 포함할 수 있다.

[516] 도 32는 본 발명의 일 실시예에 따른 방송 신호 송신 장치를 나타낸다. 방송 신호 송신 장치는 L2(link layer) 인캡슐레이터(32010), 인풋 포맷터(32020), 인터리버 및 인코더(32030), 프레임 빌더(32040) 및/또는 모듈레이터(32050)를 포함할 수 있다. 본 발명에서 L2(link layer) 인캡슐레이터(32010)는 상위 레이어로부터 전달된 패킷에 대해 오버헤드 리덕션을 수행한 후 피지컬 레이어에 속하는 인풋 포맷터(32020)로 출력할 수 있다. 인풋 포맷터(32020)는 입력된 스트림을 PLP 단위로 출력할 수 있으며 인터리버 및 인코더(32030)는 입력된 PLP 데이터를 인터리빙하고 인코딩할 수 있다. 또한 프레임 빌더(32040)은 인코딩된 PLP 데이터를 이용하여 프레임을 구성할 수 있으며 모듈레이터(32050)는 OFDM 모듈레이션 방법을 이용하여 방송 신호를 생성하고 전송할 수 있다. 방송 신호 송신 장치는 트랜스미터를 이용하여 방송 신호를 전송할 수 있다.

[517] 인풋 포맷터(32020)에 입력되는 입력 신호는 TS(Transport stream) 스트림, IP 스트림, GS(General Sream) 스트림 이 될 수 있으며, L2 인캡슐레이터(32010)는 L2 structure 에 따라 입력 신호를 캡슐화하여 GS 스트림을 생성할 수 있다.

[518] 본 발명의 방송 신호 송신 장치에 포함된 L2 인캡슐레이터(32010)는 TS 스트림을 수신하여 TS 헤더 압축 및 Null 패킷을 삭제하는 기술을 통하여 GS 스트림을 생성할 수 있다. 이를 통하여 방송 신호 송신 장치는 TS 스트림을 직접 인풋 포맷터(32020)에 입력 하는 방식에 비해 효율적인 전송을 할 수 있다.

[519] 도 33은 본 발명의 일 실시예에 따른 링크 레이어 패킷의 구조를 나타낸다.

[520] 링크 레이어는 피지컬 레이어의 상위에 있는 레이어로 방송 시스템에서는 GSE(Generic Stream Encapsulation), TLV (type-length-value) 구조, BBP(Basic Broadcast Protocol)가 이에 해당 한다. 링크 레이어 패킷은 고정된 크기의 고정 헤더를 가지며, 패킷의 구성에 따라 가변 크기의 확장 헤더를 가지는 구조를 가질 수도 있다. 링크 레이어 패킷의 기본헤더와 확장 헤더의 뒤에는 상위 레이어로부터 수신된 데이터를 포함하는 페이로드가 위치할 수 있다.

[521] 링크 레이어 패킷의 헤더는 패킷이 포함하는 페이로드의 종류를 나타내는 필드를 포함할 수 있다. 고정헤더의 경우, 최초의 3비트는 상위 레이어의 패킷 타입에 대해 지정할 수 있다. 즉 도 33의 (a)에 도시된 바와 같이 링크 레이어 패킷은 Type field (3bit)로 시작 하며, 도 33의 (b)에 도시된 바와 같이 Type field는 링크 레이어가 캡슐화하는 스트림의 종류를 시그널링할 수 있다.

[522] 예를 들어 링크 레이어 패킷이 IPv4 패킷을 캡슐화한 경우 Type field는 000의 값으로 설정되며, MPEG-2 TS를 캡슐화하는 경우 Type field는 010의 값으로 설정될 수 있다.

[523]

[524] 도 34는 본 발명의 일 실시예에 따른 링크 레이어 패킷의 구조를 나타낸다.

[525] 방소 신호 송신 장치는 MPEG-2 TS 스트림을 전송하기 위해 도 34의 (a)와 같은 링크 레이어 패킷 구조를 사용할 수 있다. 링크 레이어 패킷은 type 필드, HC_mode 필드, NPD mode 필드, ISSYI 필드, Num_TS 필드, ISSY 필드 및/또는 페이로드를 포함할 수 있다. 방송 신호 송신 장치는 TS 스트림을 전송하는 링크 레이어 패킷의 type 필드를 010으로 설정할 수 있다. 즉 type 필드는 링크 레이어 패킷을 통해 전송되는 페이로드가 TS 패킷임을 나타낼 수 있다. 링크 레이어 패킷은 type 필드 다음에 위치하는 필드들을 TS 스트림 전송을 위한 필드로 구성할 수 있다. 즉, 링크 레이어 패킷은 TS 스트림 전송을 위한 필드인 HC_mode, NPD_mode, Num_TS를 포함할 수 있다. .

[526] HC_mode 는 2bit 로 구성되며, 페이로드를 통해 전송되는 TS 패킷의 헤더 압축(Header compression) 모드에 대한 정보를 포함할 수 있다. 도 34의 (b)에 도시된 바와 같이, 헤더 압축 모드는 4개의 모드를 포함할 수 있다. HC_mode의 값이 00 인 경우, HC_mode1를 의미하며, 188 byte 의 TS 스트림의 헤더에 포함된 Sync byte (0x47) 을 제거하여 헤더를 압축할 수 있다. 방송 신호 송신 장치는 HC_mode1을 통해 188bytes인 헤더의 길이를 187bytes 로 압축할 수 있다. HC_mode의 값이 01 인 경우, HC_mode2 를 의미하며, PID(13bits)를 압축하는 방식으로 헤더를 압축할 수 있다. HC_mode2는 HC_mode1에서 Sync byte (0x47) 을 제거하는 방식을 포함할 수 있다. 방송 신호 송신 장치는 HC_mode2을 통해 188bytes인 헤더의 길이를 186bytes 로 압축 가능하다. HC_mode의 값이 10 인 경우, HC_mode3 를 의미하며, 전송하고자 하는 TS 스트림의 PID 가 동일한 경우 PID(13bits)를 삭제하는 방식으로 헤더를 압축할 수 있다. HC_mode3는 HC_mode1에서 Sync byte (0x47) 을 제거하는 방식을 포함할 수 있다. 방송 신호 송신 장치는 HC_mode3을 통해 188bytes인 헤더의 길이를 185bytes 로 압축 가능하다. HC_mode의 값이 11 인 경우, HC_mode4 를 의미하며, 전송하고자 하는 TS 스트림의 PID 뿐만 아니라 다른 field 모두 동일한 경우 TS 헤더를 삭제하는 방식으로 헤더를 압축할 수 있다. HC_mode4는 HC_mode1에서 Sync byte (0x47) 을 제거하는 방식을 포함할 수 있다. 방송 신호 송신 장치는 HC_mode4을 통해 188bytes인 헤더의 길이를 184bytes 로 압축할 수 있다.

[527] NPD_mode 는 2bit 로 구성되며, 페이로드를 통해서 전송되는 TS 스트림에 대한 Null 패킷 삭제 모드의 정보를 포함할 수 있다. 도 34의 (c)에 도시된 바와 같이, Null 패킷 삭제 모드는 4개의 모드를 포함할 수 있다. NPD_mode 값이 00인 경우 Null 패킷은 삭제 되지 않고 전송될 수 있다. NPD_mode 값이 01인 경우 Null 패킷은 삭제되고 삭제된 Null 패킷의 수를 각 TS 패킷의 뒤에 DNP (8bits) 를 삽입하여 표시할 수 있다. NPD_mode 값이 10인 경우 Null 패킷 이 나오기 전까지 일련의 TS 패킷을 전송하고, Null 패킷이 나온 때 Null 패킷을 삭제하고 L2 페이로드의 마지막에 1byte DNP를 삽입할 수 있다. 이 방식은 Null 패킷의 빈도가 낮을 때 사용될 수 있다. NPD_mode 값이 11인 경우 Null 패킷이 나오기 전까지 일련의 TS 패킷을 전송하고, Null 패킷이 나온 때 Null 패킷을 삭제하고 L2 페이로드의 마지막에 2byte DNP를 삽입할 수 있다. 이 방식도 Null 패킷의 빈도가 낮을 때 사용될 수 있다.

[528] ISSYI 는 1bit로 구성되며 ISSY field의 사용 유무를 나타내는 정보를 포함할 수 있다. ISSYI 의 값이 0인 경우 ISSY field 는 사용되지 않고 L2 header 는 2byte를 가질 수 있다. ISSYI 의 값이 1인 경우 ISSY field 가 존재하게 되며, ISSY field는 DVB-T2 에서 사용 되는 ISSY field 규칙에 따라 처음 TS 패킷의 ISSY 값을 전송할 수 있다.

[529] Num_TS는 8bit로 구성되며 링크 레이어에서 캡슐화하는 TS 패킷 개수를 시그널링할 수 있다.

[530]

[531] 도 35는 본 발명의 일 실시예에 따른 첫번째 헤더 압축 방법을 나타낸다. 첫번째 헤더 압축 모드는 HC_mode1로 표현될 수 있다. 링크 레이어 패킷에 사용된 헤더 압축 모드가 HC_mode1 인 경우 HC_mode 필드의 값은 00으로 설정 될 수 있다. 또한 링크 레이어 패킷의 페이로드에는 188 byte 의 TS 패킷으로부터 Sync byte를 제외한 187 byte의 TS 패킷이 포함될 수 있다. 이 경우 페이로드의 길이는 187 * Num_TS 가 되며, 링크 레이어 패킷의 총 길이는 페이로드와 L2 헤더 (2 or 5 bytes) 를 포함한 길이를 가질 수 있다. 즉 페이로드를 통해 전송 되는 정보 중 TS 패킷 헤더는 4byte 에서 3byte로 압축 되어져서 전송될 수 있다. Num_TS는 전술한 바와 같이 링크 레이어에서 캡슐화하는 TS 패킷 개수를 나타낼 수 있다.

[532]

[533] 도 36은 본 발명의 일 실시예에 따른 첫번째 헤더 압축 모드에 의해 압축된 TS 패킷 헤더를 나타낸다. 도시된 바와 같이 헤더 압축 전의 TS 패킷 헤더는 Sync Byte, TE(Transports error indicator), SI(Payload unit start indicator), TP(Transport priority), PID, SC(Scrambling control), AF(Adaptation field control) 및/또는 CC(Continuity counter) 필드를 포함할 수 있다. 본 발명의 방송 신호 송신 장치는 첫번째 헤더 압축 모드인 HC_mode1을 이용하여 Sync Byte를 삭제할 수 있다. 따라서 헤더 압축 후의 TS 패킷 헤더는 TE, SI, TP, PID, SC, AF 및/또는 CC 필드를 포함할 수 있다. 즉, 방송 신호 송신 장치는 HC_mode1일 때 Sync Byte를

전송하지 않으며 이를 통해 4 바이트였던 TS 패킷 헤더는 3 바이트로 압축될 수 있다.

[534]

[535] 도 37은 본 발명의 일 실시예에 따른 두번째 헤더 압축 방법을 나타낸다. 첫번째 헤더 압축 모드는 HC_mode2로 표현될 수 있다. 링크 레이어 패킷에 사용된 헤더 압축 모드가 HC_mode2 인 경우 HC_mode 필드의 값은 01으로 설정 될 수 있다. 또한 링크 레이어 패킷의 페이로드에는 188 byte 의 TS 패킷으로부터 Sync byte를 제외한 187 byte를 갖는 첫번째 TS 패킷이 포함될 수 있다. 페이로드에 포함된 두번째 TS 패킷부터는 2 bytes 의 TS 헤더를 포함한 총 186 byte의 길이를 가질 수 있다. 즉, HC_mode2에서 방송 신호 송신기는 페이로드에 포함된 첫번째 TS 패킷을 제외한 나머지 TS 패킷에 대해 PID를 Sub PID로 압축할 수 있다. 방송 신호 송신기는 13bits의 PID를 8bits의 Sub PID로 압축할 수 있다.

[536] 이 경우 페이로드의 길이는 186 * Num_TS + 1 bytes 가 되며, 링크 레이어 패킷의 총 길이는 페이로드와 L2 헤더 (2 or 5 bytes) 를 포함한 길이를 가질 수 있다. 즉 페이로드를 통해 전송 되는 정보 중 첫번째 TS 패킷 헤더는 4byte 에서 3byte로 압축되고 나머지 TS 패킷 헤더는 4byte 에서 2byte로 압축되고 되어져서 전송될 수 있다. Num_TS는 전술한 바와 같이 링크 레이어에서 캡슐화하는 TS 패킷 개수를 나타낼 수 있다.

[537]

[538] 도 38은 본 발명의 일 실시예에 따른 두번째 헤더 압축 모드에 의해 압축된 TS 패킷 헤더를 나타낸다. 도시된 바와 같이 헤더 압축 전의 TS 패킷 헤더는 Sync Byte, TE(Transports error indicator), SI(Payload unit start indicator), TP(Transport priority), PID, SC(Scrambling control), AF(Adaptation field control) 및/또는 CC(Continuity counter) 필드를 포함할 수 있다. 본 발명의 방송 신호 송신 장치는 두번째 헤더 압축 모드인 HC_mode2을 이용하여 Sync Byte를 삭제하고 PID를 압축할 수 있다. 따라서 헤더 압축 후의 TS 패킷 헤더는 TE, SI, TP, Sub PID, SC, AF 및/또는 SF(continuity counter sync flag) 필드를 포함할 수 있다. 즉, 방송 신호 송신 장치는 HC_mode2일 때 Sync Byte를 전송하지 않으며 PID를 압축하고, 이를 통해 4 바이트였던 TS 패킷 헤더는 2 바이트로 압축될 수 있다. 방송 신호 송신 장치는 13 bits인 PID를 압축함에 있어서 인디케이터와 인덱스 값을 이용할 수 있다. 즉, 방송 신호 송신 장치는 Sub PID를 1bit의 PSI indicator 와 7bits의 인덱스로 구성할 수 있다. 즉, 13 bits인 PID는 헤더 압축을 통해 8bits인 Sub PID로 압축될 수 있다. 또한 방송 신호 송신 장치는 HC_mode2일 때 CC를 SF (continuity counter sync flag)로 교체할 수 있다. 방송 신호 송신 장치는 4bits의 CC를 1bit의 SF(continuity counter sync flag)로 교체함으로써 3bit를 더 압축할 수 있다. 방송 신호 송신 장치는 TS 패킷 헤더에 대해 Sync Byte 제거를 통한 8 bits, PID 압축을 통한 5bits 및 CC 교체를 통한 3bits를 줄임으로써 압축전의 TS 패킷 헤더에 비해 2 bytes (16bits)를 줄일 수 있다. 즉, 4 바이트였던 TS 패킷 헤더는 2 바이트로

압축될 수 있다.

[539]

[540] 도 39는 본 발명의 일 실시예에 따른 두번째 헤더 압축 모드의 압축 방법을 나타낸 도면이다. Sub PID는 1bit의 PSI indicator 와 7bits의 인덱스로 구성될 수 있다. 도 39의 (a)와 같이 Sub PID 의 PSI indicator 가 1인 경우는 7 bit인 인덱스가 미리 정의 된 PSI packet 의 PID를 가질 수 있다. 예를 들어 전송하고자 하는 패킷이 PAT 인 경우 (PID = 0), 방송 신호 송신 장치는 Sub PID에 포함된 PSI indicator 를 1로 설정하고, 인덱스는 000000으로 설정하여 전송할 수 있다. 이 경우 방송 신호 수신 장치는 미리 정해진 Table 을 이용하여 Sub PID 1000000 을 PAT 의 PID 인 0x0000 으로 압축해제 할 수 있다. 즉, PSI indicator 가 1인 경우는 인덱스의 값을 이용하여 패킷에 포함된 정보가 어떤 PSI 또는 PSIP 테이블인지를 직접적으로 도출할 수 있다.

[541] 이와 달리, 데이터 PID를 압축하는 경우, 방송 신호 송신 장치는 PSI indicator 는 0으로 설정하고, 인덱스는 처음 3byte로 전송되는 PID 와의 오프셋을 7bit의 sign bit로 표현 하게 된다. 예를 들어 PID 가 100(video) 과 102(Audio) 번으로 이뤄진 TS 스트림인 경우, 링크 레이어 패킷 내에 포함된 최초 3byte TS 헤더에 PID가 100으로 전송 되었으면, 뒤따르는 PID 100, 102의 TS packet들은 Sub PID에 포함된 인덱스가 각각 0 과 2로 표현될 수 있다.

[542] 방송 신호 수신 장치는 링크 레이어 패킷 내에서 최초 수신된 PID 와 index 값을 더하여 실제 원하는 PID 를 얻을 수 있다.

[543] Continuity counter는 4byte 를 가지지만 최초 한번만 보내게 되고, 두번째 패킷부터는 1bit의 continuity counter sync flag 로 압축할 수 있다. 도 39의 (b)에 도시된 바와 같이 continuity counter sync flag 는 continuity counter 가 0000 일 때만 1로 표현하고, 나머지인 경우에는 0으로 표현될 수 있다.

[544]

[545] 도 40은 본 발명의 일 실시예에 따른 세번째 헤더 압축 방법을 나타낸다. 세번째 헤더 압축 모드는 HC_mode3으로 표현될 수 있다. 링크 레이어 패킷에 사용된 헤더 압축 모드가 HC_mode3 인 경우 HC_mode 필드의 값은 10으로 설정 될 수 있다. 또한 링크 레이어 패킷의 페이로드에는 188 byte 의 TS 패킷으로부터 Sync byte를 제외한 187 byte를 갖는 첫번째 TS 패킷이 포함될 수 있다. 페이로드에 포함된 두번째 TS 패킷부터는 1 bytes 의 TS 헤더를 포함한 총 185 byte의 길이를 가질 수 있다. 즉, HC_mode3에서 방송 신호 송신기는 페이로드에 포함된 첫번째 TS 패킷을 제외한 나머지 TS 패킷에 대해 PID를 삭제할 수 있다. 이러한 방식은 링크 레이어 패킷 내에 포함된 TS 패킷들이 동일한 PID를 갖는 경우에 사용될 수 있다. 즉, TS 헤더가 포함한 복수의 필드 중 PID는 동일하나 나머지 필드들이 서로 다른 값을 갖는 경우에 사용될 수 있다.

[546] 이 경우 페이로드의 길이는 185 * Num_TS + 2 bytes 가 되며, 링크 레이어 패킷의 총 길이는 페이로드와 L2 헤더 (2 or 5 bytes) 를 포함한 길이를 가질 수

있다. 즉 페이로드를 통해 전송 되는 정보 중 첫번째 TS 패킷 헤더는 4byte 에서 3byte로 압축되고 나머지 TS 패킷 헤더는 4byte 에서 1byte로 압축되고 되어져서 전송될 수 있다. Num_TS는 전술한 바와 같이 링크 레이어에서 캡슐화하는 TS 패킷 개수를 나타낼 수 있다.

[547]

[548] 도 41은 본 발명의 일 실시예에 따른 세번째 헤더 압축 모드에 의해 압축된 TS 패킷 헤더를 나타낸다. 도시된 바와 같이 헤더 압축 전의 TS 패킷 헤더는 Sync Byte, TE(Transports error indicator), SI(Payload unit start indicator), TP(Transport priority), PID, SC(Scrambling control), AF(Adaptation field control) 및/또는 CC(Continuity counter) 필드를 포함할 수 있다. 본 발명의 방송 신호 송신 장치는 세번째 헤더 압축 모드인 HC_mode3을 이용하여 Sync Byte를 삭제하고 PID를 삭제할 수 있다. 따라서 헤더 압축 후의 TS 패킷 헤더는 TE, SI, TP, SC, AF 및/또는 SF(continuity counter sync flag) 필드를 포함할 수 있다. 즉, 방송 신호 송신 장치는 HC_mode3일 때 Sync Byte 및 PID를 전송하지 않으며, 이를 통해 4 바이트였던 TS 패킷 헤더는 1 바이트로 압축될 수 있다. 방송 신호 송신 장치는 13 bits인 PID를 삭제할 수 있다. 또한 방송 신호 송신 장치는 HC_mode3일 때 CC를 SF(continuity counter sync flag)로 교체할 수 있다. 방송 신호 송신 장치는 4bits의 CC를 1bit의 SF로 교체함으로써 3bit를 더 압축할 수 있다. 방송 신호 송신 장치는 TS 패킷 헤더에 대해 Sync Byte 제거를 통한 8 bits, PID 제거를 통한 13bits 및 CC 교체를 통한 3bits를 줄임으로써 압축전의 TS 패킷 헤더에 비해 3 bytes (24bits)를 줄일 수 있다. 즉, 4 바이트였던 TS 패킷 헤더는 1 바이트로 압축될 수 있다.

[549]

[550] 도 42는 본 발명의 일 실시예에 따른 네번째 헤더 압축 방법을 나타낸다. 네번째 헤더 압축 모드는 HC_mode4로 표현될 수 있다. 링크 레이어 패킷에 사용된 헤더 압축 모드가 HC_mode4 인 경우 HC_mode 필드의 값은 11로 설정 될 수 있다. 또한 링크 레이어 패킷의 페이로드에는 188 byte 의 TS 패킷으로부터 Sync byte를 제외한 187 byte를 갖는 첫번째 TS 패킷이 포함될 수 있다. 페이로드에 포함된 두번째 TS 패킷부터는 TS 헤더를 포함하지 않을 수 있으며 총 184 byte의 길이를 가질 수 있다. 즉, HC_mode4에서 방송 신호 송신기는 페이로드에 포함된 첫번째 TS 패킷을 제외한 나머지 TS 패킷에 대해 TS 헤더를 삭제할 수 있다. 이러한 방식은 링크 레이어 패킷 내에 포함된 TS 패킷들이 동일한 TS 헤더를 갖는 경우에 사용될 수 있다. 즉, TS 헤더가 포함한 복수의 필드들이 모두 동일한 값을 갖는 경우에 사용될 수 있다.

[551] 이 경우 페이로드의 길이는 184 * Num_TS + 3 bytes 가 되며, 링크 레이어 패킷의 총 길이는 페이로드와 L2 헤더 (2 or 5 bytes) 를 포함한 길이를 가질 수 있다. 즉 페이로드를 통해 전송 되는 정보 중 첫번째 TS 패킷 헤더는 4byte 에서 3byte로 압축되고 나머지 TS 패킷 헤더는 제거되어 전송될 수 있다. Num_TS는

전술한 바와 같이 링크 레이어에서 캡슐화하는 TS 패킷 개수를 나타낼 수 있다.

[552]

[553] 아래에서는 Null 패킷 삭제에 대해 설명할 수 있다. 일부 TS 입력 스트림 또는 분할된 TS 스트림은 VBR (variable bit-rate) 서비스를 CBR TS 스트림에 수용하기 위해 존재하는 많은 수의 Null 패킷을 가질 수 있다. 이 경우, 불필요한 전송 오버헤드를 피하기 위해, Null 패킷은 확인되어 전송되지 않을 수 있다. 수신기에서, 제거된 Null 패킷은 전송에 삽입된 DNP(deleted null-packet, 삭제된 널 패킷) 카운터를 참조하여 원래 존재했던 정확한 장소에 재삽입될 수 있어, CBR이 보장되고 타임 스탬프(PCR) 갱신의 필요가 없어진다. 아래에서 설명하는 Null 패킷 삭제 방법은 도 3에서 설명한 널 패킷 딜리션 블록(3030)에 적용될 수도 있다.

[554]

[555] 도 43은 본 발명의 일 실시예에 따른 첫번째 Null 패킷 삭제 방법을 나타낸다. 첫번째 Null 패킷 삭제 모드는 NPD_mode1로 표현될 수 있다. 링크 레이어 패킷에 사용된 Null 패킷 삭제 모드가 NPD_mode1 인 경우 NPD_mode 필드의 값은 00으로 설정 될 수 있다. NPD_mode1은 Null 패킷 삭제를 하지 않는 모드로써, Null 패킷이 L2 페이로드를 통해 전송 되며 DNP (Deleted Null Packet)가 존재하지 않을 수 있다.

[556]

[557] 도 44은 본 발명의 일 실시예에 따른 두번째 Null 패킷 삭제 방법을 나타낸다. 두번째 Null 패킷 삭제 모드는 NPD_mode2로 표현될 수 있다. 링크 레이어 패킷에 사용된 Null 패킷 삭제 모드가 NPD_mode2 인 경우 NPD_mode 필드의 값은 01으로 설정 될 수 있다. NPD_mode2는 Null 패킷의 빈도가 높은 경우에 사용될 수 있다. 방송 송신 장치는 NPD_mode2를 이용하여 Null 패킷을 삭제하고 삭제된 Null 패킷의 개수를 8bit의 DNP를 통해 시그널링할 수 있다. DNP는 L2 페이로드에 포함된 TS 패킷들 사이에 삽입될 수 있다. 즉 방송 송신 장치는 L2 패킷 내에 포함되는 개별 TS 패킷의 끝에 DNP를 각각 삽입할 수 있다. 여기서 DNP는 각 TS와 뒤따르는 TS 사이에 삭제된 Null 패킷이 존재했었는지 여부 및 삭제된 Null 패킷의 개수를 나타낼 수 있다. 따라서, 제1 TS 패킷과 제2 TS 패킷 사이에 위치한 DNP는 제1 TS 패킷및 제2 TS 패킷사이에 삭제된 Null 패킷이 없는 경우는 0의 값을 가지며, Null 패킷이 삭제된 경우 삭제된 Null 패킷의 개수를 나타내는 값을 가질 수 있다. DNP는 1 바이트로 표현되는 0에서 255의 값을 가질 수 있다.

[558] 방송 송신 장치는 TS 패킷 및 Null 패킷 중 Null 패킷을 삭제하여 L2 패킷에 포함되는 페이로드는 삭제된 Null 패킷의 크기만큼 줄어들 수 있다. 또한 방송 송신 장치는 L2 패킷에 포함되는 TS 패킷들 사이에 8bit(1byte)의 DNP를 삽입할 수 있고, L2 패킷의 총 길이는 삽입된 DNP의 크기만큼 증가할 수 있다. 즉 L2 패킷의 총 길이는 Num_TS*1 byte 만큼 증가할 수 있다. 도시된 바와 같이 첫번째

TS 패킷 이후 세번째 TS 패킷 까지는 Null 패킷이 존재하지 않는다. 세번째 TS 패킷 이후 1개의 Null 패킷이 발생하면, 방송 신호 송신 장치는 세번째 TS 패킷 뒤에 위치한 DNP의 값을 1로 설정할 수 있다. 또한 네번째 TS 패킷 이후 2개의 Null 패킷이 발생하면, 방송 신호 송신 장치는 네번째 TS 패킷 뒤에 위치한 DNP의 값을 2로 설정할 수 있다. 방송 신호 송신 장치는 이와 같이 삭제된 Null 패킷의 개수를 DNP를 이용하여 매 TS 패킷 뒤에서 시그널링함으로써 삭제된 Null 패킷의 개수를 인폼할 수 있으며, 수신기는 DNP 값을 이용하여 삭제되었던 Null 패킷을 복원할 수 있다.

[559]

[560] 도 45는 본 발명의 일 실시예에 따른 세번째 Null 패킷 삭제 방법을 나타낸다. 세번째 Null 패킷 삭제 모드는 NPD_mode3로 표현될 수 있다. 링크 레이어 패킷에 사용된 Null 패킷 삭제 모드가 NPD_mode3 인 경우 NPD_mode 필드의 값은 10으로 설정 될 수 있다. NPD_mode3은 Null 패킷의 빈도가 낮은 경우에 사용될 수 있다. 방송 송신 장치는 NPD_mode3을 이용하여 Null 패킷이 발생 할 때까지 복수의 TS를 병합하고, 이후 발생한 Null 패킷의 개수를 카운팅하여 L2 패킷의 페이로드 뒤에 위치하는 8bit의 DNP 필드를 이용하여 시그널링할 수 있다. 여기서 DNP 필드는 최대 255개의 Null 패킷이 삭제되었음을 시그널링할 수 있다.

[561] 방송 신호 송신 장치가 NPD_mode3을 이용하는 경우 L2 패킷의 총 길이는 DNP 필드의 크기인 1 byte 만큼 증가할 수 있다.

[562]

[563] 도 46은 본 발명의 일 실시예에 따른 네번째 Null 패킷 삭제 방법을 나타낸다. 네번째 Null 패킷 삭제 모드는 NPD_mode4로 표현될 수 있다. 링크 레이어 패킷에 사용된 Null 패킷 삭제 모드가 NPD_mode4 인 경우 NPD_mode 필드의 값은 11로 설정 될 수 있다. NPD_mode4는 Null 패킷의 빈도가 낮은 경우에 사용될 수 있다. 방송 송신 장치는 NPD_mode4를 이용하여 Null 패킷이 발생 할 때까지 복수의 TS를 병합하고, 이후 발생한 Null 패킷의 개수를 카운팅하여 L2 패킷의 페이로드 뒤에 위치하는 16bit의 DNP 필드를 이용하여 시그널링할 수 있다. 여기서 DNP 필드는 최대 65535개의 Null 패킷이 삭제되었음을 시그널링할 수 있다.

[564] 방송 신호 송신 장치가 NPD_mode4를 이용하는 경우 L2 패킷의 총 길이는 DNP 필드의 크기인 2byte 만큼 증가할 수 있다.

[565]

[566] 아래에서는 베이스밴드 프레임의 헤더 구조에 대해 설명할 수 있다. 아래에서 베이스밴드 프레임은 베이스밴드 패킷으로 칭할 수도 있다. 종래의 베이스밴드 프레임의 헤더 구조는 방송 신호 송신 장치가 상시 보내야 하는 옵션 데이터가 있을 경우 데이터 전송 효율이 감소하는 단점을 가지고 있다. 본 발명의 베이스밴드 프레임의 헤더 구조는 매 베이스밴드 프레임에 옵션 데이터를

삽입할 경우, 독립적인 확장 필드(extension field)를 사용하여 효율적인 베이스밴드 프레임을 구성할 수 있는 장점이 있다.

[567] 도 47은 본 발명의 다른 일 실시예에 따른 인풋 포맷 블록을 나타낸다.

[568] 도 47에 도시된 인풋 포맷 블록은 도 1을 참조하여 설명한 인풋 포맷 블록(1000)의 일 실시예에 해당할 수 있다. 아래에서 설명하는 본 발명의 베이스밴드 프레임의 헤더 구조는 도 47에서 설명하는 인풋 포맷 블록 뿐만 아니라 전술한 인풋 포맷 블록 또는 일반적인 인풋 포맷 블록에도 동일하게 적용될 수 있다.

[569] 도 47은 본 발명의 일 실시예에 따른 방송 신호 송신 장치의 인풋 포맷 블록의 모드 어댑테이션(mode adaptaion, 모드 적응) 블록을 나타낸다.

[570] 멀티 인풋 스트림(multi input stream, 다수의 입력 스트림)을 처리하기 위한 인풋 포맷 블록의 모드 어댑테이션(mode adaptaion, 모드 적응) 블록은 다수 입력 스트림을 독립적으로 처리할 수 있다.

[571] 도 47에 도시된 바와 같이, 멀티 인풋 스트림(multi input stream, 다수의 입력 스트림)을 각각 처리하기 위한 모드 어댑테이션(mode adaptaion, 모드 적응) 블록은 인풋 스트림 스플리터 (input stream splitter) (47010), 인풋 인터페이스(47020), 인풋 스트림 싱크로나이저 (input stream synchronizer) (47030), 컴펜세이팅 딜레이(compensatin delay, 보상 지연) 블록(47040), 헤더 컴프레션 블록 (header compression block) (47050), 널 데이터 재사용 블록 (null data reuse) (47060), 널 패킷 딜리션 블록 (null packet deletion block) (47070), 및/또는 베이스밴드 헤더 삽입 블록 (BB header insertion block) (47080)을 포함할 수 있다. 본 명세서에서 베이스 밴드 헤더 삽입 블록은 베이스 밴드 프레이밍 블록 또는 베이스 밴드 포맷터에 포함될 수 있다. 베이스 밴드 프레이밍 블록 또는 베이스 밴드 포맷터는 베이스밴드 패킷 생성 블록, 베이스밴드 헤더 삽입 블록 및 베이스밴드 스크램블링 블록을 포함할 수 있다. 각 블록에 대한 설명은 전술한 도 2 및 도 3에서 설명한 내용이 동일하게 적용될 수 있으므로 생략하기로 한다. 아래에서 설명하는 베이스밴드 프레임의 헤더 구조는 모드 어댑테이션 블록의 베이스밴드 헤더 삽입 블록(47080)의 동작에 적용될 수 있다. 즉 아래에서는 베이스밴드 헤더의 생성 방법에 대해 설명할 수 있다.

[572]

[573] 도 48은 본 발명의 일 실시예에 따른 방송 신호 수신 장치를 나타낸다.

[574] 방송 신호 수신 장치는 베이스밴드 프레임 헤더 파서 (BB frame header parser)(48010), Null 패킷 삽입블록 (Null packet insertion) (48020), Null 데이터 재생성블록 (Null data regenerator) (48030), 헤더 디컴프레션 블록 (header De-compression) (48040), 디지터 버퍼 블록 (De-jitter Buffer) (48050), TS 리컴바이닝 블록 (Recombining) (48060) 및 TS clock 재생성 블록 (TS clock Regeneration) (48070)을 포함할 수 있다. 본 발명의 베이스밴드 프레임의 헤더 구조는 베이스밴드 헤더 파서가 베이스밴드 프레임 헤더를 파싱하는데 이용될

수 있다. 방송 신호 수신 장치는 베이스밴드 프레임 헤더 파서(48010)을 이용하여 제안된 헤더 구조를 파싱할 수 있다. Null 패킷 삽입블록 (Null packet insertion) (48020)은 송신측에서 삭제된 Null 패킷을 다시 삽입할 수 있다. Null 데이터 재생성블록 (Null data regenerator) (48030)은 삭제된 Null 데이터를 재생성할 수 있으며, 헤더 디컴프레션 블록 (header De-compression) (48040)은 압축되었던 헤더 정보를 역압축하여 추출할 수 있다. 디지터 버퍼 블록 (De-jitter Buffer) (48050)는 TS clock 재생성 블록(48070)을 이용하여 지터를 보상할 수 있으며, TS 리컴바이닝 블록 (Recombining) (48060)을 이용하여 복수의 TS 패킷으로 패킷화되었던 TS 데이터를 다시 컴바이닝할 수 있다. 방송 신호 수신 장치는 이와 같은 과정을 이용하여 데이터 스트림을 복원하여 출력할 수 있다. 상술한 바와 같이 본 발명의 베이스밴드 프레임의 헤더 구조는 베이스밴드 프레임 헤더 파서 (BB frame header parser)(48010)가 파싱하는 헤더의 구조를 나타낼 수 있다.

[575]

[576] 도 49는 본 발명의 일 실시예에 따른 베이스밴드 프레임의 패킷 구조를 나타낸다. 베이스밴드 프레임 헤더는 피지컬 레이어를 통해 전송 되는 신호 (input stream : TS, IP, GS) 를 BICM 으로 입력하기 위해 적합한 길이와 구조를 가질 수 있도록 베이스밴드 프레임 단위로 패킷화하는 역할을 한다. 아래에서 베이스밴드 프레임 헤더는 베이스 필드(base field)로 지칭할 수도 있다. 베이스밴드 프레임은 헤더 부분과 옵셔널 부분 및 Input stream 이 전송되는 Payload 부분으로 구성될 수 있다. 베이스밴드 헤더(베이스 필드)는 스터프 바이트(Stuff byte) 가 없고, SYNCD 의 값이 128보다 작은 경우 1바이트 모드(byte mode)가 사용되고, 스터프 바이트가 있거나 SYNCD가 128 보다 크거나 같은 경우 2바이트 모드(byte mode) 를 가질 수 있다. 1byte mode는 1bit의 MODE 필드와 7bit 의 SYNCD_LSB 필드로 구성될 수 있다. 2byte mode는 1byte mode에 추가적으로 6bit의 SYNCD_MSB 필드와 2bit의 OPTI 필드로 구성될 수 있다. 본 명세서에서 OPTI 필드는 OFI필드로 칭할 수도 있다.

[577] 옵션 필드(Option field)는 스터핑(Stuffing), 인밴드 시그널링(In-band signaling), ISSY 등과 같이 간헐적으로 발생하는 필드이다. OPTI 필드는 옵션 필드의 구성을 정의할 수 있다.

[578] 옵션 필드가 존재 하는 경우, 1byte 또는 2byte 의 OPT header를 포함할 수 있다. OPT header는 Type 을 나타내는 3bit의 OPT_TYPE 과 옵션 필드의 길이를 나타내는 OPT_LEN_LSB, OPT_LEN_MSB를 포함할 수 있다. 여기서, OPT_TYPE 에 따라 OPT_LEN 의 구성이 결정될 수 있다.

[579]

[580] 도 50 및 도 51은 본 발명의 일 실시예에 따른 베이스밴드 프레임의 구조를 나타낸다.

[581] 방송 신호 송신 장치가 생성하는 베이스밴드 프레임은 케이스에 따라 서로 다른 구조를 포함할 수 있다.

[582] 제1 케이스는 OPT field 가 없고, SYNCD 가 128 이하인 경우의 베이스밴드 프레임 구조를 나타낼 수 있다(50010). 제1 케이스의 베이스밴드 프레임은 MODE, SYNCD_LSB 및 페이로드 필드를 포함할 수 있다. 여기서 MODE 필드는 '0' 으로 설정 되고, SYNCD_LSB 필드는 0~127 byte 의 SYNCD 값을 표현할 수 있다. 이 경우 베이스밴드 프레임 헤더는 1byte 를 가지게 된다. 즉 도 51에 도시된 바와 같이 MODE 필드는 '0' 으로 설정된 경우, 1 바이트의 베이스밴드 헤더 모드임을 나타낼 수 있다.

[583] 제2 케이스는 OPT field 가 존재 하거나, OPT field 가 없지만 SYNCD 가 128 byte 보다 크거나 같은 경우의 베이스밴드 프레임 구조를 나타낼 수 있다(50020). 여기서 MODE 필드는 '1'로 설정되고, SYNCD 값은 SYNCD_LSB 필드와 SYNCD_MSB 필드를 사용할 수 있다. 또한 2bit 의 OPTI 필드가 존재 하며 OPTI 를 통하여 OPT field 가 결정될 수 있다. 도 51에 도시된 바와 같이 MODE 필드는 '1' 로 설정된 경우, 2 바이트의 베이스밴드 헤더 모드임을 나타낼 수 있다.

[584] 아래에서는 제2 케이스의 세부 케이스를 설명할 수 있다.

[585] 제2-1 케이스는 2 byte mode 에서 OPT field 가 없는 경우의 베이스밴드 프레임 구조를 나타낼 수 있다(50021). OPTI 필드는 '00'으로 설정되며 이 경우 베이스밴드 프레임은 OPT field를 포함하지 않을 수 있다. 도 51에 도시된 바와 같이 OPTI 필드는 '00' 으로 설정된 경우, OPT field를 포함하지 않는 베이스밴드 헤더 모드임을 나타낼 수 있다.

[586] SYNCD 가 128 보다 크거나 같은 경우 베이스밴드 프레임 헤더는 2byte 를 가질 수 있다. 이 때, 베이스밴드 프레임은 OPT field를 포함하지 않으며 베이스밴드 프레임 헤더 뒤에 Payload가 위치할 수 있다.

[587]

[588] OPTI 가 '00' 이 아닌 경우, 베이스밴드 프레임은 OPT field를 포함할 수 있다. OPT field 는 베이스밴드 프레임을 구성 시, 입력 스트림 데이터를 전송하는 페이로드 이외에 다른 용도의 데이터를 전송하거나, 데이터 레이트(data rate) 를 맞추기 위해 스터핑 필드(stuffing field) 를 삽입하는데 사용될 수 있다. 상기 다른 용도의 데이터는 동기를 위한 ISSY field, L1(PLS, Physical layer signaling) 을 보조하기 위한 Inband-signaling table 등을 포함할 수 있으며 이 전송 될 수 있으며, 이들 데이터는 매 베이스밴드 프레임마다 전송되는 것이 아니라 필요한 경우에 전송될 수 있다. 아래에서는 베이스배드 프레임이 옵션 필드를 포함하는 경우에 대해서 설명할 수 있다.

[589] 제 2-2 케이스는 1 Byte 의 스터핑(Dummy : 0x00 or 0xff) byte 가 존재 하는 경우의 베이스밴드 프레임 구조를 나타낼 수 있다(50022). 여기서, OPTI 필드는 "01" 로 설정될 수 있으며 이는 OPT header 1byte 가 스터핑으로 사용됨을 시그널링할 수 있다. 도 51에 도시된 바와 같이 OPTI 필드는 '01' 으로 설정된 경우, 1 바이트의 스터핑을 포함하는 베이스밴드 프레임임을 나타낼 수 있다. 방송 신호 송신 장치는 베이스밴드 프레임에 1byte의 스터핑을 삽입하기 위해,

OPT field 를 사용하지 않을 수 있으며, OPT type 필드를 “000”으로 설정하고 OPT_LENGTH_LSB 도 “00000” 으로 설정하여 1byte의 Stuffing 을 삽입할 수 있다.

[590] 제 2-3 케이스는 2 byte 의 스터핑 바이트가 존재하는 경우의 베이스밴드 프레임 구조를 나타낼 수 있다(50023). 여기서, OPTI 는 “10” 로 설정될 수 있으며, 이는 OPT 헤더 2byte 가 스터핑으로 사용됨을 시그널링할 수 있다. 도 51에 도시된 바와 같이 OPTI 필드는 ‘10’ 으로 설정된 경우, 2 바이트의 스터핑을 포함하는 베이스밴드 프레임임을 나타낼 수 있다. 방송 신호 송신 장치는 베이스밴드 프레임에 2byte의 스터핑을 삽입하기 위해, OPT field 를 사용하지 않을 수 있으며, OPT type 필드는 “000”으로 설정하고 OPT_LENGTH_LSB 및 OPT_LEN_MSB 필드도 각각 “00000000” 으로 설정하여 2byte의 Stuffing 을 삽입할 수 있다.

[591] 제 2-4-1 케이스는 2 byte 이상 31 byte 이하의 스터핑이 존재하는 경우의 베이스밴드 프레임 구조를 나타낼 수 있다(50024-1). 여기서, OPTI 가 “11” 로 설정될 수 있으며, 방송 신호 송신 장치는 OPT header 2byte 와 OPT field 를 스터핑 바이트 (더미 바이트)로 채울 수 있다. 도 51에 도시된 바와 같이 OPTI 필드는 ‘11’ 로 설정된 경우, OPT 필드와 스터핑을 포함하는 베이스밴드 프레임임을 나타낼 수 있다. 방송 신호 송신 장치는 베이스밴드 프레임에 2byte 이상 31 byte 미만의 스터핑을 삽입하기 위해, OPT type 를 “000”으로 설정하고 OPT_LENGTH_LSB을 이용하여 OPT field 의 길이를 나타내고, OPT field에 해당하는 길이의 스터핑 바이트를 삽입할 수 있다.

[592] 제 2-4-2 케이스는 32 byte 이상의 스터핑이 존재하는 경우의 베이스밴드 프레임 구조를 나타낼 수 있다(50024-2). 여기서 OPTI 가 “11” 로 설정될 수 있으며, 방송 신호 송신 장치는 OPT header 2byte 와 OPT field 를 스터핑 바이트 (더미 바이트)로 채울 수 있다. 방송 신호 송신 장치는 베이스밴드 프레임에 32byte 이상의 스터핑 바이트를 삽입하기 위해, OPT type 를 “000”으로 설정하고 OPT_LENGTH를 통하여 OPT field 의 길이를 나타내고 OPT field에 해당하는 길이의 스터핑 바이트를 삽입할 수 있다.

[593] OPT field 길이는 OPT_LEN_LSB 와 OPT_LEN_MSB를 이용하여 표현할 수 있다.

[594] 제 2-4-1 케이스 및 제 2-4-2 케이스의 베이스밴드 프레임에 포함되는 OPT field 는 다수의 스터핑 바이트를 포함할 수 있을 뿐만 아니라, OPT_TYPE 에 따라, ISSY, 인밴드 시그널링 등 베이스밴드 프레임에 필요한 정보들을 포함할 수 있다.

[595]

[596] 도 52은 본 발명의 다른 실시예에 따른 베이스밴드 프레임의 패킷 구조를 나타낸다. 전술한 베이스밴드 프레임 구조는 헤더 구조를 최소화 하여 효율적인 데이터 전송을 할 수 있다. 전술한 베이스밴드 프레임 구조는 스터핑과 옵션

정보 (ISSY, Inband signaling, 등) 가 없는 경우, 2byte 헤더로 구현할 수 있다. 특히 SYNCD 가 127 이하인 경우, 방송 신호 송신 장치는 베이스밴드 프레임 헤더를 1byte 로 운영할 수 있다. 또한, OPT_TYPE 을 이용하여 원하는 베이스밴드 프레임의 OPT field 에 Option 정보인 ISSY, 인밴드 시그널링을 삽입할 수 있다.

[597] 하지만 전술한 베이스밴드 프레임 헤더 구조는 매 베이스밴드 프레임의 OPT field 에 데이터가 전송되는 경우 비효율적인 데이터 전송이 발생할 수 있다. 이 경우, SYNCD 의 크기와 상관 없이, 모든 베이스밴드 프레임 헤더는 2byte 와 Option field를 가지게 된다. 만약 매번 삽입되어야하는 데이터 외에도 Option 정보가 존재하는 경우, 방송 신호 송신 장치는 8가지 경우만 표현할 수 있는 3bit의 OPT_TYPE의 운용에 어려움이 발생할 수 있다.

[598] 이와 같은 문제점을 해결하기 위해 도 52와 같이 베이스밴드 프레임 내에 Extension field 를 제안할 수 있다. 즉, 베이스밴드 패킷의 헤더는 베이스 필드, 옵션 필드 및 확장 필드를 포함할 수 있다.

[599] Extension field는 매 베이스밴드 프레임에 삽입되어야하는 data 가 존재하는 경우에 사용될 수 있다. 즉, 방송 신호 송신 장치는 베이스밴드 프레임에 Extension field 를 위치시키고, 매 베이스밴드 프레임마다 삽입되어야하는 data 를 extension field를 통해 전송하여 Option field와 독립적으로 운용할 수 있다. 여기서 매 베이스밴드 프레임마다 삽입되어야하는 data 는 채널 본딩 정보를 포함할 수 있다.

[600] Extension field는 베이스밴드 프레임에서 베이스밴드 프레임 헤더 뒤에 위치할 수 있다. Extension field는 베이스밴드 프레임에서 옵션 필드 또는 페이로드 앞에 위치할 수 있다.

[601]

[602] 도 53은 본 발명의 일 실시예에 따른 베이스밴드 프레임 구조를 시그널링하는 시그널링 필드를 나타낸다.

[603] 아래에서는 PLS (physical layer signaling) 을 이용한 시그널링 방식을 설명할 수 있다. 독립적인 Extension field 를 베이스밴드 프레임 헤더에 삽입하는 위치는 1 or 2 byte의 기본이 되는 베이스밴드 프레임 헤더 뒤가 될 수 있다. 이를 통해 옵션 필드의 영향 없이 방송 신호를 수신한 수신 장치는 직접적으로 Extension field를 파싱할 수 있다.

[604] 본 발명에서 방송 신호 송신 장치가 Extension field 를 독립적으로 운용하기 위해서는 Extension field 의 존재 유무와 extension field 의 type, length 의 정보를 표시할 수 있다. 방송 신호 송신 장치는 이에 해당하는 정보를 PLS(physical layer signaling) 를 이용하여 전송할 수 있다. 전술한 베이스밴드 프레임 방식에서도 1~2byte 헤더를 위해 페이로드로 전송되는 데이터의 타입을 정의할 수 있다.

[605] 도 53의 (a)는 제1 타입의 시그널링 테이블을 나타낸다.

[606] 인풋 포매팅을 위한 시그널링 필드는 데이터 타입(data type), Extension field 인디케이터, Extension field 타입 및/또는 Extension field 길이에 대한 정보를

포함할 수 있다.

[607] 데이터 타입 시그널링은 data_type 로 칭할 수 있으며, 3bit가 할당될 수 있다. 데이터 타입 시그널링은 전송되는 data가 MPEG2-TS 인지 IP(v4, v6) 인지, Generic stream 인지 여부를 시그널링할 수 있다.

[608] 시그널링 테이블은 데이터 타입 다음에 extension field를 위한 시그널링 필드를 포함할 수 있다. Extension field를 이용하기 위해 필요한 정보는 Extension field 의 사용 여부를 나타내는 정보와 Extension field의 field type 과 field length 를 나타내는 정보가 있다.

[609] Extension field 의 사용 여부를 나타내는 정보는 Extension_field_indicator 로 칭할 수 있으며 1bit가 할당될 수 있다. 이 필드는 베이스밴드 프레임에 extension field가 존재하는지 여부를 시그널링하는 역할을 한다. Extension field가 사용되지 않으면 해당 field는 '0'으로 설정되며, 사용할 경우 해당 field는 '1'으로 설정될 수 있다.

[610] Extension field의 field type에 대한 정보는 Extension_field_type로 칭할 수 있으며, 4bit가 할당될 수 있다. Extension_field_type는 extension_field로 전송 되는 정보의 type 을 표시하게 된다. Extension_field_type은 베이스밴드 프레임에 매번 전송 되야 하는 ISSY, CRC, 채널본딩(channel bonding) 정보 등을 나타낼 수 있다.

[611] Extension field의 field length 에 대한 정보는 Extension_field_length로 칭할 수 있으며 13bi가 할당될 수 있다. Extension_field_length는 extension field의 길이를 나타낼 수 있다.

[612] 예를 들어 매 베이스밴드 프레임에 4byte의 ISSY 데이터가 전송 될 경우, Extension_field_indicator 는 '1'로 설정되고, extension_field_type 은 ISSY를 나타내는 '0', extension_field_length 는 4byte를 나타내는 '4'로 설정될 수 있다.

[613] 도 53의 (b)는 제2 타입의 시그널링 테이블을 나타낸다.

[614] 제2 타입은 전술한 4비트의 extension_field_type 만을 이용하는 방법으로써, 방송 신호 송신 장치가 extension_field 를 사용하지 않는 경우, extension_field_type 을 '0' 으로 설정하여 extension_field_indicator 기능을 대신할 수 있다. 방송 신호 송신 장치가 extension_field 를 사용하는 경우, 사용하는 extension_field_type는 Extension field의 타입을 나타낼 수 있으며, Extension field의 길이는 Extension field의 type 에 따라 미리 정의된 길이로 설정될 수 있다.

[615] 전술한 제1 타입은 extension field 가 존재하지 않는 경우, PLS에서 extension_field_indicator가 1비트만 점유하게 되어 효율적인 운용이 가능하다.

[616] 하지만 Extension field의 유무에 따라 field의 구성이 변하므로 유동적인 PLS 구조에 적합하다. 즉, Extension field 가 존재하는 경우는 해당 필드는 18 비트를 점유하게 되나 Extension field 가 존재하지 않는 ruddnss 1비트만을 점유할 수 있다.

[617] 전술한 제2 타입은 PLS 에 위치하는 extension field 의 유무와 상관 없이 동일한 PLS field size (4bits) 를 갖는 효과가 있다. 따라서 고정된 크기의 PLS 구조에

적합하다.

[618]

[619] 도 54는 본 발명의 일 실시예에 따른 베이스밴드 프레임의 구조를 나타낸다.

[620] Extension field를 사용하지 않는 방식은 매 베이스밴드 프레임에 삽입되어야하는 데이터를 옵션 필드에 삽입할 수 있다. 이 경우, 모든 베이스밴드 프레임의 헤더는 2byte를 가지게 되고 다른 옵션 필드를 삽입하는데 어려움이 발생할 수 있다.

[621] 하지만 본 발명의 Extension field를 이용하는 경우, Extension field 가 옵션 필드와 분리 되어 있어 데이터의 효율적인 운용이 가능하다.

[622] 도 54에 도시된 제1 베이스밴드 프레임, 제2 베이스밴드 프레임 및 제3 베이스밴드 프레임과 같이 SYNCD 가 127 Byte 이하인 경우, extension field 가 포함되더라도 1byte 의 베이스밴드 프레임 헤더를 이용할 수 있다.

[623] 제4 베이스밴드 프레임 및 제5 베이스밴드 프레임은 SYNCD 가 127 Byte보다 큰 경우로 베이스밴드 프레임 헤더는 Extension field를 사용하지 않는 방식과 동일하게 2byte를 가지게 된다.

[624] 제6 베이스밴드 프레임 및 제7 베이스밴드 프레임은 Option field 와 extension field 가 서로 공존할 수 있다.

[625] 상술한 바와 같이, 본 발명의 베이스밴드 프레임 구조는 매 베이스밴드 프레임에 삽입되어야하는 데이터가 존재하는 경우 옵션 필드를 사용하지 않고 Extension field를 사용하여 전송할 수 있다. 따라서 ISSY 모드, 채널본딩 정보 또는 베이스밴드 프레임의 헤더에 CRC를 삽입하는 경우, 독립적으로 존재하는 Extension field를 사용하여 데이터 전송 효율을 높일 수 있다.

[626] 도 55는 본 발명의 일 실시예에 따른 방송 신호를 송신하는 방법을 나타낸다. 방송 신호 송신 장치는 입력 데이터를 인풋 포맷팅할 수 있다(S55010).

[627] 방송 신호 송신 장치는 입력 데이터를 인캡슐레이트할 수 있다. 방송 신호 송신 장치는 인캡슐레이트 과정에서 전술한 TS 헤더 압축 방법을 사용할 수 있다. 즉, 방송 신호 송신 장치는 전술한 바와 같이 싱크 바이트를 삭제하거나 PID를 압축하거나 PID를 삭제하거나 TS 헤더를 삭제하는 방법을 통해 TS 헤더를 압축할 수 있다.

[628] 또한 방송 신호 송신 장치는 인캡슐레이트 과정에서 전술한 Null 패킷 삭제 방법을 사용할 수 있다. 즉, 방송 신호 송신 장치는 전술한 바와 같이 Null 패킷을 삭제하고 각 TS 패킷마다 DNP를 추가하여 페이로드를 구성하거나, Null 패킷이 발생할 때에 한하여 DNP를 추가하여 Null 패킷을 삭제할 수 있다. DNP는 전술한 바와 같이 삭제된 Null 패킷의 개수를 시그널링할 수 있다.

[629] 방송 신호 송신 장치는 캡슐화된 입력 데이터를 포함하는 베이스밴드 프레임을 빌드할 수 있다. 본 명세서에서 베이스밴드 프레임은 베이스밴드 패킷으로 표현될 수 있다. 방송 신호 송신 장치는 베이스밴드 프레임 생성 과정에서 전술한 베이스밴드 프레임 구조를 사용할 수 있다. 즉, 방송 신호 송신 장치는

전술한 바와 같이 Extension field를 정의하여 베이스밴드 프레임에 위치시킬 수 있다. 방송 신호 송신 장치는 Extension field를 이용하여 매 베이스밴드 프레임마다 삽입되어야 하는 데이터를 전송할 수 있다. 이를 통해 방송 신호 송신 장치는 옵션 필드를 통해 전송해야하는 데이터를 Extension field를 통해 전송할 수 있으며 데이터 전송 효율을 높일 수 있다.

[630] 방송 신호 송신 장치는 포맷팅된 입력 데이터를 인코딩할 수 있다(S55020).

[631] 방송 신호 송신 장치는 전술한 BICM 블록을 이용하여 인코딩할 수 있다. 인풋 포맷터로부터 BICM 블록으로 전달되는 입력 데이터는 전술한 PLP 데이터 포맷으로 입력될 수 있다.

[632] 방송 신호 송신 장치는 인코딩된 데이터를 변조할 수 있다(S55030).

[633] 방송 신호 송신 장치는 전술한 OFDM 제너레이션 블록을 이용하여 변조할 수 있다. 인코딩된 데이터는 OFDM 변조 방식을 이용하여 변조될 수 있다.

[634] 방송 신호 송신 장치는 변조된 데이터를 포함하는 방송 신호를 전송할 수 있다 (S55040). 방송 신호 송신 장치는 변조된 데이터를 출력 안테나를 이용하여 전송할 수 있다.

[635]

[636] 도 56은 본 발명의 일 실시예에 따른 방송 신호를 수신하는 방법을 나타낸다.

[637] 방송 신호 수신 장치는 방송 신호를 수신할 수 있다(S56010). 방송 신호 수신 장치는 튜너를 이용하여 방송 신호를 수신할 수 있다. 수신된 방송 신호는 방송 신호 송신 장치에 의해 인캡슐레이트된 데이터를 포함할 수 있다. 수신된 방송 신호는 인캡슐레이트 과정에서 전술한 TS 헤더 압축 방법을 사용할 수 있다. 즉, 수신된 방송 신호는 싱크 바이트를 삭제하거나 PID를 압축하거나 PID를 삭제하거나 TS 헤더를 삭제하는 방법을 통해 압축된 TS 헤더를 포함할 수 있다.

[638] 또한 수신된 방송 신호는 인캡슐레이트 과정에서 전술한 Null 패킷 삭제 방법이 적용된 것일 수 있다. 즉, 수신된 방송 신호는 전술한 바와 같이 Null 패킷을 삭제하고 각 TS 패킷마다 DNP를 추가하여 페이로드를 구성하거나, Null 패킷이 발생할 때에 한하여 DNP를 추가하고 Null 패킷을 삭제한 방송 신호일 수 있다. DNP는 전술한 바와 같이 삭제된 Null 패킷의 개수를 시그널링할 수 있다.

[639] 수신된 방송 신호는 베이스밴드 프레임을 포함할 수 있으며, 베이스밴드 프레임 생성 과정에서 전술한 베이스밴드 프레임 구조를 사용할 수 있다. 즉, 수신된 방송 신호는 Extension field를 포함하는 베이스밴드 프레임을 포함할 수 있다. 수신된 방송 신호는 Extension field에 매 베이스밴드 프레임마다 삽입되어야 하는 데이터를 포함할 수 있다. 이를 통해 수신된 방송 신호는 옵션 필드에 포함되어야 했던 데이터를 Extension field에 포함함으로써 데이터 전송 효율을 높일 수 있다.

[640] 방송 신호 수신 장치는 방송 신호에 포함된 데이터를 복조할 수 있다. (S56020). 방송 신호 수신 장치는 OFDM 복조 방식을 이용하여 데이터를 복조할 수 있다.

[641] 방송 신호 수신 장치는 복조된 데이터를 디코딩할 수 있다(S56030).

[642] 방송 신호 수신 장치는 전술한 디코딩 모듈을 사용하여 복조된 데이터를 디코딩할 수 있다.

[643] 방송 신호 수신 장치는 디코딩된 데이터를 아웃풋 프로세싱하여 데이터 스트림을 획득할 수 있다(S56040). 방송 수신 장치는 전술한 출력 프로세서를 이용하여 데이터 스트림을 획득하고 출력할 수 있다. 방송 신호 수신 장치는 아웃풋 프로세서를 이용하여 디코딩된 데이터를 아웃풋 프로세싱할 수 있다. 아웃풋 프로세서는 전술한 도 9의 출력 프로세서에 대응될 수 있다. 또한 아웃풋 프로세서는 도 48에서 설명한 블록들을 포함할 수 있다. 즉, 아웃풋 프로세서는 베이스밴드 프레임 헤더 파서, 널 패킷 삽입부, 널 데이터 생성부, 헤더 역컴프레션 블록, 디지터 버퍼 및/또는 TS 컴바이닝 블록 중 적어도 하나를 포함할 수 있다. 베이스밴드 프레임 헤더 파서는 전술한 베이스밴드 프레임 헤더 내의 확장 필드를 파싱할 수 있다. 여기서 베이스밴드 프레임 헤더 파서는 전술한 확장 필드의 유무를 인디케이트하는 정보를 이용하여 헤더 내의 확장 필드를 파싱할 수 있다. 전술한 바와 같이 베이스밴드 프레임은 베이스밴드 패킷으로 표현될 수도 있다. 또한 널 패킷 삽입부는 전술한 널 패킷 삭제 방법에 대응하여 수신 장치에서 삭제된 널패킷을 복원할 수 있다. 널 패킷 삽입부는 전술한 바와 같이, 삭제된 널 패킷의 개수를 나타내는 DNP 정보를 이용하여 삭제된 널패킷의 개수를 확인하고, 삭제된 널패킷을 삽입할 수 있다. 또한 헤더 역컴프레션 블록은 전술한 헤더 컴프레션 방법의 역과정을 통해 수신 장치에서 헤더 컴프레션 이전의 헤더 정보를 복원할 수 있다. 헤더 역컴프레션 블록은 전술한 헤더 컴프레션 모드에 대한 정보를 이용하여 헤더 컴프레션 모드를 확인하고 모드에 따라 헤더 역컴프레션(De-compression) 동작을 실행할 수 있다.

[644] 전술한 바와 같이 본 발명의 헤더 컴프레션, 널패킷 삭제, 확장 필드 생성 방법을 이용하여 데이터 전송 효율을 높일 수 있다.

[645] 본 발명의 사상이나 범위를 벗어나지 않고 본 발명에서 다양한 변경 및 변형이 가능함은 당업자에게 이해된다. 따라서, 본 발명은 첨부된 청구항 및 그 동등 범위 내에서 제공되는 본 발명의 변경 및 변형을 포함하는 것으로 의도된다.

[646] 본 명세서에서 장치 및 방법 발명이 모두 언급되고, 장치 및 방법 발명 모두의 설명은 서로 보완하여 적용될 수 있다.

[647]

발명의 실시를 위한 형태

[648] 다양한 실시예가 본 발명을 실시하기 위한 최선의 형태에서 설명되었다.

[649]

산업상 이용가능성

[650] 본 발명은 일련의 방송 신호 제공 분야에서 이용된다.

[651] 본 발명의 사상이나 범위를 벗어나지 않고 본 발명에서 다양한 변경 및 변형이 가능함은 당업자에게 자명하다. 따라서, 본 발명은 첨부된 청구항 및 그 동등

범위 내에서 제공되는 본 발명의 변경 및 변형을 포함하는 것으로 의도된다.

청구범위

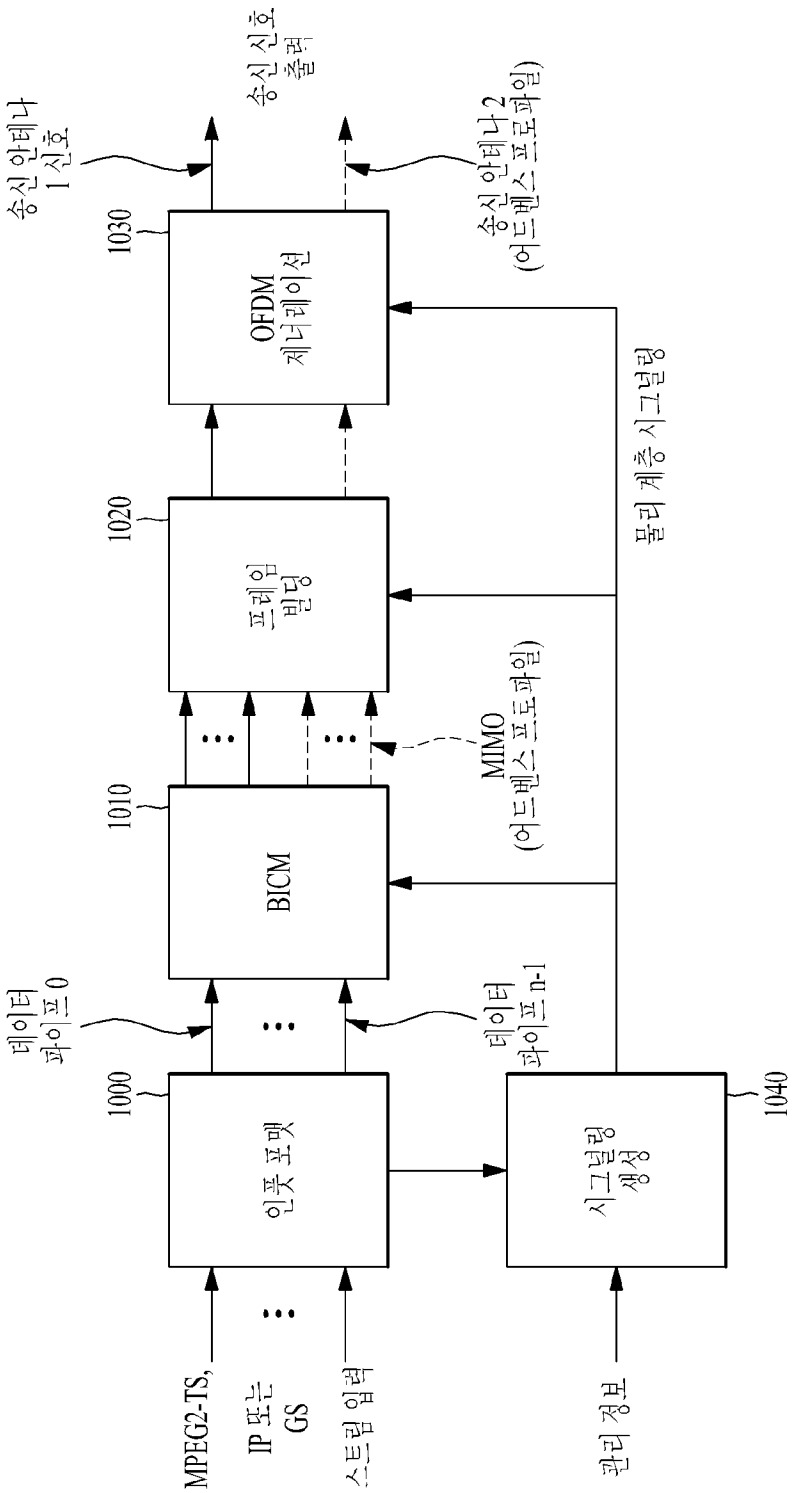
[청구항 1] 방송 신호들을 수신하는 단계;
상기 수신한 방송 신호들을 OFDM (Orthogonal Frequency Division Multiplex) 방식으로 디모듈레이팅하는 단계;
상기 디모듈레이팅된 방송 신호들로부터 적어도 하나 이상의 신호 프레임을 파싱(parsing)하는 단계로서, 하나의 신호 프레임은 적어도 하나의 피지컬 경로(physical path)에 대응하는 서비스 데이터를 포함하고;
상기 적어도 하나 이상의 신호 프레임에 포함된 서비스 데이터를 디코딩하는 단계; 및
상기 디코딩된 서비스 데이터를 아웃풋 프로세싱하는 단계를 포함하는 방송 신호 수신 방법.

[청구항 2] 제 1 항에 있어서,
상기 디코딩된 서비스 데이터는 적어도 하나의 베이스밴드 패킷을 포함하고,
상기 적어도 하나의 베이스밴드 패킷은 캡슐화된 입력 서비스 데이터를 포함하는 방송 신호 수신 방법.

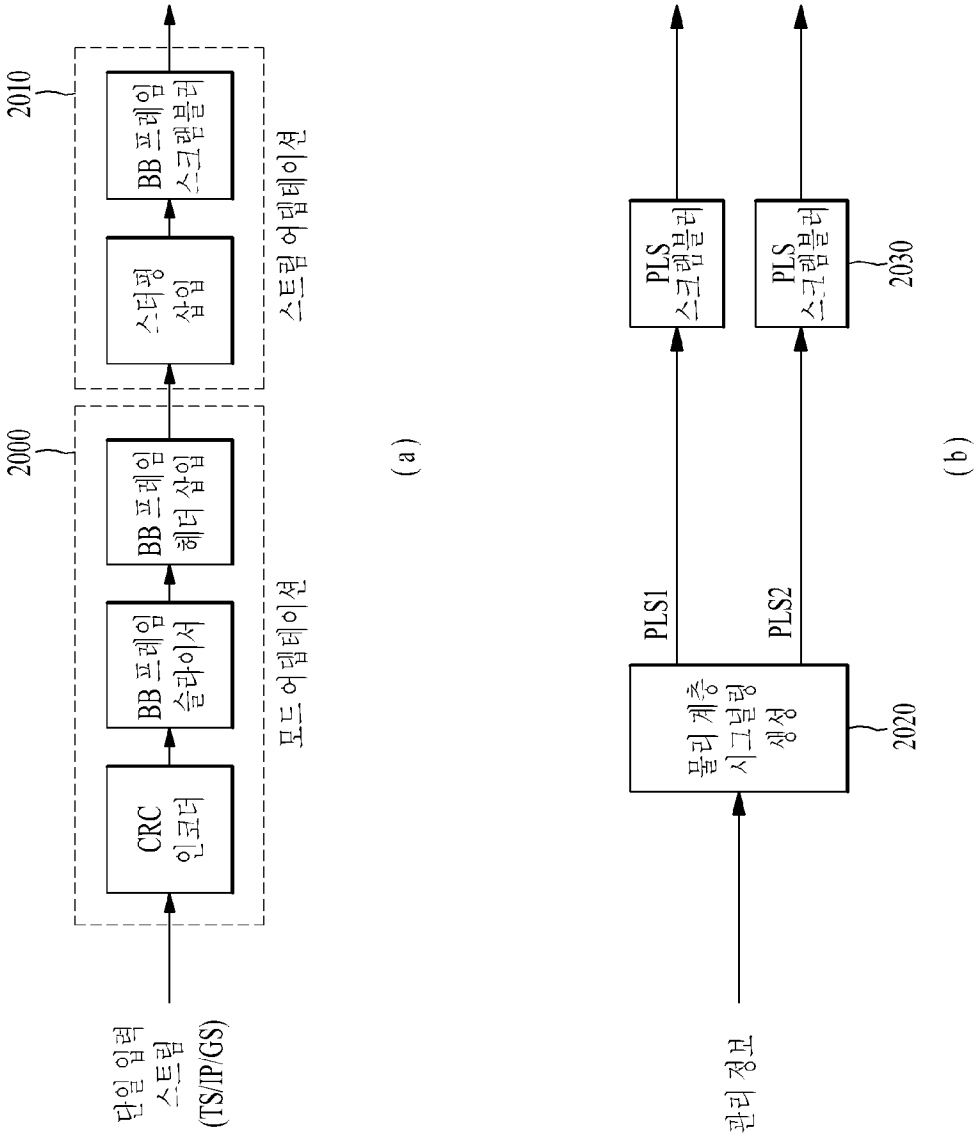
[청구항 3] 방송 신호들을 수신하는 수신부;
상기 수신한 방송 신호들을 OFDM (Orthogonal Frequency Division Multiplex) 방식으로 디모듈레이팅하는 디모듈레이터;
상기 디모듈레이팅된 방송 신호들로부터 적어도 하나 이상의 신호 프레임을 파싱(parsing)하는 프레임 파서로서, 하나의 신호 프레임은 적어도 하나의 피지컬 경로(physical path)에 대응하는 서비스 데이터를 포함하고;
상기 적어도 하나 이상의 신호 프레임에 포함된 서비스 데이터를 디코딩하는 디코더;및
상기 디코딩된 서비스 데이터를 아웃풋 프로세싱하는 아웃풋 프로세서를 포함하는 방송 신호 수신 장치.

[청구항 4] 제 3 항에 있어서,
상기 디코딩된 서비스 데이터는 적어도 하나의 베이스밴드 패킷을 포함하고,
상기 적어도 하나의 베이스밴드 패킷은 캡슐화된 입력 서비스 데이터를 포함하는 방송 신호 수신 장치.

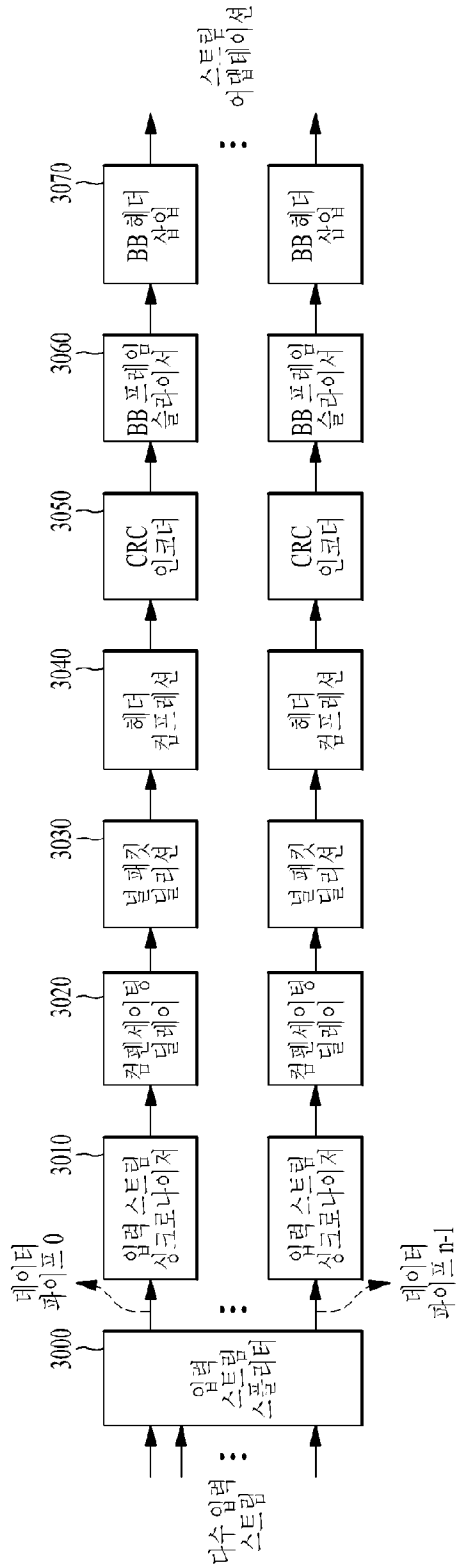
[Fig. 1]


송신 안테나 1 신호
송신 신호 출력
송신 안테나 2 (어드벤스 프로파일)
1030
OFDM 제너레이션
1020
프레임 빌딩
물리 계층 시그널링
MIMO (어드벤스 프로파일)
1010
BICM
데이터 파이프 0
데이터 파이프 n-1
1000
인풋 포맷
시그널링 생성
1040
MPEG2-TS, IP 또는 GS
스트림 입력
관리 정보

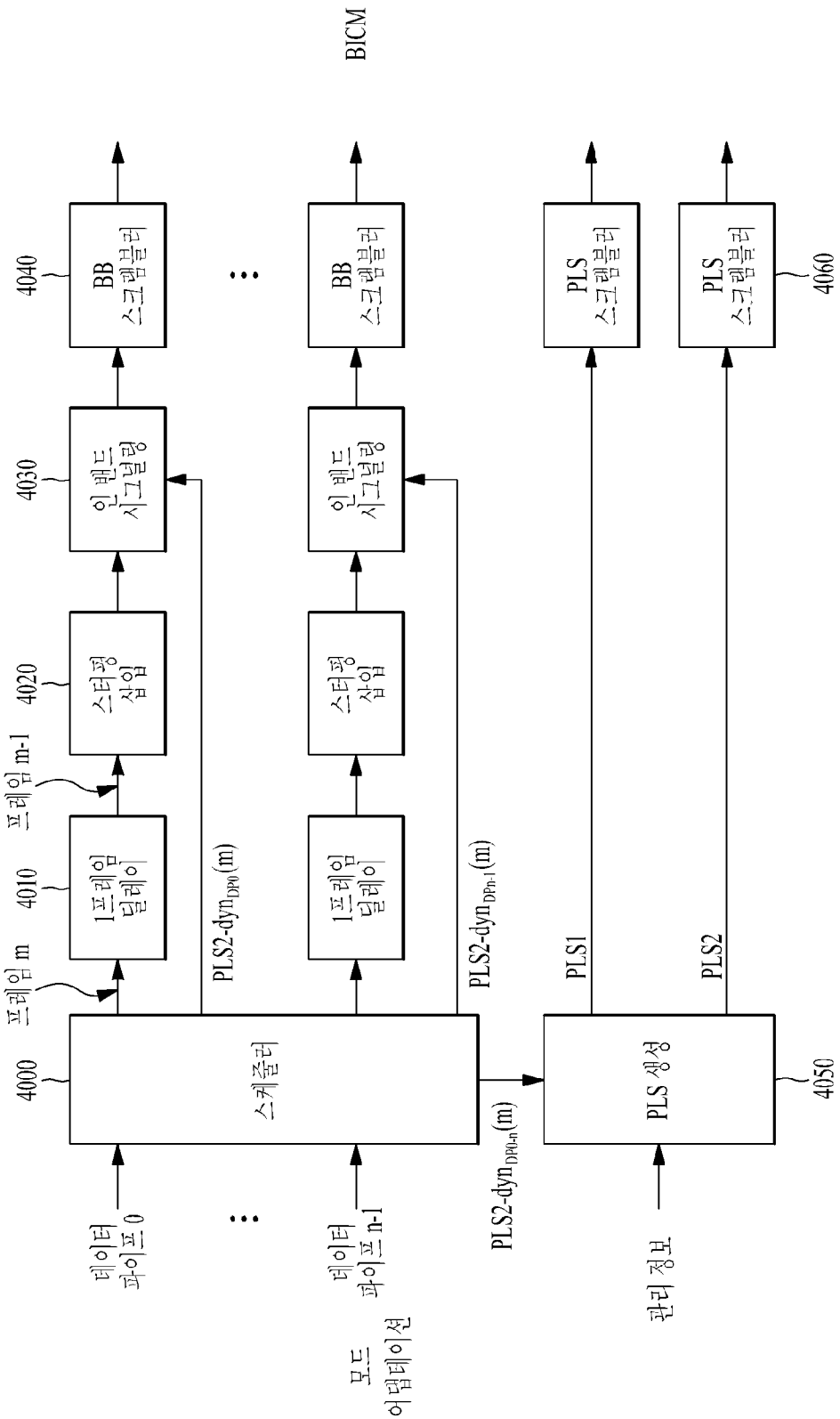
[Fig. 2]


단일 입력 스트림 (TS/IP/GS)
CRC 인코더
BB 프레임 슬라이서
BB 프레임 헤더 삽입
모드 어댑테이션
2000
스터핑 삽입
BB 프레임 스크램블러
스트림 어댑테이션
2010
(a)
관리 정보
물리 계층 시그널링 생성
2020
PLS1
PLS2
PLS 스크램블러
PLS 스크램블러
2030
(b)

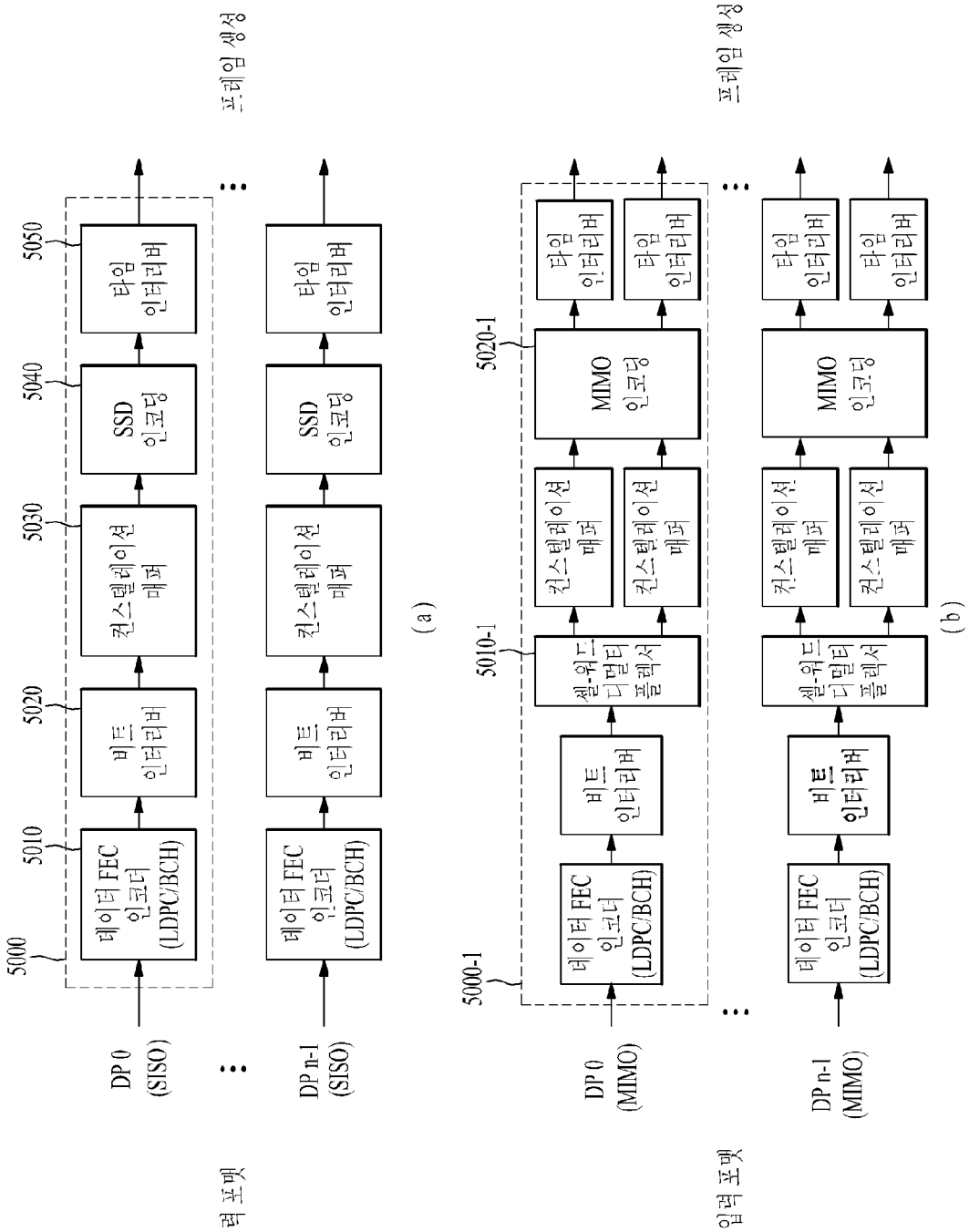
[Fig. 3]


다수 입력 스트림
입력 스트림 스플리터
3000
입력 스트림 싱크로나이저
3010
컴펜세이팅 딜레이
3020
널 패킷 딜리션
3030
헤더 컴프레션
3040
CRC 인코더
3050
BB 프레임 슬라이서
3060
BB 헤더 삽입
3070
스트림 어댑테이션
데이터 파이프 0
데이터 파이프 n-1

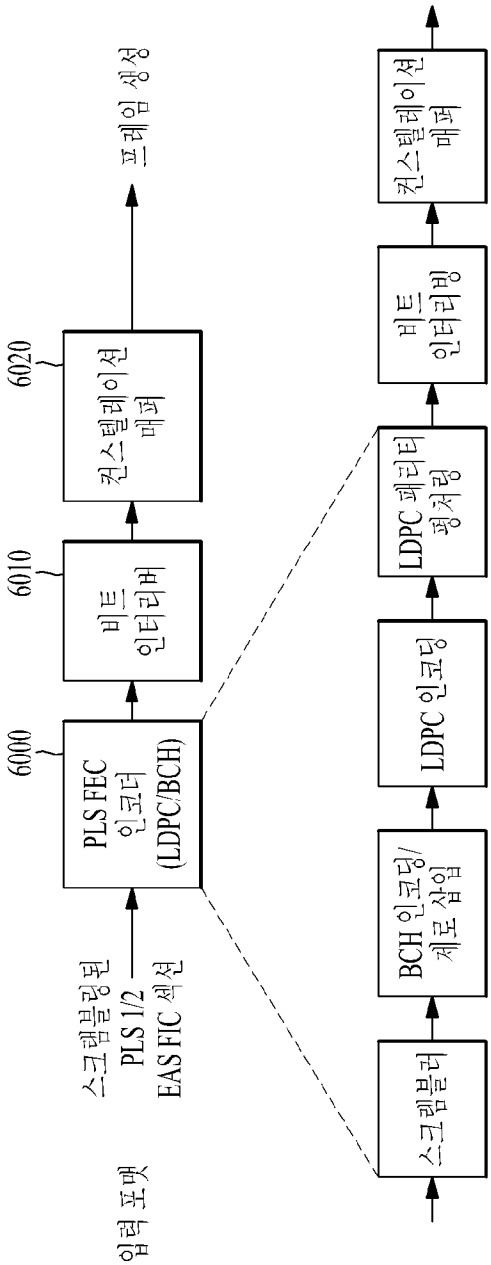
[Fig. 4]


BICM
4040
BB 스크램블러
4030
인 밴드 시그널링
4020
스터핑 삽입
4010
1프레임 딜레이
4000
스케줄러
4050
PLS 생성
4060
PLS 스크램블러
프레임 m
프레임 m-1
PLS2-dyn$_{DPn0}$(m)
PLS2-dyn$_{DPn-1}$(m)
PLS2-dyn$_{DPn-n}$(m)
PLS1
PLS2
데이터 파이프 0
데이터 파이프 n-1
모드 어댑테이션
관리 정보

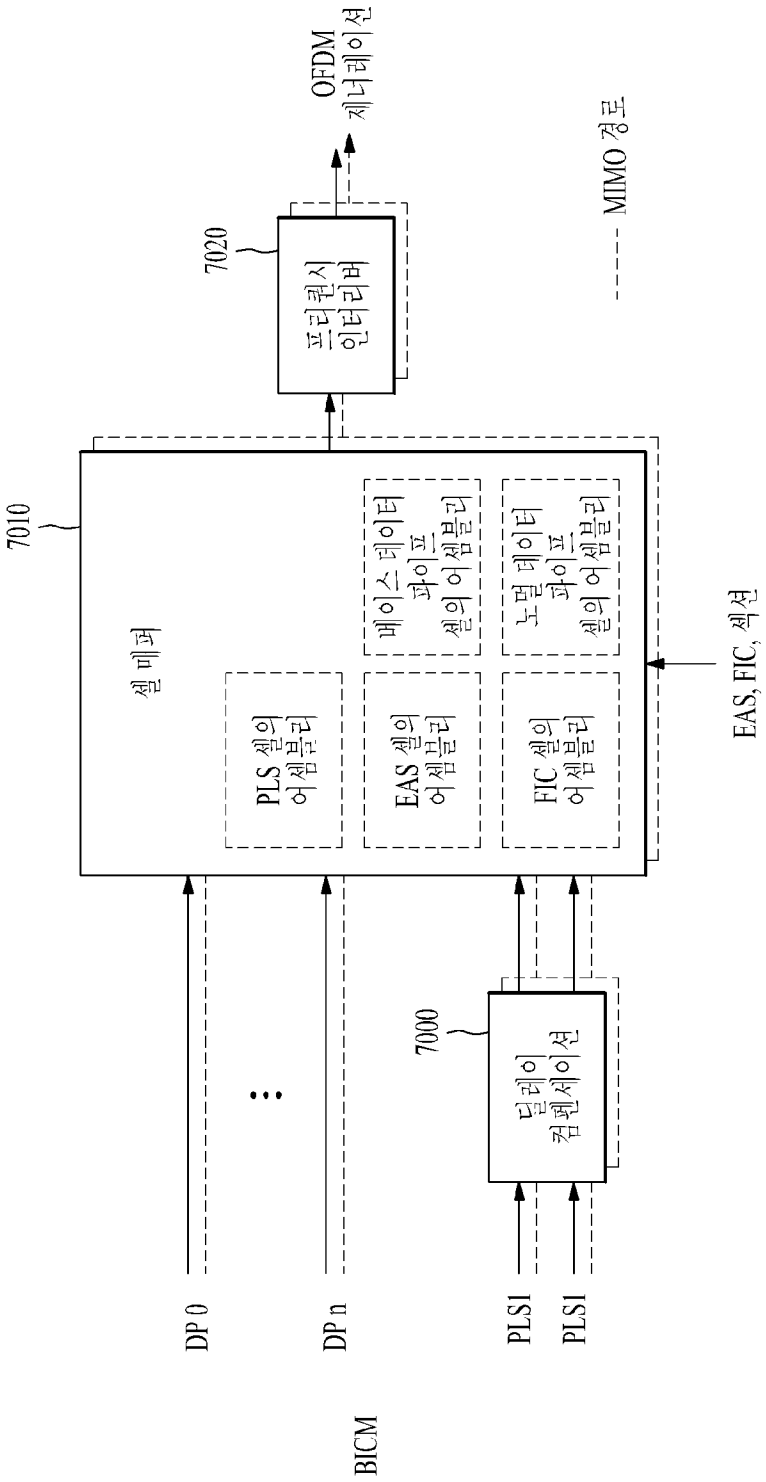
[Fig. 5]


입력 포맷
DP 0 (SISO)
DP n-1 (SISO)
5000
데이터 FEC 인코더 (LDPC/BCH)
5010
비트 인터리버
5020
컨스텔레이션 매퍼
5030
SSD 인코딩
5040
타임 인터리버
5050
프레임 생성
(a)
입력 포맷
DP 0 (MIMO)
DP n-1 (MIMO)
5000-1
데이터 FEC 인코더 (LDPC/BCH)
비트 인터리버
5010-1
셀-워드 디멀티플렉서
컨스텔레이션 매퍼
5020-1
MIMO 인코딩
타임 인터리버
프레임 생성
(b)

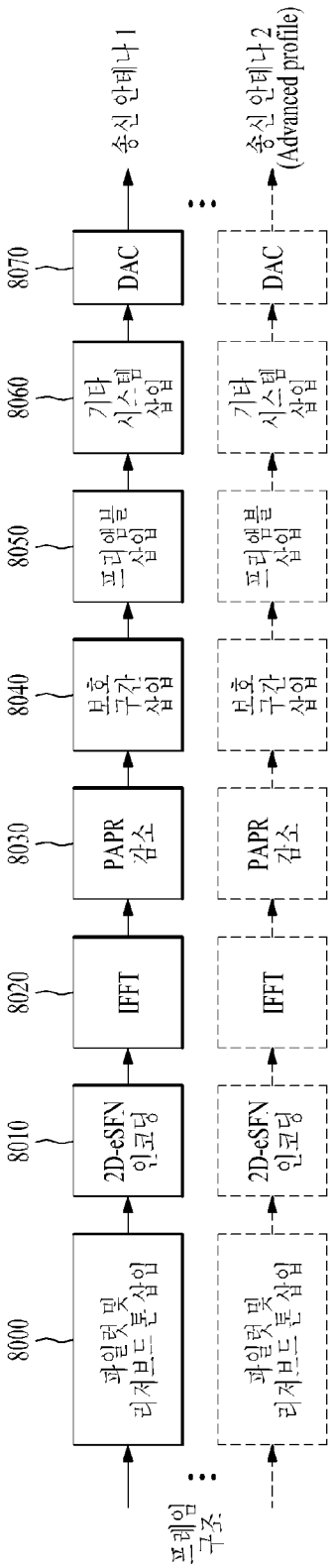
[Fig. 6]


입력 포맷
스크램블링된 PLS 1/2 EAS FIC 섹션
6000
PLS FEC 인코더 (LDPC/BCH)
6010
비트 인터리버
6020
컨스텔레이션 매퍼
프레임 생성
스크램블러
BCH 인코딩/ 제로 삽입
LDPC 인코딩
LDPC 패리티 펑처링
비트 인터리빙
컨스텔레이션 매퍼

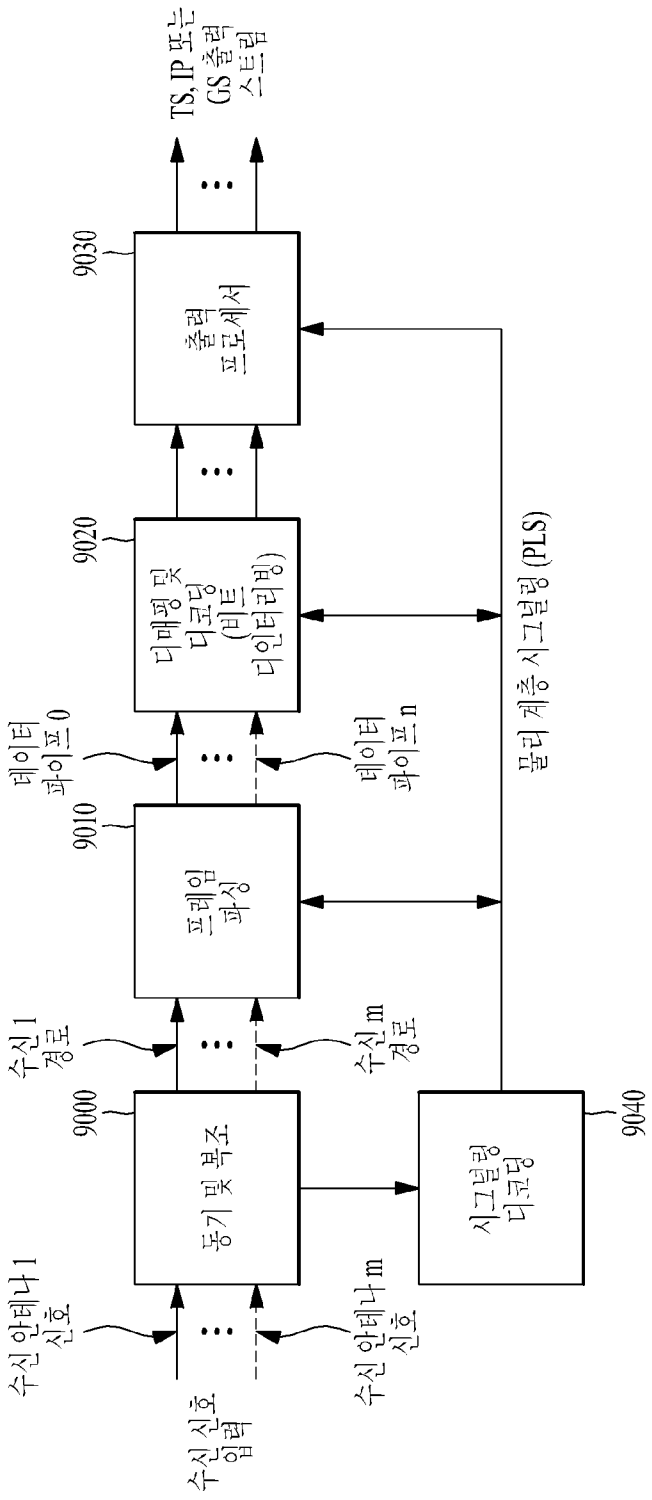
[Fig. 7]


OFDM 제너레이션
MIMO 경로
7020
프리퀀시 인터리버
7010
셀 매퍼
PLS 셀의 어셈블리
EAS 셀의 어셈블리
FIC 셀의 어셈블리
베이스 데이터 파이프 셀의 어셈블리
노멀 데이터 파이프 셀의 어셈블리
EAS, FIC, 섹션
7000
딜레이 컴펜세이션
DP 0
DP n
PLS1
PLS1
BICM

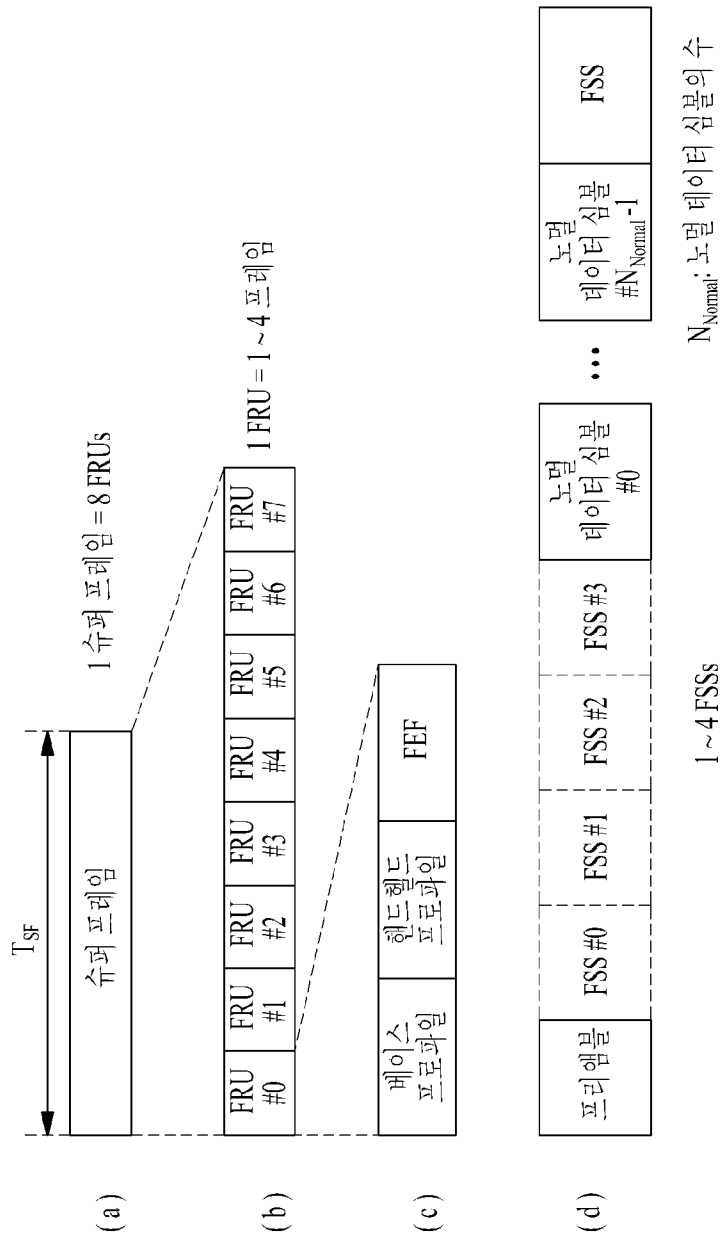
[Fig. 8]


프레임 구조
8000
파일럿 및 리저브드톤 삽입
8010
2D-eSFN 인코딩
8020
IFFT
8030
PAPR 감소
8040
보호 구간 삽입
8050
프리앰블 삽입
8060
기타 시스템 삽입
8070
DAC
송신 안테나 1
송신 안테나 2 (Advanced profile)

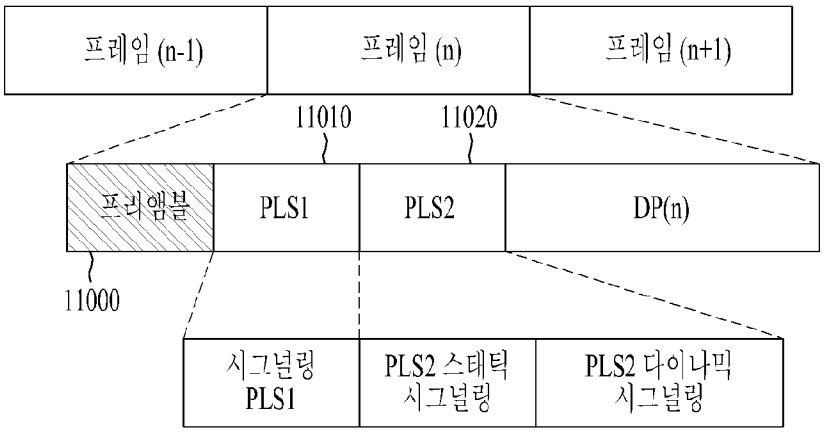
[Fig. 9]


TS, IP 또는 GS 출력 스트림
9030
출력 프로세서
9020
디매핑 및 디코딩 (빔트 디인터리빙)
데이터 파이프 0
데이터 파이프 n
9010
프레임 파싱
수신 1 경로
수신 m 경로
9000
동기 및 복조
시그널링 디코딩
9040
수신 안테나 1 신호
수신 안테나 m 신호
수신 신호 입력
물리 계층 시그널링 (PLS)

[Fig. 10]


T_{SF}
슈퍼 프레임
1 슈퍼 프레임 = 8 FRUs
FRU #0
FRU #1
FRU #2
FRU #3
FRU #4
FRU #5
FRU #6
FRU #7
1 FRU = 1 ~ 4 프레임
베이스 프로파일
핸드헬드 프로파일
FEF
프리앰블
FSS #0
FSS #1
FSS #2
FSS #3
노멀 데이터 심볼 #0
노멀 데이터 심볼 #N_{Normal}-1
FSS
1 ~ 4 FSSs
N_{Normal}: 노멀 데이터 심볼의 수
(a)
(b)
(c)
(d)

[Fig. 11]



[Fig. 12]

콘텐트	비트
PHY_PROFILE	3
FFT_SIZE	2
GI_FRACTION	3
EAC_FLAG	1
PILOT_MODE	1
PAPR_FLAG	1
FRU_CONFIGURE	3
RESERVED	7

[Fig. 13]

콘텐트	비트
PREAMBLE_DATA	20
NUM_FRAME_FRU	2
PAYLOAD_TYPE	3
NUM_FSS	2
SYSTEM_VERSION	8
CELL_ID	16
NETWORK_ID	16
SYSTEM_ID	16
for i = 0:3	
FRU_PHY_PROFILE	3
FRU_FRAME_LENGTH	2
FRU_GI_FRACTION	3
RESERVED	4
end	
PLS2_FEC_TYPE	2
PLS2_MOD	3
PLS2_SIZE_CELL	15
PLS2_STAT_SIZE_BIT	14
PLS2_SYN_SIZE_BIT	14
PLS2_REP_FLAG	1
PLS2_REP_SIZE_CELL	15
PLS2_NEXT_FEC_TYPE	2
PLS2_NEXT_MODE	3
PLS2_NEXT_REP_FLAG	1
PLS2_NEXT_REP_SIZE_CELL	15
PLS2_NEXT_REP_STAT_SIZE_BIT	14
PLS2_NEXT_REP_DYN_SIZE_BIT	14
PLS2_AP_MODE	2
PLS2_AP_SIZE_CELL	15
PLS2_NEXT_AP_MODE	2
PLS2_NEXT_AP_SIZE_CELL	15
RESERVED	32
CRC 32	32

[Fig. 14]

콘텐트	비트
FIC_FLAG	1
AUX_FLAG	1
NUM_DP	6
for i = 1: NUM_DP	
DP_ID	6
DP_TYPE	3
DP_GROUP_ID	8
BASE_DP_ID	6
DP_FEC_TYPE	2
DP_COD	4
DP_MOD	4
DP_SSD_FLAG	1
if PHY_PROFILE = '010'	
DP_MIMO	3
end	
DP_TI_TYPE	1
DP_TI_LENGTH	2
DP_TI_BYPASS	1
DP_FRAME_INTERVAL	2
DP_FIRST_FRAME_IDX	5
DP_NUM_BLOCK_MAX	10
DP_PAYLOAD_TYPE	2
DP_INBAND_MODE	2
DP_PROTOCOL_TYPE	2
DP_CRC_MODE	2
if DP_PAYLOAD_TYPE = = TS('00')	
DNP_MODE	2
ISSY_MODE	2
HC_MODE_TS	2
if HC_MODE_TS = = '01' or '10'	
PID	13
end	
if DP_PAYLOAD_TYPE == IP('01')	
HC_MODE_IP	2
end	
RESERVED	8
end	
if FIC_FLAG = = 1	
FIC_VERSION	8
FIC_LENGTH_BYTE	13
RESERVED	8
end	
if AUX_FLAG = = 1	
NUM_AUX	4
AUX_CONFIG_RFU	8
for - 1 : NUM_AUX	
AUX_STREAM_TYPE	4
AUX_PRIVATE_CONF	28
end	
end	

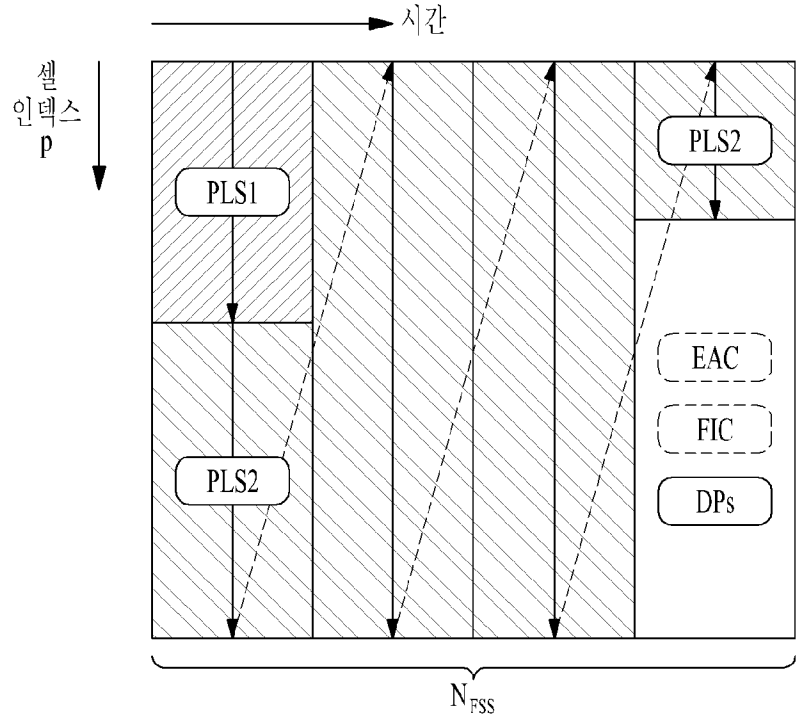
[Fig. 15]

콘텐트		비트
FRAME_INDEX		5
PLS_CHANGE_COUNTER		4
FIC_CHANGE_COUNTER		4
RESERVED		16
for i = 1: NUM_DP		
	DP_ID DP_START	6 15 (또는 13)
	DP_NUM_BLOCK	10
end	RESERVED	8
EAC_FLAG		1
EAS_WAKE_UP_VERSION_NUM		8
if EAC_FLAG == 1		
	EAC_LENGTH_BYTE	12
else		
	EAC_COUNTER	12
end		
for i=1:NUM_AUX		
	AUX_PRIVATE_DYN	48
end		
CRC 32		32

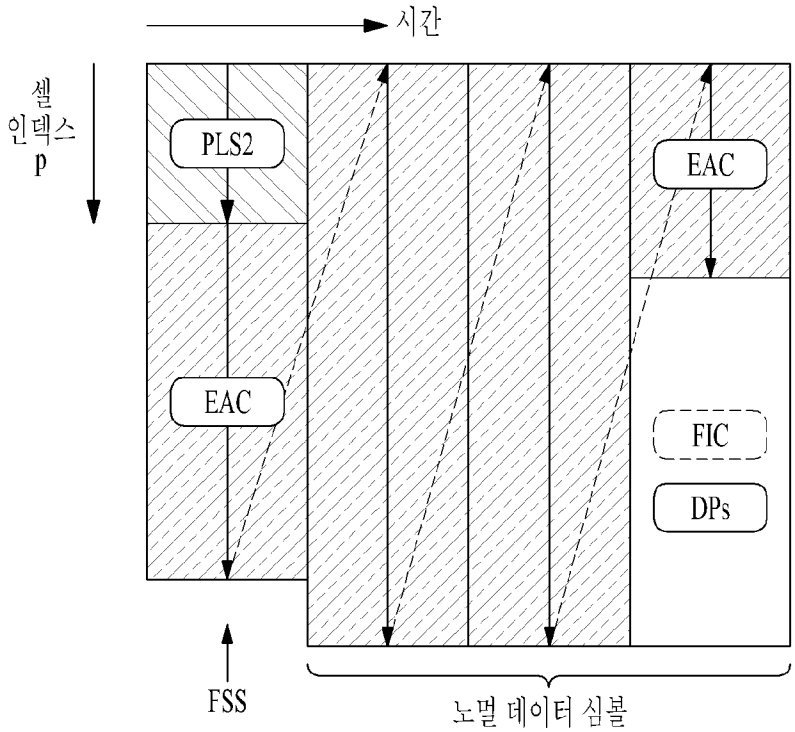
[Fig. 16]



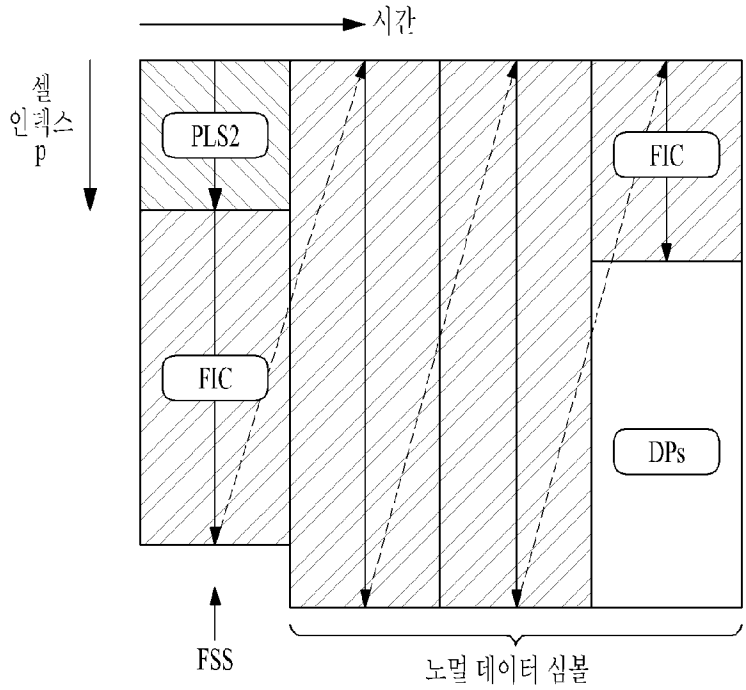
[Fig. 17]


시간
셀
인덱스
p
PLS1
PLS2
PLS2
EAC
FIC
DPs
N_{FSS}

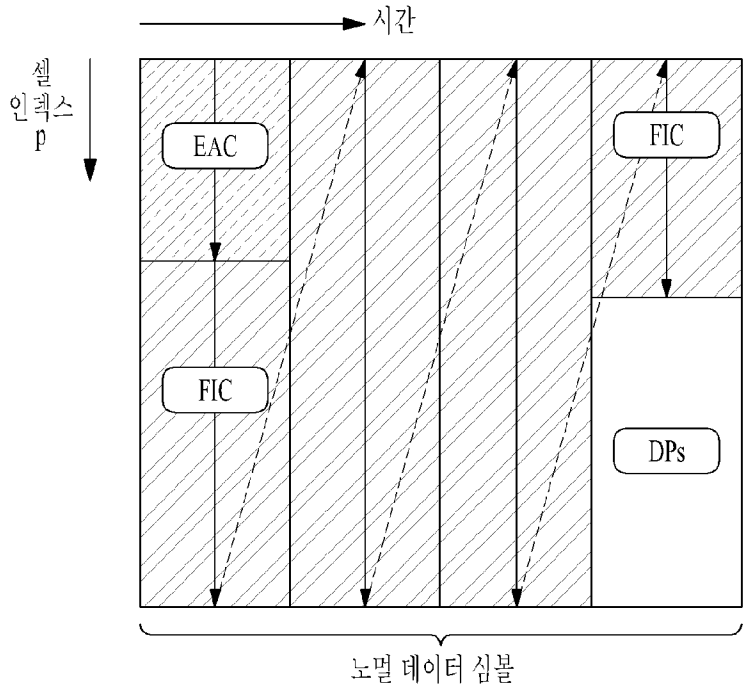
[Fig. 18]


시간
셀
인덱스
p
PLS2
EAC
EAC
FIC
DPs
FSS
노멀 데이터 심볼

[Fig. 19]

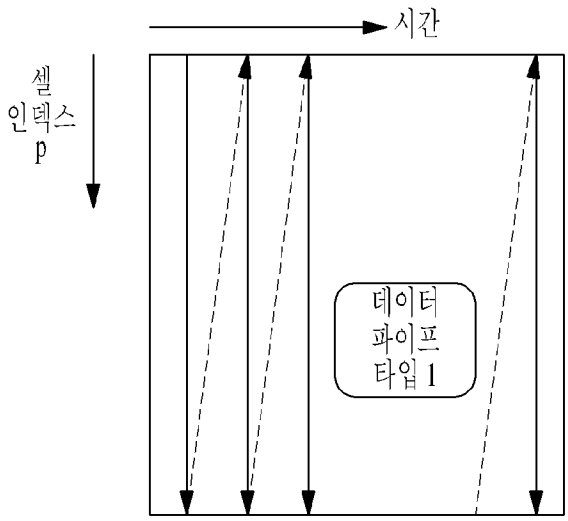

시간
셀 인덱스 p
PLS2
FIC
FIC
DPs
FSS
노멀 데이터 심볼

(a)

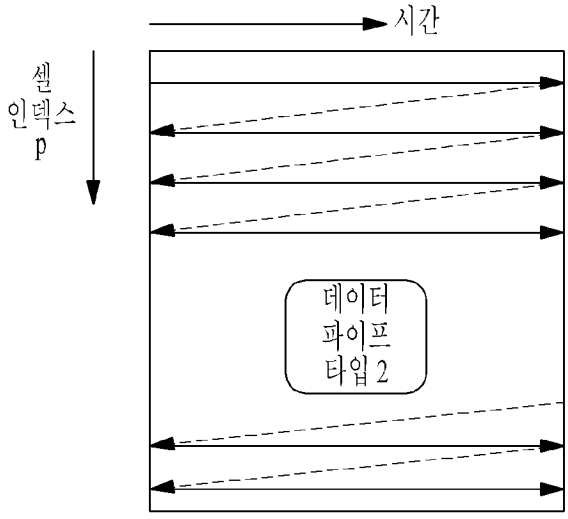

시간
셀 인덱스 p
EAC
FIC
FIC
DPs
노멀 데이터 심볼

(b)

[Fig. 20]

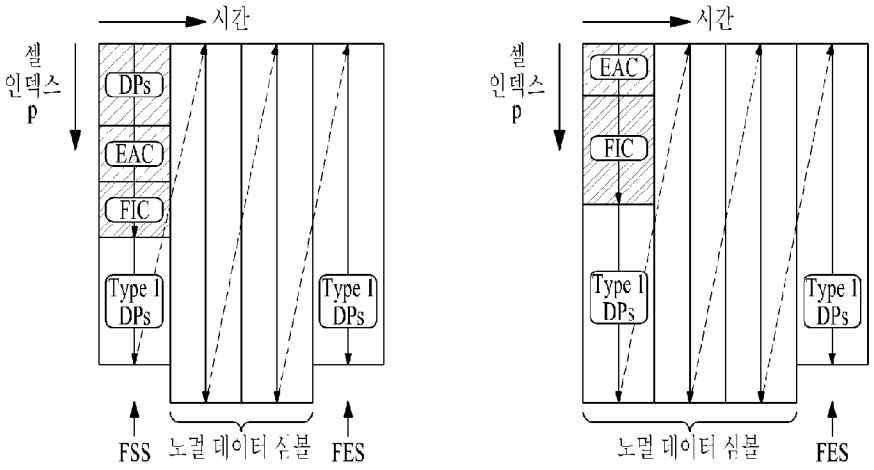


(a)

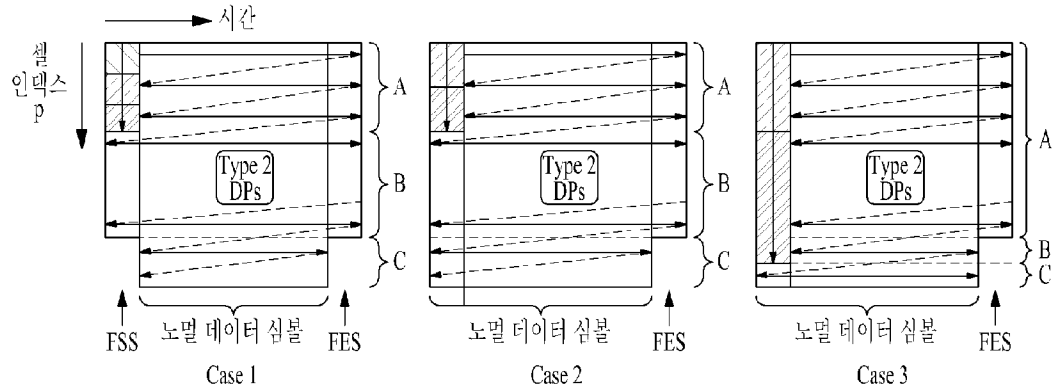


(b)

[Fig. 21]

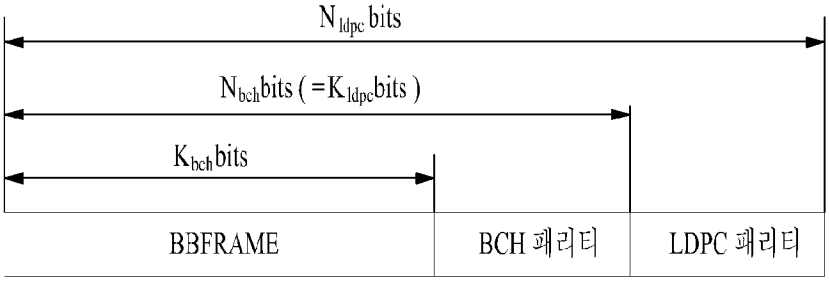


(a)

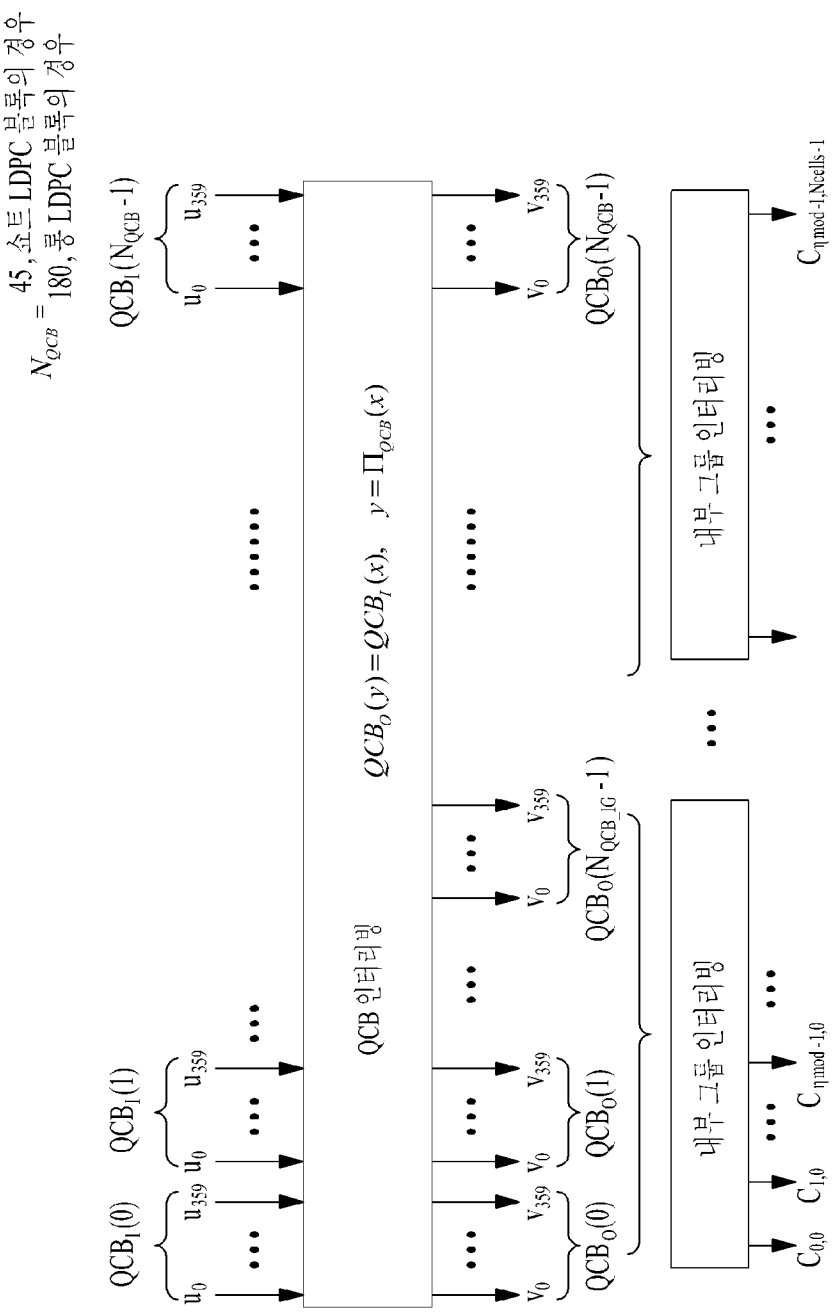


(b)

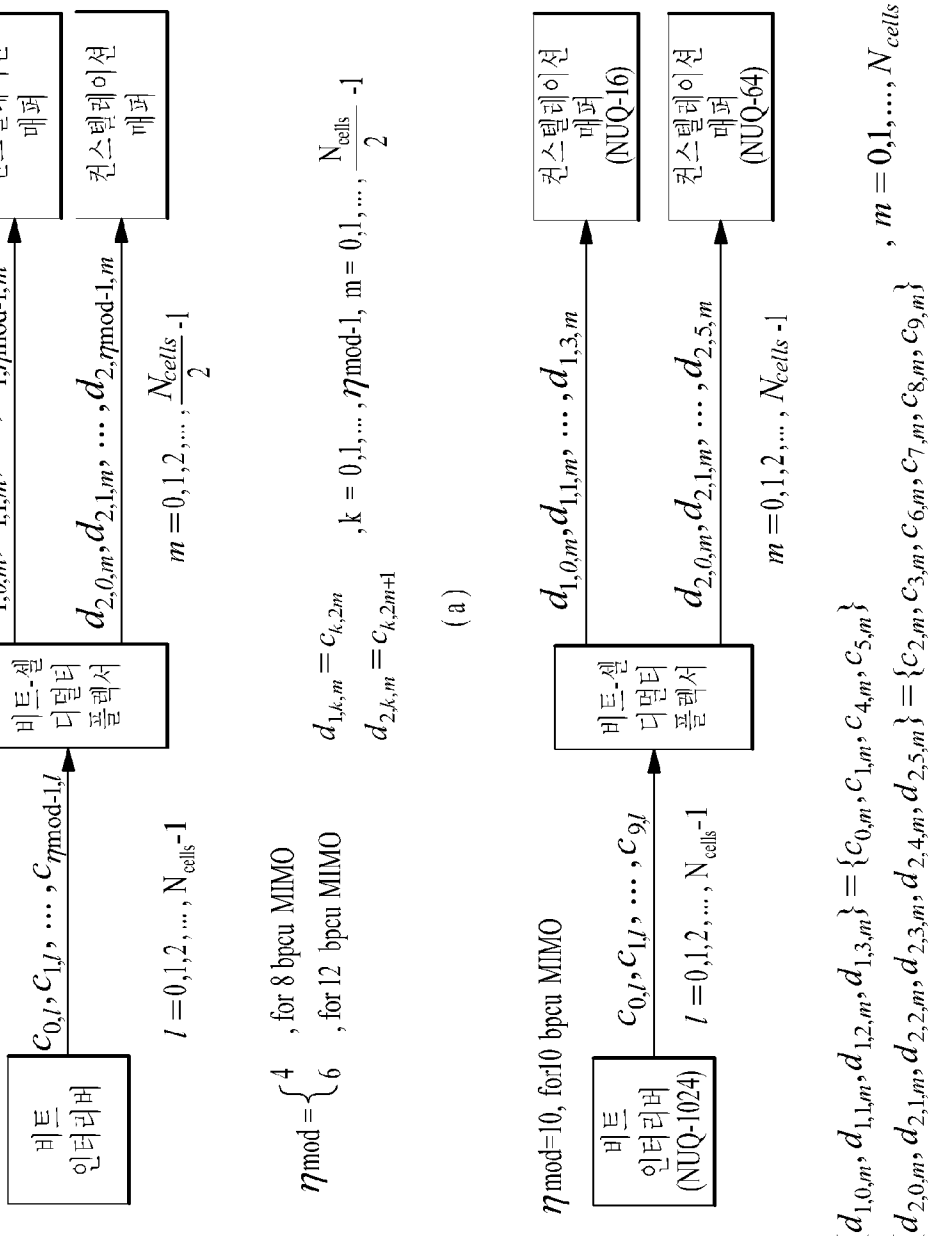
[Fig. 22]



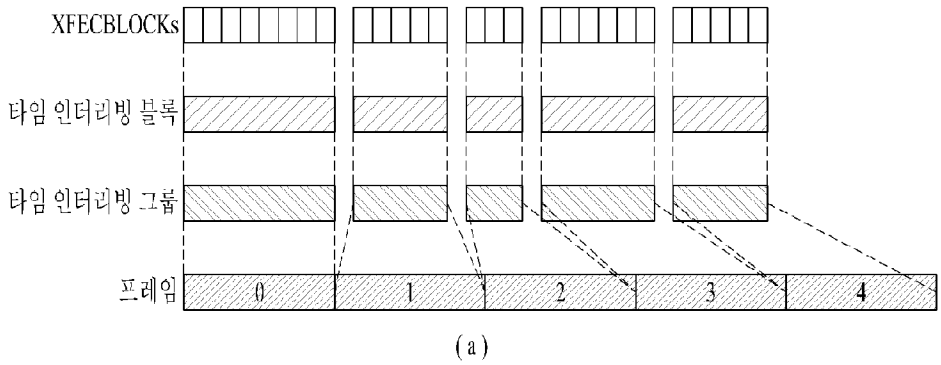
[Fig. 23]


N_{QCB} = 45, 쇼트 LDPC 블록의 경우
180, 롱 LDPC 블록의 경우
$QCB_I(0)$
$QCB_I(1)$
$QCB_I(N_{QCB}-1)$
u_0 u_{359}
QCB 인터리빙
$QCB_O(y)=QCB_I(x), \quad y=\Pi_{QCB}(x)$
v_0 v_{359}
$QCB_O(0)$
$QCB_O(1)$
$QCB_O(N_{QCB_IG}-1)$
$QCB_O(N_{QCB}-1)$
내부 그룹 인터리빙
$C_{0,0}$ $C_{1,0}$ $C_{\eta mod-1,0}$
$C_{\eta mod-1,Ncells-1}$

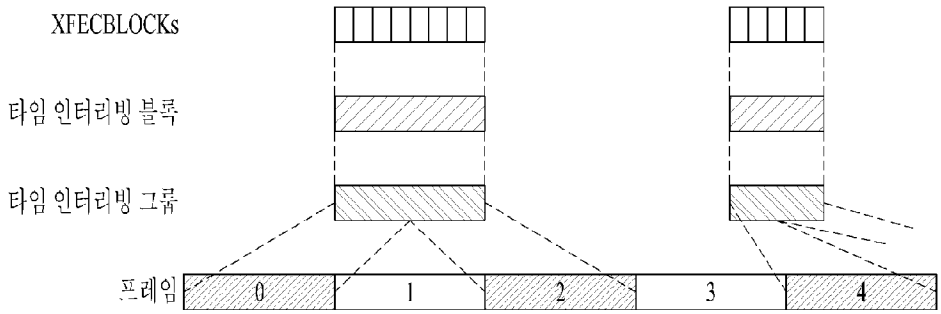
[Fig. 24]


비트
인터리버
비트-셀
디멀티
플렉서
컨스텔레이션
매퍼
컨스텔레이션
매퍼
$c_{0,l}, c_{1,l}, \cdots, c_{\eta\mathrm{mod}-1,l}$
$l = 0,1,2,\ldots, N_{cells}-1$
$d_{1,0,m}, d_{1,1,m}, \cdots, d_{1,\eta\mathrm{mod}-1,m}$
$d_{2,0,m}, d_{2,1,m}, \cdots, d_{2,\eta\mathrm{mod}-1,m}$
$m = 0,1,2,\ldots, \frac{N_{cells}}{2}-1$
$\eta\mathrm{mod} = \begin{cases} 4 & \text{, for 8 bpcu MIMO} \\ 6 & \text{, for 12 bpcu MIMO} \end{cases}$
$d_{1,k,m} = c_{k,2m}$
$d_{2,k,m} = c_{k,2m+1}$
, k = 0,1,..., ηmod-1, m = 0,1,..., $\frac{N_{cells}}{2}-1$
(a)
$\eta\mathrm{mod}$=10, for10 bpcu MIMO
비트
인터리버
(NUQ-1024)
비트-셀
디멀티
플렉서
컨스텔레이션
매퍼
(NUQ-16)
컨스텔레이션
매퍼
(NUQ-64)
$c_{0,l}, c_{1,l}, \cdots, c_{9,l}$
$l = 0,1,2,\ldots, N_{cells}-1$
$d_{1,0,m}, d_{1,1,m}, \cdots, d_{1,3,m}$
$d_{2,0,m}, d_{2,1,m}, \cdots, d_{2,5,m}$
$m = 0,1,2,\ldots, N_{cells}-1$
$\{d_{1,0,m}, d_{1,1,m}, d_{1,2,m}, d_{1,3,m}\} = \{c_{0,m}, c_{1,m}, c_{4,m}, c_{5,m}\}$
$\{d_{2,0,m}, d_{2,1,m}, d_{2,2,m}, d_{2,3,m}, d_{2,4,m}, d_{2,5,m}\} = \{c_{2,m}, c_{3,m}, c_{6,m}, c_{7,m}, c_{8,m}, c_{9,m}\}$
, $m = 0,1,\ldots, N_{cells}-1$
(b)

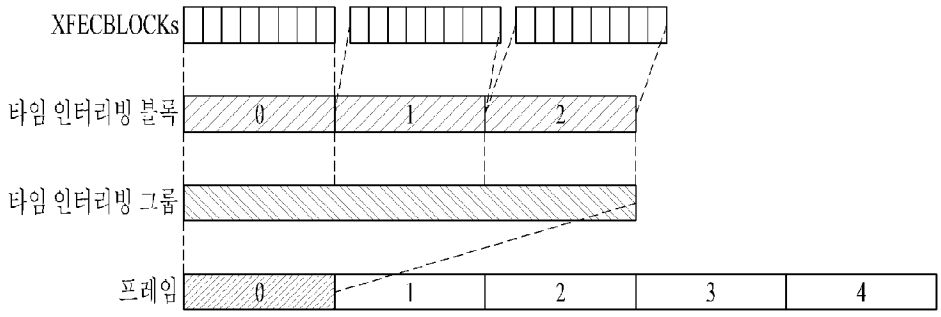
[Fig. 25]


XFECBLOCKs
타임 인터리빙 블록
타임 인터리빙 그룹
프레임
0
1
2
3
4

(a)

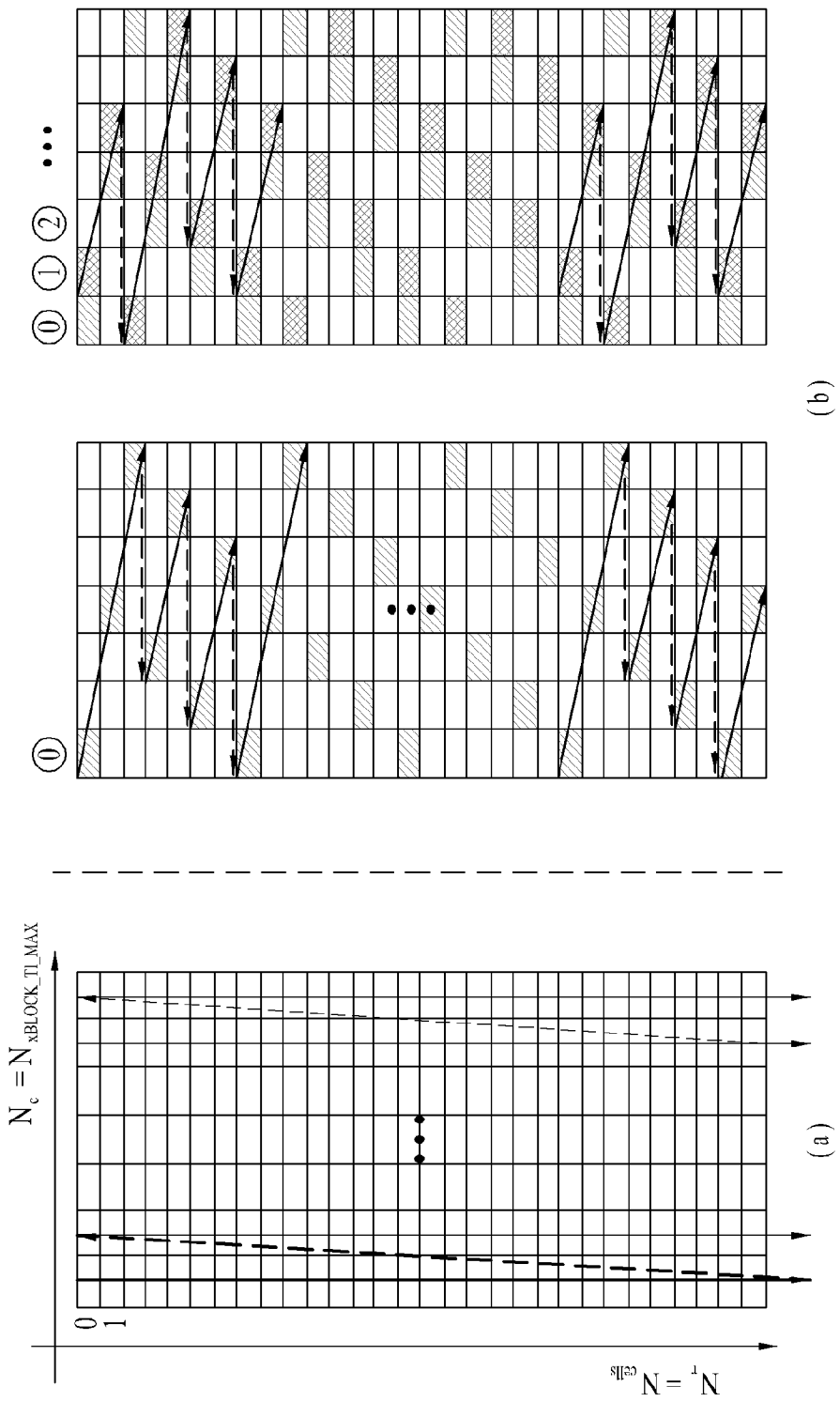

XFECBLOCKs
타임 인터리빙 블록
타임 인터리빙 그룹
프레임
0
1
2
3
4

(b)

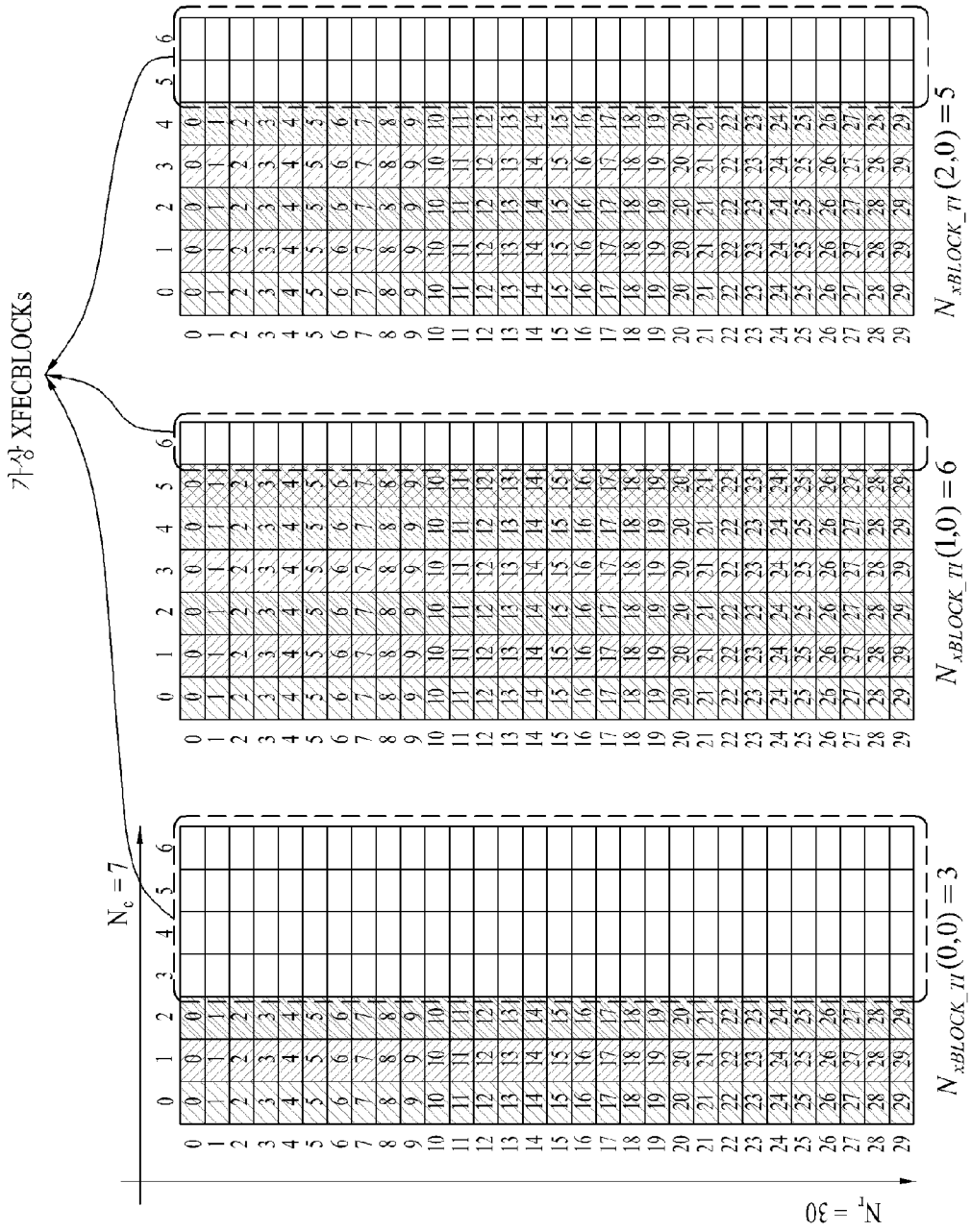

XFECBLOCKs
타임 인터리빙 블록
타임 인터리빙 그룹
프레임
0
1
2
3
4

(c)

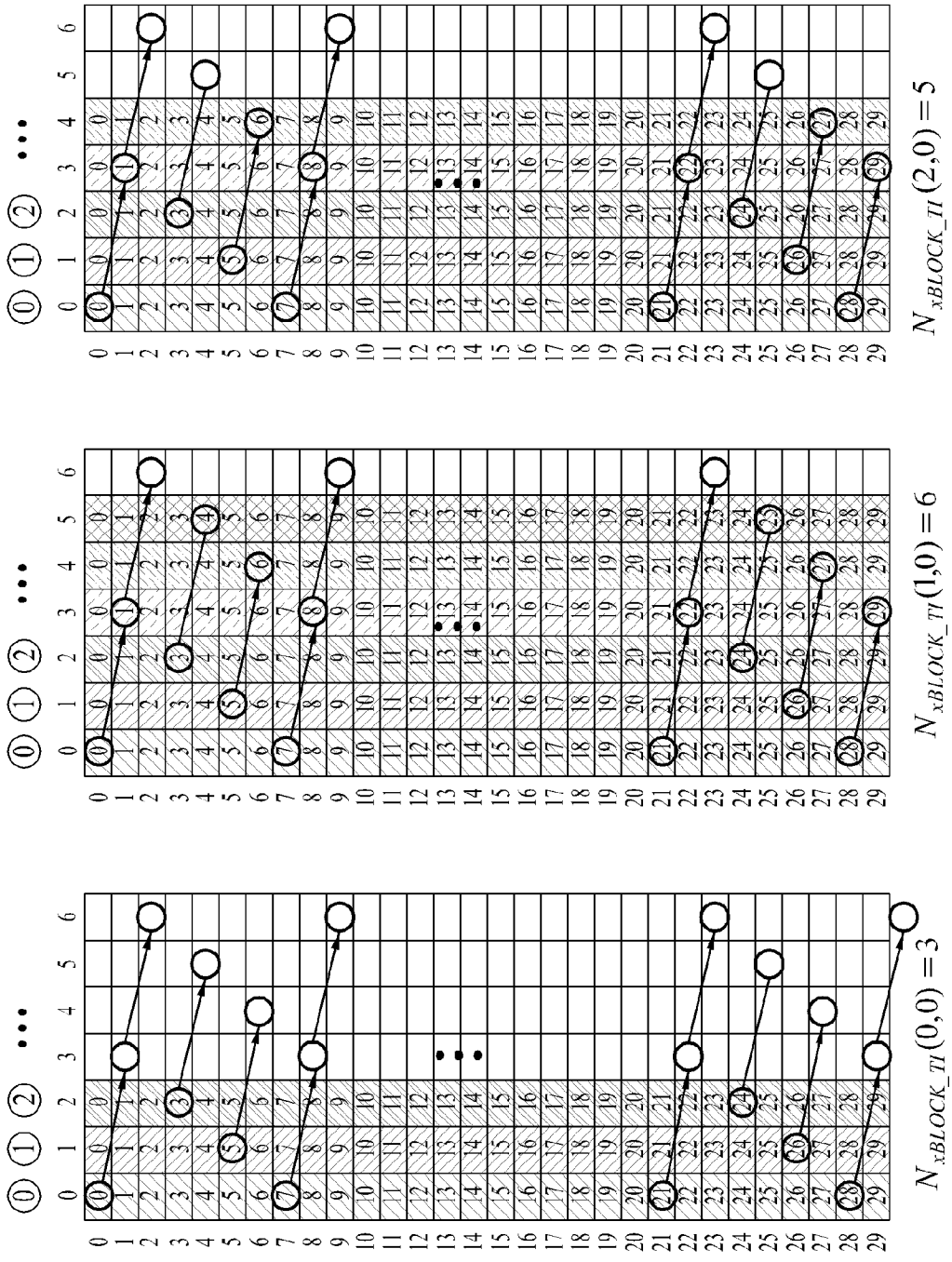
[Fig. 26]



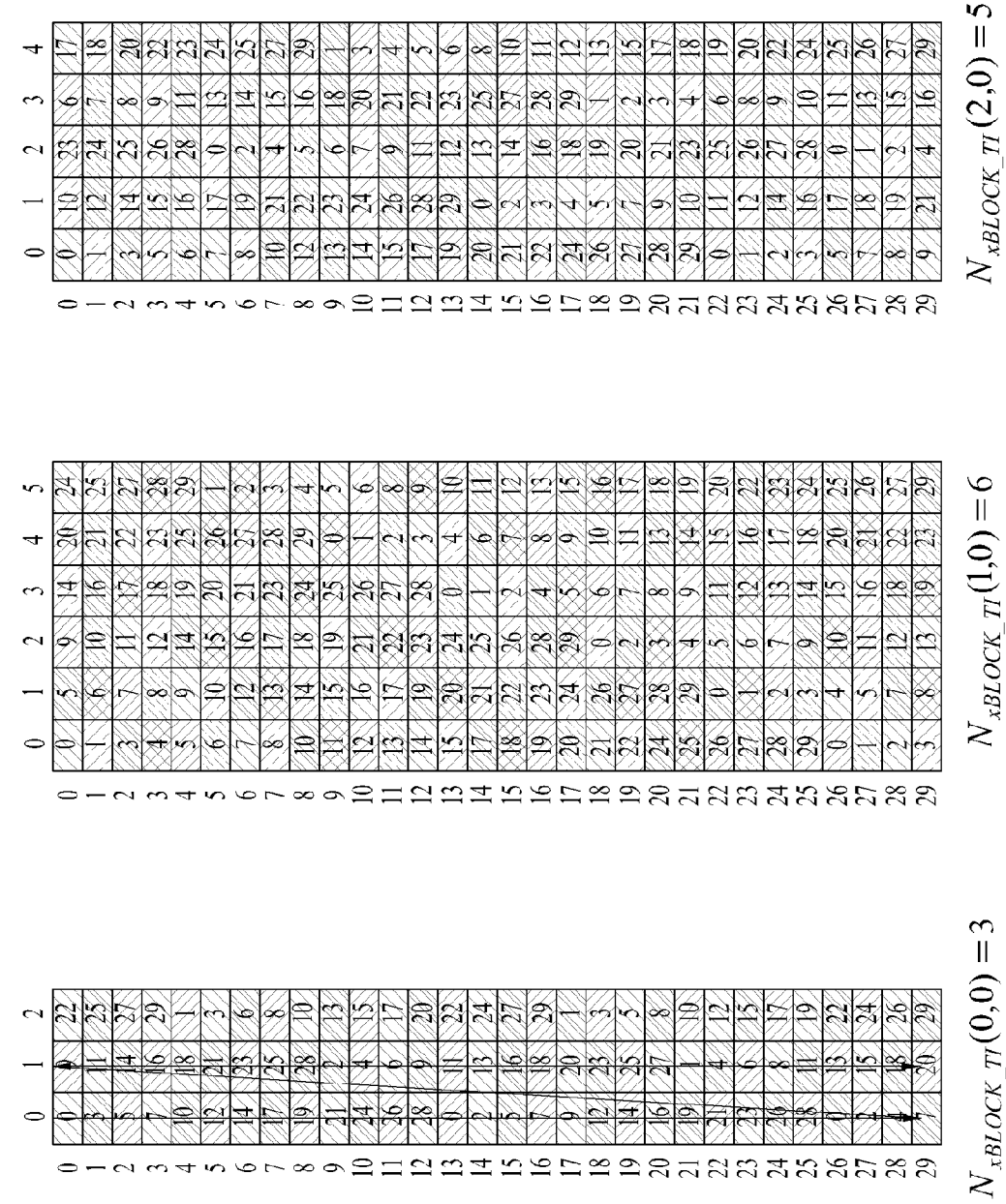
[Fig. 27]


가상 XFECBLOCKs
$N_{xBLOCK_TI}(0,0) = 3$
$N_{xBLOCK_TI}(1,0) = 6$
$N_{xBLOCK_TI}(2,0) = 5$
$N_c = 7$
$N_r = 30$

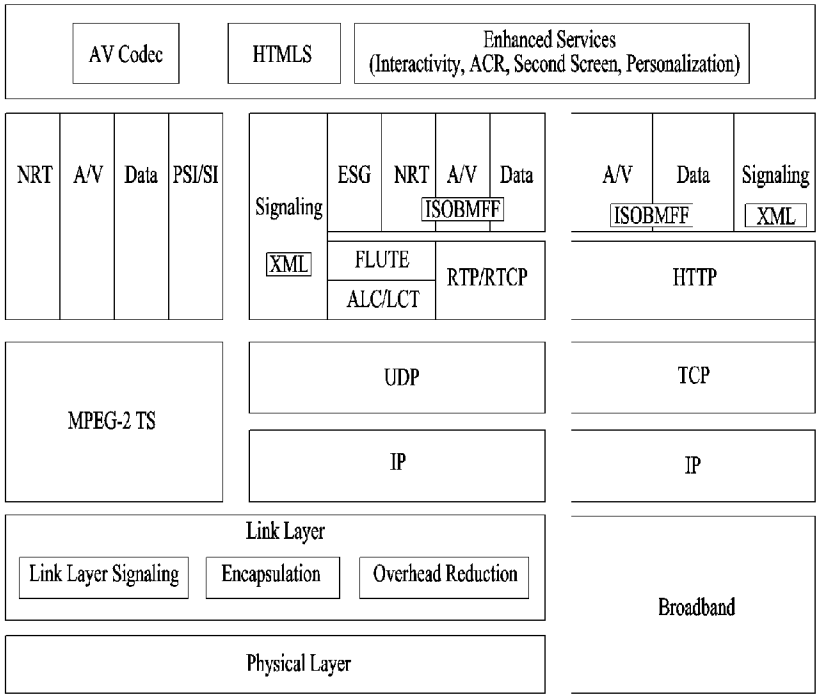
[Fig. 28]



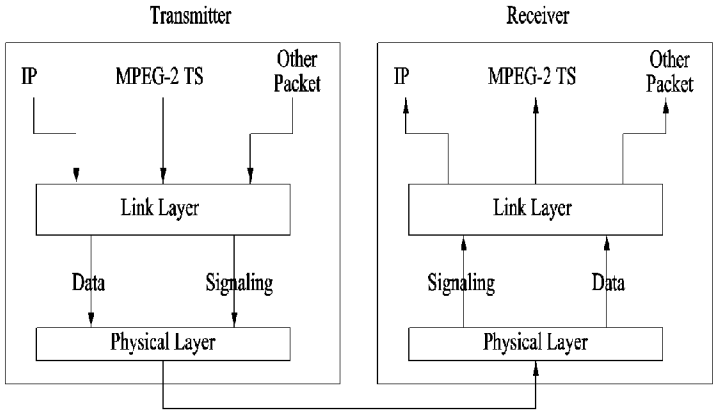
[Fig. 29]



[Fig. 30]

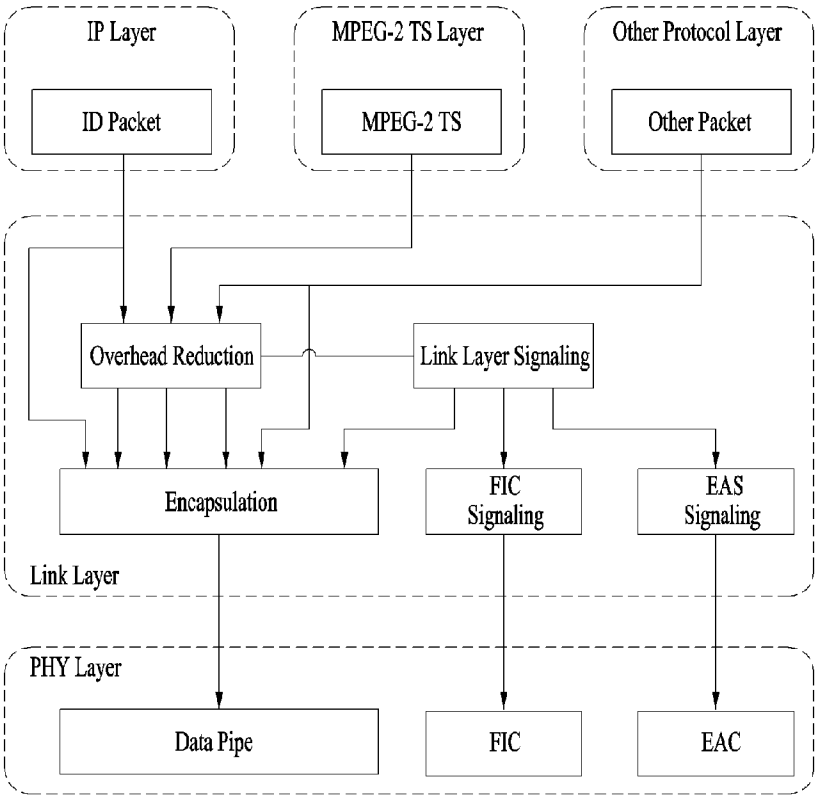

AV Codec
HTMLS
Enhanced Services
(Interactivity, ACR, Second Screen, Personalization)
NRT
A/V
Data
PSI/SI
Signaling
XML
ESG
NRT
A/V
Data
ISOBMFF
FLUTE
ALC/LCT
RTP/RTCP
A/V
Data
ISOBMFF
Signaling
XML
HTTP
MPEG-2 TS
UDP
TCP
IP
IP
Link Layer
Link Layer Signaling
Encapsulation
Overhead Reduction
Broadband
Physical Layer

(a)

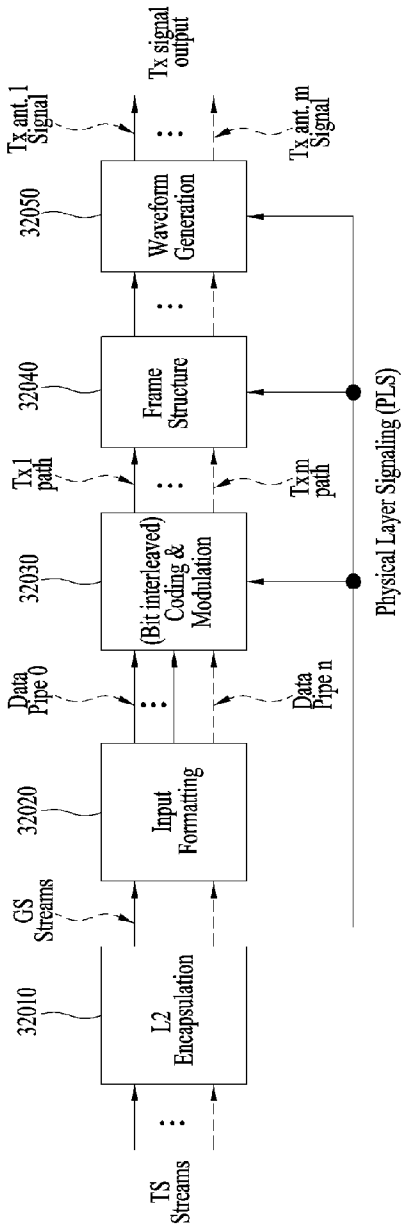

Transmitter
Receiver
IP
MPEG-2 TS
Other Packet
Link Layer
Data
Signaling
Physical Layer
IP
MPEG-2 TS
Other Packet
Link Layer
Signaling
Data
Physical Layer

(b)

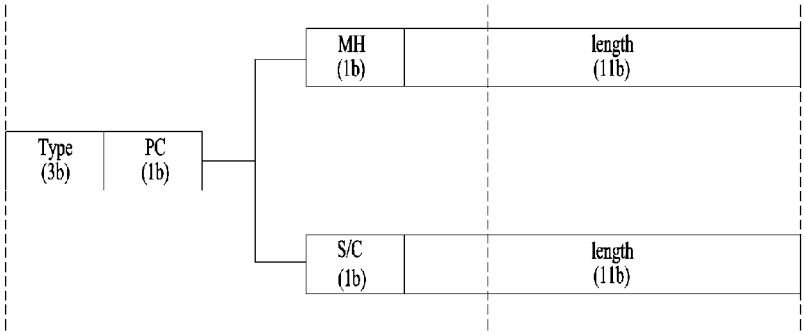
[Fig. 31]


IP Layer
ID Packet
MPEG-2 TS Layer
MPEG-2 TS
Other Protocol Layer
Other Packet
Overhead Reduction
Link Layer Signaling
Encapsulation
FIC Signaling
EAS Signaling
Link Layer
PHY Layer
Data Pipe
FIC
EAC

[Fig. 32]


TS Streams
32010
L2 Encapsulation
GS Streams
32020
Input Formatting
Data Pipe 0
Data Pipe n
32030
(Bit interleaved) Coding & Modulation
Tx1 path
Tx m path
32040
Frame Structure
32050
Waveform Generation
Tx ant. 1 Signal
Tx ant. m Signal
Tx signal output
Physical Layer Signaling (PLS)

[Fig. 33]

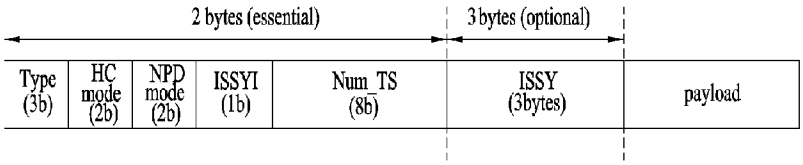


(a)

Packet type Value	Meaning
000	IPv4
001	Compressed IP Packet
010	MPEG-x Transport Stream
011	Reserved
100	L2 Signaling
101	Reserved
110	Reserved
111	Extension

(b)

[Fig. 34]



(a)

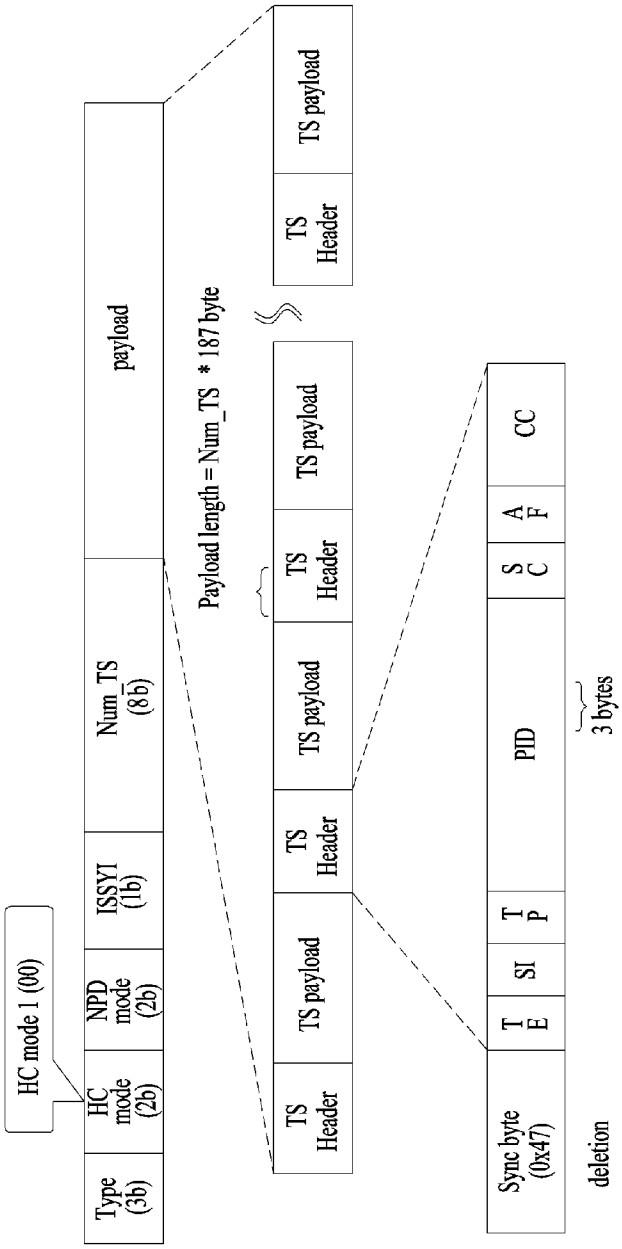
HC mode	Description	Compression rate
00	HC mode 1 : sync byte deletion	188 → 187 bytes
01	HC mode 2 : PID compression	188 → 186 bytes
10	HC mode 3 : PID deletion	188 → 185 byte
11	HC mode 4 : TS header deletion	188 → 184 byte

(b)

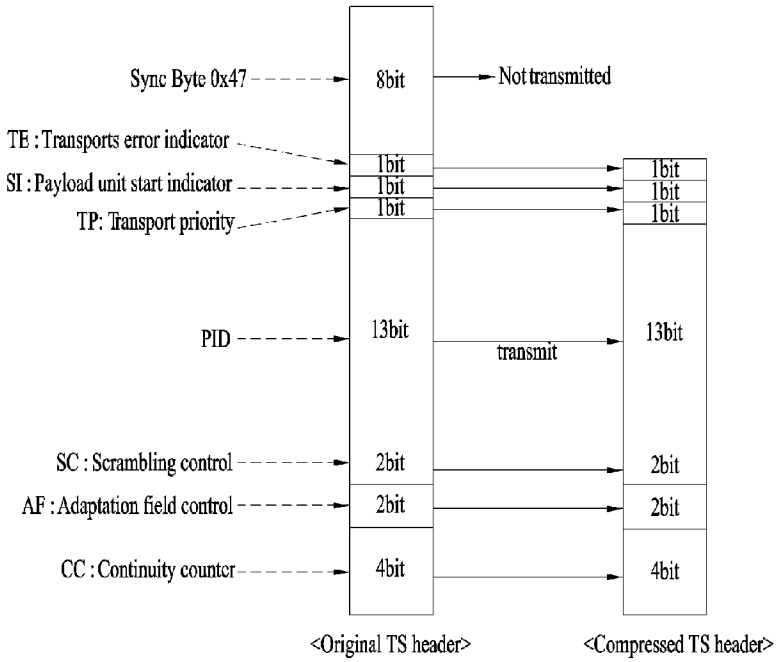
NPD mode	Description
00	NPD is not used
01	NPD mode1 (every packet)
10	NPD mode2 (last packet - 1DNP)
11	NPD mode3 (last packet - 2DNP)

(c)

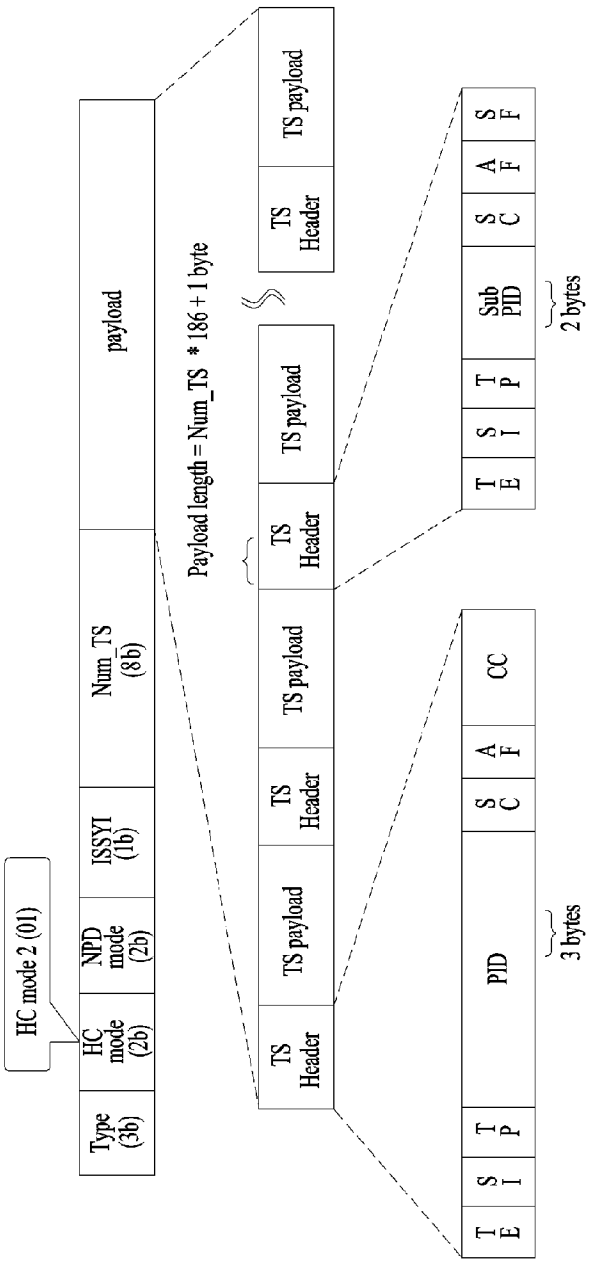
[Fig. 35]


HC mode 1 (00)
Type (3b)
HC mode (2b)
NPD mode (2b)
ISSYI (1b)
Num_TS (8b)
payload
Payload length = Num_TS * 187 byte
TS Header
TS payload
TS Header
TS payload
TS Header
TS payload
Sync byte (0x47)
TE
SI
TP
PID
SC
AF
CC
3 bytes
deletion

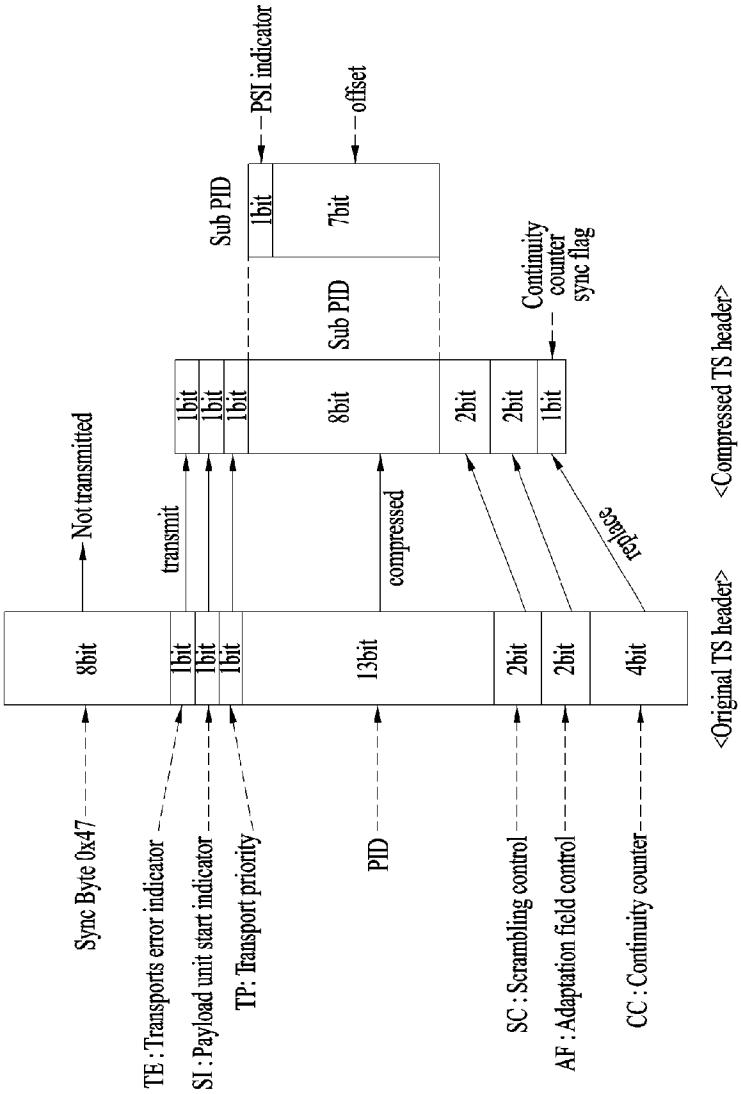
[Fig. 36]


Sync Byte 0x47
8bit
Not transmitted
TE : Transports error indicator
SI : Payload unit start indicator
TP: Transport priority
1bit
1bit
1bit
1bit
1bit
1bit
PID
13bit
transmit
13bit
SC : Scrambling control
2bit
2bit
AF : Adaptation field control
2bit
2bit
CC : Continuity counter
4bit
4bit
<Original TS header>
<Compressed TS header>

[Fig. 37]


HC mode 2 (01)
Type (3b)
HC mode (2b)
NPD mode (2b)
ISSYI (1b)
Num_TS (8b)
payload
Payload length = Num_TS * 186 + 1 byte
TS Header
TS payload
TEI
SI
TP
PID
SC
AF
CC
3 bytes
Sub PID
2 bytes

[Fig. 38]


Sub PID
PSI indicator
offset
1bit
7bit
Sub PID
Continuity counter sync flag
1bit
1bit
1bit
8bit
2bit
2bit
1bit
Not transmitted
transmit
compressed
replace
8bit
1bit
1bit
1bit
13bit
2bit
2bit
4bit
<Original TS header>
<Compressed TS header>
Sync Byte 0x47
TE : Transports error indicator
SI : Payload unit start indicator
TP: Transport priority
PID
SC : Scrambling control
AF : Adaptation field control
CC : Continuity counter

[Fig. 39]

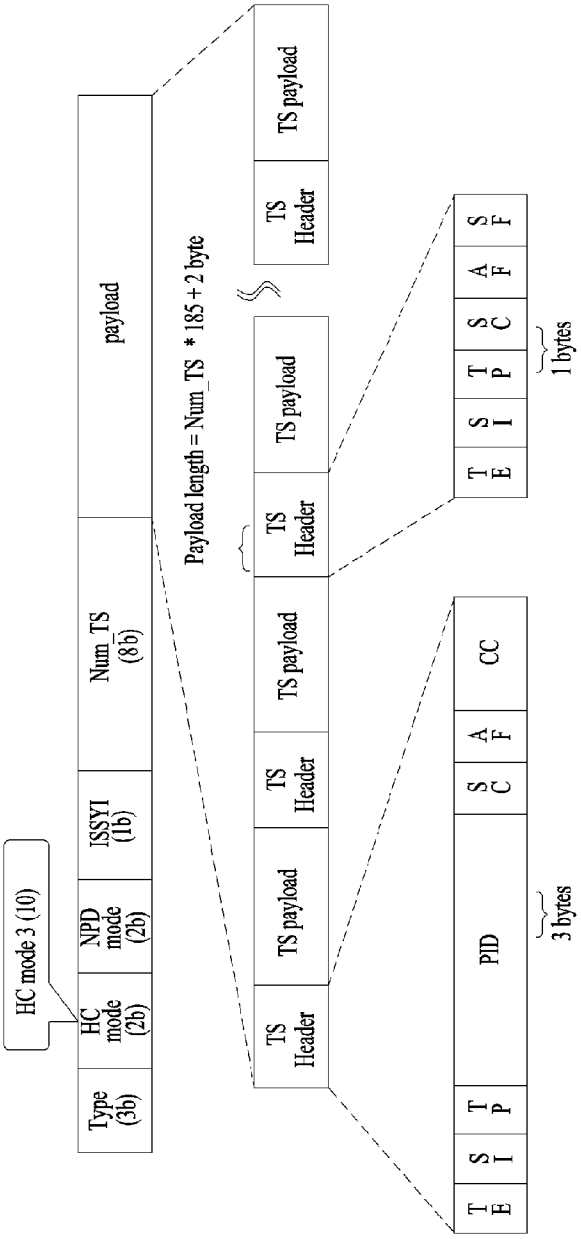
Sub PID		Description	Actual PID
PSI indicator (1bit)	Index (7bit)		
1	000000	PAT	0x0000
1	000001	CAT	0x0001
1	000010	TSDT	0x0002
1	000011~000111	reserved	
1	001000	NIT	0x0010
1	001001	SDT, BAT	0x0011
1	001010	EIT	0x0012
1	001011	RST	0x0013
1	001100	TDT,TOT	0x0014
1	001101	MIP	0x0015
1	001110~111110	reserved	
1	111111	Null Packet	0x1FFF
0	-64~63	PID offset	PID + index

(a)

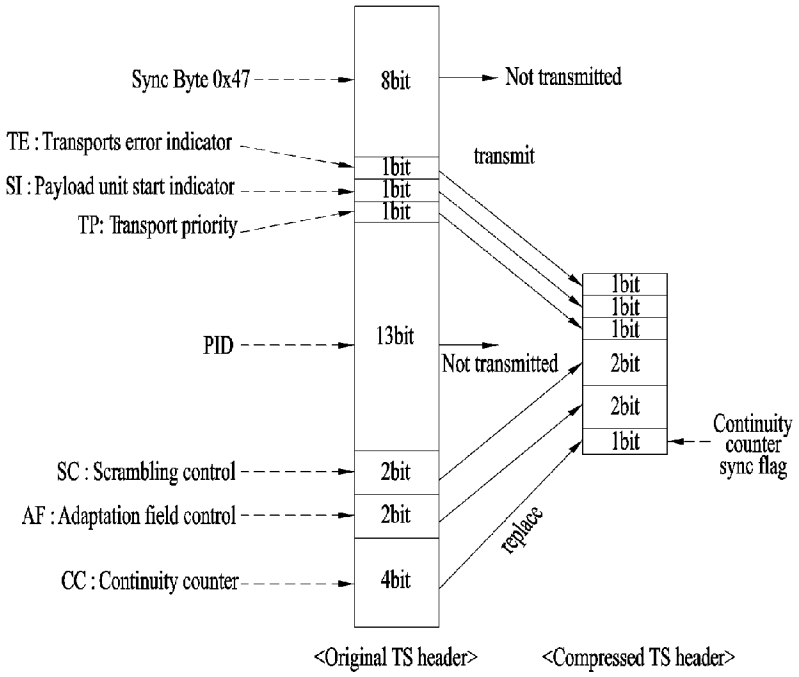
Continuity counter sync flag	Continuity counter
1	0000
0	0001 ~ 1111

(b)

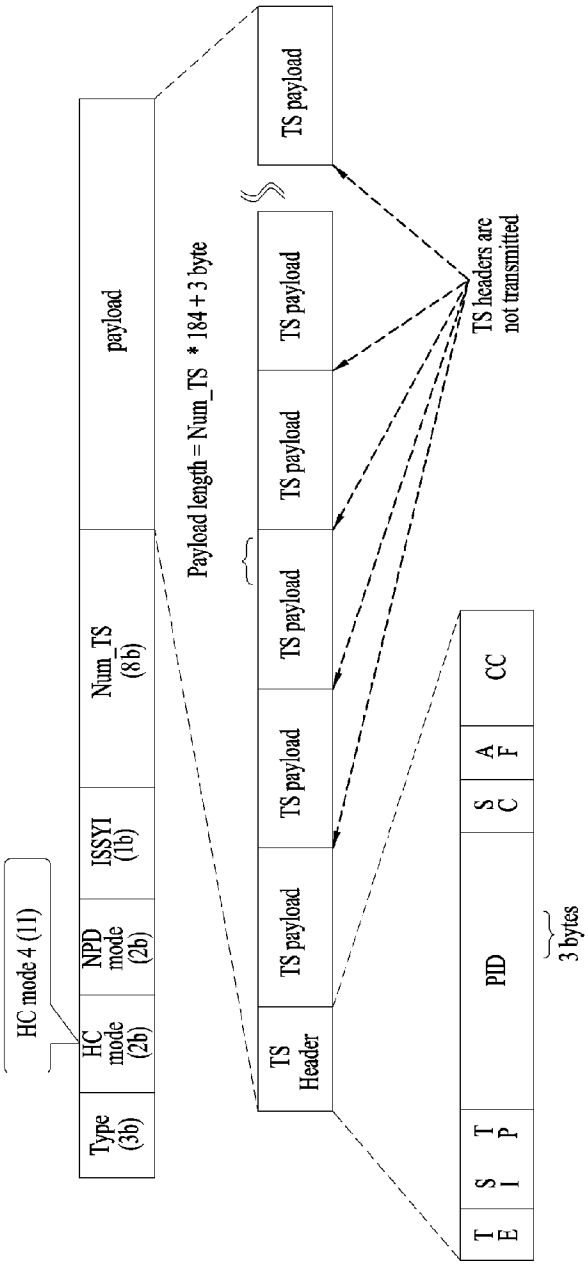
[Fig. 40]


HC mode 3 (10)
Type (3b)
HC mode (2b)
NPD mode (2b)
ISSYI (1b)
Num_TS (8b)
payload
Payload length = Num_TS * 185 + 2 byte
TS Header
TS payload
TS Header
TS payload
TS Header
TS payload
TS Header
TS payload
TEI
SI
TP
PID
SC
AF
CC
3 bytes
TEI
SI
TP
SC
AF
SF
1 bytes

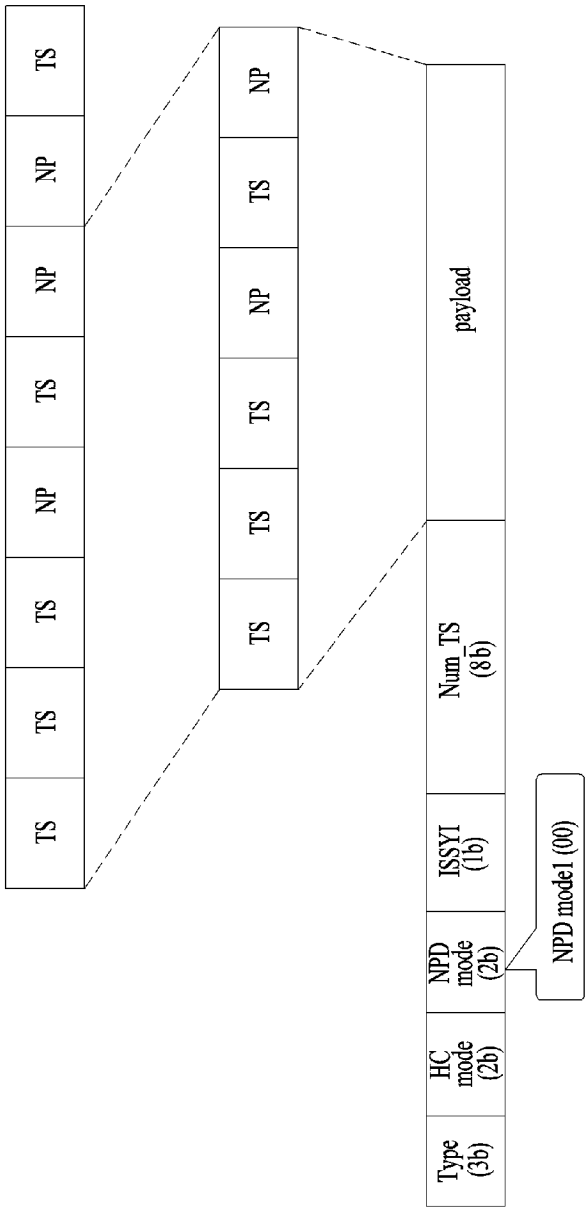
[Fig. 41]


Sync Byte 0x47
8bit
Not transmitted
TE : Transports error indicator
SI : Payload unit start indicator
TP: Transport priority
1bit
1bit
1bit
transmit
PID
13bit
Not transmitted
SC : Scrambling control
AF : Adaptation field control
CC : Continuity counter
2bit
2bit
4bit
replace
1bit
1bit
1bit
2bit
2bit
1bit
Continuity counter sync flag
<Original TS header>
<Compressed TS header>

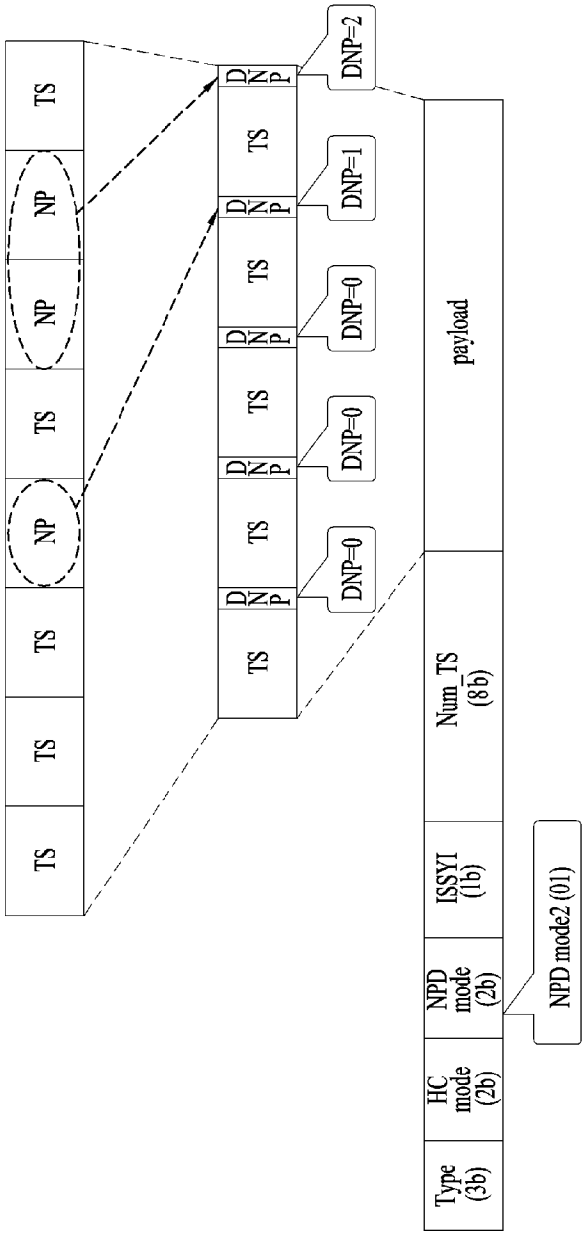
[Fig. 42]


HC mode 4 (11)
Type (3b)
HC mode (2b)
NPD mode (2b)
ISSYI (1b)
Num_TS (8b)
payload
Payload length = Num_TS * 184 + 3 byte
TS Header
TS payload
TS payload
TS payload
TS payload
TS payload
TS payload
TS headers are not transmitted
TEI
SI
TP
PID
SC
AF
CC
3 bytes

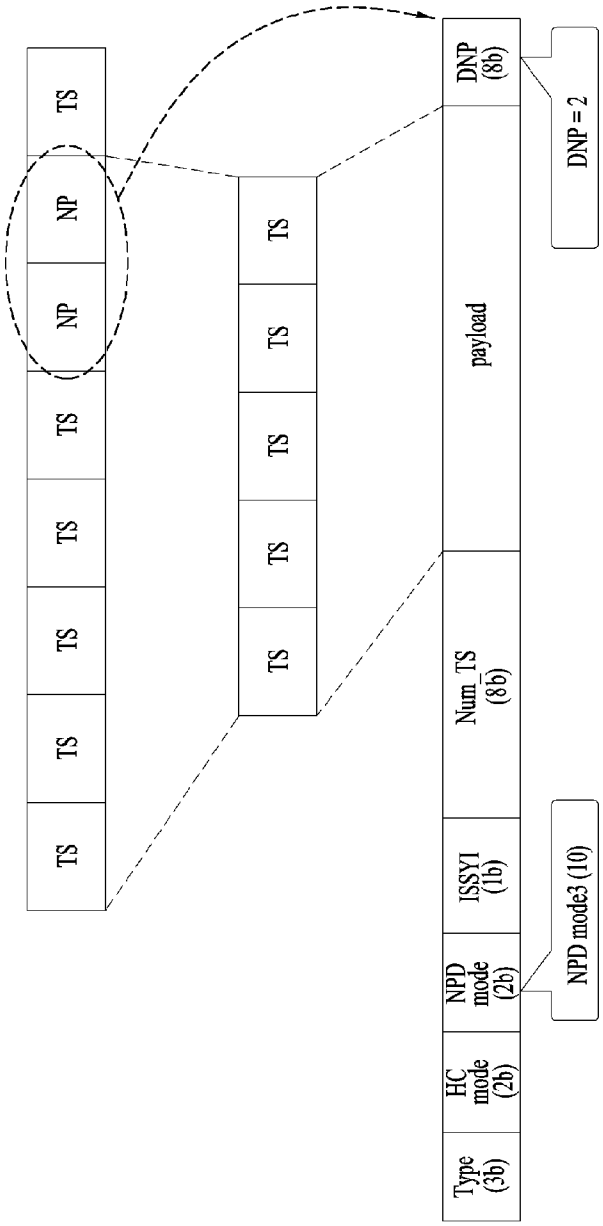
[Fig. 43]


TS
NP
NP
TS
NP
TS
TS
TS
NP
TS
NP
TS
TS
payload
Num TS (8b)
ISSYI (1b)
NPD mode (2b)
HC mode (2b)
Type (3b)
NPD mode1 (00)

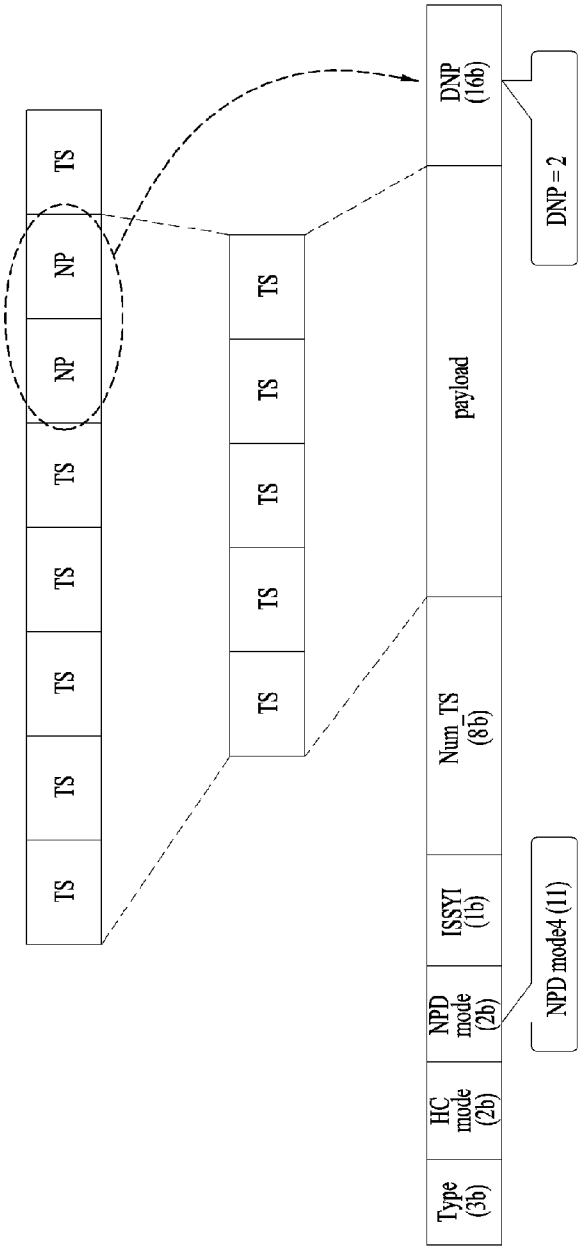
[Fig. 44]


TS
NP
NP
TS
NP
TS
TS
TS
DNP
TS
DNP
TS
DNP
TS
DNP
TS
DNP
DNP=2
DNP=1
DNP=0
DNP=0
DNP=0
payload
Num_TS (8b)
ISSYI (1b)
NPD mode (2b)
HC mode (2b)
Type (3b)
NPD mode2 (01)

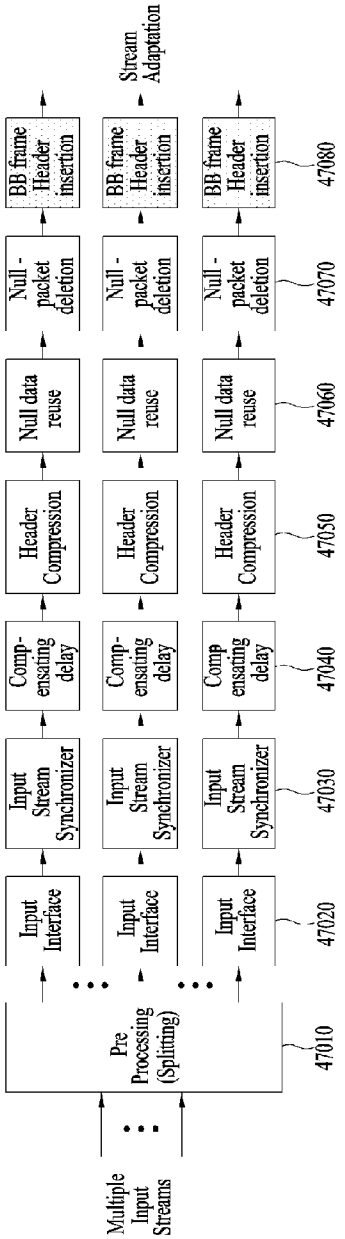
[Fig. 45]


TS
NP
NP
TS
TS
TS
TS
TS
TS
TS
TS
TS
TS
DNP (8b)
payload
Num_TS (8b)
ISSY1 (1b)
NPD mode (2b)
HC mode (2b)
Type (3b)
DNP = 2
NPD mode3 (10)

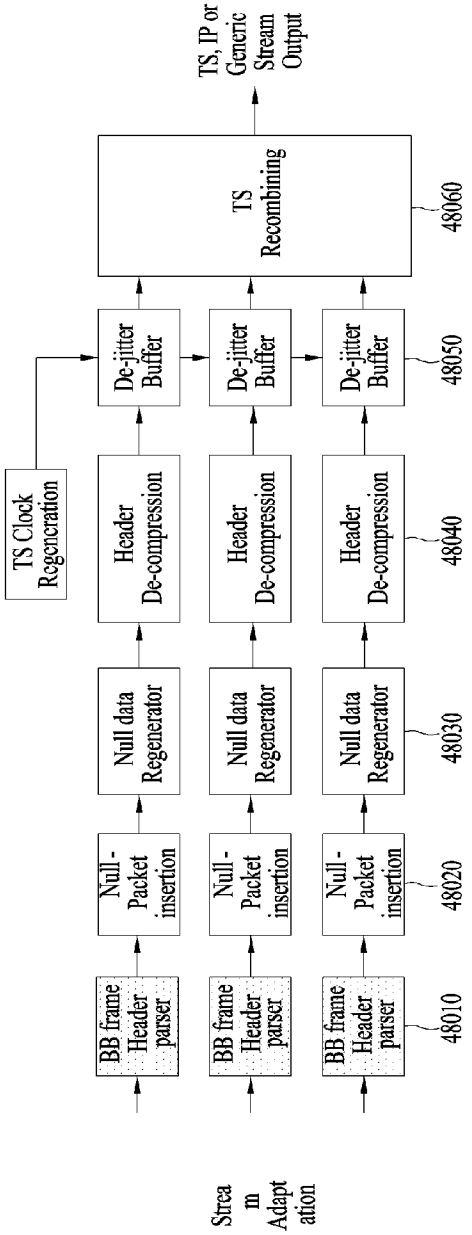
[Fig. 46]


TS
NP
NP
TS
TS
TS
TS
TS
TS
TS
TS
TS
TS
DNP (16b)
payload
Num_TS (8b)
ISSYI (1b)
NPD mode (2b)
HC mode (2b)
Type (3b)
DNP = 2
NPD mode4 (11)

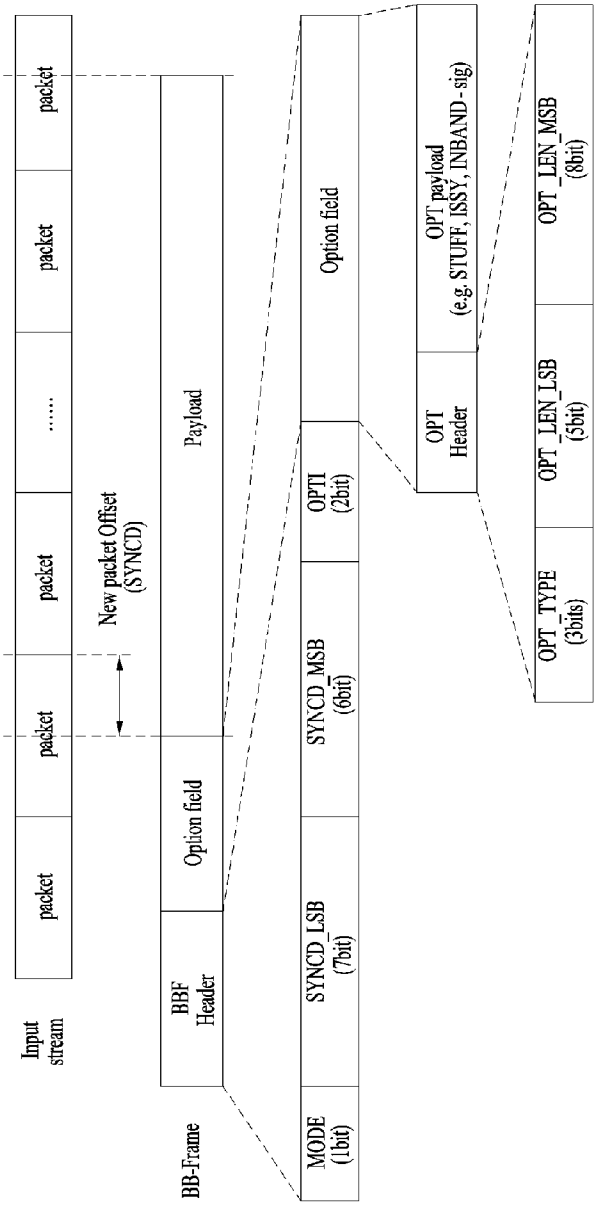
[Fig. 47]


Multiple Input Streams
Pre Processing (Splitting)
47010
Input Interface
47020
Input Stream Synchronizer
47030
Comp-ensating delay
47040
Header Compression
47050
Null data reuse
47060
Null-packet deletion
47070
BB frame Header insertion
47080
Stream Adaptation

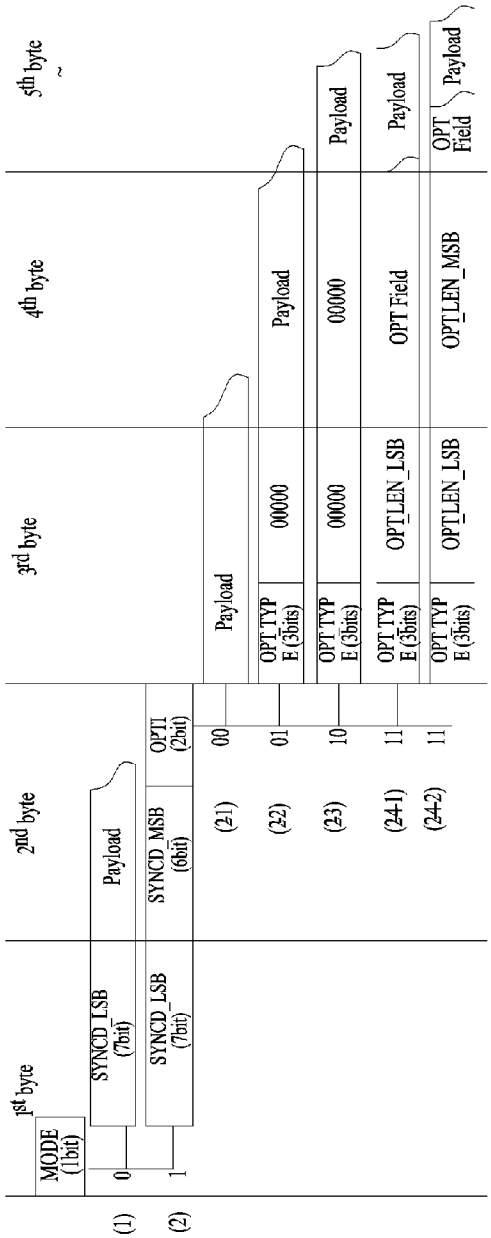
[Fig. 48]


TS, IP or Generic Stream Output
TS Recombining
48060
De-jitter Buffer
De-jitter Buffer
De-jitter Buffer
48050
TS Clock Regeneration
Header De-compression
Header De-compression
Header De-compression
48040
Null data Regenerator
Null data Regenerator
Null data Regenerator
48030
Null-Packet insertion
Null-Packet insertion
Null-Packet insertion
48020
BB frame Header parser
BB frame Header parser
BB frame Header parser
48010
Stream Adaptation

[Fig. 49]


Input stream
packet
packet
packet
packet
.....
packet
New packet Offset (SYNCD)
BB-Frame
BBF Header
Option field
Payload
MODE (1bit)
SYNCD_LSB (7bit)
SYNCD_MSB (6bit)
OPTI (2bit)
Option field
OPT Header
OPT_payload (e.g. STUFF, ISSY, INBAND-sig)
OPT_TYPE (3bits)
OPT_LEN_LSB (5bit)
OPT_LEN_MSB (8bit)

[Fig. 50]


1st byte
2nd byte
3rd byte
4th byte
5th byte ~
MODE (1bit)
SYNCD_LSB (7bit)
Payload
SYNCD_LSB (7bit)
SYNCD_MSB (6bit)
OPTI (2bit)
(1)
(2)
0
1
00
01
10
11
11
(2-1)
(2-2)
(2-3)
(2-4-1)
(2-4-2)
Payload
OPT_TYPE (3bits)
00000
OPTLEN_LSB
OPTLEN_MSB
OPT Field
OPT Field
Payload

[Fig. 51]

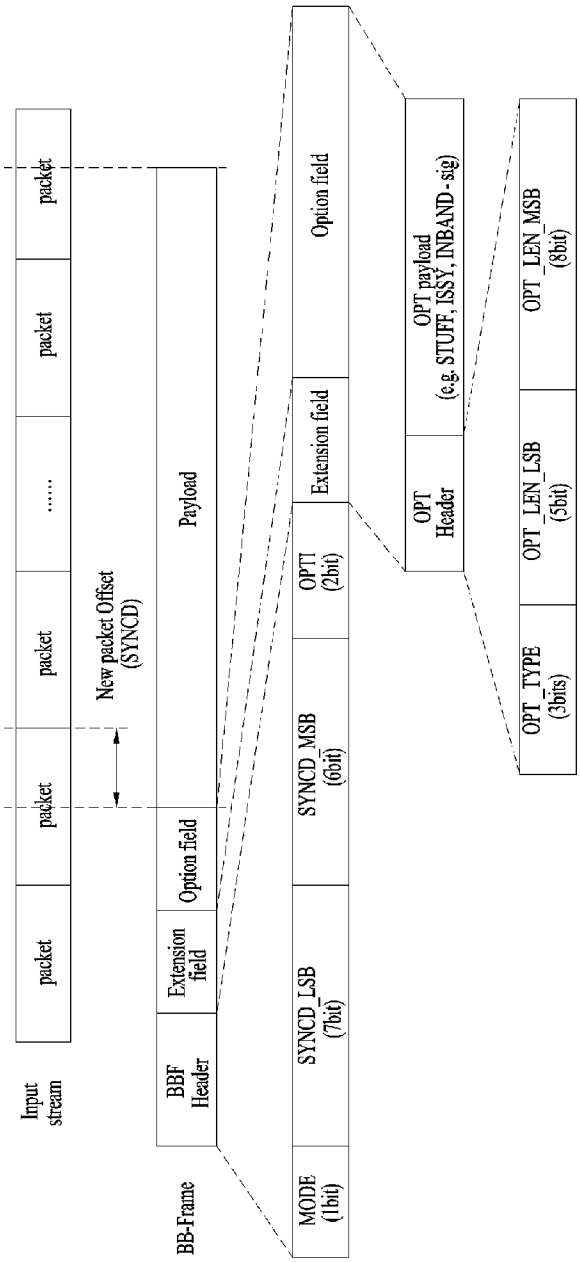
MODE	Node
0	One byte BB -frame header mode
1	Two byte BB -frame header mode

(a)

OPTI	Node
00	No OPTI field
01	One byte stuffing
10	Two byte stuffing
11	OPT field + stuffing

(b)

[Fig. 52]


Input stream
packet
packet
packet
packet
.....
packet
New packet Offset (SYNCD)
BB-Frame
BBF Header
Extension field
Option field
Payload
MODE (1bit)
SYNCD_LSB (7bit)
SYNCD_MSB (6bit)
OPTI (2bit)
Extension field
Option field
OPT Header
OPT payload (e.g. STUFF, ISSY, INBAND-sig)
OPT_TYPE (3bits)
OPT_LEN_LSB (5bit)
OPT_LEN_MSB (8bit)

[Fig. 53]

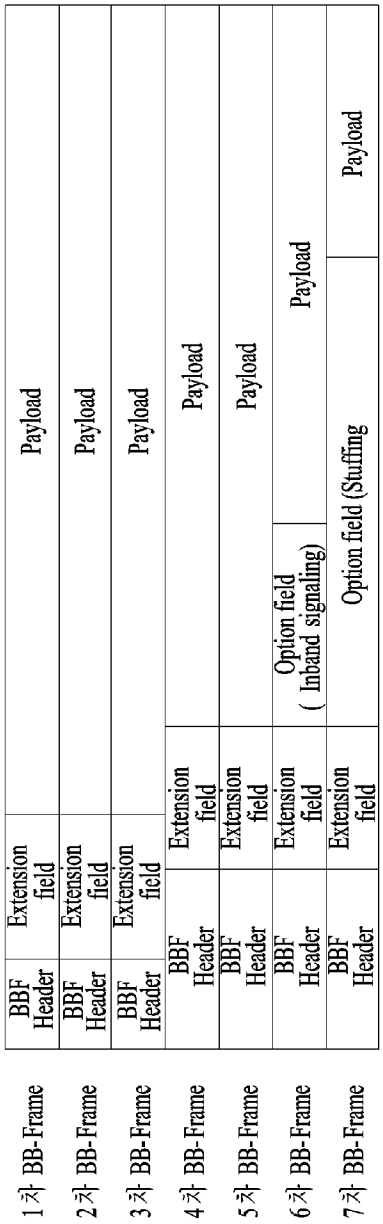
Field	bits	Comment (example)
data_type	3bits	0 (000b): TS 1 (001b) : IPv4 2 (010b) : IPv6 3 (011b): : GS Others : reserved
extension_field_indicator	1bit	0: Not used 1:extension field present
If extension_field_indicator == '1'		
extension _field_type	4bit	0 (0000b) : ISSY, 1 (0001b): CRC, Others : reserved
extension _field_length	13bit	Length of extension field in byte unit
end if		

(a)

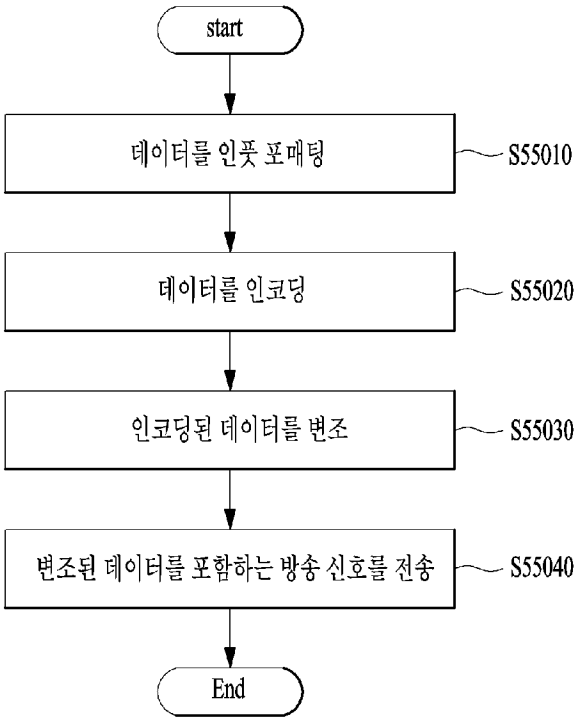
Field	bits	Comment (example)
data_type	3bits	0 (000b): TS 1 (001b) : IPv4 2 (010b) : IPv6 3 (011b): : GS Others : reserved
extension _field_type	4bit	0 (0000b) : non extension mode 1 (0001b): ISSY 2 (0010b): CRC Others : reserved

(b)

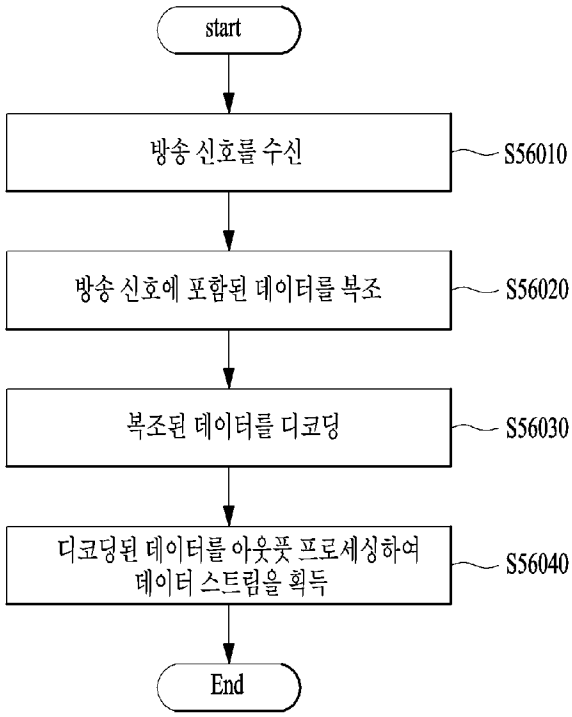
[Fig. 54]


1차 BB-Frame
BBF Header
Extension field
Payload
2차 BB-Frame
BBF Header
Extension field
Payload
3차 BB-Frame
BBF Header
Extension field
Payload
4차 BB-Frame
BBF Header
Extension field
Payload
5차 BB-Frame
BBF Header
Extension field
Payload
6차 BB-Frame
BBF Header
Extension field
Option field (Inband signaling)
Payload
7차 BB-Frame
BBF Header
Extension field
Option field (Stuffing
Payload

[Fig. 55]


start
데이터를 인풋 포매팅
S55010
데이터를 인코딩
S55020
인코딩된 데이터를 변조
S55030
변조된 데이터를 포함하는 방송 신호를 전송
S55040
End

[Fig. 56]


start
방송 신호를 수신
S56010
방송 신호에 포함된 데이터를 복조
S56020
복조된 데이터를 디코딩
S56030
디코딩된 데이터를 아웃풋 프로세싱하여
데이터 스트림을 획득
S56040
End

INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR2015/006935

A. CLASSIFICATION OF SUBJECT MATTER

H04N 21/234(2011.01)i, H04N 21/235(2011.01)i, H04J 11/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N 21/234; H04L 1/00; H04N 7/015; H04N 21/426; H04N 21/235; H04N 21/435; H04N 21/431; H04L 27/26; H04J 11/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Korean Utility models and applications for Utility models: IPC as above
Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: broadcasting signal, demodulating, OFDM, parsing, decoding, output processing, service data, physical path, baseband packet, encapsulation

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	KR 10-2014-0064740 A (LG ELECTRONICS INC.) 28 May 2014 See paragraphs [0053]-[0058], [0202]-[0212], [0366]-[0374]; claim 13; and figures 39, 59.	1-4
A	KR 10-2013-0122756 A (LG ELECTRONICS INC.) 08 November 2013 See paragraphs [0029]-[0030], [0370]-[0375]; and figures 2, 30.	1-4
A	KR 20-2014-0001148 U (LG ELECTRONICS INC.) 24 February 2014 See paragraphs [0204]-[0214], [0368]-[0376]; and figures 39, 59.	1-4
A	KR 20-2014-0001776 U (LG ELECTRONICS INC.) 26 March 2014 See paragraphs [0366]-[0374], [0415]-[0417]; and figures 59, 64.	1-4
A	KR 10-2009-0021101 A (LG ELECTRONICS INC.) 27 February 2009 See paragraphs [0026]-[0067]; claim 1; and figure 1.	1-4

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
12 OCTOBER 2015 (12.10.2015)	**12 OCTOBER 2015 (12.10.2015)**
Name and mailing address of the ISA/KR Korean Intellectual Property Office Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701, Republic of Korea Facsimile No. 82-42-472-7140	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (January 2015)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/KR2015/006935

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2014-0064740 A	28/05/2014	CN 101926172 A	22/12/2010
		EP 2086144 A2	05/08/2009
		EP 2086144 A3	16/09/2009
		EP 2086144 B1	30/11/2011
		EP 2226957 A2	08/09/2010
		EP 2226957 A3	22/12/2010
		EP 2226957 B1	19/02/2014
		EP 2255529 A2	01/12/2010
		EP 2388942 A2	23/11/2011
		EP 2388942 A3	30/11/2011
		EP 2388942 B1	12/02/2014
		EP 2388943 A2	23/11/2011
		EP 2388943 A3	07/12/2011
		EP 2388943 B1	19/02/2014
		KR 10-0937430 B1	18/01/2010
		KR 10-2009-0082163 A	29/07/2009
		KR 20-2014-0001776 U	26/03/2014
		US 2011-0131464 A1	02/06/2011
		US 2013-0232394 A1	05/09/2013
		US 2014-0149832 A1	29/05/2014
		US 8370729 B2	05/02/2013
		US 8694875 B2	08/04/2014
		US 9043687 B2	26/05/2015
		WO 2009-093809 A2	30/07/2009
		WO 2009-093809 A3	15/10/2009
KR 10-2013-0122756 A	08/11/2013	KR 10-2013-0121881 A	06/11/2013
		US 2013-0235952 A1	12/09/2013
		US 2013-0243116 A1	19/09/2013
		US 9008218 B2	14/04/2015
		WO 2012-067362 A2	24/05/2012
		WO 2012-067362 A3	12/07/2012
		WO 2012-070837 A2	31/05/2012
		WO 2012-070837 A3	13/09/2012
KR 20-2014-0001148 U	24/02/2014	CN 101933325 A	29/12/2010
		CN 101933325 B	29/05/2013
		EP 2086155 A1	05/08/2009
		EP 2086155 B1	11/08/2010
		EP 2086155 B2	10/09/2014
		EP 2154810 A1	17/02/2010
		EP 2154810 B1	17/11/2010
		EP 2228938 A1	15/09/2010
		EP 2228938 B1	23/05/2012
		EP 2228939 A1	15/09/2010
		EP 2228939 B1	23/05/2012
		EP 2238750 A2	13/10/2010
		EP 2238750 B1	18/04/2012
		KR 10-0937429 B1	18/01/2010

Patent document cited in search report	Publication date	Patent family member	Publication date
		KR 10-2009-0085551 A	07/08/2009
		KR 10-2014-0061326 A	21/05/2014
		KR 10-2015-0005872 A	15/01/2015
		US 2011-0013718 A1	20/01/2011
		WO 2009-099272 A2	13/08/2009
		WO 2009-099272 A3	15/10/2009
KR 20-2014-0001776 U	26/03/2014	CN 101926172 A	22/12/2010
		EP 2086144 A2	05/08/2009
		EP 2086144 A3	16/09/2009
		EP 2086144 B1	30/11/2011
		EP 2226957 A2	08/09/2010
		EP 2226957 A3	22/12/2010
		EP 2226957 B1	19/02/2014
		EP 2255529 A2	01/12/2010
		EP 2388942 A2	23/11/2011
		EP 2388942 A3	30/11/2011
		EP 2388942 B1	12/02/2014
		EP 2388943 A2	23/11/2011
		EP 2388943 A3	07/12/2011
		EP 2388943 B1	19/02/2014
		KR 10-0937430 B1	18/01/2010
		KR 10-2009-0082163 A	29/07/2009
		KR 10-2014-0064740 A	28/05/2014
		US 2011-0131464 A1	02/06/2011
		US 2013-0232394 A1	05/09/2013
		US 2014-0149832 A1	29/05/2014
		US 8370729 B2	05/02/2013
		US 8694875 B2	08/04/2014
		US 9043687 B2	26/05/2015
		WO 2009-093809 A2	30/07/2009
		WO 2009-093809 A3	15/10/2009
KR 10-2009-0021101 A	27/02/2009	CA 2688380 A1	31/12/2008
		CA 2688380 C	20/09/2011
		CA 2688391 A1	31/12/2008
		CA 2688391 C	18/09/2012
		CA 2689103 A1	31/12/2008
		CA 2689103 C	17/09/2013
		CA 2689415 A1	31/12/2008
		CA 2689415 C	19/03/2013
		CA 2691528 A1	29/01/2009
		CA 2691528 C	23/10/2012
		CA 2691652 A1	08/01/2009
		CA 2691652 C	12/02/2013
		CA 2691938 A1	08/01/2009
		CA 2691938 C	19/03/2013
		CA 2691977 A1	08/01/2009
		CA 2691977 C	12/02/2013
		CA 2691981 A1	08/01/2009

Patent document cited in search report	Publication date	Patent family member	Publication date
		CA 2691981 C	16/04/2013
		CA 2691982 A1	08/01/2009
		CA 2691982 C	16/04/2013
		CA 2691983 A1	08/01/2009
		CA 2691983 C	29/01/2013
		CA 2692000 A1	15/01/2009
		CA 2692000 C	19/02/2013
		CA 2692003 A1	15/01/2009
		CA 2692003 C	18/06/2013
		CA 2692025 A1	31/12/2008
		CA 2692025 C	08/05/2012
		CA 2692107 A1	08/01/2009
		CA 2692107 C	16/04/2013
		CA 2692312 A1	31/12/2008
		CA 2692312 C	23/10/2012
		CA 2692315 A1	31/12/2008
		CA 2692315 C	30/04/2013
		CA 2692318 A1	31/12/2008
		CA 2692318 C	19/03/2013
		CA 2692335 A1	08/01/2009
		CA 2692335 C	31/12/2013
		CA 2692338 A1	15/01/2009
		CA 2692338 C	02/04/2013
		CA 2692339 A1	08/01/2009
		CA 2692339 C	26/03/2013
		CA 2692375 A1	15/01/2009
		CA 2692375 C	29/01/2013
		CA 2692447 A1	08/01/2009
		CA 2692447 C	26/03/2013
		CA 2692449 A1	08/01/2009
		CA 2692449 C	26/03/2013
		CA 2692464 A1	15/01/2009
		CA 2692464 C	27/08/2013
		CA 2692484 A1	08/01/2009
		CA 2692484 C	16/04/2013
		CA 2692492 A1	08/01/2009
		CA 2692492 C	19/02/2013
		CA 2692551 A1	15/01/2009
		CA 2692551 C	13/08/2013
		CA 2693358 A1	29/01/2009
		CA 2693358 C	30/04/2013
		CA 2693363 A1	26/03/2009
		CA 2693363 C	21/05/2013
		CA 2694078 A1	05/02/2009
		CA 2694078 C	26/03/2013
		CA 2694704 A1	05/03/2009
		CA 2694704 C	25/06/2013
		CA 2695142 A1	05/03/2009
		CA 2695142 C	18/06/2013
		CA 2695548 A1	05/03/2009

Patent document cited in search report	Publication date	Patent family member	Publication date
		CA 2695548 C	15/10/2013
		CA 2696721 A1	05/03/2009
		CA 2696721 C	24/07/2012
		CA 2696726 A1	05/03/2009
		CA 2696726 C	30/04/2013
		CA 2697453 A1	05/03/2009
		CA 2697453 C	08/10/2013
		CA 2697459 A1	05/03/2009
		CA 2697459 C	24/09/2013
		CA 2697468 A1	05/03/2009
		CA 2697468 C	21/08/2012
		CA 2697481 A1	05/03/2009
		CA 2697481 C	26/03/2013
		CA 2697483 A1	05/03/2009
		CA 2697483 C	21/05/2013
		CA 2697485 A1	05/03/2009
		CA 2697486 A1	05/03/2009
		CA 2698298 A1	26/03/2009
		CA 2699839 A1	26/03/2009
		CA 2699839 C	30/10/2012
		CA 2700260 A1	26/03/2009
		CA 2700260 C	22/10/2013
		CA 2700266 A1	26/03/2009
		CA 2700266 C	02/06/2015
		CA 2721151 A1	22/10/2009
		CA 2725288 A1	17/12/2009
		CA 2726831 A1	17/12/2009
		CA 2726831 C	29/07/2014
		CA 2726835 A1	17/12/2009
		CA 2726835 C	29/04/2014
		CA 2739885 A1	27/05/2010
		CA 2743997 A1	27/05/2010
		CA 2743997 C	11/06/2013
		CA 2744183 A1	27/05/2010
		CA 2744183 C	27/05/2014
		CA 2746186 A1	17/06/2010
		CA 2746186 C	09/07/2013
		CA 2746732 A1	05/08/2010
		CA 2746735 A1	05/08/2010
		CA 2746737 A1	05/08/2010
		CA 2811135 A1	27/05/2010
		CA 2815593 A1	17/06/2010
		CA 2840707 A1	05/08/2010
		CN 101690197 A	31/03/2010
		CN 101690197 B	18/04/2012
		CN 101690198 A	31/03/2010
		CN 101690198 B	24/10/2012
		CN 101690201 A	31/03/2010
		CN 101690201 B	14/11/2012
		CN 101766025 A	30/06/2010

Patent document cited in search report	Publication date	Patent family member	Publication date
		CN 101766025 B	03/08/2011
		CN 101766026 A	30/06/2010
		CN 101766026 B	24/04/2013
		CN 101779390 A	14/07/2010
		CN 101779390 B	02/01/2013
		CN 101785301 A	21/07/2010
		CN 101785301 B	20/06/2012
		CN 101785302 A	21/07/2010
		CN 101785302 B	17/07/2013
		CN 101785303 A	21/07/2010
		CN 101785303 B	21/12/2011
		CN 101785304 A	21/07/2010
		CN 101785304 B	24/04/2013
		CN 101790883 A	28/07/2010
		CN 101790884 A	28/07/2010
		CN 101790885 A	28/07/2010
		CN 101790885 B	28/12/2011
		CN 101796832 A	04/08/2010
		CN 101796832 B	18/07/2012
		CN 101796833 A	04/08/2010
		CN 101796833 B	17/10/2012
		CN 101796834 A	04/08/2010
		CN 101796834 B	14/03/2012
		CN 101796835 A	04/08/2010
		CN 101796835 B	08/08/2012
		CN 101809997 A	18/08/2010
		CN 101809997 B	10/10/2012
		CN 101836444 A	15/09/2010
		CN 101836445 A	15/09/2010
		CN 101836445 B	24/04/2013
		CN 101836446 A	15/09/2010
		CN 101836446 B	04/07/2012
		CN 101836447 A	15/09/2010
		CN 101836447 B	21/11/2012
		CN 101836448 A	15/09/2010
		CN 101836449 A	15/09/2010
		CN 101836449 B	27/02/2013
		CN 101836450 A	15/09/2010
		CN 101836450 B	25/07/2012
		CN 101836452 A	15/09/2010
		CN 101836452 B	27/03/2013
		CN 101861731 A	13/10/2010
		CN 101861731 B	15/05/2013
		CN 101868971 A	20/10/2010
		CN 101868971 B	17/04/2013
		CN 101868972 A	20/10/2010
		CN 101868972 B	21/11/2012
		CN 102301701 A	28/12/2011
		CN 102301701 B	26/11/2014
		CN 102301702 A	28/12/2011

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/KR2015/006935

Patent document cited in search report	Publication date	Patent family member	Publication date
		CN 102301703 A	28/12/2011
		CN 102301703 B	26/11/2014
		CN 104270215 A	07/01/2015
		CN 104320213 A	28/01/2015
		EP 2172014 A1	07/04/2010
		EP 2172015 A1	07/04/2010
		EP 2191644 A2	02/06/2010
		KR 10-2009-0001359 A	08/01/2009

국 제 조 사 보 고 서

국제출원번호
PCT/KR2015/006935

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H04N 21/234(2011.01)i, H04N 21/235(2011.01)i, H04J 11/00(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)
H04N 21/234; H04L 1/00; H04N 7/015; H04N 21/426; H04N 21/235; H04N 21/435; H04N 21/431; H04L 27/26; H04J 11/00

조사된 기술분야에 속하는 최소문헌 이외의 문헌
한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))
eKOMPASS(특허청 내부 검색시스템) & 키워드: 방송 신호, 디모듈레이팅, OFDM, 파싱, 디코딩, 아웃풋 프로세싱, 서비스 데이터, 피지컬 경로, 베이스밴드 패킷, 캡슐화

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	KR 10-2014-0064740 A (엘지전자 주식회사) 2014.05.28 단락 [0053]-[0058], [0202]-[0212], [0366]-[0374]; 청구항 13; 및 도면 39, 59 참조.	1-4
A	KR 10-2013-0122756 A (엘지전자 주식회사) 2013.11.08 단락 [0029]-[0030], [0370]-[0375]; 및 도면 2, 30 참조.	1-4
A	KR 20-2014-0001148 U (엘지전자 주식회사) 2014.02.24 단락 [0204]-[0214], [0368]-[0376]; 및 도면 39, 59 참조.	1-4
A	KR 20-2014-0001776 U (엘지전자 주식회사) 2014.03.26 단락 [0366]-[0374], [0415]-[0417]; 및 도면 59, 64 참조.	1-4
A	KR 10-2009-0021101 A (엘지전자 주식회사) 2009.02.27 단락 [0026]-[0067]; 청구항 1; 및 도면 1 참조.	1-4

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

"A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

"E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

"L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

"O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

"P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

"T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

"X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

"Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

"&" 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일	국제조사보고서 발송일
2015년 10월 12일 (12.10.2015)	2015년 10월 12일 (12.10.2015)

ISA/KR의 명칭 및 우편주소
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)
팩스 번호 +82-42-472-7140

심사관
이진익
전화번호 +82-42-481-5770

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/006935

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2014-0064740 A	2014/05/28	CN 101926172 A	2010/12/22
		EP 2086144 A2	2009/08/05
		EP 2086144 A3	2009/09/16
		EP 2086144 B1	2011/11/30
		EP 2226957 A2	2010/09/08
		EP 2226957 A3	2010/12/22
		EP 2226957 B1	2014/02/19
		EP 2255529 A2	2010/12/01
		EP 2388942 A2	2011/11/23
		EP 2388942 A3	2011/11/30
		EP 2388942 B1	2014/02/12
		EP 2388943 A2	2011/11/23
		EP 2388943 A3	2011/12/07
		EP 2388943 B1	2014/02/19
		KR 10-0937430 B1	2010/01/18
		KR 10-2009-0082163 A	2009/07/29
		KR 20-2014-0001776 U	2014/03/26
		US 2011-0131464 A1	2011/06/02
		US 2013-0232394 A1	2013/09/05
		US 2014-0149832 A1	2014/05/29
		US 8370729 B2	2013/02/05
		US 8694875 B2	2014/04/08
		US 9043687 B2	2015/05/26
		WO 2009-093809 A2	2009/07/30
		WO 2009-093809 A3	2009/10/15
KR 10-2013-0122756 A	2013/11/08	KR 10-2013-0121881 A	2013/11/06
		US 2013-0235952 A1	2013/09/12
		US 2013-0243116 A1	2013/09/19
		US 9008218 B2	2015/04/14
		WO 2012-067362 A2	2012/05/24
		WO 2012-067362 A3	2012/07/12
		WO 2012-070837 A2	2012/05/31
		WO 2012-070837 A3	2012/09/13
KR 20-2014-0001148 U	2014/02/24	CN 101933325 A	2010/12/29
		CN 101933325 B	2013/05/29
		EP 2086155 A1	2009/08/05
		EP 2086155 B1	2010/08/11
		EP 2086155 B2	2014/09/10
		EP 2154810 A1	2010/02/17
		EP 2154810 B1	2010/11/17
		EP 2228938 A1	2010/09/15
		EP 2228938 B1	2012/05/23
		EP 2228939 A1	2010/09/15
		EP 2228939 B1	2012/05/23
		EP 2238750 A2	2010/10/13
		EP 2238750 B1	2012/04/18
		KR 10-0937429 B1	2010/01/18

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/006935

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		KR 10-2009-0085551 A	2009/08/07
		KR 10-2014-0061326 A	2014/05/21
		KR 10-2015-0005872 A	2015/01/15
		US 2011-0013718 A1	2011/01/20
		WO 2009-099272 A2	2009/08/13
		WO 2009-099272 A3	2009/10/15
KR 20-2014-0001776 U	2014/03/26	CN 101926172 A	2010/12/22
		EP 2086144 A2	2009/08/05
		EP 2086144 A3	2009/09/16
		EP 2086144 B1	2011/11/30
		EP 2226957 A2	2010/09/08
		EP 2226957 A3	2010/12/22
		EP 2226957 B1	2014/02/19
		EP 2255529 A2	2010/12/01
		EP 2388942 A2	2011/11/23
		EP 2388942 A3	2011/11/30
		EP 2388942 B1	2014/02/12
		EP 2388943 A2	2011/11/23
		EP 2388943 A3	2011/12/07
		EP 2388943 B1	2014/02/19
		KR 10-0937430 B1	2010/01/18
		KR 10-2009-0082163 A	2009/07/29
		KR 10-2014-0064740 A	2014/05/28
		US 2011-0131464 A1	2011/06/02
		US 2013-0232394 A1	2013/09/05
		US 2014-0149832 A1	2014/05/29
		US 8370729 B2	2013/02/05
		US 8694875 B2	2014/04/08
		US 9043687 B2	2015/05/26
		WO 2009-093809 A2	2009/07/30
		WO 2009-093809 A3	2009/10/15
KR 10-2009-0021101 A	2009/02/27	CA 2688380 A1	2008/12/31
		CA 2688380 C	2011/09/20
		CA 2688391 A1	2008/12/31
		CA 2688391 C	2012/09/18
		CA 2689103 A1	2008/12/31
		CA 2689103 C	2013/09/17
		CA 2689415 A1	2008/12/31
		CA 2689415 C	2013/03/19
		CA 2691528 A1	2009/01/29
		CA 2691528 C	2012/10/23
		CA 2691652 A1	2009/01/08
		CA 2691652 C	2013/02/12
		CA 2691938 A1	2009/01/08
		CA 2691938 C	2013/03/19
		CA 2691977 A1	2009/01/08
		CA 2691977 C	2013/02/12
		CA 2691981 A1	2009/01/08

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/006935

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		CA 2691981 C	2013/04/16
		CA 2691982 A1	2009/01/08
		CA 2691982 C	2013/04/16
		CA 2691983 A1	2009/01/08
		CA 2691983 C	2013/01/29
		CA 2692000 A1	2009/01/15
		CA 2692000 C	2013/02/19
		CA 2692003 A1	2009/01/15
		CA 2692003 C	2013/06/18
		CA 2692025 A1	2008/12/31
		CA 2692025 C	2012/05/08
		CA 2692107 A1	2009/01/08
		CA 2692107 C	2013/04/16
		CA 2692312 A1	2008/12/31
		CA 2692312 C	2012/10/23
		CA 2692315 A1	2008/12/31
		CA 2692315 C	2013/04/30
		CA 2692318 A1	2008/12/31
		CA 2692318 C	2013/03/19
		CA 2692335 A1	2009/01/08
		CA 2692335 C	2013/12/31
		CA 2692338 A1	2009/01/15
		CA 2692338 C	2013/04/02
		CA 2692339 A1	2009/01/08
		CA 2692339 C	2013/03/26
		CA 2692375 A1	2009/01/15
		CA 2692375 C	2013/01/29
		CA 2692447 A1	2009/01/08
		CA 2692447 C	2013/03/26
		CA 2692449 A1	2009/01/08
		CA 2692449 C	2013/03/26
		CA 2692464 A1	2009/01/15
		CA 2692464 C	2013/08/27
		CA 2692484 A1	2009/01/08
		CA 2692484 C	2013/04/16
		CA 2692492 A1	2009/01/08
		CA 2692492 C	2013/02/19
		CA 2692551 A1	2009/01/15
		CA 2692551 C	2013/08/13
		CA 2693358 A1	2009/01/29
		CA 2693358 C	2013/04/30
		CA 2693363 A1	2009/03/26
		CA 2693363 C	2013/05/21
		CA 2694078 A1	2009/02/05
		CA 2694078 C	2013/03/26
		CA 2694704 A1	2009/03/05
		CA 2694704 C	2013/06/25
		CA 2695142 A1	2009/03/05
		CA 2695142 C	2013/06/18
		CA 2695548 A1	2009/03/05

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/006935

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		CA 2695548 C	2013/10/15
		CA 2696721 A1	2009/03/05
		CA 2696721 C	2012/07/24
		CA 2696726 A1	2009/03/05
		CA 2696726 C	2013/04/30
		CA 2697453 A1	2009/03/05
		CA 2697453 C	2013/10/08
		CA 2697459 A1	2009/03/05
		CA 2697459 C	2013/09/24
		CA 2697468 A1	2009/03/05
		CA 2697468 C	2012/08/21
		CA 2697481 A1	2009/03/05
		CA 2697481 C	2013/03/26
		CA 2697483 A1	2009/03/05
		CA 2697483 C	2013/05/21
		CA 2697485 A1	2009/03/05
		CA 2697486 A1	2009/03/05
		CA 2698298 A1	2009/03/26
		CA 2699839 A1	2009/03/26
		CA 2699839 C	2012/10/30
		CA 2700260 A1	2009/03/26
		CA 2700260 C	2013/10/22
		CA 2700266 A1	2009/03/26
		CA 2700266 C	2015/06/02
		CA 2721151 A1	2009/10/22
		CA 2725288 A1	2009/12/17
		CA 2726831 A1	2009/12/17
		CA 2726831 C	2014/07/29
		CA 2726835 A1	2009/12/17
		CA 2726835 C	2014/04/29
		CA 2739885 A1	2010/05/27
		CA 2743997 A1	2010/05/27
		CA 2743997 C	2013/06/11
		CA 2744183 A1	2010/05/27
		CA 2744183 C	2014/05/27
		CA 2746186 A1	2010/06/17
		CA 2746186 C	2013/07/09
		CA 2746732 A1	2010/08/05
		CA 2746735 A1	2010/08/05
		CA 2746737 A1	2010/08/05
		CA 2811135 A1	2010/05/27
		CA 2815593 A1	2010/06/17
		CA 2840707 A1	2010/08/05
		CN 101690197 A	2010/03/31
		CN 101690197 B	2012/04/18
		CN 101690198 A	2010/03/31
		CN 101690198 B	2012/10/24
		CN 101690201 A	2010/03/31
		CN 101690201 B	2012/11/14
		CN 101766025 A	2010/06/30

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/006935

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		CN 101766025 B	2011/08/03
		CN 101766026 A	2010/06/30
		CN 101766026 B	2013/04/24
		CN 101779390 A	2010/07/14
		CN 101779390 B	2013/01/02
		CN 101785301 A	2010/07/21
		CN 101785301 B	2012/06/20
		CN 101785302 A	2010/07/21
		CN 101785302 B	2013/07/17
		CN 101785303 A	2010/07/21
		CN 101785303 B	2011/12/21
		CN 101785304 A	2010/07/21
		CN 101785304 B	2013/04/24
		CN 101790883 A	2010/07/28
		CN 101790884 A	2010/07/28
		CN 101790885 A	2010/07/28
		CN 101790885 B	2011/12/28
		CN 101796832 A	2010/08/04
		CN 101796832 B	2012/07/18
		CN 101796833 A	2010/08/04
		CN 101796833 B	2012/10/17
		CN 101796834 A	2010/08/04
		CN 101796834 B	2012/03/14
		CN 101796835 A	2010/08/04
		CN 101796835 B	2012/08/08
		CN 101809997 A	2010/08/18
		CN 101809997 B	2012/10/10
		CN 101836444 A	2010/09/15
		CN 101836445 A	2010/09/15
		CN 101836445 B	2013/04/24
		CN 101836446 A	2010/09/15
		CN 101836446 B	2012/07/04
		CN 101836447 A	2010/09/15
		CN 101836447 B	2012/11/21
		CN 101836448 A	2010/09/15
		CN 101836449 A	2010/09/15
		CN 101836449 B	2013/02/27
		CN 101836450 A	2010/09/15
		CN 101836450 B	2012/07/25
		CN 101836452 A	2010/09/15
		CN 101836452 B	2013/03/27
		CN 101861731 A	2010/10/13
		CN 101861731 B	2013/05/15
		CN 101868971 A	2010/10/20
		CN 101868971 B	2013/04/17
		CN 101868972 A	2010/10/20
		CN 101868972 B	2012/11/21
		CN 102301701 A	2011/12/28
		CN 102301701 B	2014/11/26
		CN 102301702 A	2011/12/28

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/006935

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		CN 102301703 A	2011/12/28
		CN 102301703 B	2014/11/26
		CN 104270215 A	2015/01/07
		CN 104320213 A	2015/01/28
		EP 2172014 A1	2010/04/07
		EP 2172015 A1	2010/04/07
		EP 2191644 A2	2010/06/02
		KR 10-2009-0001359 A	2009/01/08