(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. [7]
G05F 3/24

(45) 공고일자 2003년03월04일
(11) 등록번호 10-0374631
(24) 등록일자 2003년02월20일

(21) 출원번호 10-2000-0031664
(22) 출원일자 2000년06월09일

(65) 공개번호 특2001-0110928
(43) 공개일자 2001년12월15일

(73) 특허권자 삼성전자주식회사
경기도 수원시 팔달구 매탄3동 416번지

(72) 발명자 김규현
경기도수원시팔달구영통동벽적골한신아파트811동606호

(74) 대리인 이영필
정상빈
이래호

심사관 : 나용수

(54) 전하펌프 회로

요약

레이아웃 면적의 증가 및 전력소모의 증가없이 커플링 현상 및 전하 인젝션 현상을 방지할 수 있는 전하펌프 회로가 개시된다. 상기 전하펌프 회로는, 풀업 전류원, 풀다운 전류원, 제1스위칭 소자, 및 제2스위칭 소자를 구비한다. 상기 풀업 전류원은 전류미러로 구성되고 출력노드에 펌프업 전류를 소싱한다. 상기 풀다운 전류원은 전류미러로 구성되고 상기 출력노드로부터 펌프다운 전류를 싱킹한다. 특히 상기 제1스위칭 소자는 전원전압 노드와 상기 풀업 전류원 사이에 연결되고 펌프업 제어신호에 응답하여 스위치된다. 상기 제2스위칭 소자는 상기 풀다운 전류원과 접지전압 노드 사이에 연결되고 펌프다운 제어신호에 응답하여 스위치된다. 또한 상기 전하펌프 회로는, 일단이 상기 제1스위칭 소자와 상기 풀업 전류원 사이의 접점에 연결되는 제1더미 커패시터, 및 일단이 상기 제2스위칭 소자와 상기 풀다운 전류원 사이의 접점에 연결되는 제2더미 커패시터를 더 구비할 수 있다.

대표도

도 3

명세서

도면의 간단한 설명

본 발명의 상세한 설명에서 인용되는 도면을 보다 충분히 이해하기 위하여 각 도면의 간단한 설명이 제공된다.

도 1은 종래의 전하펌프 회로의 예를 나타내는 회로도

도 2는 종래의 전하펌프 회로의 다른 예를 나타내는 회로도

도 3은 본 발명의 제1실시예에 따른 전하펌프 회로의 회로도

도 4는 도 3에 도시된 제1실시예에 따른 전하펌프 회로의 동작시 각 신호들의 파형도

도 5는 본 발명의 제2실시예에 따른 전하펌프 회로의 회로도

도 6은 도 5에 도시된 제2실시예에 따른 전하펌프 회로의 동작시 각 신호들의 파형도

도 7은 본 발명의 제3실시예에 따른 전하펌프 회로의 회로도

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 집적회로에 관한 것으로, 특히 지연동기 루프(Delay Locked Loop, DLL) 회로 또는 듀티 싸이클 보정(Duty Cycle Correction) 회로에 채용되는 전하펌프(Charge Pump) 회로에 관한 것이다.

전하펌프 회로는 일종의 적분기로서 어떤 회로의 노드가 소정의 전압레벨로 차지될 필요가 있을 때 사용된다. 전하펌프 회로가 지연동기 루프 회로에 사용되는 경우에는, 전하펌프 회로는 펌프업 제어신호 및 펌프다운 제어신호를 수신하여 이들을 적분하는 기능을 수행한다. 전하펌프 회로가 듀티 싸이클 보정 회로에 사용되는 경우에는, 전하펌프 회로는 클럭신호를 수신하여 클럭신호의 논리"하이" 구간을 네거티브(또는 포지티브) 경사(Slope)로 적분하고 클럭신호의 논리"로우" 구간을 포지티브(또는 네거티브) 경사로 적분한다. 이에 따라 전하펌프 회로는 클럭신호의 듀티 싸이클이 50%일 때는 일정한 전압을 출력하고 50%이하일 때는 점점 증가(또는 감소)하는 전압을 출력하며 50%이상일 때는 점점 감소(또는 증가)하는 전압을 출력한다.

한편 여러가지 형태의 전하펌프 회로들이 개발되었으며 대표적인 전하펌프 회로들이 저자가 John W. Poulton과 William J. Dally이고 1998년 캠브리지 대학 출판사(Cambridge University Press)에 의해 출판된 "Digital System Engineering"의 페이지 626 내지 627에 상세히 개시되어 있다. 또한 개선된 전하펌프 회로들이 1995년 12월 5일 Thomas M. Luich에게 부여되고 발명의 명칭이 "Cascode switched charge pump circuit"인 미국특허 5,473,283에 개시되어 있다.

도 1은 "Digital System Engineering" 및 미국특허 5,473,283에 개시되어 있는 종래의 전하펌프 회로의 예를 나타내는 회로도이다.

도 1에 도시된 종래의 전하펌프 회로는, 풀업 전류원(102), 풀업 전류원(102)과 출력노드(110) 사이에 연결되고 펌프업 제어신호(PU)에 응답하여 스위치되는 제1스위칭 소자(104), 풀다운 전류원(106), 출력노드(110)와 풀다운 전류원(106) 사이에 연결되고 펌프다운 제어신호(PD)에 응답하여 스위치되는 제2스위칭 소자(108), 기준전류(Iref)를 제공하는 기준전류원(116), 및 출력노드(110)에 연결되고 출력노드(110)를 통해 흐르는 전류를 적분하여 전압으로 바꾸어주는 적분 커패시터(Cint)를 구비한다.

풀업 전류원(102)은 피모스 트랜지스터들(112,114)로 구성되는 전류미러를 포함하고 풀다운 전류원(106)은 엔모스 트랜지스터들(118,120)로 구성되는 전류미러를 포함한다. 또한 제1스위칭 소자(104)는 피모스 트랜지스터로 구성되고 제2스위칭 소자(108)는 엔모스 트랜지스터로 구성된다.

그런데 도 1에 도시된 종래의 전하펌프 회로에서는, 제1스위칭 소자(104)의 게이트와 드레인 간의 오버랩 커패시턴스(Overlap capacitance between gate and drain)(Cca) 및 제2스위칭 소자(108)의 게이트와 드레인 간의 오버랩 커패시턴스(Ccb)에 의해 커플링(Coupling) 현상이 발생되는 문제점이 있다. 커플링 현상은 입력신호들, 즉 펌프업 제어신호(PU) 및 펌프다운 제어신호(PD)의 레벨값들이 바뀜에 따라 오버랩 커패시턴스(Cca) 및 오버랩 커패시턴스(Ccb)에 의해 출력노드(110)의 신호, 즉 출력신호(Vo)의 파형이 커플링(Coupling)되는 현상이다.

또한 도 1에 도시된 종래의 전하펌프 회로에서는, 풀업 전류원(102)과 제1스위칭 소자(104) 사이의 접점(N1)에 존재하는 기생 커패시턴스(Cpa) 및 풀다운 전류원(106)과 제2스위칭 소자(108) 사이의 접점(N2)에 존재하는 기생 커패시턴스(Cpb)에 의해 전하 인젝션(Charge Injection) 현상이 발생되는 문제점이 있다. 전하 인젝션 현상은, 제1스위칭 소자(104)가 턴온 또는 턴오프됨에 따라 접점(N1)의 레벨이 전원전압(VCC)으로부터 출력전압(Vo)으로 또는 출력전압(Vo)으로부터 전원전압(VCC)으로 불연속적으로 스윙(Swing)하고 또한 제2스위칭 소자(108)가 턴온 또는 턴오프됨에 따라 접점(N2)의 레벨이 접지전압(VCC)으로부터 출력전압(Vo)으로 또는 출력전압(Vo)으로부터 접지전압(VCC)으로 불연속적으로 스윙하게 되는 데, 이때 기생 커패시턴스(Cpa) 및 기생 커패시턴스(Cpb)로부터 전하가 인젝션되고 이 인젝션된 전하가 적분 커패시터(Cint)의 전하와 쉐어링(Sharing)되는 현상이다.

커플링 현상과 전하 인젝션 현상이 존재할 경우 이들에 의한 적분오차가 발생될 수 있다. 일반적으로 도 1에 도시된 종래의 전하펌프 회로에서는, 펌프업 제어신호(PU) 및 펌프다운 제어신호(PD)가 한 주기 이상 지나면 커플링 현상은 없어지게 되나, 전하 인젝션 현상은 없어지지 않는다.

도 2는 "Digital System Engineering"에 개시되어 있는 종래의 전하펌프 회로의 다른 예를 나타내는 회로도로서, 이는 전하 인젝션을 방지하기 위한 것이다.

도 2에 도시된 종래의 전하펌프 회로는, 도 1에 도시된 전하펌프 회로의 구성요소들이외에 풀업 전류원(102)과 보상 출력노드(111) 사이에 연결되고 펌프업 제어신호의 반전신호($\overline{PU}$)에 응답하여 스위치되는 스위칭 소자(104a), 보상 출력노드(111)와 풀다운 전류원(106) 사이에 연결되고 펌프다운 제어신호의 반전신호($\overline{PD}$)에 응답하여 스위치되는 스위칭 소자(108a), 및 입력단이 출력노드(110)에 연결되고 출력단이 보상 출력노드(111)에 연결되는 단일이득 버퍼(Unity Gain Buffer)(122)를 더 구비한다.

도 2에 도시된 전하펌프 회로에서는, 단일이득 버퍼(122)에 의해 보상 출력노드(111)의 전압과 출력노드(110)의 전압이 동일해 지며 또한 스위칭 소자(104)와 스위칭 소자(104a)중 하나가 항상 턴온되고 스위칭 소자(108)와 스위칭 소자(108a)중 하나가 항상 턴온되므로, 접점(N1)의 레벨과 접점(N2)의 레벨이 불연속적으로 스윙하지 않게 된다. 이에 따라 전하 인젝션 현상이 방지될 수 있다.

그러나 도 2에 도시된 전하펌프 회로에서는 단일이득 버퍼(122)의 이득과 오프셋이 이상적이어야 하며 또한 이의 응답시간이 매우 빨라야 한다. 즉 단일이득 버퍼(122)의 출력저항이 매우 작아야 하며 그 동작속도가 매우 빨라야 한다. 따라서 이를 달성하기 위해서는 단일이득 버퍼(122)의 레이아웃 면적이 매우 커지게 되며 또한 많은 전력을 소모하게 되는 단점이 있다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명이 이루고자하는 기술적 과제는, 레이아웃 면적의 증가 및 전력소모의 증가없이 커플링 현상 및 전하 인젝션 현상을 방지할 수 있는 전하펌프 회로를 제공하는 데 있다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위한 본 발명의 일태양에 따르면, 출력노드에 펌프업 전류를 소싱하는 제1전류원, 전원전압 노드와 상기 제1전류원 사이에 연결되고 펌프업 제어신호에 응답하여 스위치되는 제1스위칭 소자, 상기 출력노드로부터 펌프다운 전류를 싱킹하는 제2전류원, 및 상기 제2전류원과 접지전압 노드 사이에 연결되고 펌프다운 제어신호에 응답하여 스위치되는 제2스위칭 소자를 구비하는 것을 특징으로 하는 전하펌프 회로가 제공된다.

상기 기술적 과제를 달성하기 위한 본 발명의 다른 태양에 따르면, 일단이 상기 제1스위칭 소자와 상기 제1전류원 사이의 접점에 연결되는 제1더미 커패시터, 및 일단이 상기 제2스위칭 소자와 상기 제2전류원 사이의 접점에 연결되는 제2더미 커패시터를 더 구비하는 것을 특징으로 하는 전하펌프 회로가 제공된다.

상기 제1더미 커패시터의 타단은 상기 펌프업 제어신호의 반전신호에 연결되고 상기 제2더미 커패시터의 타단은 상기 펌프다운 제어신호의 반전신호에 연결된다.

상기 제1전류원은 소정의 기준전류에 따라 상기 펌프업 전류를 제공하는 전류미러를 구비하는 것이 바람직하다. 상기 제2전류원은 상기 소정의 기준전류에 따라 상기 펌프다운 전류를 제공하는 전류미러를 구비하는 것이 바람직하다.

상기 기술적 과제를 달성하기 위한 본 발명의 또 다른 태양에 따르면, 제1 내지 제4전류원, 제1 내지 제4스위칭 소자, 제1 내지 제4더미 커패시터를 구비하는 것을 특징으로 하는 전하펌프 회로가 제공된다.

상기 제1전류원은 제1출력노드에 제1펌프업 전류를 소싱하고, 상기 제2전류원은 상기 제1출력노드로부터 제1펌프다운 전류를 싱킹한다. 상기 제1스위칭 소자는 전원전압 노드와 상기 제1전류원 사이에 연결되고 펌프업 제어신호에 응답하여 스위치되며, 상기 제2스위칭 소자는 상기 제2전류원과 접지전압 노드 사이에 연결되고 펌프다운 제어신호에 응답하여 스위치된다.

상기 제3전류원은 제2출력노드에 제2펌프업 전류를 소싱하고, 상기 제4전류원은 상기 제2출력노드로부터 제2펌프다운 전류를 싱킹한다. 상기 제3스위칭 소자는 상기 전원전압 노드와 상기 제3전류원 사이에 연결되고 상기 펌프업 제어신호의 반전신호에 응답하여 스위치되며, 상기 제4스위칭 소자는 상기 제4전류원과 상기 접지전압 노드 사이에 연결되고 상기 펌프다운 제어신호의 반전신호에 응답하여 스위치된다.

상기 제1더미 커패시터는 일단이 상기 제1스위칭 소자와 상기 제1전류원 사이의 접점에 연결되고 타단은 상기 펌프업 제어신호의 반전신호에 연결된다. 상기 제2더미 커패시터는 일단이 상기 제2스위칭 소자와 상기 제2전류원 사이의 접점에 연결되고 타단은 상기 펌프다운 제어신호의 반전신호에 연결된다. 상기 제3더미 커패시터는 일단이 상기 제3스위칭 소자와 상기 제3전류원 사이의 접점에 연결되고 타단은 상기 펌프업 제어신호에 연결된다. 상기 제4더미 커패시터는

일단이 상기 제4스위칭 소자와 상기 제4전류원 사이의 접점에 연결되고 타단은 상기 펌프다운 제어신호에 연결된다.

상기 제1전류원은 소정의 기준전류에 따라 상기 제1펌프업 전류를 제공하는 전류미러를 구비하는 것이 바람직하다. 상기 제2전류원은 상기 소정의 기준전류에 따라 상기 제1펌프다운 전류를 제공하는 전류미러를 구비하는 것이 바람직하다. 상기 제3전류원은 상기 소정의 기준전류에 따라 상기 제2펌프업 전류를 제공하는 전류미러를 구비하는 것이 바람직하다. 상기 제4전류원은 상기 소정의 기준전류에 따라 상기 제2펌프다운 전류를 제공하는 전류미러를 구비하는 것이 바람직하다.

본 발명과 본 발명의 동작 상의 잇점 및 본 발명의 실시에 의하여 달성되는 목적을 충분히 이해하기 위해서는 본 발명의 바람직한 실시예를 예시하는 첨부 도면 및 첨부 도면에 기재된 내용을 참조하여야만 한다.

이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써, 본 발명을 상세히 설명한다. 각 도면에 제시된 동일한 참조부호는 동일한 부재를 나타낸다.

도 3은 본 발명의 제1실시예에 따른 전하펌프 회로의 회로도이다.

도 3을 참조하면, 본 발명의 제1실시예에 따른 전하펌프 회로는, 풀업 전류원(302), 제1스위칭 소자(304), 풀다운 전류원(306), 제2스위칭 소자(308), 적분 커패시터(Cint), 및 기준 전류원(316)을 구비한다.

풀업 전류원(302)은 기준 전류원(316)으로부터 흐르는 소정의 기준전류(Iref)에 따라 출력노드(310)에 펌프업 전류(Ipu)를 소싱한다. 풀업 전류원(302)은 피모스 트랜지스터들(313,314)로 구성되는 전류미러와, 피모스 트랜지스터(313)와 전원전압 노드(VDD) 사이에 접속되고 게이트에 접지전압(VSS)이 인가되는 피모스 트랜지스터(312)를 포함한다. 제1스위칭 소자(304)는 피모스 트랜지스터로 구성되며 특히 전원전압 노드(VDD)와 풀업 전류원(302) 사이에 연결되고 펌프업 제어신호(PU)에 응답하여 스위치된다.

피모스 트랜지스터(312)의 크기는 제1스위칭 소자(304)의 피모스 트랜지스터의 크기와 동일한 것이 바람직하고, 피모스 트랜지스터(313)의 크기는 피모스 트랜지스터(314)의 크기와 동일한 것이 바람직하다.

풀다운 전류원(306)은 기준 전류원(316)으로부터 흐르는 소정의 기준전류(Iref)에 따라 출력노드(310)로부터 펌프다운 전류(Ipd)를 싱킹한다. 풀다운 전류원(306)은 엔모스 트랜지스터들(319,320)로 구성되는 전류미러와, 엔모스 트랜지스터(319)와 접지전압 노드(VSS) 사이에 접속되고 게이트에 전원전압(VDD)이 인가되는 엔모스 트랜지스터(318)를 포함한다. 제2스위칭 소자(308)는 엔모스 트랜지스터로 구성되며 특히 접지전압 노드(VSS)와 풀다운 전류원(306) 사이에 연결되고 펌프다운 제어신호(PD)에 응답하여 스위치된다.

엔모스 트랜지스터(318)의 크기는 제2스위칭 소자(308)의 엔모스 트랜지스터의 크기와 동일한 것이 바람직하고, 엔모스 트랜지스터(319)의 크기는 엔모스 트랜지스터(320)의 크기와 동일한 것이 바람직하다.

적분 커패시터(Cint)는 출력노드(310)와 접지전압 노드(VSS) 사이에 연결되고 출력노드(310)를 통해 흐르는 전류를 적분하여 출력전압 신호(Vo)로 바꾸어준다.

이하 도 3을 참조하여 본 발명의 제1실시예에 따른 전하펌프 회로의 동작이 상세히 설명된다. 여기에서 피모스 트랜지스터(312)의 크기는 제1스위칭 소자(304)의 피모스 트랜지스터의 크기와 동일하고, 피모스 트랜지스터(313)의 크기

는 피모스 트랜지스터(314)의 크기와 동일한 것으로 가정한다. 또한 엔모스 트랜지스터(318)의 크기는 제2스위칭 소자(308)의 엔모스 트랜지스터의 크기와 동일하고, 엔모스 트랜지스터(319)의 크기는 엔모스 트랜지스터(320)의 크기와 동일한 것으로 가정한다.

펌프업 제어신호(PU)가 논리"로우"일 때는, 제1스위칭 소자(304)의 저항값이 피모스 트랜지스터(312)의 저항값과 동일해지고 출력노드(310)에는 기준전류(Iref)와 동일한 값을 갖는 펌프업 전류(Ipu)가 제공된다. 이에 따라 출력노드(310)로부터 출력되는 신호(Vo)는 풀업된다. 한편 펌프업 제어신호(PU)가 논리"하이"일 때는, 제1스위칭 소자(304)가 턴오프되어 펌프업 전류(Ipu)가 0이 된다.

이와 마찬가지로 펌프다운 제어신호(PD)가 논리"하이"일 때는, 제2스위칭 소자(308)의 저항값이 엔모스 트랜지스터(318)의 저항값과 동일해지고 출력노드(310)로부터 기준전류(Iref)와 동일한 값을 갖는 펌프다운 전류(Ipd)가 싱크된다. 이에 따라 출력노드(310)로부터 출력되는 신호(Vo)는 풀다운된다. 한편 펌프다운 제어신호(PD)가 논리"로우"일 때는, 제2스위칭 소자(308)가 턴오프되어 펌프다운 전류(Ipd)가 0이 된다.

도 4는 도 3에 도시된 제1실시예에 따른 전하펌프 회로의 동작시 각 신호들의 파형도이다. 여기에서 IN은 펌프업 제어신호(PU) 및 펌프다운 제어신호(PD)를 나타내고 이 경우는 펌프업 제어신호(PU) 및 펌프다운 제어신호(PD)가 동일한 경우이다.

제1스위칭 소자(304)와 풀업 전류원(302) 사이의 접점(N3)에 존재하는 기생 커패시턴스(Cpa) 및 제2스위칭 소자(308)와 풀다운 전류원(306) 사이의 접점(N4)에 존재하는 기생 커패시턴스(Cpb)에 의한 전하 인젝션 현상을 설명하면 다음과 같다.

먼저 제1스위칭 소자(304)가 턴온 또는 턴오프됨에 따라 접점(N3)의 레벨은 가변된다. 즉 제1스위칭 소자(304)가 턴온될 때는 접점(N3)의 레벨은 거의 전원전압(VDD)이 되고 제1스위칭 소자(304)가 턴오프될 때는 접점(N3)의 레벨은 다음 수학식 1로 표현되는 값을 갖는다.

수학식 1

$$Vn3 = VGP + |VTP|$$

여기에서 VGP는 피모스 트랜지스터(314)의 게이트 전압을 나타내고, VTP는 피모스 트랜지스터(314)의 문턱전압을 나타낸다. 피모스 트랜지스터(312)는 항상 턴온되어 있으므로 VGP는 다음 수학식 2로 표현될 수 있다.

수학식 2

$$VGP = VCC - VSG$$

여기에서 VCC는 전원전압을 나타내고 VSG는 피모스 트랜지스터(313)의 소오스와 게이트 사이의 전압을 나타낸다. 수학식 2를 수학식 1에 대입하면 제1스위칭 소자(304)가 턴오프될 때 접점(N3)의 레벨은 다음 수학식 3으로 표현되는 값을 갖는다.

수학식 3

$$Vn3 = VCC - VSG + |VTP|$$

따라서 도 4의 파형도에 도시된 접점(N3)의 레벨의 스윙폭(V1)은 다음 수학식 4로 표현될 수 있다.

수학식 4

$$V1 = VCC - (VCC - VSG + |VTP|)$$

$$= VSG - |VTP|$$

다음에 제2스위칭 소자(308)가 턴온 또는 턴오프됨에 따라 접점(N4)의 레벨은 가변된다. 즉 제2스위칭 소자(308)가 턴온될 때는 접점(N4)의 레벨은 거의 접지전압(VSS), 즉 0 볼트가 되고 제2스위칭 소자(308)가 턴오프될 때는 접점(N4)의 레벨은 다음 수학식 5로 표현되는 값을 갖는다.

수학식 5

$$Vn4 = VGN - VTN$$

여기에서 VGN은 엔모스 트랜지스터(320)의 게이트 전압을 나타내고, VTN은 엔모스 트랜지스터(320)의 문턱전압을 나타낸다. 엔모스 트랜지스터(318)는 항상 턴온되어 있으므로 VGN은 다음 수학식 6으로 표현될 수 있다.

수학식 6

$$VGN = VGS$$

여기에서 VGS는 엔모스 트랜지스터(319)의 게이트와 소오스 사이의 전압을 나타낸다. 수학식 6을 수학식 5에 대입하면 제2스위칭 소자(308)가 턴오프될 때 접점(N4)의 레벨은 다음 수학식 7로 표현되는 값을 갖는다.

수학식 7

$$Vn4 = VGS - VTN$$

이에 따라 도 4의 파형도에 도시된 접점(N4)의 레벨의 스윙폭(V2)은 다음 수학식 8로 표현될 수 있다.

수학식 8

$$V2 = VGS - VTN$$

따라서 최종적으로 접점(N3)의 레벨의 스윙과 접점(N4)의 레벨의 스윙에 의한 전하 인젝션은 다음 수학식 9로 표현될 수 있다.

수학식 9

$$V1(injection) + V2(injection) = (VSG - |VTP|)*Cpa/(Cint + Cpa) - (VGS - VTN)*Cpb/(Cint + Cpb)$$

여기에서 V1(injection)은 접점(N3)의 레벨의 스윙에 의한 전하 인젝션을 나타내고 V2(injection)은 접점(N4)의 레벨의 스윙에 의한 전하 인젝션을 나타낸다.

따라서 제1실시예에 따른 전하펌프 회로에서는 수학식 4 및 수학식 8에서 알 수 있듯이 접점(N3)의 레벨의 스윙폭(V1)과 접점(N4)의 레벨의 스윙폭(V2)이 종래기술에 비해 감소된다. 또한 수학식 9에서 알 수 있듯이 전하 인젝션이 출력신호(Vo)에 독립적이다. 따라서 제1실시예에 따른 전하펌프 회로에서는 다음 수학식 10이 성립되도록, 피모스 트랜지스터들(313,314)의 크기와 엔모스 트랜지스터들(319,320)의 크기를 결정하거나 또는 더미 커패시턴스를 접점(N3) 또는 접점(N4)에 부착하여 Cpa와 Cpb의 값을 조절함으로써 전하 인젝션이 제거될 수 있다. 즉 전하 인젝션에 의한 적분오차가 제거될 수 있다.

수학식 10

$$(VSG - |VTP|)/(VGS - VTN) = Cpb/Cpa$$

예컨데 피모스 트랜지스터들의 트랜스콘덕턴스 파라미터(Transconductance parameter, Kp)가 엔모스 트랜지스터들의 트랜스콘덕턴스 파라미터(Kn)의 1/2일 때, 피모스 트랜지스터(314)의 채널폭을 엔모스 트랜지스터(320)의 채널폭의 2배로 결정하면 (VSG - |VTP|)와 (VGS - VTN)이 동일해 지고, 접점(N4)에 크기가 엔모스 트랜지스터(320)의 크기와 동일하고 항상 턴오프되어 있는 엔모스 트랜지스터를 부착하면 Cpa와 Cpb가 동일해 진다. 이러한 경우

수학식 10으로 표현되는 전하 인젝션이 0가 되며, 따라서 전하 인젝션에 의한 적분오차가 제거될 수 있다.

다음에 제1스위칭 소자(304)의 게이트와 드레인 간의 오버랩 커패시턴스(Cca) 및 제2스위칭 소자(308)의 게이트와 드레인 간의 오버랩 커패시턴스(Ccb)에 의한 커플링(Coupling) 현상을 설명하면 다음과 같다.

도 3에 도시된 전하펌프 회로에서는, 제1스위칭 소자(304)가 전원전압 노드(VDD)와 풀업 전류원(302) 사이에 연결되어 있고 제2스위칭 소자(308)가 접지전압 노드(VSS)와 풀다운 전류원(306) 사이에 연결되어 있으므로, PU의 레벨 및 PD의 레벨이 각각 바뀜에 따라 Cca 및 Ccb에 의한 커플링 영향이 접점(N3) 또는 접점(N4)에 미치게 된다.

따라서 도 4에 도시된 파형도에서와 같이 제1스위칭 소자(304)가 턴온 상태로부터 턴오프 상태로 바뀌는 시점에, 즉 IN이 논리"로우"로부터 논리"하이"로 바뀌는 시점에 Cca에 의한 커플링 영향에 의해 접점(N3)의 전압레벨이 순간적으로 증가한다. 이에 따라 기준전류(Iref)보다 약간 더 큰 전류가 피모스 트랜지스터(314)를 통해 흐르게 되며 Cpa가 방전되기 시작한다. 따라서 접점(N3)의 전압레벨은 지수함수적으로 서서히 감소하게 되고 피모스 트랜지스터(314)를 통해 흐르는 방전전류의 양도 서서히 감소되어 결국 접점(N3)의 전압레벨은 수학식 1에 기재된 바와 같이 VGP + | VTP | 가 된다.

한편 제1스위칭 소자(304)가 턴오프 상태로부터 턴온 상태로 바뀌는 시점에는, 즉 IN이 논리"하이"로부터 논리"로우"로 바뀌는 시점에는 Cca에 의한 커플링 영향에 의해 접점(N3)의 전압레벨이 순간적으로 감소한다. 이에 따라 제1스위칭 소자(304)의 드레인과 소오스 사이의 전압(VDS)가 증가하게 되므로 매우 큰 전류가 제1스위칭 소자(304)를 통해 흘러서 Cpa가 충전되기 시작한다. 이때의 충전전류는 매우 크므로 도 4에 도시된 파형도에서와 같이 접점(N3)의 전압레벨은 매우 빠르게 안정된다.

또한 제2스위칭 소자(304)가 턴온 상태로부터 턴오프 상태로 또는 턴오프 상태로부터 턴온 상태로 바뀌는 경우의 동작은 상술한 동작과 유사하므로 여기에서 상세한 동작설명은 생략된다.

이상에서와 같이 제1스위칭 소자(304)와 제2스위칭 소자(304)가 턴온 상태로부터 턴오프 상태로 바뀌는 시점에 피모스 트랜지스터(314)의 전류가 차단되는 속도가 느리므로, 출력신호(Vo)의 파형은 선형적이지 않고 도 4에 도시된 바와 같이 약간의 오버슈트(Overshoot)가 발생된다. 이러한 경우 제1스위칭 소자(304)의 차단동작의 속도와 제2스위칭 소자(308)의 차단동작의 속도가 다르면, 즉 Cpa의 값과 Cpb의 값이 다르면 적분오차가 발생될 수 있다.

따라서 제1실시예에 따른 전하펌프 회로에서는, 피모스 트랜지스터들(313,314)의 크기와 엔모스 트랜지스터들(319, 320)의 크기를 조절하여 Cpa의 값과 Cpb의 값이 동일해 지도록 함으로써 커플링 현상이 방지될 수 있다. 또한 커플링 현상을 방지하기 위한 다른 방법으로서, 커플링 현상을 야기하는 오버랩 커패시턴스(Cca) 및 오버랩 커패시턴스(Ccb)가 상쇄될 수 있도록 도 5에 도시된 바와 같이 더미 커플링 커패시터가 부착될 수 있다.

도 5는 본 발명의 제2실시예에 따른 전하펌프 회로의 회로도이고, 도 6은 도 5에 도시된 제2실시예에 따른 전하펌프 회로의 동작시 각 신호들의 파형도이다.

도 5를 참조하면, 제2실시예에 따른 전하펌프 회로는, 제1실시예에 따른 전하펌프 회로와 마찬가지로 풀업 전류원(302), 제1스위칭 소자(304), 풀다운 전류원(306), 제2스위칭 소자(308), 적분 커패시터(Cint), 및 기준 전류원(316)을 구비한다. 또한 제2실시예에 따른 전하펌프 회로는, 일단이 상기 제1스위칭 소자(304)와 상기 풀업 전류원(302) 사이의 접점(N3)에 연결되는 제1더미 커패시터(501), 및 일단이 상기 제2스위칭 소자(308)와 상기 풀다운 전류원(306) 사이의 접점(N4)에 연결되는 제2더미 커패시터(502)를 더 구비한다.

상기 제1더미 커패시터(501)의 타단은 상기 펌프업 제어신호의 반전신호($\overline{PU}$)에 연결되고 상기 제2더미 커패시터(502)의 타단은 상기 펌프다운 제어신호의 반전신호($\overline{PD}$)에 연결된다.

따라서 제2실시예에 따른 전하펌프 회로에서는, 상기 제1더미 커패시터(501) 및 상기 제2더미 커패시터(502)에 의해 오버랩 커패시턴스(Cca) 및 오버랩 커패시턴스(Ccb)가 상쇄되므로 커플링 현상이 방지된다. 이에 따라 도 6에 도시된 파형도에서와 같이 접점(N3)와 접점(N4)이 입력신호(IN), 즉 펌프업 제어신호(PU) 및 펌프다운 제어신호(PD)에 빠르게 응답하여 출력신호(Vo)의 파형은 오버슈트(Overshoot) 없이 선형적이 된다.

도 7은 본 발명의 제3실시예에 따른 전하펌프 회로의 회로도이다.

도 7을 참조하면, 제3실시예에 따른 전하펌프 회로는, 차동형 전하펌프 회로로서, 제2실시예에 따른 전하펌프 회로와 마찬가지로 제1풀업 전류원(302), 제1스위칭 소자(304), 제1풀다운 전류원(306), 제2스위칭 소자(308), 제1적분 커패시터(Cint1), 기준 전류원(316), 제1더미 커패시터(501), 및 제2더미 커패시터(502)를 구비한다.

또한 제3실시예에 따른 전하펌프 회로는, 제2풀업 전류원(702), 제3스위칭 소자(704), 제2풀다운 전류원(706), 제4스위칭 소자(708), 제2적분 커패시터(Cint2), 제3더미 커패시터(701), 및 제4더미 커패시터(702)를 더 구비한다.

제2풀업 전류원(702)은 기준 전류원(316)으로부터 흐르는 소정의 기준전류(Iref)에 따라 반전 출력노드(710)에 펌프업 전류(Ipu2)를 소싱한다. 제2풀업 전류원(702)은 피모스 트랜지스터들(313,714)로 구성되는 전류미러와, 피모스 트랜지스터(312)를 포함한다. 제3스위칭 소자(704)는 피모스 트랜지스터로 구성되며 전원전압 노드(VDD)와 제2풀업 전류원(702) 사이에 연결되고 펌프업 제어신호의 반전신호($\overline{PU}$)에 응답하여 스위치된다.

제3스위칭 소자(704)의 피모스 트랜지스터의 크기는 제1스위칭 소자(304)의 피모스 트랜지스터의 크기와 동일한 것이 바람직하고, 피모스 트랜지스터(714)의 크기는 피모스 트랜지스터(313)의 크기와 동일한 것이 바람직하다.

제2풀다운 전류원(706)은 기준 전류원(316)으로부터 흐르는 소정의 기준전류(Iref)에 따라 반전 출력노드(710)로부터 펌프다운 전류(Ipd2)를 싱킹한다. 제2풀다운 전류원(706)은 엔모스 트랜지스터들(319,720)로 구성되는 전류미러와, 엔모스 트랜지스터(318)를 포함한다. 제4스위칭 소자(708)는 엔모스 트랜지스터로 구성되며 접지전압 노드(VSS)와 제2풀다운 전류원(706) 사이에 연결되고 펌프다운 제어신호의 반전신호($\overline{PD}$)에 응답하여 스위치된다.

제4스위칭 소자(708)의 엔모스 트랜지스터의 크기는 제2스위칭 소자(308)의 엔모스 트랜지스터의 크기와 동일한 것이 바람직하고, 엔모스 트랜지스터(720)의 크기는 엔모스 트랜지스터(319)의 크기와 동일한 것이 바람직하다.

제2적분 커패시터(Cint2)는 반전 출력노드(710)와 접지전압 노드(VSS) 사이에 연결되고 반전 출력노드(710)를 통해 흐르는 전류를 적분하여 반전 전압 신호($\overline{Vo}$)로 바꾸어준다.

한편 제3더미 커패시터(701)는 일단이 제3스위칭 소자(704)와 제2풀업 전류원(702) 사이의 접점(N5)에 연결되고 타단이 펌프업 제어신호(PU)에 연결된다. 제4더미 커패시터(702)는 일단이 제4스위칭 소자(708)와 제2풀다운 전류원(706) 사이의 접점(N6)에 연결되고 타단은 펌프다운 제어신호(PD)에 연결된다.

따라서 제3실시예에 따른 차동형 전하펌프 회로에서는, 제1 내지 제4더미 커패시터들(501,502,701,702)에 의해 오버랩 커패시턴스들이 상쇄되므로 커플링 현상이 방지된다.

이상에서 설명한 바와 같이 본 발명에 따른 전하펌프 회로에서는, 펌프업 제어신호(PU) 또는 이의 반전신호($\overline{PU}$)에 의해 제어되는 스위칭 소자가 전원전압 노드와 풀업 전류원 사이에 연결되고 또한 펌프다운 제어신호(PD) 또는 이의 반전신호($\overline{PD}$)에 의해 제어되는 스위칭 소자가 접지전압 노드와 풀다운 전류원 사이에 연결됨으로써, 접점(N3,N5)의 레벨의 스윙폭과 접점(N4,N6)의 레벨의 스윙폭이 감소되며 또한 전하 인젝션이 출력신호(Vo)에 독립적이 된다.

따라서 풀업 전류원의 피모스 트랜지스터들의 크기와 풀다운 전류원의 엔모스 트랜지스터들의 크기를 조절하거나 더미 커패시턴스를 접점(N3,N5) 또는 접점(N4,N6)에 부착하여 기생 커패시턴스(Cpa,Cpb)의 값을 조절함으로써 전하 인젝션이 제거될 수 있다. 즉 전하 인젝션에 의한 적분오차가 제거될 수 있다.

또한 본 발명에 따른 전하펌프 회로에서는, 풀업 전류원의 피모스 트랜지스터들의 크기와 풀다운 전류원의 엔모스 트랜지스터들의 크기를 조절하여 Cpa의 값과 Cpb의 값이 동일해 지도록 함으로써 커플링 현상이 방지될 수 있다. 또한 더미 커플링 커패시터를 접점(N3,N5) 또는 접점(N4,N6)에 부착하여 커플링 현상을 야기하는 오버랩 커패시턴스(Cca) 및 오버랩 커패시턴스(Ccb)를 상쇄시킴으로써 커플링 현상이 방지될 수 있다. 즉 커플링 현상에 의한 적분오차가 제거될 수 있다.

이상에서와 같이 도면과 명세서에서 최적 실시예들이 개시되었다. 여기서 특정한 용어들이 사용되었으나, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

발명의 효과

상술한 바와 같이 본 발명에 따른 전하펌프 회로는, 레이아웃 면적의 증가 및 전력소모의 증가없이 커플링 현상 및 전하 인젝션 현상을 방지할 수 있는 장점이 있다.

(57) 청구의 범위

청구항 1.

출력노드;

상기 출력노드에 펌프업 전류를 소싱하는 제1전류원;

제1기준전압 노드와 상기 제1전류원 사이에 연결되고, 펌프업 제어신호에 응답하여 스위치되는 제1스위칭 소자;

상기 출력노드로부터 펌프다운 전류를 싱킹하는 제2전류원;

상기 제2전류원과 제2기준전압 노드 사이에 연결되고, 펌프다운 제어신호에 응답하여 스위치되는 제2스위칭 소자;

일단이 상기 제1스위칭 소자와 상기 제1전류원 사이의 접점에 연결되고 타단은 상기 펌프업 제어신호의 반전신호에 연결되는 제1더미 커패시터; 및

일단이 상기 제2스위칭 소자와 상기 제2전류원 사이의 접점에 연결되고 타단은 상기 펌프다운 제어신호의 반전신호에 연결되는 제2더미 커패시터를 구비하는 것을 특징으로 하는 전하펌프 회로.

청구항 2.

삭제

청구항 3.

삭제

청구항 4.

제1항에 있어서, 상기 제1전류원은,

소정의 기준전류에 따라 상기 펌프업 전류를 제공하는 전류미러를 구비하는 것을 특징으로 하는 전하펌프 회로.

청구항 5.

제1항에 있어서, 상기 제2전류원은,

소정의 기준전류에 따라 상기 펌프다운 전류를 제공하는 전류미러를 구비하는 것을 특징으로 하는 전하펌프 회로.

청구항 6.

제1항에 있어서, 상기 제1스위칭 소자는,

소오스가 상기 제1기준전압 노드에 연결되고 게이트에 상기 펌프업 제어신호가 인가되며 드레인이 상기 제1전류원에 연결되는 피모스 트랜지스터를 구비하는 것을 특징으로 하는 전하펌프 회로.

청구항 7.

제1항에 있어서, 상기 제2스위칭 소자는,

드레인이 상기 제2전류원에 연결되고 게이트에 상기 펌프다운 제어신호가 인가되며 소오스가 상기 제2기준전압 노드에 연결되는 엔모스 트랜지스터를 구비하는 것을 특징으로 하는 전하펌프 회로.

청구항 8.

제1출력노드;

상기 제1출력노드에 제1펌프업 전류를 소싱하는 제1전류원;

제1기준전압 노드와 상기 제1전류원 사이에 연결되고, 펌프업 제어신호에 응답하여 스위치되는 제1스위칭 소자;

상기 제1출력노드로부터 제1펌프다운 전류를 싱킹하는 제2전류원;

상기 제2전류원과 제2기준전압 노드 사이에 연결되고, 펌프다운 제어신호에 응답하여 스위치되는 제2스위칭 소자;

제2출력노드;

상기 제2출력노드에 제2펌프업 전류를 소싱하는 제3전류원;

상기 제1기준전압 노드와 상기 제3전류원 사이에 연결되고, 상기 펌프업 제어신호의 반전신호에 응답하여 스위치되는 제3스위칭 소자;

상기 제2출력노드로부터 제2펌프다운 전류를 싱킹하는 제4전류원;

상기 제4전류원과 상기 제2기준전압 노드 사이에 연결되고, 상기 펌프다운 제어신호의 반전신호에 응답하여 스위치되는 제4스위칭 소자;

일단이 상기 제1스위칭 소자와 상기 제1전류원 사이의 접점에 연결되고 타단은 상기 펌프업 제어신호의 반전신호에 연결되는 제1더미 커패시터;

일단이 상기 제2스위칭 소자와 상기 제2전류원 사이의 접점에 연결되고 타단은 상기 펌프다운 제어신호의 반전신호에 연결되는 제2더미 커패시터;

일단이 상기 제3스위칭 소자와 상기 제3전류원 사이의 접점에 연결되고 타단은 상기 펌프업 제어신호에 연결되는 제3더미 커패시터; 및

일단이 상기 제4스위칭 소자와 상기 제4전류원 사이의 접점에 연결되고 타단은 상기 펌프다운 제어신호에 연결되는 제4더미 커패시터를 구비하는 것을 특징으로 하는 전하펌프 회로.

청구항 9.

삭제

청구항 10.

삭제

청구항 11.

제8항에 있어서, 상기 제1전류원은,

소정의 기준전류에 따라 상기 제1펌프업 전류를 제공하는 전류미러를 구비하는 것을 특징으로 하는 전하펌프 회로.

청구항 12.

제8항에 있어서, 상기 제2전류원은,

소정의 기준전류에 따라 상기 제1펌프다운 전류를 제공하는 전류미러를 구비하는 것을 특징으로 하는 전하펌프 회로.

청구항 13.

제8항에 있어서, 상기 제3전류원은,

소정의 기준전류에 따라 상기 제2펌프업 전류를 제공하는 전류미러를 구비하는 것을 특징으로 하는 전하펌프 회로.

청구항 14.

제8항에 있어서, 상기 제4전류원은,

소정의 기준전류에 따라 상기 제2펌프다운 전류를 제공하는 전류미러를 구비하는 것을 특징으로 하는 전하펌프 회로.

청구항 15.

제8항에 있어서, 상기 제1스위칭 소자는,

소오스가 상기 제1기준전압 노드에 연결되고 게이트에 상기 펌프업 제어신호가 인가되며 드레인이 상기 제1전류원에 연결되는 피모스 트랜지스터를 구비하는 것을 특징으로 하는 전하펌프 회로.

청구항 16.

제8항에 있어서, 상기 제2스위칭 소자는,

드레인이 상기 제2전류원에 연결되고 게이트에 상기 펌프다운 제어신호가 인가되며 소오스가 상기 제2기준전압 노드에 연결되는 엔모스 트랜지스터를 구비하는 것을 특징으로 하는 전하펌프 회로.

청구항 17.

제8항에 있어서, 상기 제3스위칭 소자는,

소오스가 상기 제1기준전압 노드에 연결되고 게이트에 상기 펌프업 제어신호의 반전신호가 인가되며 드레인이 상기 제3전류원에 연결되는 피모스 트랜지스터를 구비하는 것을 특징으로 하는 전하펌프 회로.

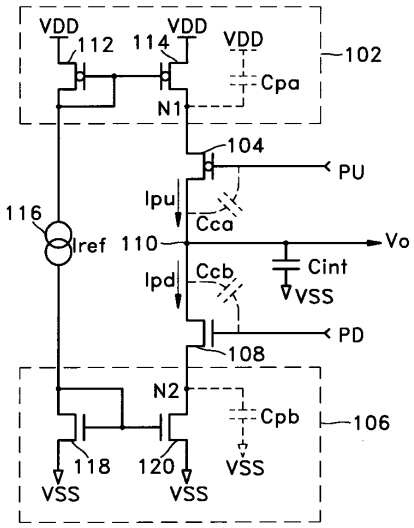
청구항 18.

제8항에 있어서, 상기 제4스위칭 소자는,

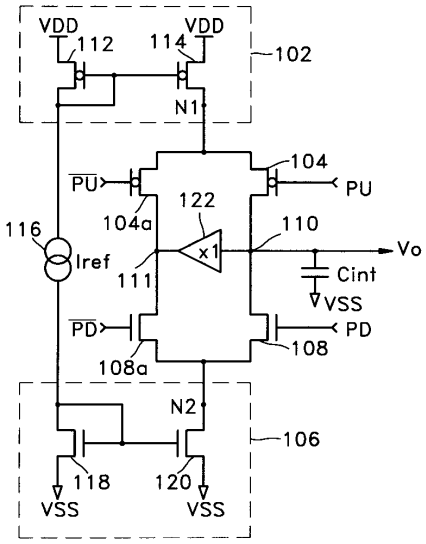
드레인이 상기 제4전류원에 연결되고 게이트에 상기 펌프다운 제어신호의 반전신호가 인가되며 소오스가 상기 제2기준전압 노드에 연결되는 엔모스 트랜지스터를 구비하는 것을 특징으로 하는 전하펌프 회로.

도면

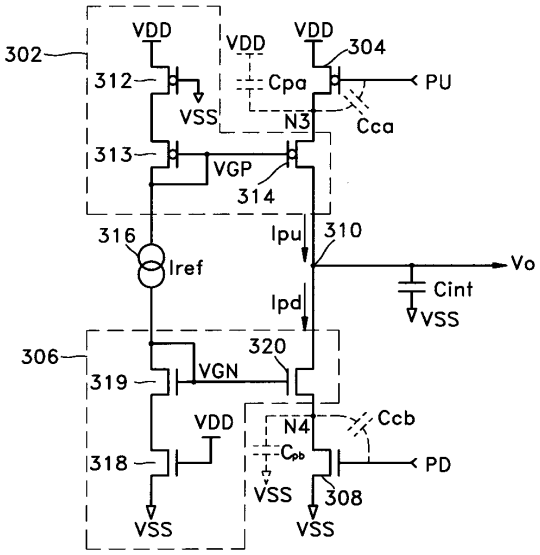
도면 1


VDD
112
114
VDD
VDD
102
Cpa
N1
104
PU
Ipu
Cca
116
Iref
110
Vo
Cint
Ipd
Ccb
VSS
PD
108
N2
Cpb
106
118
120
VSS
VSS
VSS

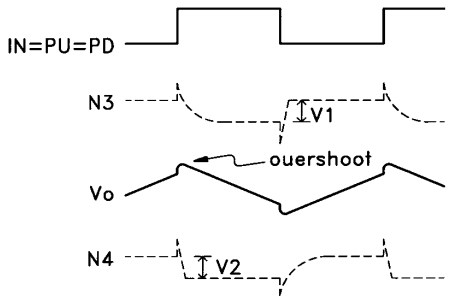
도면 2


VDD
112
114
VDD
102
N1
104
PU
PU
122
104a
110
116
Iref
x1
Vo
111
Cint
VSS
PD
PD
108
108a
N2
106
118
120
VSS
VSS

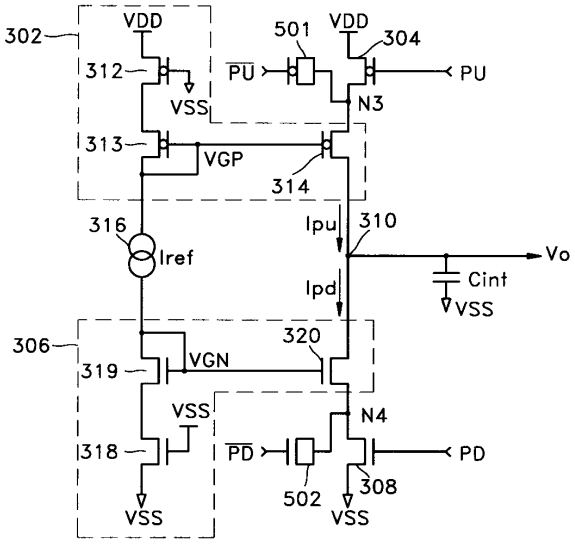
도면 3


302
VDD
VDD
VDD
304
312
Cpa
PU
VSS
N3
Cca
313
VGP
314
316
Ipu
310
Iref
Vo
Cint
Ipd
VSS
306
320
319
VGN
VDD
N4
Ccb
318
Cpb
PD
VSS
308
VSS
VSS

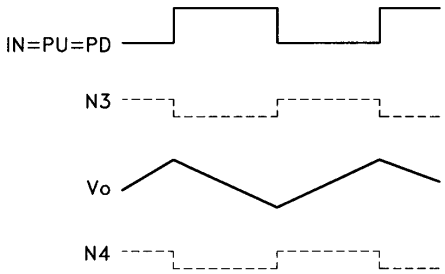
도면 4


IN=PU=PD
N3
V1
ouershoot
Vo
N4
V2

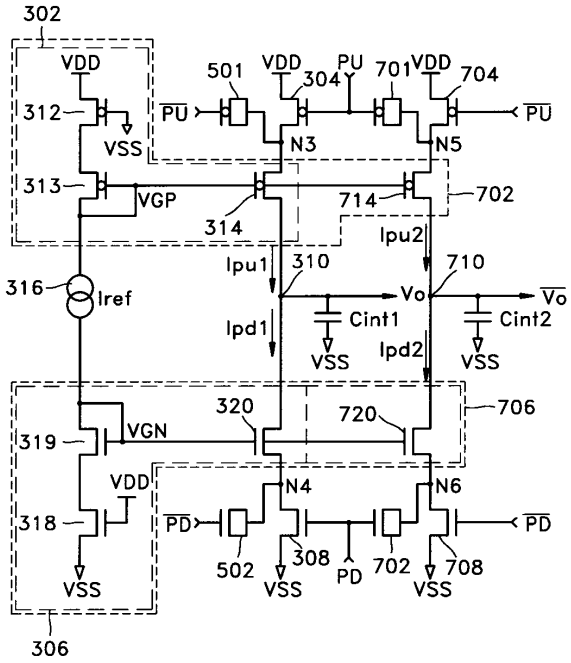
도면 5


302
VDD
312
VSS
313
VGP
314
501
VDD
304
PU
PU
N3
316
Iref
Ipu
310
Vo
Cint
VSS
Ipd
306
320
VGN
319
VSS
318
VSS
N4
PD
PD
502
308
VSS

도면 6


IN=PU=PD
N3
Vo
N4

도면 7


302
VDD
312
VSS
313
VGP
314
316
Iref
501
VDD
304
PU
701
VDD
704
PU
PU
N3
N5
714
702
Ipu2
Ipu1
310
710
Vo
Vo
Ipd1
Cint1
Cint2
VSS
Ipd2
VSS
320
720
706
319
VGN
VDD
N4
N6
318
PD
PD
502
308
PD
702
708
VSS
VSS
VSS
306