



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년07월28일
(11) 등록번호 10-1052648
(24) 등록일자 2011년07월22일

(51) Int. Cl.

H01C 1/14 (2006.01) H01C 1/14 (2006.01)

H01C 1/016 (2006.01)

(21) 출원번호 10-2005-7020707

(22) 출원일자(국제출원일자) 2004년04월30일

심사청구일자 2009년03월25일

(85) 번역문제출일자 2005년11월01일

(65) 공개번호 10-2006-0006079

(43) 공개일자 2006년01월18일

(86) 국제출원번호 PCT/US2004/013226

(87) 국제공개번호 WO 2004/100186

국제공개일자 2004년11월18일

(30) 우선권주장

60/467,706 2003년05월02일 미국(US)

(56) 선행기술조사문헌

JP09051836 A

JP2001517371 A*

KR1019990088480 A*

*는 심사관에 의하여 인용된 문헌

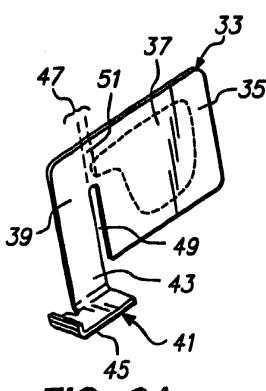
전체 청구항 수 : 총 18 항

심사관 : 이우식

(54) 회로 보호 장치

(57) 요 약

본 발명은 기판(19) 위에 표면 장착을 하기에 적합한 회로 보호 장치(31)에 관한 것이다. 상기 장치는 전도성 폴리머 조성으로 이루어진 층상의 PTC 저항 소자(3)를 가지며 제1 및 제2 전극(5, 7) 사이에 위치한다. 제1 연결부(47)에 의해 제1 유연부(39)에 연결되는 제1 장착부(35)를 가지는 전기 전도성 물질을 포함하는 제1 전기 단자(33)는 제1 전극에 장착된다. 제1 유연부의 적어도 일부는 제1 전극에 장착되지 아니한다. 제1 장착부는 제1 연결부 및 제1 유연부의 적어도 하나와 동일 평면에 있다. 제1 장착부는 슬롯(49) 및 고체 헌지부(51)를 포함할 수 있다. 장치가 제1 단자로부터 연장되는 장착 요소(41)에 의해 기판에 장착될 때, 기판에 장착 요소의 견고한 장착에도 불구하고 제1 유연부는 전도성 폴리머의 수축 및 팽창을 가능하게 한다.

대 표 도 - 도6a

(72) 발명자

피네다 마틴

미국 94536 캘리포니아주 프레몬트 모티머애버뉴
285

브라니카 안토니

미국 95051 캘리포니아주 산타클라라 스텐포드 플
레이스 2368

얀켈로 프란시스 엠.

미국 94587 캘리포니아주 유니온시티 맥키노스트리
트 31371

바시례브스키 프랭크

미국 94062 캘리포니아주 레드우드시티 알타몬트웨
이 3556

특허청구의 범위

청구항 1

- (1) 층상의 PTC 저항 소자와,
 - (2) PTC 소자의 제1 표면에 장착되는 제1 전극과,
 - (3) PTC 소자의 제2 표면에 장착되는 제2 전극과,
 - (4) 전기 전도성 물질을 구비하며 제1 주연 및 제1 표면 영역을 가지는 제1 전기 단자를 포함하는, 기중에 표면 장착하기 위한 회로 보호 장치이며,
 - (1) 상기 층상의 PTC 저항 소자는,
 - (a) 전도성 폴리머 조성으로 이루어지고,
 - (b) 제1 표면 영역을 구비한 제1 주표면과 제2 표면 영역을 구비한 제2 주표면을 가지며,
 - (c) 주연을 가지며,
 - (4) 상기 제1 전기 단자는 (a) 제1 장착부와, (b) 제1 유연부와, (c) 제1 연결부를 포함하고,
 - (a) 상기 제1 장착부는 (i) 제1 표면 영역을 구비한 장착 표면을 가지며, (ii) 적어도 그 일 부분이 제1 전극에 장착되며,
 - (b) 상기 제1 유연부는 (i) 제1 장착부에 연결되며, (ii) 적어도 일부는 제1 전극에 장착되지 아니하며, (iii) 적어도 일부는 저항 소자의 주연 내에 있으며, (iv) 제1 표면 영역을 가지며,
 - (c) 상기 제1 연결부는 제1 장착부와 제1 유연부를 연결하며,
- 상기 제1 장착부는 제1 유연부 및 제1 연결부의 적어도 하나와 실질적으로 동일 평면상에 있는 회로 보호 장치.

청구항 2

제1항에 있어서, 제1 유연부의 표면 영역은 제1 단자의 표면 영역의 적어도 10%를 포함하는 회로 보호 장치.

청구항 3

제1항에 있어서, 연결부는 슬롯과 고체부를 포함하는 회로 보호 장치.

청구항 4

제1항에 있어서, 제1 장착부의 제1 전극에의 장착은 장착 물질에 의해 이루어지는 회로 보호 장치.

청구항 5

제1항에 있어서, 제1 장착부의 제1 전극에의 장착은 용접에 의하는 회로 보호 장치.

청구항 6

제1항에 있어서, 제1 전극의 표면 영역은 장착 표면의 표면 영역보다 더 큰 회로 보호 장치.

청구항 7

제1항에 있어서, 유연부는 저항 소자의 주연을 넘어 연장되는 회로 보호 장치.

청구항 8

제1항에 있어서, 유연부는 비장착 물질을 포함하는 전극과 접하는 부분을 포함하는 회로 보호 장치.

청구항 9

제1항에 있어서, (5) 제2 전기 단자를 더 포함하는 장치이며,

(5) 상기 제2 전기 단자는, 전기 전도성 물질을 포함하고, 제2 주연을 가지며, 제2 장착부를 포함하고,
상기 제2 장착부는 (i) 제2 표면 영역을 가지는 장착 표면과 (ii) 적어도 그 일부가 제2 전극에 장착되는 회로
보호 장치.

청구항 10

제9항에 있어서, 제2 단자는 제2 유연부를 더 포함하는 장치이며,

상기 제2 유연부는 (i) 제2 장착부에 연결되고, (ii) 적어도 그 일부는 제2 전극에 장착되지 아니하고, (iii)
적어도 그 일부는 저항 소자의 주연 내에 있으며, (iv) 제2 표면 영역을 가지는 회로 보호 장치.

청구항 11

제9항에 있어서, 제1 및 제2 단자는 유사한 형태를 가지는 회로 보호 장치.

청구항 12

제1항에 있어서, 제1 단자의 제1 주연은 저항 소자의 주연보다 더 큰 회로 보호 장치.

청구항 13

회로 보호 장치가 인쇄 회로 기판에 장착된 조립체이며,

(A) 제1 항의 회로 보호 장치와,

(B) 인쇄 회로 기판을 포함하는 조립체이며,

(A) 상기 회로 보호 장치에 있어서,

제1 전기 단자의 제1 유연부는, (i) 저항 소자의 주연을 넘어 연장되는 부분을 가지며, (ii) 주연을 넘어
연장되는 부분에 제1 장착 요소를 포함하며,

(A) 상기 회로 보호 장치는, (5) 전기 전도성 물질을 포함하고 제2 주연을 가지는, 제2 전기 단자를 더 포함하
고,

(5) 상기 제2 전기 단자는,

(a) 제2 표면 영역을 구비한 장착 표면을 가지며, 적어도 그 일 부분이 제2 전극에 장착되는 제2 장착부
와,

(b) 저항 소자의 주연을 넘어 연장되는 부분과, 주연을 넘어 연장되는 부분에 제2 장착 요소를 포함하고,

(B) 상기 인쇄 회로 기판에는, 상기 장치가 제1 및 제2 장착 요소에 의해 장착되는, 회로 보호 장치가 인쇄 회
로 기판에 장착된 조립체.

청구항 14

제13항에 있어서, 제2 단자는 제2 유연부를 더 포함하는 조립체이며,

상기 제2 유연부는, (i) 제2 연결부에 의해 제2 장착부에 연결되며, (ii) 적어도 그 일부는 제2 전극에 장착되
지 아니하고, (iii) 제2 장착 요소를 포함하는 저항 소자의 주연을 넘어 연장되는 부분을 포함하는, 회로 보호
장치가 인쇄 회로 기판에 장착된 조립체.

청구항 15

제13항에 있어서, 상기 조립체는 두 개의 회로 보호 장치를 포함하는, 회로 보호 장치가 인쇄 회로 기판에 장착
된 조립체.

청구항 16

제3항에 있어서, 슬롯은 직사각형이나 U자 형태를 포함하는 회로 보호 장치.

청구항 17

제4항에 있어서, 장착 물질은 납땜, 전도성 접착제, 또는 전도성 에폭시를 포함하는 회로 보호 장치.

청구항 18

제7항에 있어서, 유연부는 주연을 넘어 연장되는 부분에 제1 장착 요소를 포함하는 회로 보호 장치.

명세서

기술분야

[0001]

본 발명은 기판 위에 표면 장착을 하기에 적합한 회로 보호 장치 및 그 조립체에 관한 것이다.

배경기술

[0002]

저항의 양의 온도 계수(PTC) 거동을 나타내는 회로 보호 장치가 잘 알려져 있다. PTC 거동 때문에, 저항은 낮은 저항, 낮은 온도 상태로부터 특정 온도에서, 즉 전환 온도 T_s 에서 높은 저항, 높은 온도 상태로 비정상적으로 증가한다. 정상 작동 상태에서, 전기 회로에 부하가 걸려 직렬로 배치되어 있는 회로 보호 장치는, 상대적으로 낮은 저항과 낮은 온도를 가진다. 그러나, 결함이 발생한다면, 예전대 회로에 과도한 전류가 흐르거나 장치 내에 과도한 열 발생이 나타난다면, 장치는 "트립(trip)"하는데, 즉 높은 저항과 높은 온도 상태로 전환된다. 따라서, 회로의 전류는 갑자기 감소하고, 다른 소자들은 보호된다. 결함 조건과 전원이 제거된 때, 장치는 리셋 되는데, 즉 낮은 저항, 낮은 온도 상태로 되돌아온다. 결함 상태는, 단락 전류, 회로로 추가 전원의 유입, 파워 서지, 외부 열원에 의한 장치의 과열, 또는 다른 이유의 결과일 수 있다.

[0003]

회로 보호 장치는 전도성 폴리머 조성, 즉 폴리머 요소 및 폴리머 요소에서 분산되어 있는 입자 전도성 충전체를 포함하는 조성이 바람직하다. 폴리머 요소는 결정형 폴리머를 포함하는 것이 바람직하다. 트립 동안에, 장치는 폴리머의 결정이 용융함에 따라 팽창한다. 최적의 실행을 위해, 폴리머의 팽창은 제한되어서는 안 되며, 그렇지 않으면 PTC 비정상은 감소된다는 것이 공지되어 있다. 따라서, 전극, 구체적으로 금속 포일(foil)을 PTC 소자에 장착하는 것은 주의 깊게 행해져야 한다. 장치를 인쇄 회로 기판과 같은 기판에 장착하는 것이 폴리머의 팽창 혹은 수축 시 구속력으로 나타난다면, 추가적인 구속이 생길 수 있다. 실질적인 구속을 피하기 위해, 와이어 리드가 PTC 소자를 개재한 금속 포일 전극에 장착되는 기존의 반경 리드 장치는, 리드(lead)의 부분으로서 "킨크스(kinks)" 또는 다른 비 강성부를 포함한다. 이것은, 기판과 접하는 리드의 단부가 견고하게 구속되어 있을지라도, 비 강성부가 팽창과 수축의 발생을 가능하게 함을 의미한다. 예를 들어, 이것이 개시된 미국특허번호 제4,685,025호(칼로마그노)는, 여기에 참조 번호에 의해 포함되어 있다.

[0004]

기판의 표면에 직접 장착되는 표면 장착 장치는, 또한 구속력 때문에 문제가 있을 수 있다. 예를 들어, 만약 장치가 인쇄 회로 보드나 기판의 표면에 평행하게 위치하고, (종종 금속 스트랩의 형태인) 상부 및/또는 하부 리드는 기판에 납땜되거나 용접되는 구성이라면, 리드는 팽창을 제한하지 않도록 위치해야 한다. 이는, 구속력을 최소화하기 위해 상부 리드를 충분히 길게 또는 유연하게 제작함으로써 달성될 수 있다.

발명의 상세한 설명

[0005]

장치가 상대적으로 고압, 구체적으로 60볼트 이상에 노출되거나, 기판에 상대적으로 작은 공간만 요구되는 몇몇 적용예에서는, 기판에 수직한 위치에 장치를 표면 장착하는 것이 바람직하다. 이런 장치들은 두 개의 금속 포일 전극 사이에 개재된 PTC 저항 소자로 구성되고, 이때 전극은 납땜용 패드나 다른 소자를 포함하는 장착 요소에 의해 기판에 장착되는 리드 프레임이나 단자와 접촉하고 있는데, 여기서 장착 요소는 템으로부터 연장되거나 단자로부터 "떨어진(leg)" "발(foot)"의 형태이다. 만약, 리드 프레임이나 단자가 견고하게 장착된다면, 구속력은 PTC 소자로 이동하고 폴리머의 팽창 및/또는 수축은 제한될 수 있다. 이런 형태의 장치는 원거리 통신 장치에서 자주 사용된다.

[0006]

하나 또는 둘의 금속 포일 전극에 장착된 리드 프레임이나 단자가 유연부를 포함하는 때, 고전압에서 향상된 성능이 표면 장착 장치에서 달성될 수 있다. 저항 소자의 적어도 일부와 겹쳐지는 상기 유연부는, 장치의 팽창과 수축에 대응하여 자유롭게 구부러지거나 이동하게 하는 "레그"의 길이를 효과적으로 연장시킨다.

[0007]

따라서, 제1 태양에서, 본 발명은 기판에 표면 장착을 하기에 적합한 회로 보호 장치를 제공한다.

[0008]

상기 회로 보호 장치는,

- [0009] (1) 층상의 PTC 저항 소자와,
- [0010] (2) PTC 소자의 제1 표면에 장착되는 제1 전극과,
- [0011] (3) PTC 소자의 제2 표면에 장착되는 제2 전극과,
- [0012] (4) 제1 주연 및 제1 표면 영역을 가지는 전기 전도성 물질을 포함하는 제1 전기 단자를 포함하며,
- [0013] (1) 상기 층상의 PTC 저항 소자는,
- [0014] (a) 전도성 폴리머 조성으로 이루어지고,
- [0015] (b) 제1 표면 영역을 구비한 제1 주표면과 제2 표면 영역을 구비한 제2 주표면을 가지며,
- [0016] (c) 주연을 가지며,
- [0017] (4) 상기 제1 전기 단자는 (a) 제1 장착부와, (b) 제1 유연부와, (c) 제1 연결부를 포함하고,
- [0018] (a) 상기 제1 장착부는 (i) 제1 표면 영역을 구비한 장착 표면을 가지며, (ii) 적어도 그 일부 부분이 제1 전극에 장착되며,
- [0019] (b) 상기 제1 유연부는 (i) 제1 장착부에 연결되며, (ii) 적어도 그 일부가 제1 전극에 장착되지 아니하며, (iii) 적어도 그 일부가 저항 소자의 주연 내에 있으며, (iv) 제1 표면 영역을 가지며,
- [0020] (c) 상기 제1 연결부는 제1 장착부와 제1 유연부를 연결하며,
- [0021] 상기 제1 장착부는 제1 유연부 및 제1 연결부의 적어도 하나와 실질적으로 동일 평면상에 있다.
- [0022] 본 발명의 장치는 일반적으로 기판에 장착되어 조립체를 형성한다. 따라서, 제2 태양에서, 본 발명은 조립체를 제공한다.
- [0023] 상기 조립체는 (A) 제1 항의 회로 보호 장치와, (B) 인쇄 회로 기판을 포함하고,
- [0024] (A) 상기 회로 보호 장치는,
- [0025] (1) 층상의 PTC 저항 소자와,
- [0026] (2) PTC 소자의 제1 표면에 장착되는 제1 전극과,
- [0027] (3) PTC 소자의 제2 표면에 장착되는 제2 전극과,
- [0028] (4) 전기 전도성 물질을 포함하며 제1 주연 및 제1 표면 영역을 가지는 제1 전기 단자와,
- [0029] (5) 전기 전도성 물질을 포함하며 제2 주연을 가지는 제2 전기 단자를 포함하고,
- [0030] (1) 상기 층상의 PTC 저항 소자는,
- [0031] (a) 전도성 폴리머 조성으로 이루어지고,
- [0032] (b) 제1 표면 영역을 구비한 제1 주표면과 제2 표면 영역을 구비한 제2 주표면을 가지며,
- [0033] (c) 주연을 가지며,
- [0034] (4) 상기 제1 전기 단자는 (a) 제1 장착부와, (b) 제1 유연부와, (c) 제1 연결부를 포함하고,
- [0035] (a) 상기 제1 장착부는 (i) 제1 표면 영역을 구비한 장착 표면을 가지며, (ii) 적어도 그 일부 부분이 제1 전극에 장착되며,
- [0036] (b) 상기 제1 유연부는 (i) 제1 장착부에 연결되며, (ii) 적어도 그 일부가 제1 전극에 장착되지 아니하며, (iii) 적어도 그 일부는 저항 소자의 주연 내에 있으며, 그 일부는 저항 소자의 주연을 넘어 연장되며, (iv) 주연을 넘어 연장되는 부분에서 제1 장착 요소를 포함하며,
- [0037] (c) 상기 제1 연결부는 제1 장착부와 제1 유연부를 연결하며,
- [0038] 상기 제1 장착부는 제1 유연부 및 제1 연결부의 적어도 하나와 실질적으로 동일 평면상에 있으며,
- [0039] (5) 상기 제2 전기 단자는,

- [0040] (a) 제2 표면 영역을 구비한 장착 표면을 가지며, 적어도 그 일 부분이 제2 전극에 장착되는 제2 장착부와,
- [0041] (b) 저항 소자의 주연을 넘어 연장되는 부분과, 주연을 넘어 연장되는 부분에 제2 장착 요소를 포함하고,
- [0042] (B) 상기 인쇄 회로 기판에는, 상기 장치가 제1 및 제2 장착 요소에 의해 장착된다.

실시예

- [0049] 본 발명의 회로 보호 장치는, PTC 거동을 나타내는 전도성 폴리머 조성으로 이루어진 층의 PTC 저항 소자를 포함한다. 전도성 폴리머 조성은 폴리머 요소 및 분산된 결정 전도성 충전체를 포함한다. 폴리머 요소는 하나 이상의 폴리머를 포함하며, 이중 하나는 미세 주사 칼로리미터에 의해 채워지지 않은 상태로 측정된 때 적어도 10%의 결정성을 가지는 결정성 폴리머인 것이 바람직하다. 적합한 결정성 폴리머는, 하나 이상의 올레핀, 고밀도의 폴리에틸렌과 같은 특정한 폴리에틸렌; 적어도 하나의 올레핀과 에틸렌/아크릴릭 산, 에틸렌/에틸아크릴레이트, 에틸렌/비닐 아세테이트, 에틸렌/부틸 아크릴레이트 혼성중합체와 같은 적어도 하나의 중합 가능한 단위체의 혼성 중합체; 폴리비닐리덴 폴루오라이드(PVDF)와 에틸렌/테트라플루오르에틸렌 혼성 중합체(ETFE, 삼원 중합폴리머를 포함)와 같은 용해 형태의 폴루오르폴리머; 두 개 이상의 이런 폴리머들의 혼합을 포함한다. 일 실시예에서, 특정한 물리적 또는 열적 특성, 예를 들어 유연성 또는 최대 노출 온도를 달성하기 위해, 하나의 결정성 폴리머를 다른 폴리머, 예를 들어 일레스트로머 또는 비정질 씨모플라스틱 폴리머와 혼합하는 것이 요구될 수 있다. 폴리머 요소는 통상 조성의 전체 체적의 40 내지 90%, 바람직하게는 45 내지 80%, 특히 바람직하게는 50 내지 75%를 포함한다.
- [0050] 폴리머 요소에 분산되어 있는 입자 전도성 충전체는, 카본 블랙, 흑연, 금속, 금속 산화물, 전도성 피복 유리 또는 세라믹 구슬, 입자 전도성 폴리머, 또는 이들의 조합을 포함하는 적합한 물질일 수 있다. 충전체는 파우더, 구슬, 플레이크(flake), 섬유, 또는 다른 적절한 형태일 수 있다. 필요한 전도성 충전체의 양은 성분의 요구 저항 및 전도성 충전체 자체의 저항에 기초한다. 많은 조성에서, 전도성 충전체는 조성의 전체 체적의 10 내지 60%, 바람직하게는 20 내지 55%, 특히 바람직하게는 25 내지 50%를 포함한다.
- [0051] 전도성 폴리머 조성은 노화 방지제, 불활성 충전체, 비전도성 충전체, 방사 가교제(예를 들어, 트라이얼릴 이소시아누레이트와 같은 프로래드(prolad) 또는 가교 증진기라고 불린다), 안정제, 분사제, 결합제, 산 제거제(예를 들어, 탄산칼슘), 이 밖의 요소와 같은 부가 구성요소를 포함할 수 있다. 이 요소들은 일반적으로 많아야 조성의 전체 체적의 20%를 포함한다.
- [0052] 전도성 폴리머 조성은 양의 온도 계수(PTC) 거동을 나타내는데, 즉 상대적으로 좁은 온도 범위에 걸쳐 온도의 저항이 급격히 증가함을 나타낸다. 이 실시예에서, 용어 PTC는 적어도 2.5의 R_{14} 값 및/또는 적어도 10의 R_{100} 값을 가지는 조성을 의미하는 것으로 사용되고, 조성은 적어도 6의 R_{30} 값을 가지는 것이 바람직한데, 여기서 R_{14} 는 14°C 범위의 시작과 끝에서의 저항의 비이고, R_{100} 은 100°C 범위의 시작과 끝에서의 저항의 비이고, R_{30} 은 30°C 범위의 시작과 끝에서의 저항의 비이다. 일반적으로 본 발명의 장치에 사용되는 조성은 최소값보다 훨씬 크게 저항을 증가시킴을 나타낸다.
- [0053] 본 발명의 장치에 사용되는 적합한 전도성 폴리머 조성은, 미국특허번호 제4,237,441호(반 코니넨브르그 외), 제4,545,926호(파우트 외), 제4,724,417호(아우 외), 제4,774,024호(디프 외), 제4,935,156호(반 코니넨브르그 외), 제5,049,850호(에반스 외), 제5,250,228호(베이그리 외), 제5,378,407호(챈들러 외), 제5,451,919호(슈 외), 제5,580,770호(슈 외), 제5,701,285호(챈들러 외), 제5,747,147호(바르텐베르그 외), 제6,130,597호(토스 외), 제6,358,438호(이소자키 외), 제6,362,721호(챈 외)에 개시되어 있다. 이 특히 각각의 개시는 참조번호에 의해 이 안에 포함되어 있다. 미국특허번호 제4,724,417호(아우 외), 제4,774,024호(디프 외), 제5,049,850호(에반스 외)에 개시된 고전압의 적용예에 의도된 조성이 특히 바람직하다.
- [0054] 전도성 폴리머는, 제1 및 제2 평행 주표면을 가지는 층의 PTC 저항 소자의 형태이며, 제1 주표면은 제1 표면 영역을 가지고 제2 주표면은 제2 표면 영역을 가진다. 소자는 제1 및 제2 금속 전극 사이에서 개재되며, 제1 금속 전극은 PTC 소자의 제1 표면에 부착되고, 제2 금속 전극은 PTC 소자의 제2 주표면에 부착되는 것이 바람직하다. 도금이나 다른 수단에 의해 적용된 전도성 잉크나 금속층이 사용될 수 있으나, 전극은 금속 포일의 형태인 것이 바람직하다. 적합한 포일 전극은, 미국특허번호 제4,689,475호(마티센 외), 제4,800,253호(크라이너 외), 제6,570,483호(챈들러 외)에 개시된 것처럼, 전착 니켈 및 니켈-구리 포일을 포함하는 마이크로 금속 포일 전극인데, 참조번호에 의해 여기에 포함되어 있다.

- [0055] PTC 소자는, 제1 및 제2 전극 사이에서 측정된 것처럼 통상 1 내지 2.5 mm(0.040 내지 0.100 인치)의 두께를 가진다. 이는 고전압, 예를 들어 250 또는 600 볼트에서 사용하기에 적합한 두께 범위이다. 이 주연은 전극의 면에 평행한 면에서 측정되며, 장치 주위에서 가장 작은 원주(1) 및 제1 및 제2 전극 사이 중간에서 거리를 두고 측정된 원주(2)보다 작다. 주연의 측정은 눈에 띄는 디프레션(depression), 크랙, 인클루션(inclusion)을 포함하는 것이 바람직하다.
- [0056] 제1 전기 단자는 제1 전극에 연결되어 있다. 제1 단자는 전기 전도성 물질, 예를 들어 낯쇠, 주석 도금된 낯쇠, 니켈, 구리, 니켈 도금된 구리로 이루어진다. 기층에 수직한 위치에서 장치를 장착하기 위한 수단이 제공되고, 만약 전도성 폴리머 및/또는 전극과는 다른 열적 특성을 가지면, 이 수단은 전기적 특성, 예를 들어 높은 저항 상태로의 이동 시간에 영향을 미칠 수 있다. 제1 단자는 제1 주연 및 제1 표면 영역을 가지고, 일 실시예에서 장착시 사용되는 연장부를 부가함으로써 PTC 소자와 대체로 같은 형태를 가진다. 제1 단자는 제1 표면 영역을 구비한 장착 표면을 포함하는 제1 장착부를 가진다. 제1 장착부의 적어도 일 부분은 물리적 그리고 전기적으로 제1 전극에 장착되어 있다. 또한, 제1 단자는 제1 표면 영역을 가지는 제1 유연부를 가지며, 장착부에 연결되어 있다. 유연부의 적어도 일 부분, 바람직하게는 유연부 전체가 제1 전극에 장착되지 아니한다. 유연부의 적어도 일 부분은 저항 소자의 주연 내에 놓여 있다. 이는 스트랩 또는 리드가 저항 소자의 주연을 넘어 연장되기 전에 예를 들어 납땜에 의해 저항 소자와 겹치는 전 영역에 걸쳐 장착되는, 기준의 표면 장착 장치와 대비된다. 제1 유연부의 표면 영역은, 제1 단자의 특정 형태에 따라 달라지더라도 제1 단자의 표면 영역의 적어도 10%, 바람직하게는 적어도 15%, 더욱 바람직하게는 적어도 20%를 포함한다.
- [0057] 제1 단자의 제1 장착부는 장착 물질, 예를 들어 납땜, 납땜 패이스트, 전도성 접착제, 전도성 애폐시, 용접되거나 리벳에 의하거나 다른 적합한 물질에 의해 제1 전극에 장착될 수 있다. 제1 전극의 표면 영역은 장착 표면의 표면 영역보다 더 큰 것이 바람직하다.
- [0058] 제1 유연부의 제1 장착부는, 제1 연결부에 의해 서로 연결되는데, 제1 연결부는 특정 영역이거나 또는 부분들 사이의 개념적인 조각일 수 있다. (예를 들어 회로 보드에) 설치에 앞서, 장착부는 연결부 또는 유연부와 실질적으로 동일 평면상에 있다. 가장 유선형인 장치는 세 부분이 모두 동일 평면상일 때 달성된다. 그러나, 연결부는 U자 형태로 구부러지거나 또는 장착부의 평면으로부터 이동하여 장착부와 유연부를 실질적으로 동일 평면에 놓거나, 유연부는 장착부 및 유연부의 평면으로부터 다소간 벗어날 수 있다.
- [0059] 일 실시예에서, 연결부는 슬롯, 예를 들어 일반적으로 직사각형인 슬롯과 고체부를 포함한다. 슬롯은, 유연부로부터 장착부를 분리하도록 일 단부로부터 단자로 절단된다. 슬롯의 일 단부에 있는 고체부는 힌지점으로 작용하며, 유연부를 자유롭게 움직이게 한다. 다른 실시예에서, 슬롯은 장착부와 접하는 "U"자 개구 영역을 구비한 "U"자 형태이다. 이 슬롯의 형태는, 장벽으로 작용하여 장착부로부터 유연부까지 땜납이나 다른 장착물질의 흐름을 막는데 유리하다. 장착부와 유연부는, 물리적 연결부에 의해 분리되는 때 특정의 분리된 영역으로 설계된다. 그러나, 위에 나타난 것처럼, 연결부는 개념적인 부분일 수 있으며, 결국 장착 물질은 유연부의 일부가 되도록 처음부터 의도된 영역과 접촉하고, 실제 유연부는 원래 설계보다 더 작을 수 있다.
- [0060] 일 실시예에서, 유연부가 전극에 직접 장착됨으로 인해 제한되는 점을 최소화하기 위해, 전극과 접하는 유연부의 일부 또는 전부는 접촉을 어렵게 하는 물질, 즉 비접촉 물질을 포함할 수 있다. 이 비접촉 물질은 비고체 물질, 구체적으로 납땜에 구부러지지 않는 스테인레스 스틸이나 표면의 매끄러움을 증가시키는 폴리테트라플루오르에틸렌 페인트와 같은 페인트를 포함할 수 있다. 장착 최소화 영역 및 비접촉 물질이, 기층에 장치를 장착하기 위해 통상적으로 사용되는 납땜 리플로우 프로세스(또는 다른 장착 방법)와 간섭을 피하도록 장착 패드 상에 존재하지 않는 것이 중요하다.
- [0061] 유연부는 비저항 소자의 주연을 넘어 연장되고, 주연을 넘어 연장된 부분은 기층에 장착될 수 있는 장착 요소를 포함하는 것이 바람직하다.
- [0062] 장치는 또한 제2 전기 단자를 포함하는 것이 바람직하며, 상기 단자는 형태 및 조성의 면에서 제1 전기 단자와 동일하거나 다를 수 있다. 기층에 쉽게 설치하도록, 제1 단자 및 제2 단자는 유사하며, 즉 모두 장착부와 유연부를 가지는 것이 바람직하다. 그러나, 적용 및 장착 방법에 따라, 유연부를 가진 일 단자와 유연부가 없는 일 단자의 사용은 폴리머의 확장과 수축에 대한 적절한 보호를 제공할 수 있다. 형태에 불구하고, 제2 전기 단자는 전기 전도성 물질로 이루어지며, 제2 주연을 가지며, 제2 장착부를 포함한다. 상기 제2 장착부는 제2 장착 표면을 가지는 장착 표면을 가지며, 제2 장착부의 적어도 일부는 제2 전극에 연결된다. 제2 단자는, 제2 연결부에 의해 제2 장착부에 연결되는 제2 표면 영역을 구비한 제2 유연부를 더 포함하며, 제2 전극에 장착되지 아니한다. 제2 유연부의 적어도 일부는 저항 소자의 주연 내에 있다. 제2 단자가 제2 유연부를 가지는지와 관계

없이, 제2 단자는 저항 소자의 주연을 넘어 연장되는 부분을 가지며, 장착 요소를 포함한다. 제1 및 제2 단자가 모두 유연부를 포함한다면, 유연부의 형태는 같거나 다를 수 있다.

[0063] 일 실시예에서, PTC 소자의 주연의 적어도 일부와 모양이 같은 차단층이 존재할 수 있다. 차단층은 PTC 소자의 주연 둘레에 두께의 적어도 10%와 모양이 같고, 특히 두께의 적어도 30%, 특별히 두께의 적어도 50%, 더욱 특별히 두께의 적어도 70%와 모양이 같은 것이 바람직하다. 일 실시예에서, 제1 차단층은 PTC 소자의 주연 둘레에서 실질적으로 모든 두께와 모양이 같은 것이 바람직하며, 여기서 "실질적으로 모든"이라는 의미는 적어도 90%가 제1 차단층에 의해 덮여 있다는 것을 의미한다. 일 실시예에서, 제1 차단층은 제1 및 제2 전극과 실질적으로 접촉하지 아니하며, 제1 및 제2 전극과 완전히 접촉하지 아니하는 것이 바람직한데, 여기서 "실질적으로 접촉하지 아니하며"는 제1 및 제2 전극의 전체 표면 영역의 많아야 10%가 제1 차단층에 의해 덮여 있다는 것을 의미한다. 차단층은 안락한 피복 물질을 포함할 수 있으나, 폴리머인 것이 바람직하다. 적합한 물질은 폴리에틸렌, 에틸렌 중합체, 플루오르폴리머, 폴리에스테르, 실리콘, 일레스트로머, 고무, 고온 융합 접착제, 마스틱스(mastics), 젤을 포함한다. 층은 PTC 소자의 전도성 폴리머 조성과 모양이 같고 여기에 부착되며, 동작시 전도성 폴리머의 확장 동안에 모양 및 부착을 유지하는 것이 중요하다. 제1 차단층은 적절한 기술에 의해 적용될 수 있는데, 구체적으로 페인트 되거나 분사되거나 압력이나 용융, 딥(dip) 피복에 의해 적용될 수 있다. 일 실시예에서, PTC 소자의 주연 및 하나 또는 두 개의 단자의 일부 또는 전부를 포함하는 전체 장치는, 단자의 충분한 면적이 기층에의 장착이 가능하도록 피복되어 있는 한 차단층으로 피복될 수 있다.

[0064] 노출된 전도성 폴리머 조성과 접촉한 차단층에 부가 또는 대신하여, 회로 보호 장치는 외부 차단막, 구체적으로 박스나 환경적 및 전기적 보호를 제공하기 위한 다른 인클로저를 포함할 수 있다.

[0065] 본 발명은 또한 회로 보호 장치가 기층, 구체적으로 인쇄 회로 보드에 장착되는 조립체를 포함한다. 일 실시예에서, 두 개의 회로 보호 장치가 기층에 장착하기 전에 하나의 패키지로 함께 포장되는 것이 바람직하다. 이런 장치는 동일하거나 다를 수 있으며, 한 장치는 텁을 보호하고 다른 장치는 회로의 링을 보호하기 위해 사용되는 원거리 통신 분야에서 사용된다.

[0066] 본 발명은 기존 회로 보호 장치(1)의 사시도를 도시한 도1, 장치(1)의 분해 사시도를 도시한 도2a 내지 도2c에 의해 도시된다. PTC 소자(3)는 제1 및 제2 금속 포일 전극(5, 7) 사이에 개재되어 칩(chip)을 형성한다. 제1 전기 단자(9)는 납땜 패이스트(미도시함)에 의해 제1 전극(5)에 장착되며, 제2 전기 단자(11)는 제2 단자(11)의 표면 영역 대부분을 가로지르는 영역(29)에서 납땜 패이스트에 의해 제1 전극(7)에 장착된다. 제1 단자(9)는 기판(19), 구체적으로 인쇄 회로 기판에 제1 장착 요소(13)를 사용해서 장착되며, 제1 장착 요소(13)는 칩의 주연으로부터 연장되는 제1 연장부(15) 및 기판(19)에 납땜 리플로우 또는 다른 방법에 의해 장착될 수 있는 제1 장착부(17)를 포함한다. 제2 단자(11)는 제2 장착 요소(23)를 가지며, 제2 장착 요소(23)는 제2 연장부(25) 및 제2 장착 패드(27)를 포함한다.

[0067] 본 발명의 일 실시예는 회로 보호 장치(31)의 사시도인 도3 및 분해 사시도인 도4a 내지 도4c에 도시되어 있다. 도4b에 도시된 것처럼, PTC 칩은 제1 장착 표면(37)을 가지는 제1 장착부(35)를 포함하는 제1 전기 단자(33)(도4a), 및 연결부(47)에 의해 제1 장착부(35)로부터 개념적으로 분리된 제1 유연부(39)에 장착되어 있다. 제1 연장부(43) 및 제1 장착 패드(45)를 포함하는 제1 장착부(41)는 제1 유연부(39)의 단부로부터 연장된다. 본 실시예에서 제1 단자(33)와 동일한 제2 단자(53)(도4c)는 제2 장착부(55) 및 제2 장착 표면(미도시함)을 거쳐 제2 전극(7)에 장착된다. 제2 유연부(59)는 제2 연장부(63) 및 제2 장착 패드(65)를 포함하는 제2 장착 요소(61)의 단부로부터 연장된다.

[0068] 도5 및 도6a 내지 도6c, 도8a 내지 도8c는 회로 보호 장치(31)의 두개의 다른 실시예의 사시도 및 분해 사시도를 도시한다. 도7은 기판(19)에 장착되어 조립체(73)를 형성하는 도8a 내지 도8c의 장치(31)의 사시도를 도시한다. 도6a 내지 도6c에서, 제1 연결부(47)는 제1 슬롯(49) 및 제1 고체 헌지부(51)를 포함하는 반면, 제2 연결부(67)는 제2 슬롯(69) 및 제2 고체 헌지부(71)를 포함한다. 도7의 실시예에서, 연결부는 U자 형태의 슬롯을 포함한다.

[0069] 본 발명은 이하 예에 의해 설명되며, 예1은 비교예를 나타낸다.

[0070] 예1 (비교예)

[0071] 전도성 폴리머 조성은 37.1 중량% 고밀도 폴리에틸렌(이퀴스타 사로부터 입수 가능한 페트로텐LB832), 38 중량% 카본 블랙(콜럼비안 케미칼 사로부터 입수 가능한 레이븐430), 24.9 중량% 마그네슘 하이드록시드(키수마 사로부터 입수 가능한 키수마5A)를 혼합하여 텅어리(pellet)를 형성함으로써 제공되었다. 상기 조성은 2 mm(0.080

인치) 두께의 시트로 돌출되고, 0.0025 mm(0.01 인치) 두께의 전착 니켈/구리 포일(후쿠다 사로부터 입수가능)의 두 시트 사이에서 적층되어 있다. 8.3 x 13.5 mm의 치수를 가진 칩은 액자(plaque)로부터 절단되었다. 상기 칩은 전체 100 Mrads의 전자빔으로 열처리되고 복사되었다. 칩의 모서리에서 노출된 전도성 폴리머는 이때 폴리에스테르로 회복되었다. 약 8.4 x 13.6 mm의 대체로 직사각형인 형태를 가지는 스템핑 가공된 주석 도금 놋쇠 단자 및 (도2a 내지 도2c에 도시된 것처럼) 장착용 연장 텁은 60:40의 주석/납 납땜 패이스트를 사용함으로써 각 장치의 포일 전극에 장착되었다. 이 장치는 약 3.5 옴(ohm)의 평균 저항을 가졌다.

[0072] 99개의 장치가 파워 크로스 테스트에서 시험되었는데, 이는 벨코어/텔코디어 GR1089-CORE 테스트와 유사하며 아래에 설명된다. 장치는 스위치, 600볼트 60헤르쯔 교류 전원, 1.6 암페어 직선 가상 퓨즈, 단락 회로 조건에서 60 암페어를 제공하는 고정 저항(약 10 옴)과 함께 회로에 삽입되었다. 테스트는 스위치를 폐쇄하고, 장치를 트립(trip)하고, 5초 동안 스위치를 폐쇄된 채로 유지하는 것으로 구성되었다. 스위치는 이때 개방되고 125초 동안 냉각되었다. 장치는, 직선 가상 퓨즈가 개방되지 않고 계속 동작한다면 테스트를 통과한 것으로 인정되었다. 상기 장치의 89%가 테스트를 통과했다.

[0073] 예2

[0074] 장치는, 금속 포일 전극에 장착된 단자가 도6a 내지 도6c 도시된 형태를 가진다는 점을 제외하고 예1에 따라 준비되고 시험 되었다. 슬롯은 약 1.0 x 5.54 mm의 치수를 가진 단자로 절단되고, 단자의 모서리로부터 약 3.0 mm에 위치되었다. 장치는 장착 요소 근처에 유연부를 구비하였다. 장치는 약 3.5 옴의 평균 저항을 가졌다. 테스트 결과는 상기 장치의 97%가 테스트를 통과하고 기존 장치보다 훨씬 좋은 성능을 보여준다.

[0075] 위에 기술된 장치의 구성은 단지 본 발명의 원리에 대한 예시이며, 다른 실시예 및 변형예가 청구항에서 정의된 본 발명의 목적 및 범위를 벗어나지 않고 실시될 수 있음을 이해하여야 할 것이다.

도면의 간단한 설명

[0043] 도1은 기존의 회로 보호 장치의 사시도를 도시한다.

[0044] 도2a 내지 도2c는 도1의 장치의 분해 사시도를 도시한다.

[0045] 도3 및 도4a 내지 도4c는 본 발명의 회로 보호 장치의 사시도 및 분해 사시도를 도시한다.

[0046] 도5 및 도6a 내지 도6c는 본 발명의 다른 회로 보호 장치의 사시도 및 분해 사시도를 도시한다.

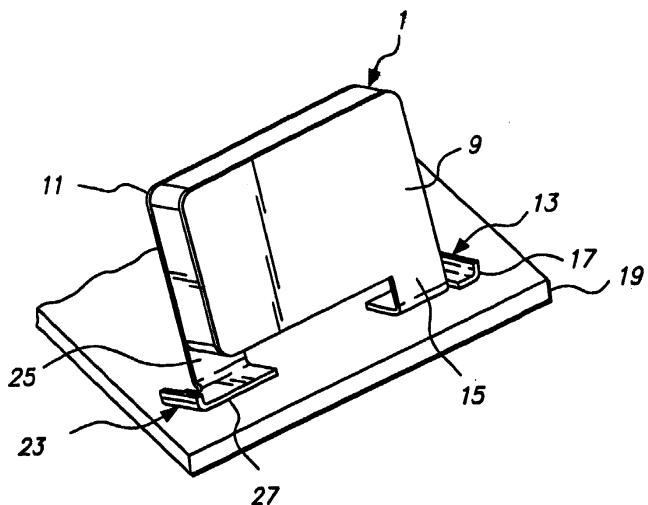
[0047] 도7은 본 발명의 조립체의 사시도를 도시한다.

[0048] 도8a 내지 도8c는 본 발명의 다른 회로 보호 장치의 분해 사시도를 도시한다.

도면

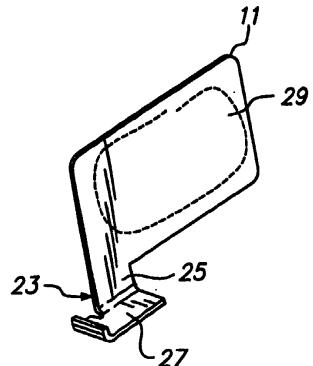
도면1

(종래 기술)



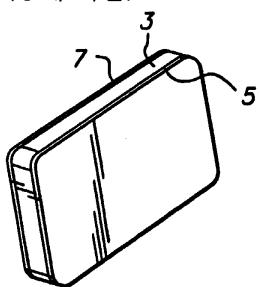
도면2a

(종래 기술)



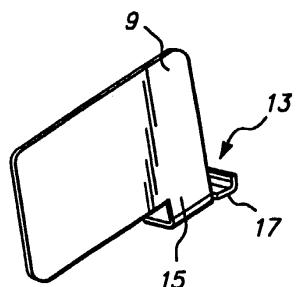
도면2b

(종래 기술)

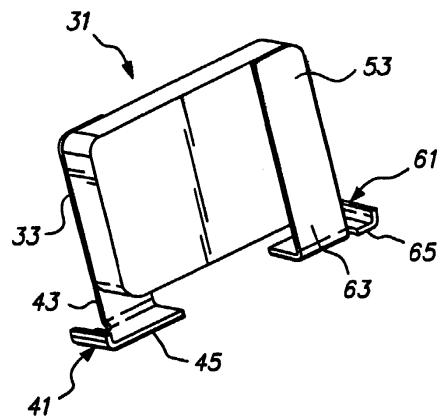


도면2c

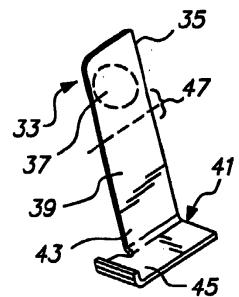
(종래 기술)



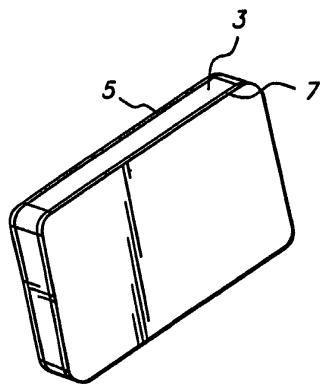
도면3



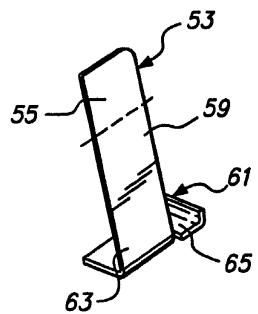
도면4a



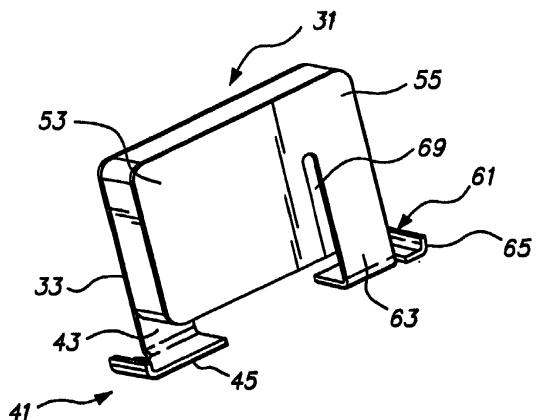
도면4b



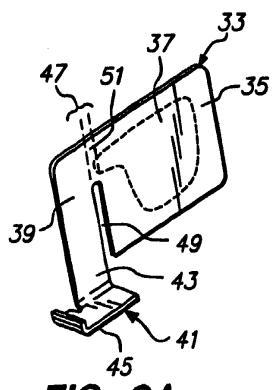
도면4c



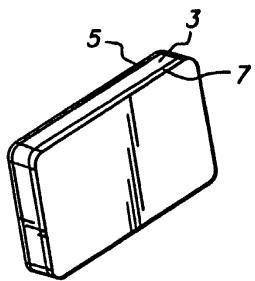
도면5



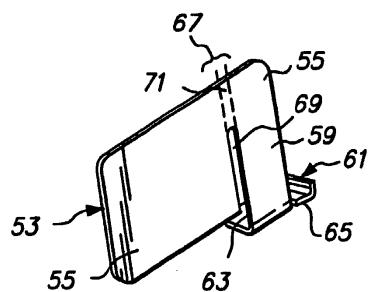
도면6a



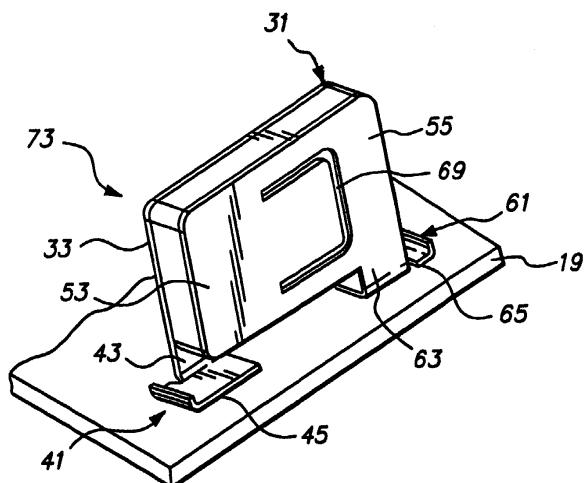
도면6b



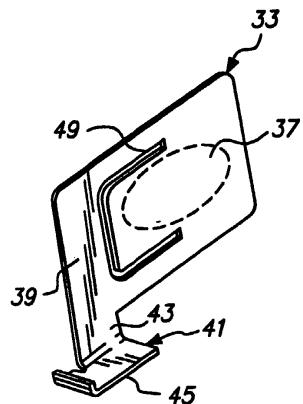
도면6c



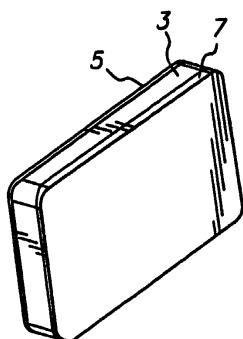
도면7



도면8a



도면8b



도면8c

