

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成24年9月20日(2012.9.20)

【公開番号】特開2011-142373(P2011-142373A)

【公開日】平成23年7月21日(2011.7.21)

【年通号数】公開・登録公報2011-029

【出願番号】特願2010-412(P2010-412)

【国際特許分類】

H 03 F 1/26 (2006.01)

H 03 F 1/34 (2006.01)

H 04 B 1/30 (2006.01)

H 04 B 1/26 (2006.01)

【F I】

H 03 F 1/26

H 03 F 1/34

H 04 B 1/30

H 04 B 1/26 Z

【手続補正書】

【提出日】平成24年8月6日(2012.8.6)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

無線通信のRF受信信号を受信する受信回路と前記受信回路のためのチャンネル選択フィルタとを具備する半導体集積回路であって、

前記チャンネル選択フィルタは、第1段フィルタと第2段フィルタとの従属接続によって構成され、

前記第1段フィルタは、第1段演算増幅器と、前記第1段演算増幅器の入力端子に接続された第1入力抵抗と、前記第1段演算増幅器の前記入力端子と出力端子との間に接続された第1帰還容量とを含む完全積分器によって構成され、

前記第2段フィルタは、第2段演算増幅器と、前記第2段演算増幅器の入力端子に接続された第2入力抵抗と、前記第2段演算増幅器の前記入力端子と出力端子との間に接続された第2帰還容量と可変帰還抵抗との並列接続とを含む不完全積分器によって構成されたことを特徴とする半導体集積回路。

【請求項2】

前記チャンネル選択フィルタは、前記第1段演算増幅器の前記入力端子と前記第2段演算増幅器の前記出力端子との間に接続された入出力帰還抵抗を更に含むことを特徴とする請求項1に記載の半導体集積回路。

【請求項3】

前記第1段演算増幅器と前記第1入力抵抗と前記第1帰還容量と、前記第2段演算増幅器と前記第2入力抵抗と前記第2帰還容量と前記可変帰還抵抗と、前記入出力帰還抵抗とは、半導体チップの内部に集積化されたこと特徴とする請求項2に記載の半導体集積回路。

【請求項4】

前記第1段演算増幅器と前記第2段演算増幅器とは、入出力端子が差動形式とされ、前

記第1入力抵抗は2個の抵抗を含み、前記第1帰還容量は2個の容量を含み、前記第2入力抵抗は2個の抵抗を含み、前記第2帰還容量は2個の容量を含み、前記可変帰還抵抗は2個の抵抗を含み、前記入出力帰還抵抗は2個の抵抗を含み、

前記第1入力抵抗の一方の抵抗と他方の抵抗とは前記第1段演算増幅器の反転入力端子と非反転入力端子とにそれぞれ接続され、前記第1帰還容量の一方の容量と他方の容量とは前記第1段演算増幅器の前記反転入力端子と非反転出力端子との間と前記第1段演算増幅器の前記非反転入力端子と反転出力端子との間とにそれぞれ接続され、

前記第2入力抵抗の一方の抵抗と他方の抵抗とは、前記第1段演算増幅器の前記非反転出力端子と前記第2段演算増幅器の反転入力端子との間と前記第1段演算増幅器の前記反転出力端子と前記第2段演算増幅器の非反転入力端子との間とにそれぞれ接続され、

前記第2帰還容量の一方の容量と前記可変帰還抵抗の一方の抵抗との一方の並列接続は前記第2段演算増幅器の前記反転入力端子と非反転出力端子との間とにそれぞれ接続され、前記第2帰還容量の他方の容量と前記可変帰還抵抗の他方の抵抗との他方の並列接続は前記第2段演算増幅器の前記非反転入力端子と反転出力端子との間とにそれぞれ接続され、

前記入出力帰還抵抗の一方の抵抗と他方の抵抗とは、前記第1段演算増幅器の前記反転入力端子と前記第2段演算増幅器の前記反転出力端子との間と前記第1段演算増幅器の前記非反転入力端子と前記第2段演算増幅器の前記非反転出力端子との間とにそれぞれ接続されたことを特徴とする請求項3に記載の半導体集積回路。

【請求項5】

前記チャンネル選択フィルタのカットオフ周波数は、高カットオフ周波数と低カットオフ周波数とに設定可能とされ、

前記チャンネル選択フィルタが前記低カットオフ周波数に設定される際の前記可変帰還抵抗の前記第2入力抵抗および前記入出力帰還抵抗との比は、前記チャンネル選択フィルタが前記高カットオフ周波数に設定される際の前記可変帰還抵抗の前記第2入力抵抗および前記入出力帰還抵抗との比より小さな値に設定されることを特徴とする請求項4に記載の半導体集積回路。

【請求項6】

前記チャンネル選択フィルタは、前段チャンネル選択フィルタと後段チャンネル選択フィルタとの従属接続を含み、

前記前段チャンネル選択フィルタと前記後段チャンネル選択フィルタの各チャンネル選択フィルタは、前記第1段フィルタと前記第2段フィルタとの前記従属接続によって構成されたことを特徴とする請求項5に記載の半導体集積回路。

【請求項7】

前記半導体集積回路の前記受信回路と前記チャンネル選択フィルタとは、低雑音増幅器、I信号ミキサー、第1チャンネル選択フィルタ、第1増幅器、Q信号ミキサー、第2チャンネル選択フィルタ、第2増幅器、90度移相器、RF電圧制御発振器を含み、

前記RF電圧制御発振器と前記90度移相器とによって、略90度の位相差を持つIローカル信号とQローカル信号とが、前記I信号ミキサーと前記Q信号ミキサーとにそれぞれ供給され、

前記RF受信信号は前記低雑音増幅器の入力端子に供給され、前記低雑音増幅器のRF受信増幅信号は直交ダウンコンバージョンミキサーを構成する前記I信号ミキサーと前記Q信号ミキサーにそれぞれ供給され、

前記I信号ミキサーから生成されるI受信信号は前記第1チャンネル選択フィルタと前記第1増幅器とに供給される一方、前記Q信号ミキサーから生成されるQ受信信号は前記第2チャンネル選択フィルタと前記第2増幅器とに供給される。

前記第1チャンネル選択フィルタと前記第2チャンネル選択フィルタとの各チャンネル選択フィルタは、前記前段チャンネル選択フィルタと前記後段チャンネル選択フィルタとの前記従属接続を含むことを特徴とする請求項6に記載の半導体集積回路。

【請求項8】

前記受信回路の前記 I 信号ミキサーと前記 Q 信号ミキサーで構成された前記直交ダウンコンバージョンミキサーは、ダイレクト・コンバージョン・レシーバーまたはロー I F レシーバーのいずれかを構成することを特徴とする請求項 7 に記載の半導体集積回路。

【請求項 9】

前記第 1 チャンネル選択フィルタと前記第 2 チャンネル選択フィルタとの前記各チャンネル選択フィルタのカットオフ周波数は、ロング・ターム・エボリューション方式に従つて高カットオフ周波数と低カットオフ周波数とに設定可能とされることを特徴とする請求項 8 に記載の半導体集積回路。

【請求項 10】

前記低雑音増幅器の前記入力端子に供給される前記 R F 受信信号は、W C D M A 方式による R F 受信信号であることを特徴とする請求項 9 に記載の半導体集積回路。

【請求項 11】

半導体集積回路を搭載した無線通信端末であって、

前記半導体集積回路は、無線通信の R F 受信信号を受信する受信回路と前記受信回路のためのチャンネル選択フィルタとを具備して、

前記チャンネル選択フィルタは、第 1 段フィルタと第 2 段フィルタとの従属接続によって構成され、

前記第 1 段フィルタは、第 1 段演算増幅器と、前記第 1 段演算増幅器の入力端子に接続された第 1 入力抵抗と、前記第 1 段演算増幅器の前記入力端子と出力端子との間に接続された第 1 帰還容量とを含む完全積分器によって構成され、

前記第 2 段フィルタは、第 2 段演算増幅器と、前記第 2 段演算増幅器の入力端子に接続された第 2 入力抵抗と、前記第 2 段演算増幅器の前記入力端子と出力端子との間に接続された第 2 帰還容量と可変帰還抵抗との並列接続とを含む不完全積分器によって構成されることを特徴とする無線通信端末。

【請求項 12】

前記チャンネル選択フィルタは、前記第 1 段演算増幅器の前記入力端子と前記第 2 段演算増幅器の前記出力端子との間に接続された入出力帰還抵抗を更に含むことを特徴とする請求項 11 に記載の無線通信端末。

【請求項 13】

前記第 1 段演算増幅器と前記第 1 入力抵抗と前記第 1 帰還容量と、前記第 2 段演算増幅器と前記第 2 入力抵抗と前記第 2 帰還容量と前記可変帰還抵抗と、前記入出力帰還抵抗とは、半導体チップの内部に集積化したこと特徴とする請求項 12 に記載の無線通信端。

【請求項 14】

前記第 1 段演算増幅器と前記第 2 段演算増幅器とは、入出力端子が差動形式とされ、前記第 1 入力抵抗は 2 個の抵抗を含み、前記第 1 帰還容量は 2 個の容量を含み、前記第 2 入力抵抗は 2 個の抵抗を含み、前記第 2 帰還容量は 2 個の容量を含み、前記可変帰還抵抗は 2 個の抵抗を含み、前記入出力帰還抵抗は 2 個の抵抗を含み、

前記第 1 入力抵抗の一方の抵抗と他方の抵抗とは前記第 1 段演算増幅器の反転入力端子と非反転入力端子とにそれぞれ接続され、前記第 1 帰還容量の一方の容量と他方の容量とは前記第 1 段演算増幅器の前記反転入力端子と非反転出力端子との間と前記第 1 段演算増幅器の前記非反転入力端子と反転出力端子との間とにそれぞれ接続され、

前記第 2 入力抵抗の一方の抵抗と他方の抵抗とは、前記第 1 段演算増幅器の前記非反転出力端子と前記第 2 段演算増幅器の反転入力端子との間と前記第 1 段演算増幅器の前記反転出力端子と前記第 2 段演算増幅器の非反転入力端子との間とにそれぞれ接続され、

前記第 2 帰還容量の一方の容量と前記可変帰還抵抗の一方の抵抗との一方の並列接続は前記第 2 段演算増幅器の前記反転入力端子と非反転出力端子との間とにそれぞれ接続され、前記第 2 帰還容量の他方の容量と前記可変帰還抵抗の他方の抵抗との並列接続は前記第 2 段演算増幅器の前記非反転入力端子と反転出力端子との間とにそれぞれ接続され、

前記入出力帰還抵抗の一方の抵抗と他方の抵抗とは、前記第 1 段演算増幅器の前記反転

入力端子と前記第2段演算増幅器の前記反転出力端子との間と前記第1段演算増幅器の前記非反転入力端子と前記第2段演算増幅器の前記非反転出力端子との間にそれぞれ接続されたことを特徴とする請求項13に記載の無線通信端末。

【請求項15】

前記チャンネル選択フィルタのカットオフ周波数は、高カットオフ周波数と低カットオフ周波数とに設定可能とされ、

前記チャンネル選択フィルタが前記低カットオフ周波数に設定される際の前記可変帰還抵抗の前記第2入力抵抗および前記入出力帰還抵抗との比は、前記チャンネル選択フィルタが前記高カットオフ周波数に設定される際の前記可変帰還抵抗の前記第2入力抵抗および前記入出力帰還抵抗との比より小さな値に設定されることを特徴とする請求項14に記載の無線通信端末。

【請求項16】

前記チャンネル選択フィルタは、前段チャンネル選択フィルタと後段チャンネル選択フィルタとの従属接続を含み、

前記前段チャンネル選択フィルタと前記後段チャンネル選択フィルタの各チャンネル選択フィルタは、前記第1段フィルタと前記第2段フィルタとの前記従属接続によって構成されたことを特徴とする請求項15に記載の無線通信端末。

【請求項17】

前記半導体集積回路の前記受信回路と前記チャンネル選択フィルタとは、低雑音増幅器、I信号ミキサー、第1チャンネル選択フィルタ、第1増幅器、Q信号ミキサー、第2チャンネル選択フィルタ、第2増幅器、90度移相器、RF電圧制御発振器を含み、

前記RF電圧制御発振器と前記90度移相器とによって、略90度の位相差を持つIローカル信号とQローカル信号とが、前記I信号ミキサーと前記Q信号ミキサーとにそれぞれ供給され、

前記RF受信信号は前記低雑音増幅器の入力端子に供給され、前記低雑音増幅器のRF受信増幅信号は直交ダウンコンバージョンミキサーを構成する前記I信号ミキサーと前記Q信号ミキサーにそれぞれ供給され、

前記I信号ミキサーから生成されるI受信信号は前記第1チャンネル選択フィルタと前記第1増幅器とに供給される一方、前記Q信号ミキサーから生成されるQ受信信号は前記第2チャンネル選択フィルタと前記第2増幅器とに供給される、

前記第1チャンネル選択フィルタと前記第2チャンネル選択フィルタとの各チャンネル選択フィルタは、前記前段チャンネル選択フィルタと前記後段チャンネル選択フィルタとの前記従属接続を含むことを特徴とする請求項16に記載の無線通信端末。

【請求項18】

前記受信回路の前記I信号ミキサーと前記Q信号ミキサーで構成された前記直交ダウンコンバージョンミキサーは、ダイレクト・コンバージョン・レシーバーまたはローIFレシーバーのいずれかを構成することを特徴とする請求項17に記載の無線通信端末。

【請求項19】

前記第1チャンネル選択フィルタと前記第2チャンネル選択フィルタとの前記各チャンネル選択フィルタのカットオフ周波数は、ロング・ターム・エボリューション方式に従つて高カットオフ周波数と低カットオフ周波数とに設定可能とされることを特徴とする請求項18に記載の無線通信端末。

【請求項20】

前記低雑音増幅器の前記入力端子に供給される前記RF受信信号は、WCDMA方式によるRF受信信号であることを特徴とする請求項19に記載の無線通信端末。

【請求項21】

無線通信のRF受信信号を受信する受信回路と前記受信回路のためのチャンネル選択フィルタとを具備する半導体集積回路であって、

前記チャンネル選択フィルタは、第1段フィルタと第2段フィルタとの従属接続によって構成され、

前記第1段フィルタは、第1段演算増幅器と、前記第1段演算増幅器の入力端子に接続された第1入力抵抗と、前記第1段演算増幅器の前記入力端子と出力端子との間に接続された第1帰還容量とを含む第1積分器によって構成され、

前記第2段フィルタは、第2段演算増幅器と、前記第2段演算増幅器の入力端子に接続された第2入力抵抗と、前記第2段演算増幅器の前記入力端子と出力端子との間に接続された第2帰還容量と可変帰還抵抗との並列接続とを含む第2積分器によって構成されたことを特徴とする半導体集積回路。

【請求項22】

前記第1演算増幅器の出力端子は、前記第2入力抵抗を介して前記第2演算増幅器と電気的に接続され、

前記第2積分器は、前記第2帰還容量の電荷が前記可変帰還抵抗で放電される請求項21に記載の半導体集積回路。

【請求項23】

前記チャンネル選択フィルタは、前記第1段演算増幅器の前記入力端子と前記第2段演算増幅器の前記出力端子との間に接続された入出力帰還抵抗を更に含むことを特徴とする請求項22に記載の半導体集積回路。

【請求項24】

前記第1段演算増幅器と前記第1入力抵抗と前記第1帰還容量と、前記第2段演算増幅器と前記第2入力抵抗と前記第2帰還容量と前記可変帰還抵抗と、前記入出力帰還抵抗とは、半導体チップの内部に集積化されたこと特徴とする請求項23に記載の半導体集積回路。

【請求項25】

前記第1段演算増幅器と前記第2段演算増幅器とは、入出力端子が差動形式とされ、前記第1入力抵抗は2個の抵抗を含み、前記第1帰還容量は2個の容量を含み、前記第2入力抵抗は2個の抵抗を含み、前記第2帰還容量は2個の容量を含み、前記可変帰還抵抗は2個の抵抗を含み、前記入出力帰還抵抗は2個の抵抗を含み、

前記第1入力抵抗の一方の抵抗と他方の抵抗とは前記第1段演算増幅器の反転入力端子と非反転入力端子とにそれぞれ接続され、前記第1帰還容量の一方の容量と他方の容量とは前記第1段演算増幅器の前記反転入力端子と非反転出力端子との間と前記第1段演算増幅器の前記非反転入力端子と反転出力端子との間とにそれぞれ接続され、

前記第2入力抵抗の一方の抵抗と他方の抵抗とは、前記第1段演算増幅器の前記非反転出力端子と前記第2段演算増幅器の反転入力端子との間と前記第1段演算増幅器の前記反転出力端子と前記第2段演算増幅器の非反転入力端子との間とにそれぞれ接続され、

前記第2帰還容量の一方の容量と前記可変帰還抵抗の一方の抵抗との一方の並列接続は前記第2段演算増幅器の前記反転入力端子と非反転出力端子との間とにそれぞれ接続され、前記第2帰還容量の他方の容量と前記可変帰還抵抗の他方の抵抗との他方の並列接続は前記第2段演算増幅器の前記非反転入力端子と反転出力端子との間とにそれぞれ接続され、

前記入出力帰還抵抗の一方の抵抗と他方の抵抗とは、前記第1段演算増幅器の前記反転入力端子と前記第2段演算増幅器の前記反転出力端子との間と前記第1段演算増幅器の前記非反転入力端子と前記第2段演算増幅器の前記非反転出力端子との間とにそれぞれ接続されたことを特徴とする請求項24に記載の半導体集積回路。

【請求項26】

前記チャンネル選択フィルタのカットオフ周波数は、高カットオフ周波数と低カットオフ周波数とに設定可能とされ、

前記チャンネル選択フィルタが前記低カットオフ周波数に設定される際の前記可変帰還抵抗の前記第2入力抵抗および前記入出力帰還抵抗との比は、前記チャンネル選択フィルタが前記高カットオフ周波数に設定される際の前記可変帰還抵抗の前記第2入力抵抗および前記入出力帰還抵抗との比より小さな値に設定されることを特徴とする請求項25に記載の半導体集積回路。