

【公報種別】 特許法第 17 条の 2 の規定による補正の掲載
【部門区分】 第 1 部門第 2 区分
【発行日】 令和 4 年 10 月 12 日 (2022.10.12)

【公開番号】 特開 2021-142398 (P2021-142398A)
【公開日】 令和 3 年 9 月 24 日 (2021.9.24)
【年通号数】 公開・登録公報 2021-045
【出願番号】 特願 2021-103487 (P2021-103487)
【国際特許分類】
A 63 F 7/02 (2006.01)
【FI】
A 63 F 7/02 326 Z

10

【手続補正書】
【提出日】 令和 4 年 10 月 3 日 (2022.10.3)
【手続補正 1】
【補正対象書類名】 特許請求の範囲
【補正対象項目名】 全文
【補正方法】 変更
【補正の内容】
【特許請求の範囲】
【請求項 1】

20

表示装置の表示画面を特定するための各種のコマンドを記載したディスプレイリストを発行する画像制御手段と、前記各種のコマンドに基づく所定の画像データを、所定の R W メモリに完成させる画像生成手段と、前記画像データの基礎データとなる各種の圧縮データを記憶する C G メモリと、を有して構成され、

所定ビット位置以下の下位ビットが全て 0 となる基点アドレスに基づいて、前記 R W メモリに、複数種類の記憶領域が確保され、

前記複数種類の記憶領域には、前記圧縮データを展開するための展開空間として使用可能な第 1 領域及び第 2 領域と、その他の第 3 領域と、が含まれており、

30

前記第 3 領域には、所定ビット位置以下の下位ビットが全て 0 となる基点アドレスと、表示装置の横方向ピクセル数に対応する水平サイズと、を有する一対の二次元空間が確保され、仮想描画空間への描画動作を規定する描画系コマンドに先行してディスプレイリストに記載されるターゲット情報によって、前記画像データを完成させるべき二次元空間が特定されるよう構成され、

前記第 1 領域の展開空間は、画像生成手段によって自動生成され、

前記第 2 領域の展開空間は、ディスプレイリストに記載された所定のコマンドに基づいて、生成及び開放可能に構成されて、動画用の前記圧縮データを展開するために使用され、

前記画像制御手段は、D M A (Direct Memory Access) 動作を実行可能な D M A C 回路と、前記 D M A C 回路の動作を規定する設定値が設定される制御レジスタと、を有して構成され、

40

前記 D M A C 回路による D M A 動作に関し、データの転送元と転送先を含んだ必要情報を、所定の制御レジスタに設定する設定手段と、

規定の制御レジスタへの設定値に基づいて前記 D M A C 回路を機能させて、D M A 動作を開始させる開始手段と、を設け、

開始させた D M A 動作の完了を待つことなく、その後の制御動作に移行する一方、前記設定手段による設定処理は、前記 D M A C 回路の D M A 動作を禁止状態としたうえで実行されることを特徴とする遊技機。

【手続補正 2】

50

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

上記の目的を達成するため、本発明に係る遊技機は、表示装置の表示画面を特定するための各種のコマンドを記載したディスプレイリストを発行する画像制御手段と、前記各種のコマンドに基づく所定の画像データを、所定のRWメモリに完成させる画像生成手段と、前記画像データの基礎データとなる各種の圧縮データを記憶するCGメモリと、を有して構成され、所定ビット位置以下の下位ビットが全て0となる基点アドレスに基づいて、前記RWメモリに、複数種類の記憶領域が確保され、前記複数種類の記憶領域には、前記圧縮データを展開するための展開空間として使用可能な第1領域及び第2領域と、その他の第3領域と、が含まれており、前記第3領域には、所定ビット位置以下の下位ビットが全て0となる基点アドレスと、表示装置の横方向ピクセル数に対応する水平サイズと、を有する一対の二次元空間が確保され、仮想描画空間への描画動作を規定する描画系コマンドに先行してディスプレイリストに記載されるターゲット情報によって、前記画像データを完成させるべき二次元空間が特定されるよう構成され、前記第1領域の展開空間は、画像生成手段によって自動生成され、前記第2領域の展開空間は、ディスプレイリストに記載された所定のコマンドに基づいて、生成及び開放可能に構成されて、動画用の前記圧縮データを展開するために使用され、前記画像制御手段は、DMA (Direct Memory Access) 動作を実行可能なDMAC回路と、前記DMAC回路の動作を規定する設定値が設定される制御レジスタと、を有して構成され、前記DMAC回路によるDMA動作に関し、データの転送元と転送先を含んだ必要情報を、所定の制御レジスタに設定する設定手段と、規定の制御レジスタへの設定値に基づいて前記DMAC回路を機能させて、DMA動作を開始させる開始手段と、を設け、開始させたDMA動作の完了を待つことなく、その後の制御動作に移行する一方、前記設定手段による設定処理は、前記DMAC回路のDMA動作を禁止状態としたうえで実行される。

10

20

30

40

50