

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>7</sup> C23C 18/08	(11) 공개번호 특2001-0050575	(43) 공개일자 2001년06월 15일
(21) 출원번호 10-2000-0055641		
(22) 출원일자 2000년09월22일		
(30) 우선권주장 (71) 출원인	9/404,059 1999년09월23일 미국(US) 루센트 테크놀러지스 인크	
(72) 발명자	미합중국 뉴저지 머레이 힐 마운틴 애비뉴 600 (우편번호 : 07974-0636) 아비스요셉앤소니 미국뉴저지주07059와렌블루제이코드4 판총런 미국뉴저지주07920브릿지워터샤알스트리트10	
(74) 대리인	김창세, 장성구	

심사청구 : 없음

(54) 코팅된 금속 제품

요약

본 발명에 따라서, 금속 기판은 비정질 금속 하부층, 부식 방지 금속 중간층 및 하나이상의 귀금속 외부층을 순서대로 포함하는 다층 표면 피니쉬로 코팅된다. 실시예에서, 금속 기판은 구리 합금을 포함하고, 비정질 금속 하부층은 Ni-P이며, 중간층은 니켈이며, 외부층은 팔라듐이다. 최종 구조는 특히 전기 커넥터로서 유용하다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명에 따라 코팅된 금속 제품의 개략 단면도,  
 도 2는 코팅된 금속 제품을 제조할 때 연관되어 있는 단계를 나타내는 블록도,  
 도 3은 도 2의 프로세스를 이용하여 전기 커넥터를 제조하기 위한 기판을 도시하는 도면,  
 도 4a 및 도 4b는 본 발명의 부식 저항성을 종래의 코팅 제품과 비교하는 사진,  
 도 5는 집적 회로 리드 프레임을 제조하기 위한 기판을 도시하는 도면.  
 이러한 도면은 본 발명의 개념을 설명하기 위한 것임을 이해하여야 한다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 금속 기판이 부식되는 것을 방지하는 도금 금속 제품에 관한 것이고, 보다 상세하게는, 비정질 금속 하부층(underlayer), 부식 방지 금속 중간층 및 하나이상의 귀금속 외부층(outer layer)을 포함한 다층 피니쉬(finish)를 구비한 제품에 관한 것이다. 특히, 표면 피니쉬는 커넥터 및 집적 회로 리드 프레임과 같은 전기 및 전자 소자용으로 이용된다.

부식 방지는 전기 커넥터를 포함한 전기 및 전자 소자에서 특히 중요하다. 고품질의 커넥터는 가전 제품, 컴퓨터, 자동차, 전화, 로봇 및 군사 설비등과 같은 여러 분야의 제품에서 상당히 중요하다. 커넥터는 하나의 소자에서 다른 소자로 전류를 흐르게 하는 경로를 제공한다. 고품질의 커넥터는 고 전도성, 부식 방지성, 마모 방지성이여야 하고, 납땜에 의해 쉽게 접속될 수 있고, 바람직하게 값싸야 한다.

불행하게도, 상술한 소망 특성을 모두 가진 단일 물질은 없다. 구리 및 구리 합금의 대부분은 전도성이 높지만, 대기중에서 부식되기 쉬워 반응성 산화물과 황화물을 생성한다. 표면상의 부식 생성물질은 커넥

터의 전도성과 상호 접속 가능성을 감소시킨다. 반응성 부식 생성물질은 납땜 본드의 형성 및 신뢰성에 또한 저해되고, 역 효과를 받는 다른 전자 부품으로 확산한다.

얇은 귀금속 층은 구리 표면에 부착되어 부식 방지를 증가시킨다. 귀금속 층은 다공성이고, 기공을 통한 부식은 계속해서 문제가 된다.

니켈 코팅은 귀금속 층 외부층 아래에 부착되어, 반응성 구리 생성 물질의 형성 및 확산의 차단막으로서 작용한다. 그러나, 니켈 코팅은 다공성을 또한 보인다. 다공성과 부식은 니켈 차단막에 의해 감소되지만, 구리의 부식 생성 물질은 여전히 피니쉬를 통해 형성하고 확산할 수 있다. 니켈 코팅의 다공성은 니켈 두께를 증가시킴으로써 감소될 수 있지만, 두꺼운 니켈 코팅은 실질적으로 생성하는데 시간이 걸리고 사용시 크랙이 발생하는 경향이 있다. 장시간의 생성 시간은 낮은 생산성과 높은 제조 비용을 의미한다.

귀금속 층의 혼합물 다음에 니켈로 코팅된 구리를 포함하는 개량된 집적 회로 리드 프레임은 본 명세서에서 참조가 되는 출원인 J.A.Abyss 외 다수, 1997, 10, 7의 미국 특허 제 5,675,177 호 개시되어 있다. 이러한 코팅의 리드 프레임은 높은 부식 저항성과 양호한 전기 및 기계적 특성을 가지고 있다. 그러나, 이러한 표면 피니쉬 조차도 기판 금속이 부식성 환경에서 부식되는 것을 막을 수 없다. 따라서, 개량된 다공성 감소성을 가진 표면 피니쉬가 필요하다.

**발명이 이루고자하는 기술적 과제**

본 발명에 따라서, 금속 기판은 비정질 금속 하부층, 부식 방지 금속 중간층 및 하나이상의 귀금속 외부층을 연속적으로 포함하는 다층 표면 피니쉬로 코팅된다. 실시예에서, 금속 기판은 구리 합금을 포함하고, 비정질 금속 하부층은 Ni-P이고, 중간층은 니켈이며, 외부층은 팔라듐이다. 최종 구조는 특히 전기 커넥터로서 유용하다.

**발명의 구성 및 작용**

본 발명의 잇점, 특징 및 여러 다른 특징은 첨부한 도면과 결부시켜 상세히 설명될 실시예에 의해 보다 충분히 알 수 있을 것이다.

도 1은 기판으로부터 윗 방향으로 비정질 금속인 하부층(12), 부식 방지 금속인 중간층(13) 및 귀금속인 외부층(14)을 순서대로 포함하고 있는 혼합층(11)으로 코팅된 금속 기판(10)의 개략 단면도이다. 금속 기판은 전형적으로 구리, 구리 합금, 철 및 철 합금과 같이 대기중에서 부식에 영향을 받는 금속이다. 하부층은 기판상에 코팅가능한 비정질 금속이다. 일반적으로, 하부층은 매우 낮은 다공성을 가지고 있다. 대략 10wt% 이상의 인을 함유한 니켈-인 합금은 구리 또는 철을 포함하는 기판 용도로 적합하다. 니켈-인-텅스텐 또는 코발트-인이 또한 사용될 수 있다. 부식 방지 금속인 중간층(13)은 니켈, 니켈 합금, 코발트 또는 코발트 합금일 수 있다. 귀금속 층(복수의 귀금속 층)(14)은 팔라듐, 금, 로듐, 루테튬, 백금 또는 그 합금일 수 있고, 특히 바람직하게는 팔라듐-니켈 및 팔라듐-코발트일 수 있다.

비정질 하부층(12)은 대략 0.1-2.5 $\mu$ m의 두께를 가질 수 있다. 전형적으로 중간층(13)은 대략 0.1-2.5 $\mu$ m의 두께를 가지고 있고, 귀금속 층은 바람직하게 대략 1.5 $\mu$ m 미만의 두께이다.

비정질 금속은 실질적인 결정 구조를 가지고 있지 않고, 재질내에 상당 수의 그레인 경계를 가지고 있지 않다. 이로 인해, 결정 구조를 가진 코팅에서 다공성의 원인이 되는 그레인 경계의 구조 결함을 제거하게 된다. 그러므로, 비정질 금속 코팅은 매우 낮은 다공성을 가질 수 있다. 더욱이, 귀금속 바로 아래의 부식 방지 금속 코팅은 표면 피니쉬의 부식 생성 물질의 형성을 최소화시킨다.

표면 피니쉬 프로세스에서, 귀금속 층 아래에 코팅을 생성하는 것은 일반적으로 속도 제어 단계이다. 낮은 고유 다공성을 가진 하부층 코팅을 이용함으로써, 표면 피니쉬의 품질을 손상시키지 않고, 두께를 상당히 줄일 수 있다. 결과적으로, 생산 속도와 생산율이 증가하게 되고, 생산 비용이 상당히 감소된다.

본 발명은 본 발명에 따른 코팅 금속 제품의 제조를 설명하는 다음의 특정 실시예에 의해 보다 알 수 있다.

**실시예 1 - 전기 커넥터**

도 2는 코팅 금속인 전기 커넥터를 제조하는 단계의 블록도이다. 블록 A로 표시된 제 1 단계는 금속 기판을 제공하는 단계이다. 금속 블랭크를 스탬핑 또는 에칭하는 바와 같은 소망의 구조로 형성될 수 있다.

도 3은 커넥터 본체(31) 및 메이팅 핀(a mating pin)(32)을 구비한 전기 커넥터(30)를 도시하고 있다. 커넥터 본체(31) 및 핀(32)은 구리-니켈-주석 합금 No. 725 (88.2 wt% Cu, 9.5 Ni, 2.3 Sn; ASTM Spec. No. B122)와 같은 고 전도성의 금속으로 구성되어 있고, 핀 및 본체는 이러한 목적을 위해 예시적인 기판으로서 작용을 한다.

블록 B로 표시된 제 2 단계는 니켈 인 코팅과 같은 비정질의 코팅으로 전도성 기판을 코팅하는 단계이다. 비정질 층은 대략 0.1 $\mu$ m 이상의 두께를 가지고 있어야 하고, 바람직하게는 0.5 내지 1.0 $\mu$ m 범위이다. 대략 10wt% 이상의 P 함유량을 가진 Ni-P를 전착하여 비정질 구조를 만들 수 있다. 적당한 Ni-P 비정질 층은 다음 용액 화합물을 이용하여 전착될 수 있다.

황화 니켈	NiSO <sub>4</sub> 6H <sub>2</sub> O	100 - 300 g/l
염화 니켈	NiCl <sub>2</sub> 6H <sub>2</sub> O	40 - 60 g/l
인산	H <sub>3</sub> PO <sub>3</sub>	40 - 100 g/l

인산	H <sub>3</sub> PO <sub>4</sub>	0 - 50 g/l
황산 니켈	Ni(SO <sub>3</sub> NH <sub>2</sub> ) <sub>2</sub> ·4H <sub>2</sub> O	315 - 650 g/l
염화 니켈	NiCl <sub>2</sub> ·6H <sub>2</sub> O	0 - 22 g/l
붕산	H <sub>3</sub> BO <sub>3</sub>	30 - 45 g/l

증착시의 피트를 피하기 위한 습식제와 증착의 경화를 증가시키기 위한 경화제가 필요 조건에 근거하여 용액에 부가될 수 있다. 선택적으로, 금속 중간 코팅은 니켈 합금, 코발트 또는 코발트 합금일 수 있다.

블록 D로 표시된 제 4 단계는 하나이상의 귀금속(팔라듐, 금, 로듐, 루테튬, 백금 또는 팔라듐-니켈 또는 팔라듐-코발트와 같은 합금) 층을 중간층의 최상부에 부착하는 것이다. 귀금속의 총 두께는 대략 1.5 μm 미만이다. 커넥터의 경우에, 대략 0.1 μm 이상이 좋고, 0.5 - 1.0 μm가 바람직하다. 적합한 팔라듐 층은 본 명세서에서 인용되는 출원인 J.A.Abys 외 다수, 1990, 3, 27의 미국 특허 제 4,911,799 호에 개시되어 있는 전기 도금 방법에 의해 증착될 수 있다. 바람직하게 10 - 30wt%의 니켈 함유량을 함유한 팔라듐-니켈 합금은 본 명세서에서 인용되는 출원인 J.A.Abys 외 다수, 1990, 3, 27의 미국 특허 제 4,911,799 호에 개시되어 있는 전기 도금 방법에 의해 증착될 수 있다. 팔라듐-코발트 합금은 본 명세서에서 인용되는 출원인 J.A.Abys 외 다수, 1997, 11, 19 출원의 미국 특허 출원 제 08/974,120 호에 개시된 바와 같이 증착될 수 있다. 금 층(gold layer)을 증착하기 위한 예시적인 조성 및 전기 도금 조건이 F.H.Reed 외 다수의 Gold Plating Technology, 26 내지 46 페이지(Electrochemical Publications Ltd, Scotland, 1987)에 개시되어 있다. 로듐, 루테튬 및 백금의 도금은 Metal Finishing, (Guidebook and Directory Issue), Vol. 97, No.1 (1999년 1월)에 개시되어 있다.

도 4a 및 도 4b는 H<sub>2</sub>SO<sub>3</sub>(24 시간), (NH<sub>4</sub>)<sub>2</sub>S(15분) 및 75℃의 온도(15분)의 영향을 실질적으로 받는 피니쉬 Cu 기판을 도시하고 있다. 검은 점은 피니쉬의 다공에 의해 야기되는 부식을 표시한다. 도 4a 사진은 종래의 피니쉬를 나타내고 있다. 사진 4b는 본 명세서에서 기술하는 피니쉬를 나타낸다. 보는 바와 같이, 본 발명의 피니쉬는 부식이 적게 나타난다.

**실시예 2 - 집적 회로 리드 프레임**

또한, 집적 회로 리드 프레임은 도 2에서 설명한 프로세스에 의해 제조될 수 있다. 단 한가지 차이점은 기판이 다르고 귀금속의 두께가 0.0025 μm 이상이라는 것이다.

도 5는 IC용 리드 프레임으로서 사용되는 구조로 형성된 기판(50)을 도시하고 있다. 기판(50)은 IC가 장착되는 패들(paddle)(52)과, IC가 연결되는 리드(53)를 포함하고 있다. 댐 바(dam bar)(54)는 패키징 전에 리드를 상호 접속시킨다. 집적 회로가 연결되고 패키징 매체가 점선으로 표시된 영역 위에 부착된 후에, 댐 바(54)가 제거된다.

리드 프레임의 기판은 구리 또는 합금 번호 151 (99.9wt% Cu, 0.1% Zr) 또는 합금 번호 194 (97.5wt% Cu, 2.35wt% Fe, 0.03wt% P, 0.12wt% Zn)과 같은 구리 합금일 수 있다. 다른 전도성 금속 및 합금 번호 42(42wt% Ni, 58wt% Fe)와 같은 합금이 또한 사용될 수 있다.

기판이 코팅된 후에, 출원인 J.A.Abys 외 다수, 1997, 10, 7의 미국 특허 제 5,675,177 호에 개시된 바와 같이, 집적 회로(56)가 장착되고 코팅 기판에 연결된다.

이러한 표면 피니쉬의 잇점은 종래의 니켈/귀금속 피니쉬 보다 상당히 다공성이 적다는 것이고, 또한 차단막이 기판 금속의 노출을 효율적으로 감소시킨다는 것이다.

**발명의 효과**

낮은 고유 다공성을 가진 하부층 코팅을 이용함으로써, 표면 피니쉬의 품질을 손상시키지 않고, 두께를 상당히 줄일 수 있다. 결과적으로, 생산 속도와 생산율이 증가하게 되고, 생산 비용이 상당히 감소된다.

상술한 실시예는 본 발명의 이론의 응용을 나타낼 수 있는 여러 가능성 있는 특정 실시예 중 단지 일부만을 예시한 것임을 알아야 한다. 여러 다양한 구조가 본 발명의 사상과 범위를 벗어나지 않고 당업자에 의해 용이하게 개조될 수 있다.

**(57) 청구의 범위**

**청구항 1**

금속 기판과,  
상기 기판상에서, 비정질 금속 하부층, 금속 중간층 및 귀금속을 포함하는 적어도 하나의 외부층을 순서대로 포함하고 있는 다층 표면 피니쉬(finish)  
를 포함하는 코팅된 금속 제품.

**청구항 2**

제 1 항에 있어서,

상기 비정질 금속은 니켈-인, 니켈-인-텅스텐 및 코발트-인으로 구성된 군에서 선택되는 코팅된 금속 제품.

**청구항 3**

제 1 항에 있어서,

상기 중간 금속층은 니켈, 니켈 합금, 코발트 및 코발트 합금으로 구성된 군에서 선택된 금속을 포함하고 있는 코팅된 금속 제품.

**청구항 4**

제 1 항에 있어서,

상기 귀금속은 팔라듐, 금, 로듐, 루테튬 및 백금으로 구성된 군에서 선택된 금속을 포함하는 코팅된 금속 제품.

**청구항 5**

제 1 항에 있어서,

상기 금속 기판은 구리, 철 또는 니켈을 포함하는 코팅된 금속 제품.

**청구항 6**

제 1 항에 있어서,

상기 비정질 금속은 0.1 - 2.5 $\mu$ m 의 두께를 가지며, 상기 금속 중간층은 0.1 - 2.5 $\mu$ m 의 두께를 가지며, 상기 귀금속은 1.5 $\mu$ m 미만의 두께를 가지는 코팅된 금속 제품.

**청구항 7**

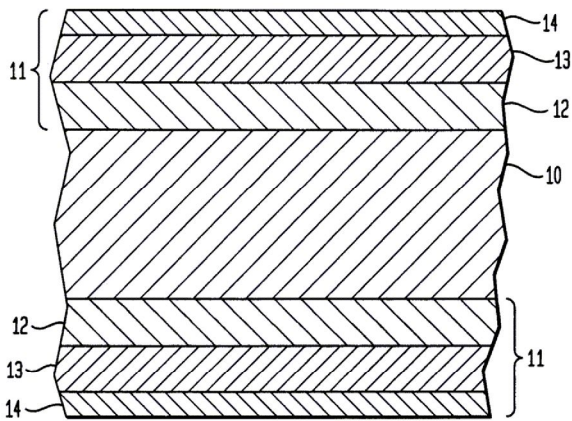
제 1 항에 따른 코팅된 제품을 포함하는 전기 커넥터.

**청구항 8**

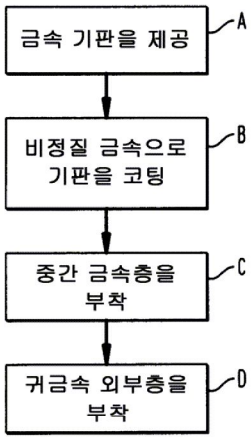
제 1 항에 따른 코팅된 제품을 포함하는 집적 회로 용 리드 프레임.

**도면**

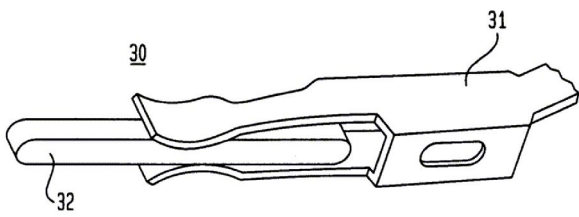
**도면1**



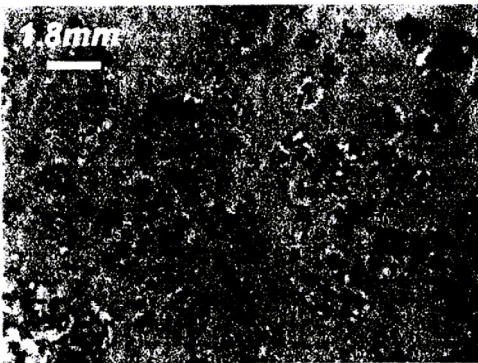
도면2



도면3



도면4a



도면4b



도면5

