



(12) **EUROPÄISCHE PATENTANMELDUNG**

(43) Veröffentlichungstag:
14.05.2003 Patentblatt 2003/20

(51) Int Cl.7: G05F 3/24

(21) Anmeldenummer: 02018983.3

(22) Anmeldetag: 27.08.2002

(84) Benannte Vertragsstaaten:
AT BE BG CH CY CZ DE DK EE ES FI FR GB GR
IE IT LI LU MC NL PT SE SK TR
Benannte Erstreckungsstaaten:
AL LT LV MK RO SI

(72) Erfinder: **Rebmann, Volkmarr**
81541 München (DE)

(74) Vertreter: **Repkow, Ines, Dr. Dipl.-Ing. et al**
Jannig & Repkow
Patentanwälte
Klausenberg 20
86199 Augsburg (DE)

(30) Priorität: 13.09.2001 DE 10145034

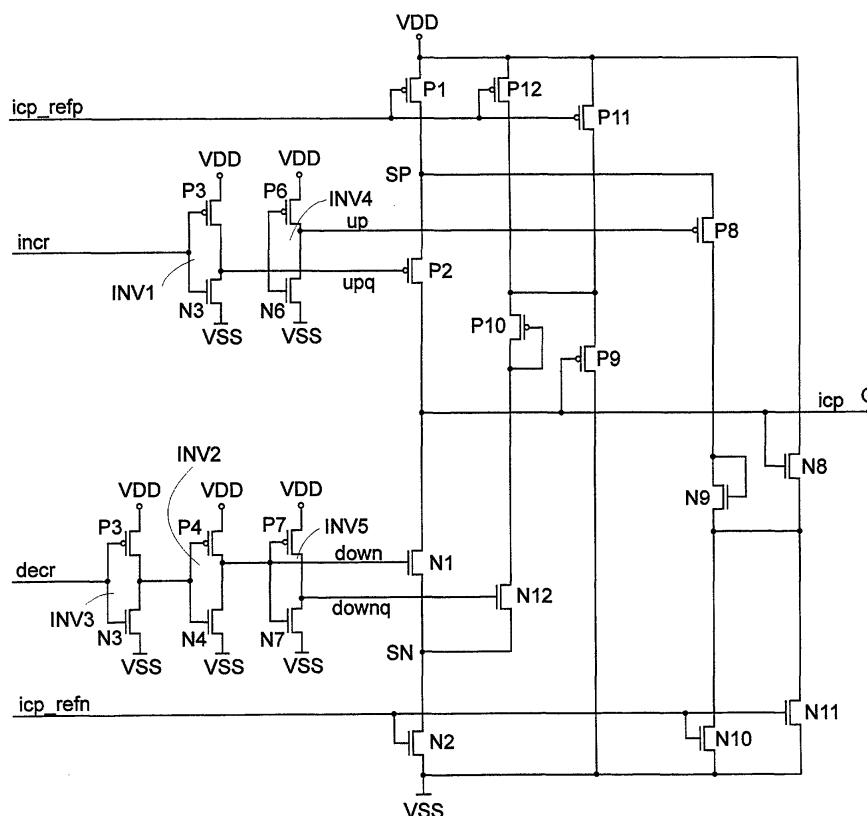
(71) Anmelder: **Infineon Technologies AG**
81669 München (DE)

(54) **Anordnung mit einer Stromquelle und einem zu dieser in Reihe geschalteten Schalter**

(57) Die beschriebene Anordnung zeichnet sich dadurch aus, daß sie eine Steuereinrichtung enthält, welche dafür sorgt, daß das Potential, das sich bei geöffnetem Schalter am stromquellenseitigen Anschluß desselben einstellt, den Wert aufweist, den es aufweisen würde, wenn der Schalter bei ansonsten unveränderten Bedingungen geschlossen wäre und von dem von der

Stromquelle abgegebenen Strom durchflossen werden würde. Dadurch kann erreicht werden, daß der von der Anordnung ausgegebene Strom stets, insbesondere auch bereits unmittelbar nach dem Schließen der Schalter P2 und N1 wunschgemäß groß ist, genauer gesagt exakt der von den Stromquellen P1 bzw. N2 abgegebene Strom ist.

FIG 1



Beschreibung

[0001] Die vorliegende Erfindung betrifft eine Vorrichtung gemäß dem Oberbegriff des Patentanspruchs 1, d.h. eine Anordnung mit einer Stromquelle und einem zu dieser in Reihe geschalteten Schalter.

[0002] Eine solche Anordnung ist in Figur 2 gezeigt. Die in der Figur 2 gezeigte Anordnung enthält vier in Reihe geschaltete Transistoren P1, P2, N1 und N2,

- wobei der erste Transistor P1 ein PMOS-Transistor ist, dessen Source-Anschluß mit dem positiven Pol VDD einer die Anordnung mit Energie versorgenden Versorgungsspannung verbunden ist, und welcher durch ein Signal icp_refp gesteuert wird,
- wobei der zweite Transistor P2 ein PMOS-Transistor ist, dessen Source-Anschluß mit dem Drain-Anschluß des ersten Transistors P1 verbunden ist, und welcher durch ein Signal upq gesteuert wird,
- wobei der dritte Transistor N1 ein NMOS-Transistor ist, dessen Drain-Anschluß mit dem Drain-Anschluß des zweiten Transistors P2 verbunden ist, und welcher durch ein Signal down gesteuert wird, und
- wobei der vierte Transistor N2 ein NMOS-Transistor ist, dessen Drain-Anschluß mit dem Source-Anschluß des dritten Transistors N1 verbunden ist, dessen Source-Anschluß mit dem negativen Pol VSS einer die Anordnung mit Energie versorgenden Versorgungsspannung verbunden ist, und welcher durch ein Signal ipc_refn gesteuert wird.

[0003] Das den Transistor P2 steuernde Signal upq ist das Ausgangssignal eines durch einen PMOS-Transistor P3 und einen NMOS-Transistor N3 gebildeten Inverters INV1, welcher ein ihm zugeführtes Signal incr invertiert.

[0004] Das den Transistor N1 steuernde Signal down ist das Ausgangssignal eines durch einen PMOS-Transistor P4 und einen NMOS-Transistor N4 gebildeten Inverters INV2, welcher das ihm zugeführte Ausgangssignal eines durch einen PMOS-Transistor P5 und einen NMOS-Transistor N5 gebildeten Inverters INV3 invertiert, welcher seinerseits ein ihm zugeführtes Signal decr invertiert.

[0005] Die Transistoren P1 und N2 werden durch die sie steuernden Signale icp_refp bzw. icp_refn so angesteuert, daß durch sie jeweils eine Stromquelle gebildet wird, wobei die von diesen Stromquellen abgegebenen Ströme durch die die Transistoren steuernden Signale icp_refp bzw. icp_refn auf die jeweils gewünschten Werte einstellbar sind. Die Transistoren P1 und N2 werden im folgenden der besseren Verständlichkeit halber auch als Stromquellen P1 und N2 bezeichnet.

[0006] Die Transistoren P2 und N1 werden durch die

sie ansteuernden Signale upq und down (incr und decr) so angesteuert, daß durch sie jeweils ein Schalter gebildet wird, wobei diese Schalter in Abhängigkeit von den Signalen upq bzw. down geöffnet und geschlossen werden können. Die Transistoren P2 und N1 werden im folgenden der besseren Verständlichkeit halber auch als Schalter P2 und N1 bezeichnet.

[0007] Die Anordnung weist einen Ausgangsanschluß O auf, welcher mit einer zwischen den Schaltern P2 und N1 liegenden Stelle verbunden ist, und über welchen ein Ausgangssignal icp ausgegeben wird.

[0008] Aus dem vorstehend beschriebenen Aufbau der Anordnung wird deutlich, daß über den Ausgangsanschluß O wahlweise der von der Stromquelle P1 erzeugte Strom, oder der von der Stromquelle N2 erzeugte Strom, oder kein Strom ausgegeben wird. Genauer gesagt

- wird der von der Stromquelle P1 erzeugte Strom ausgegeben, wenn und so lange der Schalter P2 geschlossen ist (der den Schalter bildende Transistor P2 sich im leitenden Zustand befindet),
- wird der von der Stromquelle N2 erzeugte Strom ausgegeben, wenn und so lange der Schalter N1 geschlossen ist (der den Schalter bildende Transistor N1 sich im leitenden Zustand befindet), und
- wird kein Strom ausgegeben, wenn beide Schalter P2 und N1 geöffnet sind (die die Schalter bildenden Transistoren P2 und N1 sich im sperrenden Zustand befinden).

[0009] Die in der Figur 2 gezeigte Anordnung ist eine universell einsetzbare Stromquelle. Durch sie kann zu beliebigen Zeitpunkten für eine beliebige Dauer ein beliebig großer Strom ausgegeben werden.

[0010] Dies gilt allerdings nur in der Theorie. In der Praxis können Probleme auftreten, die die Einsatzmöglichkeiten der Anordnung einschränken. Diese Probleme bestehen darin, daß mitunter für eine gewisse Zeit nach dem Schließen der Schalter P2 und N1 ein Strom ausgegeben wird, der höher oder niedriger als der eigentlich auszugebende Strom (als der von den Stromquellen P1 bzw. N2 abgegebene Strom) ist; die Erfahrung zeigt, daß der nach dem Schließen der Schalter ausgegebene Strom für eine gewisse Zeit um bis zu mehrere hundert μA höher oder niedriger sein kann als der eigentlich auszugebende Strom.

[0011] Dies hat unter anderem zur Folge, daß die in der Figur 2 gezeigte Anordnung nicht verwendbar ist,

- wenn sehr kurze Stromimpulse definierter Größe benötigt werden, beispielsweise wenn ein Strom von $10\mu\text{A}$ für eine Dauer von 0,5 ns oder weniger benötigt wird, und/oder
- wenn (unabhängig von der Dauer, während welcher

die Anordnung einen Strom ausgibt) größere Abweichungen des von der Anordnung ausgegebenen Stromes von dem eigentlich auszugebenden Strom unzulässig sind.

[0012] Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, die Anordnung gemäß dem Oberbegriff des Patentanspruchs 1 derart weiterzubilden, daß der von dieser ausgegebene Strom stets, insbesondere auch unmittelbar nach dem Schließen des Schalters wunschgemäß groß ist.

[0013] Diese Aufgabe wird erfindungsgemäß durch die in Patentanspruch 1 beanspruchte Anordnung gelöst.

[0014] Die erfindungsgemäße Anordnung zeichnet sich dadurch aus, daß sie eine Steuereinrichtung enthält, welche dafür sorgt, daß das Potential, das sich bei geöffnetem Schalter am stromquellenseitigen Anschluß desselben einstellt, den Wert aufweist, den es aufweisen würde, wenn der Schalter bei ansonsten unveränderten Bedingungen geschlossen wäre und von dem von der Stromquelle abgegebenen Strom durchflossen werden würde.

[0015] Dadurch ist es ausgeschlossen, daß das sich am stromquellenseitigen Anschluß des Schalters einstellende Potential in Phasen, in welchen dieser geöffnet ist, ansteigt. Mit der Verhinderung des Potentialanstieges wird die Ursache beseitigt, die dafür verantwortlich ist, daß bei einem Schließen des Schalters ein erhöhter Strom fließt.

[0016] Bei herkömmlichen Anordnungen nach Art der Figur 2 tritt in Phasen, in welchen der Schalter geöffnet ist, am stromquellenseitigen Anschluß desselben unweigerlich ein Potentialanstieg auf. Dies liegt daran, daß die Stromquelle auch nach dem Öffnen des Schalters einen Strom abgibt. Der weiter fließende Strom hat zur Folge, daß sich in dem zwischen der Stromquelle und dem Schalter verlaufenden Leitungsabschnitt eine erhöhte Ladungsmenge sammelt, und dies hat wiederum zur Folge, daß das sich dort einstellende Potential ansteigt. Das erhöhte Potential, genauer gesagt die diese Potentialerhöhung verursachende erhöhte Ladungsmenge bewirkt, daß bei einem Schließen des Schalters nicht nur der von der Stromquelle abgegebene Strom fließt, sondern zusätzlich ein aus dem Abbau der erhöhten Ladungsmenge resultierender Zusatzstrom fließt, wobei es von der Kapazität des zwischen der Stromquelle und dem Schalter verlaufenden Leitungsabschnittes abhängt, wie schnell der Zusatzstrom abklingt.

[0017] Dadurch, daß bei der erfindungsgemäßen Anordnung das sich am stromquellenseitigen Anschluß des Schalters einstellende Potential auf einen bestimmten Wert gebracht bzw. auf einem bestimmten Wert gehalten wird, kann sich in dem zwischen der Stromquelle und dem Schalter verlaufenden Leitungsabschnitt keine erhöhte Ladungsmenge sammeln, und folglich auch kein Zusatzstrom beim Schließen des Schalters fließen.

[0018] Durch die wie beansprucht erfolgende Einstel-

lung des sich am stromquellenseitigen Anschluß des Schalters einstellenden Potentials werden die Bedingungen erfüllt, die erfüllt sein müssen, damit der Schalter im geschlossenen Zustand genau von dem von der Stromquelle abgegebenen Strom durchflossen wird und mithin genau der von der Stromquelle abgegebene Strom aus der Anordnung ausgegeben wird. Weil diese Bedingung zu allen Zeiten, also auch zum Zeitpunkt des Schließens des Schalters (wann auch immer dies erfolgt) erfüllt sind, wird der Schalter bereits ab dem Schließen desselben genau von dem von der Stromquelle abgegebenen Strom durchflossen, so daß der aus der Anordnung ausgegebene Strom stets, also auch bereits unmittelbar nach dem Schließen des Schalters genau der von der Stromquelle abgegebene Strom ist.

[0019] Vorteilhafte Weiterbildungen der Erfindung sind den Unteransprüchen, der folgenden Beschreibung, und den Figuren entnehmbar.

[0020] Die Erfindung wird nachfolgend anhand eines Ausführungsbeispiels unter Bezugnahme auf die Figuren näher erläutert. Es zeigen

Figur 1 den Aufbau der im folgenden näher beschriebenen Anordnung mit einer Stromquelle und einem zu dieser in Reihe geschalteten Schalter, und

Figur 2 den Aufbau einer herkömmlichen Anordnung mit einer Stromquelle und einem zu dieser in Reihe geschalteten Schalter.

[0021] Die in folgenden unter Bezugnahme auf die Figur 1 beschriebene Anordnung ist im betrachteten Beispiel Bestandteil einer integrierten Schaltung, kann aber auch durch eine normale, d.h. nicht integrierte Schaltung realisiert werden.

[0022] Die beschriebene Anordnung basiert auf der in der Figur 2 gezeigten und eingangs unter Bezugnahme darauf beschriebenen Anordnung. Komponenten, die mit den gleichen Bezugszeichen bezeichnet sind, sind identische oder einander entsprechende Komponenten.

[0023] Die in der Figur 1 gezeigte Anordnung enthält außer den in der Anordnung gemäß Figur 2 enthaltenen Komponenten zusätzlich

- eine erste Steuereinrichtung, welche dafür sorgt, daß das Potential, das sich bei geöffnetem Schalter P2 am stromquellenseitigen Anschluß desselben, genauer gesagt an einem in der Figur 1 mit dem Bezugszeichen SP bezeichneten, zwischen der Stromquelle P1 und dem Schalter P2 liegenden Knotenpunkt einstellt, den Wert aufweist, den es aufweisen würde, wenn der Schalter P2 bei ansonsten unveränderten Bedingungen geschlossen wäre und von dem von der Stromquelle P1 abgegebenen Strom durchflossen werden würde, und

- eine zweite Steuereinrichtung, welche dafür sorgt, daß das Potential, das sich bei geöffnetem Schalter N1 am stromquellenseitigen Anschluß desselben, genauer gesagt an einem in der Figur 1 mit dem Bezugszeichen SN bezeichneten, zwischen der Stromquelle N2 und dem Schalter N1 liegenden Knotenpunkt einstellt, den Wert aufweist, den es aufweisen würde, wenn der Schalter N1 bei ansonsten unveränderten Bedingungen geschlossen wäre und von dem von der Stromquelle N2 abgegebenen Strom durchflossen werden würde.

[0024] Die erste Steuereinrichtung enthält neben einer Reihe von weiteren Bauelementen einen PMOS-Transistor P8, welcher identische Eigenschaften aufweist wie der den Schalter P2 bildende Transistor P2. Da, wie nachfolgend noch näher erläutert wird, dieser Transistor P8 wie der Transistor P2 so angesteuert wird, daß er als Schalter wirkt, wird er im folgenden auch als Schalter P8 bezeichnet.

[0025] Der Transistor P8 ist sourceseitig mit dem Knotenpunkt SP verbunden, und ist mit den restlichen Komponenten der ersten Steuereinrichtung so verschaltet, daß er in Phasen, in welchen der durch den Transistor P2 gebildete Schalter geöffnet ist, von dem Strom durchflossen wird, von welchem der Schalter P2 bei den herrschenden Bedingungen durchflossen werden würde, wenn er geschlossen wäre. Weil dieser Strom im stationären Zustand genau der von der Stromquelle P1 abgegebene Strom ist, wird der Knotenpunkt SP durch den Transistor P8 automatisch auf das Potential gebracht, das dieser aufweisen würde, wenn der Schalter P2 von dem von der Stromquelle P1 erzeugten Strom durchflossen werden würde.

[0026] Im Gegensatz hierzu tritt bei herkömmlichen Anordnungen nach Art der Figur 2 in Phasen, in welchen der Schalter P2 geöffnet ist, am stromquellenseitigen Anschluß desselben unweigerlich ein Potentialanstieg auf. Dies liegt daran, daß die Stromquelle P1 auch nach dem Öffnen des Schalters P2 einen Strom abgibt. Der weiter fließende Strom hat zur Folge, daß sich in dem zwischen der Stromquelle und dem Schalter verlaufenden Leitungsabschnitt eine erhöhte Ladungsmenge sammelt, und dies hat wiederum zur Folge, daß das sich am Knotenpunkt SP einstellende Potential ansteigt. Das erhöhte Potential, genauer gesagt die diese Potentialerhöhung verursachende erhöhte Ladungsmenge bewirkt, daß bei einem Schließen des Schalters P2 nicht nur der von der Stromquelle P1 abgegebene Strom fließt, sondern zusätzlich ein aus dem Abbau der erhöhten Ladungsmenge resultierender Zusatzstrom fließt, wobei es von der Kapazität des zwischen der Stromquelle und dem Schalter verlaufenden Leitungsabschnittes abhängt, wie schnell der Zusatzstrom abklingt.

[0027] Dadurch, daß bei der Anordnung gemäß Figur 1 das sich am stromquellenseitigen Anschluß des Schalters P2 einstellende Potential auf einen bestimmten Wert gebracht bzw. auf einem bestimmten Wert ge-

halten wird, kann sich in dem zwischen der Stromquelle P1 und dem Schalter P2 verlaufenden Leitungsabschnitt keine erhöhte Ladungsmenge sammeln, und folglich auch kein Zusatzstrom beim Schließen des Schalters fließen.

[0028] Dies hat den positiven Effekt, daß der Schalter P2 dann, wenn er geschlossen wird, von Beginn an von dem von der Stromquelle P1 abgegebenen Strom, also genau von dem Strom, von welchem er durchflossen werden soll, durchflossen wird.

[0029] Der Transistor P8 wird durch ein Signal up angesteuert, welches komplementär zu dem den Transistor T2 steuernden Signal upq verläuft. Das Signal upq ist das Ausgangssignal eines durch einen PMOS-Transistor P6 und einen NMOS-Transistor N6 gebildeten Inverters INV4. Der Inverter INV4 erhält das vom Inverter INV1 erzeugte Signal upq als Eingangssignal erzeugt daraus das zum Signal upq inverse Signal up.

[0030] Durch die komplementäre Ansteuerung der Transistoren P2 und P8 ist der Transistor P8 nur leitend (ist der dadurch gebildete Schalter nur geschlossen), wenn und so lange der Transistor P2 sperrt (wenn der dadurch gebildete Schalter geöffnet ist); im leitenden Zustand des Transistors P2 (im geschlossenen Zustand des dadurch gebildeten Schalters) sperrt der Transistor P8 (ist der dadurch gebildete Schalter geöffnet) und kann somit keinen Einfluß auf die in der Anordnung herrschenden Zustände und ablaufenden Vorgänge nehmen.

[0031] Der den Transistor P8 durchfließende Strom über einen zum Transistor P8 in Reihe geschalteten NMOS-Transistor N9, einen zum Transistor N9 in Reihe geschalteten NMOS-Transistor N10, und einen zum Transistor N10 parallel geschalteten NMOS-Transistor N11 zum negativen Pol VSS der die Anordnung mit Energie versorgenden Versorgungsspannung.

[0032] Die Transistoren N10 und N11 sind dem Transistor N2 entsprechende, d.h. die selben Eigenschaften wie der Transistor N2 aufweisende Transistoren, und werden auch wie der Transistor N2 durch das Signal icp_refn angesteuert. Damit bildet die Transistor N10 und N11 der Stromquelle N2 entsprechende Stromquellen.

[0033] Der Transistor N9 wirkt als Diode.

[0034] Die Transistoren N9 bis N11 haben auch noch weitere Funktionen, auf welche später noch genauer eingegangen wird.

[0035] Die erste Steuereinrichtung enthält neben den bisher beschriebenen Komponenten derselben noch Mittel, welche dafür sorgen, daß der Transistor P8 genau von dem Strom durchflossen wird, von welchen der Transistor P2 durchflossen werden würde, wenn er gerade leitend wäre (wenn der dadurch gebildete Schalter geschlossen wäre).

[0036] Dies wird im betrachteten Beispiel dadurch erreicht, daß durch die erwähnten Mittel dafür gesorgt wird, daß das sich am Drain-Anschluß des Transistors P8 einstellende Potential so groß ist wie das Potential,

das sich am Drain-Anschluß des Transistors P2 einstellen würde, wenn er gerade leitend wäre (wenn der dadurch gebildete Schalter geschlossen wäre).

[0037] Dies wird im betrachteten Beispiel durch einen Spannungsfolger oder eine wie ein Spannungsfolger wirkende Einrichtung erreicht. Der Vollständigkeit halber sei angemerkt, daß als Spannungsfolger Schaltungen bezeichnet werden, die einen Eingangsanschluß und einen Ausgangsanschluß aufweisen, und bei welchen die Ausgangsspannung gleich der Eingangsspannung ist.

[0038] Dieser Spannungsfolger wird im betrachteten Beispiel durch einen NMOS-Transistor N8 und den bereits erwähnten NMOS-Transistor N9 gebildet.

Vom Transistor N8

[0039]

- ist der Drain-Anschluß mit dem positiven Pol VDD der die Anordnung mit Energie versorgenden Versorgungsspannung verbunden,
- ist der Gate-Anschluß mit dem Ausgangsanschluß O der Anordnung verbunden, und
- ist der Sourceanschluß
 - mit dem Sourceanschluß des Transistors N9 verbunden, und
 - über die Transistoren N10 und N11 mit dem negativen Pol VSS der die Anordnung mit Energie versorgenden Versorgungsspannung verbunden.

Vom Transistor N9

[0040]

- ist der Drain-Anschluß mit dem Drain-Anschluß des Transistors P8 verbunden,
- ist der Gate-Anschluß mit dem Drain-Anschluß verbunden, und
- ist der Sourceanschluß
 - mit dem Sourceanschluß des Transistors N8 verbunden, und
 - über die Transistoren N10 und N11 mit dem negativen Pol VSS der die Anordnung mit Energie versorgenden Versorgungsspannung verbunden.

[0041] Der Eingangsanschluß des durch die Transistoren N8 und N9 gebildeten Spannungsfolgers ist der Gate-Anschluß des Transistors N8, und der Ausgangsanschluß des Spannungsfolgers ist der Drain-Anschluß des Transistors N9.

[0042] Es dürfte einleuchten, daß auch anders realisierte Spannungsfolger zum Einsatz kommen können. Beispielsweise wäre denkbar, als Spannungsfolger ei-

nen Operationsverstärker zu verwenden, von welchem der Ausgangsanschluß und der invertierende Eingangsanschluß miteinander verbunden sind.

[0043] In diesem Zusammenhang sei jedoch darauf hingewiesen, daß im allgemeinen der in der Anordnung gemäß Figur 1 verwendeten Spannungsfolger-Realisierung der Vorzug zu geben ist. Ein so realisierter Spannungsfolger arbeitet maximal schnell und ohne Stabilitätsprobleme. Bei rückgekoppelten Operationsverstärkern kommt es hingegen häufig zu Stabilitätsproblemen. Diese können zwar durch eine entsprechende Kompensation des Operationsverstärkers beseitigt werden, doch hat eine Kompensation zur Folge, daß der Operationsverstärker langsamer auf Veränderungen reagiert. Deshalb und weil sowohl das Vorsehen eines Operationsverstärkers als auch die Maßnahmen zur Kompensation mit einem vergleichsweise hohen Aufwand verbunden sind, ist die Verwendung eines rückgekoppelten Operationsverstärkers als Spannungsfolger im allgemeinen nicht die optimale Lösung.

[0044] Mit Hilfe des Spannungsfolgers wird das sich am Drain-Anschluß des Transistors P8 einstellende Potential auf den Wert des sich am Ausgangsanschluß O der Anordnung (und damit auch am Drain-Anschluß des Transistors P2) einstellenden Potentials gebracht.

[0045] Dadurch stellen sich an sämtlichen Anschlüssen des Transistors P8 exakt die Potentiale ein, die sich am Transistor P2 einstellen würden, wenn dieser sich im leitenden Zustand befände. Dies hat zur Folge, daß der Transistor P8 genau von dem Strom durchflossen wird, von welchem auch der Transistor P2 durchflossen werden würde, wenn er sich im leitenden Zustand befände.

[0046] Dadurch wird der Knotenpunkt SP stets, d.h. sowohl in Phasen in welchen der Schalter P2 geschlossen ist, als auch in Phasen, in welchen der Schalter P2 geöffnet ist, von dem selben Strom, genauer gesagt von dem von der Stromquelle P1 abgegebenen Strom durchflossen. Dies hat zur Folge, daß weder das Öffnen noch das Schließen des Schalters P2 Veränderungen des sich am Knotenpunkts einstellenden Potentials zur Folge haben kann, und daß der Schalter S2 nach dem Schließen desselben sofort von dem Strom durchflossen wird, von welchem er durchflossen werden soll.

[0047] Die zweite Steuereinrichtung besteht aus PMOS-Transistoren P7, P9, P10, P11, und P12, sowie aus NMOS-Transistoren N7 und N12, und ist analog zur ersten Steuereinrichtung aufgebaut, so daß auf eine Beschreibung verzichtet werden kann.

[0048] Die in der Figur 1 gezeigte Anordnung läßt sich in verschiedenerlei Hinsicht modifizieren. Beispielsweise ist es möglich, anstelle der vorliegend verwendeten Transistoren andere Transistoren, beispielsweise Bipolar-Transistoren oder sonstige Transistoren zu verwenden. Selbstverständlich können auch die Stromquellen und/oder die Schalter anders als bei der Anordnung gemäß Figur 1 realisiert werden.

[0049] Die vorstehend beschriebene Anordnung er-

möglichst es unabhängig von den Einzelheiten der praktischen Realisierung, daß der von der Anordnung ausgegebene Strom stets, insbesondere auch bereits unmittelbar nach dem Schließen der Schalter P2 und N1 wunschgemäß groß ist, genauer gesagt exakt der von den Stromquellen P1 bzw. N2 abgegebene Strom ist.

Bezugszeichenliste

[0050]

decr	Steuersignal zur Schaltersteuerung
down	Steuersignal zur Schaltersteuerung
downq	Steuersignal zur Schaltersteuerung
icp	aus der Anordnung ausgegebener Strom
icp_refn	Steuersignal zur Stromeinstellung
icp_refp	Steuersignal zur Stromeinstellung
incr	Steuersignal zur Schaltersteuerung
INVx	Inverter
Nx	NMOS-Transistoren
O	Ausgangsanschluß
Px	PMOS-Transistoren
up	Steuersignal zur Schaltersteuerung
upq	Steuersignal zur Schaltersteuerung
VDD	Potential des positiven Pols der die Anordnung mit Energie versorgenden Versorgungsspannung
VSS	Potential des negativen Pols der die Anordnung mit Energie versorgenden Versorgungsspannung

Patentansprüche

1. Anordnung mit einer Stromquelle (P1) und einem zu dieser in Reihe geschalteten Schalter (P2),
dadurch gekennzeichnet,
daß die Anordnung eine Steuereinrichtung (N6, N8 bis N11, P6, P8) enthält, welche dafür sorgt, daß das Potential, das sich bei geöffnetem Schalter (P2) am stromquellenseitigen Anschluß desselben einstellt, den Wert aufweist, den es aufweisen würde, wenn der Schalter (P2) bei ansonsten unveränderten Bedingungen geschlossen wäre und von dem von der Stromquelle (P1) abgegebenen Strom durchflossen werden würde.
2. Anordnung nach Anspruch 1,
dadurch gekennzeichnet,
daß die Steuereinrichtung (N6, N8 bis N11, P6, P8) einen dem Schalter (P2) entsprechenden Schalter (P8) enthält, wobei einer der Anschlüsse des Schalters (P8) der Steuereinrichtung mit dem stromquellenseitigen Anschluß des außerhalb der Steuereinrichtung vorgesehenen Schalters (P2) verbunden ist, und wobei der Schalter (P8) der Steuereinrichtung im übrigen so angeordnet und verschaltet ist, daß er im geschlossenen Zustand von dem Strom

durchflossen wird, von welchem auch der außerhalb der Steuereinrichtung vorgesehene Schalter (P2) durchflossen wird, wenn er geschlossen ist.

3. Anordnung nach Anspruch 2,
dadurch gekennzeichnet,
daß der Schalter (P8) der Steuereinrichtung (N6, N8 bis N11, P6, P8) im geschlossenen Zustand von dem von der Stromquelle (P1) abgegebenen Strom durchflossen wird.
4. Anordnung nach Anspruch 2 oder 3,
dadurch gekennzeichnet,
daß der außerhalb der Steuereinrichtung (N6, N8 bis N11, P6, P8) vorgesehene Schalter (P2) und der Schalter (P8) der Steuereinrichtung so angesteuert werden, daß der Schalter (P8) der Steuereinrichtung geöffnet ist, wenn der außerhalb der Steuereinrichtung vorgesehene Schalter (P2) geschlossen ist, und daß der Schalter (P8) der Steuereinrichtung geschlossen ist, wenn der außerhalb der Steuereinrichtung vorgesehene Schalter (P2) geöffnet ist.
5. Anordnung nach einem der Ansprüche 2 bis 4,
dadurch gekennzeichnet,
daß dafür gesorgt ist, daß das Potential, das sich an dem Anschluß des Schalters (P8) der Steuereinrichtung (N6, N8 bis N11, P6, P8) einstellt, welcher nicht mit dem stromquellenseitigen Anschluß des außerhalb der Steuereinrichtung vorgesehenen Schalters (P2) verbunden ist, dem Potential entspricht, welches sich an dem nicht mit der Stromquelle (P1) verbundenen Anschluß des außerhalb der Steuereinrichtung vorgesehenen Schalters (P2) einstellt.
6. Anordnung nach Anspruch 5,
dadurch gekennzeichnet,
daß die Einstellung des Potentials, das sich an dem Anschluß des Schalters (P8) der Steuereinrichtung (N6, N8 bis N11, P6, P8) einstellt, welcher nicht mit dem stromquellenseitigen Anschluß des außerhalb der Steuereinrichtung vorgesehenen Schalters (P2) verbunden ist, unter Verwendung eines Spannungsfolgers (N8, N9) oder einer einem Spannungsfolger entsprechenden Einrichtung erfolgt.
7. Anordnung nach Anspruch 6,
dadurch gekennzeichnet,
daß der Eingangsanschluß des Spannungsfolgers (N8, N9) mit dem nicht mit dem stromquellenseitigen Anschluß des außerhalb der Steuereinrichtung vorgesehenen Schalters (P2) verbunden ist, und daß der Ausgangsanschluß des Spannungsfolgers (N8, N9) mit dem Anschluß des Schalters (P8) der Steuereinrichtung verbunden ist, welcher nicht mit dem stromquellenseitigen

Anschluß des außerhalb der Steuereinrichtung vorgesehenen Schalters (P2) verbunden ist.

8. Anordnung nach Anspruch 6 oder 7,
dadurch gekennzeichnet, 5
daß der Spannungsfolger (N8, N9) durch zwei in Reihe geschaltete Transistoren gebildet wird, wobei der erste Transistor (N8) ein in Sourcefolger-schaltung angeordneter Transistor ist, und wobei der zweite Transistor (N9) als Diode verwendet wird. 10
9. Anordnung nach Anspruch 8,
dadurch gekennzeichnet,
daß der Gate-Anschluß des ersten Transistors (N8) der Eingangsanschluß des Spannungsfolgers (N8, N9) ist, und daß der Drain-Anschluß des zweiten Transistors (N9) der Ausgangsanschluß des Spannungsfolgers ist. 15
10. Anordnung nach einem der Ansprüche 2 bis 9,
dadurch gekennzeichnet,
daß der außerhalb der Steuereinrichtung vorgesehene Schalter (P2) und der Schalter (P8) der Steuereinrichtung jeweils durch einen Transistor gebildet werden. 25

30

35

40

45

50

55

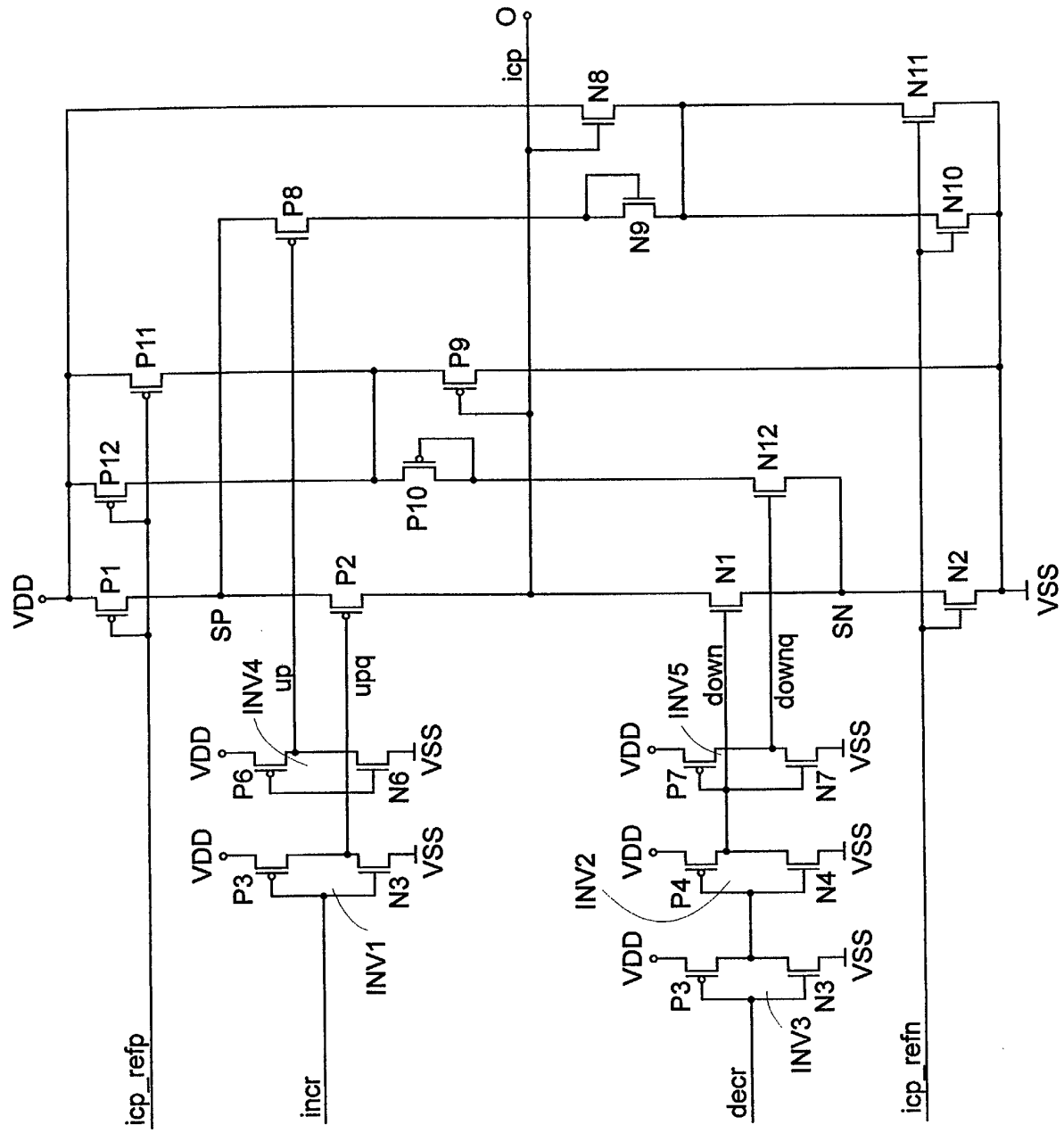
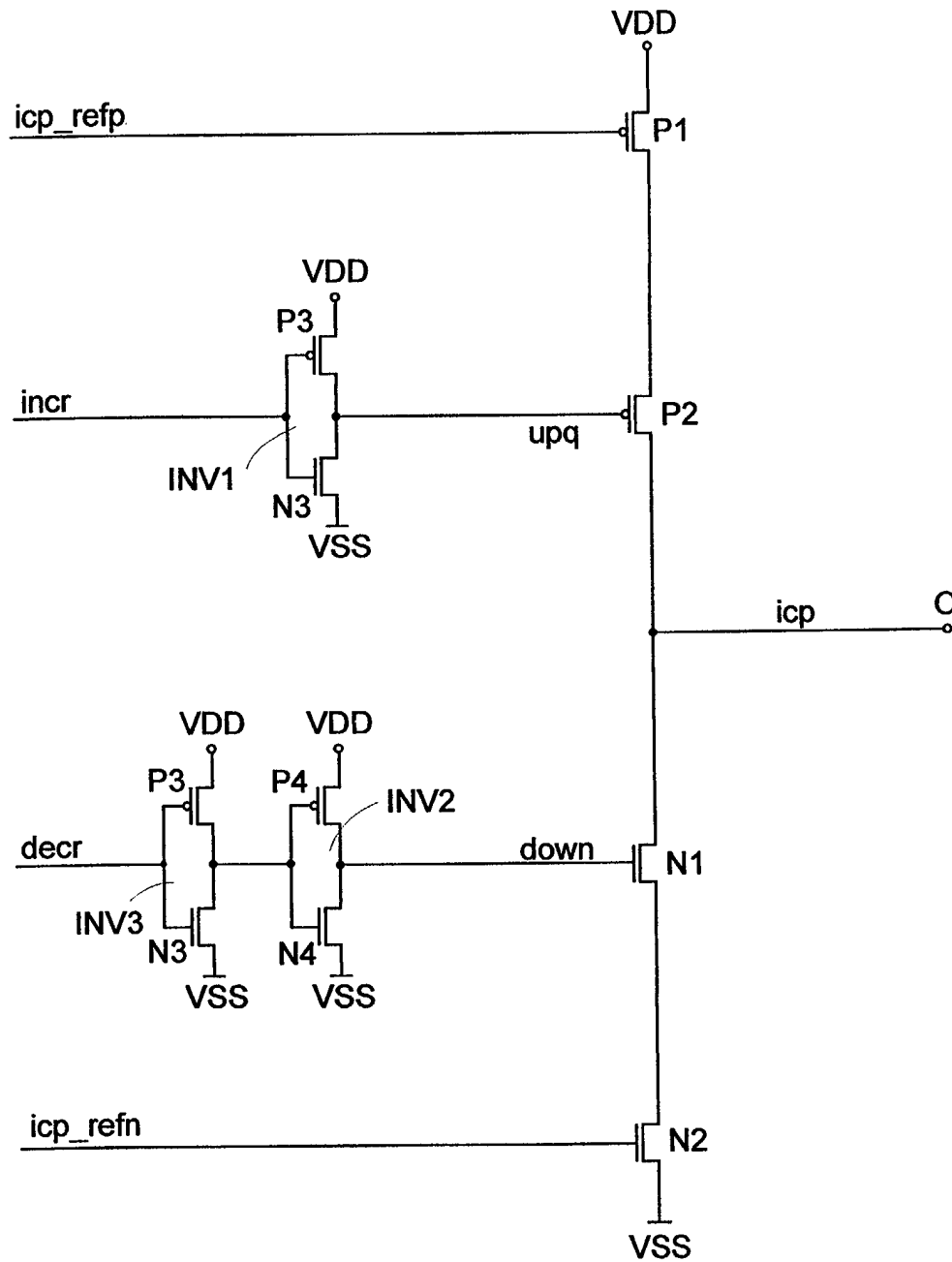


FIG 1

**FIG 2**