



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년07월18일
(11) 등록번호 10-1421379
(24) 등록일자 2014년07월14일

(51) 국제특허분류(Int. Cl.)
H03L 7/093 (2006.01)
(21) 출원번호 10-2013-0063586
(22) 출원일자 2013년06월03일
심사청구일자 2013년06월03일
(56) 선행기술조사문헌
KR100358118 B1
KR1020090047155 A

(73) 특허권자
부경대학교 산학협력단
부산광역시 남구 신선로 365 (용당동,
부경대학교)
(72) 발명자
최영식
부산 부산진구 백양대로300번길 20, 210동 303호
(개금동, 신개금엘지아파트)
최혁환
부산 해운대구 대천로 225, 202동 1003호 (좌동,
두산2차아파트)
김민욱
부산 부산진구 신암로 32, 101동 2002호 (범천동,
범천정남아파트)
(74) 대리인
특허법인인상

전체 청구항 수 : 총 8 항

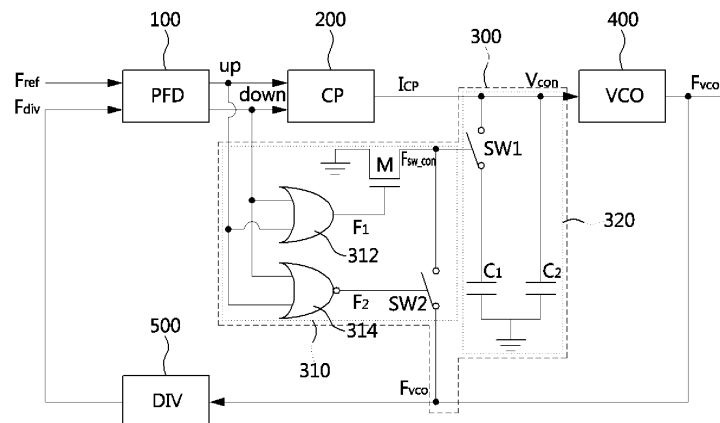
심사관 : 조광현

(54) 발명의 명칭 위상 고정 루프

(57) 요약

본 발명의 의한 위상고정루프는, 기준신호와 출력신호를 분주한 피드백신호의 위상을 비교하고, 비교결과에 따라 비교결과신호를 발생시키는 위상주파수검출기, 비교결과신호에 상응하는 전류를 제공하는 전하펌프, 전하펌프의 전류에 상응하는 제어전압을 생성하고, 비교결과신호의 비활성화 구간에서 출력신호 주기에 상응하여 제어전압을 하강시키는 루프필터, 제어전압에 기초하여 출력신호를 제공하는 전압제어발진기, 출력신호를 분주하여 피드백신호를 생성하고, 피드백신호를 위상주파수검출기에 제공하는 분주기를 포함한다.

대표도 - 도1



이 발명을 지원한 국가연구개발사업
 과제고유번호 C-D-2012-0381
 부처명 지식경제부
 연구사업명 시스템반도체 설계인력양성
 연구과제명 Analog IC 설계 : PLL/PMIC
 기 여 율 1/1
 주관기관 한국전자통신연구원
 연구기간 2013.01.01 ~ 2013.11.30

특허청구의 범위

청구항 1

기준신호와 출력신호를 분주한 피드백신호의 위상을 비교하고, 비교결과에 따라 비교결과신호를 발생시키는 위상주파수검출기;

상기 비교결과신호에 상응하는 전류를 제공하는 전하펌프;

상기 전하펌프의 전류에 상응하는 제어전압을 생성하고, 상기 비교결과신호의 비활성화 구간에서 상기 출력신호 주기에 상응하여 상기 제어전압을 하강시키는 루프필터;

상기 제어전압에 기초하여 상기 출력신호를 제공하는 전압제어발진기; 및

상기 출력신호를 분주하여 상기 피드백신호를 생성하고, 상기 피드백신호를 상기 위상주파수검출기에 제공하는 분주기를 포함하는 위상고정루프.

청구항 2

청구항 1에 있어서,

상기 루프필터는,

상기 비교결과신호의 활성화 구간 및 비활성화 구간을 검출하고, 검출결과에 따라 스위칭 제어신호를 제공하며, 상기 검출결과에 따라 출력신호 경로를 제어하는 제어부; 및

상기 비교결과신호의 활성화 구간에서는 상기 스위칭 제어신호에 의해 상기 전하펌프의 전류에 상응하는 제어전압을 생성하고, 상기 비교결과신호의 비활성화 구간에서는 상기 출력신호 경로를 통하여 제공되는 상기 출력신호의 주기에 상응하여 상기 제어전압을 하강시키는 제어전압 생성부를 포함하는 위상고정루프.

청구항 3

청구항 2에 있어서,

상기 제어전압 생성부는,

상기 전하펌프 출력에 연결되고, 상기 스위칭 제어신호 또는 상기 출력신호 경로를 통하여 제공되는 상기 출력신호에 상응하여 스위칭 되는 제1 스위치;

상기 제1 스위치와 직렬로 연결되는 제1 커패시터; 및

상기 제1 스위치 및 제1 커패시터와 병렬로 연결되는 제2 커패시터를 포함하는 위상고정루프.

청구항 4

청구항 3에 있어서,

상기 제1 스위치는 상기 활성화 구간에서 제공된 상기 스위칭 제어신호에 상응하여 개방되어 상기 전하펌프의 전류가 상기 제2 커패시터에 제공되는 위상고정루프.

청구항 5

청구항 4에 있어서,

상기 제1 스위치는 상기 비활성화 구간의 시작시에 단락되어 상기 제2 커패시터에 충전된 전류가 상기 제1 커패시터로 제공되어 상기 충전된 전류를 공유하고, 상기 비활성 구간 동안 상기 제1 스위치는 상기 출력신호의 주기에 따라 개방 및 단락을 반복하여 상기 충전된 전류가 상기 제1 커패시터에 제공되는 것을 제어하는 위상고정루프.

청구항 6

청구항 3에 있어서,

상기 제어부는,

상기 비교결과신호로 제1 비교결과신호 및 제2 비교결과신호를 입력받고, 상기 제1 및 제2 비교결과신호를 비교하여 제1 검출결과신호를 제공하는 제1 게이트;

상기 제1 검출결과신호에 상응하여 턴 온 또는 턴 오프 되어 상기 스위칭 제어신호를 생성하고, 상기 스위칭 제어신호를 상기 제1 스위치에 제공하는 트랜지스터;

상기 제1 및 제2 비교결과신호를 입력받고, 상기 제1 및 제2 비교결과신호를 비교하여 제2 검출결과신호를 제공하는 제2 게이트; 및

상기 제2 검출결과신호에 상응하여 개방 또는 단락되어 상기 출력신호의 경로를 제공하는 제2 스위치를 포함하는 위상고정루프.

청구항 7

청구항 6에 있어서,

상기 제1 게이트는 상기 제1 및 제2 비교결과신호 중에서 어느 하나의 신호가 업신호 또는 다운신호인 경우 상기 제1 검출결과신호를 활성화 시키고, 상기 트랜지스터는 상기 활성화된 제1 검출결과신호에 상응하여 턴 온 되어 상기 제1 스위치를 개방시키고,

상기 제2 게이트는 상기 제1 및 제2 비교결과신호 중에서 어느 하나의 신호가 업신호 또는 다운신호인 경우 상기 제2 검출결과신호를 비활성화 시키고, 상기 제2 스위치는 상기 비활성화된 제2 검출결과신호에 상응하여 개방되는 위상고정루프.

청구항 8

청구항 6에 있어서,

상기 제1 게이트는 상기 제1 및 제2 비교결과신호가 업신호 및 다운신호가 아닌 경우 상기 제1 검출결과신호를 비활성화 시키고, 상기 트랜지스터는 상기 비활성화된 제1 검출결과신호에 상응하여 턴 오프 되어 상기 제1 스위치를 단락시키고,

상기 제2 게이트는 상기 제1 및 제2 비교결과신호가 업신호 및 다운신호가 아닌 경우 상기 제2 검출결과신호를 활성화 시키고, 상기 제2 스위치는 상기 비활성화된 제2 검출결과신호에 상응하여 단락되는 위상고정루프.

명세서

기술분야

[0001] 본 발명은 위상고정루프에 관한 것으로, 더욱 상세하게는 전압제어발진기의 출력신호 주기마다 전하가 전달되는 루프필터를 포함하는 위상 고정 루프에 관한 것이다.

배경기술

[0002] 위상고정루프(PLL: Phase Locked Loop)는 기준신호와 출력신호의 위상을 지속적으로 비교하고, 그 결과에 기초하여 주파수를 보정함으로써 출력신호가 항상 일정한 주파수를 유지하도록 하는 회로로서, 통신 시스템 등의 전자 시스템에 일반적으로 구비되는 기본 회로들 중 하나이다. 위상고정루프는 위상주파수검출기(PFD: Phase Frequency Detector), 전하펌프(CP: Charge Pump), 루프필터(LP: Loop Filter), 전압제어발진기(VCO: Voltage Controlled Oscillator) 및 분주기(DIV: Divider)로 구성된다.

[0003] 루프필터는 위상고정루프에서의 대역폭과 위상고정시간을 조절할 수 있으며, 저항과 커패시터로 구성된 1차 RC 루프필터 구조와 2차 루프필터 구조가 많이 사용한다. 하지만, 상기와 같은 구조들은 공정 변화, 전압 변화 및 온도 변화에 아주 민감한 저항을 사용함으로써 위상고정루프의 안정성이 크게 변화한다는 단점이 있다.

[0004] 따라서, 최근에는 위상고정루프를 안정화시키기 위하여 저항 없이 커패시터만으로 동작하는 구조의 루프필터가 개발되고 있다. 특히, 저항 대신 스위치를 사용하여 커패시터만으로 동작하는 구조의 루프필터는 저항이 하던 역할을 스위치가 대신함으로써 위상고정루프가 안정화되고, 구조가 간단하여 칩 크기를 줄일 있다는 장점이 있

다.

[0005] 그러나, 종래에 저항 대신 스위치를 사용하는 구조의 루프필터는 기준신호가 스위치를 제어함으로써 크기가 큰 기준주파수 스파(spur)를 발생시킨다는 문제점이 발생한다. 기준주파수 스파(spur)는 위상고정루프에서 위상이 고정된 후에도 여러 가지 요인들에 의해 루프필터의 제어전압이 기준신호 주기에 따라 흔들리게 되고, 흔들리는 전압에 의해 변화된 불필요한 주파수를 의미한다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 상술한 종래 기술의 문제점을 해결하기 위한 것이다. 즉, 공정 변화, 전압 변화 및 온도 변화에 영향을 받지 않는 위상고정루프를 제공하는 것이 본 발명의 목적 중 하나이다. 또한, 본 발명의 목적 중 하나는 안정적으로 동작하고 기준 주파수 스파(spur)를 억제할 수 있는 위상고정루프를 제공하는 것이다.

과제의 해결 수단

[0007] 본 발명의 의한 위상고정루프는, 기준신호와 출력신호를 분주한 피드백신호의 위상을 비교하고, 비교결과에 따라 비교결과신호를 발생시키는 위상주파수검출기, 상기 비교결과신호에 상응하는 전류를 제공하는 전하펌프, 상기 전하펌프의 전류에 상응하는 제어전압을 생성하고, 상기 비교결과신호의 비활성화 구간에서 상기 출력신호 주기에 상응하여 상기 제어전압을 하강시키는 루프필터, 상기 제어전압에 기초하여 상기 출력신호를 제공하는 전압제어발진기, 상기 출력신호를 분주하여 상기 피드백신호를 생성하고, 상기 피드백신호를 상기 위상주파수검출기에 제공하는 분주기를 포함한다.

[0008] 일 실시예에서, 상기 루프필터는 상기 비교결과신호의 활성화 구간 및 비활성화 구간을 검출하고, 검출결과에 따라 스위칭 제어신호를 제공하며, 상기 검출결과에 따라 출력신호 경로를 제어하는 제어부 및 상기 비교결과신호의 활성화 구간에서는 상기 스위칭 제어신호에 의해 상기 전하펌프의 전류에 상응하는 제어전압을 생성하고, 상기 비교결과신호의 비활성화 구간에서는 상기 출력신호 경로를 통하여 제공되는 상기 출력신호의 주기에 상응하여 상기 제어전압을 하강시키는 제어전압 생성부를 포함한다.

[0009] 일 실시예에서, 상기 제어전압 생성부는 상기 전하펌프 출력에 연결되고, 상기 스위칭 제어신호 또는 상기 출력신호 경로를 통하여 제공되는 상기 출력신호에 상응하여 스위칭 되는 제1 스위치, 상기 제1 스위치와 직렬로 연결되는 제1 커패시터 및 상기 제1 스위치 및 제1 커패시터와 병렬로 연결되는 제2 커패시터를 포함한다.

[0010] 일 실시예에서, 상기 제1 스위치는 상기 활성화 구간에서 제공된 상기 스위칭 제어신호에 상응하여 개방되어 상기 전하펌프의 전류가 상기 제2 커패시터에 제공된다.

[0011] 일 실시예에서, 상기 제1 스위치는 상기 비활성화 구간의 시작시에 단락되어 상기 제2 커패시터에 충전된 전류가 상기 제1 커패시터로 제공되어 상기 충전된 전류를 공유하고, 상기 비활성 구간 동안 상기 제1 스위치는 상기 출력신호의 주기에 따라 개방 및 단락을 반복하여 상기 충전된 전류가 상기 제1 커패시터에 제공되는 것을 제어한다.

[0012] 일 실시예에서, 상기 제어부는 상기 비교결과신호로 제1 비교결과신호 및 제2 비교결과신호를 입력받고, 상기 제1 및 제2 비교결과신호를 비교하여 제1 검출결과신호를 제공하는 제1 게이트, 상기 제1 검출결과신호에 상응하여 턴 온 또는 턴 오프 되어 상기 스위칭 제어신호를 생성하고, 상기 스위칭 제어신호를 상기 제1 스위치에 제공하는 트랜지스터, 상기 제1 및 제2 비교결과신호를 입력받고, 상기 제1 및 제2 비교결과신호를 비교하여 제2 검출결과신호를 제공하는 제2 게이트 및 상기 제2 검출결과신호에 상응하여 개방 또는 단락되어 상기 출력신호의 경로를 제공하는 제2 스위치를 포함한다.

[0013] 일 실시예에서, 상기 제1 게이트는 상기 제1 및 제2 비교결과신호 중에서 어느 하나의 신호가 업신호 또는 다운신호인 경우 상기 제1 검출결과신호를 활성화 시키고, 상기 트랜지스터는 상기 활성화된 제1 검출결과신호에 상응하여 턴 온 되어 상기 제1 스위치를 개방시키고, 상기 제2 게이트는 상기 제1 및 제2 비교결과신호 중에서 어느 하나의 신호가 업신호 또는 다운신호인 경우 상기 제2 검출결과신호를 비활성화시키고, 상기 제2 스위치는 상기 비활성화된 제2 검출결과신호에 상응하여 개방된다.

[0014] 일 실시예에서, 상기 제1 게이트는 상기 제1 및 제2 비교결과신호가 업신호 및 다운신호가 아닌 경우 상기 제1 검출결과신호를 비활성화시키고, 상기 트랜지스터는 상기 비활성화된 제1 검출결과신호에 상응하여 턴 오프 되

어 상기 제1 스위치를 단락시키고, 상기 제2 게이트는 상기 제1 및 제2 비교결과신호가 업신호 및 다운신호가 아닌 경우 상기 제2 검출결과신호를 활성화 시키고, 상기 제2 스위치는 상기 비활성화된 제2 검출결과신호에 상응하여 단락된다.

발명의 효과

[0015] 본 발명의 일 실시예에 의한다면, 저항을 사용하지 않는 루프필터를 구성함으로써 공정 변화, 전압 변화 및 온도 변화에 영향을 받지 않아 위상고정루프가 더욱더 안정하게 동작한다는 효과가 제공된다. 또한, 본 발명의 일 실시예에 의한다면, 전압제어발진기로부터 제공되는 높은 출력신호의 주기마다 전하가 전달되는 루프필터를 구성함으로써 기준 주파수 스퍼(spur)를 억제할 수 있다는 효과가 제공된다.

[0016] 다만, 본 발명의 효과들은 이상에서 언급한 효과로 제한되지 않으며, 언급되지 않은 또 다른 효과들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

- [0017] 도 1은 본 발명의 일 실시예에 따른 위상고정루프를 도시한 회로도이다.
- 도 2는 본 발명의 일 실시예에 따른 위상고정루프의 루프필터를 도시한 회로도이다.
- 도 3은 본 발명의 일 실시예에 따른 위상주파수검출기에서 발생하는 업신호(up)와 다운신호(down)에 의한 스위치들(sw1, sw2)의 동작을 나타내는 파형도이다.
- 도 4는 본 발명의 일 실시예에 따른 스위치(sw1) 동작에 따라 루프필터에서 생성되는 제어전압을 나타내는 파형도이다.
- 도 5는 종래의 (a) RC루프필터를 나타내는 회로도와 (b) 상기 RC루프필터에서 생성되는 제어전압을 나타내는 파형도이다.
- 도 6은 본 발명의 일 실시예에 따른 루프필터에서 생성되는 제어전압을 나타내는 파형도이다.

발명을 실시하기 위한 구체적인 내용

[0018] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다.

[0019] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0020] 이하에서는, 첨부된 도면을 참조하여 본 발명의 일 실시예에 따른 위상고정루프를 설명한다.

[0021] 도 1은 본 발명의 일 실시예에 따른 위상고정루프를 도시한 회로도이다.

[0022] 도 1을 참조하면, 본 발명의 일 실시예에 따른 위상고정루프는 위상주파수검출기(100), 전하펌프(200), 루프필터(300), 전압제어발진기 및 분주기를 포함한다.

[0023] 위상주파수검출기(PFD: Phase Frequency Detector)(100)는 기준신호(Fref)와 후술할 분주기(500)로부터 제공되는 피드백신호(Fdiv)를 제공받고, 제공받은 기준신호(Fref)와 피드백신호(Fdiv)의 위상을 비교하여 비교결과에 따라 비교결과신호(up, down)를 발생시킨다. 즉, 위상주파수검출기(100)는 기준신호(Fref)의 위상이 피드백신호(Fdiv)의 위상보다 진상(lead) 또는 지상(lag)에 따라 비교결과신호인 업신호(up) 또는 다운신호(down)를 발생시킨다. 일 예에서, 위상주파수검출기(100)는 기준신호(Fref)의 위상이 피드백신호(Fdiv)의 위상보다 빠른 경우, 즉 진상(lead)인 경우 두 신호의 위상차에 상응하는 비교결과신호인 업신호(up)를 발생시킨다. 다른 예에서, 위상주파수검출기(100)는 기준신호(Fref)의 위상이 피드백신호(Fdiv)의 위상보다 느린 경우, 즉 지상(lag)

인 경우 두 신호의 위상차에 상응하는 비교결과신호인 다운신호(down)를 발생시킨다.

- [0024] 전하펌프(CP: Charge Pump)(200)는 상기 위상주파수검출기(100)로부터 발생하는 비교결과신호(up, down)를 제공하고, 비교결과신호(up, down)에 상응하는 전류(Icp)를 후술할 루프필터(300)에 제공한다.
- [0025] 루프필터(LP: Loop Filter)(300)는 전하펌프(200)로부터 전류(Icp)를 제공받고, 위상주파수검출기(100)로부터 비교결과신호(up, down)를 제공받으며, 전압제어발진기(400)로부터 출력신호(Fvco)를 제공받아 제어전압(Vcon)을 생성한다. 구체적으로, 루프필터(300)는 비교결과신호의 활성화 구간에서 전하펌프(200)로부터 제공되는 전류(Icp)에 상응하여 제어전압(Vcon)을 생성하고, 비교결과신호의 비활성화 구간에서 전압제어발진기(400)로부터 제공되는 출력신호(Fvco)의 주기에 상응하여 제어전압(Vcon)을 하강시킨다. 상술한 비교결과신호는 업신호(up) 또는 다운신호(down)를 의미하고, 비교결과신호의 활성화 구간은 업신호(up) 또는 다운신호(down)가 발생하는 구간을 지칭하며, 비교결과신호의 비활성화 구간은 업신호(up) 또는 다운신호(down)가 발생되지 않는 구간을 지칭한다.
- [0026] 또한, 루프필터(300)는 제어전압 생성부(320) 및 제어부(310)를 포함할 수 있다. 제어전압 생성부(320)는 전하펌프(200)로부터 전류(Icp)를 제공받고, 제어부(310)로부터 스위칭 제어신호(Fsw_con)와 제어부(310)의 출력신호 경로를 통하여 제공되는 전압제어발진기(400)의 출력신호(Fvco)를 제공받아 제어전압(Vcon)을 생성한다. 구체적으로, 제어전압 생성부(320)는 비교결과신호의 활성화 구간에서는 제어부(310)에서 제공되는 스위칭 제어신호(Fsw_con)에 의해 전하펌프(200)로부터 제공되는 전류(Icp)에 상응하여 제어전압(Vcon)을 생성하고, 비교결과신호의 비활성화 구간에서는 제어부(310)의 출력신호 경로를 통하여 제공되는 출력신호(Fvco)의 주기에 상응하여 제어전압(Vcon)을 하강시킨다.
- [0027] 또한, 제어전압 생성부(320)는 제1 스위치(sw1), 제1 커패시터(C1) 및 제2 커패시터(C2)를 포함할 수 있다. 제1 스위치(sw1)는 전하펌프(200)의 출력에 연결되고, 제어부(310)로부터 제공되는 스위칭 제어신호(Fsw_con) 또는 제어부(310)의 출력신호 경로를 통하여 제공되는 출력신호(Fvco)에 상응하여 스위칭 된다. 제1 커패시터(C1)는 제1 스위치(sw1)와 직렬로 연결되며, 제2 커패시터(C2)는 제1 스위치(sw1) 및 제1 커패시터(C1)와 병렬로 연결된다.
- [0028] 제어전압 생성부(320)는 제1 스위치(sw1)의 스위칭 동작에 상응하여 제어전압(Vcon)을 생성한다. 즉, 제1 스위치(sw1)는 비교결과신호의 활성화 구간에서 제공된 스위칭 제어신호(Fsw_con)를 제어부(310)로부터 제공받고, 제공받은 스위칭 제어신호(Fsw_con)에 상응하여 개방된다. 따라서, 전하펌프의 전류(Icp)는 제2 커패시터(C2)에 제공되고, 제어전압 생성부(320)는 제공되는 전류(Icp)에 상응하여 제어전압(Vcon)을 생성한다.
- [0029] 또한, 제1 스위치(sw1)는 비활성화 구간의 시작시에 단락되어 제2 커패시터(C2)에 충전된 전류가 제1 커패시터(C1)로 제공되어 제1 커패시터(C1)와 제2 커패시터(C2)는 충전된 전류를 공유한다. 비활성 구간 동안 제1 스위치(sw1)는 출력신호(Fvco)의 주기에 따라 개방 및 단락을 반복하여 충전된 전류가 제1 커패시터(C1)에 제공되는 것을 제어하여 제어전압(Vcon)을 하강시킨다.
- [0030] 제어부(310)는 위상주파수검출기(100)로부터 비교결과신호(up, down)를 제공받고, 전압제어발진기(400)로부터 출력신호(Fvco)를 제공받아 제어전압 생성부(320)의 제1 스위치(sw1)를 제어한다. 구체적으로, 제어부(310)는 위상주파수검출기(100)로부터 제공되는 비교결과신호(up, down)를 제공받아 비교결과신호의 활성화 구간 및 비활성화 구간을 검출하고, 검출결과에 따라 스위칭 제어신호(Fsw_con)를 제어전압 생성부(320)에 제공하며, 검출결과에 따라 출력신호 경로를 제어하여 전압제어발진기(400)로부터 제공되는 출력신호(Fvco)를 제어전압 생성부(320)에 제공한다.
- [0031] 또한, 제어부(310)는 제1 게이트(312), 트랜지스터(M), 제2 게이트(314) 및 제2 스위치(sw2)를 포함할 수 있다. 제1 게이트(312)는 비교결과신호(up, down)로 제1 비교결과신호 및 제2 비교결과신호를 입력받고, 제1 및 제2 비교결과신호를 비교하여 제1 검출결과신호(F1)를 제공한다. 트랜지스터(M)는 제1 게이트(312)에서 제공되는 제1 검출결과신호(F1)를 제공받고, 제1 검출결과신호(F1)에 상응하여 턴 온 또는 턴 오프 되어 스위칭 제어신호(Fsw_con)를 생성하고, 생성된 스위칭 제어신호(Fsw_con)를 제어전압 생성부(320)의 제1 스위치(sw1)에 제공한다. 제2 게이트(314)는 비교결과신호(up, down)로 제1 및 제2 비교결과신호를 입력받고, 제1 및 제2 비교결과신호를 비교하여 제2 검출결과신호(F2)를 제2 스위치(sw2)에 제공한다. 제2 스위치(sw2)는 제2 게이트(314)로부터 제공되는 제2 검출결과신호(F2)를 제공받고, 제공받은 제2 검출결과신호(F2)에 상응하여 개방 또는 단락되어 출력신호의 경로를 제공한다.
- [0032] 즉, 비교결과신호의 활성화 구간에서 제1 스위치(sw1)와 제2 스위치(sw2)는 개방되고, 비교결과신호의 비활성화

구간에서 제1 스위치(sw1)와 제2 스위치(sw2)는 단락되어 제1 스위치(sw1)는 제2 스위치(sw2)를 통하여 제공되는 출력신호(Fvco)의 주기에 상응하여 개방 또는 단락을 반복한다. 구체적으로, 제1 게이트(312)는 제1 및 제2 비교결과신호 중에서 어느 하나의 신호가 업신호(up) 또는 다운신호(down)인 경우 제1 게이트(312)의 출력인 제1 검출결과신호(F1)를 활성화 시키고, 활성화된 제1 검출결과신호(F1)에 상응하여 트랜지스터(M)는 턴 온 되어 제어전압 생성부(320)의 제1 스위치(sw1)를 개방 시킨다. 제2 게이트(314)는 제1 및 제2 비교결과신호 중에서 어느 하나의 신호가 업신호(up) 또는 다운신호(down)인 경우 제2 게이트(314)의 출력인 제2 검출결과신호(F2)를 비활성화 시키고, 비활성화된 제2 검출결과신호(F2)에 상응하여 제2 스위치(sw2)는 개방된다.

[0033] 또한, 제1 게이트(312)는 제1 및 제2 비교결과신호가 업신호(up) 및 다운신호(down)가 아닌 경우 제1 게이트(312) 출력인 제1 검출결과신호(F1)를 비활성화 시키고, 비활성화된 제1 검출결과신호에 상응하여 트랜지스터(M)는 턴 오프 되어 제어전압 생성부(320)의 제1 스위치(sw1)를 단락시킨다. 제2 게이트(314)는 입력되는 제1 및 제2 비교결과신호가 업신호(up) 및 다운신호(down)가 아닌 경우 제2 게이트(314)의 출력인 제2 검출결과신호(F2)를 활성화 시키고, 활성화된 제2 검출결과신호(F2)에 상응하여 제2 스위치(sw2)는 단락된다.

[0034] 전압제어발진기(VCO: Voltage Contrilled Oscillator)(400)는 루프필터(300)로부터 제공된 제어전압(Vcon)에 기초하여 출력신호(Fvco)를 생성한다. 예를 들면, 전압제어발진기(400)는 루프필터(300)로부터 제어전압(Vcon)이 제공되면, 제공된 제어전압(Vcon)에 기초하여 출력신호(Fvco)의 위상을 빠르게 할 수도 있고, 출력신호(Fvco)의 위상을 지연시킬 수도 있다. 또한, 전압제어발진기(400)는 생성된 출력신호(Fvco)를 상기 루프필터(300)와 후술할 분주기에 제공한다.

[0035] 분주기(DIV: Divider)는 전압제어발진기(400)로부터 제공된 출력신호(Fvco)를 미리 설정된 분주율로 분주하여 피드백신호(Fdiv)를 생성하고, 생성된 피드백신호(Fdiv)를 상기 위상주파수검출기(100)에 제공한다.

[0036] 아래에서는, 본 발명의 일 실시예에 따른 루프필터(300)의 동작에 대하여 구체적으로 설명한다. 또한, 아래에서는 상술한 위상주파수검출기(100), 전하펌프(200), 루프필터(300), 전압제어발진기(400) 및 분주기(500)에 관한 중복되는 부분은 설명의 간명성을 위하여 생략한다.

[0037] 도 2는 본 발명의 일 실시예에 따른 위상고정루프의 루프필터를 도시한 회로도이다.

[0038] 도 3은 본 발명의 일 실시예에 따른 위상주파수검출기에서 발생하는 업신호(up)와 다운신호(down)에 의한 스위치들(sw1, sw2)의 동작을 나타내는 파형도이다.

[0039] 도 4는 본 발명의 일 실시예에 따른 스위치(sw1) 동작에 따라 루프필터에서 생성되는 제어전압을 나타내는 파형도이다.

[0040] 도 2를 참조하면, 루프필터(300)는 제1 게이트(312), 제2 게이트(314), 트랜지스터(M), 제1 스위치(sw1), 제2 스위치(sw2), 제1 커패시터(C1) 및 제2 커패시터(C2)를 포함할 수 있다. 제1 게이트(312)는 OR게이트일 수 있고, 제2 게이트(314)는 NOR게이트일 수 있으며, 트랜지스터(M)는 NMOS트랜지스터일 수 있다. 또한, OR게이트와 NOR게이트는 위상주파수검출기(100)의 출력에 연결되어 비교결과신호인 업신호(up) 또는 다운신호(down)를 제공받는다.

[0041] 위상주파수검출기(100)에서 업신호(up) 및 다운신호(down) 중에서 어느 하나의 신호가 발생되면, OR게이트는 하이신호(high)를 출력하고, 출력된 하이신호(high)는 NMOS트랜지스터의 게이트에 제공된다. NMOS트랜지스터는 OR게이트로부터 제공된 하이신호(high)에 의해 턴 온 되어 제1 스위치(sw1)를 접지시킨다. 즉, 제1 스위치(sw1)는 개방된다. 또한, 위상주파수검출기(100)에서 업신호(up) 및 다운신호(down) 중에서 어느 하나의 신호가 발생되면, NOR게이트는 로우신호(low)를 출력하고, 출력된 로우신호(low)는 제2 스위치(sw2)를 개방시킨다.

[0042] 위상주파수검출기(100)에서 업신호(up) 및 다운신호(down)가 발생되지 않으면, OR게이트는 로우신호(low)를 출력하고, 출력된 로우신호(low)는 NMOS트랜지스터의 게이트에 제공된다. NMOS트랜지스터는 OR게이트로부터 제공된 로우신호(low)에 의해 턴 오프 되어 제1 스위치(sw1)를 단락시킨다. 또한, 위상주파수검출기(100)에서 업신호(up) 및 다운신호(down)가 발생되지 않으면, NOR게이트는 하이신호(high)를 출력하고, 출력된 하이신호(hig h)는 제2 스위치(sw2)를 단락시킨다.

[0043] 즉, 도 3에 도시된바와 같이 비교결과신호의 활성화 구간 Δt 에서 제1 스위치(sw1)와 제2 스위치(sw2)는 개방되고, 비교결과신호의 비활성화 구간에서 제1 스위치(sw1)와 제2 스위치(sw2)는 단락된다.

[0044] 도 2 및 도 4를 참조하면, 비교결과신호의 활성화 구간 Δt 에서 제1 스위치(sw1)는 개방되고, 본 발명의 일 실시예에 따른 루프필터(300)는 전하펌프(200)의 전류(I_{cp})에 상응하여 제어전압(V_{con})을 생성한다. 또한, 비교결과신호의 비활성화 구간에서 제1 스위치(sw1)는 제2 스위치(sw2)를 통하여 제공되는 출력신호(F_{vco})의 주기에 상응하여 개방 또는 단락을 반복하고, 본 발명의 일 실시예에 따른 루프필터(300)는 제어전압(V_{con})을 하강시킨다. 즉, 비교결과신호의 비활성화 구간에서의 제어전압(V_{con}) 파형은 전압제어발진기(400)로부터 제공되는 출력신호(F_{vco})의 높은 주파수로 인해 제1 스위치(sw1)가 개방 또는 단락이 반복되므로 도 4와 같은 모양을 나타낸다.

[0045] 도 5는 종래의 (a) RC루프필터를 나타내는 회로도와 (b) 상기 RC루프필터에서 생성되는 제어전압을 나타내는 파형도이다.

[0046] 도 6은 본 발명의 일 실시예에 따른 루프필터에서 생성되는 제어전압을 나타내는 파형도이다.

[0047] 도 5를 참조하면, 종래의 RC루프필터 구조에서는 업신호(up) 또는 다운신호(down)가 발생되면, 발생하는 업신호(up) 또는 다운신호(down)에 상응하여 제어전압(V_{con})을 생성하고, 생성되는 제어전압(V_{con})은 도 5(b)에 도시된바와 같은 모양을 나타낸다. 또한, 업신호(up) 또는 다운신호(down)가 발생하는 시간 Δt , 즉 비교결과신호의 활성화 구간에서 발생하는 위상변화는 하기의 수학식 1로 나타낼 수 있다.

수학식 1

$$\Delta\Phi = K_{vco} \int_0^{\Delta t} I_{cp} \cdot R dt = K_{vco} I_{cp} R \Delta t$$

[0048]

[0049] 상기 수학식 1에서, K_{vco} 는 전압제어발진기의 이득이고, $I_{cp} \cdot R$ 은 RC루프필터의 저항에 발생하는 전압이다.

[0050] 도 6을 참조하면, 본 발명의 일 실시예에 따른 루프필터(300)에서 생성되는 제어전압(V_{con})의 변화를 도 6에 도시된바와 같이 가정하면, 즉 비교결과신호의 활성화 구간(Δt)에서는 제어전압(V_{con})이 증가(또는 감소)했다가 비교결과신호의 비활성화 구간($T_{ref}-\Delta t$)에서는 제어전압(V_{con})이 감소(또는 증가)한다고 가정하면 본 발명의 일 실시예에 따른 루프필터(300)에서의 한 주기 동안 발생하는 위상변화는 하기의 수학식 2로 나타낼 수 있다. 또한, 상기 루프필터(300) 구조에서 제어전압(V_{con}) 변화에 의해 발생하는 최대 크기의 위상변화를 구하기 위하여 제어전압(V_{con}) 변화 동작을 삼각형으로 추정하였다.

수학식 2

$$\Delta\Phi = K_{vco} \int_0^{T_{ref}} \frac{I_{cp} \Delta t}{C_1} dt = K_{vco} \frac{I_{cp} \Delta t}{C_1} \frac{T_{ref}}{2}$$

[0051]

[0052] 따라서, 수학식 1과 수학식 2를 같다고 보면, 즉 종래의 RC루프필터 구조와 본 발명의 일 실시예에 따른 루프필터(300) 구조의 한 주기 동안 위상변화를 같다고 보면 본 발명의 일 실시예에 따른 루프필터(300)의 실효저항을 하기의 수학식 3으로 나타낼 수 있다.

수학식 3

$$R_{eff,max} = \frac{1}{C_1} \frac{T_{ref}}{2}$$

[0053]

[0054] 상기 수학식 3을 참조하면, 본 발명의 일 실시예에 따른 루프필터(300)는 출력신호 주기(T_{ref})와 제1 커패시터

(C1)의 용량에 따라 실효저항이 결정된다.

[0055] 따라서, 종래에 저항을 포함하는 RC루프필터 구조보다 저항을 사용하지 않고 루프필터를 구성함으로써 공정 변화, 전압 변화 및 온도 변화에 영향을 받지 않아 위상고정루프가 더욱더 안정하게 동작한다는 효과가 제공된다. 또한, 전압제어발진기로부터 제공되는 높은 출력신호의 주기마다 전하가 전달되는 루프필터를 구성함으로써 기준 주파수 스퍼(spur)를 억제할 수 있다는 효과가 제공된다.

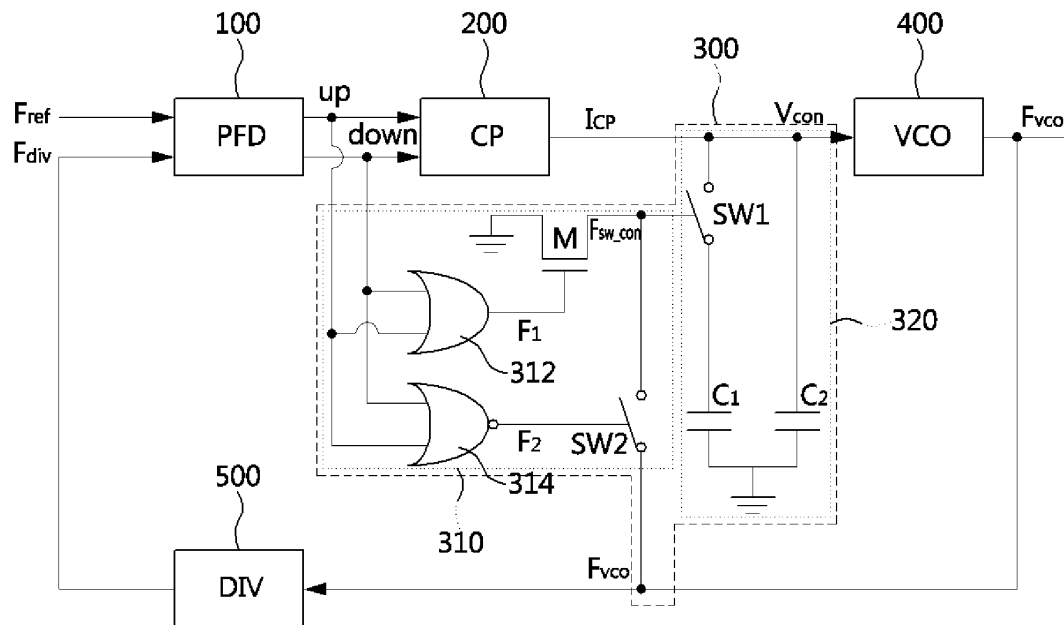
[0056] 다만, 상기 수학식 3에서 알 수 있듯이 제1 커패시터(C1)의 용량이 작아지면 실효저항이 증가하여 안정도가 증가하나 도 6에서 도시된바와 같이 V_{peak} 값이 증가하여 기준 주파수 스퍼가 증가하므로 설계할 때 세심한 고려가 필요하다.

부호의 설명

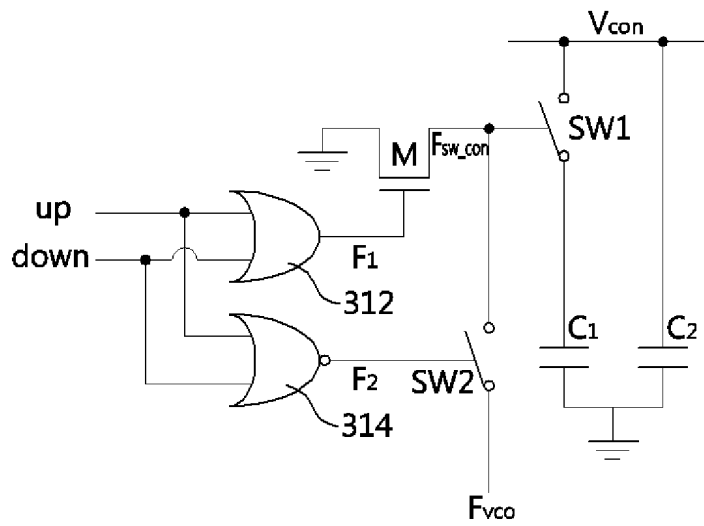
[0057] 100 : 위상주파수검출기 200 : 전하펌프
300 : 루프필터 310 : 제어부
312 : 제1 게이트 314 : 제2 게이트
320 : 제어전압 생성부 400 : 전압제어발진기
500 : 분주기

도면

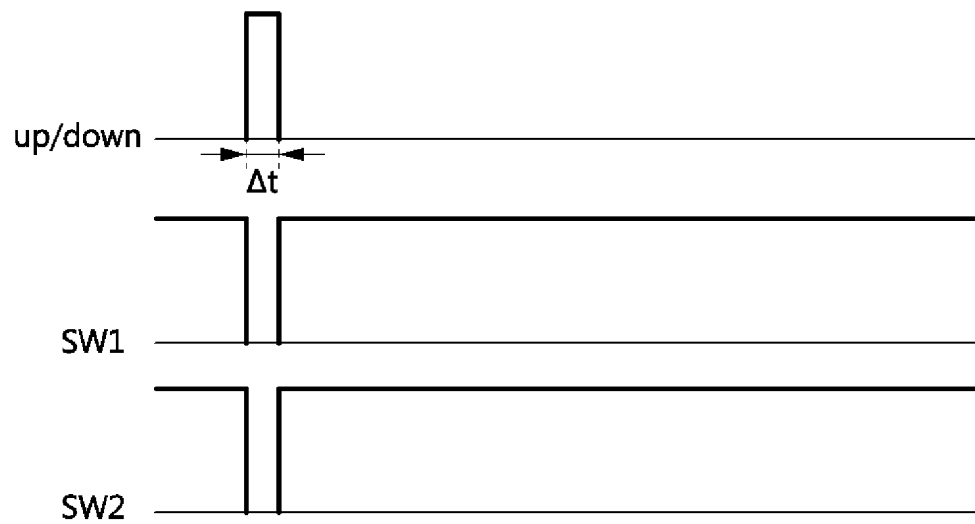
도면1



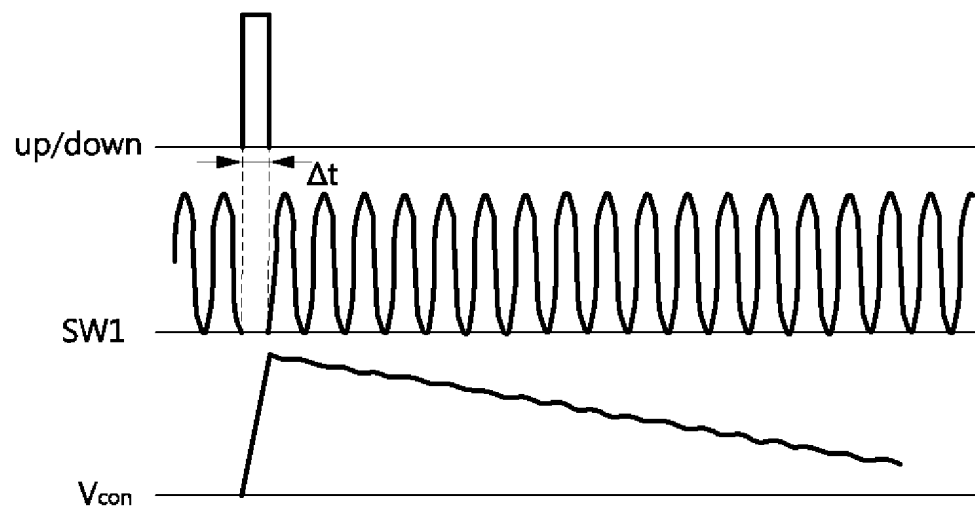
도면2



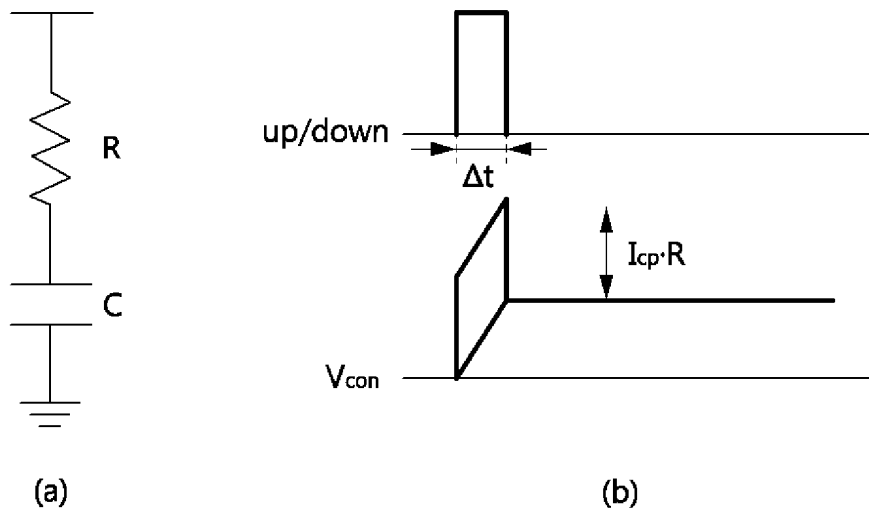
도면3



도면4



도면5



도면6

