



(12) 发明专利申请

(10) 申请公布号 CN 118613887 A

(43) 申请公布日 2024. 09. 06

(21) 申请号 202380018378.1

(22) 申请日 2023.03.17

(30) 优先权数据

2022-052046 2022.03.28 JP

(85) PCT国际申请进入国家阶段日

2024.07.23

(86) PCT国际申请的申请数据

PCT/JP2023/010658 2023.03.17

(87) PCT国际申请的公布数据

W02023/189749 JA 2023.10.05

(71) 申请人 株式会社村田制作所

地址 日本

(72) 发明人 大谷真史 东出和彦 谷口大智

(74) 专利代理机构 中科专利商标代理有限责任公司 11021

专利代理师 赵琳琳

(51) Int.Cl.

H01G 4/30 (2006.01)

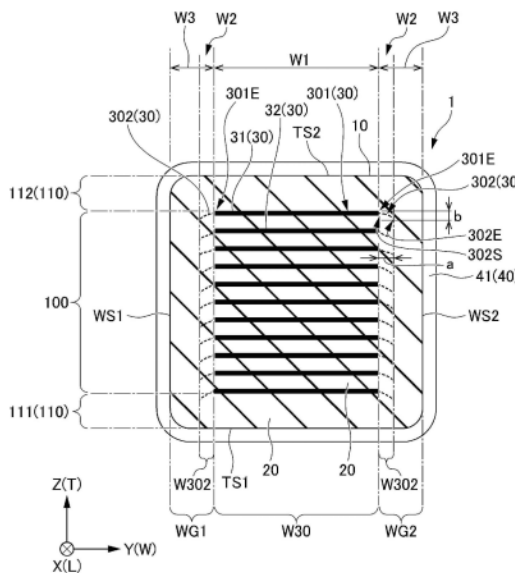
权利要求书1页 说明书13页 附图5页

(54) 发明名称

层叠陶瓷电容器

(57) 摘要

本发明的目的在于,提供一种不易产生起因于烧成的裂纹的层叠陶瓷电容器(1)。层叠陶瓷电容器(1)具备交替地层叠有电介质层(20)和内部电极(30)的层叠体(10),所述层叠体(20)具有在所述层叠方向(T)上相对的第1主面以及第2主面、在作为与所述层叠方向(T)正交的方向的宽度方向(W)上相对的第1侧面以及第2侧面、和在作为与层叠方向(T)以及宽度方向(W)正交的方向的长度方向(L)上相对的第1端面以及第2端面,所述层叠体(10)在所述第1端面以及第2端面具备与所述内部电极(30)连接的外部电极(40),所述内部电极(30)具有主对置部(301)和薄壁部(302),所述薄壁部(302)的厚度比所述主对置部(301)的厚度薄,所述薄壁部(302)从所述主对置部(301)的所述宽度方向(W)上的端部向所述第1侧面或所述第2侧面延伸。



1. 一种层叠陶瓷电容器,其特征在于,  
具备交替地层叠有电介质层和内部电极的层叠体,  
所述层叠体具有在所述层叠方向上相对的第1主面以及第2主面、在作为与所述层叠方向正交的方向的宽度方向上相对的第1侧面以及第2侧面、和在作为与层叠方向以及宽度方向正交的方向的长度方向上相对的第1端面以及第2端面,  
所述层叠体在所述第1端面以及第2端面具备与所述内部电极连接的外部电极,  
所述内部电极具有主对置部和薄壁部,  
所述薄壁部的厚度比所述主对置部的厚度薄,  
所述薄壁部从所述主对置部的所述宽度方向上的端部向所述第1侧面或所述第2侧面延伸。
2. 根据权利要求1所述的层叠陶瓷电容器,其特征在于,  
所述薄壁部的厚度为所述主对置部的厚度的40%以下。
3. 根据权利要求1或2所述的层叠陶瓷电容器,其特征在于,  
所述薄壁部具有从所述端部到与该端部相邻的所述侧面的长度的10%以上的长度。
4. 根据权利要求1至3中任一项所述的层叠陶瓷电容器,其特征在于,  
所述薄壁部的厚度为所述主对置部的厚度的30%以下。
5. 根据权利要求1至4中任一项所述的层叠陶瓷电容器,其特征在于,  
所述薄壁部具有从所述端部到与该端部相邻的所述侧面的长度的20%以上的长度。
6. 根据权利要求1至5中任一项所述的层叠陶瓷电容器,其特征在于,  
所述薄壁部的连续性比所述主对置部的连续性低。

## 层叠陶瓷电容器

### 技术领域

[0001] 本发明涉及层叠陶瓷电容器。

### 背景技术

[0002] 近年来,要求层叠陶瓷电容器的小型化。在对这样的小型层叠陶瓷电容器施加了机械力时,有可能在电介质产生裂纹,使内部电极间短路。

[0003] 对于这样的问题,在专利文献1中提出了如下的层叠陶瓷电容器,即,

[0004] 具有与第1外部电极以及第2外部电极分别连接的多个第1内部电极以及多个第2内部电极,其中,

[0005] 所述第1内部电极的去往第2外部电极方向的长度和第2下表面外部电极的去往第1外部电极方向的长度之和比所述第1外部电极与第2外部电极间的距离短,并且,

[0006] 第2内部电极的去往第1外部电极方向的长度和第1下表面外部电极的去往第2外部电极方向的长度之和比所述第1外部电极与第2外部电极间的距离短。

[0007] 在先技术文献

[0008] 专利文献

[0009] 专利文献1:日本特开平6-163311号公报

### 发明内容

[0010] 发明要解决的课题

[0011] 但是,在专利文献1中,并未考虑在烧成时产生的裂纹。

[0012] 最近,要求层叠陶瓷电容器的大电容化。为了应对于此,进行了层叠体包含的内部电极的极大化,其结果是,覆盖内部电极的电介质层极小化。

[0013] 因此,在烧成时,有时在覆盖内部电极的被极小化的电介质层产生裂纹。该裂纹导致耐湿可靠性等可靠性的下降。

[0014] 因此,本发明的目的在于,提供一种不易产生起因于烧成的裂纹的层叠陶瓷电容器。

[0015] 用于解决课题的技术方案

[0016] 本发明涉及的层叠陶瓷电容器是如下的层叠陶瓷电容器,即,

[0017] 具备交替地层叠有电介质层和内部电极的层叠体,

[0018] 所述层叠体具有在所述层叠方向上相对的第1主面以及第2主面、在作为与所述层叠方向正交的方向的宽度方向上相对的第1侧面以及第2侧面、和在作为与层叠方向以及宽度方向正交的方向的长度方向上相对的第1端面以及第2端面,

[0019] 所述层叠体在所述第1端面以及第2端面具备与所述内部电极连接的外部电极,

[0020] 所述内部电极具有主对置部和薄壁部,

[0021] 所述薄壁部的厚度比所述主对置部的厚度薄,

[0022] 所述薄壁部从所述主对置部的所述宽度方向上的端部向所述第1侧面或所述第2

侧面延伸。

[0023] 发明效果

[0024] 根据本发明,能够容易地提供这样的层叠陶瓷电容器。

### 附图说明

[0025] 图1是示出本实施方式涉及的层叠陶瓷电容器的立体图。

[0026] 图2是图1所示的层叠陶瓷电容器的I-I线剖视图。

[0027] 图3是图1所示的层叠陶瓷电容器的II-II线剖视图。

[0028] 图4是相当于本实施方式涉及的层叠陶瓷电容器的II-II线剖视图的一部分的剖面照片。

[0029] 图5是示出实施例以及比较例的内容的图。

### 具体实施方式

[0030] 以下,参照随附的附图对本发明的实施方式的一个例子进行说明。另外,在各图中,对于相同或相当的部分标注相同的附图标记。

[0031] <层叠构造的概要>

[0032] 图1是示出本实施方式涉及的层叠陶瓷电容器的立体图,图2是图1所示的层叠陶瓷电容器的I-I线剖视图,图3是图1所示的层叠陶瓷电容器的II-II线剖视图。图1至图3所示的层叠陶瓷电容器1具备层叠体10和外部电极40。外部电极40包含第1外部电极41和第2外部电极42。

[0033] <方向的定义>

[0034] 在图1至图3中示出了XYZ正交坐标系。X方向是层叠陶瓷电容器1以及层叠体10的长度方向L,Y方向是层叠陶瓷电容器1以及层叠体10的宽度方向W,Z方向是层叠陶瓷电容器1以及层叠体10的层叠方向T。由此,图2所示的剖面也称为LT剖面,图3所示的剖面也称为WT剖面。

[0035] 另外,长度方向L、宽度方向W以及层叠方向T未必一定成为相互正交的关系,也可以是相互交叉的关系。

[0036] <层叠体>

[0037] 如图1所示,层叠体10为大致长方体形状,具有在层叠方向T上相对的第1主面TS1以及第2主面TS2、在宽度方向W上相对的第1侧面WS1以及第2侧面WS2、和在长度方向L上相对的第1端面LS1以及第2端面LS2。

[0038] 优选在层叠体10的角部以及棱线部带有圆角。所谓角部,是层叠体10的3个面相交的部分,所谓棱线部,是层叠体10的两个面相交的部分。

[0039] 如图2所示,层叠体10具有在层叠方向T上层叠的多个电介质层20和多个内部电极30。

[0040] 内部电极30包含与第1外部电极41连接的第1内部电极31和与第2外部电极42连接的第2内部电极32。

[0041] 此外,层叠体10在层叠方向T上具有内层部100和配置为夹持内层部100的两个外层部110。

[0042] <内层部>

[0043] 内层部100包含多个电介质层20中的一部分和多个内部电极30。在内层部100中，多个内部电极30隔着电介质层20而对置配置。内层部100是产生静电电容而实质上作为电容器发挥功能的部分。

[0044] <外层部>

[0045] 上述的两个外层部110之中配置在第1主面TS1侧的外层部110为第1外层部111，配置在第2主面TS2侧的外层部110为第2外层部112。

[0046] 具体地，第1外层部111配置在多个内部电极30之中最靠近第1主面TS1的内部电极30与第1主面TS1之间。另一方面，第2外层部112配置在多个内部电极30之中最靠近第2主面TS2的内部电极30与第2主面TS2之间。

[0047] 第1外层部111以及第2外层部112不包含内部电极30，包含多个电介质层20之中除配置在内层部100的电介质层20以外的其它电介质层20。第1外层部111以及第2外层部112作为内层部100的保护层而发挥功能。

[0048] <长度方向L上的划分>

[0049] 如图2所示，层叠体10在长度方向L上能够划分为电容产生部L30、第1端部间隔部LG1、以及第2端部间隔部LG2。

[0050] <电容产生部>

[0051] 电容产生部L30是通过内部电极30对置而产生电容的部分。

[0052] <端部间隔部>

[0053] 第1端部间隔部LG1是电容产生部L30与第1端面LS1之间的部分。另一方面，第2端部间隔部LG2是电容产生部L30与第2端面LS2之间的部分。

[0054] 第1端部间隔部LG1作为第1内部电极31的向第1端面LS1的引出电极部而发挥功能，第2端部间隔部LG2作为第2内部电极32的向第2端面LS2的引出电极部而发挥功能。第1端部间隔部LG1以及第2端部间隔部LG2也称为L间隔。

[0055] <内部电极的主对置部和薄壁部>

[0056] 如图3所示，内部电极30具有主对置部301和薄壁部302。详细地，第1内部电极31以及第2内部电极32均具有主对置部301和薄壁部302。

[0057] 所谓主对置部301，是在层叠方向T上隔着电介质层20与其它内部电极30对置并且主要产生电容的部分。

[0058] 另一方面，薄壁部302是从主对置部301延伸且膜厚比主对置部301薄的部分。

[0059] 具体地，薄壁部302是在俯视下位于内部电极30的周边部分即主对置部301的外侧的部分。并且，薄壁部302是其厚度为主对置部301的厚度的40%以下的部分。

[0060] 在此，所谓俯视，是指从层叠方向L观察内部电极30。

[0061] 此外，内部电极30的厚度通过如下方式来进行，即，像在后述的<测定方法>的段落中记载的那样，通过研磨使层叠体10的剖面露出，并使用扫描型电子显微镜对露出的内部电极30的层叠方向T上的长度进行测定。

[0062] 更具体地，内部电极30的厚度设为想要求出厚度的部位处的、层叠方向T上的中央部分处的、在层叠方向T上相邻的10层的内部电极30的厚度的平均值。

[0063] 此外，主对置部301的厚度在内部电极30的长度方向L以及宽度方向W上的中央位

置处通过上述的测定方法来测定。即,主对置部301的厚度设为内部电极30的长度方向L以及宽度方向W上的中央位置处的、层叠方向T上的中央部分处的、在层叠方向T上相邻的10层的内部电极30的厚度的平均值。

[0064] 将主对置部301的端部称为主对置部端部301E。

[0065] 如图3所示,薄壁部302从两个主对置部端部301E分别向各自接近的侧面WS的方向延伸。

[0066] <宽度方向W上的划分>

[0067] 基于图3,对层叠体10的宽度方向W上的划分进行说明。

[0068] 内部电极30中的主对置部301在层叠方向T上相互对置的部分为电容产生部W30。

[0069] 电容产生部W30与第1侧面WS1之间的部分为第1侧方间隔部WG1。此外,电容产生部W30与第2侧面WS2之间的部分为第2侧方间隔部WG2。

[0070] <电容产生部>

[0071] 电容产生部W30是通过内部电极30的主对置部301对置而产生电容的部分。

[0072] <侧方间隔部>

[0073] 第1侧方间隔部WG1以及第2侧方间隔部WG2不包含内部电极30,仅包含电介质层20。第1侧方间隔部WG1以及第2侧方间隔部WG2作为内部电极30的保护层而发挥功能。另外,第1侧方间隔部WG1以及第2侧方间隔部WG2也称为W间隔。

[0074] <薄壁部重叠部>

[0075] 将内部电极30中的薄壁部302在层叠方向T上相互对置的部分称为薄壁部重叠部W302。

[0076] 在此,将薄壁部302的起点设为薄壁部起点302S,将薄壁部302的终点设为薄壁部终点302E。所谓薄壁部302的起点,是薄壁部302和主对置部端部301E相接的点。另一方面,所谓薄壁部302的终点,是在薄壁部302中与起点相反侧的端部,并且是面向第1侧面WS1或第2侧面WS2的点。

[0077] 薄壁部重叠部W302与薄壁部302的配置一致地,从两个主对置部端部301E即薄壁部起点302S延伸至各自的薄壁部终点302E。

[0078] <长度的定义>

[0079] 在此,将电容产生部W30的宽度方向W上的长度设为W1,将薄壁部重叠部W302的长度设为W2。此外,将侧方间隔部WG的宽度方向W上的长度设为W3。

[0080] 另外,在以下的说明中,关于薄壁部重叠部W302和第1侧方间隔部WG1以及第2侧方间隔部WG2,以它们的长度在第1侧面WS1侧和第2侧面WS2侧相同的结构为例来进行说明。不过,也能够使它们的长度在第1侧面WS1侧和第2侧面WS2侧不同。

[0081] 以下,对薄壁部302进行具体地说明。在图4中示出薄壁部302的一个例子。如图4的薄壁部重叠部W302所示,薄壁部302从主对置部端部301E呈线状延伸。

[0082] <薄壁部的厚度>

[0083] 对薄壁部302的厚度进行说明。

[0084] 薄壁部302的厚度比主对置部301的厚度薄。例如,薄壁部302的厚度为主对置部301的厚度的40%以下。优选薄壁部302的厚度为主对置部301的厚度的30%以下,更优选为20%以下。

[0085] <效果>

[0086] 在本实施方式的层叠陶瓷电容器1中,设置有厚度比主对置部301薄的薄壁部302。

[0087] 因此,能够提供不易产生起因于烧成的裂纹的层叠陶瓷电容器。

[0088] 像前面说明的那样,由于陶瓷和金属的特性的不同,在烧成时,有时在电介质层20产生裂纹。裂纹容易在内部电极30的层叠片数多的情况下产生,此外,容易在包围内部电极30的电介质层20的厚度薄的情况下产生。

[0089] 关于此,在本实施方式的层叠陶瓷电容器1中,设置有厚度比主对置部301薄的薄壁部302。

[0090] 通过在内部电极30的端部附近配置厚度薄的部分,从而能够对覆盖其周围的电介质层20的收缩行为进行控制。

[0091] 例如,在烧成时,有时在电介质层与内部电极之间产生应力。在电介质层和内部电极中,各自的材料为陶瓷和金属,是不同的。而且,陶瓷和金属的热收缩率不同。因此,在电介质层和内部电极中,烧成时的收缩程度有时不同的缘故。

[0092] 关于此,在本实施方式的层叠陶瓷电容器1中,能够缓解由于收缩而产生的应力。其结果是,能够抑制裂纹的产生、以后有可能成为裂纹的产生原因的构造缺陷的产生。

[0093] 像以上那样,本实施方式的层叠陶瓷电容器1能够提供不易产生起因于烧成的裂纹的层叠陶瓷电容器1。

[0094] <薄壁部的长度>

[0095] 对薄壁部302的长度进行说明。

[0096] 薄壁部302从主对置部端部301E朝向第1侧面WS1或第2侧面WS2延伸。不过,并不延伸至与第1侧面WS1或第2侧面WS2相接。

[0097] 图3所示的薄壁部302的宽度方向W上的长度即长度W2为侧方间隔部WG的长度即长度W3的10%以上。优选长度W2为长度W3的20%以上,更优选为30%以上,进一步优选为40%以上。

[0098] 通过使W2的长度为上述的范围,从而能够更可靠地提供不易产生起因于烧成的裂纹的层叠陶瓷电容器1。

[0099] 另外,上述的薄壁部302的长度意味着多个薄壁部302的平均的长度。平均的长度例如能够设为接近的10个薄壁部302的平均值。

[0100] <薄壁部的直线性>

[0101] 对薄壁部302的直线性进行说明。

[0102] 如图3以及图4所示,薄壁部302未必在宽度方向W上呈直线延伸。例如,薄壁部302有时向第1主面TS1的方向弯曲。

[0103] 另一方面,主对置部301在宽度方向W上大致呈直线延伸。即,主对置部301的直线性比薄壁部302高。

[0104] 在此,如图3所示,对于薄壁部302,将从薄壁部起点302S到薄壁部终点302E的宽度方向W上的长度设为a。此外,包含主对置部301以及薄壁部302在内,将内部电极30的层叠方向T上的存在范围的长度设为b。另外,长度a是示出薄壁部302的宽度方向W上的长度的值,是与前面说明的长度W2相同的值。

[0105] <弯曲量>

[0106] 在此,将长度a/长度b设为弯曲量。

[0107] 弯曲量优选为0.5以上且9.0以下。更优选为1.0以上且5.0以下。

[0108] 若弯曲量超过9.0,则变得容易与在层叠方向T上相邻的其它内部电极30接触而产生短路。

[0109] 另一方面,若不足0.5,则覆盖内部电极30的周围的电介质层20的收缩行为的控制变得不充分。其结果是,变得不能充分地抑制起因于烧成的裂纹的产生。

[0110] 另外,长度b能够根据层叠陶瓷电容器1的大小等而适当地设定。例如,长度b能够设为10 $\mu\text{m}$ 。

[0111] <连续性>

[0112] 接着,对连续性进行说明。

[0113] 所谓连续性,是在内部电极30中每单位长度的实际存在导电性材料的部分的长度的比例。

[0114] 在图4中,将构成内部电极30的导电性材料示出为导电性材料30M。此外,将电介质的材料示出为电介质材料20M。

[0115] 如图4所示,在内部电极30中,导电性材料30M并非连续地存在。在导电性材料30M之间夹着电介质材料20M,可以说断断续续地延伸。

[0116] 因此,将内部电极30的净长度中的导电性材料30M所占的比例设为连续性。

[0117] 如图4所示,在内部电极30中,薄壁部302的连续性比主对置部301的连续性低。

[0118] 在主对置部301中,导电性材料30M占据大部分,相对于此,在薄壁部302中,电介质材料20M所占的比例变得比导电性材料30M大。

[0119] <效果>

[0120] 在本实施方式的层叠陶瓷电容器1中,薄壁部302的连续性比主对置部301的连续性低。

[0121] 因此,容易对覆盖内部电极30的周围的电介质层20的收缩行为进行控制。因而,能够有效地抑制裂纹的产生、以后有可能成为裂纹的产生原因的构造缺陷的产生。

[0122] 另外,上述的内部电极30的连续性能够用多个内部电极30中的平均来进行评价。例如,能够用接近的10个主对置部301或者接近的10个薄壁部302的平均来进行评价。

[0123] <薄壁部的形成方法>

[0124] 对形成薄壁部302的方法进行说明。另外,关于层叠陶瓷电容器整体的制造方法,将随后进行说明。

[0125] 作为形成薄壁部302的方法,例如,有如下的方法,即,在将电极材料印刷于电介质片时,一并印刷与薄壁部对应的导电性材料。

[0126] 或者,有如下的方法,即,在厚度修正用的电介质膏添加导电性材料,并将其涂敷于烧结前的层叠体。

[0127] 首先,对前者的在印刷电极材料时一并印刷的方法进行说明。

[0128] 例如,在内层部100用的电介质片印刷内部电极的图案时,除了主对置部301的图案以外,还印刷薄壁部302的图案。印刷方法有丝网印刷、凹版印刷等,并没有特别限定。

[0129] 形成印刷用的版,使得薄壁部302包含的电极具有所希望的长度、所希望的连续性。使用这样的版,在电介质片印刷导电性材料。然后,基于通常的层叠陶瓷电容器的制造

方法来进行烧成等。

[0130] 由此,能够得到具有薄壁部302的层叠陶瓷电容器1。

[0131] 接着,对在厚度修正用的电介质膏添加导电性材料并将其涂敷于烧结前的层叠体的方法进行说明。

[0132] 在将印刷有内部电极的图案的电介质片进行层叠时,有时层叠物的厚度在内部电极所重叠的部位和不存在内部电极的部位不同。

[0133] 例如,较之于与图3所示的电容产生部W30对应的部分,与第1侧方间隔部WG1对应的部分的烧成前的层叠体的厚度有时更薄。在该情况下,通过在与第1侧方间隔部WG1对应的部分涂敷电介质膏,从而能够调节层叠物的厚度。

[0134] 在该电介质膏添加导电性材料。然后,将该添加了导电性材料的电介质膏涂敷于厚度薄的、与层叠体的第1侧方间隔部WG1对应的部分。该第1侧方间隔部WG1与形成薄壁部302的部分对应。

[0135] 涂敷能够通过丝网印刷等印刷方法等来进行。此时,对涂敷位置、涂敷量、导电性材料的添加量等进行调节,使得薄壁部302包含的电极具有所希望的长度、所希望的连续性。

[0136] 然后,基于通常的层叠陶瓷电容器的制造方法来进行烧成等。

[0137] 由此,能够得到具有薄壁部302的层叠陶瓷电容器1。

[0138] 此外,在上述的任一方法中,均能够通过电介质片的厚度分布、电介质膏的涂敷量进行调节从而使薄壁部302具有所希望的弯曲。

[0139] 以下,对各部分的材料等进行说明。

[0140] <内部电极的材料>

[0141] 内部电极30例如包含金属Ni作为主成分。此外,内部电极30例如既可以将Cu、Ag、Pd或Au等金属或者Ag—Pd合金等包含这些金属中的至少一种的合金选择的至少一者作为主成分来包含,也可以作为主成分以外的成分来包含。进而,内部电极30也可以将与电介质层20包含的陶瓷为同一组成系的电介质的粒子作为主成分以外的成分来包含。另外,在本说明书中,所谓主成分的金属,规定为质量%最高的金属成分。

[0142] <固溶层>

[0143] 另外,在将Ni作为第1金属成分的情况下,也可以在内部电极30的层叠方向T上的两侧的与电介质层20或外层部110的界面设置有固溶了与该第1金属成分不同的第2金属成分的固溶层(未图示)。固溶层包含中央固溶层(未图示)和外侧固溶层(未图示)。

[0144] 第2金属成分优选为Sn、In、Ga、Zn、Bi、Pb、Fe、V、Y或Cu,特别优选为Sn。以下,设第2金属成分为Sn来进行说明。

[0145] 另外,所谓固溶层,是如下的层,即,在保持Ni的原子排列构造的同时,Sn的原子在Ni的原子排列构造内随机地与Ni进行了置换。固溶层的厚度优选为1nm以上且20nm以下。

[0146] 另外,固溶层可以设置在内部电极30的层叠方向T上的两侧的界面,但是并不限于此,固溶层也可以仅设置在内部电极30的层叠方向T上的一侧的界面。此外,固溶层设置于全部的内部电极30,但是并不限于此,固溶层也可以仅设置在一部分的内部电极30。

[0147] <中央固溶层>

[0148] 中央固溶层设置在层叠体10的长度方向L以及宽度方向W上的中央区域中的、内部

电极30和电介质层20或外层部110的界面。在中央固溶层中,相对于Ni,以大于外侧固溶层的比例固溶有Sn。在此,所谓界面,不是仅表示边界,而是也可以包含内部电极30和电介质层20或外层部110的一部分的区域。

[0149] 中央固溶层能够设为从主对置部301的长度方向L上的端部以及主对置部301的宽度方向W上的端部向内侧大约10 $\mu\text{m}$ 的区域。

[0150] 在中央固溶层中,Sn相对于将Ni和Sn相加的摩尔量以0.008以上且0.025以下,优选以0.02程度的摩尔量即2mol%进行固溶。另外,Sn相对于Ni的比例是如下的值,即,通过TEM分析对层叠方向T上的中央部、宽度方向W上的中央部以及长度方向L上的中央部的界面测定10个点,并进行了平均值化。

[0151] <外侧固溶层>

[0152] 外侧固溶层设置在主对置部301中的包围中央固溶层的区域。即,外侧固溶层是从主对置部301的长度方向L上的端部以及主对置部301的宽度方向W上的端部到内侧大约10 $\mu\text{m}$ 的区域。

[0153] 在外侧固溶层中,Sn相对于将Ni和Sn相加的摩尔量以0.001以上且0.005以下,优选以0.005程度的摩尔量即0.5mol%进行固溶。

[0154] <内部电极的厚度和片数>

[0155] 内部电极30的厚度没有特别限定,但是例如能够设为0.4 $\mu\text{m}$ 以上且1.5 $\mu\text{m}$ 以下。此外,内部电极30的片数没有特别限定,但是例如优选为20片以上且1000片以下。

[0156] <电介质的材料>

[0157] 多个电介质层20由电介质材料构成。电介质材料例如可以是包含BaTiO<sub>3</sub>、CaTiO<sub>3</sub>、SrTiO<sub>3</sub>或CaZrO<sub>3</sub>等成分的介电陶瓷。此外,电介质材料也可以是在这些主成分中添加了Mn化合物、Fe化合物、Cr化合物、Co化合物、Ni化合物等副成分的材料。

[0158] <电介质层的厚度和材料>

[0159] 电介质层20的厚度没有特别限定,但是例如优选为0.5 $\mu\text{m}$ 以上且3.0 $\mu\text{m}$ 以下。

[0160] 此外,电介质层20的片数没有特别限定,但是例如优选为20片以上且1000片以下。另外,该电介质层20的片数是内层部100的电介质层20的片数和外层部110的电介质层20的片数的总数。

[0161] <层叠体的尺寸>

[0162] 上述的层叠体10的尺寸没有特别限定,但是例如优选长度方向L上的长度为1.55mm以上且1.65mm以下,宽度方向W上的宽度为0.75mm以上且0.85mm以下,层叠方向T上的厚度为0.75mm以上且0.85mm以下。

[0163] <外部电极>

[0164] 接着,对外部电极40进行说明。

[0165] 外部电极40包含第1外部电极41和第2外部电极42。

[0166] 第1外部电极41配置在层叠体10的第1端面LS1,并与第1内部电极31连接。第1外部电极41也可以从第1端面LS1延伸到第1主面TS1的一部分以及第2主面TS2的一部分。此外,第1外部电极41也可以从第1端面LS1延伸到第1侧面WS1的一部分以及第2侧面WS2的一部分。

[0167] 第2外部电极42配置在层叠体10的第2端面LS2,并与第2内部电极32连接。第2外部

电极42也可以从第2端面LS2延伸到第1主面TS1的一部分以及第2主面TS2的一部分。此外,第2外部电极42也可以从第2端面LS2延伸到第1侧面WS1的一部分以及第2侧面WS2的一部分。

[0168] 第1外部电极41具有第1基底电极415、第1内镀敷层416以及第1表镀敷层417,第2外部电极42具有第2基底电极425、第2内镀敷层426以及第2表镀敷层427。

[0169] <基底电极>

[0170] 第1基底电极415配置在层叠体10的第1端面LS1上,并覆盖层叠体10的第1端面LS1。第1基底电极415也可以从第1端面LS1延伸到第1主面TS1的一部分、第2主面TS2的一部分、第1侧面WS1的一部分以及第2侧面WS2的一部分。

[0171] 第2基底电极425配置在层叠体10的第2端面LS2上,并覆盖层叠体10的第2端面LS2。第2基底电极425也可以从第2端面LS2延伸到第1主面TS1的一部分、第2主面TS2的一部分、第1侧面WS1的一部分以及第2侧面WS2的一部分。

[0172] 第1基底电极415以及第2基底电极425也可以是包含金属和玻璃的烧成层。作为玻璃,可列举包含从B、Si、Ba、Mg、Al或Li等选择的至少一者的玻璃成分。作为具体例子,能够使用硼硅酸玻璃。作为金属,包含Cu作为主成分。此外,作为金属,例如,既可以将Ni、Ag、Pd或Au等金属或者Ag-Pd合金等合金选择的至少一者作为主成分来包含,也可以作为主成分以外的成分来包含。

[0173] 烧成层是通过浸渍法将包含金属以及玻璃的导电性膏涂敷于层叠体并进行了烧成的层。另外,可以在烧成了内部电极之后进行烧成,也可以与内部电极同时进行烧成。此外,烧成层也可以是多个层。

[0174] 或者,第1基底电极415以及第2基底电极425也可以是包含导电性粒子和热固化性树脂的树脂层。树脂层既可以形成在上述的烧成层上,也可以不形成烧成层而直接形成在层叠体。

[0175] 树脂层是通过涂敷法将包含导电性粒子和热固化性树脂的导电性膏涂敷于层叠体并进行了烧成的层。另外,可以在烧成了内部电极之后进行烧成,也可以与内部电极同时进行烧成。此外,树脂层也可以是多个层。

[0176] 关于作为烧成层或树脂层的第1基底电极415以及第2基底电极425各自的每一层的厚度,没有特别限定,可以为1 $\mu\text{m}$ 以上且10 $\mu\text{m}$ 以下。

[0177] 或者,第1基底电极415以及第2基底电极425也可以是通过溅射法或蒸镀法等薄膜形成法来形成并沉积了金属粒子的1 $\mu\text{m}$ 以下的薄膜层。

[0178] <内镀敷层>

[0179] 第1内镀敷层416配置在第1基底电极415上,并覆盖第1基底电极415的至少一部分。第2内镀敷层426配置在第2基底电极425上,并覆盖第2基底电极425的至少一部分。作为第1内镀敷层416以及第2内镀敷层426,例如,包含从Cu、Ni、Ag、Pd或Au等金属或者Ag-Pd合金等合金选择的至少一者。

[0180] <表镀敷层>

[0181] 第1表镀敷层417配置在第1内镀敷层416上,并覆盖第1内镀敷层416的至少一部分。第2表镀敷层427配置在第2内镀敷层426上,并覆盖第2内镀敷层426的至少一部分。作为第1表镀敷层417以及第2表镀敷层427,例如,包含Sn等金属。

[0182] <内镀敷层和表镀敷层的作用>

[0183] 优选地,第1内镀敷层416以及第2内镀敷层426为Ni镀敷层,第1表镀敷层417以及第2表镀敷层427为Sn镀敷层。Ni镀敷层能够防止基底电极被安装陶瓷电子部件时的焊料所侵蚀,Sn镀敷层能够使安装陶瓷电子部件时的焊料的润湿性提高而容易地进行安装。

[0184] 换言之,第1内镀敷层416以及第2内镀敷层426与第1表镀敷层417以及第2表镀敷层427相比,具有焊料润湿性低的特性。

[0185] <镀敷层的厚度>

[0186] 作为由第1内镀敷层416以及第1表镀敷层417构成的第1镀敷层416以及417的厚度,没有特别限定,可以为 $1\mu\text{m}$ 以上且 $10\mu\text{m}$ 以下。作为由第2内镀敷层426以及第2表镀敷层427构成的第2镀敷层426以及427的厚度,没有特别限定,可以为 $1\mu\text{m}$ 以上且 $10\mu\text{m}$ 以下。

[0187] 由此,层叠体10以及两个外部电极41以及42的长度方向L上的总长度的最大值也可以为 $1.75\text{mm}$ 以上且 $1.85\text{mm}$ 以下。

[0188] <测定方法>

[0189] 接着,按顺序对测定方法进行说明。

[0190] 作为电介质层20以及电极的厚度的测定方法,例如,可列举用扫描型电子显微镜对通过研磨而露出的层叠体的宽度方向中央附近的LT剖面进行观察的方法。此外,各值既可以是长度方向上的多处的测定值的平均值,进而也可以是层叠方向上的多处的测定值的平均值。特别是,关于内部电极30的膜厚的测定,通过上述的测定范围中的平均来进行评价。

[0191] 同样地,作为层叠体10的厚度的测定方法,例如,可列举用扫描型电子显微镜对通过研磨而露出的层叠体的宽度方向中央附近的LT剖面或通过研磨而露出的层叠体的长度方向中央附近的WT剖面进行观察的方法。此外,各值也可以是长度方向或宽度方向上的多处的测定值的平均值。

[0192] 同样地,作为层叠体10的长度的测定方法,例如,可列举用扫描型电子显微镜对通过研磨而露出的层叠体的宽度方向中央附近的LT剖面进行观察的方法。此外,各值也可以是层叠方向上的多处的测定值的平均值。

[0193] 同样地,作为层叠体10的宽度的测定方法,例如,可列举用扫描型电子显微镜对通过研磨而露出的层叠体的长度方向中央附近的WT剖面进行观察的方法。此外,各值也可以是层叠方向上的多处的测定值的平均值。

[0194] <制造方法>

[0195] 接着,对上述的层叠陶瓷电容器1的一般的制造方法的一个例子进行说明。首先,准备电介质层20用的电介质片以及内部电极30用的导电性膏。在电介质片以及导电性膏中包含粘合剂以及溶剂。作为粘合剂以及溶剂,能够使用公知的材料。

[0196] 接着,在电介质片上例如以给定的图案印刷导电性膏,由此在电介质片上形成内部电极图案。作为内部电极图案的形成方法,能够使用丝网印刷或凹版印刷等。

[0197] 接着,层叠给定片数的未印刷内部电极图案的第2外层部112用的电介质片。

[0198] 在其上依次层叠印刷了内部电极图案的内层部100用的电介质片。

[0199] 此时,也可以根据需要在与各侧方间隔部对应的位置涂敷厚度修正用的电介质膏。

- [0200] 此外,也可以在厚度修正用的电介质膏中添加用于形成薄壁部302的导电性材料。
- [0201] 在其上层叠给定片数的未印刷内部电极图案的第1外层部111用的电介质片。由此,制作层叠片。
- [0202] 接着,通过等静压压制等手段在层叠方向上对层叠片进行压制,制作层叠块。接着,将层叠块切割成给定的尺寸,切成层叠小片。此时,通过滚筒研磨等使层叠小片的角部以及棱线部带有圆角。接着,对层叠小片进行烧成,制作层叠体10。虽然烧成温度还依赖于电介质、内部电极的材料,但是优选为900°C以上且1400°C以下。
- [0203] 接着,使用浸渍法,将层叠体10的第1端面LS1浸渍于作为基底电极用的电极材料的导电性膏,由此在第1端面LS1涂敷第1基底电极415用的导电性膏。同样地,使用浸渍法,将层叠体10的第2端面LS2浸渍于作为基底电极用的电极材料的导电性膏,由此在第2端面LS2涂敷第2基底电极425用的导电性膏。然后,对这些导电性膏进行烧成,从而形成作为烧成层的第1基底电极415以及第2基底电极425。烧成温度优选为600°C以上且900°C以下。
- [0204] 另外,如上所述,既可以通过涂敷法涂敷包含导电性粒子和热固化性树脂的导电性膏并进行烧成,由此形成作为树脂层的第1基底电极415以及第2基底电极425,也可以通过溅射法或蒸镀法等薄膜形成法来形成作为薄膜的第1基底电极415以及第2基底电极425。
- [0205] 然后,在第1基底电极415的表面形成第1内镀敷层416,在第2基底电极425的表面形成第2内镀敷层426。然后,在第1内镀敷层416的表面形成第1表镀敷层417,在第2内镀敷层426的表面形成第2表镀敷层427。
- [0206] 通过以上的工序得到上述的层叠陶瓷电容器1。
- [0207] <实施例>
- [0208] 基于图5对实施例以及比较例进行说明。
- [0209] 作为实施例以及比较例,制作了以下的层叠陶瓷电容器。
- [0210] 小片尺寸:1.6mm(L)×0.8mm(W)×0.8mm(T)
- [0211] 内部电极的主对置部的厚度:0.6μm
- [0212] 内部电极的片数:500片
- [0213] 电介质层的厚度:0.8μm
- [0214] 电介质层的片数:500片
- [0215] 薄壁部的厚度:0.2μm
- [0216] 在图5中,作为实施例或比较例而对以下进行了汇总。
- [0217] • 有无向与侧方间隔部对应的位置涂敷厚度修正用的电介质膏
- [0218] • 内部电极30的弯曲量(图3的长度a/b)
- [0219] • 是否存在薄壁部302
- [0220] • 存在薄壁部302的情况下的平均厚度(薄壁部的厚度/主对置部的厚度)
- [0221] • 存在薄壁部302的情况下的平均长度(图3的W2/W3)
- [0222] • 品质的评价结果
- [0223] 另外,平均厚度以及平均长度设为接近的10个点的平均。
- [0224] 此外,关于品质的评价,设为以下的基准。
- [0225] 电特性不良产生率:
- [0226] 对烧成后的100个小片进行绝缘电阻(IR)的测定,将LogIR<5作为短路不良小片进

行了计数。

[0227] 将在100个中一个以上的小片产生了不良的作为“不良”。将其它的作为“良好”。

[0228] 烧成后的构造缺陷产生率：

[0229] 将烧成后的100个小片的外观在6个面通过实体显微镜进行观察,确认外层周围有无龟裂,将在外层产生了龟裂的作为不良小片进行了计数。

[0230] 将在100个中一个以上的小片产生了不良的作为“不良”。将其它的作为“良好”。

[0231] 如图5所示,与有无涂敷厚度修正用的电介质膏无关地,在不存在薄壁部的小片中,产生了电特性不良或烧成后的构造缺陷。

[0232] 相对于此,在存在薄壁部的小片中,电特性不良以及烧成后的构造缺陷均未产生。

[0233] 另外,小片尺寸例如像 $1.6 \times 0.8\text{mm}$ 以上那样越大,并且侧方间隔部的宽度例如像 $75\mu\text{m}$ 以下那样越窄,越容易产生电特性不良或烧成后的构造缺陷。可以说,在这样的小片尺寸的层叠陶瓷电容器中,容易显著地体现本实施方式的结构的效果。

[0234] 以上,对本发明的实施方式进行了说明,但是本发明并不限于上述的实施方式,能够进行各种变更以及变形。

[0235] 附图标记说明

[0236] 1:层叠陶瓷电容器;

[0237] 10:层叠体;

[0238] 20:电介质层;

[0239] 20M:电介质材料;

[0240] 30:内部电极;

[0241] 30M:导电性材料;

[0242] 301:主对置部;

[0243] 301E:主对置部端部;

[0244] 302:薄壁部;

[0245] 302S:薄壁部起点;

[0246] 302E:薄壁部终点;

[0247] 31:第1内部电极;

[0248] 32:第2内部电极;

[0249] 40:外部电极

[0250] 100:内层部;;

[0251] 110:外层部;

[0252] L30:电容产生部;

[0253] W30:电容产生部;

[0254] W302:薄壁部重叠部

[0255] WG1:第1侧方间隔部;;

[0256] WG2:第2侧方间隔部;

[0257] L:长度方向;

[0258] T:层叠方向;

[0259] W:宽度方向;

- [0260] a:从薄壁部起点到薄壁部终点的宽度方向上的长度;
- [0261] b:内部电极的层叠方向上的存在范围的长度。



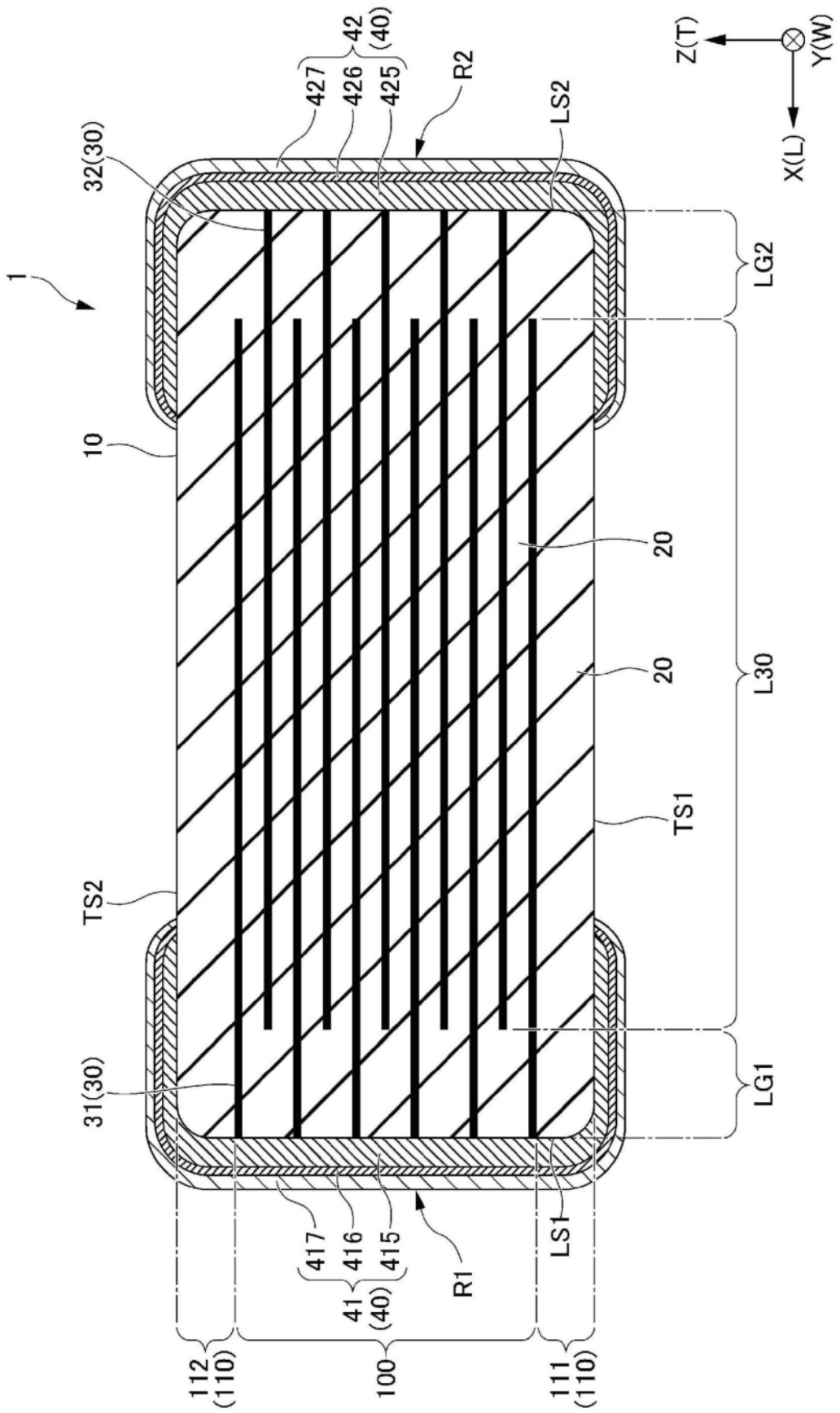


图2

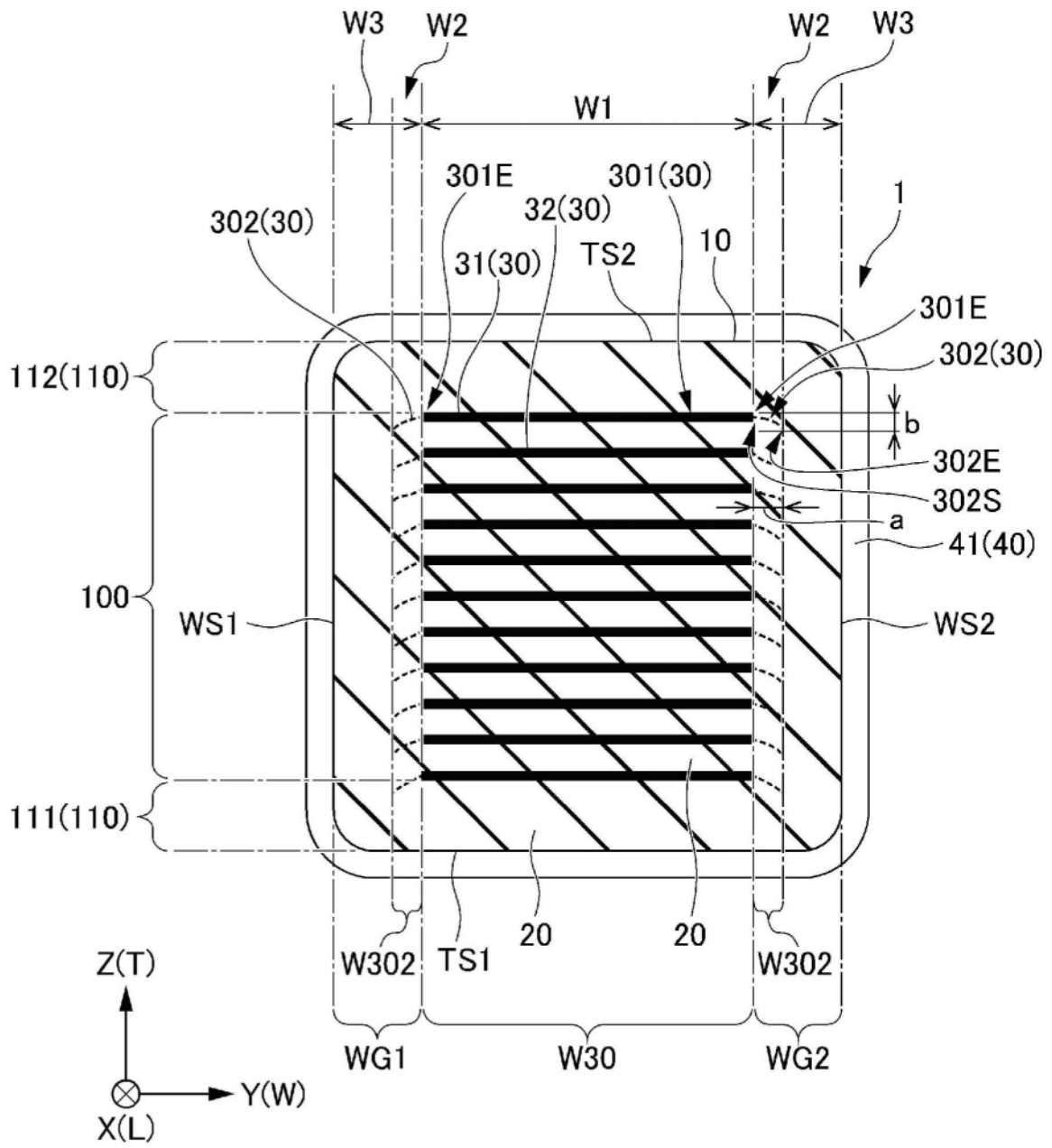


图3

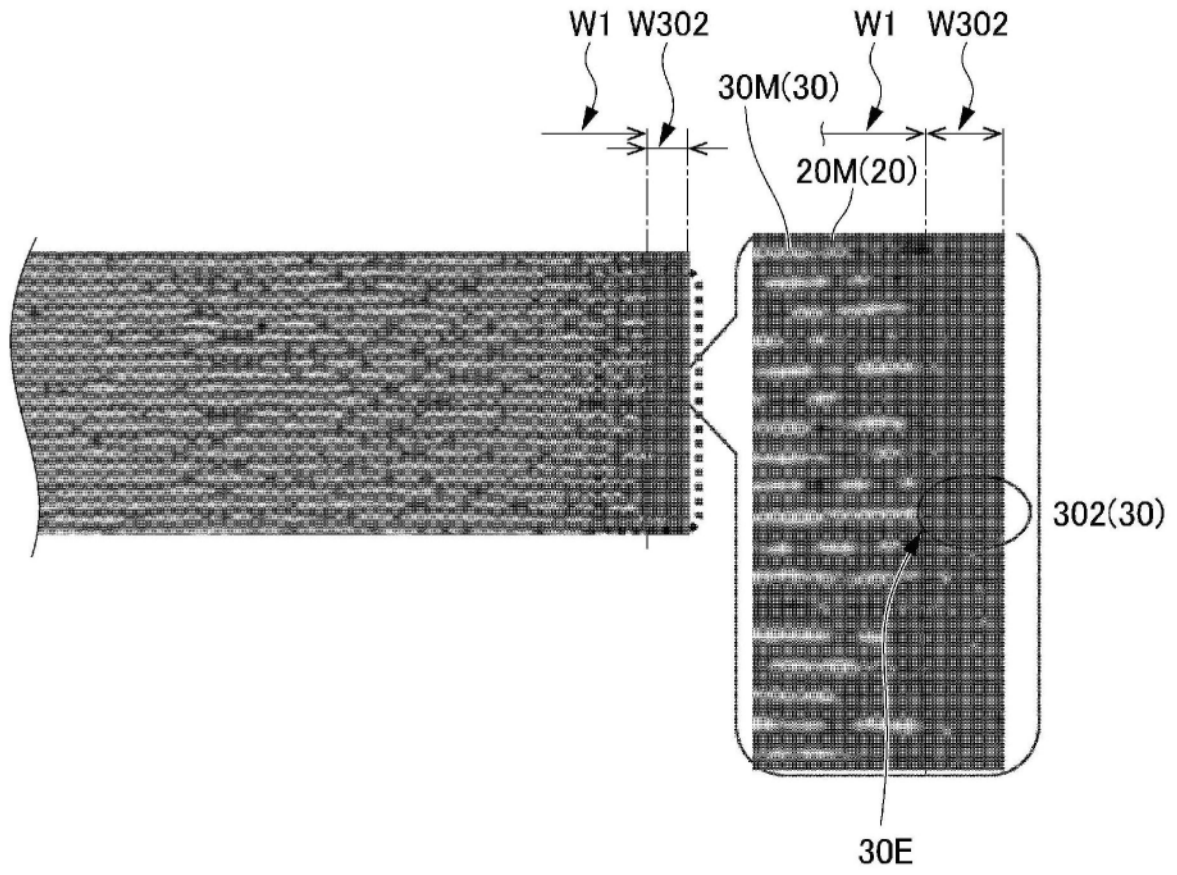


图4

No.	电介质膏的填充	内部电极	薄壁部		品质	
			平均厚度 (薄壁部/主对置部)	平均长度 (W2/W3)	电特性 不良产生率	烧成后的构造 缺陷产生率
比较例 1	无	15	不存在薄壁部	不存在薄壁部	不良	良好
比较例 2	无	10	不存在薄壁部	不存在薄壁部	不良	良好
比较例 3	有	5	不存在薄壁部	不存在薄壁部	良好	不良
比较例 4	有	3	不存在薄壁部	不存在薄壁部	良好	不良
比较例 5	有	1	不存在薄壁部	不存在薄壁部	良好	不良
实施例 1	有	5	0.4	0.1	良好	良好
实施例 2	有	3	0.4	0.1	良好	良好
实施例 3	有	1	0.4	0.1	良好	良好
实施例 4	有	5	0.3	0.1	良好	良好
实施例 5	有	5	0.2	0.1	良好	良好
实施例 6	有	5	0.1	0.1	良好	良好
实施例 7	有	5	0.4	0.2	良好	良好
实施例 8	有	5	0.4	0.3	良好	良好
实施例 9	有	5	0.4	0.4	良好	良好
实施例 10	有	5	0.4	0.5	良好	良好
实施例 11	有	5	0.4	0.6	良好	良好

图5