(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年4月16日(16.04.2020)

WIPO | PCT

(10) 国際公開番号
WO 2020/075852 A1

(51) 国際特許分類:
H01L 33/32 (2010.01)　*C30B 29/38* (2006.01)
C30B 25/18 (2006.01)　*H01L 21/205* (2006.01)

(21) 国際出願番号：　PCT/JP2019/040305

(22) 国際出願日：　2019年10月11日(11.10.2019)

(25) 国際出願の言語：　日本語

(26) 国際公開の言語：　日本語

(30) 優先権データ：
特願 2018-193569　2018年10月12日(12.10.2018) JP

(71) 出願人: 株式会社小糸製作所(**KOITO MANUFACTURING CO., LTD.**) [JP/JP]; 〒1088711 東京都港区高輪４丁目８番３号 Tokyo (JP). 学校法人 名城大学(**MEIJO UNIVERSITY**) [JP/JP]; 〒4688502 愛知県名古屋市天白区塩釜口１－５０１ Aichi (JP).

(72) 発明者: 神野 大樹(**JINNO Daiki**); 〒4248764 静岡県静岡市清水区北脇５００番地 株式会社小糸製作所静岡工場内 Shizuoka (JP). 杉森 正吾(**SUGIMORI Shogo**); 〒4248764 静岡県静岡市清水区北脇５００番地 株式会社小糸製作所静岡工場内 Shizuoka (JP). 大長 久芳(**DAICHO Hisayoshi**); 〒4248764 静岡県静岡市清水区北脇５００番地 株式会社小糸製作所静岡工場内 Shizuoka (JP). 上山 智(**KAMIYAMA Satoshi**); 〒4688502 愛知県名古屋市天白区塩釜口１－５０１ 学校法人名城大学内 Aichi (JP).

(74) 代理人: 特許業務法人 信栄特許事務所(**SHIN-EI PATENT FIRM, P.C.**); 〒1050003 東京都港区西新橋一丁目７番１３号 虎ノ門イーストビルディング８階 Tokyo (JP).

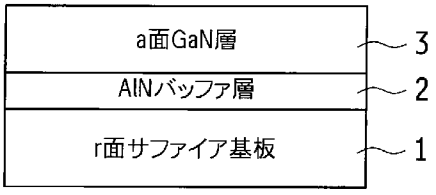
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

規則4.17に規定する申立て：
— 不利にならない開示又は新規性喪失の例外に関する申立て（規則4.17(v)）

(54) **Title:** SUBSTRATE FOR SEMICONDUCTOR GROWTH, SEMICONDUCTOR ELEMENT, SEMICONDUCTOR LIGHT-EMITTING ELEMENT, AND METHOD FOR PRODUCING SEMICONDUCTOR LIGHT-EMITTING ELEMENT

(54) 発明の名称： 半導体成長用基板、半導体素子、半導体発光素子および半導体素子製造方法



1 r-plane sapphire substrate
2 AlN buffer layer
3 a-plane GaN layer

(57) **Abstract:** Provided is a substrate for semiconductor growth, comprising a sapphire substrate (1) having an r-plane as a principle surface, and an AlN buffer layer (2) formed on the principle surface, wherein the AlN buffer layer (2) has uniaxial alignment in the laminating direction and in the in-plane direction.

(57) 要約： ｒ面を主面とするサファイア基板（１）と、主面上に形成されたＡＩＮバッファ層（２）を備え、ＡＩＮバッファ層（２）は積層方向および面内方向に一軸配向性を有する半導体成長用基板。

［続葉有］

WO 2020/075852 A1

添付公開書類：

一　国際調査報告（条約第21条(3)）

明　細　書

発明の名称 ：

半導体成長用基板、半導体素子、半導体発光素子および半導体素子製造方法

技術分野

[0001] 本開示は、半導体成長用基板、半導体素子、半導体発光素子および半導体素子製造方法に関し、特にａ面ＧａＮ結晶層を成長させる半導体成長用基板、半導体素子、半導体発光素子および半導体素子製造方法に関する。

背景技術

[0002] 照明用途に用いられる紫色から青色を発光するＬＥＤ（Ｌｉｇｈｔ　Ｅｍｉｔｔｉｎｇ　Ｄｉｏｄｅ）としては、窒化ガリウム（ＧａＮ）系材料の化合物半導体が一般的に用いられている。近年になって、発光ダイオード（ＬＥＤ）を用いた照明装置等が普及するにつれ、ＬＥＤチップの高輝度化が望まれるようになってきた。ＬＥＤを高輝度化するためには、電流密度を高くしても効率的に電子と正孔が発光再結合できるように、発光層の膜厚を厚くして発光層内部でのキャリア密度を下げる必要がある。

[0003] しかし、一般的に用いられているｃ面を主面とするＧａＮ系半導体材料では、ｃ軸方向にピエゾ電界が生じるため、厚膜化した発光層内に電位差が生じ電子と正孔が空間的に分離してしまい、発光再結合の効率が著しく低下してしまうドループ特性が問題となっている。

[0004] この問題を解決するため、非極性や半極性の面方位を主面としたＧａＮ系材料で発光層を形成することで、積層方向へのピエゾ電界の影響を無くして厚膜化を図り、大電流での発光を可能にする技術も提案されている。ＧａＮ系半導体層では、ａ面やｍ面が非極性面であり、半極性面の代表例としてｒ面がある。

[0005] 特許文献１には、サファイア基板のｒ面上に有機金属気相成長法（ＭＯＣＶＤ法：Ｍｅｔａｌ　Ｏｒｇａｎｉｃ　Ｃｈｅｍｉｃａｌ　Ｖａｐｏｒ　Ｄ

ｅｐｏｓｉｔｉｏｎ）を用いてａ面ＧａＮ層を成長させる技術が開示されている。ｒ面サファイア基板上に形成されたａ面ＧａＮ層を下地層として用い、ｎ型層と発光層とｐ型層とを順次成長させることで、発光層の主面をａ面として厚膜化とＬＥＤのドループ特性の改善を図ることができる。

先行技術文献

特許文献

[0006] 特許文献1：日本国特開２００８－２１４１３２号公報

発明の概要

発明が解決しようとする課題

[0007] しかし、ｒ面サファイア基板上に形成されるａ面ＧａＮでは、成長面内に＋ｃ軸方向、－ｃ軸方向、ｍ軸方向が存在して面内異方性が大きく、結晶性が良好で表面平坦性に優れた高品質なａ面ＧａＮ層を得ることが困難であった。

[0008] 本開示は、上記従来の問題点に鑑みなされたものである。本開示は、結晶性が良好で表面平坦性に優れた高品質なａ面ＧａＮ層を成長させることが可能な半導体成長用基板、並びにそれを用いた半導体素子、半導体発光素子および半導体素子製造方法を提供することを目的とする。

課題を解決するための手段

[0009] 上記課題を解決するために、本開示の半導体成長用基板は、ｒ面を主面とするサファイア基板と、前記主面上に形成されたＡｌＮバッファ層を備え、前記ＡｌＮバッファ層は、積層方向および面内方向に一軸配向性を有することを特徴とする。

[0010] このような本開示の半導体成長用基板では、ＡｌＮバッファ層が積層方向および面内方向に一軸配向性を有することで、異常成長を抑制し結晶性が良好で表面平坦性に優れた高品質なａ面ＧａＮ層を成長させることが可能となる。

[0011] また本開示の一態様では、前記ＡｌＮバッファ層は、積層方向におけるＸ

線回折のピーク角度が、バルクＡｌＮ単結晶よりも０．２～０．８度の範囲で低角側にシフトしている。

[0012] また本開示の一態様では、前記ＡｌＮバッファ層は、面内方向におけるＸ線回折のピーク角度が、バルクＡｌＮ単結晶よりも０．２～０．８度の範囲で高角側にシフトしている。

[0013] また本開示の一態様では、前記ＡｌＮバッファ層に含まれる炭素の不純物濃度が、２．５×10^{19}ａｔｏｍｓ／ｃｍ^{3}未満である。

[0014] また本開示の一態様では、前記ＡｌＮバッファ層に含まれる酸素の不純物濃度が、７．０×10^{20}ａｔｏｍｓ／ｃｍ^{3}未満である。

[0015] また上記課題を解決するために本開示の半導体素子は、上記何れか一つに記載の半導体成長用基板を用い、前記半導体成長用基板上に機能層を備えることを特徴とする。

[0016] また上記課題を解決するために本開示の半導体発光素子は、上記何れか一つに記載の半導体成長用基板を用い、前記半導体成長用基板上に活性層を備えることを特徴とする。

[0017] また上記課題を解決するために本開示の半導体素子製造方法は、ｒ面を主面とするサファイア基板上にスパッタ法を用いてＡｌＮバッファ層を形成するスパッタ工程と、前記ＡｌＮバッファ層をアニールして、積層方向および面内方向に一軸配向性を有する単結晶化するアニール工程と、前記ＡｌＮバッファ層上にａ面ＧａＮ層を成長させる半導体層成長工程とを備えることを特徴とする。

[0018] このような本開示の半導体素子製造方法では、ＡｌＮバッファ層が積層方向および面内方向に一軸配向性を有するため、異常成長を抑制し結晶性が良好で表面平坦性に優れた高品質なａ面ＧａＮ層を成長させることが可能となる。

発明の効果

[0019] 本開示によれば、結晶性が良好で表面平坦性に優れた高品質なａ面ＧａＮ層を成長させることが可能な半導体成長用基板、並びにそれを用いた半導体

素子、半導体発光素子および半導体素子製造方法を提供することができる。

図面の簡単な説明

[0020] [図1]第１実施形態における半導体成長用基板を示す模式断面図である。

[図2]スパッタ条件の違いによるＡｌＮバッファ層２中の不純物濃度と、ａ面ＧａＮ層３の結晶性を示す表である。

[図3A]ＡｌＮバッファ層２のＸＲＣ（Ｘ－ｒａｙ　Ｒｏｃｋｉｎｇ　Ｃｕｒｖｅ）測定結果を示すグラフであり、ａ面での半値幅を示すものである。

[図3B]ＡｌＮバッファ層２のＸＲＣ測定結果を示すグラフであり、ｍ面での半値幅を示すものである。

[図4]ＡｌＮバッファ層２のＸ線回折測定結果を示すグラフであり、図４の（Ａ－１）は２θ／θ測定結果を示し、図４の（Ｂ－１）は２θχ／φ測定結果を示し、図４の（Ａ－２）は膜厚とａ面でのピーク回折強度の関係を示し、図４の（Ｂ－２）は膜厚とｍ面でのピーク回折強度の関係を示している。

[図5]ａ面ＧａＮ層３のＸＲＣ測定の回折スペクトルを示すグラフであり、図５の（Ａ）はａ面内のｃ軸方向での結果を示し、図５の（Ｂ）はａ面内のｍ軸方向での結果を示し、図５の（Ｃ）は｛１０－１１｝面内での結果を示している。

[図6]第２実施形態の半導体装置であるＬＥＤ１０を示す模式断面図である。

発明を実施するための形態

[0021] （第１実施形態）

以下、本開示の実施の形態について、図面を参照して詳細に説明する。各図面に示される同一または同等の構成要素、部材、処理には、同一の符号を付すものとし、適宜重複した説明は省略する。図１は、本開示の第１実施形態における半導体成長用基板を示す模式断面図である。

[0022] 図１に示すように、本実施形態の半導体成長用基板は、六方晶のｒ面を主面とするサファイア基板１と、サファイア基板１上に形成されたＡｌＮバッファ層２と、ＡｌＮバッファ層２上に形成されたａ面を主面とするａ面ＧａＮ層３を備えている。ここではサファイア基板１として傾斜角度が０度のジ

ャスト基板を示したが、ｒ面を所定の面方位に数度傾斜させたオフ基板としてもよい。

[0023] ＡｌＮバッファ層２はサファイア基板１とａ面ＧａＮ層３との格子定数の相違を緩和するための層である。ＡｌＮバッファ層２の厚みとしては、厚くしすぎるとａ面ＧａＮ層３の結晶品質が低下するため、５～３００ｎｍの範囲が好ましく、５～９０ｎｍの範囲がより好ましく、５～３０ｎｍの範囲がさらに好ましい。また、ＡｌＮバッファ層２中に含まれる不純物濃度は、炭素が２．５×10^{19}ａｔｏｍｓ／ｃｍ^{3}未満であることが好ましく、また、酸素が７．０×10^{20}ａｔｏｍｓ／ｃｍ^{3}未満であることが好ましい。ＡｌＮバッファ層２中に含まれる不純物濃度がこれらの範囲以上であると、単結晶のａ面ＧａＮ層３をエピタキシャル成長させにくくなる傾向にある。

[0024] ａ面ＧａＮ層３は、ＡｌＮバッファ層２上において、主面がａ面となるように成長した下地層であり、その上に窒化物半導体層をエピタキシャル成長させるための層である。ａ面ＧａＮ層３の形成方法としては、ＭＯＣＶＤ法やＨＶＰＥ法（ハイドライド気相成長法：Ｈｙｄｒｉｄｅ Ｖａｐｏｒ Ｐｈａｓｅ Ｅｐｉｔａｘｙ）などの公知の方法を用いることができるが、ＭＯＣＶＤ法を用いることが好ましい。ａ面ＧａＮ層３の膜厚は特に限定されないが、１μｍ以上形成することが好ましい。

[0025] 次に、図１に示した半導体成長用基板の製造方法について説明する。

[0026] （スパッタ工程）

はじめに、ｒ面を主面とするサファイア基板１上に、スパッタ法を用いてＡｌＮバッファ層２を形成する。ＡｌＮバッファ層２を形成するスパッタ法としては、Ａｌをターゲット材としてN_2およびＡｒガスを用いる反応性スパッタ法を採用してもよいが、ＡｌＮをターゲット材としてＡｒガスを用いることがより好ましい。ターゲット材となるＡｌＮとしては、単結晶基板であっても粉末焼体であってもよく、その状態や形態は限定されない。

[0027] 反応性スパッタ法によりＡｌをターゲット材としてN_2およびＡｒガスを用いてＡｌＮバッファ層２を形成する場合には、ＡｌＮ膜の物理的な堆積プロ

セスに加えて、ＡｌターゲットとN$_2$ガスの反応プロセスを考慮する必要がある。そのため反応性スパッタ法では、所望のＡｌＮバッファ層２を得るための成膜条件を適切に設定して制御する難易度が高くなる。特に、半導体基板の大面積化が進むと、基板表面の面内分布も考慮する必要があるためさらに難易度が高くなる。

[0028] 一方、ＡｌＮをターゲットとしてＡｒガスを用いるスパッタ法によりＡｌＮバッファ層２を形成する場合には、ＡｌターゲットとN$_2$の反応プロセスを考慮する必要が無く、Ａｒガス流量やチャンバー内の真空度等のパラメータを最適化するだけでよい。したがって、反応性スパッタ法でＡｌＮバッファ層２を形成するよりも、ＡｌＮをターゲットとしてＡｒガスを用いるスパッタ法を用いるほうが、ＡｌＮバッファ層２を形成する際の成膜条件の設定や制御が容易であり、大面積化にも対応が容易となる。

[0029] ＡｌＮバッファ層２を形成する反応性スパッタの条件としては、基板温度は２００℃以上５００℃未満の範囲が好ましい。基板温度を５００℃以上にすると、成膜後にＡｌＮバッファ層２に含まれる酸素や炭素の不純物濃度が高くなり、ＡｌＮバッファ層２上にａ面ＧａＮ層３をエピタキシャル成長させることが困難になる傾向にある。本実施形態の半導体素子成長方法では、高品質なＡｌＮ結晶が得られる１５００℃程度よりも低温の２００～５００℃でスパッタ工程を実施するため、成膜直後のＡｌＮバッファ層２はアモルファスライクな結晶性であると思われる。

[0030] （アニール工程）

次に、スパッタ工程で成膜したＡｌＮバッファ層２のアニール処理を実施し、ＡｌＮバッファ層２の再結晶化を促進して、積層方向および面内方向に一軸配向性を持たせる。アニール処理としては、例えば高周波誘導加熱方式による熱処理装置を用いることができる。アニール条件としては、不活性ガス（例えば窒素やＡｒ）雰囲気中において基板温度を１３００℃以上１７００℃未満に保った状態を０．５～３．０時間継続することが好ましい。基板温度は、より好ましくは１３００℃以上１６００℃以下である。アニール温

度（基板温度）が１７００℃以上であると、サファイア基板１が熱分解して劣化する恐れがあるため好ましくない。また、アニール温度が１３００℃未満であると、ＡｌＮバッファ層２の再結晶化が不十分であり、ＡｌＮバッファ層２の積層方向および面内方向における一軸配向性が不十分となる恐れがある。

[0031] （半導体層成長工程）

次に、ＡｌＮバッファ層２の表面を洗浄した後に、キャリアガスとして水素、窒素を用い、Ｖ族原料としてアンモニア（NH_3）を用い、ＩＩＩ族原料としてＴＭＧ（Ｔｒｉｍｅｔｈｙｌ Ｇａｌｌｉｕｍ）を用いて、ＭＯＣＶＤ法でａ面ＧａＮ層３を成長させる。このとき、成長シーケンスは２段階で構成し、昇温した後に成長温度を一定とし、リアクタ圧力とＶ／ＩＩＩ比および成長時間を変更している。例えば、昇温直後の第１ステップではＶ／ＩＩＩ比を４０００～５０００程度とし、圧力を９００～１０００ｈＰａとして１０～２０分程度維持する。第２ステップでは例えばＶ／ＩＩＩ比を１００～２００程度とし、圧力を１００～１５０ｈＰａとして９０～１２０分維持する。ａ面ＧａＮ層３が成長した後に室温まで冷却して取り出すことで、図１に示した本実施形態の半導体成長用基板を得ることができる。

[0032] （実施例１～３）

スパッタ工程で、ＲＦ出力４５０Ｗ、１０ｒｐｍ、Ａｒ流量５．０ｓｃｃｍ、N_2流量５．０ｓｃｃｍ、基板温度を３００℃、到達真空度１．５３×10^{-5}Ｐａの条件で、ＡｌＮバッファ層２を形成した。その後にアニール工程で、熱処理装置のカーボンサセプタ内に基板をセットし、減圧した後にN_2封入して３８０ｔｏｒｒにし、昇温レート２０℃／ｍｉｎで１６００℃まで昇温して一時間アニールした。次に半導体素子成長工程で、温度を１０１０℃まで昇温した後に成長温度を１０１０℃で一定とし、第１段階ではＶ／ＩＩＩ比４４００、圧力９３３ｈＰａ、成長時間を１０分とし、第２段階ではＶ／ＩＩＩ比１００、圧力１００ｈＰａ、成長時間を９０分でａ面ＧａＮ層３を成長させて半導体成長用基板を得た。ＡｌＮバッファ層２の膜厚が３０ｎｍ

、９０ｎｍ、１８０ｎｍのものをそれぞれ実施例１～３とした。

[0033] （比較例１～３）

スパッタ工程の後にアニール工程を実施せず、半導体素子成長工程を実施した他は実施例１と同様の条件で半導体成長用基板を得た。ＡｌＮバッファ層２の膜厚が３０ｎｍ、９０ｎｍ、１８０ｎｍのものをそれぞれ比較例１～３とした。

[0034] （比較例４）

スパッタ工程での基板温度を６００℃とし、到達真空度が４．４７×10^{-4}Ｐａである他は比較例１と同様の条件で比較例４の半導体成長用基板を得た。

[0035] （比較例５～７）

スパッタ工程を用いず、ｒ面を主面とするサファイア基板１上に、ＭＯＣＶＤ法を用いてＡｌＮバッファ層２をエピタキシャル成長させた他は、比較例１～３と同様にして半導体成長用基板を得た。成長条件は、成長温度１３４０℃、Ｖ／ＩＩＩ比６３００、であった。ＡｌＮバッファ層２の膜厚が３０ｎｍ、９０ｎｍ、１８０ｎｍのものをそれぞれ比較例５～７とした。

[0036] （スパッタ条件）

図２は、スパッタ条件の違いによるＡｌＮバッファ層２中の不純物濃度と、ａ面ＧａＮ層３の結晶性を示す表である。ＡｌＮバッファ層２中の不純物濃度はＳＩＭＳ（Ｓｅｃｏｎｄａｒｙ Ｉｏｎ Ｍａｓｓ Ｓｐｅｃｔｒｏｍｅｔｒｙ）により測定し、ａ面ＧａＮ層３の結晶性はＳＥＭ（Ｓｃａｎｎｉｎｇ Ｅｌｅｃｔｒｏｎ Ｍｉｃｒｏｓｃｏｐｅ）像とＸ線回折により評価した。図中左側に実施例１の結果を示し、図中右側に比較例４の結果を示している。

[0037] 図２に示したように、ＡｌＮバッファ層２に含まれる不純物濃度は、実施例１では酸素濃度が６．５８×10^{20}ａｔｏｍｓ／ｃｍ^3、炭素濃度が２．１９×10^{19}ａｔｏｍｓ／ｃｍ^{3}であった。また、比較例４では酸素濃度が２．６６×10^{21}ａｔｏｍｓ／ｃｍ^{3}であり、炭素が９．７２×10^{19}ａｔｏｍｓ／ｃｍ^3

であった。ＳＥＭ像およびＸ線回折の結果から、実施例１ではＡｌＮバッファ層２上に単結晶のａ面ＧａＮ層３を成長できているが、比較例４では単結晶のａ面ＧａＮ層３を成長できていないことわかる。したがって、スパッタ条件が５００℃以上であると、到達真空度が低いため不純物濃度が高くなり、単結晶のａ面ＧａＮ層を成長させにくいことがわかる。

[0038] （ＡｌＮバッファ層２の評価）

図３Ａ及び図３Ｂは、ＡｌＮバッファ層２のＸＲＣ（Ｘ－ｒａｙ　Ｒｏｃｋｉｎｇ　Ｃｕｒｖｅ）測定結果を示すグラフである。図３Ａはａ面での半値幅を示し、図３Ｂはｍ面での半値幅を示している。グラフ中のａｎｎｅａｌｅｄ　ｓｐ－ＡｌＮは実施例１～３を示し、ｓｐ－ＡｌＮは比較例１～３を示し、ｅｐ－ＡｌＮは比較例５～７を示している。

[0039] 図３Ａ及び図３Ｂに示したように、ａ面およびｍ面での半値幅は比較例１～３で最も大きく、実施例１～３が最も小さい。したがって、スパッタ法で形成した後に、アニール工程を経た実施例１～３は、ＡｌＮバッファ層２の結晶性が最も良好であることがわかる。

[0040] 図４は、ＡｌＮバッファ層２のＸ線回折測定結果を示すグラフである。図４の（Ａ－１）は２θ／θ測定結果を示し、図４の（Ｂ－１）は２θχ／φ測定結果を示し、図４の（Ａ－２）は膜厚とａ面でのピーク回折強度の関係を示し、図４の（Ｂ－２）は膜厚とｍ面でのピーク回折強度の関係を示している。

[0041] 図４の（Ａ－１）では、全ての測定結果で５３°付近と５９°付近に回折ピークが確認できる。５３°付近のピークはサファイア基板１のｒ面に対応し、５９°付近のピークはＡｌＮバッファ層２のａ面に対応している。また実施例１～３では、バルクのＡｌＮ単結晶での理論的なピーク角度よりも、ピーク角度が０．２～０．８度の範囲で低角側にシフトしている。２θ／θ測定における低角側へのピーク角度は、ＡｌＮバッファ層２の積層方向における格子面間隔の広がりを示しており、実施例１～３では積層方向に引張応力が働いていると思われる。

[0042] また図４の（Ａ－２）に示すように、実施例１～３では比較例１～３よりもピーク強度が著しく大きく、実施例１，２では比較例５，６よりもピーク強度が大きい。したがって、実施例１，２では、ＡｌＮバッファ層２が積層方向に良好にａ軸配向していることがわかる。

[0043] 図４の（Ｂ－１）では、全ての測定結果で３３°付近に回折ピークが確認できる。３３°付近のピークはＡｌＮバッファ層２のｍ面に対応している。また実施例１～３では、バルクのＡｌＮ単結晶での理論的なピーク角度よりも、ピーク角度が０．２～０．８度の範囲で高角側にシフトしている。２θχ／φ測定における高角側へのピーク角度は、ＡｌＮバッファ層２の面内方向における格子面間隔の狭まりを示しており、実施例１～３では面内圧縮応力が働いていると思われる。

[0044] また図４の（Ｂ－２）に示すように、実施例１，２では比較例１，２よりもピーク強度が著しく大きく、実施例１では比較例５よりもピーク強度が大きい。したがって、実施例１，２では、ＡｌＮバッファ層２が面内方向に良好にｍ軸配向していることがわかる。

[0045] 図４で示したように、ＡｌＮバッファ層２の面内方向および積層方向での一軸配向性は実施例１，２が最も高く、面内方向の一軸配向性は膜厚が小さいほど良好であると言える。また実施例１～３では、バルクのＡｌＮ単結晶での理論的なピーク角度よりも積層方向で０．２～０．８度の範囲で低角側にシフトし、面内方向で０．２～０．８度の範囲で高角側にシフトしており、ＡｌＮバッファ層２に面内圧縮応力が加わっている。

[0046] （ａ面ＧａＮ層３の結晶性評価）

図５は、ａ面ＧａＮ層３のＸＲＣ測定の回折スペクトルを示すグラフである。図５の（Ａ）はａ面内のｃ軸方向での結果を示し、図５の（Ｂ）はａ面内のｍ軸方向での結果を示し、図５の（Ｃ）は｛１０－１１｝面内での結果を示している。図５の（Ａ）～（Ｃ）では、ＡｌＮバッファ層２の膜厚を３０ｎｍとした実施例１、比較例１、比較例５の測定結果を示している。

[0047] 図５の（Ａ）に示した測定結果における半値幅（単位：ａｒｃｓｅｃ）は

、実施例１が５０５、比較例１が６０９、比較例５が５６２であった。図５の（Ｂ）では、実施例１が７２９、比較例１が７５８、比較例５が９９５であった。図５の（Ｃ）では、実施例１が１０７１、比較例１が１４７２、比較例５が１４０４であった。

[0048] 図５の（Ａ）～（Ｃ）に示したように、実施例１の結晶性は比較例１，５よりも良好である。実施例１のように、面内方向および積層方向での一軸配向性を有するＡｌＮバッファ層２を用いることで、ａ面ＧａＮ層３の結晶性と表面平坦性を良好にすることができる。

[0049] 以上に述べたように、本実施形態の半導体成長用基板では、ＡｌＮバッファ層が積層方向および面内方向に一軸配向性を有することで、異常成長を抑制し結晶性が良好で表面平坦性に優れた高品質なａ面ＧａＮ層を成長させることが可能となる。

[0050] （第２実施形態）

次に、本発明の第２実施形態について図６を用いて説明する。図６は第２実施形態の半導体装置であるＬＥＤ１０を示す模式断面図である。図６に示すようにＬＥＤ１０は、ｒ面を主面とするサファイア基板１１、ＡｌＮバッファ層１２、ａ面ＧａＮ層１３、ｎ型半導体層１４、発光層（活性層）１５、ｐ型半導体層１６、ｎ側電極１７、ｐ側電極１８を有している。

[0051] 第１実施形態と同様に、ｒ面を主面とするサファイア基板１１を用意し、スパッタ工程でＡｌＮバッファ層１２をサファイア基板１１上に形成する。次に、アニール工程でＡｌＮバッファ層１２をアニールして単結晶化し、積層方向および面内方向に一軸配向性をもたせる。次に、半導体層成長工程でａ面ＧａＮ層１３をＡｌＮバッファ層１２上にエピタキシャル成長させ、続けてＭＯＣＶＤ法でｎ型半導体層１４、発光層１５、ｐ型半導体層１６を順次成長させて半導体基板を得る。

[0052] 次に、所定のパターンを用いてフォトリソグラフィーとエッチングによりｐ型半導体層１６と発光層１５の一部を除去してｎ型半導体層１４の一部を露出させる。次に、ｎ型半導体層１４とｐ型半導体層１６の露出面に蒸着等

により電極材料を形成し、ダイシングして個別チップ化することでＬＥＤ１０を得る。

[0053] ここではｎ型半導体層１４、ｐ型半導体層１６をそれぞれ単層で説明したが、それぞれ材料や組成の異なる複数の層を含んでいるとしてもよい。例えば、ｎ型半導体層１４とｐ型半導体層１６にクラッド層、コンタクト層、電流拡散層、電子ブロック層、導波路層などを含めてもよい。また、発光層１５も単層で説明したが、多重量子井戸構造（ＭＱＷ：Ｍｕｌｔｉ Ｑｕａｎｔｕｍ Ｗｅｌｌ）などの複数層で構成してもよい。

[0054] ｎ型半導体層１４は、ａ面ＧａＮ層１３上でエピタキシャル成長したａ面を主面とする層である。また、ｎ型半導体層１４は、ｎ型不純物がドープされた半導体層であり、ｎ側電極１７から電子が注入されて発光層１５に電子を供給する層である。ｎ型半導体層１４を構成する材料は、ＩＩＩ－Ｖ族化合物半導体層としては、例えばＧａＮ、ＡｌＧａＮ、ＩｎＧａＮ、ＡｌＩｎＧａＮなどが挙げられ、ｎ型不純物としてはＳｉなどが挙げられる。

[0055] 発光層１５は、ｎ型半導体層１４上でエピタキシャル成長したａ面を主面とする半導体層である。発光層１５の層内で電子と正孔が発光再結合することでＬＥＤ１０が発光する。発光層１５は、ｎ型半導体層１４とｐ型半導体層１６よりもバンドギャップが小さい材料で構成されている。このような材料としては、例えばＩｎＧａＮ、ＡｌＩｎＧａＮなどが挙げられる。発光層１５は意図的に不純物を含まないノンドープとしてもよく、ｎ型不純物を含むｎ型やｐ型不純物を含むｐ型としてもよい。発光層１５は、ａ面を主面とする半導体層なので、厚膜化してもピエゾ電界による電子と正孔の空間的な分離は生じにくく、電流密度を高くしても効率的に電子と正孔が発光再結合できる。

[0056] ｐ型半導体層１６は、発光層１５上でエピタキシャル成長したａ面を主面とする半導体層である。ｐ型半導体層１６には、ｐ側電極１８から正孔が注入される。そして、ｐ型半導体層１６は、注入された正孔を発光層１５に供給する。ｐ型半導体層１６を構成する材料は、ＩＩＩ－Ｖ族化合物半導体層

としては、例えばＧａＮ、ＡｌＧａＮ、ＩｎＧａＮ、ＡｌＩｎＧａＮなどが挙げられ、ｐ型不純物としてはＺｎやＭｇなどが挙げられる。

[0057] 本実施の形態でも、積層方向および面内方向に一軸配向性を有するＡｌＮバッファ層１２上に、ａ面ＧａＮ層１３を下地層としてｎ型半導体層１４、発光層１５、ｐ型半導体層１６をエピタキシャル成長させている。したがって、第１実施形態で述べたようにａ面ＧａＮ層１３は結晶性も表面平坦性も良好であり、その上に成長されたｎ型半導体層１４、発光層１５、ｐ型半導体層１６も結晶性と表面平坦性が良好となる。これにより、ｎ型半導体層１４、発光層１５、ｐ型半導体層１６の特性も良好になり、ＬＥＤ１０の外部量子効率の向上などが見込まれる。なお、本実施形態は、機能層として、ｎ型半導体層１４、発光層１５、及びｐ型半導体層１６を備えた例である。ここで、機能層とは、半導体素子において所定の電気的、化学的な機能を発揮するための層である。ある局面において、半導体素子は、発光層１５を備えていなくてもよい。

[0058] （第３実施形態）

本発明の半導体装置であるＬＥＤ１０は、上述したようにピエゾ電界によるドループが少なく、且つａ面内での異方性が小さく良好な結晶品質であることから高輝度化を実現できるので、車両用灯具などの灯具に用いることでチップ数の低減や高出力化を図ることが可能となる。

[0059] さらに、半導体装置はＬＥＤに限定されず、半導体レーザや高電子移動度トランジスタ（ＨＥＭＴ：Ｈｉｇｈ Ｅｌｅｃｔｒｏｎ Ｍｏｂｉｌｉｔｙ Ｔｒａｎｓｉｓｔｏｒ）等の他の用途であってもよい。これらの半導体装置においても、機能層とは、半導体素子において所定の電気的、化学的な機能を発揮するための層である。

[0060] 本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

[0061] 本出願は、２０１８年１０月１２日出願の日本国特許出願（特願２０１８－１９３５６９号）に基づくものであり、その内容はここに参照として取り込まれる。

符号の説明

[0062] １０…ＬＥＤ

１，１１…サファイア基板

２，１２…ＡｌＮバッファ層

３，１３…ａ面ＧａＮ層

１４…ｎ型半導体層

１５…発光層

１６…ｐ型半導体層

１７…ｎ側電極

１８…ｐ側電極

請求の範囲

[請求項1] ｒ面を主面とするサファイア基板と、

前記主面上に形成されたＡｌＮバッファ層と、を備え、

前記ＡｌＮバッファ層は、積層方向および面内方向に一軸配向性を有する、半導体成長用基板。

[請求項2] 請求項１に記載の半導体成長用基板であって、

前記ＡｌＮバッファ層は、積層方向におけるＸ線回折のピーク角度が、バルクＡｌＮ単結晶よりも０．２～０．８度の範囲で低角側にシフトしている、半導体成長用基板。

[請求項3] 請求項１または２に記載の半導体成長用基板であって、

前記ＡｌＮバッファ層は、面内方向におけるＸ線回折のピーク角度が、バルクＡｌＮ単結晶よりも０．２～０．８度の範囲で高角側にシフトしている、半導体成長用基板。

[請求項4] 請求項１から３のいずれか一項に記載の半導体成長用基板であって、

前記ＡｌＮバッファ層に含まれる炭素の不純物濃度が、２．５×１０^{19}ａｔｏｍｓ／ｃｍ^{3}未満である、半導体成長用基板。

[請求項5] 請求項１から４のいずれか一項に記載の半導体成長用基板であって、

前記ＡｌＮバッファ層に含まれる酸素の不純物濃度が、７．０×１０^{20}ａｔｏｍｓ／ｃｍ^{3}未満である、半導体成長用基板。

[請求項6] 請求項１から５のいずれか一項に記載の半導体成長用基板を用い、

前記半導体成長用基板上に機能層を備える、半導体素子。

[請求項7] 請求項１から５の何れか一つに記載の半導体成長用基板を用い、

前記半導体成長用基板上に活性層を備える、半導体発光素子。

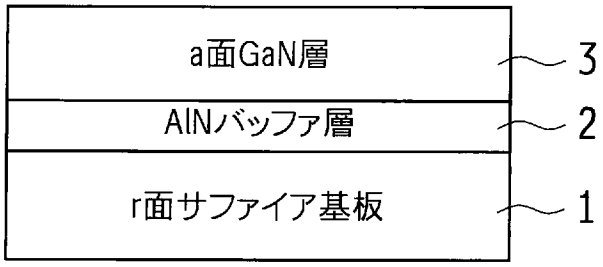
[請求項8] ｒ面を主面とするサファイア基板上にスパッタ法を用いてＡｌＮバッファ層を形成するスパッタ工程と、

前記ＡｌＮバッファ層をアニールして、積層方向および面内方向に

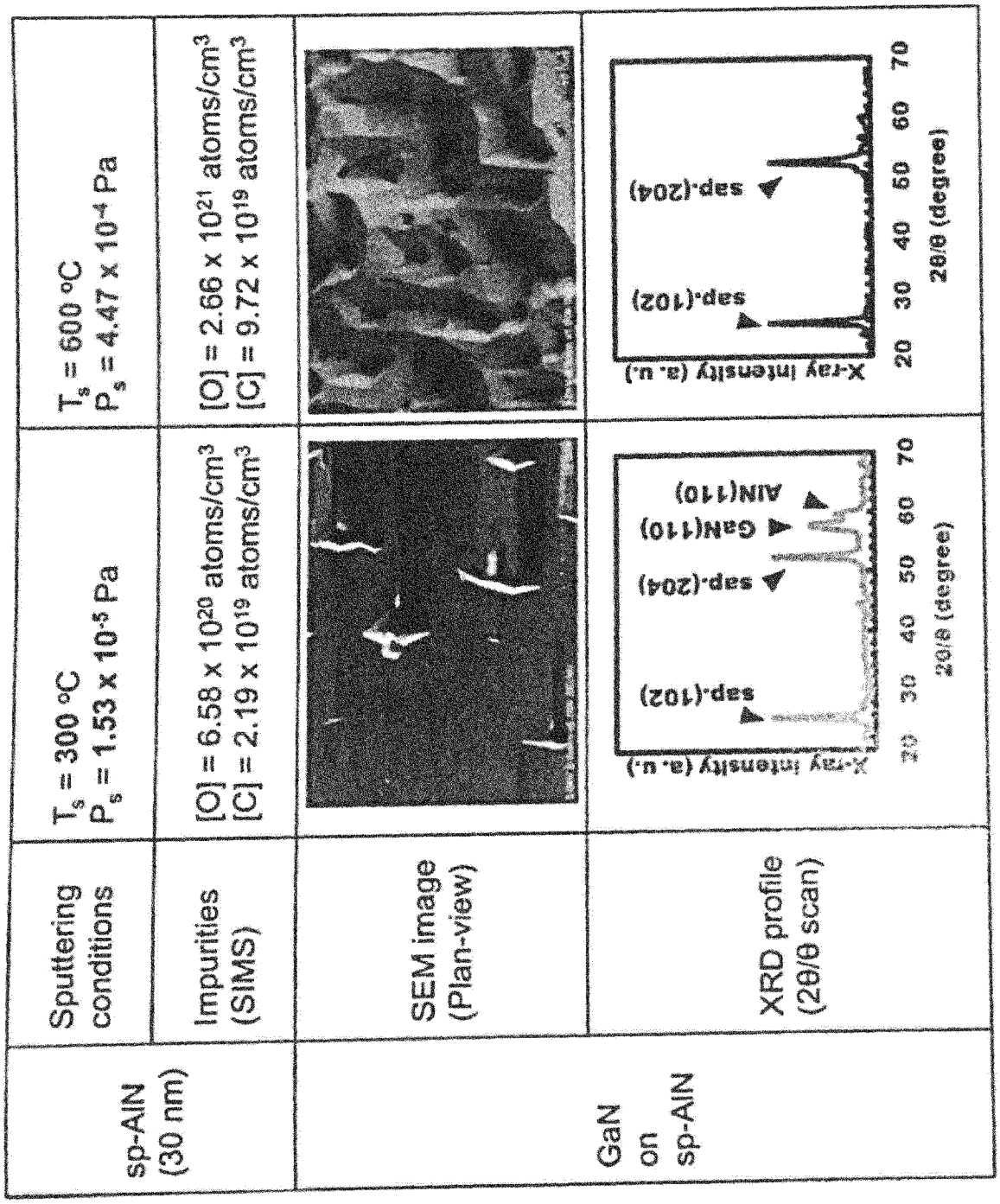
一軸配向性を有する単結晶化するアニール工程と、

前記ＡｌＮバッファ層上にａ面ＧａＮ層を成長させる半導体層成長工程と、を備える、半導体素子製造方法。

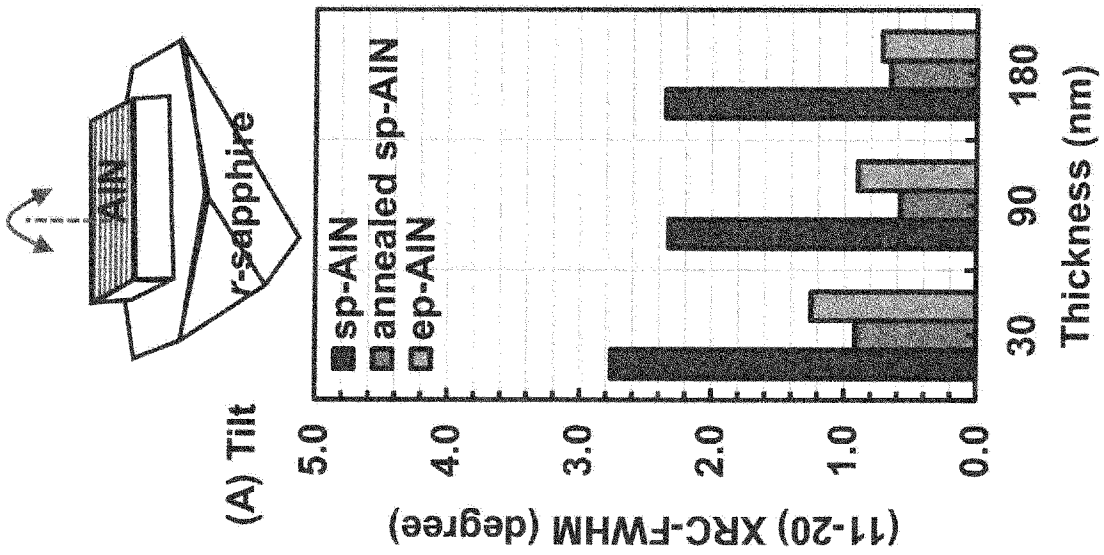
[図1]


a面GaN層
3
AlNバッファ層
2
r面サファイア基板
1

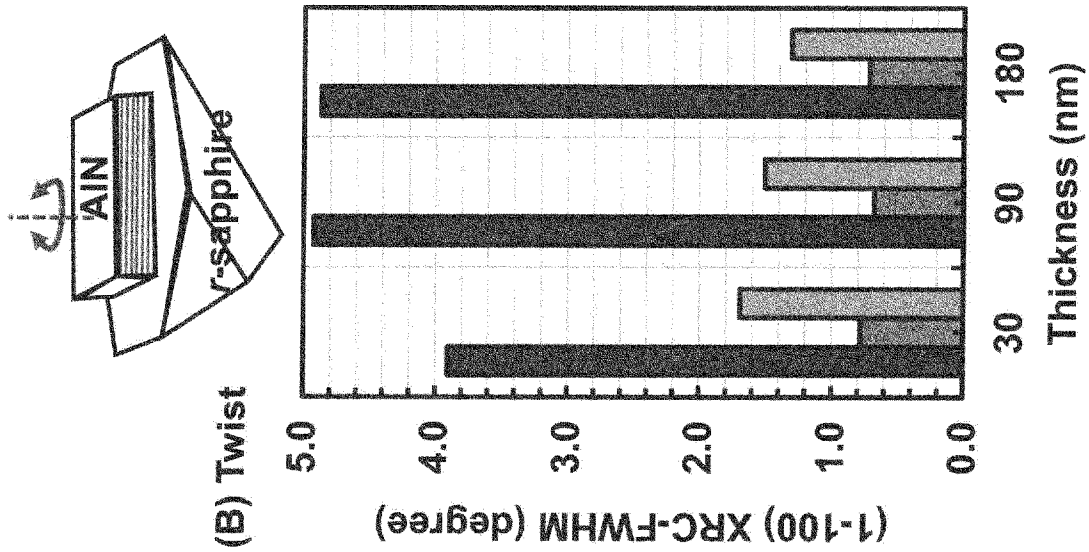
[図2]


sp-AlN (30 nm)
Sputtering conditions
Impurities (SIMS)
SEM image (Plan-view)
XRD profile (2θ/θ scan)
GaN on sp-AlN
Ts = 300 °C
Ps = 1.53 x 10-3 Pa
[O] = 6.58 x 10^20 atoms/cm3
[C] = 2.19 x 10^19 atoms/cm3
Ts = 600 °C
Ps = 4.47 x 10-4 Pa
[O] = 2.66 x 10^21 atoms/cm3
[C] = 9.72 x 10^19 atoms/cm3
X-ray Intensity (a. u.)
sap.(102)
sap.(204)
GaN(110)
AlN(110)
20
30
40
50
60
70
2θ/θ (degree)

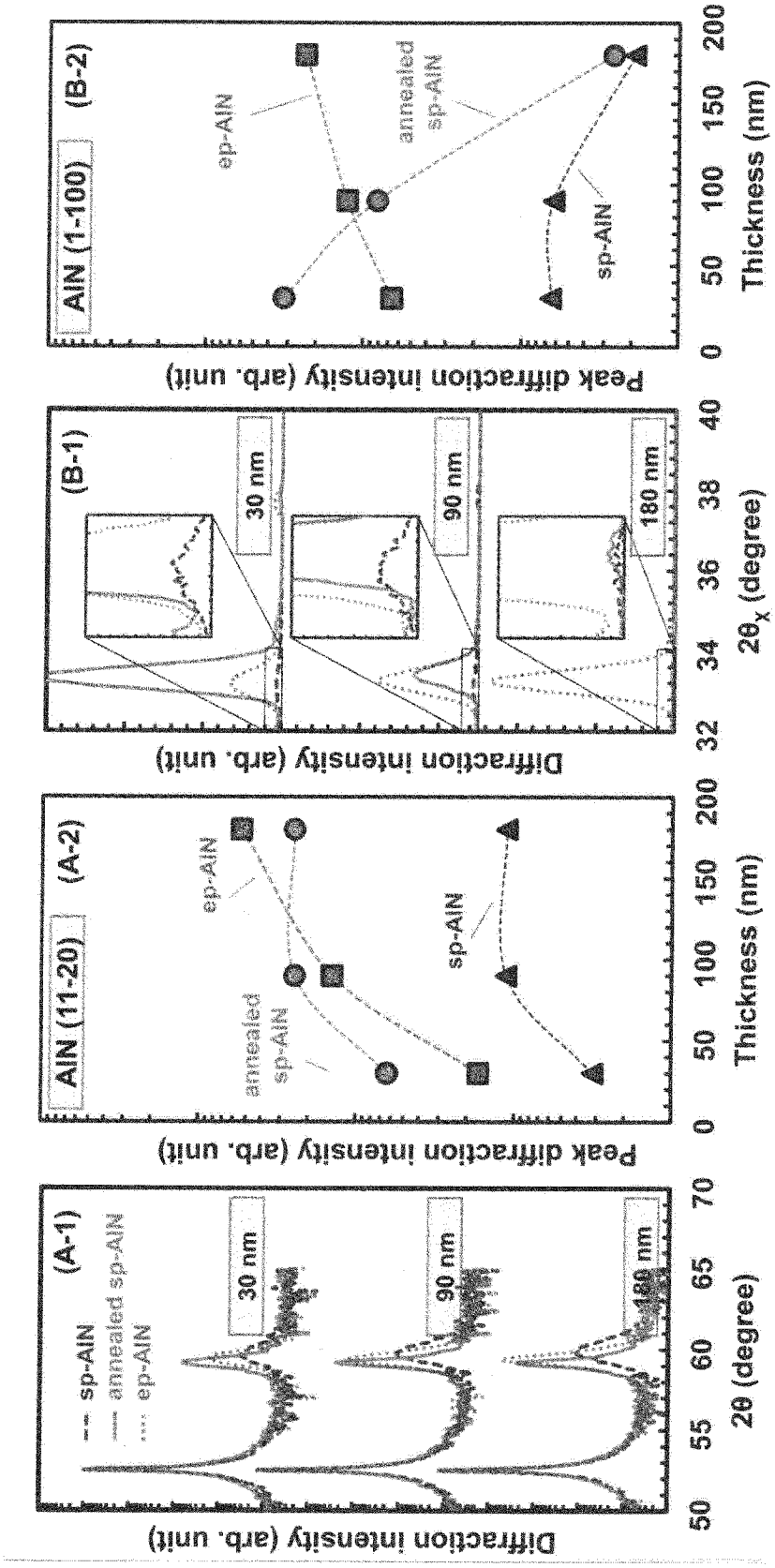
[図3A]


AlN
r-sapphire
(A) Tilt
sp-AlN
annealed sp-AlN
ep-AlN
5.0
4.0
3.0
2.0
1.0
0.0
(11-20) XRC-FWHM (degree)
30
90
180
Thickness (nm)

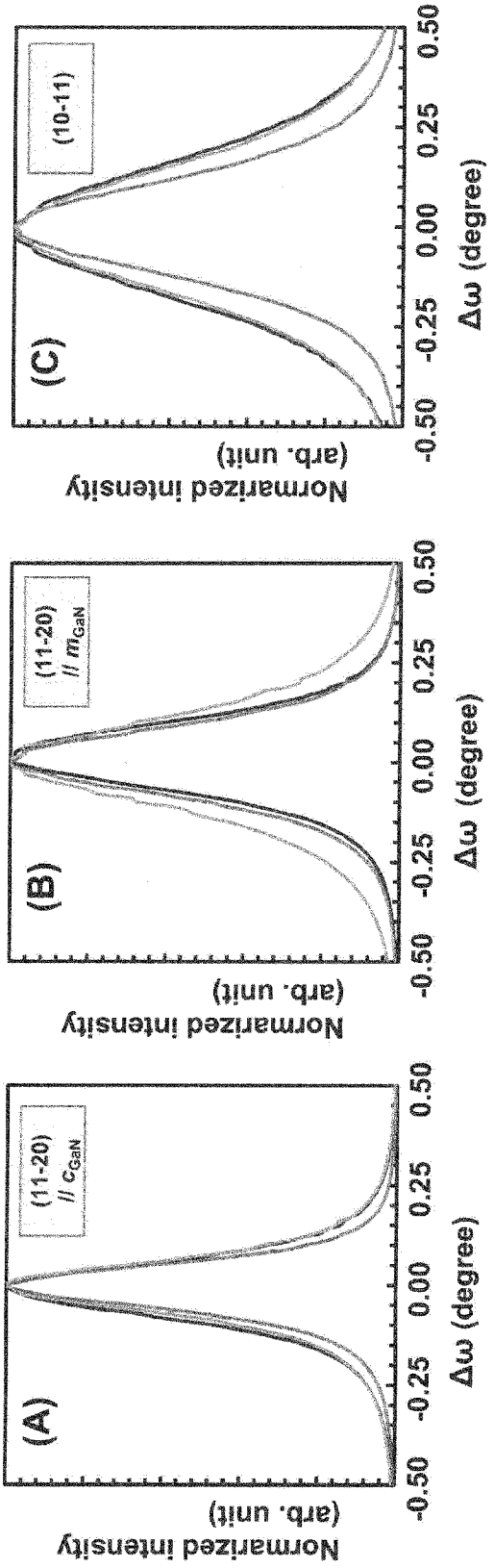
[図3B]


AlN
r-sapphire
(B) Twist
5.0
4.0
3.0
2.0
1.0
0.0
(1-100) XRC-FWHM (degree)
30
90
180
Thickness (nm)

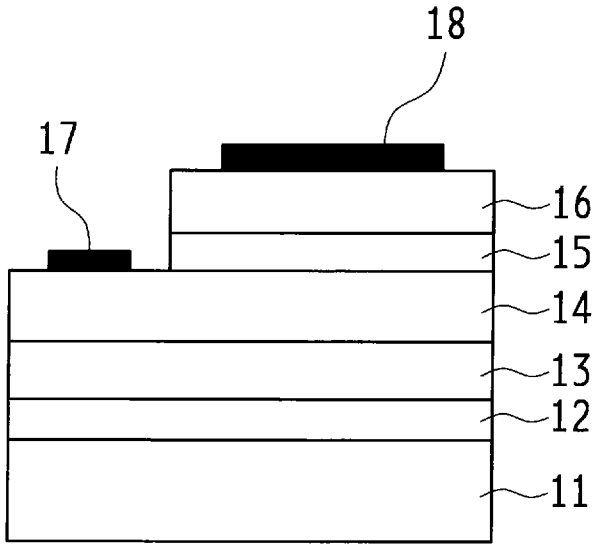
[図4]


(A-1)
sp-AlN
annealed sp-AlN
ep-AlN
30 nm
90 nm
180 nm
Diffraction intensity (arb. unit)
2θ (degree)
50 55 60 65 70
(A-2)
AlN (11-20)
ep-AlN
annealed sp-AlN
sp-AlN
Peak diffraction intensity (arb. unit)
Thickness (nm)
0 50 100 150 200
(B-1)
30 nm
90 nm
180 nm
Diffraction intensity (arb. unit)
2θχ (degree)
32 34 36 38 40
(B-2)
AlN (1-100)
ep-AlN
annealed sp-AlN
sp-AlN
Peak diffraction intensity (arb. unit)
Thickness (nm)
0 50 100 150 200

[図5]


(A)
(11-20)
// c_{GaN}
(B)
(11-20)
// m_{GaN}
(C)
(10-11)
Normarized intensity
(arb. unit)
-0.50
-0.25
0.00
0.25
0.50
Δω (degree)

[図6]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2019/040305

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl. H01L33/32(2010.01)i, C30B25/18(2006.01)i, C30B29/38(2006.01)i, H01L21/205(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl. H01L33/32, C30B25/18, C30B29/38, H01L21/205

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2018-65733 A (KOITO MANUFACTURING CO., LTD.) 26 April 2018, paragraphs [0053]-[0060], [0065]-[0082] (Family: none)	1-3, 6-8 4, 5
X A	JP 2017-154964 A (RIKEN, INSTITUTE OF PHYSICAL AND CHEMICAL RESEARCH) 07 September 2017, paragraphs [0009], [0037], [0038], [0057], [0058] & US 2017/0250308 A1, paragraphs [0015], [0059], [0060], [0084], [0085]	1-3, 6, 7 4, 5, 8
A	JP 2010-183050 A (NATIONAL CHIAO TUNG UNIVERSITY) 19 August 2010, entire text, all drawings & US 2010/0193843 A1, whole document & TW 201030849 A	1-8

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
15 November 2019 (15.11.2019)	03 December 2019 (03.12.2019)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2019/040305

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-82570 A (SHOWA DENKO KABUSHIKI KAISHA) 21 April 2011, entire text, all drawings (Family: none)	1-8

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１９／０４０３０５

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L33/32(2010.01)i, C30B25/18(2006.01)i, C30B29/38(2006.01)i, H01L21/205(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L33/32, C30B25/18, C30B29/38, H01L21/205

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報　１９２２－１９９６年
日本国公開実用新案公報　１９７１－２０１９年
日本国実用新案登録公報　１９９６－２０１９年
日本国登録実用新案公報　１９９４－２０１９年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X A	JP 2018-65733 A (株式会社小糸製作所) 2018.04.26, 段落［００５３］－［００６０］、［００６５］－［００８２］（ファミリーなし）	1-3,6-8 4,5
X A	JP 2017-154964 A (国立研究開発法人理化学研究所) 2017.09.07, 段落［０００９］、［００３７］、［００３８］、［００５７］、［００５８］ & US 2017/0250308 A1, [0015], [0059], [0060], [0084], [0085]	1-3,6,7 4,5,8
A	JP 2010-183050 A (國立交通大學) 2010.08.19, 全文、全図 & US 2010/0193843 A1, whole document & TW 201030849 A	1-8

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１５．１１．２０１９	０３．１２．２０１９

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　４Ｇ　８３９５
山本　一郎
電話番号　０３－３５８１－１１０１　内線　３４１６

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2011-82570 A (昭和電工株式会社) 2011.04.21, 全文、全図（ファミリーなし）	1-8