



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년05월13일
 (11) 등록번호 10-0957078
 (24) 등록일자 2010년05월03일

(51) Int. Cl.
H01L 23/36 (2006.01)
 (21) 출원번호 10-2002-0017404
 (22) 출원일자 2002년03월29일
 심사청구일자 2007년03월27일
 (65) 공개번호 10-2002-0084684
 (43) 공개일자 2002년11월09일
 (30) 우선권주장
 60/288,672 2001년05월04일 미국(US)
 (56) 선행기술조사문헌
 US04984063 A1*
 US05981036 A1*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
익시스 코포레이션
 미국, 캘리포니아주 95035-7418, 버카이 드라이브
 밀피타스 1590
 (72) 발명자
최강립
 미국캘리포니아주95104-4701
 쿠퍼티노벨에어코트1093
 (74) 대리인
유미특허법인

전체 청구항 수 : 총 23 항

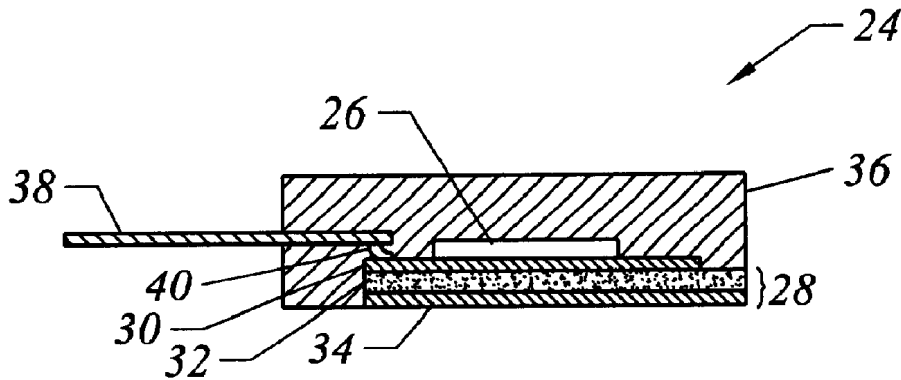
심사관 : 박성우

(54) 전기적으로 절연된 전력 장치 패키지

(57) 요약

패키지형 전력 장치는 제1 도전층, 제2 유전층 및 제3 도전층을 갖는 기판을 포함한다. 제1 도전층은 제2 유전층에 결합되며 제2 유전층은 제3 도전층에 결합된다. 제1 및 제3 도전층은 서로 전기적으로 절연된다. 기판은 하부면을 갖는다. 반도체 다이는 기판의 제1 도전층에 결합된다. 플라스틱 패키지는 다이를 내장하며 하부면을 갖는다. 만곡된 후면(curved backside)은 플라스틱 패키지 및 기판의 하부면을 포함한다.

대표도 - 도1



특허청구의 범위

청구항 1

제1 도전층, 제2 유전층 및 제3 도전층을 포함하되, 상기 제1 도전층은 상기 제2 유전층에 결합되며 상기 제2 유전층의 경계 내에 형성되어 그 경계 밖으로 돌출되는 부분이 없고, 상기 제2 유전층은 상기 제3 도전층에 결합되고, 상기 제1 및 제3 도전층은 서로 전기적으로 절연되는, 하부면을 갖는 기판,

상기 기판의 상기 제1 도전층에 결합되는 반도체 다이,

상기 다이를 내장하며 하부면을 갖는 플라스틱 패키지, 그리고

상기 플라스틱 패키지 및 기판의 상기 하부면을 포함하는 만곡된 후면(curved backside)

을 포함하는 패키지형 전력 장치(packaged power device).

청구항 2

제1항에서,

상기 장치의 상기 만곡된 후면은 열싱크(heatsink)에 부착되어 상기 전력 장치가 발생하는 열을 분산시키며, 상기 장치의 상기 만곡된 후면은 상기 전력 장치의 동작 중에는 상기 열싱크를 향해 연장되도록 구성되어 상기 열싱크가 상기 전력 장치의 상기 후면 전체와 실질적으로 접촉하게 하는 패키지형 전력 장치.

청구항 3

제1항에서,

상기 전력 장치의 후면은 상기 다이 바로 아래에 위치하는 중앙부, 제1 방향으로 상기 중앙부에서 바깥으로 연장되는 제1 외부(outer portion) 및 제2 방향으로 상기 중앙부에서 바깥으로 연장되는 제2 외부를 포함하며, 상기 후면의 중앙부는 실질적으로 편평한 패키지형 전력 장치.

청구항 4

제3항에서,

상기 장치의 상기 만곡된 후면의 상기 중앙부는 열싱크에 편평하게 중첩되어 상기 전력 장치가 발생하는 열을 분산시키며, 상기 후면의 상기 제1 및 제2 외부는 상기 열싱크에 접촉하지 않고 상기 열싱크 위에 제공되는 패키지형 전력 장치.

청구항 5

제4항에서,

상기 전력 장치는 상기 열싱크에 납땜 결합되는 패키지형 전력 장치.

청구항 6

제5항에서,

상기 후면의 상기 중앙부는 상기 열싱크에 납땜 결합되며 상기 제1 및 제2 외부는 상기 열싱크에 납땜 결합되지 않는 패키지형 전력 장치.

청구항 7

제1항에서,

상기 기판은 직접 결합 금속 기판(direct boned metal substrate)인 패키지형 전력 장치.

청구항 8

제1항에서,

상기 기판은 직접 구리 결합 기판(direct copper boned sbustrate)이며, 상기 제1 및 제3 도전층은 구리층인

패키지형 전력 장치.

청구항 9

제1항에서,

상기 기판은 직접 알루미늄 결합 기판(direct aluminium boned substrate)이며, 상기 제1 및 제3 도전층은 알루미늄층인 패키지형 전력 장치.

청구항 10

제1항에서,

상기 패키지의 길이를 N1, 상기 후면의 피치 N2라 했을때, 상기 피치(N2)는 $0.002 \times N1$ 이하인 패키지형 전력 장치.

청구항 11

제1항에서,

피치는 상기 후면의 중앙에서 상기 후면의 가장자리까지의 수직 거리이며, 상기 후면의 피치는 0.001 인치 이하인 패키지형 전력 장치.

청구항 12

전력 장치로서,

제1 도전층, 제2 유전층 및 제3 도전층을 갖는 직접 결합 금속 기판,

상기 기판의 제1 도전층에 결합되는 반도체 다이,

하부면을 가지며 실질적으로 다이를 내장하고 상기 제3 도전층의 하부면을 노출시키는 플라스틱 패키지를 포함하며,

상기 제1 도전층은 상기 제2 유전층의 경계 내에 형성되어 그 경계 밖으로 돌출되는 부분이 없고,

상기 전력 장치의 후면은 곡면으로 된, 전력 장치.

청구항 13

제12항에서,

상기 전력 장치의 상기 후면의 피치는 0.002 인치 이하인 전력 장치.

청구항 14

제12항에서,

상기 전력 장치는 T0-247 패키지 표준에 따르며, 상기 전력 장치의 상기 후면의 피치는 0.001 인치 이하인 전력 장치.

청구항 15

제12항에서,

상기 직접 결합 금속 기판은 직접 알루미늄 결합 기판인 전력 장치.

청구항 16

제12항에서,

SOT 227 패키지 표준을 충족시키는 전력 장치.

청구항 17

제12항에서,

상기 제3 도전층은 상기 기관에 곡면을 제공하는 패턴을 갖는 전력 장치.

청구항 18

제12항에서,

상기 제1 및 제3 도전층은 상기 기관에 곡면을 제공하도록 상이한 두께를 갖는 전력 장치.

청구항 19

패키지형 전력 장치를 제조하는 방법으로서,

곡면을 갖는 기관을 제공하는 단계,

상기 기관 위에 미리 형성한 뿔납 프리폼을 위치시키는 단계,

상기 뿔납 프리폼 위에 전력 반도체 다이를 위치시키는 단계,

조립체를 가열하여 상기 전력 반도체 다이를 상기 기관에 납땀하는 단계, 및

상기 전력 반도체 다이를 내장하는 플라스틱 패키지를 형성하는 형성 단계를 포함하는 전력 장치를 제조하는 방법.

청구항 20

제19항에서,

상기 형성 단계는,

상기 기관과 상기 다이를 몰드(mold) 내에 배치시키는 단계,

플라스틱 중합체(plastic polymer)를 고온으로 가열하여 용해시키는 단계, 그리고

상기 플라스틱 중합체를 냉각시켜 경성 플라스틱 패키지를 얻는 단계

를 포함하며,

상기 플라스틱은 상기 기관의 곡률(curvature)을 보상하기 위하여 상기 기관과 상이한 속도로 수축하여 실질적으로 편평한 후면을 갖는, 전력 장치를 제조하는 방법.

청구항 21

제19항에서,

상기 형성 단계는,

상기 기관과 상기 다이를 몰드 내에 배치시키는 단계,

플라스틱 중합체를 고온으로 가열하여 용해시키는 단계, 그리고

상기 플라스틱 중합체를 냉각시켜 단단한 플라스틱 패키지를 얻는 단계

를 포함하며,

상기 플라스틱은 상기 기관의 곡률을 부분적으로 보상하기 위하여 상기 기관과 상이한 속도로 수축하여 실질적으로 편평한 후면을 갖고, 상기 기관은 직접 결합 알루미늄 기관인, 전력 장치를 제조하는 방법

청구항 22

제21항에서,

상기 직접 결합 기관은 유전층에 의해 분리되는 제1 도전층 및 제2 도전층을 포함하며, 상기 제2 도전층은 상기 직접 결합 기관에 상기 곡면을 제공하도록 패터닝되는, 전력 장치를 제조하는 방법.

청구항 23

제21항에서,

상기 직접 결합 기판은 유전층에 의해 분리되는 제1 도전층 및 제2 도전층을 포함하며, 상기 제1 및 제2 도전층은 상기 직접 결합 기판에 상기 곡면을 제공하도록 상이한 두께를 갖는, 전력 장치를 제조하는 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0023] 관련출원의 상호참조
- [0024] 본 출원은 여기에 참고적으로 편입되며 2001년 5월 4일에 출원된 미국 임시 특허출원번호 제60/288,672호의 우선권을 주장한다.
- [0025] 본 발명은 전자 장치에 관한 것으로서, 특히 장치의 단자와 전기적으로 절연되는 금속 뒷판(metal back plate)을 갖는 패키지형 전력 반도체 장치에 관한 것이다.
- [0026] 전자 반도체 장치 기술은 엄청난 동작 속도, 집적도 및 고온 동작성을 달성한 장치를 생산하면서 빠르게 진보하고 있다. 이 마지막 특성인 고온 동작성은 보다 중요한 특징 중의 하나이다. 고전력 및 고주파수 응용과 더불어 고온 환경에의 응용은 점차적으로 그 중요성이 증대되고 있다. 가스 터빈(gas-turbine), 자동차 엔진의 부품, 재료 처리 및 조립 장치 및 항공기 보조시스템과 같은 고온의 환경에 견딜 수 있는 전자 장치의 성능은 이러한 환경에 응용이 불가능했던 것을 가능하게 한다.
- [0027] 고전력, 고온 전자 장치의 응용과 같은 많은 것들은 전자 장치가 발생하는 열과 전력을 분산시키는 능력을 본질적으로 제한한다. 따라서, 전자 장치를 환경적으로 보호하는 것은 물론 열과 전력 관리는 전적으로 전자 장치 패키지로 처리된다. 그 결과, 통상의 고성능 패키지 표준은 기계적 강도, 높은 열전도성, 장치와 패키지의 열 팽창 계수의 일치성, 고주파 장치를 수용하기 위한 저유전율 및 용접 밀폐와 같은 환경적인 보호를 포함한다.
- [0028] 그러한 패키지를 설계할 때, 열관리가 중요한데, 특히 생성되는 열의 양을 증가시키는 고전력 발생 레벨에서 그러하다. 열은 트랜지스터의 성능 감소와 수명을 단축시킨다. 더욱이, 콜렉터 베이스 접합에서 발생하는 열은 결국에 회로를 단락시키는 온도 축적(temperature buildup)을 생성할 수 있다.
- [0029] 전력 장치는 열싱크로 작용하며 전력 장치가 발생하는 열을 분산시키는 열전도성 패드에 실장될 수 있다. 하지만, 전기 손실을 방지하기 위하여, 열전도성 패드는 반드시 전기적으로 절연되어야 한다. 따라서, 열전도성이면서 전기적으로 절연 재료, 예를 들어 세라믹을 실장 패드로 사용한다.

발명이 이루고자 하는 기술적 과제

- [0030] 따라서, 본 발명의 목적은 전기적인 손실을 방지하면서 열을 분산시키기 위하여 전기적으로 절연된 패키지형 전력 장치를 제공하는 것이다.

발명의 구성 및 작용

- [0031] 일 실시예에서, 패키지형 전력 장치는 제1 도전층, 제2 유전층 및 제3 도전층을 포함하는 기판을 포함한다. 제1 도전층은 제2 유전층에 결합되고, 제2 유전층은 제3 도전층에 결합된다. 제1 및 제3 도전층은 서로 전기적으로 절연된다. 기판은 하부면을 갖는다. 반도체 다이는 기판의 제1 도전층에 결합된다. 플라스틱 패키지(plastic package)는 다이를 내장하면서 하부면을 구비한다. 만곡된 후면(curved backside)은 플라스틱 패키지와 기판의 하부면을 포함한다.
- [0032] 장치의 만곡된 후면은 열싱크(heatsink)에 결합되어 전력 장치가 발생하는 전력을 분산시키며 전력 장치의 동작 중에는 열싱크를 향하여 연장되도록 구성되어, 열싱크가 전력 장치의 후면 전체와 실질적으로 접촉되게 한다. 전력 장치의 후면은 다이 바로 아래에 위치한 중앙부, 제1 방향으로 중앙부에서 외부로 연장되는 제1 외부(outer portion) 및 제2 방향으로 중앙부에서 외부로 연장되는 제2 외부를 포함하며, 후면의 중앙부는 실질적으

로 편평하다. 장치의 만곡된 후면의 중앙부는 열싱크에 대하여 편평하게 중첩되어 전력 장치가 발생하는 열을 분산시키며, 후면의 제1 및 제2 외부는 열싱크와 접촉되지 않으면서 열싱크 위에 배치된다.

- [0033] 전력 장치는 열싱크와 클립 또는 나사로 고정된다. 전력 장치는 열싱크와 납땜으로 결합된다(solder bonded). 후면 중앙부는 열싱크와 납땜으로 결합되지만 제1 및 제2 외부는 납땜 결합되지 않는다. 기판은 직접 결합 금속 기판(direct boned metal substrate)이다. 기판은 직접 구리 결합 기판이며, 제1 및 제3 도전층은 구리층이다. 기판은 직접 알루미늄 결합 기판이며, 제1 및 제3 도전층은 알루미늄층이다.
- [0034] 청구범위 제1항의 전력 장치에 있어서, 패키지는 길이가 N1이고 그 후면은 피치가 N2이며, 여기서 피치(N2)는 0.002x N1 이하이다. 피치는 후면 중심부에서 후면 가장자리까지의 수직 길이이다. 청구범위 제1항의 전력 장치에 있어서, 후면은 0.001 인치 이하의 피치를 갖는다.
- [0035] 다른 실시예에서, 패키지형 전력 장치를 제조하는 방법은 곡면을 갖는 기판을 제공하는 단계, 곡면을 반도체 다이에 결합시키는 단계, 그리고 다이를 내장하는 플라스틱 패키지를 형성하는 단계를 포함한다.
- [0036] 실시예
- [0037] 본 발명의 실시예는 전력 장치용 직접 결합 금속 기판 및 플라스틱 패키지를 사용하여, 자동 대량 생산, 비용 감소, 다층 패키지와 관련된 열적 악화 문제, 패키지의 열저항 감소, 열적 악화 효과 감소 등을 위한 전력 장치 패키지를 제공한다.
- [0038] 여기서, "직접 결합 금속 기판(direct bonded metal substrate)"이라 함은 도전층의 공명점(eutectic temperature)과 용점 사이의 온도로 가열하여 서로 접합시킨 유전층과 도전층을 포함하는 기판을 말한다. 그 유전층은 질화알루미늄, 알루미늄 또는 다른 세라믹 재료일 수 있다. 직접 결합 금속 기판의 예로는 DCB(direct copper bonded) 기판, DBC(direct bonded copper) 기판, DAB(direct aluminium bonded) 기판 등이 있다. 일반적으로, 직접 결합 금속 기판은 2개의 도전층과 그 사이에 배치되는 1개의 유전층을 갖는다. 직접 결합 금속 기판을 보다 상세하게 설명한다.
- [0039] 여기서, "전력 장치"라 함은 전기의 흐름을 조절하는데 사용되는 반도체 장치, 예를 들어 IGBT(insulated gate bipolar transistor), MOSFET(metal oxide semiconductor field effect transistor), SCR(silicon controlled rectifiers)와 같은 3 단자 장치를 말한다. 또한, 반도체 장치, 하나 이상의 리드, 패키지, 기판 및 패키지형 전력 장치에 보통 볼 수 있는 다른 구성요소를 포함하는 패키지형 전력 장치를 말한다.
- [0040] 도 1은 본 발명의 일 실시예에 따른 패키지형 전력 장치(24)의 개략적인 단면도이다. 예시적인 실시예에서, 전력 장치는 편평한 후면을 갖는다. 다른 실시예에서, 전력 장치는 나중에 상세히 설명하는 바와 같은 만곡된 후면을 갖는다. 전력 반도체 다이(26)는 DCB 기판 또는 DAB 기판과 같은 직접 결합 금속 기판(28)에 납땜 결합된다. 다이는 IGBT, MOSFET, SCR("전력 장치") 등과 같은 하나 이상의 3 단자 장치를 형성한다.
- [0041] 기판(28)은 제1 도전층(30), 유전층(32) 및 제2 도전층(34)을 포함한다. 캡슐층(encapsulant layer)(36)은 다이(26), 기판(28) 그리고 땀납층(40)으로 나타낸 것과 같이 제1 도전층(30)에 납땜되는 장치 리드(38) 위에 형성된다. 일 실시예에서, 장치(24)의 후면은 캡슐(36)의 후면과 기판(28)의 후면을 포함한다. 일 실시예에서, 캡슐과 기판의 후면은 각각 동일한 높이로 되어 있어 실질적으로 평면을 제공한다.
- [0042] 본 발명의 예시적인 실시예를 설명하기 위하여, 기판(28)은 제1 및 제2 도전층으로서 구리판을 갖는 DCB라 가정한다. 구리층(30, 34)의 하나 또는 모두는 주석으로 도금한 평판일 수 있다. 이와는 달리, 기판(28)은 제1 및 제2 도전층(30, 34)으로서 알루미늄판을 갖는 DAB 기판일 수 있다.
- [0043] 유전층(또한 제2 유전층이라고도 함)(32)은 알루미늄, 질화알루미늄, 산화베릴륨 또는 직접 결합 금속 기판의 조립에 적절한 다른 유전 재료일 수 있다. 설명을 위하여, 유전층은 본 실시예에서는 알루미늄 세라믹(alumina ceramic)으로 기술된다. 각각의 구리층은 약 0.0118인치(0.3mm)의 두께이며, 알루미늄층은 약 0.0248인치(0.630mm)의 두께를 가지며, 전체적으로 약 0.0484인치(1.23mm) 두께의 DCB 기판을 형성한다. 하지만, 기판은 다른 실시예보다 조금 두껍거나 얇을 수 있다.
- [0044] 도 2는 캡슐층을 제거한 장치(24)의 개략적인 평면도이다. 복수의 장치 리드(37, 38, 39)는 DCB 기판(28)에 연결된다. 제1 구리층(30)은 리드가 납땜 결합되는 복수의 리드 연결 패드(또는 도전성 블록)(47, 48, 49)를 제공하도록 패터닝된다. 제1 리드(37)는 배선(42)을 통하여 IGBT 다이의 게이트와 같은 3 단자 장치(44)의 제1 단자(43)에 배선 결합된다. 제2 리드(39)는 배선(45)을 통하여 IGBT 다이의 이미터와 같은 3 단자 장치의 제2 단자(46)에 배선 결합된다. 제3 리드(38)는 제1 구리층(30)에 납땜되어, 땀납층(50)으로 나타낸 바와 같이 또

한 제1 구리층에 납땜되는 3 단자 장치의 콜렉터에 전기적으로 연결된다. 또한 3단자 장치일 수 있는 FET(field effect transistor)와 같은 다른 장치를 사용할 수 있다.

- [0045] 일 실시예에서, 전력 IGBT 또는 FET(또는 전력 장치)는 3,000 볼트까지의 전압과 70 볼트에서 100 암페어 이상의 전류를 다룰 수 있도록 설계된다. 따라서, 동작의 안전성과 전력 장치를 위하여 제2 구리층과 다이를 전기적으로 절연시키는 것이 중요하다.
- [0046] 도 3은 플라스틱 캡슐을 제거한 전력 장치(24)의 단순화된 측면도이다. 설명을 위하여, 장치(24)는 TO-247 패키지 표준을 충족시키는(또는 호환 가능한) 장치로 기술한다. 하지만, 장치(24)는 그러한 패키지 표준에 한정되지는 않는다. 예를 들면, 장치(24)는 TO 220, TO 264, SOT 227B, 기타의 패키지 표준을 충족시킬 수 있다. 당업자는 TO-247 패키지가 패키지형 전력 반도체 장치를 형성하는데 전력 반도체 다이와 함께 종종 사용되는 JEDEC(Joint Electronic Device Engineering Council) 표준 패키징임을 알 것이다.
- [0047] 다시 도 3을 참조하면, 중앙 리드(38)에는 벤트(bent)(52)가 제공되어 그 리드의 일부가 제1 구리층(30)에 결합될 수 있도록 하면서 나머지 2개의 리드(37, 39)를 제1 구리층 위에 유지시킨다. 나머지 2개의 리드는 다이의 상이한 단자에 전기적으로 연결된다. 캡슐(도시하지 않음)은 리드를 기계적으로 지지한다. 또한, 제1 및 제2 구리층의 가장자리(31)는 2개 구리층의 보다 나은 전기적 절연을 확보하기 위하여 세라믹층(33)의 가장자리(33)에서부터 더 안쪽에서 형성되도록 한다.
- [0048] 도 4는 본 발명의 일 실시예에 따른 장치(24)의 직접 결합 금속 기판(28)의 평면도이며, 도 5는 직접 결합 금속 기판(28)의 단면도이다. 직접 결합 금속 기판은 도전층과 유전층 사이의 "공정 결합(eutetic bond)"으로 인하여 우수한 열전도성을 제공한다.
- [0049] 예시적인 실시예에서, 기판(28)은 유전층(32)으로 알루미늄을 갖는 DCB 기판이다. 유전층은 질화알루미늄, 베릴리아(byrillia)(BeO)와 같은 다른 재료 또는 직접 결합 금속 기판 조립에 사용될 수 있는 다른 절연성 재료일 수 있다. 구리층의 하나 또는 모두는 주석 도금하거나 판형으로 할 수 있다. 하지만, 이러한 두께는 단지 예시적이며, 보다 두껍거나 얇은 층을 다른 실시예에 사용할 수 있다. 제1 도전층(30), 예를 들면 구리층은 패터닝되어 복수의 도전성 섬(conductive island) 또는 블록(54, 56, 58)을 가지며, 그 위에 리드(37, 38, 39)의 결합부가 도 2에 도시한 것처럼 결합된다.
- [0050] 도 6을 참조하면, 일 실시예에서, 곡면을 갖는 직접 결합 금속 기판(60)은 열을 분산시킬 목적으로 최적의 후면 형상을 갖는 전력 장치를 제공하기 위한 장치(24)를 제조하는데 사용된다. 그러한 최적의 후면 형상은 상이한 전력 장치 또는 상이한 환경에서 사용되는 동일한 형태의 전력 장치에 있어서도 조금 다를 수 있다. 일정한 경우에, 전력 장치의 바람직한 후면 상태는 평면일 수 있으나, 반면 다른 경우에 있어서는 조금 휘어진 곡면일 수 있다. 또한, 곡률(curvature)의 크기를 조정하여 최적의 후면 형상을 제공한다.
- [0051] 다른 방법에서, 소정의 면곡률(surface curvature)을 갖는 DCB(60)와 같은 직접 결합 금속 기판은 원하는 사양으로 전력 장치의 후면의 형상을 구성하는데 사용된다. 예를 들면, 평면을 갖는 전력 장치를 원하는 곳에서, 발명자는 편평한 DCB 기판을 그 장치에 사용하는 경우에 그 후면에 원치 않는 곡면이 생긴다는 것을 알았다. 플라스틱 패키지 몰딩(molding) 단계는 약 175°C 이상의 온도에서 용해된 플라스틱 중합체를 장치를 위치시킬 몰드(mold)에 주입함으로써 보통 행해진다. 용해된 플라스틱 중합체는 장치 주위를 흐르고, 플라스틱을 냉각시킬 때, 도 1의 캡슐(36)과 같은 단단한 고체 캡슐을 형성한다. 이러한 냉각 기간 동안, 플라스틱은 열팽창 계수의 차이로 인하여 DCB 기판보다 더 빠르게 수축된다. 그 결과, 전력 장치(62)와 같은 만곡된 후면을 갖는 전력 장치를 제공할 수 있다(도 7). 전력 장치 후면의 곡률은 그 장치가 발생하는 열을 분산시키는 열싱크에 후면의 전체 표면이 접촉하지 않으므로 열전도성을 감소시킬 수 있다.
- [0052] 따라서, 일 실시예에서, 만곡된 기판(60)은 편평한 후면을 갖는 전력 장치(24)를 제조하는데 사용된다. 만곡된 기판(60)은 제1 도전층(66), 제2 유전층(68) 및 제3 도전층(70)을 갖는다. 기판(60)은 길이(D₁)와 피치(D₂)를 가지며, 여기서 피치(D₂)는 제1 도전층의 가장자리와 제1 도전층의 중심부 사이의 수직거리이다. 일 실시예에서, 피치(D₂)는 0.0005 내지 0.015인치 또는 0.005 내지 0.010인치, 또는 0.001 내지 0.003인치, 또는 0.001 내지 0.003인치 범위이다. 이와는 달리, 피치(D₂)는 0.001x D₁ 내지 0.073x D₁ 사이이며, 바람직하게는 약 0.0017x D₁ 내지 0.005x D₁이다.
- [0053] 피치의 거리는 도전층(32 또는 34)의 두께를 조절하여 변경시킬 수 있으며, 예를 들어 피치는 구리층의 두께에 따라 증가한다. 일 실시예에서, 구리층 하나 또는 모두의 두께를 조절하여 원하는 피치를 얻을 수 있다. 피치

의 거리는 또한 하나 또는 두 구리층 상에 패턴을 제공하여 변경될 수 있다. 예를 들면, 도전층(70)에는 패턴(72, 74)이 제공되어 피치(D₂)를 형성한다. 이러한 그리고 다른 방법을 사용함으로써, 피치(D₂)의 거리를 변경시켜 몰딩 단계의 효과를 보상시키고 실질적으로 편평한 후면(도 1)을 갖는 전력 장치를 얻을 수 있다.

[0054] 도 8을 참조하면, 다른 실시예에서, 만곡된(또는 볼록한) 후면(78)을 갖는 전력 장치가 바람직하다. 전력 장치(76)는 캡슐 또는 플라스틱 패키지(84)에 내장된 직접 결합 금속 기판(82) 상에 제공되는 반도체 다이(80)를 포함한다. 장치의 후면(78)은 기판의 하부 도전층과 패키지의 하부면을 포함한다. 다이(80)의 길이는 L₁이고, 패키지(84)의 길이는 L₂이다. 장치 또는 패키지는 장치의 제1 단(86)에서 피치(L₃)와 제2 단에서 피치(L₄)를 갖는다. 이 두 피치는 실질적으로 동일하거나 다를 수 있다. 전력 장치는 실장 클립(도시하지 않음), 나사(도시하지 않음) 등을 이용하여 평면(91)을 갖는 열싱크(90)에 단단히 고정된다.

[0055] 일 실시예에서, 다이 바로 아래 후면(78)의 부분(92)은 실질적으로 편평하며 열싱크(92)와 접촉하여 장치가 발생하는 열을 분산시킨다. 피치(L₃)는 단(86)의 하부에서 열싱크의 평면(91)으로 정의되는 가상의 수평선(94)까지의 수직 거리로 정의된다. 유사하게, 피치(L₄)는 단(88)의 하부에서 열싱크의 평면(91)으로 정의되는 가상의 수평선(94)까지의 수직 거리로 정의된다.

[0056] 전력 장치(76)의 동작 중에, 전력 장치(76)가 발생하는 열은 플라스틱 패키지(84)로 확산되어 장치의 단(86, 88)을 열싱크(90) 쪽으로 휘게 한다. 따라서, 전력 장치(76)에는 전체 표면이 열싱크에 고정되어 보다 나은 열 분산을 시킬 수 있는 실질적으로 편평한 면이 제공된다. 일 실시예에서, 더 작은 패키지(예를 들어 TO-247)용으로 하나 또는 모두의 피치(L₃ 또는 L₄)는 약 0.002인치(0.0508mm) 이하이며, 바람직하게는 약 0.001인치(0.0254mm) 이하이다. 더 큰 패키지(예를 들어 TO-264 또는 SOT-227)용으로, 하나 또는 모두의 피치(L₃ 또는 L₄)는 약 0.004인치(0.118mm) 이하, 바람직하게는 0.002인치(0.0508mm) 이하이다. 이와는 달리, 피치(L₃, L₄)는 패키지 길이(L₂)를 고려하여 정의될 수 있다. 예를 들면, L₃는 0.002x L₂와 동일하거나 이하, 바람직하게는 0.001x L₂와 동일하거나 이하이다. L₄는 0.002x L₂와 동일하거나 이하, 바람직하게는 0.001x L₂와 동일하거나 이하이다. 이와는 달리, L₃는 0.0008x L₂와 동일하거나 이하, 바람직하게는 0.0005x L₂와 동일하거나 이하이며, L₄는 0.0007x L₂와 동일하거나 이하, 바람직하게는 0.0005x L₂와 동일하거나 이하이다.

[0057] 도 9는 복수의 DCB 기판(28, 60)을 갖는 리드 프레임(96)의 단순화 평면도이다. 구리 리드 프레임(96)은 합금 194, TAMAC-4 등으로 만들어진다. 중앙 리드(38)는 DCB 기판의 제1 구리층(30)에 땀납된다. 다이 부착 및 배선 결합(wire bonding) 후에, 당업자에게 알려진 바와 같이 정렬 도구나 다른 수단을 이용하여 리드에서 캡슐화되지 않는 장치들을 떼어 낸다.

[0058] 캡슐화되지 않은 장치와 플라스틱 캡슐과 더불어 적재되는 몰딩 프레스(molding press)가 있다면 적절한 패키지 사양에 따라 가열하여 장치주위에 형성시킨다. 순수 세라믹 기판을 갖는 유사한 장치를 캡슐화할 때보다 DCB 패키지형 장치에 대한 캡슐화 과정을 통해 더 수율을 증대시킬 수 있다. DCB 기판을 사용하면 기판과 반도체 다이 모두의 균열을 감소시킬 수 있다. 복합 DCB 구조는 세라믹층을 지지하므로 기판의 균열은 감소된다. 구리의 열팽창계수는 통상의 세라믹보다는 실리콘의 열팽창계수에 보다 가까우므로 반도체 다이의 균열도 또한 감소한다.

[0059] 더욱이, 패키지형 전력 반도체 장치에 순수 세라믹 기판을 사용하면 비용을 증가시키고, 본 발명의 일 실시예에 따른 DCB 패키지형 전력 반도체 장치에 비하여 열적 성능을 저하시킨다. 먼저, 다이를 세라믹 기판에 부착시키기 위하여, 다이 부착 패드를 대개 제공한다. 이는 금속 유리 프릿(metal-glass frit)을 세라믹 기판에 실크 스크리닝(silk-screening)하고 프릿을 소결시켜 행해진다. 프릿 내의 금속은 매우 값비싼 금속이며, 스크리닝 및 소결 과정은 추가적인 손실을 낳는다. 둘째, 순수 세라믹을 갖는 패키지의 열적 성능은 DCB 패키지보다 열등하다.

[0060] DCB 패키지의 다이측 또는 제1 구리층은 열 분산층으로서 작용하여 반도체 다이 바깥의 "풋프린트(footprint)"로부터 전체 DCB 영역, 즉 다이측 구리층의 영역(30)까지 열전달 영역이 증가한다. 통상 구리 보다 더 큰 내열성을 갖는 세라믹의 소정 두께에 대하여, 더 큰 열전달 영역은 고저항층 양단에 우수한 열 전달을 제공할 수 있음을 당업자는 인식할 것이다.

[0061] 후면 또는 제2 구리층은 DCB 패키지의 열적 성능을 여러모로 개선시킨다. 다이측 구리층은 다이에서 열을 분산

시키지만, 다이 주변(다이 "아래")의 온도는 다이측 구리층의 가장자리의 온도보다 높을 것이다. 이러한 열 경사도의 정도는 여러 요인에 의존한다. 하지만, 후면 구리층은 세라믹층을 건너 전달되는 열을 분산시켜 다이 하부의 열점의 형성을 감소시키도록 작용한다. 두 구리층에서 열을 분산시키면 열관련 문제점과 기관 및/또는 다이의 균열을 또한 감소시켜, 신뢰성을 높인다.

[0062] 또한, 직접 결합 과정은 구리를 세라믹에 매우 밀착시켜 한 층에서 다음 층으로의 우수한 열 전도성을 제공한다. 이러한 열 전도성은 열싱크에 순수 세라믹을 접촉시킬 때보다 더 낮다. 세라믹의 고내열성은 측면의 열 분산을 방해하여, 열싱크와의 미시적인 개별 접촉점은 열점이 되는 반면, 후면 구리층의 열전도성은 훌륭한 측면 열 전도를 제공하며, 열싱크와 부분 접촉으로 인한 효과를 감소시킨다. 마지막으로, 후면 구리층은 DBC 패키지형 장치가 열싱크와 납땜되도록 하여 후면층의 전영역이 열싱크와 열적으로 결합되게 한다.

[0063] 세라믹 기관의 후면이 프릿으로 도포되고 소결되어도, 소결된 프릿의 금속 유리 매트릭스는 DBC 패키지형 장치의 구리층에서 만큼 열을 전도시키지 못하므로, 열적 성능은 DCB 패키지형 장치에 필적하지 못한다. 따라서, DBC 패키지형 전력 장치는 전기적인 절연성을 제공하면서 열싱크와 열적으로 결합할 수 있다.

[0064] 도 10의 (A) 내지 도10c는 단일 납땜 조작으로 리드와 다이스를 DCB 기관에 부착시키는 조립 과정을 도시한다. 도 10의 (A)는 다량의 TO-247 패키지형 절연 전력 반도체 장치를 제조하는데 사용되는 칩 부착형 스트립(chip-attached strip)(100)을 제조하는 사용되는 조각 부분의 분해 평면도이다. 다른 패키지 구성은 도구와 구성요소를 적절하게 변형시켜 TO-220 또는 TO-264 형태의 패키지와 같은 조립 공정에 사용될 수 있다. 구성요소와 도구는 전력 반도체 다이(칩)(102), 흑연으로 이루어진 칩 정렬 도구(104), 구리 리드 프레임(106), 땀납 프리폼(solder preform)(108), DBC 기관(110) 및 또한 흑연으로 이루어지는 조립 보트(112)를 포함한다. 칩 정렬 도구 및 조립 보트는 의도한 조립 과정과 호환 가능한 다른 재료, 예를 들어 알루미늄, 석영, 질화붕소(boron nitride) 등으로 이루어질 수 있다.

[0065] 도 10의 (B)는 구성요소 및 도구의 분해 측면도이며, 도 10의 (C)는 DCB 기관(110)과 땀납 프리폼(108)에 적절하게 정렬하여 전력 반도체 다이(102)와 구리 리드 프레임(106)을 유지하는 칩 정렬 도구(104) 및 조립 보트(112)를 갖는 조립 장치이다.

[0066] 도 11은 본 발명의 일 실시예에 따른 TO-247 칩 부착 스트립의 조립 공정에 대한 흐름도이다. DCB 기관을 조립 보트 내의 머신드 포켓(machined pocket)에 위치시킨다(단계 122). DCB 기관은 본 발명의 일 실시예에 따라 곡면을 가질 수도 안 가질 수도 있다. 땀납 프리폼이 DCB 기관 위에 위치된다(단계 124). 구리 리드 프레임은 개별적인 머신드 포켓에 위치하여 리드 프레임의 접촉 패드를 DCB 기관의 패터닝된 다이측 구리층에 정렬시킨다(단계 126). 칩 정렬 도구는 조립 보트 위에 위치하여 DCB 기관에 적절한 정렬 방향으로 리드를 유지시키며(단계 128), 전력 반도체 다이스는 칩을 DCB 기관에 정렬시키는 칩 정렬 도구 내의 포켓에 위치한다(단계 130). 조립체는 가열되어 땀납을 용해시키면서 구리 리드 프레임과 전력 반도체 다이스를 DCB 기관에 납땜시킨다(단계 132). 납땜 공정은 당업자에게 알려진 바와 같이 감소된 분위기에서 리플로우 벨트 로(reflow belt furnace)를 한 번만 통과시켜 땀납 플럭스(solder flux)에 대한 필요를 없애지만, 다른 로나 열원을 사용할 수 있다.

[0067] 추가적으로, 칩 부착을 위해 고온 땀납 또는 브레이즈(braze), 공정 다이 부착을, 리드 부착을 위해 다른 땀납, 스폿 용접(spot-weld) 또는 유사한 조작을 이용하는 것과 같이, 한 조작으로 칩을 다른 조작으로 리드를 DCB 기관에 부착될 수 있다. DCB 기관은 리드 프레임에 부착될 수 있고, 이 조립체는 조립 설비로 옮겨지며, 여기서 반도체 다이스가 부착되어 배선 결합과 캡슐이 형성된다. 통상적으로, 리드 또는 다이스를 부착시키는 제1 부착 공정은 제2 부착 공정의 온도에 의존하는 부착 공정이다.

[0068] 일 실시예에서, 땀납 프리폼은 DCB 기관(30)에 비해 크기가 큰 땀납 박판이다. 땀납이 용해될 때, 조립체의 금속 부분만을 적시며, 따라서 기관의 세라믹 부분과 조립 도구를 땀납이 없게 한다.

[0069] 이와는 달리, 칩 정렬 도구는 전력 반도체 다이스의 뒤(back)에 미리 땀납을 적용한 경우에는 필요하지 않다. 이 경우, 다이스는 DCB 기관의 우측 스폿에 자기 정렬된다. 자기 정렬은 의도한 반도체 다이스의 포스트먼트에 따라 다이측 구리층을 패터닝함으로써 촉진될 수 있다. 이와는 달리, 자동화 다이 위치기(automated die placement equipment) 또는 다이 결합 장비는 DBC 기관에 각각의 다이를 배치시키는데 사용될 수 있다.

[0070] 도 12의 (A)는 땀납층(144)으로 나타낸 것과 같이, 열싱크(142)에 땀납 결합되는 DCB 패키지형 전력 반도체 장치(140)의 개략적인 도면이다. 이와는 달리, DCB 패키지형 전력 반도체 장치는 클립, 나사, 볼트 또는 다른 방법으로 열싱크에 부착될 수 있다. 도 12의 (B)는 클립(150)으로 열싱크(148)에 부착된 DCB 전력 반도체 장치(146)의 개략적인 측면도이다.

- [0071] 도 13의 (A) 내지 도 13의 (D)는 예를 들어 SOT 227, SOT 227B의 SOT 류 패키지("SOT 전력 장치")를 갖는 전력 장치(200)를 도시하며, 이는 발명의 명칭이 "Power Device with a Plastic Molded Package and Direct Bonded Substrate"로서 본 출원의 양수인에게 양도되어 본 출원과 함께 미국 특허상표청에 출원된 특허 출원에 기재되어 있다. 그러한 전력 장치는 TO-220, TO-247 및 TO-264와 같은 통상의 인 라인(in-line) 패키지형 장치보다도 전력 반도체를 갖는다. 당업자는 SOT 류 패키지와 TO 류 패키지는 패키지형 전력 반도체 장치를 형성하는 전력 반도체 다이와 함께 종종 사용되는 JEDEC 표준 패키지 구성이라는 것을 알 것이다.
- [0072] 일반적으로, SOT 전력 장치는 70 볼트 내지 1000 볼트의 블로킹 전압(blocking voltage), 출력 전류 36 암페어 내지 340 암페어 및 출력 전력 500 내지 700 와트를 처리하도록 구성된다. 이와는 달리, 1500 볼트까지, 심지어 2000 볼트 이상까지의 블로킹 전압을 처리할 수도 있다. 여기서 "SOT 전력 장치"는 위에서 나열한 SOT류 패키지 또는 전력 장치의 상부면에 중첩하는 복수의 리드를 갖는 전력 장치와 호환 가능한 임의의 전력 장치를 말한다. "SOT 227"은 SOT 227 또는 SOT 227B를 포함하는 임의의 다른 SOT 227의 변형을 말한다.
- [0073] 도시한 바와 같이, 전력 장치(200)는 본 발명의 일 실시예에 따라 플라스틱 패키지(202)와 직접 결합 금속 기판(204)을 갖는다. 일 실시예에서, 기판(204)은 세라믹 기판으로서 질화알루미늄 대신 알루미늄을 사용한다. 도 13의 (A)는 장치의 제1 측면 정면도이며, 도 13의 (B)는 제2 측면 정면도이고, 여기서 제1 및 제2 측면은 서로에 대하여 90도 이동된 것이다. 도 13의 (C)는 플라스틱 패키지(202)와, 나중에 상세히 설명하는 바와 같이 구리, 알루미늄 또는 다른 도전성 금속일 수 있는 직접 결합 금속 기판(204)을 포함하는 장치(200)의 저면도이다. 장치(200)는 본 발명의 일 실시예에서 약 1.496인치의 길이(X_1)를 갖는다.
- [0074] 플라스틱 패키지는 제1 방향에서 직접 결합 금속 기판의 외부로 연장되는 제1 연장부와, 제1 방향과 반대 방향인 제2 방향에서 직접 결합 금속 기판의 외부로 연장되는 제2 연장부를 포함한다. 제1 및 제2 연장부는 플라스틱이며, 장치를 열싱크와 같은 다른 장치에 실장을 용이하게 하도록 연장부를 통하여 연장되는 구멍(214, 216)을 갖는다. 구멍(214, 216)은 나사, 볼트, 못 등을 수용하도록 구성된다. 도 13의 (D)는 장치의 평면도를 도시하며, 여기서 리드는 장치의 상부면에 중첩된다.
- [0075] 외부에서 장치를 볼 때, 장치(200)는 플라스틱 패키지(202), 직접 결합 금속(204) 후면(또는 저면), 패키지 외부로 연장되는 복수의 리드(206)를 포함한다. 일반적으로, 플라스틱 패키지(202)의 후면 또는 저면은 직접 결합 금속(204)과 동일한 높이이다. 다른 실시예에서, 직접 결합 금속 기판(204)의 후면은 패키지(202) 후면의 약간 아래로 연장될 수 있다. 외측에서 볼 수는 없지만, 장치(200)는 장치(24)에서와 같이, 전류를 조절하도록 패키지(202)에 내장된 반도체 다이(도시하지 않음)를 포함한다.
- [0076] 일 실시예에서, 장치(200)는 약 70 볼트 내지 1000 볼트(V_{DS})에서 동작하며, 약 30 암페어 내지 350 암페어의 전류(I_{DS}) 및 500 와트 내지 700 와트의 출력 전력을 처리하도록 설계된다. 다른 실시예에서, 장치(200)는 1500, 2000 또는 3000 볼트(V_{DS})에까지 동작하며, 400, 500, 1000 암페어까지를 발생시키도록 설계된다. 일 실시예에서, 장치(200)는 패키지에 내장된 단일의 반도체 다이를 갖는 분리된 장치이다.
- [0077] 도 14의 (A)는 장치(200)의 직접 결합 금속 기판(204)의 평면도이며, 도 14의 (B)는 직접 결합 금속 기판(204)의 단면도이다. 직접 결합 금속 기판(204)은 제1 도전층(전면), 이에 결합되며 대체로 세라믹 재료로 구성되는 제2 유전층(220) 및 이에 결합되는 제3 도전층(후면)(222)을 갖는다. 여기서, "제1 및 제3 도전층"은 "제1 및 제2 도전층"이라고도 할 수 있으며, 그 역도 마찬가지이다. 일 실시예에서, 기판(204)은 만곡된 후면(224)을 가져 장치(24)와 연결하여 설명한 편평한 또는 만곡된 후면을 갖는 장치(200)를 제공한다. 다른 실시예에서, 장치(200)는 만곡된 후면을 얻기 위하여 편평한 후면을 갖는 직접 결합 금속 기판을 사용한다.
- [0078] 직접 결합 금속 기판은 직접 구리 결합(DCB, direct copper bonded) 또는 직접 알루미늄 결합(DAB, direct aluminum bonded) 기판일 수 있다. DCB 기판은 제1 및 제2 도전층으로 구리를 가지며 DAB 기판은 제1 및 제2 도전층으로 알루미늄을 갖는다. 일 실시예에서, 기판(204)은 제1 도전층과 제3 도전층으로 상이한 금속을 가질 수 있다.
- [0079] 도 15는 본 발명의 일 실시예에 따라 DBC 기판과 같은 직접 결합 금속 기판(228)을 형성하는 방법을 나타낸다. 일 실시예에 따른 직접 결합 금속 기판을 제조하는 상세한 설명은 참고적으로 여기에 편입되는 미국 특허 제 4,483,810호에 기재되어 있다.
- [0080] 일반적으로, 그 방법은 유전성 또는 세라믹 기판 상에 도전성 또는 금속층 기판을 위치시킨 후 공명점과 도전성 기판의 용접 사이의 온도로 이를 가열하는 것에 관한 것이다. 예를 들면, 금속 기판, 예를 들면 구리는 세라믹

기판에 위치한다(단계 302). 일 실시예에서, 도전성 금속 기판 또는 층은 곡면을 가지는 직접 결합 금속 기판을 얻도록 패터닝되었다. 다른 실시예에서, 도전성 금속층에 대하여 선택된 두께를 사용하여 곡면을 갖는 직접 결합 금속 기판을 얻는다.

[0081] 세라믹 기판에 접하는 측 또는 두 측 상의 구리 기판 위에 산화층 박막을 형성할 수 있다. 구리 및 세라믹 기판은 바람직하게는 탄화규소 도포제로 도포된 탄화규소 코어 또는 흑연 코어로 구성되는 캐리어(carrier)에 위치된 후 로(furnace) 내에 삽입된다. 구리 및 세라믹 기판은 예비가열된다(preheated)(단계 304). 예비가열 단계는 로 내의 제1 구역에서 수행되어 점차로 기판의 온도를 상승시킨다. 제1 구역은 일 실시예에서 복수의 세부 구역을 포함할 수 있다. 제1 구역 내의 온도는 본 발명의 일 실시예에서 960°C 이하로 유지된다.

[0082] 구리 및 세라믹 기판은 구리의 공명점과 융점 사이의 온도로 가열된다(단계 306). 일반적으로, 기판은 이 단계에서 로 내의 제2 구역으로 옮겨진다. 일 실시예에서, 제2 구역의 최고 온도는 1083°C 미만이고, 바람직하게는 약 1071°C이며, 구리의 공명점인 약 1065°C 이상으로 기판의 온도를 높인다. 그 결과, 구리 기판과 세라믹 기판 사이에 공융혼합물이 형성된다.

[0083] 기판을 소정 온도로 냉각시켜 공융혼합물을 고화시킨다(단계 308). 일반적으로, 기판은 로 내의 제3 구역으로 이동된다. 공융혼합물의 고화는 즉시 일어나지는 않으며, 결합 과정은 공정 온도 이하, 보통은 공정 온도보다 약 100°C 정도로 충분히 떨어져야 완료된다. 냉각 과정은 2 이상의 단계가 관여하며 약 20분 동안에 걸쳐서 서서히 냉각된다. 결과물은 DBC 기판(204)과 같은 직접 결합 구리 기판이다(단계 310).

[0084] 소정 실시예를 참조하여 특히 도시하고 설명하였지만, 본 발명의 사상 또는 범위에서 벗어남이 없이 형태 및 세부사항에서 전술한 그리고 다른 변형이 이루어질 수 있음을 당업자는 알 것이다. 예를 들면, 본 발명에 참고적으로 편입되며 2001년 11월 13일 출원된 미국 특허출원 번호 제09/992,602호에 기재된 바와 같이, 고주파 RF 전력 장치와 함께 사용되어 편평한 또는 만곡된 후면을 갖는 장치를 제공할 수 있다. 따라서, 본 발명의 범위는 상기한 실시예로 제한되는 것이 아니라 대신 이하의 청구범위로 정해져야 한다.

발명의 효과

[0085] 따라서, 본 발명은 전기적으로 절연된 패키지형 전력 장치 및 그 제조방법을 제공하여 전기적인 손실을 방지하면서 열을 분산시켜 고온의 환경에서 동작하는 반도체 전력 장치를 제공할 수 있다.

도면의 간단한 설명

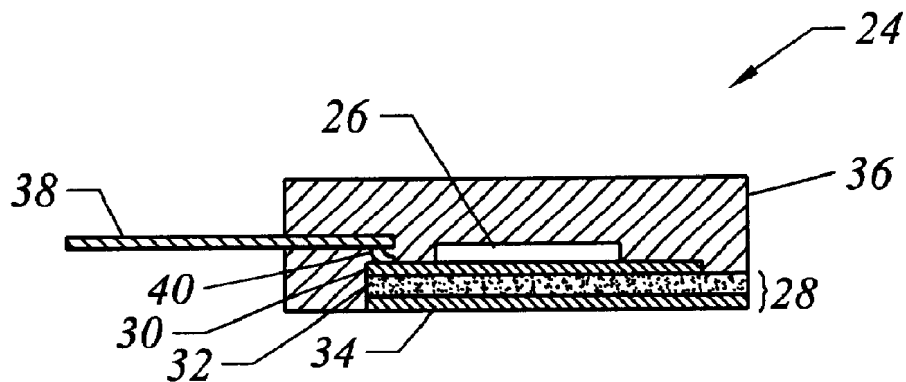
- [0001] 도 1은 본 발명의 일 실시예에 따른 전력 장치의 단면도이다.
- [0002] 도 2는 본 발명의 일 실시예에 따른 층상 구조가 아닌 플라스틱 패키지를 구비한 도 1의 전력 장치의 평면도이다.
- [0003] 도 3은 본 발명의 일 실시예에 따른 층상 구조가 아닌 플라스틱 패키지를 구비한 전력 장치의 단면도이다.
- [0004] 도 4는 본 발명의 일 실시예에 따른 직접 결합 금속 기판의 평면도이다.
- [0005] 도 5는 도 4의 직접 결합 금속 기판의 단면도이다.
- [0006] 도 6은 본 발명의 일 실시예에 따른 곡면을 갖는 직접 결합 금속 기판의 단면도이다.
- [0007] 도 7은 만곡된 후면을 갖는 전력 장치의 단면도이다.
- [0008] 도 8은 본 발명의 일 실시예에 따른 만곡된 후면을 갖는 전력 장치의 단면도이다.
- [0009] 도 9는 본 발명의 일 실시예에 따른 리드 프레임(lead frame)의 평면도이다.
- [0010] 도 10의 (A)는 본 발명의 일 실시예에 따라 전력 장치를 제조하는데 사용되는 구성요소와 도구의 분해 평면도이다.
- [0011] 도 10의 (B)는 본 발명의 일 실시예에 따라 전력 장치를 제조하는데 사용되는 구성요소와 도구의 분해 측면도이다.
- [0012] 도 10의 (C)는 본 발명의 일 실시예에 따라 반도체 다이와 리드를 동시에 납땀하는 조립 보트(assembly boat)

및 구성요소의 측면도이다.

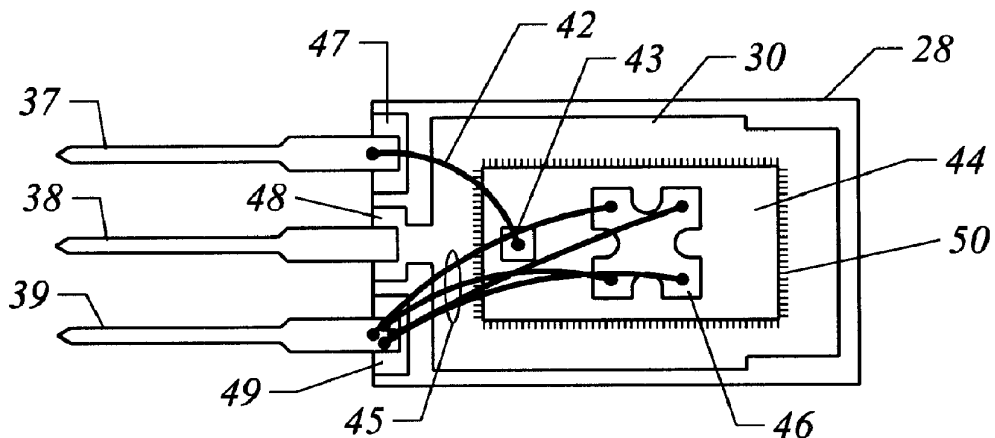
- [0013] 도 11은 본 발명의 일 실시예에 따른 전력 장치의 조립 과정의 흐름도이다.
- [0014] 도 12의 (A)는 본 발명의 일 실시예에 따라 열싱크에 납땜된 전력 장치의 개략도이다.
- [0015] 도 12의 (B)는 본 발명의 일 실시예에 따라 열싱크에 고정된 전력 장치의 개략도이다.
- [0016] 도 13의 (A)는 본 발명의 일 실시예에 따른 SOT 전력 장치의 제1 측면 정면도(a first side elevational view)이다.
- [0017] 도 13의 (B)는 도 13의 (A)의 SOT 전력 장치의 제2 측면 정면도이며, 여기서 제2 측면도는 제1 측면도에 대하여 90° 만큼 이동된 것이다.
- [0018] 도 13의 (C)는 도 13의 (A)의 SOT 전력 장치의 저면도이다.
- [0019] 도 13의 (D)는 도 13의 (A)의 SOT 전력 장치의 평면도이다.
- [0020] 도 14의 (A)는 본 발명의 일 실시예에 따른 직접 결합 금속 기판의 평면도이다.
- [0021] 도 14의 (B)는 도 14a의 직접 결합 금속 기판의 단면도이다.
- [0022] 도 15는 본 발명의 일 실시예에 따라 직접 결합 기판을 제조하는 방법을 도시한다.

도면

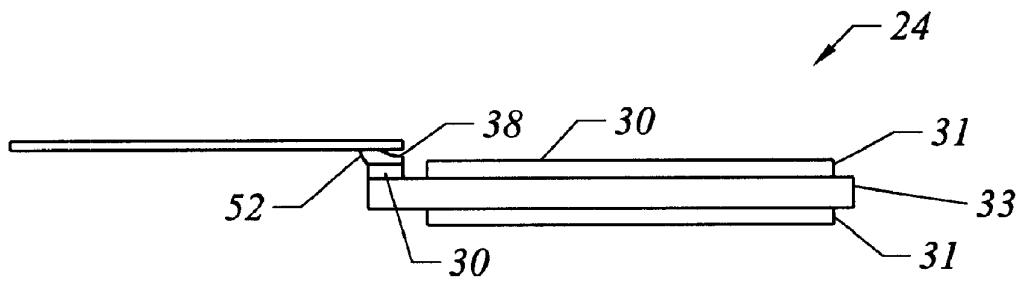
도면1



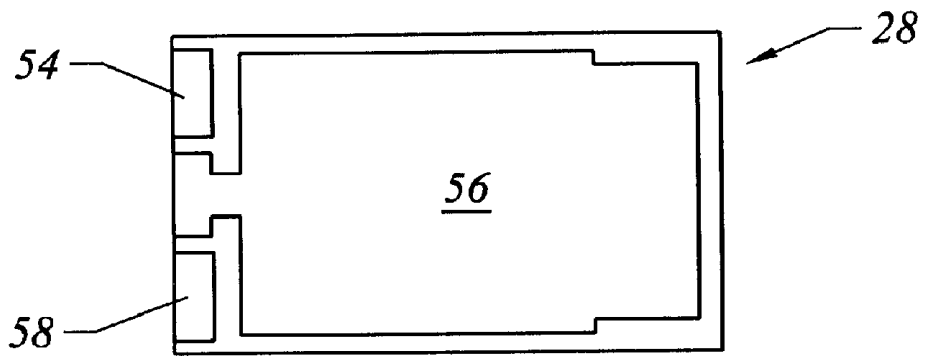
도면2



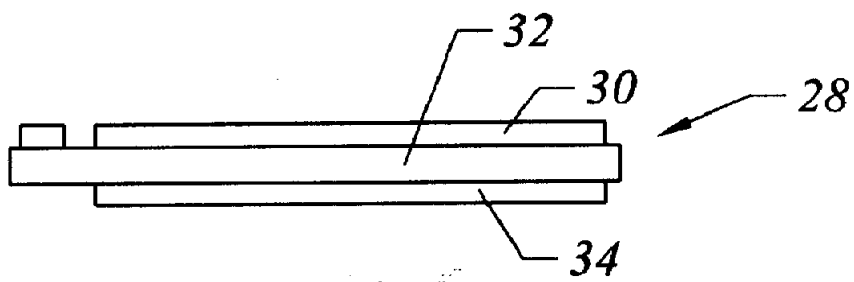
도면3



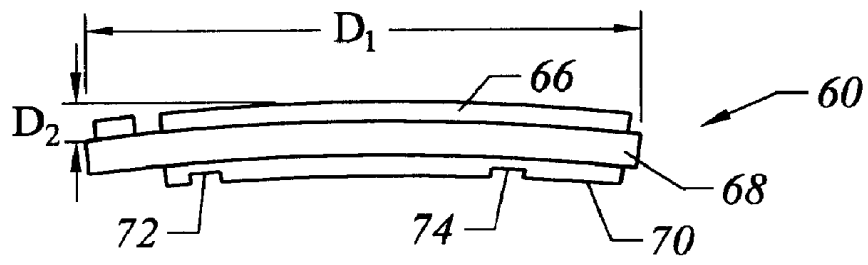
도면4



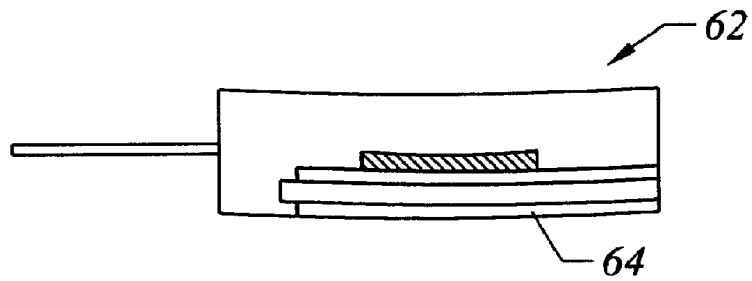
도면5



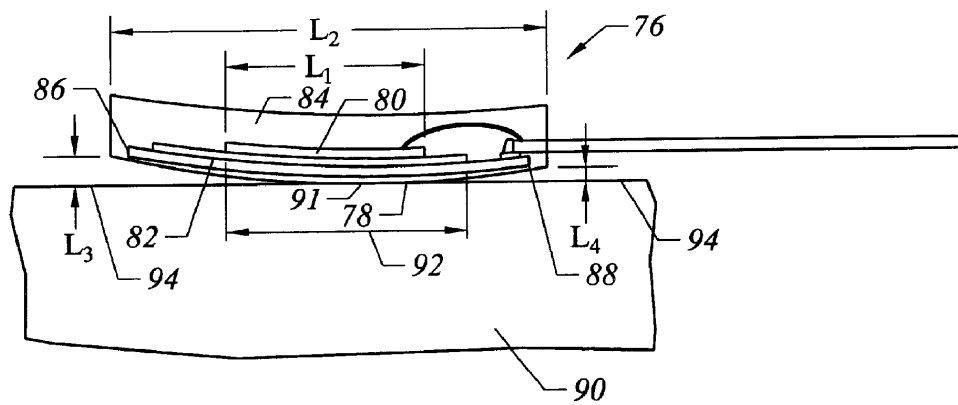
도면6



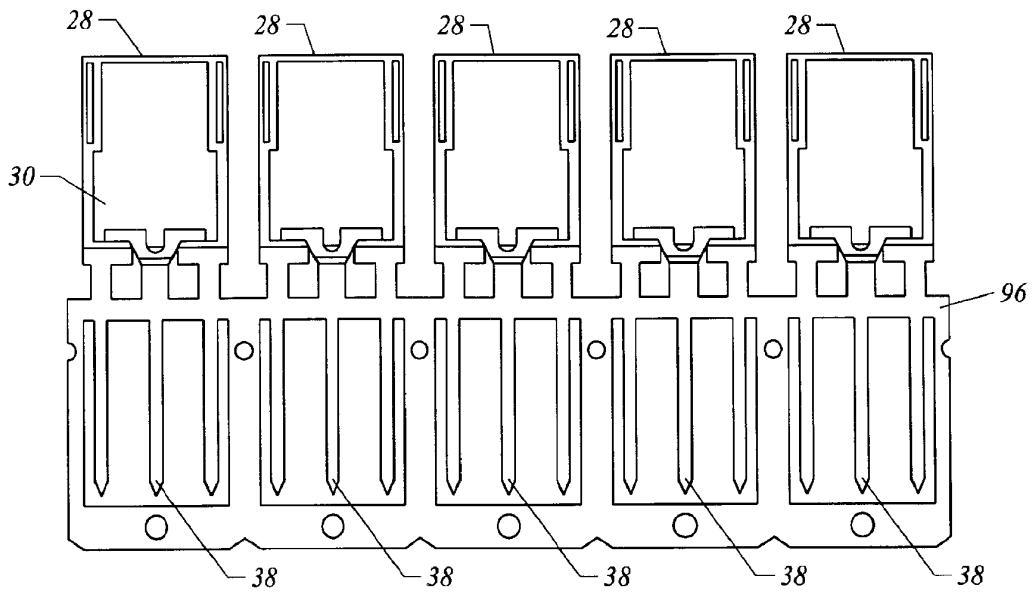
도면7



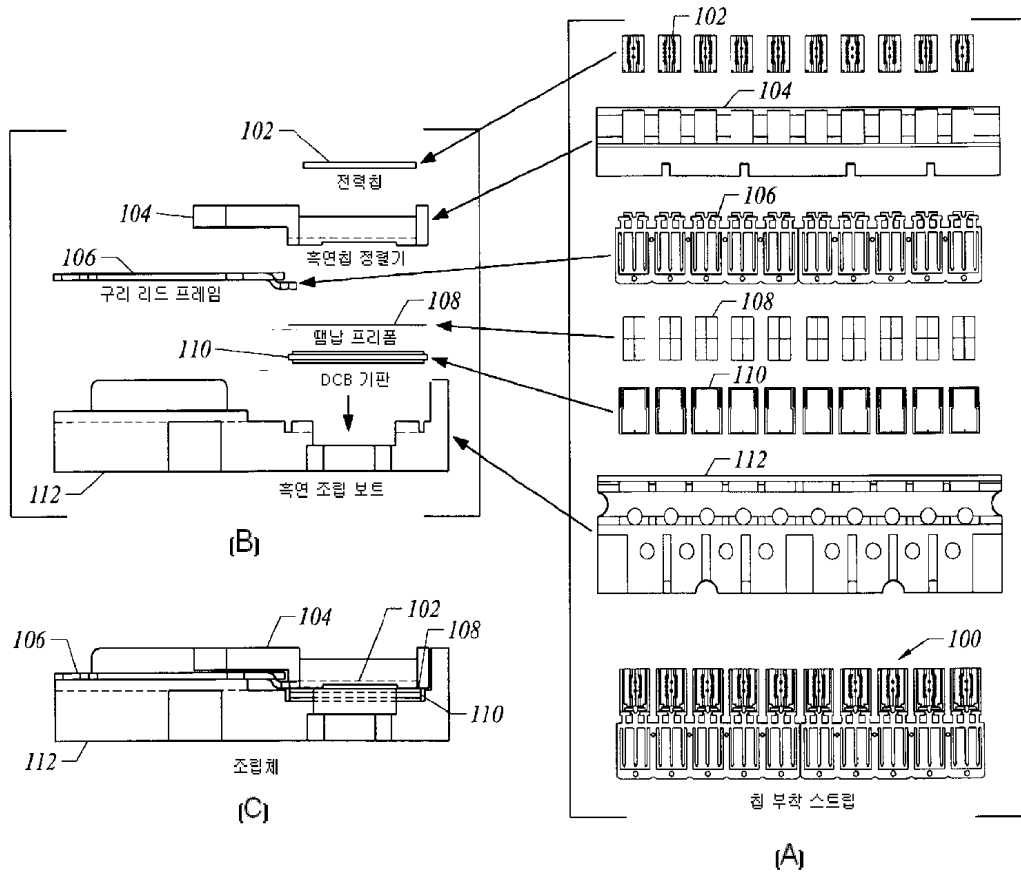
도면8



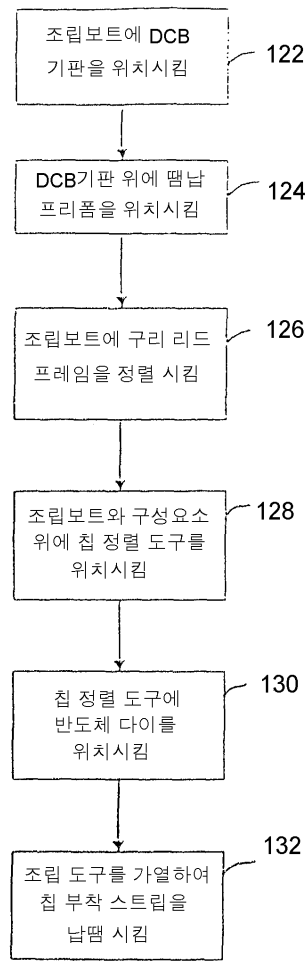
도면9



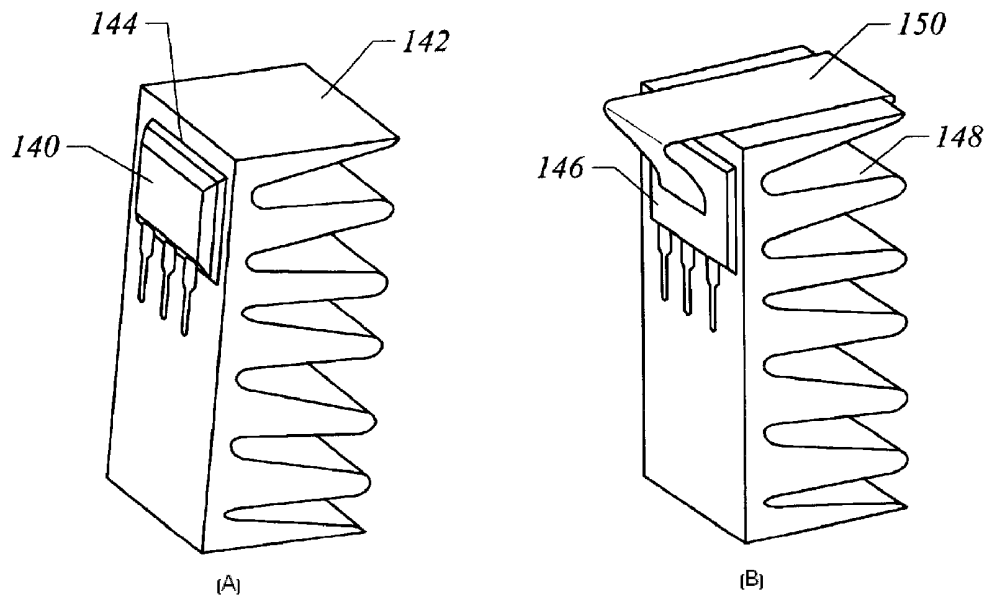
도면10



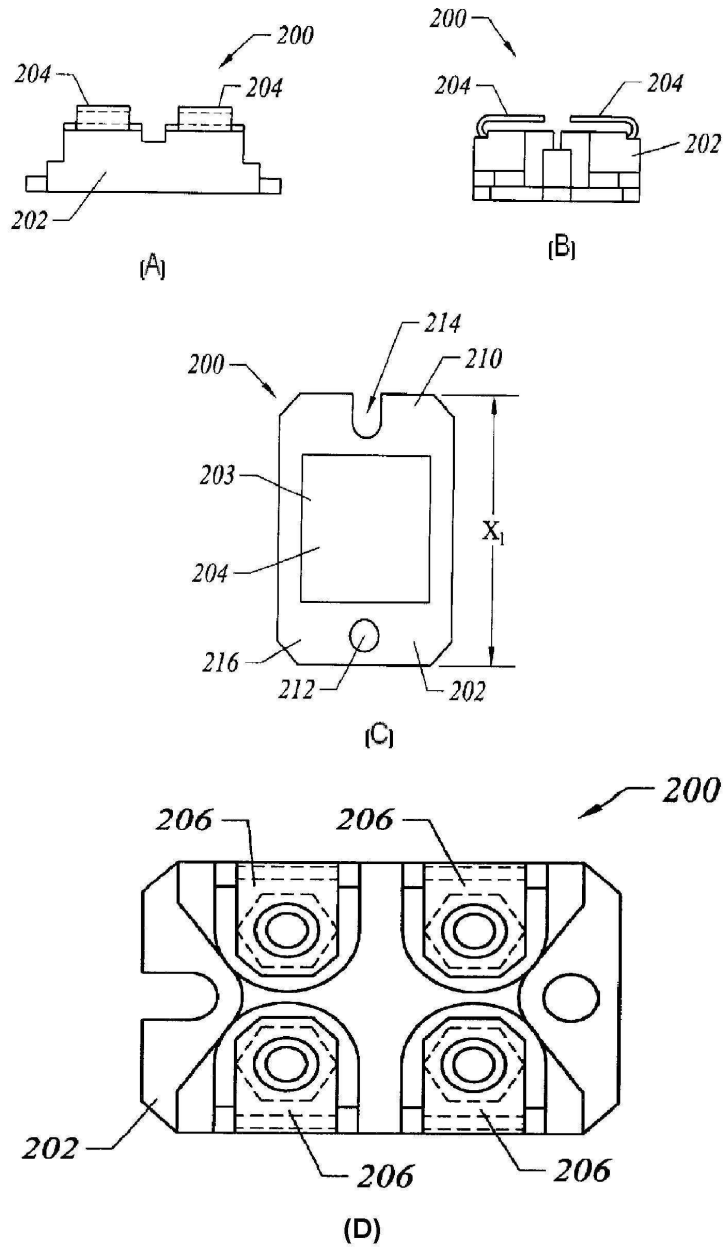
도면11



도면12



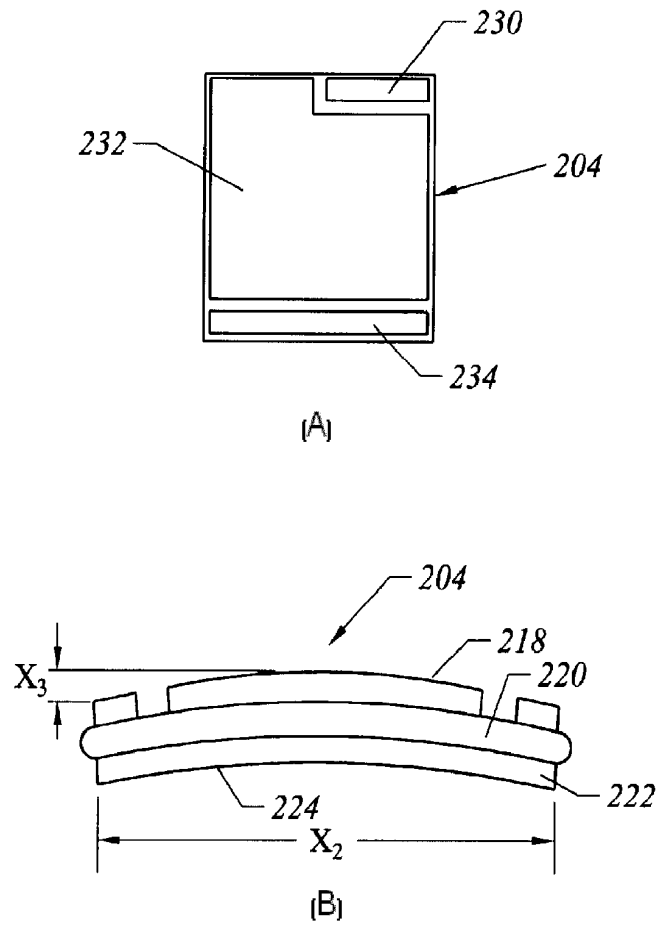
도면13



도면13d

삭제

도면14



도면15

