[19]中华人民共和国国家知识产权局

[51]Int. Cl[7]
H01L 21/8242

[12]发明专利说明书

[21] ZL 专利号 96110030.3

[45]授权公告日 2003 年 1 月 1 日

[11]授权公告号 CN 1097851C

[22]申请日 1996.5.31 [21]申请号 96110030.3

[30]优先权

[32]1995.5.31 [33]JP [31]156987/95

[73]专利权人 日本电气株式会社

地址 日本东京都

[72]发明人 广田俊幸 黑河智美

善家昌伸 横田和树

[56]参考文献

JP 平 5 - 347392 1993.12.27 H01L27/108

JP 平 6 - 77430 1994. 3.18 H01L27/108

审查员 沈 丽

[74]专利代理机构 中国专利代理(香港)有限公司

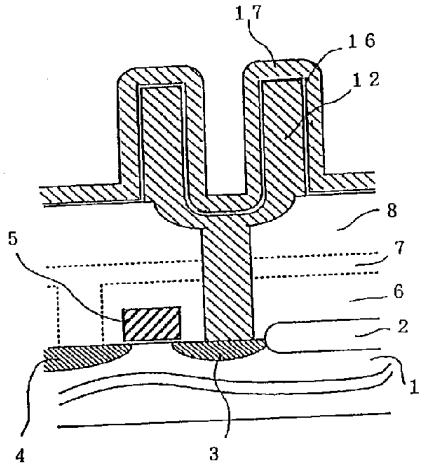
代理人 张志醒 王忠忠

权利要求书 2 页 说明书 22 页 附图 26 页

[54]发明名称 形成电容器的方法

[57]摘要

在动态随机存取存储器的存储单元中形成电容器的新方法,包括:在半导体衬底上形成层间绝缘体;在层间绝缘体上形成有至少一个开口的抗蚀剂图形;用该抗蚀剂图形作为掩模对层间绝缘体进行蚀刻以形成接触孔和/或中空部分;除去抗蚀剂图形;在层间绝缘体以及接触孔和中空部分中淀积硅膜;在硅膜上形成环形抗蚀剂图形;用该环形抗蚀剂图形作为掩模对硅膜进行蚀刻以形成底电极;除去环形抗蚀剂图形;在整个底电极表面上形成介电膜;在介电膜上形成顶电极。



ISSN1008-4274

1. 一种形成电容器的方法，包括以下步骤:

(a)在半导体衬底上形成层间绝缘体;

(b)在所述层间绝缘体上形成抗蚀剂图形，该抗蚀剂图形有至少一个开口;

(c)用所述抗蚀剂图形作为掩模对所述层间绝缘体进行第一各向同性蚀刻，以在所述层间绝缘体中形成宽蚀刻的中空部分，该宽蚀刻的中空部分具有比所述抗蚀剂图形开口更大的直径;

(d)用所述抗蚀剂图形作为掩模对所述层间绝缘体进行第一各向异性蚀刻，以在所述层间绝缘体中形成接触孔，该接触孔与所述宽蚀刻的中空部分连接，并且该接触孔有与所述抗蚀剂图形开口大致相同的直径，但小于所述宽蚀刻的中空部分的直径;

(e)除去所述抗蚀剂图形;

(f)在所述层间绝缘体上和在所述宽蚀刻的中空部分及所述接触孔中淀积一层硅膜，以使该硅膜充满所述宽蚀刻的中空部分和所述接触孔;

(g)在所述硅膜上形成环形抗蚀剂图形，该环形抗蚀剂图形的中心轴与所述接触孔的中心轴对准;

(h)用所述环形抗蚀剂图形作为掩模对所述硅膜进行第二各向异性蚀刻以形成底电极，该底电极具有从所述宽蚀刻的中空部分向上延伸的U形剖面和筒形壁;

(i)除去所述抗蚀剂图形;

(j)在所述底电极的整个表面上形成介电膜; 和

(k)在所述介电膜上形成顶电极。

2. 一种形成电容器的方法，包括以下步骤:

(a)在半导体衬底上形成层间绝缘体;

(b)在所述层间绝缘体上形成抗蚀剂图形，该抗蚀剂图形有至少一个开口;

(c)用所述抗蚀剂图形作为掩模对所述层间绝缘体进行第一各向异性蚀刻，以在所述层间绝缘体中形成接触孔，该接触孔有与所述抗蚀剂图形开口大致相同的直径;

(d)除去所述抗蚀剂图形;

(e)在所述层间绝缘体上和在所述接触孔中淀积一层硅膜，以使该硅膜充满所述接触孔以形成在该接触孔中的接触塞;

(f)在所述硅膜上形成环形抗蚀剂图形，该环形抗蚀剂图形的一部分对准在所述接触孔上方，使所述环形抗蚀剂图形的中心轴偏离所述接触孔的中心轴;

(g)用所述环形抗蚀剂图形作为掩模对所述硅膜进行第二各向异性蚀刻以形成底电极，该底电极具有向上延伸的筒形壁，该筒形壁的一部分与所述接触塞连接;

(h)除去所述环形抗蚀剂图形;

(i)在所述底电极的整个表面上形成介电膜; 和

(j)在所述介电膜上形成顶电极。

形成电容器的方法

本发明涉及一种在动态随机存取存储器（ RAM ）的存储单元中形成电容器的方法。

对于提高动态 RAM 的集成度的要求日益增加，这里所说的动态 RAM 包括大量存储单元，每一存储单元包括一对晶体管和一个电容器。为满足这种要求，就需要进一步减小每一存储单元所占的面积。而每一存储单元所占面积的减小又要求减小每一存储单元中的电容器的水平面积。

另一方面，存储单元还必须具有足够大的电容量，以便存储单元具有足够强的抵抗由阿尔法（ alpha ）粒子产生的噪声电荷引起的软错误的能力。存储单元的电容量与夹置于构成每一存储单元的顶电极和底电极之间的介电薄膜的面积成正比。增加存储单元的电容量就需要增大夹置于顶电极和底电极之间的介电薄膜的面积。如上所述，（为提高集成度）还需要减小电容器的水平面积。

在上述情况下，对于每一存储单元中的电容器的设计而言，问题在于如何减小电容器的水平面积而增大电容器的介电薄膜的面积。已提出这样的方案，即，形成竖直延伸的底电极，例如柱（筒）形底电极，以便增大存储单元电容器的顶电极和底电极之间的介电薄膜的面积。这类方案公开于日本专利申请公

开文件 3-214668 、 4-99373 、 4-264767 和 3-232271 中。

下面将参照图 1A — 1H 描述一种典型的用于在动态 RAM 器件的每一存储单元中的形成带柱（筒）形底电极的电容器的传统方法。

参照图 1A，在半导体衬底 1 的表面区域上选择性地形成场氧化膜 2，从而界定了一个有源区。在由场氧化膜 2 界定的此有源区中的一沟道区上选择性地形成栅极氧化膜和栅极 5 。在半导体衬底 1 的表面区域上选择性地形成源和漏区 3 和 4，源和漏区 3 和 4 在栅极 5 下面夹围沟道区。在此器件的整个表面上形成第一层间绝缘体 6，它埋置栅极 5 。在第一层间绝缘体 6 中，选择性地形成一个位线（ bit line ）通孔，此位线通孔叠加在漏区 4 之上。在位线通孔中形成一个位线塞，它填塞位线通孔，在第一层间绝缘体 6 上还形成位线 7 。在此器件的整个表面上形成第二层间绝缘体 8，它覆埋位线 7 。在第二层间绝缘体 8 上形成氮化硅膜 10 。在氮化硅膜上形成光致抗蚀剂膜 11 。光致抗蚀剂膜被构图而在源区 3 上面带有一个开口。氮化硅膜 10 形成一个开口，此开口位于光致抗蚀剂膜 11 的开口下面。氮化硅膜 10 被用作掩模而形成一接触孔 9，此接触孔穿透位于源区 3 上面的第二层间绝缘体 8 、位线 7 和第一层间绝缘体 6，从而使源区 3 的表面部分暴露。

参照图 1B，在除去光致抗蚀剂图形 11 之后，在氮化硅膜 10 上和接触孔 9 中形成第一硅膜 12，此硅膜填塞接触孔 9 。第一硅膜 12 掺有杂质，以增强其电导性。

参照图 1C，通过化学汽相淀积方法，在第一硅膜 12 上形成

氧化硅膜 14 。在氧化硅膜 14 上形成一层光致抗蚀剂膜，并随后使其构图而形成位于氧化硅膜 14 上面的光致抗蚀剂图形 13 。光致抗蚀剂图形 13 的中心与接触孔的中心是对准的。光致抗蚀剂图形 13 的水平尺寸大于接触孔的水平尺寸。

参照图 1D，采用光致抗蚀剂图形 13 作掩模，选择性地蚀刻氧化硅膜 14 和第一硅膜 12 ，以便氧化硅膜 14 和第一硅膜 12 仅保留位于光致抗蚀剂图形 13 下面和接触孔 9 及其周围区域上面的部分。此后，除去光致抗蚀剂图形 13 。

参照图 1E ，在此器件的整个表面上形成 100 — 200nm 厚的第二硅膜 15 ，第二硅膜 15 沿氮化硅膜 10 上表面、第一硅膜 12 和氧化硅膜 14 的竖直侧壁以及氧化硅膜 14 的顶表面延伸。结果，氧化硅膜 14 由第一和第二硅膜 12 和 15 包围。

参照图 1F，然后，对第二硅膜 15 进行深蚀刻（ etch-back ），仅保留第二硅膜 15 的沿第一硅膜 12 和氧化硅膜 14 的竖直表面延伸的竖直部分。

参照图 1G，采用氟酸蚀刻氧化硅膜 14，由此形成一个底电极，此底电极包括第二硅膜 15 的竖直部分和第一硅膜 12 的水平部分。

参照图 1H ，在此器件的整个表面上形成一层介电薄膜 16，除了在第一硅膜 12 的顶表面延伸外，此介电薄膜还沿氮化硅膜 10 的上表面、底电极的第二硅膜 15 的外竖直侧壁、以及第二硅膜 15 的顶表面和第二硅膜 15 的内竖直侧壁延伸，从而覆盖了底电极的整个表面。在介电薄膜 16 的整个表面上形成一个顶电极 17，这样就为 RAM 动态的存储单元形成了一个电容器。

如上所述，用于形成存储单元电容器的传统工艺是很复杂的。形成存储单元电容器的工艺如此复杂的原因如下。第一，难以采用常规的光刻方法对柱（筒）形底电极界定精确的图形，因为精确图形的尺寸小于对比暴光（ reduced exposure ）的分辨率。第二，如果形成环形图形并随后进行蚀刻，则会因蚀刻而产生与接触塞的分离。

上述的用于形成存储单元电容器的传统工艺是如此复杂，以至于包括两次形成硅膜、两次各向异性干蚀刻和一次湿蚀刻。如此复杂的形成存储单元电容器的工艺引起了其造价提高的问题以及另一问题，即，由于蚀刻工艺产生的渣滓和微粒而使生产率降低的问题。

因此，本发明的目的是要提供一种用于形成柱形存储单元电容器的新方法，此方法克服了上述问题。

从以下说明将能清楚地了解本发明的上述和其它目的、特征和优点。

本发明提出了一种形成电容器的新方法，它包括以下步骤：

(a)在半导体衬底上形成层间绝缘体；

(b)在所述层间绝缘体上形成抗蚀剂图形，该抗蚀剂图形有至少一个开口；

(c)用所述抗蚀剂图形作为掩模对所述层间绝缘体进行第一各向同性蚀刻，以在所述层间绝缘体中形成宽蚀刻的中空部分，该宽蚀刻的中空部分具有比所述抗蚀剂图形开口更大的直径；

(d)用所述抗蚀剂图形作为掩模对所述层间绝缘体进行第一各

向异性蚀刻，以在所述层间绝缘体中形成接触孔，该接触孔与所述宽蚀刻的中空部分连接，并且该接触孔有与所述抗蚀剂图形开口大致相同的直径，但小于所述宽蚀刻的中空部分的直径；

(e)除去所述抗蚀剂图形；

(f)在所述层间绝缘体上和在所述宽蚀刻的中空部分及所述接触孔中淀积一层硅膜，以使该硅膜充满所述宽蚀刻的中空部分和所述接触孔；

(g)在所述硅膜上形成环形抗蚀剂图形，该环形抗蚀剂图形的中心轴与所述接触孔的中心轴对准；

(h)用所述环形抗蚀剂图形作为掩模对所述硅膜进行第二各向异性蚀刻以形成底电极，该底电极具有从所述宽蚀刻的中空部分向上延伸的U形剖面和筒形壁；

(i)除去所述抗蚀剂图形；

(j)在所述底电极的整个表面上形成介电膜；和

(k)在所述介电膜上形成顶电极。

本发明还提出了一种形成电容器的新方法，它包括以下步骤：

(a)在半导体衬底上形成层间绝缘体；

(b)在所述层间绝缘体上形成抗蚀剂图形，该抗蚀剂图形有至少一个开口；

(c)用所述抗蚀剂图形作为掩模对所述层间绝缘体进行第一各向异性蚀刻，以在所述层间绝缘体中形成接触孔，该接触孔有与所述抗蚀剂图形开口大致相同的直径；

(d)除去所述抗蚀剂图形；

(e)在所述层间绝缘体上和在所述接触孔中淀积一层硅膜，以使该硅膜充满所述接触孔以形成在该接触孔中的接触塞；

(f)在所述硅膜上形成环形抗蚀剂图形，该环形抗蚀剂图形的一部分对准在所述接触孔上方，使所述环形抗蚀剂图形的中心轴偏离所述接触孔的中心轴；

(g)用所述环形抗蚀剂图形作为掩模对所述硅膜进行第二各向异性蚀刻以形成底电极，该底电极具有向上延伸的筒形壁，该筒形壁的一部分与所述接触塞连接；

(h)除去所述环形抗蚀剂图形；

(i)在所述底电极的整个表面上形成介电膜；和

(j)在所述介电膜上形成顶电极。

本发明的优选实施例将参照附图进行描述。

图 1A — 1H 为局部剖视图，其中示出了传统的用于形成存储单元电容器的方法的各工序中的存储单元电容器。

图 2A — 2E 为局部剖视图，其中示出了根据本发明的第一实施例的用于形成存储单元电容器的新方法中各工序中的存储单元电容器。

图 3 示出当采用标准掩模和相移掩模时在光致抗蚀剂表面上的光密度和光强分布的差异以及在掩模表面上的光强分布的差异。

图 4 示出当在本发明的第一实施例中采用相移掩模时光致抗蚀剂表面上的光密度分布图。

图 5A — 5E 为局部剖视图，其中示出了根据本发明的第二实施例的用于形成存储单元电容器的新方法中各工序中的存储单元电容器。

图 6 示出当在本发明的第二实施例中采用相移掩模时光致抗蚀剂表面上的光密度分布图。

图 7A — 7E 为局部剖视图，其中示出了根据本发明的第三实施例的用于形成存储单元电容器的新方法中各工序中的存储单元电容器。

本发明提出了一种用于形成存储单元电容器的环形的并且竖直延伸的底电极的新方法，它包括以下步骤：在一层间绝缘体上形成一层导电膜；在导电膜上涂敷光致抗蚀剂材料，以在

其上形成一层光致抗蚀剂膜；采用一个掩模通过光刻使光致抗蚀剂膜构图，掩模包括一个透明的板状基体和一个选择性地设置在透明板状基体的预定区域上的相移膜，以在导电膜上形成环形的并且竖直延伸的光致抗蚀剂图形；采用环形的并且竖直延伸的光致抗蚀剂图形作为掩模，对导电膜进行各向异性蚀刻，以在环形的并且竖直延伸的光致抗蚀剂图形的下面形成一个环形的并且竖直延伸的底电极；除去环形的并且竖直延伸的光致抗蚀剂图形。

本发明还提出了一种用于形成存储单元电容器的方法，它包括以下步骤：在一层间绝缘体上涂敷第一光致抗蚀剂膜，此膜具有一个开口；采用第一光致抗蚀剂膜作为掩模对层间绝缘体进行各向异性湿蚀刻，以在层间绝缘体的上部区域中形成一个碗状凹坑；采用第一光致抗蚀剂膜作为掩模对层间绝缘体进行各向同性干蚀刻，以形成一个竖直延伸的柱形孔，此孔从碗状凹坑向下延伸，并且其直径小于碗状凹坑的直径，由此形成一个接触孔，此接触孔包括碗状凹坑和竖直延伸的柱形孔；除去第一光致抗蚀剂膜；形成一层导电膜，此导电膜填塞接触孔并在层间绝缘体上延伸；在导电膜上涂敷光致抗蚀剂材料，以在其上形成一层光致抗蚀剂膜；采用一个掩模通过光刻使光致抗蚀剂膜构图，此掩模包括一个透明的板状基体和一层选择性地设置于透明板状基体的预定区域上的相移膜，以在导电膜上形成环形的并且竖直延伸的光致抗蚀剂图形，环形的并且竖直延伸的光致抗蚀剂图形具有一个外竖直表面和一个内竖直表面，外竖直表面在平面图中位于碗状凹坑的外周缘之外侧，内竖直

表面在平面图中位于碗状凹坑的外周缘之内侧和竖直延伸的柱形孔的周缘之外侧；采用环形的并且竖直延伸的光致抗蚀剂图形作为掩模对导电膜进行各向异性蚀刻，以形成一个底电极，此底电极包括一个位于环形的并且竖直延伸的光致抗蚀剂图形下面的环形的并且竖直延伸的部分、一个位于碗状凹坑中的呈凹陷的碗状部分和一个竖直延伸的柱形部分，环形的并且竖直延伸的部分具有一个外竖直表面和一个内竖直表面，外竖直表面在平面图中位于碗状凹坑的周缘之外侧，内竖直表面在平面图中位于碗状凹坑的周缘之内侧和竖直延伸的柱形孔的周缘之外侧；除去环形的并且竖直延伸的光致抗蚀剂图形；形成一层介电薄膜，此薄膜在底电极的环形的并且竖直延伸的部分的整个表面上以及层间绝缘体的顶表面上延伸；和在所述介电薄膜的整个表面上形成第二导电膜，以形成一个顶电极。

本发明还提出了另一种用于形成存储单元电容器的方法，包括以下步骤：在一层间绝缘体上涂敷第一光致抗蚀剂膜，此膜具有一个开口；采用第一光致抗蚀剂膜作为掩模对层间绝缘体进行各向同性干蚀刻，以形成一个竖直延伸的柱形孔，由此形成一个接触孔，此接触孔包括竖直延伸的柱形孔；除去第一光致抗蚀剂膜；形成一层导电膜，此导电膜填塞接触孔并在层间绝缘体上延伸；在导电膜上涂敷光致抗蚀剂材料，以在其上形成一层光致抗蚀剂膜；采用一个掩模通过光刻使光致抗蚀剂膜构图，此掩模包括一个透明的板状基体和一层选择性地设置于透明板状基体的预定区域上的相移膜，以在导电膜上形成环形的并且竖直延伸的光致抗蚀剂图形，环形的并且竖直延伸的光

致抗蚀剂图形具有一个位于竖直延伸的柱形孔上面的部分；采用环形的并且竖直延伸的光致抗蚀剂图形作为掩模，对导电膜进行各向异性蚀刻，以形成一个底电极，此底电极包括一个位于环形的并且竖直延伸的光致抗蚀剂图形下面的环形的并且竖直延伸的部分和一个竖直延伸的柱形部分，环形的并且竖直延伸的部分具有这样一个部分，即，竖直延伸的柱形部分从这部分向下延伸；除去环形的并且竖直延伸的光致抗蚀剂图形；形成一层介电薄膜，此薄膜在底电极的环形的并且竖直延伸的部分的整个表面上以及层间绝缘体的顶表面上延伸；和在介电薄膜的整个表面上形成第二导电膜，以形成一个顶电极。

光致抗蚀剂膜为正性光致抗蚀剂膜是可行的。

环形的并且竖直延伸的光致抗蚀剂图形为筒形是可行的。

导电膜为掺有杂质的硅膜是可行的。

以下方案是可行的：光刻采用具有 365nm 的波长的光，掩模具有 1.3 微米 x0.5 微米的尺寸，相移掩模具有 0.35 微米的宽度。

以下方案是可行的：光刻采用具有 248nm 的波长的光，掩模具有 0.7 微米 x0.35 微米的尺寸，相移掩模具有 0.25 微米的宽度。

上述的用于形成存储单元电容器的新方法是如此的简单，它仅包括一次形成硅膜的工序、一次各向异性干蚀刻工序和一次湿蚀刻工序。这样简单的形成存储单元电容器的工艺可以解决造价增加的问题以及由于蚀刻工艺产生的渣滓和微粒而导致的生产率降低的问题。

本发明的第一实施例将参照图 2A — 2E 、 3 和 4 进行详细描

述，其中示出了用于在 64M 动态 RAM 中的每一存储单元中形成柱形电容的新方法。

参照图 2A，在半导体衬底 1 的表面区域上，通过硅的局部氧化选择性地形成场氧化膜 2，从而界定了一个由场氧化膜 2 围绕的有源区。在此有源区的一部分上选择性地形成栅极氧化膜和栅极 5。采用栅极作为掩模，通过例如自调整技术选择性地形成源和漏区 3 和 4，源和漏区 3 和 4 在栅极 5 下面夹围一个沟道区。为隔离栅极 5，在此器件的整个表面上依次形成第一高温氧化膜和硅磷酸硼（boron phosphate silicate）玻璃膜，并且这些膜要在 750 — 900 ℃的温度范围内退火，以使硅磷酸硼玻璃材料回流，从而获得硅磷酸硼玻璃膜的平表面。结果，形成了第一层间绝缘体 6，它覆盖源和漏区 3 和 4 以及场氧化膜 2，以便埋置栅极 5。在第一层间绝缘体 6 中，在漏区 4 之上形成一个通孔。由高熔点金属例如硅化钨 WSi 形成的导电膜淀积在此通孔中以及第一层间绝缘体 6 上面。此导电膜此后通过光刻构图而形成位线（bit lines）7。通过化学汽相淀积形成一层非掺杂硅酸盐玻璃膜和一层硅磷酸硼玻璃膜，并且这些膜要在 750 — 900 ℃的温度范围内退火，以使硅磷酸硼玻璃材料回流，从而获得硅磷酸硼玻璃膜的平表面。另外，采用硅烷气体（SiH_4）和氧气（O_2），在 400 — 500 ℃温度范围内，通过化学汽相淀积形成具有 100 — 300nm 的厚度的非掺杂硅酸盐玻璃膜。结果，形成了第二层间绝缘体 8，它覆盖位线 7 和第一层间绝缘体 6。在第二层间绝缘体 8 的整个表面上涂敷一层光致抗蚀剂膜，并通过光刻构图而形成光致抗蚀剂图形 11，此图

形具有一个位于源区 3 上方的孔。第二层间绝缘体 8 通过光致抗蚀剂图形 11 的孔而部分地暴露。光致抗蚀剂图形 11 用于使第二层间绝缘体 8 的暴露部分经受氟酸的各向同性湿蚀刻，以在第二层间绝缘体 8 的上部区域中形成碗状开口。接着，进行各向异性蚀刻形成一个竖直的孔，由此形成一个包括碗状开口和位于碗状开口下面的竖直孔的接触孔 9 ，此接触孔穿过第二层间绝缘体 8 、位线 7 和第一层间绝缘体 6 ，于是源区 3 的一部分通过接触孔 9 而暴露。

参照图 2B ，采用包括磷酸盐和硅烷或乙硅烷的气体系统进行低压化学汽相淀积，以淀积形成第一硅膜 12 ，第一硅膜 12 具有 0.5E20 — 1.0E20 原子/厘米 ^{3} 磷浓度和 500nm 的厚度，由此第一硅膜 12 填塞接触孔 9 中并在第二层间绝缘体 8 上延伸。

在此器件的整个表面上涂敷正性光致抗蚀剂，并采用相移网板作掩模通过光刻构图。图 3 示出当采用标准掩模和相移掩模时在光致抗蚀剂表面上的光密度（ optical intensity)分布以及当采用标准掩模和相移掩模时在光致抗蚀剂表面上的光强度（ optical amplitude ）分布。图 3 还示出当采用标准掩模和相移掩模时在掩模表面上的光强度分布。标准掩模在区域 B 上设有光屏蔽膜，而其余区域 A 是透光的。相移掩模在区域 B 上设有相移屏蔽膜，而在其余区域 A 也是透光的，但不提供任何相移。从图 3 中将能理解，在标准掩模中，在区域 B 上几乎没有光透射，而在相移掩模中，光是相移的，并且在区域 B 上透射。当采用相移掩模时，在区域 A 和 B 上透射的光具有彼此相反的相位。结果，在光致抗蚀剂表面上，在区域 A 和 B 之间的交界处，

具有彼此相反的相位的光相互抵消，于是在区域 A 和 B 的交界处出现一个黑暗部分。这意味着，如果区域 A 呈精确的矩形、圆形或椭圆形，则在光致抗蚀剂表面上产生一个靠近区域 A 的环状图形。

图 4 示出当以相移网板作为掩模时在光致抗蚀剂表面上呈现的光密度分布，其中使用了一个用于发射具有 365nm 的波长的 i 射线（ i-ray ）的光源。所用的相移掩模是一个尺寸为 1.3 微米 x0.5 微米的掩模，并设有0.35微米宽的相移薄膜。相移薄膜设置在区域 B 上，在区域 A 上未设置相移薄膜。孔径（ openings ）数值 NA=0.63 。 σ=0.3 。在这些条件下，光致抗蚀剂薄膜被暴光光刻。暴光值应适当地设定，以便由实线表示的部分不感光。这样，在随后的显影过程中，由实线表示的正性光致抗蚀剂部分得以保留。

现返回来参照图 2C，涂敷在第一硅膜 12 上的光致抗蚀剂按上述方式暴光并随后显影而形成光致抗蚀剂图形 13 ，光致抗蚀剂图形 13 的竖直延伸壁是环形的。光致抗蚀剂图形 13 的竖直延伸壁具有一个内竖直表面，此内竖直表面位于第一硅膜 12 的碗状部分的外周端之内，而位于第一硅膜 12 的竖直延伸部分的外周端之外。光致抗蚀剂图形 13 的竖直延伸壁还具有一个外竖直表面，它位于第一硅膜 12 的碗状部分的外周端之外。

参照图 2D，光致抗蚀剂图形 13 用作掩模进行蚀刻例如各向异性蚀刻，以选择性地除去第一硅膜 12 ，从而形成底电极，此底电极包括接触孔 9 的竖直孔部分内的竖直延伸部分、接触孔的碗状开口内的带凹坑的碗状部分和光致抗蚀剂图形 13 下面的

环形竖直延伸部分。底电极 12 的环形竖直延伸部分具有一个内竖直表面和一个外竖直表面，内竖直表面的位置与碗状部分的凹坑的外端相对应，外竖直表面位于碗状部分的周缘之外。此后，除去光致抗蚀剂图形 13 。采用稀释的氟酸溶液除去底电极 12 的自然氧化膜覆层表面。为防止再形成自然氧化膜，在氨气氛中，在 850 — 900 ℃温度范围内快速高温氮化 30 — 60 秒。

参照图 2E ，生长出一层厚度为 5 — 7nm 的氮化硅薄膜，此薄膜在底电极 12 和第二层间绝缘体 8 的整个表面上延伸。此氮化硅薄膜要在 800 — 900 ℃温度范围内在蒸汽气氛中高温氧化 10 — 30 分钟，由此形成 SiO_2/Si_3N_4 介电薄膜 16 ，此介电薄膜在底电极 12 的整个表面上和第二层间绝缘体 8 的顶表面上延伸。采用低压化学汽相淀积方法，在 SiO_2/Si_3N_4 介电薄膜 16 的整个表面上淀积 150nm 厚的第二硅膜 17 。在 850 ℃温度下，通过 10 — 15 分钟的热扩散，将磷掺入第二硅膜 17 中，从而形成顶电极 17 。结果，存储器电容器就按上述方式形成了。

上述的用于形成存储单元电容器的方法可适用于位于位线下面的存储单元电容器。

以下方案是可行的：预先以与上述相同的方式形成无杂质的第一硅膜，然后以与将磷掺入第二硅膜相同的方式将杂质例如磷掺入第一硅膜中。

将已经掺入磷的第二硅膜淀积在介电薄膜上也是可行的。

通过各向异性湿蚀刻与后续的用于形成碗状开口部分的各向同性干蚀刻相结合形成接触孔 9 的原因是，保证用于形成环形竖直延伸部分的蚀刻工艺具有加大的容限（ enlarged

margin ），以防止蚀刻深度抵达接触孔的碗状部分的底部。这使得底电极 12 不存在这样的可能性：底电极的环形竖直延伸部分与其竖直延伸的柱形部分分离。

上述的用于形成存储单元电容器的新方法是如此的简单，它仅包括一次形成硅膜的工序、一次各向异性干蚀刻工序和一次湿蚀刻工序。这样简单的形成存储单元电容器的工艺可以解决造价增加的问题以及由于蚀刻工艺产生的渣滓和微粒而导致的生产率降低的问题。

本发明的第二实施例将参照图 5A — 5E 、和 6 进行详细描述，其中示出了在 256M 动态 RAM 中的每一存储单元中形成柱形电容的新方法。

参照图 5A ，在半导体衬底 1 的表面区域上，通过硅的局部氧化选择性地形成场氧化膜 2 ，从而界定了一个由场氧化膜 2 围绕的有源区。在此有源区的一部分上选择性地形成栅极氧化膜和栅极 5 。采用栅极作为掩模，通过例如自调整技术选择性地形成源和漏区 3 和 4 ，源和漏区 3 和 4 在栅极 5 下面夹围一个沟道区。为隔离栅极 5 ，在此器件的整个表面上依次形成第一高温氧化膜和硅磷酸硼（ boron phosphate silicate ）玻璃膜，并且这些膜要在 750 — 900 ℃的温度范围内退火，以使硅磷酸硼玻璃材料回流，从而获得硅磷酸硼玻璃膜的平表面。结果，形成了第一层间绝缘体 6 ，它覆盖源和漏区 3 和 4 以及场氧化膜 2 ，以便埋置栅极 5 。在第一层间绝缘体 6 中，在漏区 4 之上形成一个通孔。由高熔点金属例如硅化钨 WSi 形成的导电膜淀积在此通孔中以及第一层间绝缘体 6 上面。此导电膜此后通

过光刻构图而形成位线（ bit lines ） 7 。通过化学汽相淀积形成一层非掺杂硅酸盐玻璃膜和一层硅磷酸硼玻璃膜，并且这些膜要在 750 — 900 ℃的温度范围内退火，以使硅磷酸硼玻璃材料回流，从而获得硅磷酸硼玻璃膜的平表面。另外，采用硅烷气体（ SiH_4 ）和氧气（ O_2 ），在 400 — 500 ℃温度范围内，通过化学汽相淀积形成具有 100 — 300nm 的厚度的非掺杂硅酸盐玻璃膜。结果，形成了第二层间绝缘体 8 ，它覆盖位线 7 和第一层间绝缘体 6 。在第二层间绝缘体 8 的整个表面上涂敷一层光致抗蚀剂膜，并通过光刻构图而形成光致抗蚀剂图形 11 ，此图形具有一个位于源区 3 上方的孔。第二层间绝缘体 8 通过光致抗蚀剂图形 11 的孔而部分地暴露。光致抗蚀剂图形 11 用于使第二层间绝缘体 8 的暴露部分经受氟酸的各向同性湿蚀刻，以在第二层间绝缘体 8 的上部区域中形成碗状开口。接着，进行各向异性蚀刻形成一个竖直的孔，由此形成一个包括碗状开口和位于碗状开口下面的竖直孔的接触孔 9 ，此接触孔穿过第二层间绝缘体 8 、位线 7 和第一层间绝缘体 6 ，于是源区 3 的一部分通过接触孔 9 而暴露。

参照图 5B ，采用包括磷酸盐和硅烷或乙硅烷的气体系统进行低压化学汽相淀积，以淀积形成第一硅膜 12 ，第一硅膜 12 具有 0.5E20 — 1:0E20 原子/厘米 ^{3} 磷浓度和 500nm 的厚度，由此第一硅膜 12 填塞接触孔 9 中，并在第二层间绝缘体 8 上延伸。

在此器件的整个表面上涂敷正性光致抗蚀剂，然后采用相移网板作掩模进行光刻构图。

图 6 示出当以相移网板作为掩模时在光致抗蚀剂表面上呈现

的光密度分布，其中使用了一个用于发射具有 248nm 的波长的 KrF 激光的光源。所用的相移掩模是一个尺寸为 0.7 微米 x0.35 微米的掩模，并设有 0.25 微米宽的相移薄膜。相移薄膜设置在区域 B 上，在区域 A 上未设置相移薄膜。孔径（ openings ）数值 NA=0.60 。 σ=0.3 。在这些条件下，光致抗蚀剂薄膜被暴光光刻。暴光值应适当地设定，以便由实线表示的部分不感光。这样，在随后的显影过程中，由实线表示的正性光致抗蚀剂部分得以保留。

现返回来参照图 5C，涂敷在第一硅膜 12 上的光致抗蚀剂按上述方式暴光并随后显影而形成光致抗蚀剂图形 13，光致抗蚀剂图形 13 的竖直延伸壁是环形的。光致抗蚀剂图形 13 的竖直延伸壁具有一个内竖直表面，此内竖直表面位于第一硅膜 12 的碗状部分的外周端之内，而位于第一硅膜 12 的竖直延伸部分的外周端之外。光致抗蚀剂图形 13 的竖直延伸壁还具有一个外竖直表面，它位于第一硅膜 12 的碗状部分的外周端之外。

参照图 5D，光致抗蚀剂图形 13 用作掩模进行蚀刻例如各向异性蚀刻，以选择性地除去第一硅膜 12，从而形成底电极，此底电极包括接触孔 9 的竖直孔部分内的竖直延伸部分、接触孔 9 的碗状开口内的带凹坑的碗状部分和光致抗蚀剂图形 13 下面的环形竖直延伸部分。底电极 12 的环形竖直延伸部分具有一个内竖直表面和一个外竖直表面，内竖直表面的位置与碗状部分的凹坑的外端相对应，外竖直表面位于碗状部分的周缘之外。此后，除去光致抗蚀剂图形 13 。采用稀释的氟酸溶液除去底电极 12 的自然氧化膜覆层表面。为防止再形成自然氧化膜，在氨气

氛中，在 850 — 900 ℃温度范围内快速高温氮化 30 — 60 秒。

参照图 5E，生长出一层厚度为 5 — 7nm 的氮化硅薄膜，此薄膜在底电极 12 整个表面上和第二层间绝缘体 8 上延伸。此氮化硅薄膜要在 800 — 900 ℃温度范围内在蒸汽气氛中高温氧化 10 — 30 分钟，由此形成 SiO_2/Si_3N_4 介电薄膜 16，此介电薄膜在底电极 12 的整个表面上和第二层间绝缘体 8 的顶表面上延伸。采用低压化学汽相淀积方法，在 SiO_2/Si_3N_4 介电薄膜 16 的整个表面上淀积 150nm 厚的第二硅膜 17。在 850 ℃温度下，通过 10 — 15 分钟的热扩散，将磷掺入第二硅膜 17 中，从而形成顶电极 17。结果，存储器电容器就按上述方式形成了。

上述的用于形成存储单元电容器的方法可适用于设置于位线下面的存储单元电容器。

以下方案是可行的：预先以与上述相同的方式形成无杂质的第一硅膜，然后以与将磷掺入第二硅膜相同的方式将杂质例如磷掺入第一硅膜中。

将已经掺入磷的第二硅膜淀积在介电薄膜上也是可行的。

通过各向异性湿蚀刻与后续的用于形成碗状开口部分的各向同性干蚀刻相结合形成接触孔 9 的原因是，保证用于形成环形竖直延伸部分的蚀刻工艺具有加大的容限（ enlarged margin ），以防止蚀刻深度抵达接触孔的碗状部分的底部。这使得底电极 12 不存在这样的可能性：底电极的环形竖直延伸部分与其竖直延伸的柱形部分分离。

上述的用于形成存储单元电容器的新方法是如此的简单，它仅包括一次形成硅膜的工序、一次各向异性干蚀刻工序和一次

湿蚀刻工序。这样简单的形成存储单元电容器的工艺可以克服造价增加的问题以及由于蚀刻工艺产生的渣滓和微粒而导致的生产率降低的问题。

本发明的第三实施例将参照图 7A — 7E 进行详细描述，其中示出了在 64M 动态 RAM 中的每一存储单元中形成柱形电容的新方法。

参照图 7A，在半导体衬底 1 的表面区域上，通过硅的局部氧化选择性地形成场氧化膜 2，从而界定了一个由场氧化膜 2 围绕的有源区。在此有源区的一部分上选择性地形成栅极氧化膜和栅极 5。采用栅极作为掩模，通过例如自调整技术选择性地形成源和漏区 3 和 4，源和漏区 3 和 4 在栅极 5 下面夹围一个沟道区。为隔离栅极 5，在此器件的整个表面上依次形成第一高温氧化膜和硅磷酸硼（boron phosphate silicate）玻璃膜，并且这些膜要在 750 — 900 ℃的温度范围内退火，以使硅磷酸硼玻璃材料回流，从而获得硅磷酸硼玻璃膜的平表面。结果，形成了第一层间绝缘体 6，它覆盖源和漏区 3 和 4 以及场氧化膜 2，以便埋置栅极 5。在第一层间绝缘体 6 中，在漏区 4 之上形成一个通孔。由高熔点金属例如硅化钨 WSi 形成的导电膜淀积在此通孔中以及第一层间绝缘体 6 上面。此导电膜此后通过光刻构图而形成位线 7。通过化学汽相淀积形成一层非掺杂硅酸盐玻璃膜和一层硅磷酸硼玻璃膜，并且这些膜要在 750 — 900 ℃的温度范围内退火，以使硅磷酸硼玻璃材料回流，从而获得硅磷酸硼玻璃膜的平表面。另外，采用硅烷气体（SiH_4）和氧气（O_2），在 400 — 500 ℃温度范围内，通过化学汽相淀积

形成具有 100 — 300nm 的厚度的非掺杂硅酸盐玻璃膜。结果，形成了第二层间绝缘体 8，它覆盖位线 7 和第一层间绝缘体 6。在第二层间绝缘体 8 的整个表面上涂敷一层光致抗蚀剂膜，并通过光刻构图而形成光致抗蚀剂图形 11，此图形具有一个位于源区 3 上方的孔。第二层间绝缘体 8 通过光致抗蚀剂图形 11 的孔而部分地暴露。光致抗蚀剂图形 11 用于使第二层间绝缘体 8 的暴露部分经受氟酸的各向异性蚀刻形成一个竖直的孔，由此形成一个包括此竖直孔的接触孔 9，此接触孔穿过第二层间绝缘体 8、位线 7 和第一层间绝缘体 6，于是源区 3 的一部分通过接触孔 9 而暴露。

参照图 7B，采用包括磷酸盐和硅烷或乙硅烷的气体系统进行低压化学汽相淀积，以淀积形成第一硅膜 12，第一硅膜 12 具有 0.5E20 — 1.0E20 原子/厘米 ^{3} 磷浓度和 500nm 的厚度，由此第一硅膜 12 填塞接触孔 9 中，并在第二层间绝缘体 8 上延伸。

在此器件的整个表面上涂敷正性光致抗蚀剂，并采用相移网板作掩模形成光刻构图。

参照图 7C，涂敷在第一硅膜 12 上的光致抗蚀剂被暴光并随后显影而形成光致抗蚀剂图形 13，光致抗蚀剂图形 13 的竖直延伸壁是环形的。光致抗蚀剂图形 13 的环形的竖直延伸壁具有一个位于第一硅膜 12 的竖直延伸部分之上的部分。竖直延伸壁的此部分具有一个外竖直表面，它位于第一硅膜 12 的竖直延伸部分的外周端之外侧。竖直延伸壁的此部分还具有一个内竖直表面，它位于第一硅膜 12 的内端之内侧。

参照图 7D，光致抗蚀剂图形 13 用作掩模进行蚀刻例如各向

异性蚀刻，以选择性地除去第一硅膜 12，从而形成一个底电极，此底电极包括接触孔 9 的竖直孔部分内的竖直延伸的柱形部分和位于光致抗蚀剂图形 13 下面的环形竖直延伸部分。底电极 12 的环形竖直延伸部分具有一个外竖直表面，它位于第一硅膜 12 的竖直延伸部分的外周端之外侧。环形竖直延伸部分还具有一个内竖直表面，它位于第一硅膜 12 的竖直延伸部分的内端之内侧。

此后，除去光致抗蚀剂图形 13 。采用稀释的氟酸溶液除去底电极 12 的自然氧化膜覆层表面。为防止再形成自然氧化膜，在氨气氛中，在 850 — 900 ℃温度范围内快速高温氮化 30 — 60 秒。

参照图 7E，生长出一层厚度为 5 — 7nm 的氮化硅薄膜，此薄膜在底电极 12 整个表面上和第二层间绝缘体 8 上延伸。此氮化硅薄膜要在 800 — 900 ℃温度范围内在蒸汽气氛中高温氧化 10 — 30 分钟，由此形成 SiO_2/Si_3N_4 介电薄膜 16，此介电薄膜在底电极 12 的整个表面上和第二层间绝缘体 8 的顶表面上延伸。采用低压化学汽相淀积方法，在 SiO_2/Si_3N_4 介电薄膜 16 的整个表面上淀积 150nm 厚的第二硅膜 17 。在 850 ℃温度下，通过 10 — 15 分钟的热扩散，将磷掺入第二硅膜 17 中，从而形成顶电极 17 。结果，存储器电容器就按上述方式形成了。

上述的用于形成存储单元电容器的方法可适用于设置于位线下面的存储单元电容器。

以下方案是可行的：预先以与上述相同的方式形成无杂质的第一硅膜，然后以与将磷掺入第二硅膜相同的方式将杂质例如

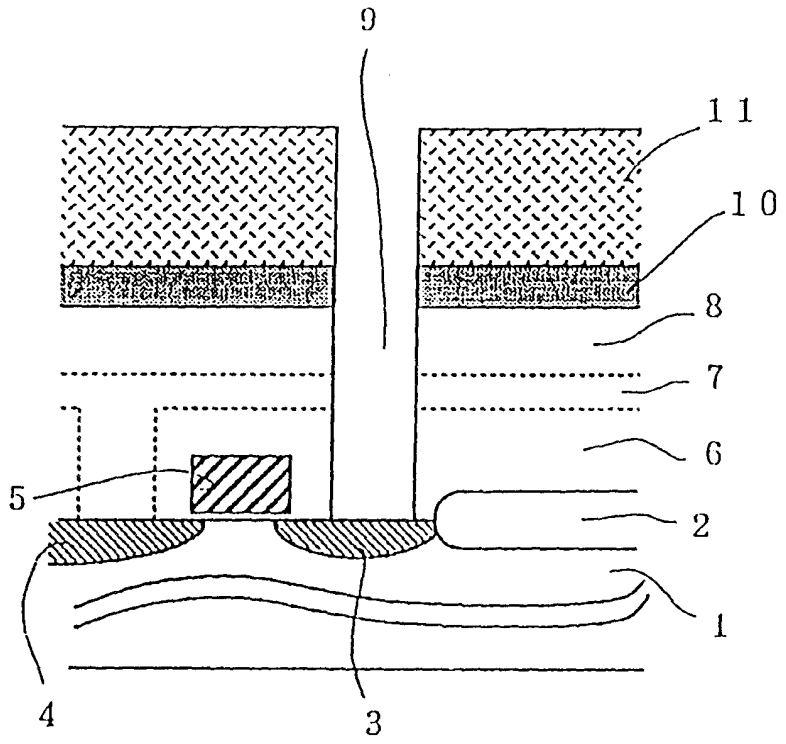
磷掺入第一硅膜中。

将已经掺入磷的第二硅膜淀积在介电薄膜上也是可行的。

通过各向异性湿蚀刻与后续的用于形成碗状开口部分的各向同性干蚀刻相结合形成接触孔 9 的原因是，保证用于形成环形竖直延伸部分的蚀刻工艺具有加大的容限，以防止蚀刻深度抵达接触孔的碗状部分的底部。这使得底电极 12 不存在这样的可能性：底电极的环形竖直延伸部分与其竖直延伸的柱形部分分离。

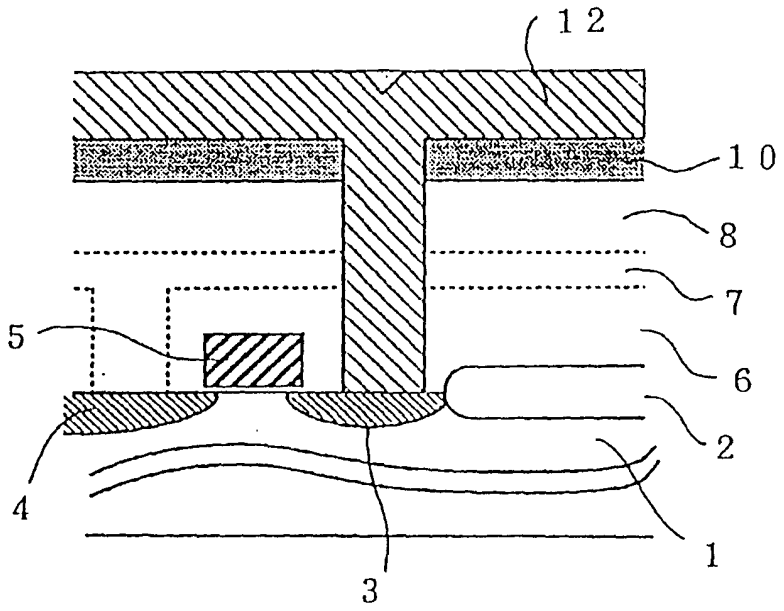
上述的用于形成存储单元电容器的新方法是如此的简单，它仅包括一次形成硅膜的工序、一次各向异性干蚀刻工序和一次湿蚀刻工序。这样简单的形成存储单元电容器的工艺可以解决造价增加的问题以及由于蚀刻工艺产生的渣滓和微粒而导致的生产率降低的问题。

本发明所属领域的技术人员显然根据本发明的教导可以作出多种改型，应当理解，这里所显示和描述的实施例并无限制性之意图。因此，本发明的意图是通过权利要求覆盖本发明之精神和范围内的所有变换。



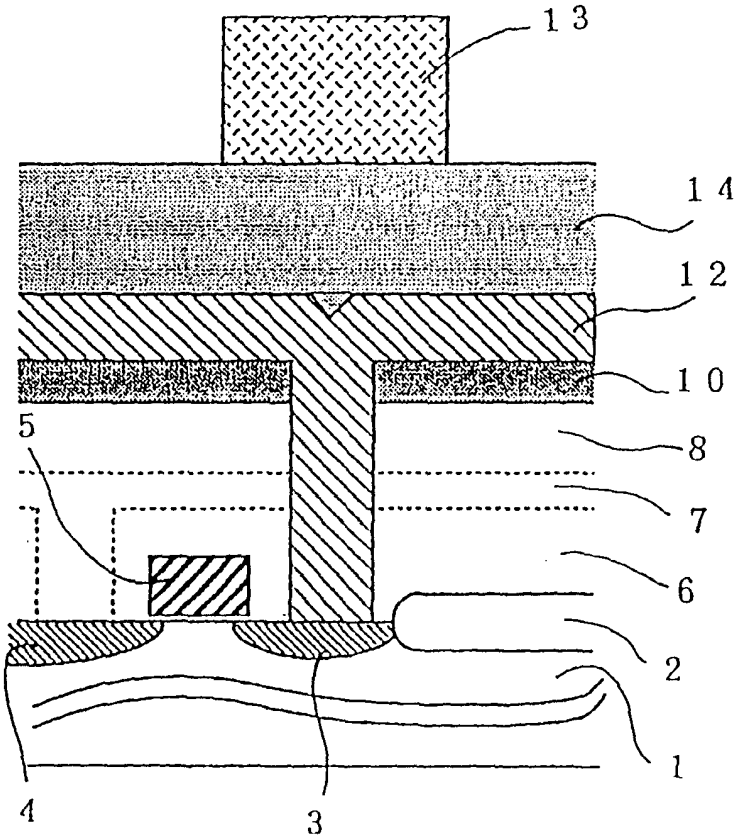
现有技术

图 1A



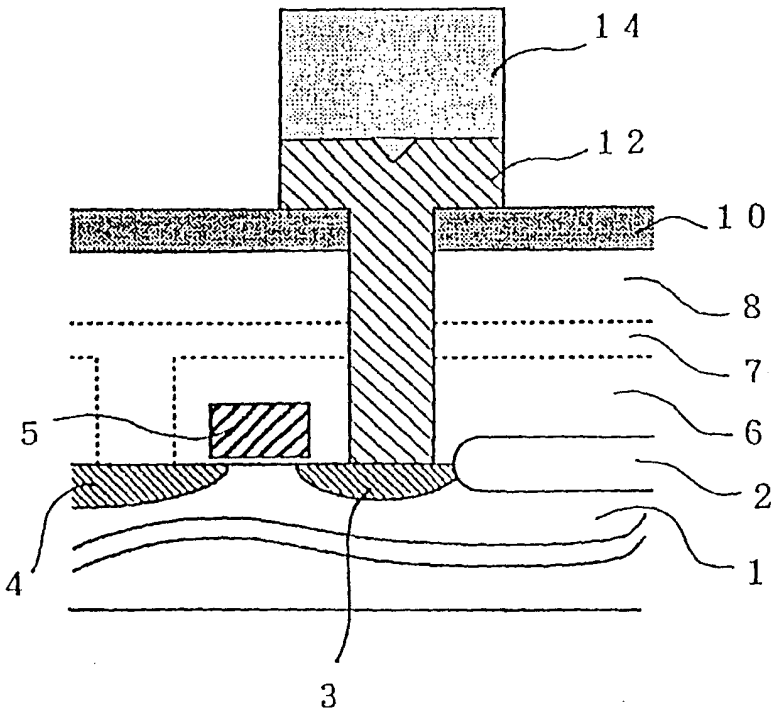
现有技术

图 1B



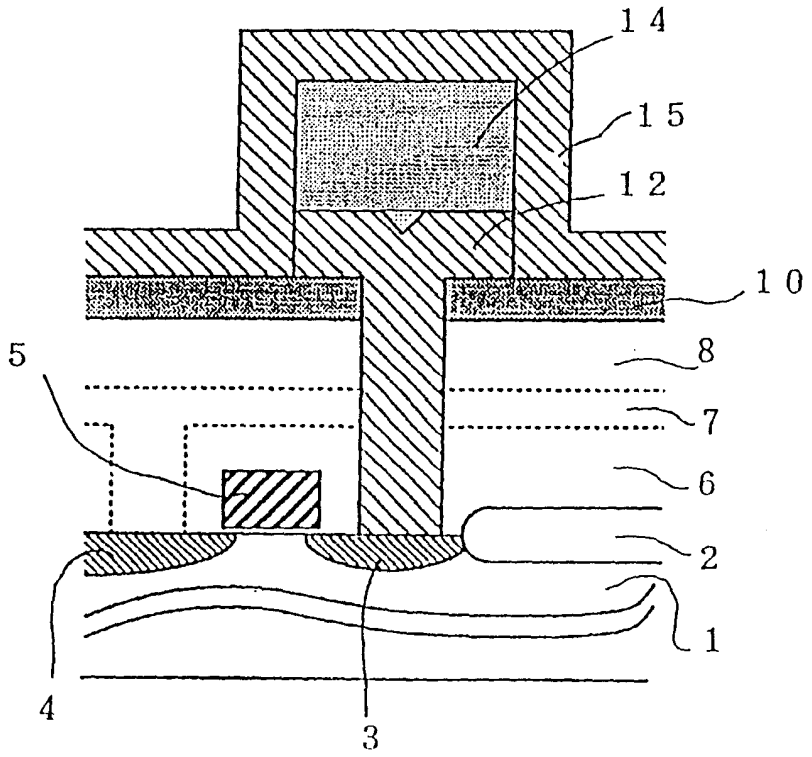
现有技术

图 1C



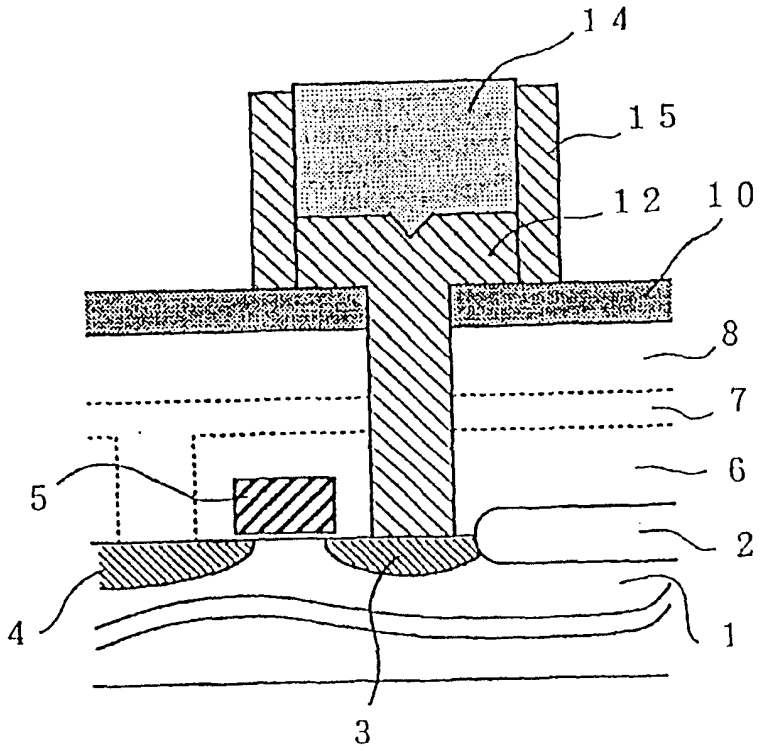
现有技术

图 1D



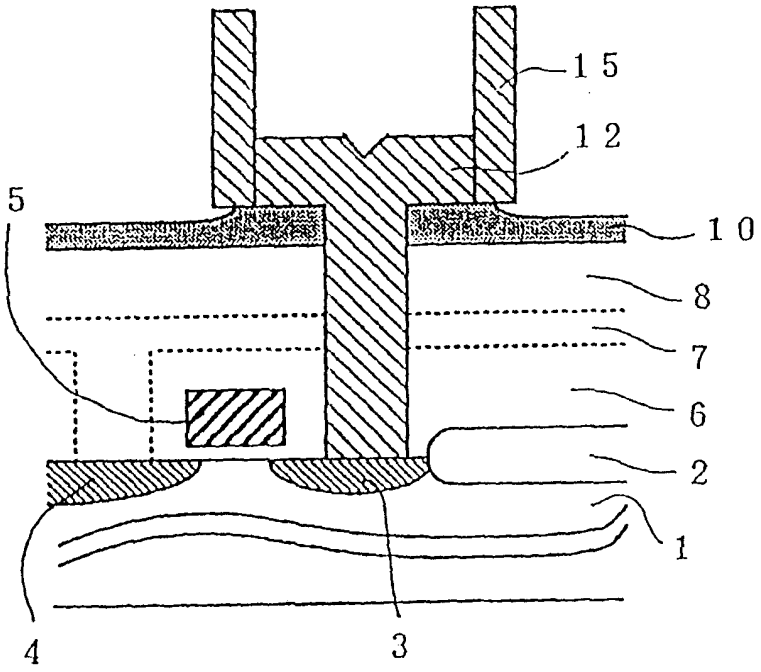
现有技术

图 1E



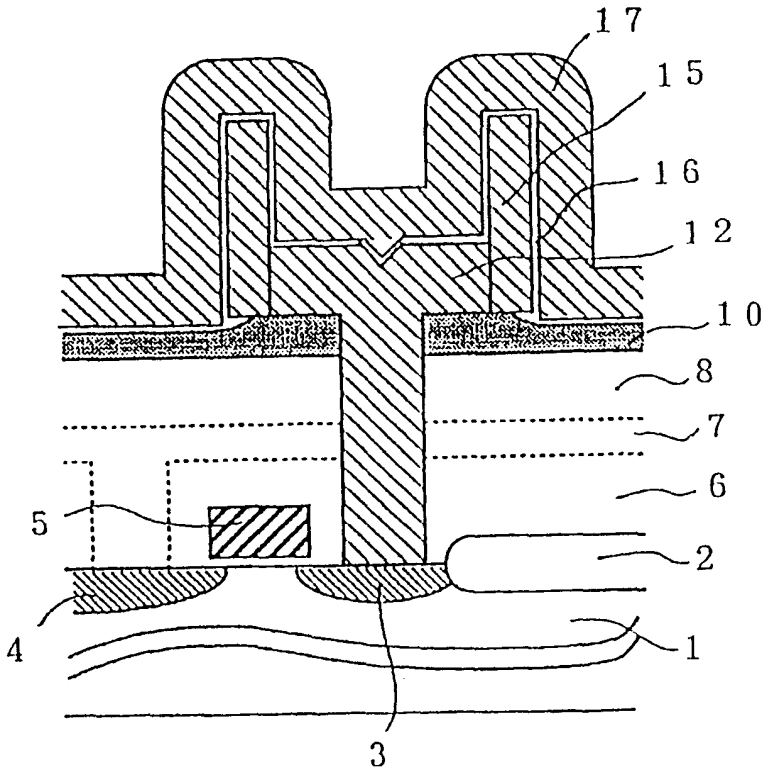
现有技术

图 1F



现有技术

图 1G



现有技术

图 1H

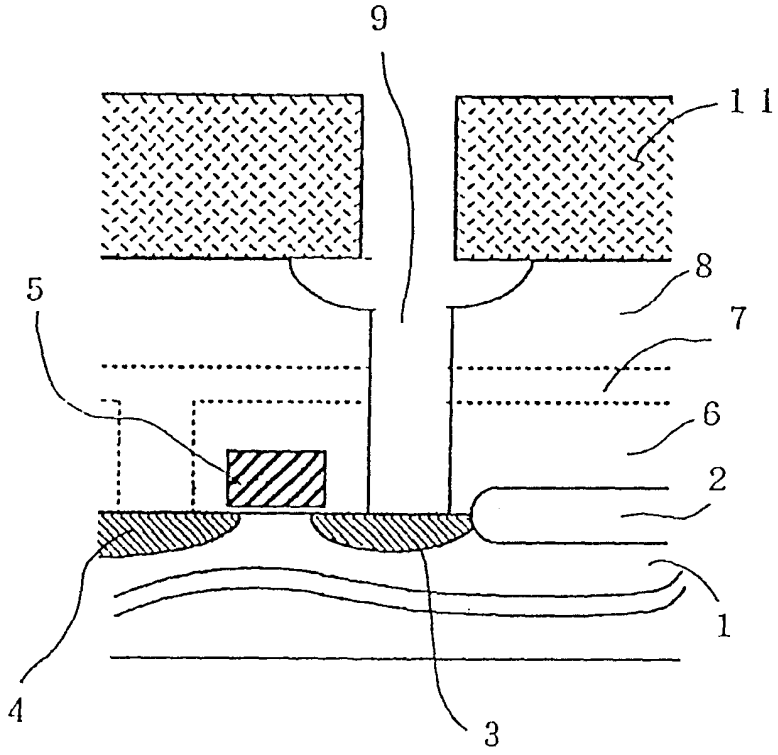


图 2A

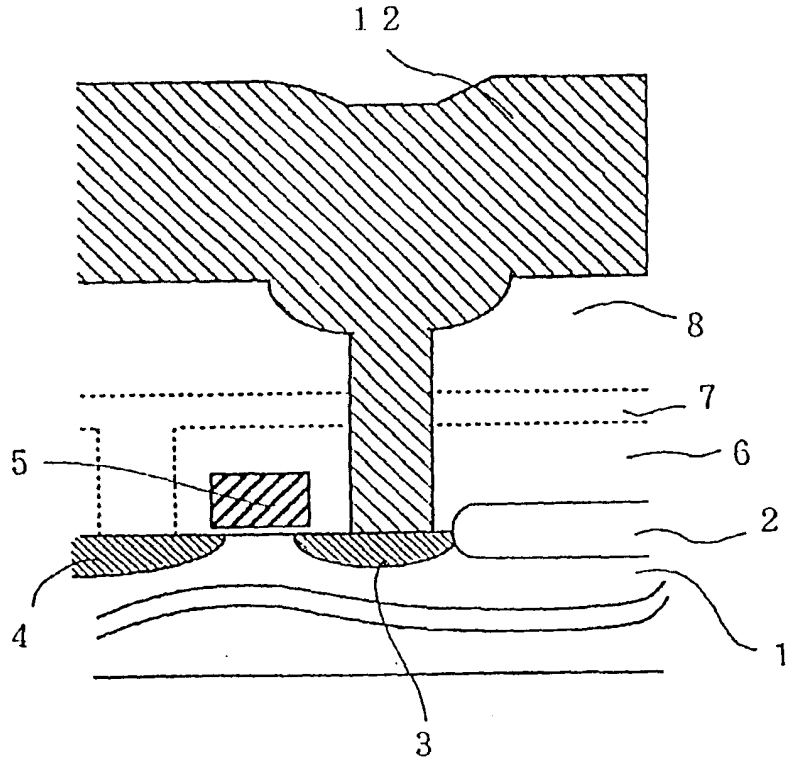


图 2B

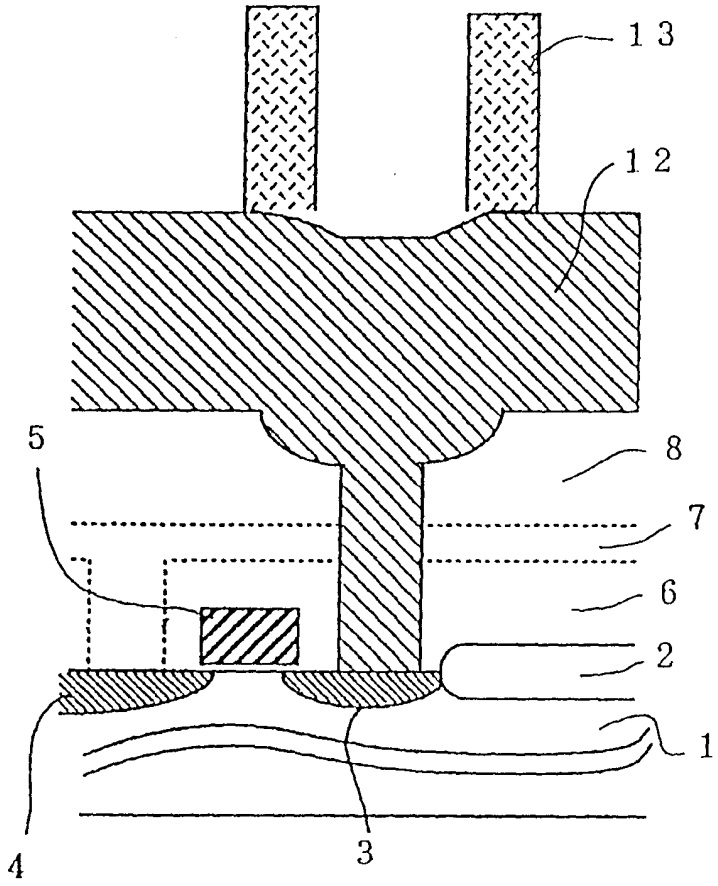


图 2C

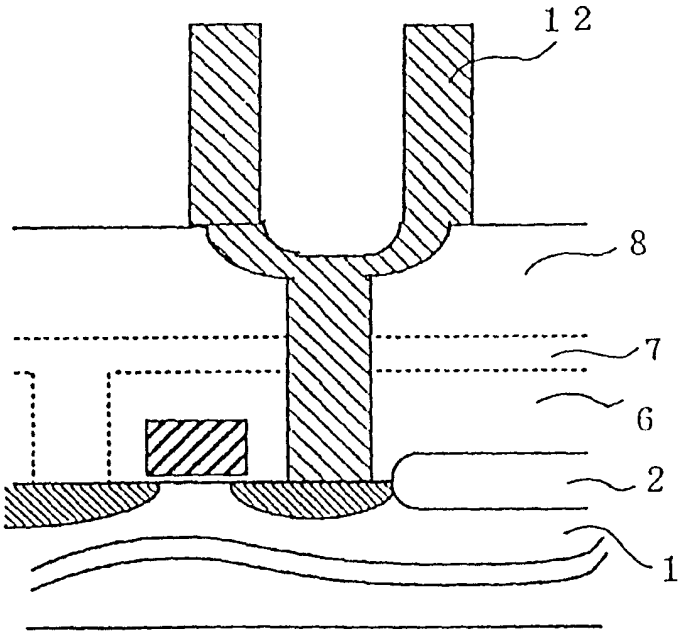


图 2D

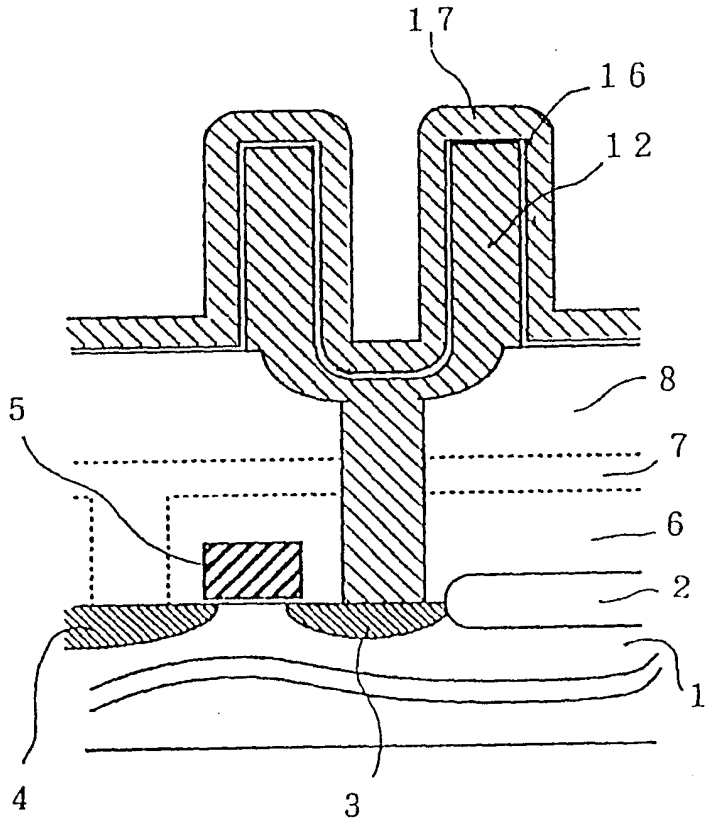


图 2E

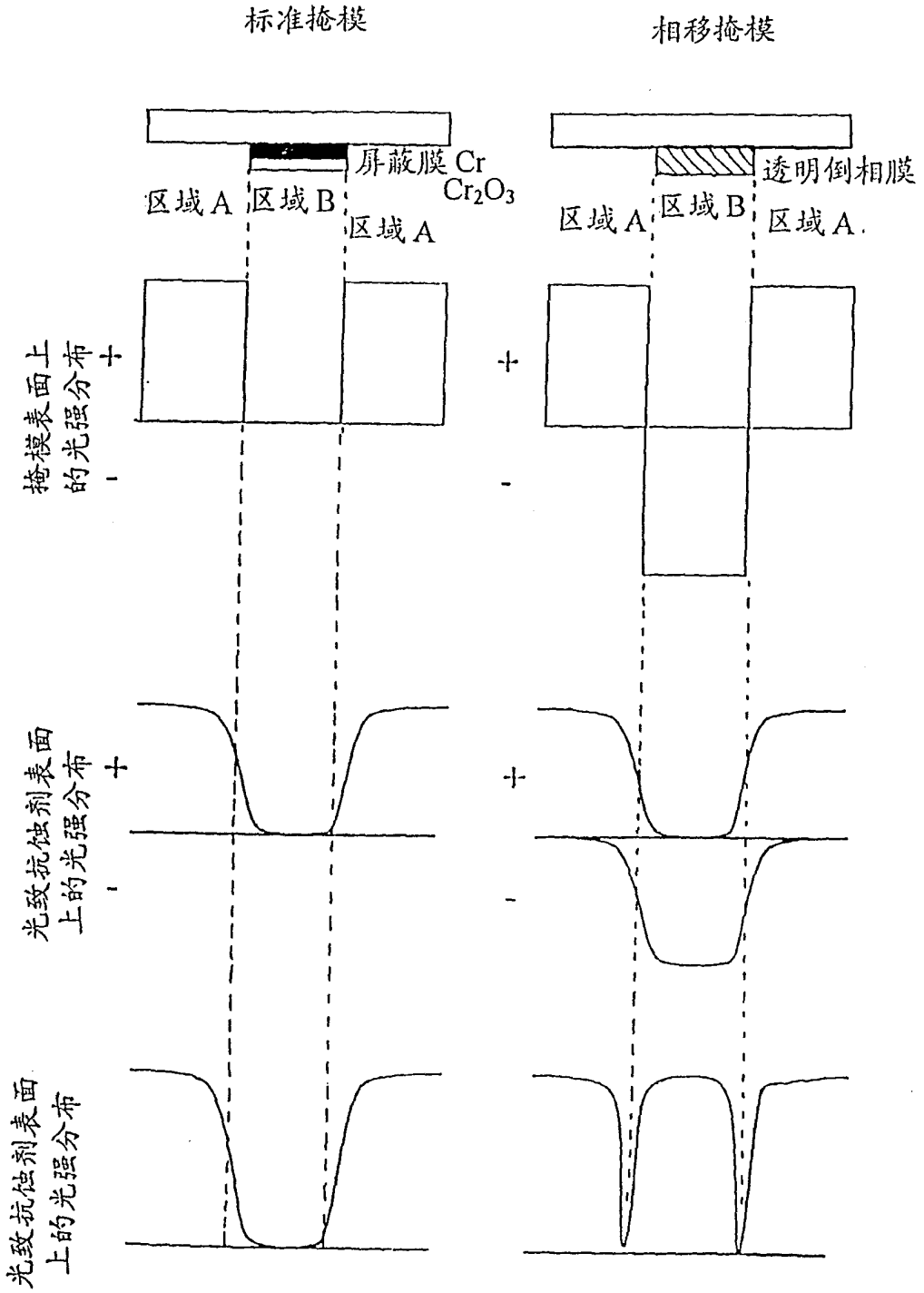

标准掩模
相移掩模
屏蔽膜 Cr
Cr_2O_3
区域A
区域B
区域A
透明倒相膜
区域A
区域B
区域A
掩模表面上的光强分布
光致抗蚀剂表面上的光强分布
光致抗蚀剂表面上的光强分布
+
-

图 3

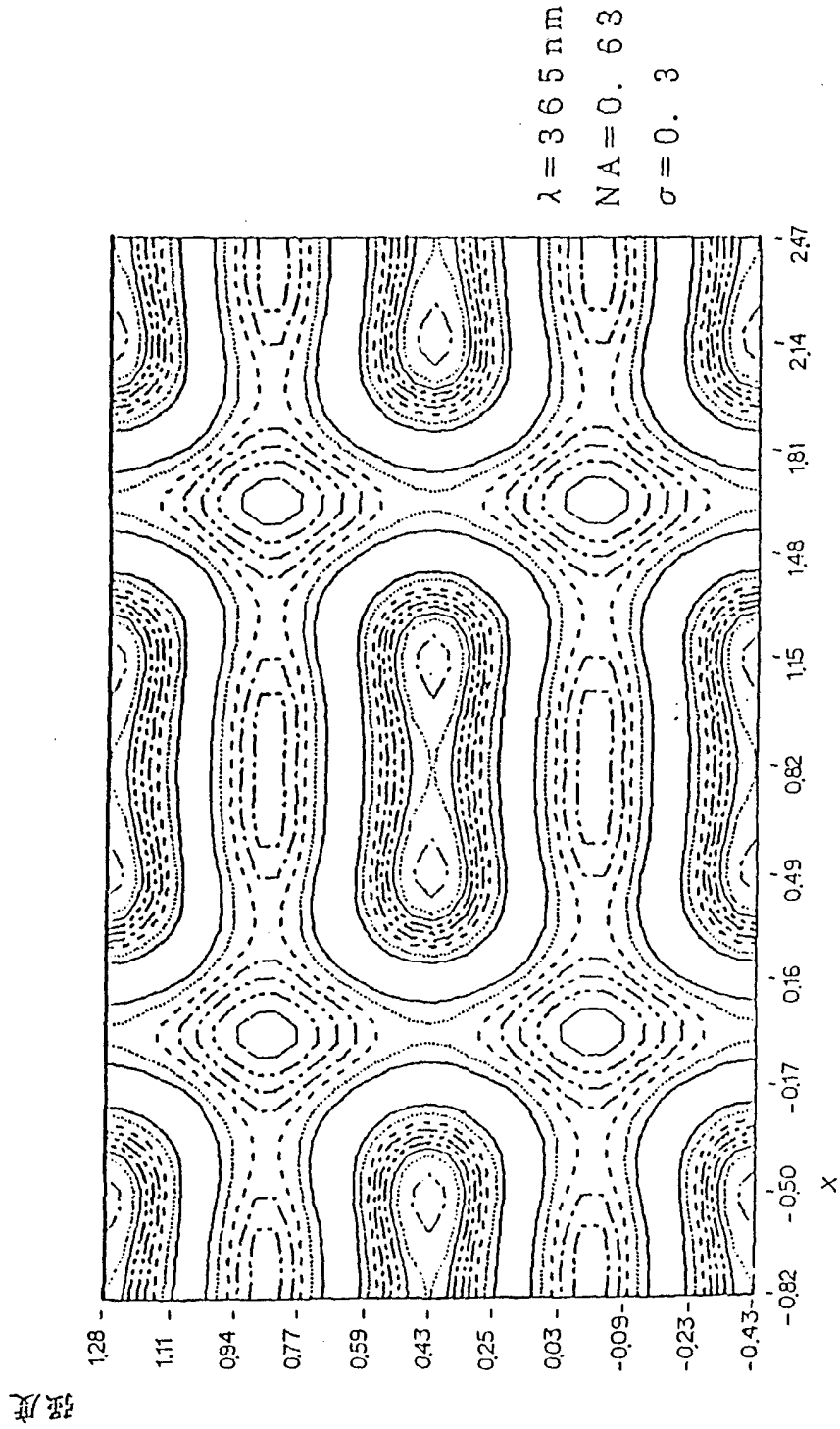

λ=365nm
NA=0.63
σ=0.3
强度
1.28
1.11
0.94
0.77
0.59
0.43
0.25
0.03
-0.09
-0.23
-0.43
-0.82
-0.50
-0.17
0.16
0.49
0.82
1.15
1.48
1.81
2.14
2.47
X

图 4

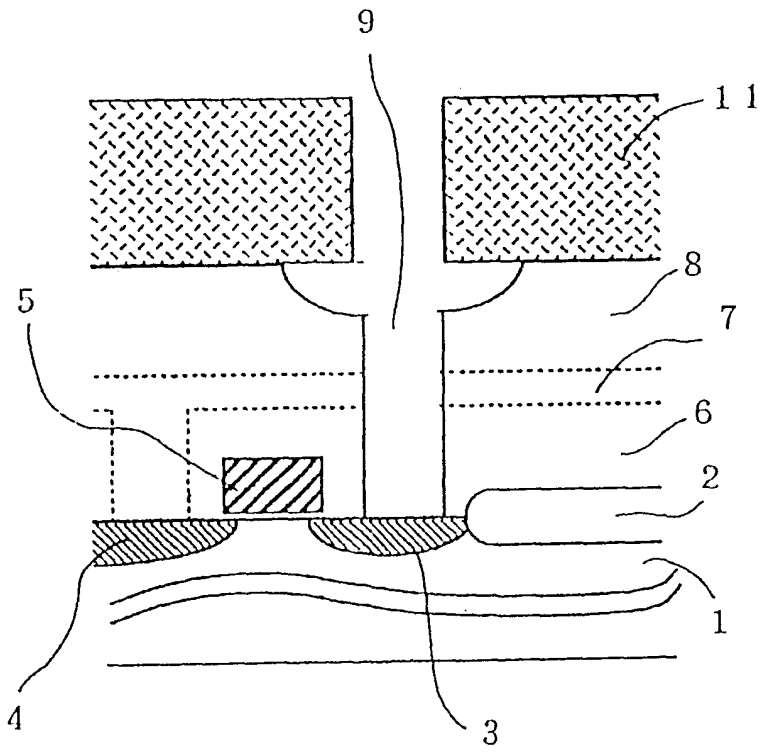


图 5A

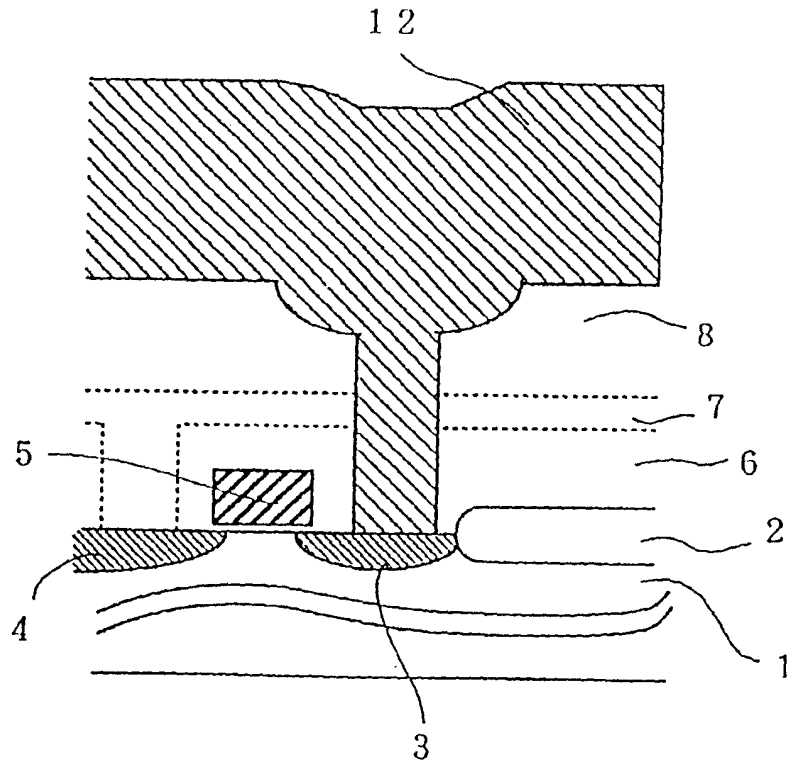


图 5B

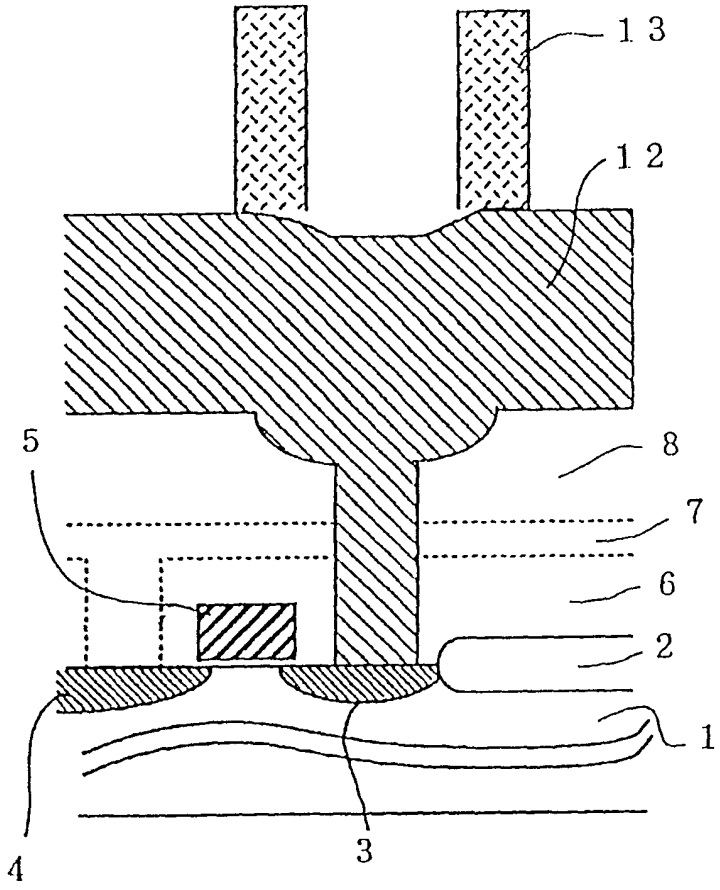


图 5C

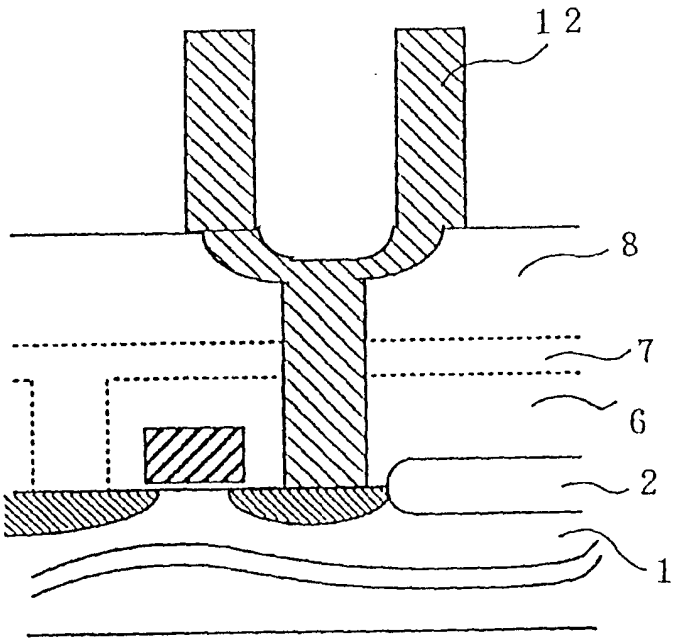


图 5D

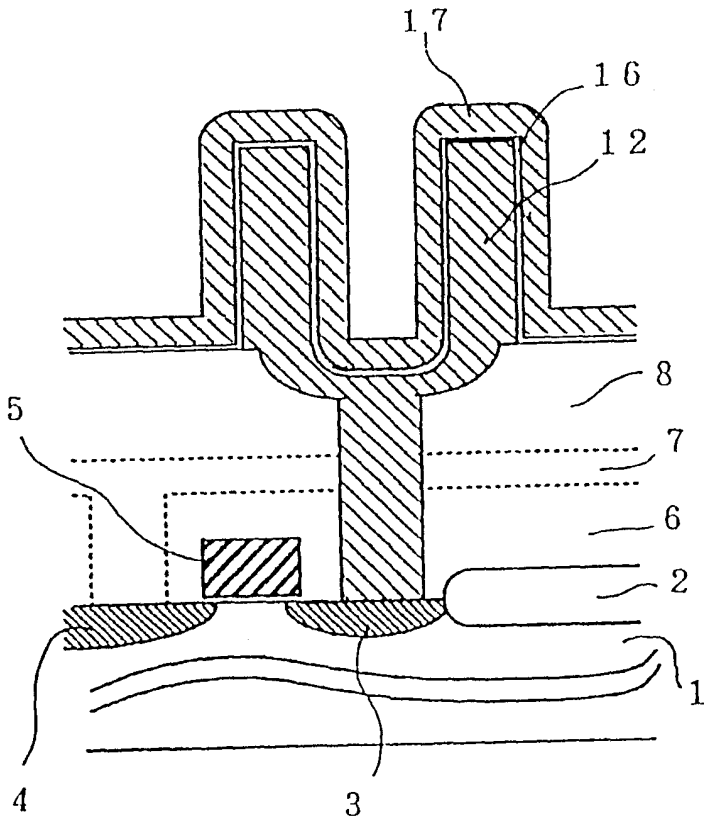


图 5E

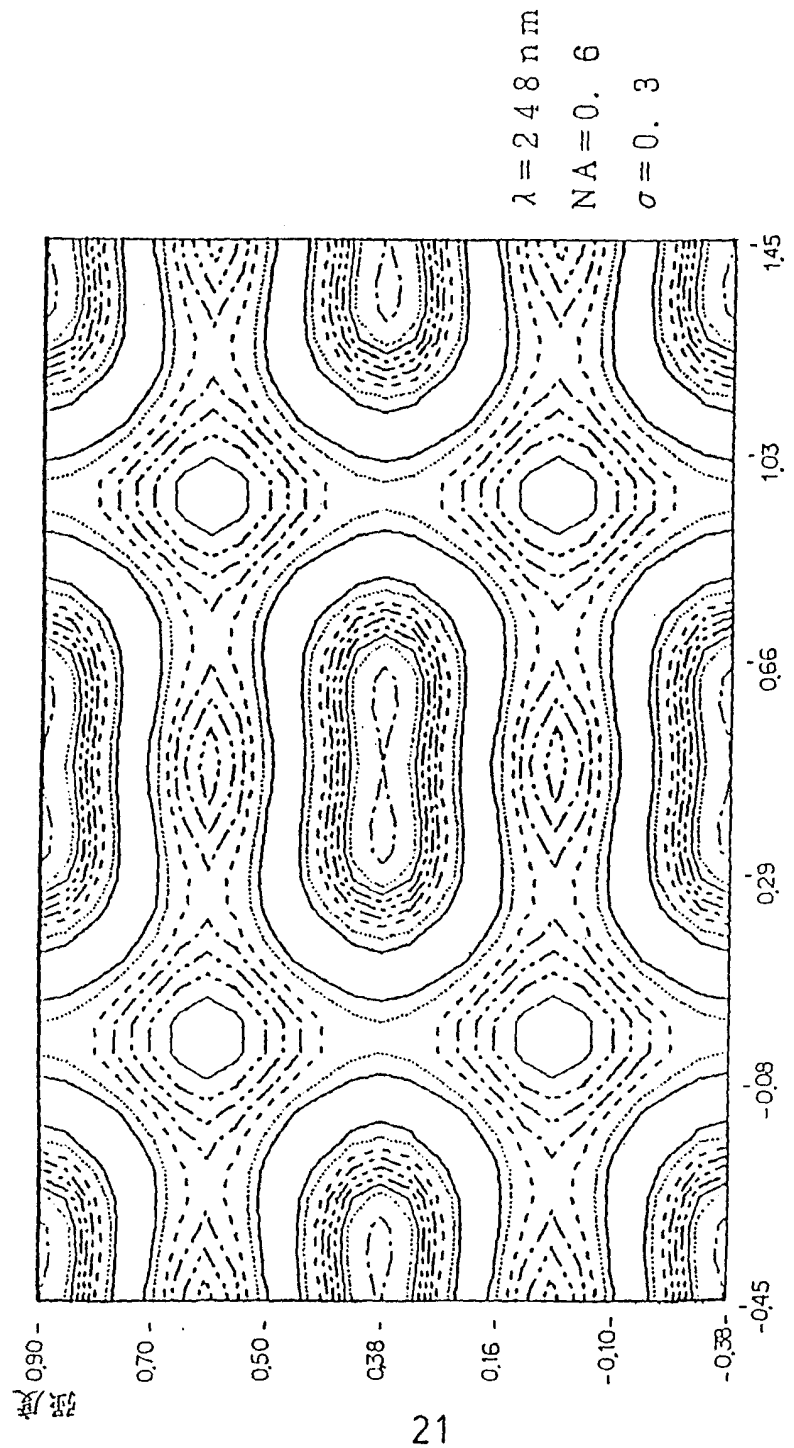

λ=248nm
NA=0.6
σ=0.3
0,90
0,70
0,50
0,38
0,16
-0,10
-0,38
-0,45
-0,08
0,29
0,66
1,03
1,45
x
21

图 6

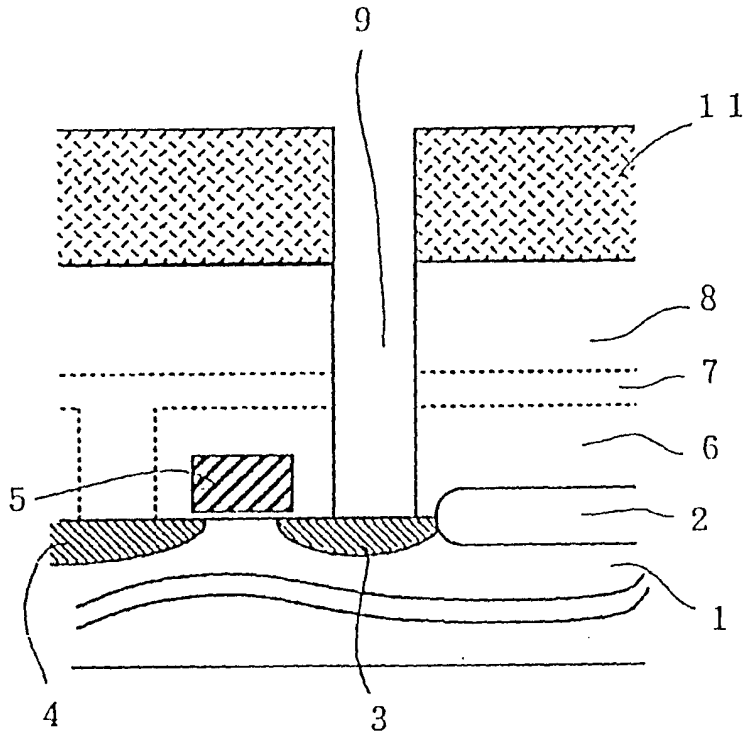


图 7A

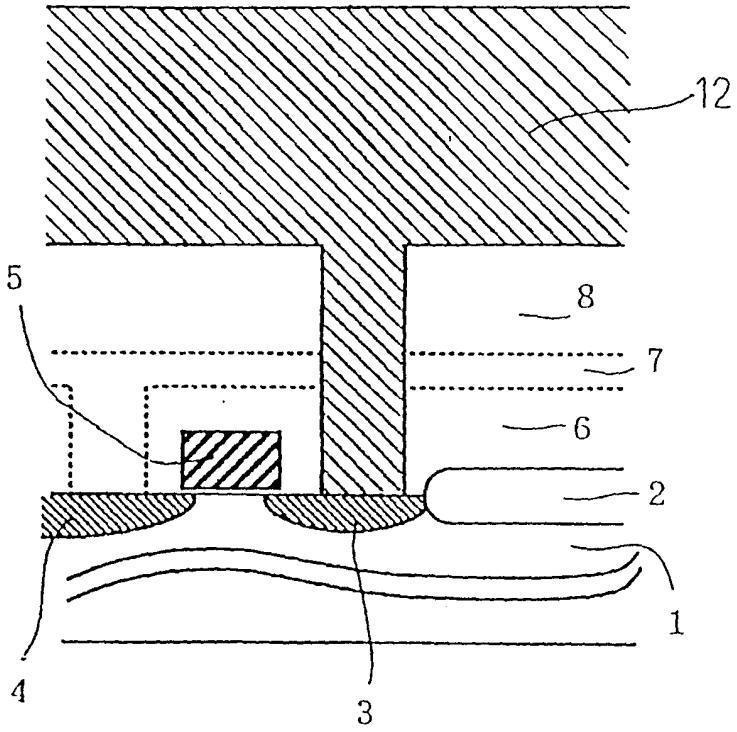


图 7B

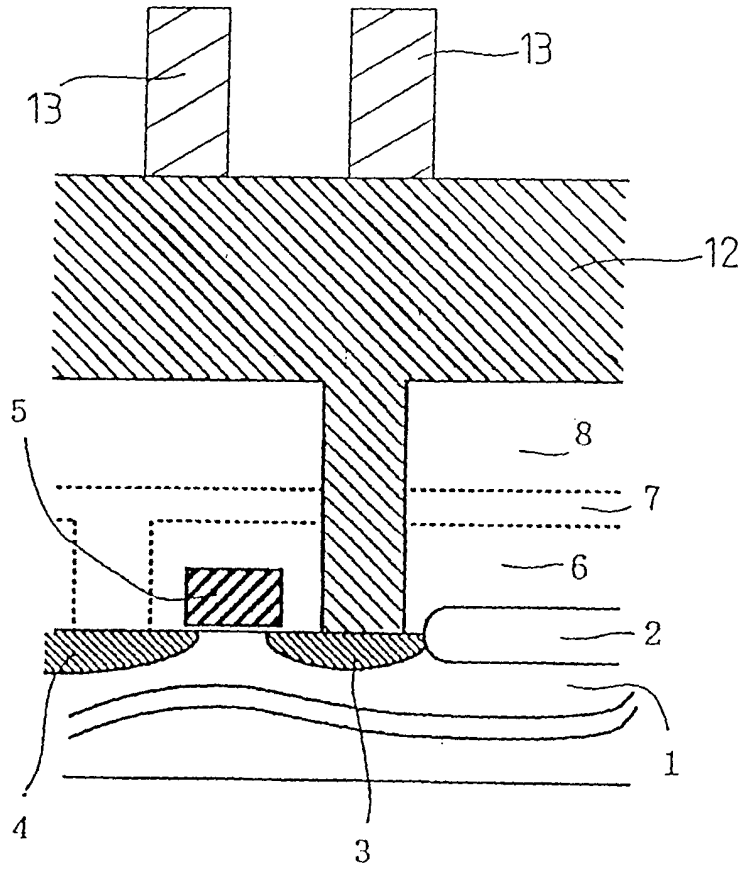


图 7C

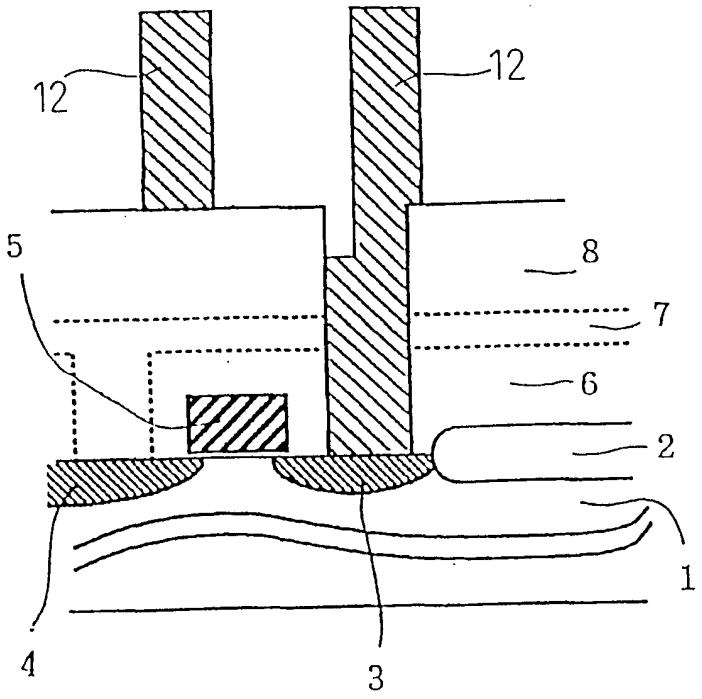


图 7D

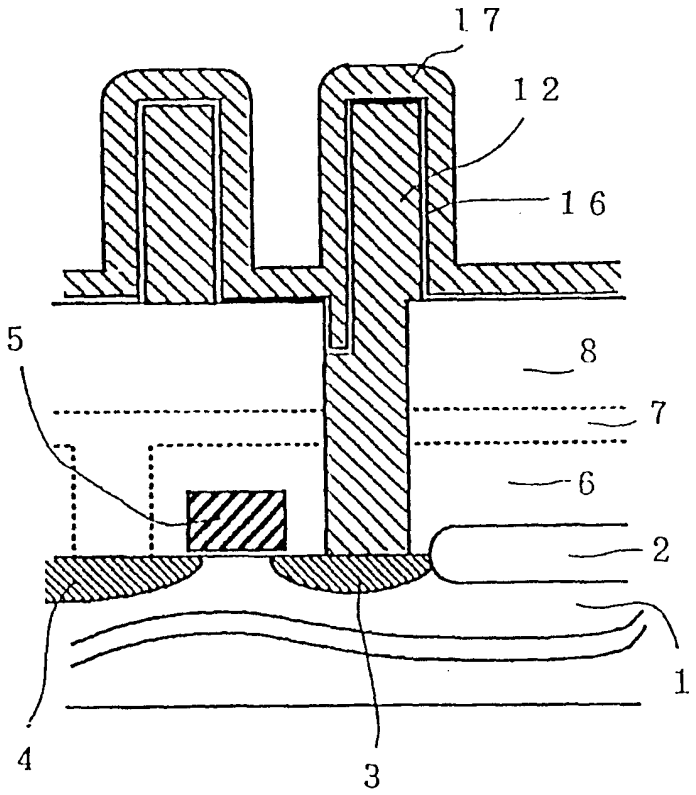


图 7E