



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

266 933

(11)

(13) B1

(51) Int. Cl.⁴
G 05 F 1/10

(21) PV 2062-88.W
(22) Přihlášeno 29 03 88

(40) Zveřejněno 12 05 89
(45) Vydáno 14 12 90

(75)
Autor vynálezu

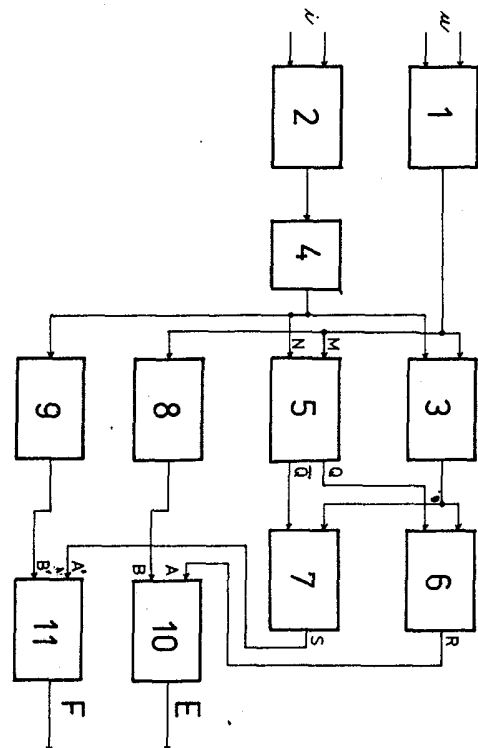
HÁJEK MILOŠ ing. CSc., WAITZMAN RUDOLF, PRAHA

(54)

Zapojení pro automatické ladění rezonančního obvodu

(57) Zapojení je vhodné pro stavbu rezonančních zdrojů vysokého napětí pro zkoušení kondenzátorů používaných v silnoproudé elektrotechnice. Řešení se týká obvodu, který na základě analogových signálů průběhu napájecího napětí a proudu rezonančního obvodu dává povel k úpravě velikosti indukčnosti laditelné tlumivky nebo velikosti kapacity laditelného kondenzátoru rezonančního obvodu napájeného střídavým napětím s prvním kmitočtem. Principem automatického ladění vhodného pro paralelní i sériový rezonanční obvod je regulace fázového posuvu mezi proudem a napětím napájecího zdroje na nulovou hodnotu.

Obr. 1



Vynález se týká zapojení pro automatické ladění rezonančního obvodu zdroje vysokého napětí nebo vysokých proudů pro zkoušení kondenzátorů používaných v silnoproudé elektrotechnice.

Dosavadní zařízení využívající rezonančního principu se ladí ručně a naladění se indikuje dosažením maximálního napětí na kondenzátoru. Pokud zdroj slouží ke zkoušení nových kondenzátorů při výrobě, může se kapacita kondenzátoru během zkoušky měnit a obvod se rozladí. Při automatické regulaci zkušebního napětí nelze ruční ladění na základě indikace napětí na kondenzátoru použít vůbec.

Uvedené nedostatky odstraňuje zapojení pro automatické ladění rezonančního obvodu podle vynálezu, které trvale během činnosti rezonančního zdroje automaticky ladí rezonanční obvod. Principem je vyhodnocení měření fázového posuvu mezi proudem a napětím napájecím rezonanční obvod, který může být paralelní nebo sériový. Získaná informace o polaritě fázového posuvu pak působí na ovládání laditelné tlumivky nebo laditelného kondenzátoru rezonančního obvodu. Podstata zapojení spočívá v tom, že výstup prvního vzorkovacího obvodu je připojen na první vstup prvního logického členu AND, na první vstup prvního bistabilního klopného obvodu a současně na vstup prvního monostabilního multivibrátoru. Obdobně výstup druhého vzorkovacího obvodu je přes logický člen negace přiveden na druhý vstup prvního logického členu AND, na druhý vstup prvního bistabilního klopného obvodu a dále na vstup druhého monostabilního multivibrátoru. Výstup prvního logického členu AND je přiveden na první vstupy druhého a třetího logického členu AND, přičemž na druhý vstup druhého logického členu AND je přiveden pozitivní výstup prvního bistabilního klopného obvodu a na druhý vstup třetího logického členu AND je přiveden negativní výstup prvního bistabilního klopného obvodu. Výstup druhého logického členu AND je přiveden na první vstup druhého bistabilního klopného obvodu a výstup třetího logického členu AND je přiveden na první vstup třetího bistabilního klopného obvodu. Na druhý vstup druhého a třetího bistabilního klopného obvodu jsou přivedeny výstupy prvního a druhého monostabilního multivibrátoru.

Druhý a třetí bistabilní klopný obvod je shodně tvořen čtyřmi logickými členy NAND a dvěma invertory propojenými, pro případ druhého bistabilního klopného obvodu tak, že výstup druhého logického členu je připojen současně na první vstup prvního logického členu NAND a na vstup prvního invertoru. Výstup prvního invertoru je připojen na první vstup druhého logického členu NAND, na jehož druhý vstup je připojen výstup prvního monostabilního multivibrátoru, který je přiveden současně na vstup druhého invertoru, jehož výstup je přiveden na druhý vstup prvního logického členu NAND. Výstup prvního logického členu NAND je přiveden na první vstup třetího logického členu NAND, na jehož druhý

vstup je přiveden výstup čtvrtého logického členu NAND, na jehož druhý vstup je přiveden výstup druhého logického členu NAND a na první vstup čtvrtého logického členu NAND je přiveden výstup třetího logického členu NAND, který je současně pozitivním výstupem tohoto druhého bistabilního klopného obvodu.

Zapojení podle vynálezu umožňuje automatické ladění rezonančních obvodů použitých pro stavbu rezonančních zdrojů vysokého napětí nebo vysokých proudů pro zkoušení kondenzátorů používaných v silnoproudé elektrotechnice.

Na přiložených výkresech je na obr. 1 znázorněno blokové schéma zapojení pro automatické ladění rezonančního obvodu podle vynálezu. Na obr. 2 je znázorněno blokové schéma shodného druhého a třetího bistabilního klopného obvodu.

Výstup prvního vzorkovacího obvodu 1 je připojen na první vstup prvního logického členu AND 3, na první vstup M prvního bistabilního klopného obvodu 5 a současně na vstup prvního monostabilního multivibrátoru 8. Obdobně výstup druhého vzorkovacího obvodu 2 je přes logický člen negace 4 přiveden na druhý vstup prvního logického členu AND 3, na druhý vstup N prvního bistabilního klopného obvodu 5 a dále na vstup druhého monostabilního multivibrátoru 9. Výstup prvního logického členu AND 3 je přiveden na první vstupy druhého a třetího logického členu AND 6 a 7, přičemž na druhý vstup druhého logického členu AND 6 je přiveden pozitivní výstup Q prvního bistabilního klopného obvodu 5 a na druhý vstup třetího logického členu AND 7 je přiveden negativní výstup Q prvního bistabilního klopného obvodu 5. Výstup R druhého logického členu AND 6 je přiveden na první vstup A druhého bistabilního klopného obvodu a výstup S třetího logického členu AND 7 je přiveden na první vstup A' třetího bistabilního klopného obvodu 11. Na druhé vstupy B a B' druhého a třetího bistabilního klopného obvodu 10 a 11 jsou převedeny výstupy prvního a druhého monostabilního multivibrátoru 8 a 9.

Druhý a třetí bistabilní klopný obvod 10 a 11 je shodně tvořen čtyřmi logickými členy NAND a dvěma invertory propojenými pro případ druhého bistabilního klopného obvodu 10 tak, že výstup R druhého logického členu 6 je připojen současně na první vstup prvního logického členu NAND 14 a na vstup prvního invertoru 12. Výstup prvního invertoru 12 je připojen na první vstup druhého logického členu NAND 15, na jehož druhý vstup je připojen výstup prvního monostabilního multivibrátoru 8, který je přiveden současně na vstup druhého invertoru 13, jehož výstup je přiveden na druhý vstup prvního logického členu NAND 14. Výstup prvního logického členu NAND 14 je přiveden na první vstup třetího logického členu NAND 16, na jehož druhý vstup je přiveden výstup čtvrtého logického členu NAND 17, na jehož druhý vstup je přiveden výstup druhého logického členu NAND 15 a na první vstup čtvrtého logického členu NAND 17 je přiveden

výstup třetího logického členu NAND 16, který je současně pozitivním výstupem tohoto druhého bistabilního klopného obvodu 10.

Navrhované zapojení vyhodnocuje automaticky fázový posuv mezi proudem a napětím napájecím rezonanční obvod, který může být paralelní nebo sériový. Získané informace o polaritě fázového posuvu pak působí na ovládání laditelné tlumivky nebo laditelného kondenzátoru rezonančního obvodu. Vstupní blok — první vzorkovací obvod 1 vzorkuje úroveň H kladnou polaritu napájecího napětí u , získaný logický signál je přiveden na první vstup prvního logického členu AND 3, na první vstup M prvního bistabilního klopného obvodu 5 a na vstup prvního monostabilního multivibrátoru 8. Obdobně je v druhém vzorkovacím obvodu 2 vzorkován napájecí proud i rezonančního obvodu. Při kladné polaritě tohoto proudu má získaný logický signál úroveň H. Tento signál je logickým členem negace 4 negován a přiveden na druhý vstup prvního logického členu AND 3, na druhý vstup N prvního bistabilního klopného obvodu 5 a na vstup druhého monostabilního multivibrátoru 9. Výstupní signál prvního logického členu AND 3, jehož šířka pulsu úrovně H je úměrná velikosti fázového posuvu, je přiveden na první vstup druhého a třetího logického členu AND 6 a 7. První bistabilní klopný obvod 5 je do úrovně H na výstupu Q překlápen pulsem úrovně L na prvním vstupu M a do úrovně L pulsem úrovně L na druhém vstupu N . Výstup Q a jeho negace \bar{Q} zajišťují podle polarity fázového posuvu výběr směru ladění ve formě tvorby signálu R' nebo S' , kde R' je z výstupu druhého logického členu AND 6. Signál R' je z výstupu druhého logického členu AND 6 přiveden na první vstup A druhého bistabilního klopného obvodu 10, na jeho druhý vstup B je přiveden výstupní signál prvního monostabilního multivibrátoru 8.

Trvání pulsu úrovně H výstupního signálu prvního monostabilního multivibrátoru 8 udává necitlivost snímání fázového posuvu. Výstupní signál E druhého bistabilního klopného obvodu 10 má úroveň H pouze tehdy, když pulsy R' na jeho prvním vstupu jsou delší než pulsy přivedené z výstupu prvního multivibrátoru 8 na jeho druhý vstup. Obdobně výstupní signál S' třetího logického členu AND 7 je přiveden na první vstup A' třetího bistabilního klopného obvodu 11, na jehož druhý vstup B' je přiveden výstupní signál druhého monostabilního multivibrátoru 9. Trvání pulsu úrovně H výstupního signálu druhého monostabilního multivibrátoru 9 udává necitlivost snímání fázového posuvu při jeho opačné polaritě a výstupní signál F třetího bistabilního klopného obvodu 11 má úroveň H pouze tehdy, když pulsy S' na prvním vstupu A' jsou delší než pulsy přivedené z druhého monostabilního multivibrátoru 9 na jeho druhý vstup B' . U rezonančního obvodu s laditelnou tlumivkou signál E dává povel ke zvyšování a signál F ke snižování indukčnosti, u obvodu s laditelným kondenzátorem naopak signál E je povel ke snížení kapacity a signál F ke zvýšení kapacity. Bistabilní klopné obvody 10 a 11 mají shodné zapojení uvedené na obr. 2 a jsou tvořeny čtyřmi logickými členy NAND a dvěma invertory.

Indikace naladění vyhodnocením fázového posuvu podle vynálezu je velmi citlivá. I při fázovém posuvu $+20^\circ$ nebo -20° je ještě obvod přijatelně naladěn. Možnost nastavení necitlivosti vyhodnocení fázového posuvu daná šířkou pulsu monostabilních obvodů 8 a 9 je nutná proto, aby nepřesnost v nastavení indukčnosti laditelné tlumivky nebo nepřesnost v nastavení kapacity laditelného kondenzátoru způsobená zpožděnou reakcí stykačů nebo relé nastavovacího mechanismu a tolerancemi mechanického provedení pohyblivých částí laditelných prvků nevedla k rozkmitání soustavy.

PŘEDMĚT VYNÁLEZU

1. Zapojení pro automatické ladění rezonančních obvodů vyznačené tím, že výstup prvního vzorkovacího obvodu (1) je připojen na první vstup prvního logického členu AND (3), na první vstup prvního bistabilního klopného obvodu (5) a současně na vstup prvního monostabilního multivibrátoru (8), výstup druhého vzorkovacího obvodu (2) je přes logický člen (4) negace připojen na druhý vstup prvního logického členu AND (3), na druhý vstup prvního bistabilního klopného obvodu (5) a dále na vstup druhého monostabilního multivibrátoru (9), výstup prvního logického členu AND (3) je připojen na první vstupy druhého a třetího logického členu AND (6, 7), přičemž na druhý

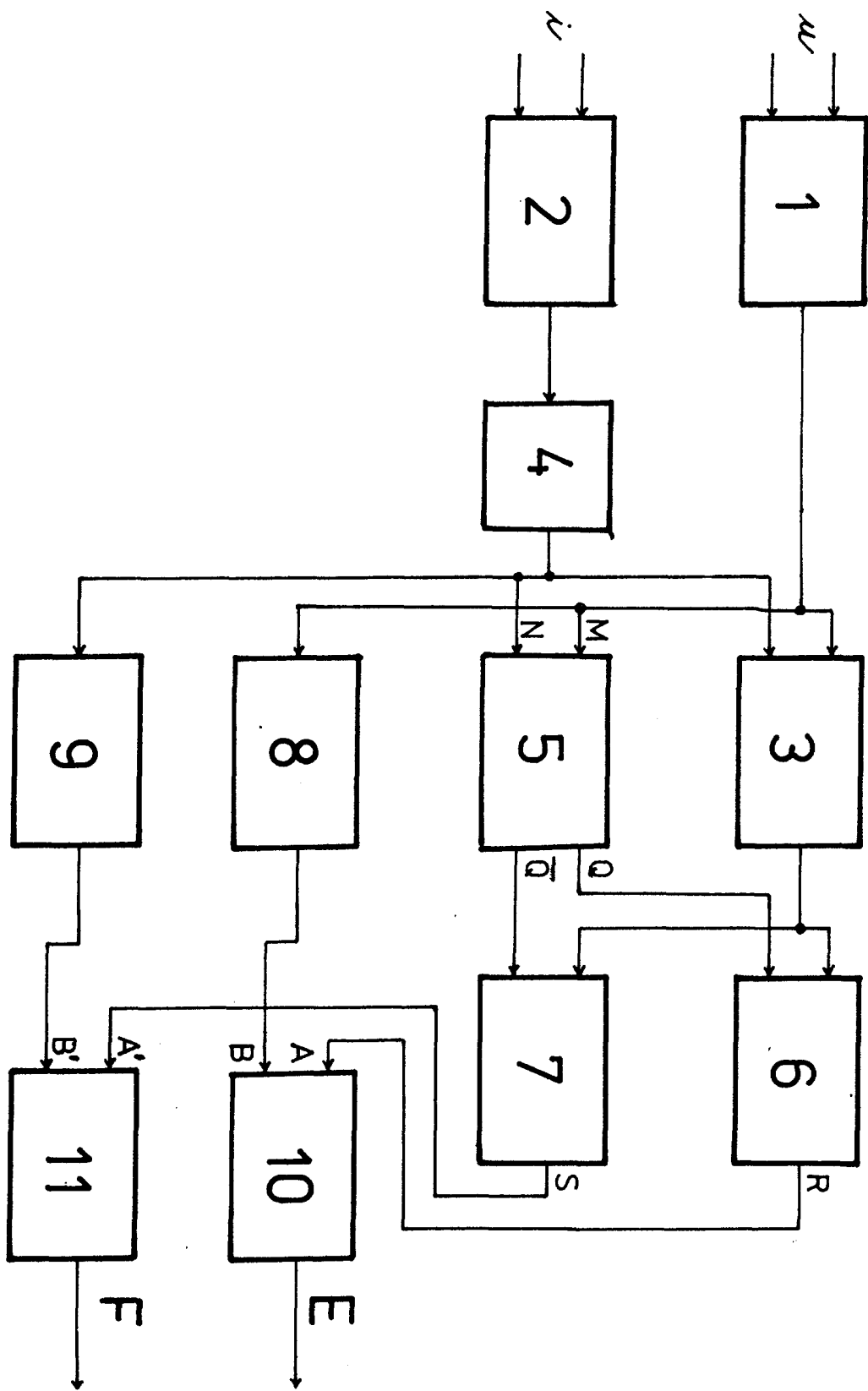
vstup druhého logického členu AND (6) je připojen pozitivní výstup Q prvního bistabilního klopného obvodu (5) a na druhý vstup třetího logického členu AND (7) je připojen negativní výstup (\bar{Q}) prvního bistabilního klopného obvodu (5), výstup druhého logického členu AND (6) je připojen na první vstup druhého bistabilního klopného obvodu (10) a výstup třetího logického členu AND (7) je připojen na první vstup třetího bistabilního klopného obvodu (11), přičemž na druhý vstup druhého a třetího bistabilního klopného obvodu (10, 11) jsou připojeny výstupy prvního a druhého monostabilního multivibrátoru (8, 9).

2. Zapojení podle bodu 1 vyznačené tím, že

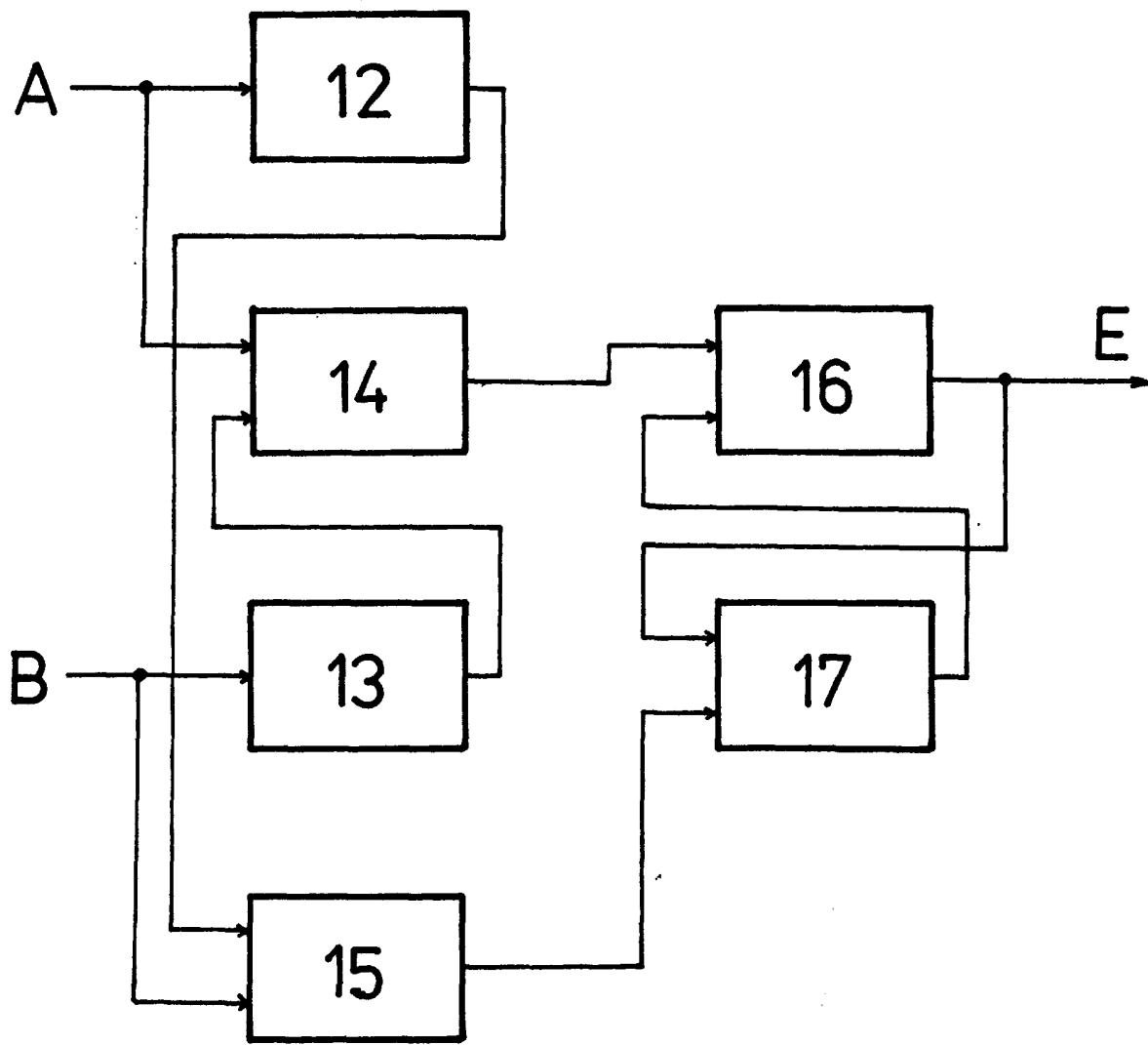
druhý a třetí bistabilní klopný obvod (10, 11) je shodně tvořen čtyřmi logickými členy NAND a dvěma invertory propojenými, pro případ druhého bistabilního klopného obvodu (10) tak, že výstup druhého logického členu (6) je připojen současně na první vstup prvního logického členu NAND (14) a na vstup prvního invertoru (12), jehož výstup je připojen na první vstup druhého logického členu NAND (15), na jehož druhý vstup je připojen výstup prvního monostabilního multivibrátoru (8), který je připojen současně na vstup druhého invertoru (13), je-

hož výstup je připojen na druhý vstup prvního logického členu NAND (14), výstup prvního logického členu NAND (14) je připojen na první vstup třetího logického členu NAND (16), na jehož druhý vstup je připojen výstup čtvrtého logického členu NAND (17), na jehož druhý vstup je připojen výstup druhého logického členu NAND (15) na první vstup čtvrtého logického členu NAND (17) je připojen výstup třetího logického členu NAND (16), který je současně pozitivním výstupem tohoto druhého bistabilního klopného obvodu (10).

2 výkresy



Obr. 1



Obr. 2