

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2008-0074246 (43) 공개일자 2008년08월13일
(51) Int. Cl. <i>H01L 21/027</i> (2006.01) (21) 출원번호 10-2007-0012984 (22) 출원일자 2007년02월08일 심사청구일자 없음	(71) 출원인 인하대학교 산학협력단 인천 남구 용현동 253 인하대학교 (72) 발명자 오혜근 서울 영등포구 당산동1가 16번지 진로APT 102동 2102호 장욱 경기 안산시 상록구 사1동 한양대학교 제1공학관 2층 221호 (뒷면에 계속) (74) 대리인 이원희	

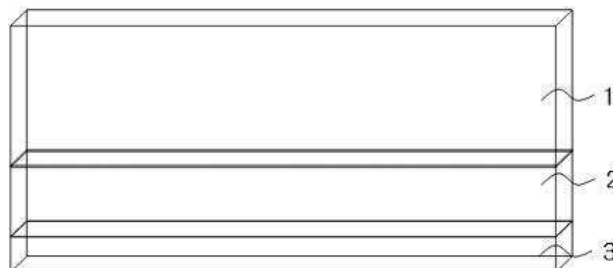
전체 청구항 수 : 총 4 항

(54) 특정 패턴 형성을 위한 리소그래피 공정 전산 모사 방법

(57) 요약

본 발명은 반도체 리소그래피에 관한 것으로서, 반도체의 광 콘트라스트 특성에 따른 리소그래피에 관한 것이다. 본 발명은 광 콘트라스트 특성이 서로 다른 반도체를 수직 배열하여 리소그래피 공정에 의한 패턴 모양을 둥근형과 각 진형으로 조절할 수 있다. 식각하고자 하는 모형을 구상하여 광 콘트라스트의 특성에 맞게 반도체를 적절히 배열하여 패턴 모양을 조절 할 수 있다.

대표도 - 도1



(72) 발명자

원태영

경기 화성시 장안면 수촌리 957-3

신우정

인천 동구 송림1동 220-6

특허청구의 범위

청구항 1

반도체 제조 공정 중 웨이퍼 상에 원하는 모양으로 패턴을 형성하는 리소그래피 공정 과정에 있어, 반도체를 수직으로 2개 이상 적층하여 각 반도체의 광 콘트라스트 특징에 따라 각각 다른 식각 과정이 생기며 이에 따라 원하는 구조의 패턴을 간단하게 얻을 수 있는 리소그래피 해석 방법.

청구항 2

제1항에 있어서, 상기 제1 반도체와 제2 반도체의 광 굴절률과 회절률에 따른 식각률을 적절히 제어하여 형성하는 해석 방법.

청구항 3

제1항에 있어서, 상기 제1 반도체와 제2 반도체의 광 콘트라스트가 서로 다른 혹은 서로 비슷한 것을 혼합하여 사용하는 것을 특징으로 하는 리소그래피 해석 방법.

청구항 4

제1항에 있어서, 제1 반도체의 높이와 제2 반도체의 서로 다른 높이에 따라 형성되는 패턴에 영향을 주는 리소그래피 해석 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <19> 본 발명은 특정한 모양이 있는 반도체 패턴을 만들기 위한 리소그래피 공정에 관한 것으로서, 종래의 일정한 모양을 만드는 대신 2개 이상의 반도체를 수직 구조로 적층하고 2개 이상의 마스크를 사용하여 특정한 모양의 패턴을 형성하는 방법에 관한 것이다.
- <20> 반도체를 2개 이상 적층함으로써, 각 반도체의 광 콘트라스트에 따라 다른 식각 패턴을 얻을 수 있다.
- <21> 종래의 리소그래피공정에 의한 패턴 형성의 경우 일정한 모양이 아닌 끝이 뭉뚱하게 식각하거나 각 지게 식각하는 등의 조절을 하기 위해서는 식각 조건을 세밀하게 제어해 주어야 하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <22> 본 발명은 상기와 같은 문제점을 해결하기 위하여 제안된 것으로, 본 발명의 제1 목적은 반도체 리소그래피 공정에서 레지스트 프로파일을 원하는 모양에 따라 간단하게 얻을 수 있게 하는데 있다.
- <23> 본 발명의 제2 목적은 복잡한 구조의 레지스트 프로파일이라도 반도체의 적층 구조를 적절하게 제어함으로써 원하는 패턴을 형성하는 기술을 제어하는 데 있다.

발명의 구성 및 작용

- <24> 상기 목적을 달성하기 위해서, 본 발명은 반도체 제조 공정 중 웨이퍼 상에 원하는 모양으로 패턴을 형성하는 리소그래피 공정 과정에 있어, 반도체를 수직으로 2개 이상 적층하여 각 반도체의 광 콘트라스트 특징에 따라 각각 다른 식각 과정이 생기며 이에 따라 원하는 구조의 패턴을 간단하게 얻을 수 있는 리소그래피 공정을 제공한다. 이하에서는 도1 과 도2, 도2a, 도2b 그리고 도3, 도4를 참조하여 본 발명에 따른 특정 패턴 형성을 위한 리소그래피 공정 방법의 양호한 실시 예를 상세히 설명한다.
- <25> 도1의 웨이퍼(3) 맨 위(1)에 있는 반도체 층을 도2의 마스크(6)를 이용하여 광(4)에 노출시켜 반도체(1)를 도2a와 같은 광 프로파일(8)에 따라 식각 시키면 도3과 같은 레지스트 프로파일(10)을 얻을 수 있다. 이에 또다시 마스크(6)를 이용하여 광(4)에 다시 한 번 노출 시켜 반도체(2)를 도2b와 같은 광 프로파일(9)에 따라 식각시킴

으로서 도4와 같은 레지스트 프로파일(11)을 얻게 된다.

<26> 도3 및 도4에서는 본 발명의 바람직한 실시 예의 단면도로서 2층으로 적층한 반도체를 예로 들어서 본 발명의 사상을 설명하고 있으나, 반드시 이에 국한할 필요는 없다.

발명의 효과

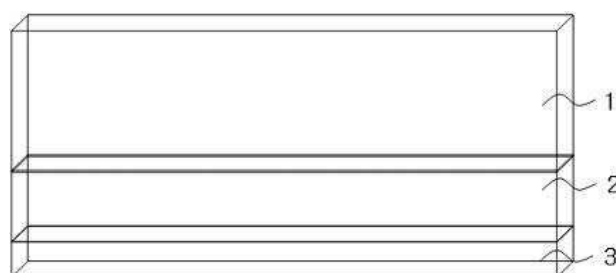
<27> 이상에서 상술한 바와 같이, 본 발명은 반도체 제조 공정 중 웨이퍼 상에 레지스트 패턴을 형성시키는 리소그래피 공정에 관한 것이며, 특히 종래의 단층 반도체를 사용하여 반도체 패턴을 형성하는 것보다 간단히 다양한 구조의 반도체 패턴을 형성시켜 생산 수율을 개선하는 효과가 있다.

도면의 간단한 설명

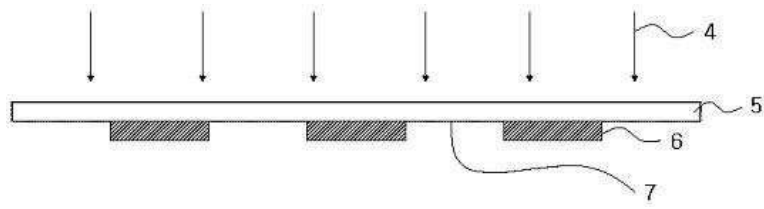
- <1> 도1은 본 발명에 따라 웨이퍼 상에 포지티브 레지스트를 도포하는 공정을 나타내는 반도체 소자의 단면도이며 두 개의 반도체가 수직 구조로 쌓인 도면.
- <2> 도2는 본 발명에 따라 마스크를 이용하여 상기 포지티브 레지스트를 도광시켜 광 콘트라스트가 나타난 도면.
- <3> 도2a는 본 발명에 따라 위에 있는 반도체 층의 광 콘트라스트가 나타난 도면.
- <4> 도2b는 본 발명에 따라 아래 있는 반도체 층의 광 콘트라스트가 나타난 도면.
- <5> 도3은 본 발명에 따라 위에 있는 반도체 층만 상기 노광된 레지스트를 현상하여 레지스트 프로파일이 형성되어 있는 상태가 나타난 도면.
- <6> 도4는 본 발명에 따라 아래 있는 반도체 층까지 레지스트를 현상하여 레지스트 프로파일이 형성되어 있는 상태가 나타난 도면.
- <7> <도면의 주요 부분에 대한 부호의 설명>
- <8> 1 : 웨이퍼
- <9> 2 : 제 1 반도체 층
- <10> 3 : 제 2 반도체 층
- <11> 4 : 광
- <12> 5 : 마스크
- <13> 6 : 포토레지스트
- <14> 7 : 스페이스
- <15> 8 : 제 1 반도체 광 콘트라스트
- <16> 9 : 제 2 반도체 광 콘트라스트
- <17> 10 : 제 1 반도체 레지스트 프로파일
- <18> 11 : 제 1, 2 반도체 레지스트 프로파일

도면

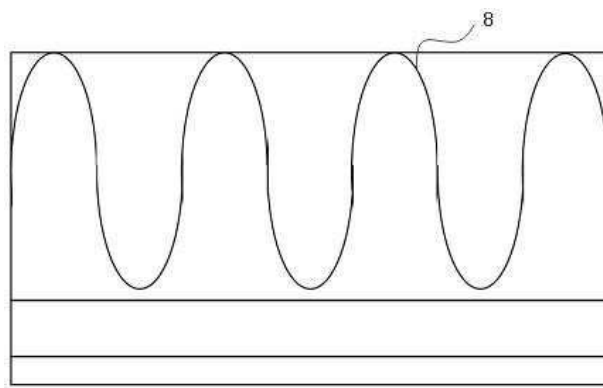
도면1



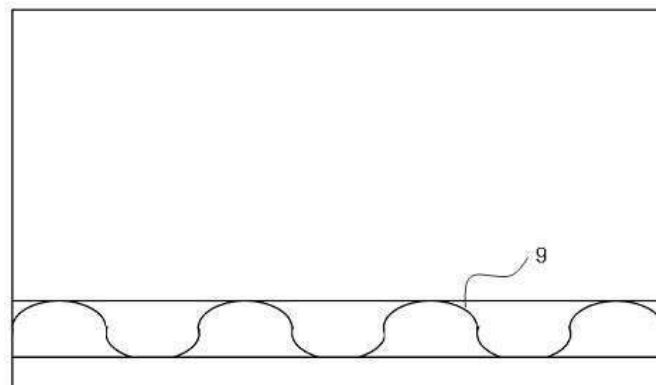
도면2



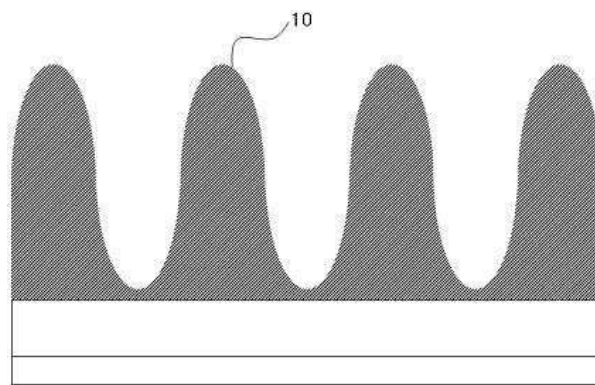
도면2a



도면2b



도면3



도면4

