



(12) 发明专利

(10) 授权公告号 CN 110858082 B

(45) 授权公告日 2022.09.02

(21) 申请号 201811301835.5

(51) Int.Cl.

(22) 申请日 2018.11.02

G05F 1/56 (2006.01)

(65) 同一申请的已公布的文献号  
申请公布号 CN 110858082 A

审查员 解鸿国

(43) 申请公布日 2020.03.03

(30) 优先权数据  
107129649 2018.08.24 TW

(73) 专利权人 新唐科技股份有限公司  
地址 中国台湾新竹科学工业园区

(72) 发明人 吴彦宏

(74) 专利代理机构 北京三友知识产权代理有限公司 11127  
专利代理师 王涛 任默闻

权利要求书1页 说明书5页 附图3页

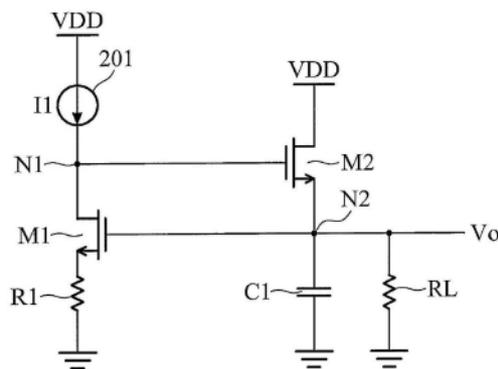
(54) 发明名称

单一晶体管控制的稳压器及应用此稳压器的集成电路

(57) 摘要

本发明提供一种单一晶体管控制的稳压器及应用此稳压器的集成电路,该单一晶体管控制的稳压器包括一定电流源,耦接一第一节点,用以提供一偏压电流;一第一晶体管,具有一漏极端,耦接至第一节点,一栅极端,耦接至一第二节点,和一流极端;一电阻,串接于第一晶体管的源极端及一接地端之间;一第二晶体管,具有一漏极端,耦接至一工作电压节点,一栅极端,耦接至第一节点,一流极端,耦接至第二节点,用以提供一输出电压;其中,第一晶体管控制第二晶体管,使输出电压维持稳定。

200



1. 一种稳压器,其特征在于,包括:

一定电流源,耦接一第一节点,用以提供一偏压电流;

一第一晶体管,具有一漏极端,耦接至该第一节点,一栅极端,耦接至一第二节点,和一源极端;其中该第二节点的电压用以作为该稳压器的输出电压,当该稳压器运作时,该第一晶体管维持在导通状态;

一电阻,串接于该第一晶体管的源极端及一接地端之间;

一第二晶体管,具有一漏极端,耦接至一工作电压节点,一栅极端,耦接至该第一节点,一源极端,耦接至该第二节点;

其中,其中该输出电压由第一晶体管的栅极-源极电压加上该偏压电流流经该电阻产生的压降决定,该第一晶体管控制第二晶体管,使该输出电压维持稳定;其中该定电流源具有正温度系数,该偏压电流随温度上升而增加,该第一晶体管的栅极-源极电压具有负温度系数,该栅极-源极电压随温度上升而下降;

该输出电压等于该第一晶体管的栅极-源极电压加上该电阻的压降,而该第一晶体管的该栅极-源极电压由该偏压电流决定;

该第一晶体管及该第二晶体管皆为N型金属氧化物半导体场效应晶体管;

通过该输出电压回授至该第一晶体管的该栅极端,以调整该第一节点的电压,以控制该第二晶体管的该栅极端,使该输出电压维持稳定输出不受该工作电压的变化影响;

第二晶体管的源极端的电压用以作为该稳压器的输出电压。

2. 如权利要求1所述的稳压器,其特征在于,该输出电压输出至一负载电路,该负载电路可以是逻辑电路、锁相回路、偏压电路、振荡器其中之一或其组合。

3. 如权利要求1所述的稳压器,其特征在于,该第二晶体管为一功率晶体管。

4. 如权利要求1所述的稳压器,其特征在于,该稳压器为一低压差稳压器,整合于一集成电路中。

5. 一种集成电路,其特征在于,包括:

至少一功能区块,该至少一功能区块具有如权利要求1至权利要求4中任一项的稳压器,该稳压器提供一稳定的输出电压至该至少一功能区块的电路使用。

6. 如权利要求5所述的集成电路,其特征在于,该至少一功能区块可以是逻辑电路、锁相回路、偏压电路、振荡器其中之一或其组合。

## 单一晶体管控制的稳压器及应用此稳压器的集成电路

### 技术领域

[0001] 本发明是有关于一种稳压器,特别是有关于低压差稳压器(Low-dropout regulator, LDO regulator)。

### 背景技术

[0002] 在集成电路设计中,通常都会要求工作在一大范围的操作电压。在这种状况下的电路特性很难维持固定。若希望设计的电路不受工作电压影响,则需要设计一种稳压器,用以产生固定电压给电路使用。一般而言,低压差稳压器具有低噪声、体积小以及转换效能佳等优点,因此已广泛运用于集成电路的设计中。

[0003] 图1是传统式低压差稳压器100的电路图。参考图1,低压差稳压器100包括一定电流源101、一运算放大器102、一电阻R1、一双极性晶体管Q1、一功率晶体管M1以及稳压电容C1、负载RL。其中,定电流源101、电阻R1及双极性晶体管Q1构成一能隙电压(bandgap voltage)产生电路,用以提供一参考电压 $V_{ref}$ 至运算放大器102的负输入端。输出电压 $V_o$ 回授至运算放大器102的正输入端(标示为 $V_{FB}$ )。运算放大器102作为比较器使用,比较参考电压 $V_{ref}$ 与输出电压 $V_o$ 用以放大其差值,输出端耦接功率晶体管M1的栅极。功率晶体管(power MOSFET) M1是一P型金属氧化物半导体场效应晶体管,其源极耦接工作电压VDD,漏极耦接输出电压 $V_o$ ,用以推动后面的负载RL。当功率晶体管M1的工作电压VDD或输出电压 $V_o$ 变动时,输出电压 $V_o$ 回授至运算放大器102,通过运算放大器102控制功率晶体管M1的栅极端,以产生稳定的输出电压 $V_o$ 。

[0004] 然而,传统式低压差稳压器100使用运算放大器102,会损耗不少电能,且能隙电压产生电路为了输出精准的参考电压须使用双极性晶体管Q1,而双极性晶体管通常都占用相当大的面积。

### 发明内容

[0005] 本发明提供一种不须使用运算放大器的稳压器。这个发明具有耗电低,面积小的特点。非常适合应用于有稳压需求又不希望太多额外电流及面积消耗的电路。非常适合作为集成电路中的局部模拟电路方块的电源。

[0006] 本发明的一实施例揭露一种稳压器,包括:一定电流源,耦接一第一节点,用以提供一偏压电流;一第一晶体管,具有一漏极端,耦接至第一节点,一栅极端,耦接至一第二节点,和一源极端;一电阻,串接于第一晶体管的源极端及一接地端之间;一第二晶体管,具有一漏极端,耦接至一工作电压节点,一栅极端,耦接至第一节点,一源极端,耦接至第二节点,用以提供一输出电压;其中,第一晶体管控制第二晶体管,使输出电压维持稳定。

[0007] 本发明的一实施例的稳压器,其中输出电压等于第一晶体管的栅极-源极电压( $V_{GS}$ )加上电阻的压降,而第一晶体管的栅极-源极电压由偏压电流决定。

[0008] 本发明的一实施例的稳压器,其中第一晶体管及第二晶体管皆为N型金属氧化物半导体场效应晶体管。

[0009] 本发明的一实施例的稳压器,其中通过输出电压回授至第一晶体管的栅极端,以调整第一节点的电压,以控制第二晶体管的栅极端,使输出电压维持稳定输出不受工作电压的变化影响。

[0010] 本发明的一实施例的稳压器,其中第一晶体管栅极-源极电压具有负温度系数,第一晶体管的栅极-源极电压随温度上升而下降,而定电流源具有正温度系数,电阻的压降随温度上升而上升,使输出电压不受温度的变化影响。

[0011] 本发明的一实施例的稳压器,其中输出电压输出至一负载电路,负载电路可以是逻辑电路(logic)、锁相回路(Phase-Locked Loops,PLL)、偏压电路(bias)、振荡器(oscillator)或任何数字及模拟电路或其组合。

[0012] 本发明的一实施例的稳压器,其中第二晶体管作为一功率晶体管用。

[0013] 本发明的一实施例的稳压器,其中稳压器为一低压差稳压器,整合于一集成电路中。

[0014] 本发明亦揭露一种集成电路,包括:至少一功能区块,至少一功能区块具有如上述实施例所揭露的稳压器,稳压器提供一稳定的输出电压至至少一功能区块的电路使用。

#### 附图说明

[0015] 图1是传统式低压差稳压器的电路图;

[0016] 图2是依据本发明一实施例的稳压器的电路图;

[0017] 图3A是依据本发明一实施例的稳压器的温度变化示意图;

[0018] 图3B是依据本发明一实施例的稳压器的工作电压变化示意图;

[0019] 图4是依据本发明一实施例的集成电路的示意图。

[0020] 附图标号:

[0021] 100~低压差稳压器;

[0022] 101、201~定电流源;

[0023] 102~运算放大器;

[0024] 200~稳压器;

[0025] 400~集成电路;

[0026] 401~功能区块;

[0027] C1~输出电容;

[0028] I1~偏压电流;

[0029] M1、M2~晶体管;

[0030] N1、N2~节点;

[0031] Q1~晶体管;

[0032] R1~电阻;

[0033] RL~负载;

[0034] VDD~工作电压;

[0035]  $V_o$ ~输出电压。

## 具体实施方式

[0036] 为使本发明的上述和其他目的、特征和优点能更明显易懂，下文特举出较佳实施例，并配合所附图式，作详细说明如下。

[0037] 必须了解的是，以下的揭露提供一或多实施例或范例，用以实现本发明的不同特征。以下揭露的特定的范例的元件以及安排是用以简化本发明，当然，并非用以限定于这些范例。另外，图式中的特征并非按照比例绘制，仅用于解释说明的目的。

[0038] 图2是依据本发明一实施例的稳压器200的电路图。稳压器200包括一定电流源201、一第一晶体管M1、一第二晶体管M2及一电阻R1。定电流源201可以由固定转导偏压电路(constant-gm bias circuit)来实现，耦接工作电压节点及第一节点N1，用以提供固定的偏压电流I1。工作电压节点耦接工作电压VDD。定电流源201也可以是取自其他模拟电路的偏压电流，本发明不限于此。

[0039] 第一晶体管M1、第二晶体管M2皆为N型金属氧化物半导体场效应晶体管，其中第二晶体管M2作为功率晶体管提供负载所需的电压与电流。功率晶体管具有耐高电压、耐高电流以及导通电阻小的特性。第一晶体管M1，具有一漏极端、一源极端及一栅极端。第一晶体管M1的漏极端，耦接至第一节点N1。第一晶体管M1的栅极端，耦接至一第二节点N2。电阻R1，串接于第一晶体管M1的源极端及一接地端之间。

[0040] 第二晶体管M2，具有一漏极端、一源极端及一栅极端。第二晶体管M2的漏极端，耦接至工作电压节点。第二晶体管M2的栅极端，耦接至第一节点N1。第二晶体管M2的源极端，耦接至第二节点N2，用以提供一输出电压 $V_o$ 至负载RL，以供负载RL的电路使用。其中，第一晶体管M1控制第二晶体管M2，使输出电压 $V_o$ 维持稳定，详细的原理将于后说明。此外，稳压器200可依选择另包括一输出电容C1，然本发明不限于此。输出电容C1具有过滤噪声及稳压的效果。

[0041] 在图2的稳压器200中，使用第一晶体管M1取代传统式低压差稳压器的运算放大器当作比较器，而参考电压由第一晶体管M1和电阻R1产生，此参考电压可通过选择定电流源201的固定偏压电流I1及电阻R1的电阻值决定大小。如图2所示，第二节点N2的输出电压 $V_o$ 等于第一晶体管M1的栅极-源极电压( $V_{GS}$ )加上电阻R1的压降( $V_o = I_1 \times R_1 + V_{GS}$ )。第一晶体管M1的栅极-源极电压( $V_{GS}$ )由偏压电流I1决定。假设第一晶体管M1工作在饱和区(saturation region)时，在不考虑通道长度调变效应的情况下，漏极电流ID可由下列公式(1)表示。

$$[0042] \quad I_D = \frac{\mu C_{ox} W}{2 L} (V_{GS} - V_{th})^2 \quad (1)$$

[0043] 其中， $\mu$ 是载子迁移率(carrier mobility)； $C_{ox}$ 是栅极氧化层的单位电容；W是栅极宽度；L是栅极长度； $V_{GS}$ 是栅极-源极电压； $V_{th}$ 是临界电压。

[0044] 在本发明中，使用定电流源201提供一固定的偏压电流I1，因此第一晶体管M1的漏极电流等于偏压电流I1，且由上列公式(1)可知，偏压电流I1一经选定，则决定了第一晶体管M1的栅极-源极电压( $V_{GS}$ )。

[0045] 值得注意的是，稳压器200的输出电压 $V_o$ 由第一晶体管M1的栅极-源极电压加上电阻R1的压降决定，输出电压 $V_o$ 同时回授(feedback)至第一晶体管M1的栅极端。这样的连接方式使得当工作电压VDD或输出电压 $V_o$ 变化时，会调整第一晶体管M1的栅极端电压，使流经

电阻R1的电流跟着改变,进而调整第一节点N1的电压。而第一节点N1的电压控制第二晶体管M2的栅极端,使第二晶体管M2的导通电流跟着改变,藉以调整输出电压 $V_o$ ,使输出电压 $V_o$ 维持稳定输出不受工作电压VDD的变化而影响。

[0046] 举例而言,当第二节点N2的输出电压 $V_o$ 减少时,回授至第一晶体管M1的栅极端电压也跟着下降,使流经电阻R1的电流下降,使第一节点N1的电压上升。接着,耦接至第二晶体管M2的栅极端电压上升,使得第二晶体管M2的导通电流跟着上升,因此最后输出电压 $V_o$ 再度拉回原来应有的电压水平。反之,当第二节点N2的输出电压 $V_o$ 增加时,回授至第一晶体管M1的栅极端电压也跟着上升,流经电阻R1的电流上升,使第一节点N1的电压下降。最后输出电压 $V_o$ 仍会拉回原来应有的电压水平。因此,通过上述电路配置,可达到输出电压 $V_o$ 消除工作电压VDD影响的效果。

[0047] 此外,稳压器200的输出电压 $V_o$ 还具有不受环境温度的变化影响的特性。一般而言,N型金属氧化物半导体场效应晶体管的临界栅极-源极电压具有负温度系数(negative temperature coefficient),其临界电压随着温度上升而下降。在考虑漏极电流不变的情况,如栅极-源极电压接近临界电压,则N型金属氧化物半导体场效应晶体管的栅极-源极电压会随温度上升而下降。在图2的稳压器200中,第一晶体管M1的栅极-源极电压随温度上升而下降,第二晶体管M2的源极端直接连接于第一晶体管M1的栅极端。

[0048] 为了抵销温度变化对输出电压 $V_o$ 的影响,使用具有正温度系数(positive temperature coefficient)的定电流源201,定电流源201的偏压电流I1随温度上升而增加,因此,电阻R1的压降随温度上升而上升。如上所述,第二节点N2的输出电压 $V_o$ 等于第一晶体管M1的栅极-源极电压加上电阻R1的压降,因此,在这样的配置下,使得输出电压 $V_o$ 不受温度的变化影响。

[0049] 进一步地,稳压器200的输出电压输出 $V_o$ 至一负载电路,负载电路可以是各种功能电路,例如是:逻辑电路(logic)、锁相回路(Phase-Locked Loops,PLL)、偏压电路(bias)、振荡器(oscillator),其中之一或其组合。并且,稳压器200为一低压差稳压器,整合于一集成电路中。

[0050] 值得注意的是,在稳压器200中,使用N型金属氧化物半导体场效应晶体管(NMOS)作为功率晶体管的原因在于,N型金属氧化物半导体场效应晶体管相较于P型金属氧化物半导体场效应晶体管(PMOS)具有较强的驱动能力,因此可节省一半的面积,且NMOS功率晶体管在负载RL电流变化时的反应也比PMOS快速。因此,相较于传统式的低压差稳压器,本发明提供的稳压器200具有省面积、反应速度快以及补偿容易等优点,在集成电路中适合用于有稳压需求的个别功能区块使用。

[0051] 参考图3A及图3B。图3A是依据本发明一实施例的稳压器200的温度变化示意图。图3B是依据本发明一实施例的稳压器200的工作电压变化示意图。图3A显示稳压器200随着环境温度的变化,其输出电压 $V_o$ 几乎不受温度的影响而有太大的变化,依然维持稳定的输出。环境温度的模拟范围约从 $-40^{\circ}\text{C}$ 到 $125^{\circ}\text{C}$ ,在图3A中可以看到,即使在环境温度大范围的变动下,输出电压 $V_o$ 维持在1.158V附近,其变化范围相当地小。图3A中的横轴是温度,单位是 $^{\circ}\text{C}$ ;纵轴是输出电压 $V_o$ ,单位是伏特。

[0052] 图3B显示稳压器200在工作电压改变的情况下,其输出电压 $V_o$ 几乎不受工作电压的影响而有太大的变化。工作电压模拟的范围是约从1.6V到3.6V,即目前集成电路中较常

使用的规格电压。在图3B中可以看到,即使在工作电压大范围的变动下,输出电压 $V_o$ 依然维持在1.156V附近,其变化范围亦相当地小。图3B中的横轴是工作电压,单位是伏特;纵轴是输出电压 $V_o$ ,单位是伏特。因此,稳压器200于不同的温度及工作电压下,皆能维持近乎定值的输出电压 $V_o$ 。

[0053] 参考图4,图4是依据本发明一实施例的集成电路400的示意图。在图4中,集成电路400包括至少一功能区块401,每一功能区块401具有如图2所示的稳压器200,稳压器200提供一稳定的输出电压至每一功能区块401的电路使用。其中,功能区块401可以是硅智财(silicon intellectual property)的各种数字或模拟电路,例如是:逻辑电路、锁相回路、偏压电路、振荡器其中之一或其组合,然本发明不限于此。

[0054] 综上所述,本发明提供了一种稳压器及具有稳压器的集成电路。本发明提供的稳压器在使用最精简的电路架构即可达成所需的稳压目的。仅使用一N型金属氧化物半导体场效应晶体管及一电阻即可完成稳压控制,且不需援引外部的参考电压。相较于传统式的低压差稳压器,本发明使用N型金属氧化物半导体场效应晶体管取代运算放大器当作比较器,因为不使用运算放大器,具有省电的效果。并且,本发明的稳压器的电路架构简单,其稳定度的补偿也比传统式低压差稳压器来的容易,且具有节省面积、反应快、补偿容易等优点,在集成电路中适合用于个别功能区块使用。

[0055] 虽然本发明已以较佳实施例揭露如上,然其并非用以限定本发明,任何熟悉此发明的技术人员,在不脱离本发明的精神和范围内,当可做些许更动与润饰,因此本发明的保护范围当视权利要求所界定范围为准。

100

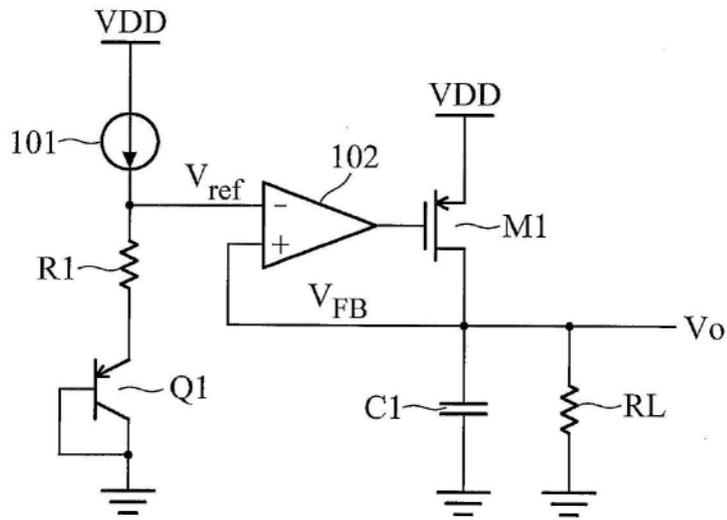


图1

200

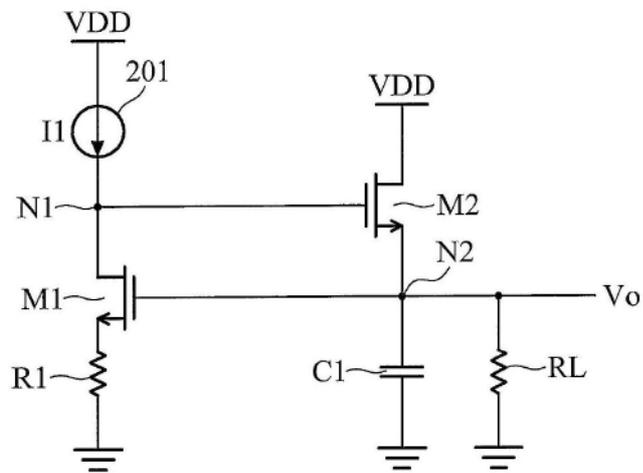


图2

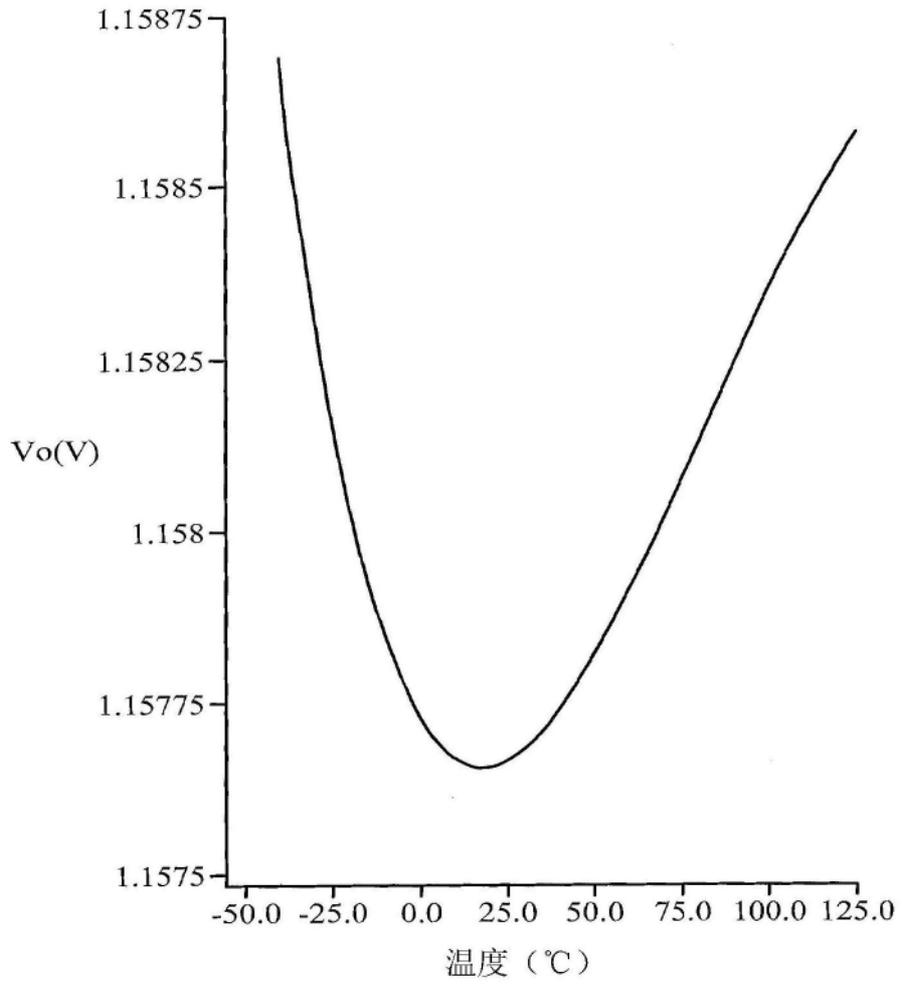


图3A

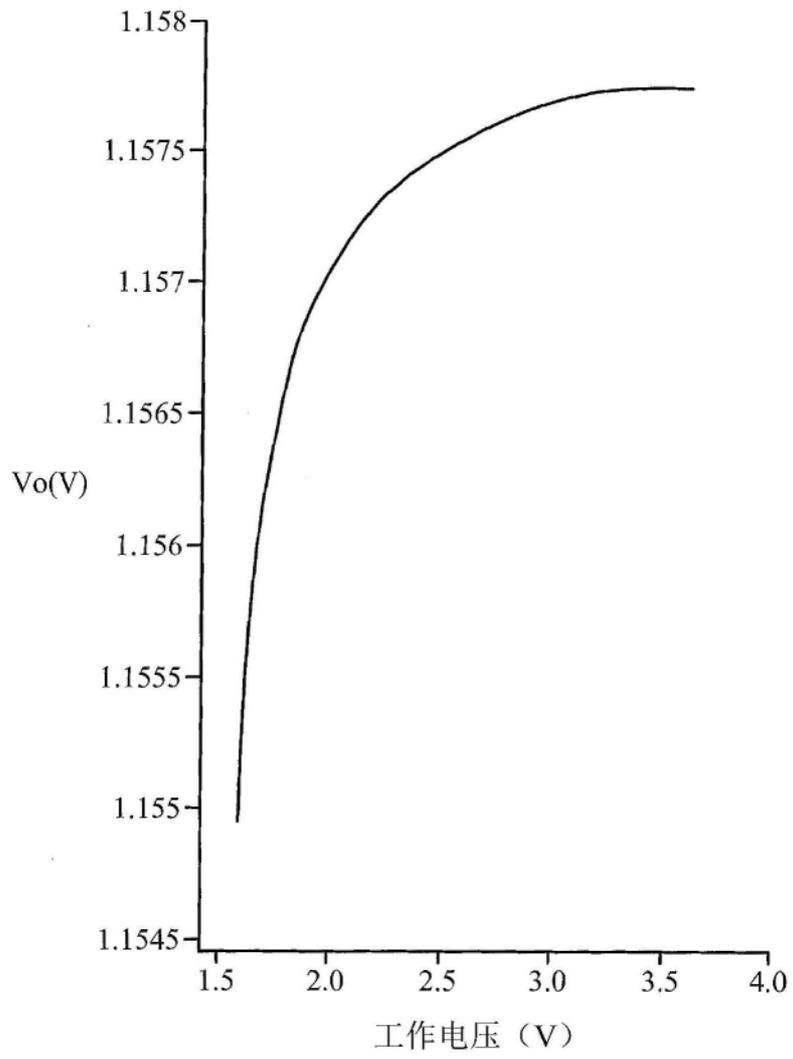


图3B

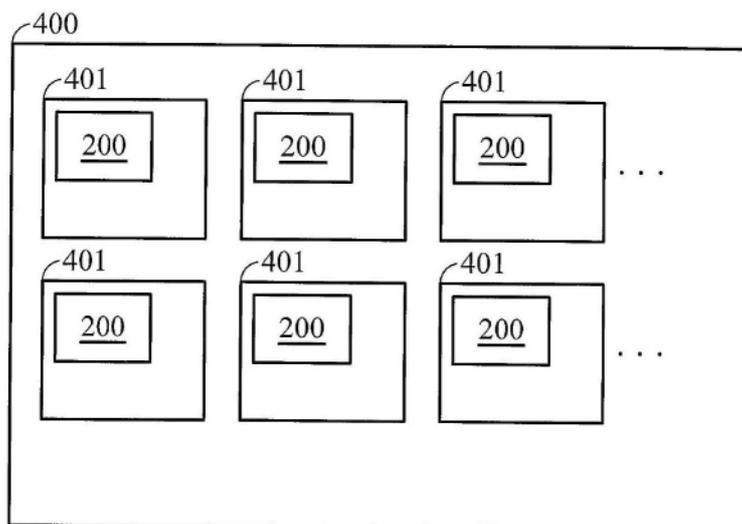


图4