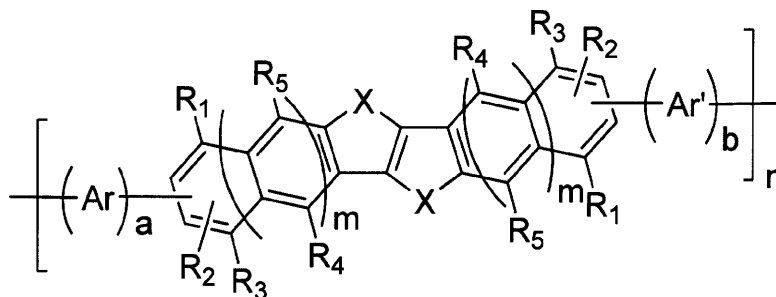


【特許請求の範囲】

【請求項 1】

半導体層を含む薄膜トランジスタであって、前記半導体層が、式 (A) で表される半導体材料を含有する、薄膜トランジスタ。

【化 1】



10

式 (A)

(式中、

X は、独立して、S、Se、O、およびNR₆から選択され；

R₁、R₂、R₃、R₄、R₅、およびR₆は、独立して、水素、アルキル、置換アルキル、アリール、置換アリール、ヘテロアリール、ハロゲン、-CN、および-NO₂から選択され；

20

ArおよびAr'は、独立して、共役した2価の部分であり；

aおよびbは、0～10の整数であり；

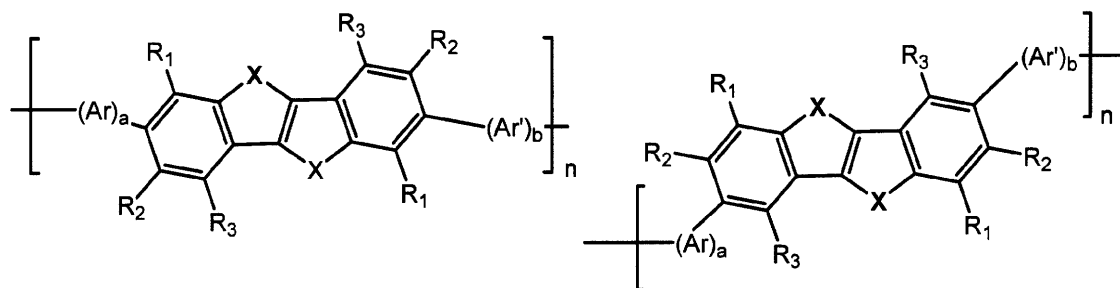
mは、0または1であり；

nは、2以上の整数である。)

【請求項 2】

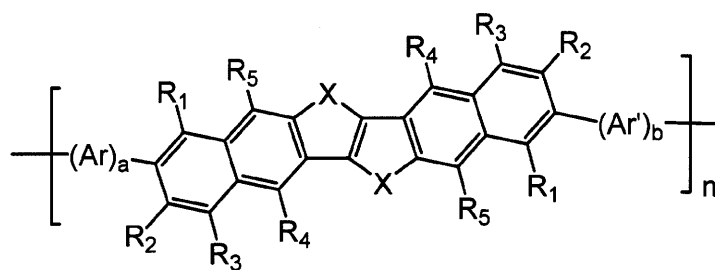
半導体層を含む薄膜トランジスタであって、前記半導体層が、式 (I)、(II)、(III)、または(IV)で表される半導体材料を含有する、薄膜トランジスタ。

【化 2】

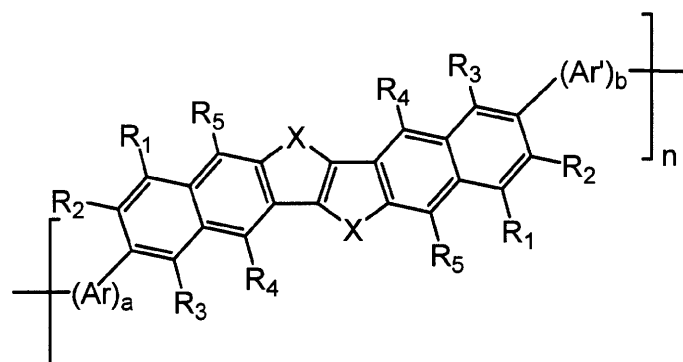


式 (I)

式 (II)



式 (III)



式 (IV)

(式中、Xは、独立して、S、Se、O、およびNR₆から選択され；

R₁、R₂、R₃、R₄、R₅、およびR₆は、独立して、水素、アルキル、置換アルキル、アリール、置換アリール、ヘテロアリール、ハロゲン、-CN、および-NO₂から選択され；

ArおよびAr'は、独立して、共役した2価の部分であり；

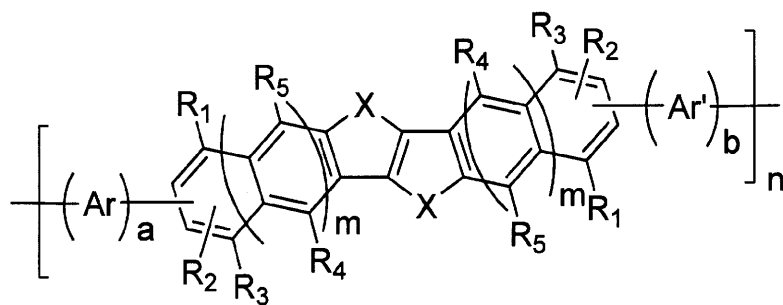
aおよびbは、0～10の整数であり；

nは、2以上の整数である。)

【請求項3】

式(A)で表される半導体材料を含む、半導体組成物。

【化 3】



式 (A)

10

(式中、Xは、独立して、S、Se、O、およびNR₆から選択され；

R₁、R₂、R₃、R₄、R₅、およびR₆は、独立して、水素、アルキル、置換アルキル、アリール、置換アリール、ヘテロアリール、ハロゲン、-CN、および-NO₂から選択され；

ArおよびAr'は、独立して、共役した2価の部分であり；

aおよびbは、0～10の整数であり；

mは、0または1であり；

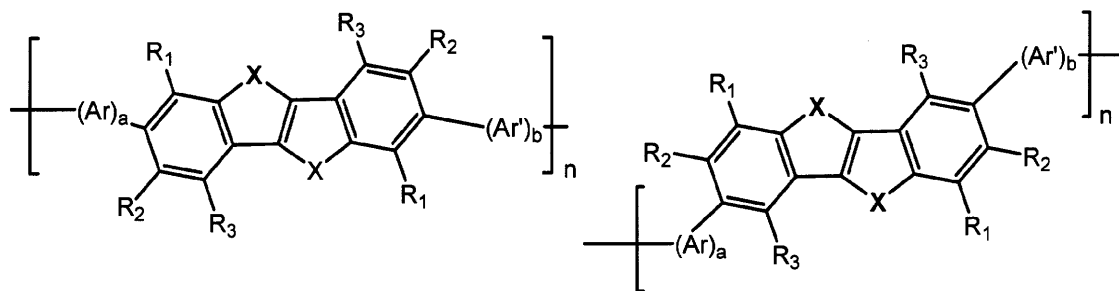
nは、2以上の整数である。）

【請求項 4】

20

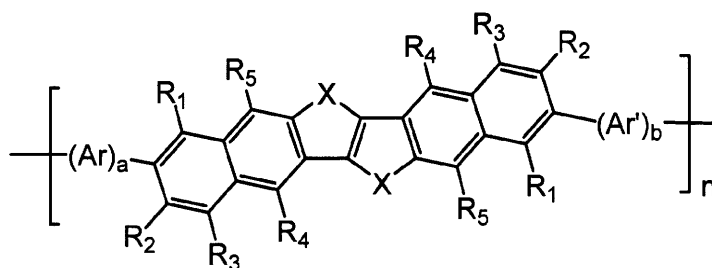
式(I)、(II)、(III)、または(IV)で表される半導体材料を含む半導体組成物。

【化 4】

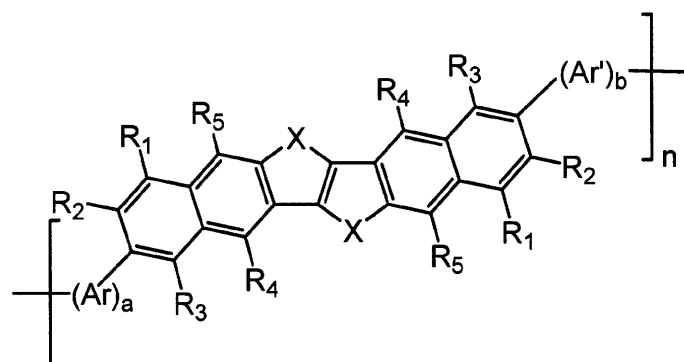


式 (I)

式 (II)



式 (III)



式 (IV)

(式中、Xは、独立して、S、Se、O、およびNR₆から選択され；

R₁、R₂、R₃、R₄、R₅、およびR₆は、独立して、水素、アルキル、置換アルキル、アリール、置換アリール、ヘテロアリール、ハロゲン、-CN、および-NO₂から選択され；

ArおよびAr'は、独立して、共役した2価の部分であり；

aおよびbは、0～10の整数であり；

nは、2以上の整数である。）

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、種々の実施形態において、薄膜トランジスタ（「TFT」）等の電子デバイスにおける使用に適した組成物およびプロセスに関する。本開示はまた、そのような組成物またはプロセスを用いて作製される構成要素または層、およびそのような材料を含む電子デバイスに関する。

【背景技術】

【0002】

薄膜トランジスタ（TFT）は、例えばセンサー、イメージスキャナ、電子表示デバイス等の現代の電子機器における基本的な構成要素である。現在主流のシリコン技術を用いたTFT回路は、一部の用途、特に、高速なスイッチングが必須とされない表示（例えば

10

20

30

40

50

アクティブマトリックス液晶モニターまたはテレビ)用バックプレーンスイッチング回路等の大面積電子素子にはコストが高くなり過ぎることがある。シリコンベースのTFT回路のコストが高い原因は主に、大きな資本を必要とするシリコン製造工場を使用し、厳密に制御された環境下での複雑な高温・高真空のフォトリソグラフィによる製造プロセスを用いるためである。一般的に、製造コストがはるかに低だけでなく、物理的に小型で軽量、かつフレキシブルであるといった魅力的な機械的特性を有するTFTを製造することが望ましい。有機薄膜トランジスタ(OTFT)は、高速なスイッチングや高密度が必要でない用途に適しているだろうと考えられる。

【0003】

TFTは一般的に、支持基板と、3種類の電気伝導性電極(ゲート電極、ソース電極、およびドレイン電極)と、チャネル半導体層と、半導体層からゲート電極を分離する電気絶縁性ゲート誘電体層とからなる。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】米国特許第3278552号公報

【特許文献2】米国特許出願公開第2004/0074779号公報

【特許文献3】米国特許出願公開第2005/0090640号公報

【特許文献4】米国特許出願公開第2005/0209419号公報

【特許文献5】米国特許出願公開第2006/0074250号公報

【特許文献6】米国特許出願公開第2007/0112171号公報

【特許文献7】米国特許出願公開第2007/0172702号公報

【特許文献8】米国特許出願公開第2007/0221916号公報

【特許文献9】米国特許出願公開第2007/0238854号公報

【非特許文献】

【0005】

【非特許文献1】EBATA et al., J. Am. Chem. Soc. 2007, 129, 15732-15733, American Chemical Society.

【非特許文献2】Kim et al., Chem. Mater., 2007, 19, 3561-3567, American Chemical Society.

【非特許文献3】McCULLOCH et al., Liquid-crystalline semiconducting polymers with high charge-carrier mobility, Nature Materials, Vo. 5, 2006, 328-333, Nature Publishing Group.

【非特許文献4】YAMAMOTO et al., J. Am. Chem. Soc. 2007, 129, 2224-2225, American Chemical Society.

【非特許文献5】Li et al., Advanced Materials, 2006, 18, 3029-3032, Wiley-VCH Verlag GmbH & Co. KGaA, Weinheim.

【発明の概要】

【発明が解決しようとする課題】

【0006】

公知のTFTの性能改善が望まれている。性能は、少なくとも3つの特性、すなわち移動度、電流オンオフ比、および閾値電圧により測定することができる。移動度は、 $\text{cm}^2/\text{V} \cdot \text{sec}$ の単位で測定され、移動度がより高いことが望ましい。電流オンオフ比もより高いことが望ましい。閾値電圧は、電流を流すためにゲート電極に印加される必要があるバイアス電圧に関係する。一般的に、閾値電圧は可能な限りゼロ(0)に近いことが望ましい。

【課題を解決するための手段】

【0007】

本開示は、種々の実施形態において、特定の属の半導体材料を含有する半導体層を有する薄膜トランジスタに関する。このトランジスタは移動度が良好であり、半導体層は空気

10

20

30

40

50

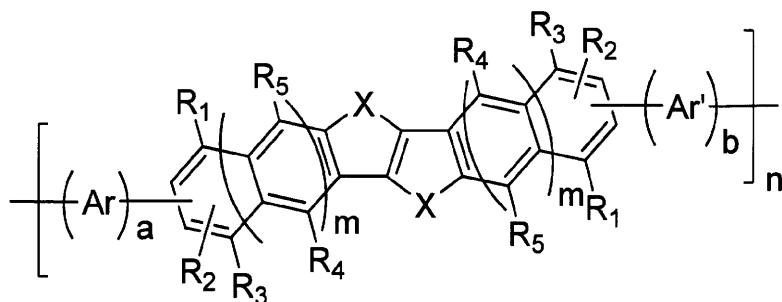
中で安定である。

【 0 0 0 8 】

本開示の種々の実施形態は、下記の実施形態を含む。

< 1 > 半導体層を含む薄膜トランジスタであって、前記半導体層が、式 (A) で表される半導体材料を含有する、薄膜トランジスタ。

【 化 1 】



式 (A)

(式中、

X は、独立して、S、Se、O、および NR₆ から選択され；

R₁、R₂、R₃、R₄、R₅、および R₆ は、独立して、水素、アルキル、置換アルキル、アリール、置換アリール、ヘテロアリール、ハロゲン、-CN、および -NO₂ から選択され；

Ar および Ar' は、独立して、共役した 2 価の部分であり；

a および b は、0 ~ 10 の整数であり；

m は、0 または 1 であり；

n は、2 以上の整数である。)

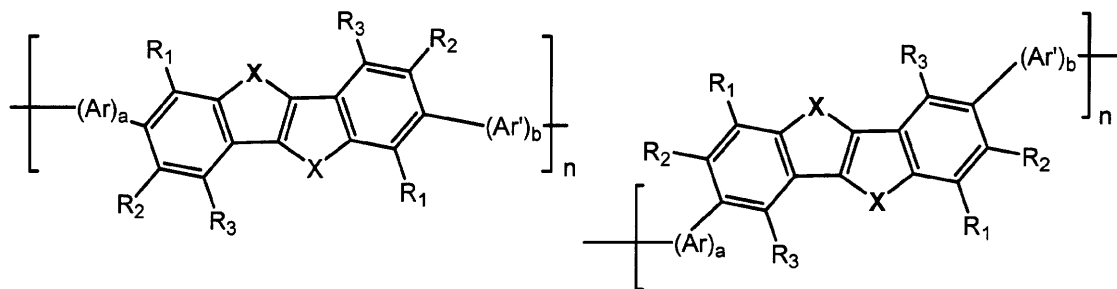
10

20

【 0 0 0 9 】

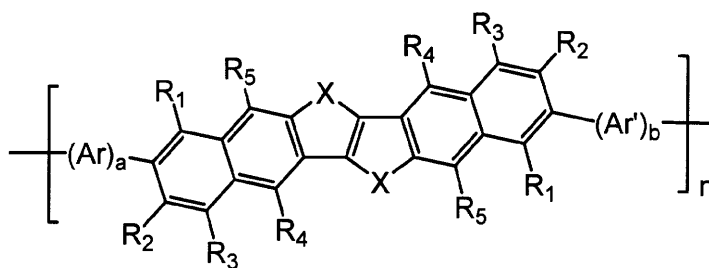
< 2 > 半導体層を含む薄膜トランジスタであって、前記半導体層が、式 (I)、(I I)、(I I I)、または (I V) で表される半導体材料を含有する、薄膜トランジスタ。

【化 2】

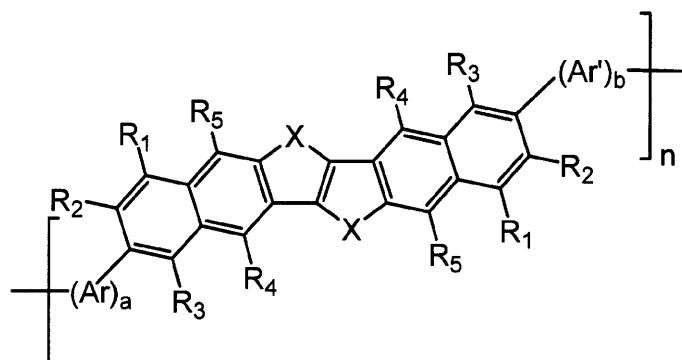


式 (I)

式 (I I)



式 (I I I)



式 (I V)

(式中、X は、独立して、S、Se、O、およびNR₆ から選択され；

R₁、R₂、R₃、R₄、R₅、およびR₆ は、独立して、水素、アルキル、置換アルキル、アリール、置換アリール、ヘテロアリール、ハロゲン、-CN、および-NO₂ から選択され；

Ar および Ar' は、独立して、共役した 2 価の部分であり；

a および b は、0 ~ 10 の整数であり；

n は、2 以上の整数である。)

【0010】

< 3 > 式 (A) で表される半導体材料を含む、半導体組成物。

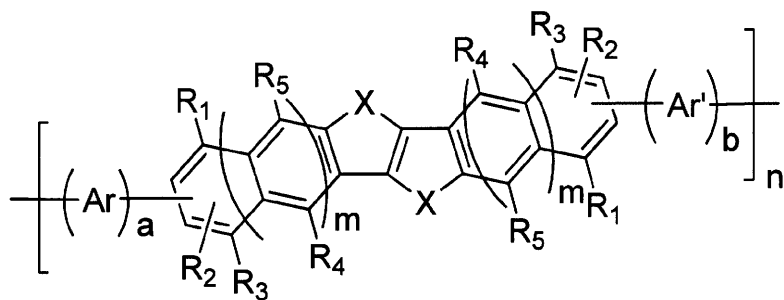
10

20

30

40

【化 3】



式 (A)

10

(式中、X は、独立して、S、Se、O、および NR_6 から選択され；

R_1 、 R_2 、 R_3 、 R_4 、 R_5 、および R_6 は、独立して、水素、アルキル、置換アルキル、アリール、置換アリール、ヘテロアリール、ハロゲン、 $-\text{CN}$ 、および $-\text{NO}_2$ から選択され；

Ar および Ar' は、独立して、共役した 2 価の部分であり；

a および b は、0 ~ 10 の整数であり；

m は、0 または 1 であり；

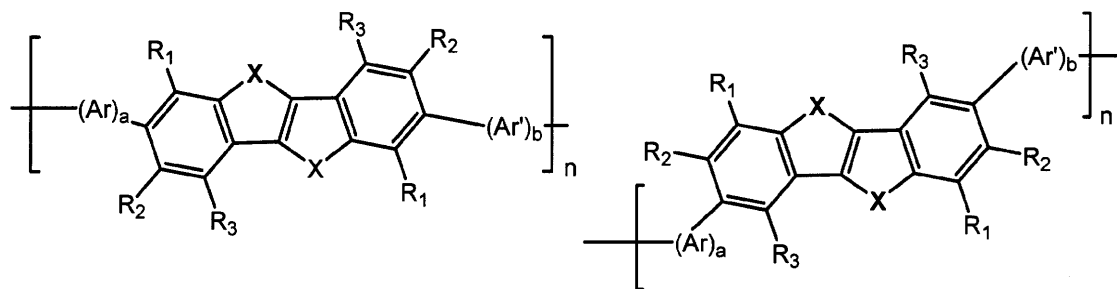
n は、2 以上の整数である。)

【 0 0 1 1 】

20

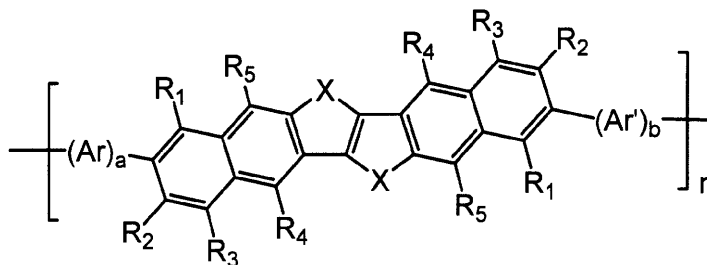
< 4 > 式 (I)、(I I)、(I I I)、または (I V) で表される半導体材料を含む半導体組成物。

【化 4】

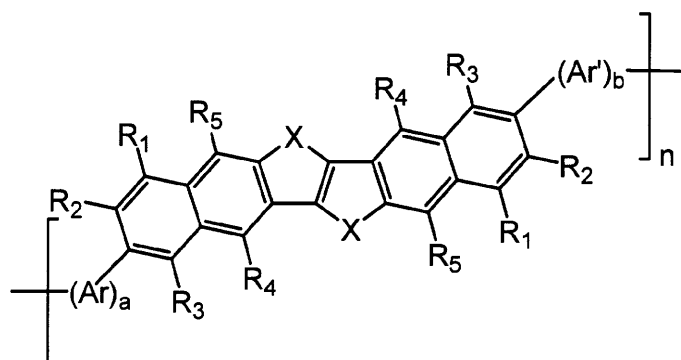


式 (I)

式 (II)



式 (III)



式 (IV)

(式中、Xは、独立して、S、Se、O、およびNR₆から選択され；

R₁、R₂、R₃、R₄、R₅、およびR₆は、独立して、水素、アルキル、置換アルキル、アリール、置換アリール、ヘテロアリール、ハロゲン、-CN、および-NO₂から選択され；

ArおよびAr'は、独立して、共役した2価の部分であり；

aおよびbは、0～10の整数であり；

nは、2以上の整数である。）

【図面の簡単な説明】

【0012】

【図1】本開示のTFTの第1の実施形態の例を示す図である。

【図2】本開示のTFTの第2の実施形態の例を示す図である。

【図3】本開示のTFTの第3の実施形態の例を示す図である。

【図4】本開示のTFTの第4の実施形態の例を示す図である。

【発明を実施するための形態】

【0013】

半導体層を有する薄膜トランジスタであって、半導体層が、式(A)から選択される半導体材料を含有する、薄膜トランジスタが開示される。

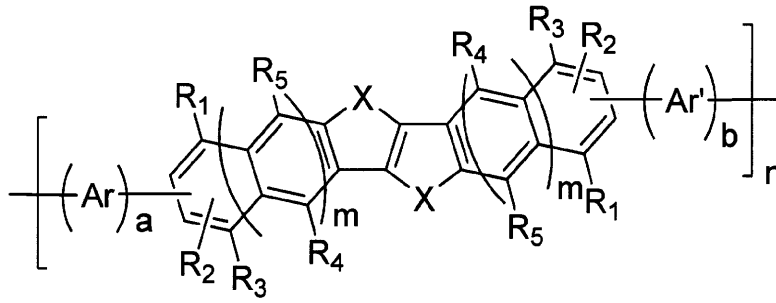
10

20

30

40

【化 5】



式 (A)

10

式中、Xは、独立して、S、Se、O、およびNR₆から選択され；

R₁、R₂、R₃、R₄、R₅、およびR₆は、独立して、水素、アルキル、置換アルキル、アリール、置換アリール、ヘテロアリール、ハロゲン、-CN、および-NO₂から選択され；

ArおよびAr'は、独立して、共役した2価の部分であり；

aおよびbは、0～約10（または0～10）の整数であり；

mは、0または1であり；

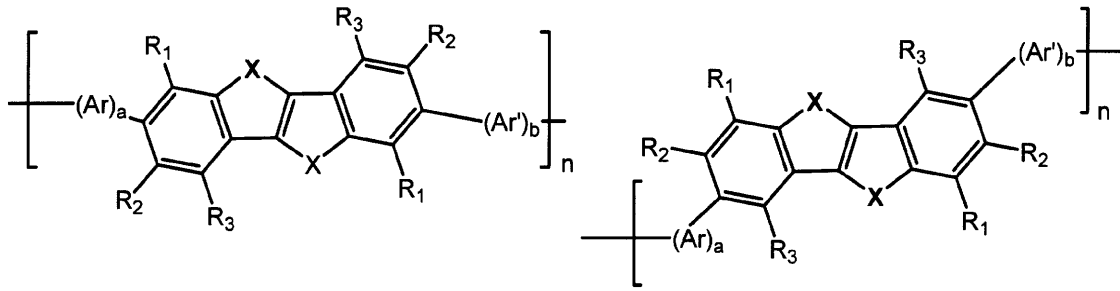
nは、2以上の整数である。

【0014】

20

より具体的な実施形態では、半導体材料は、式(I)、(II)、(III)、または(IV)で表されるものである。

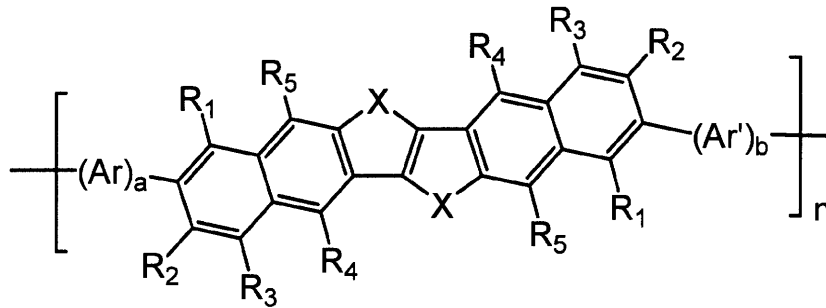
【化 6】



式 (I)

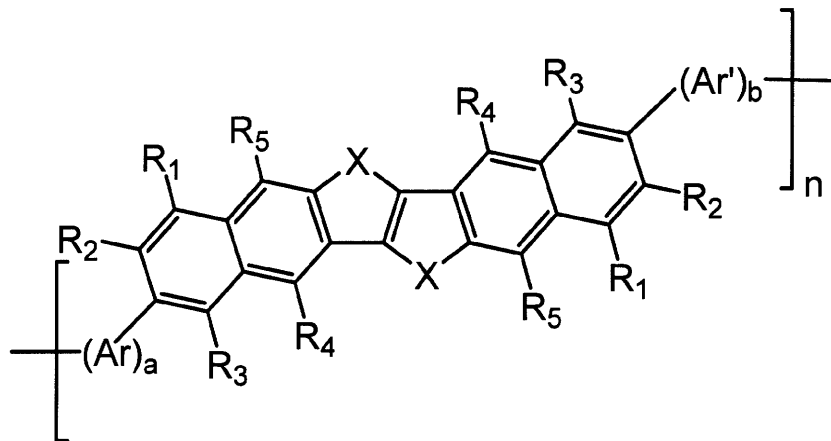
式 (II)

10



式 (III)

20



式 (IV)

30

【0015】

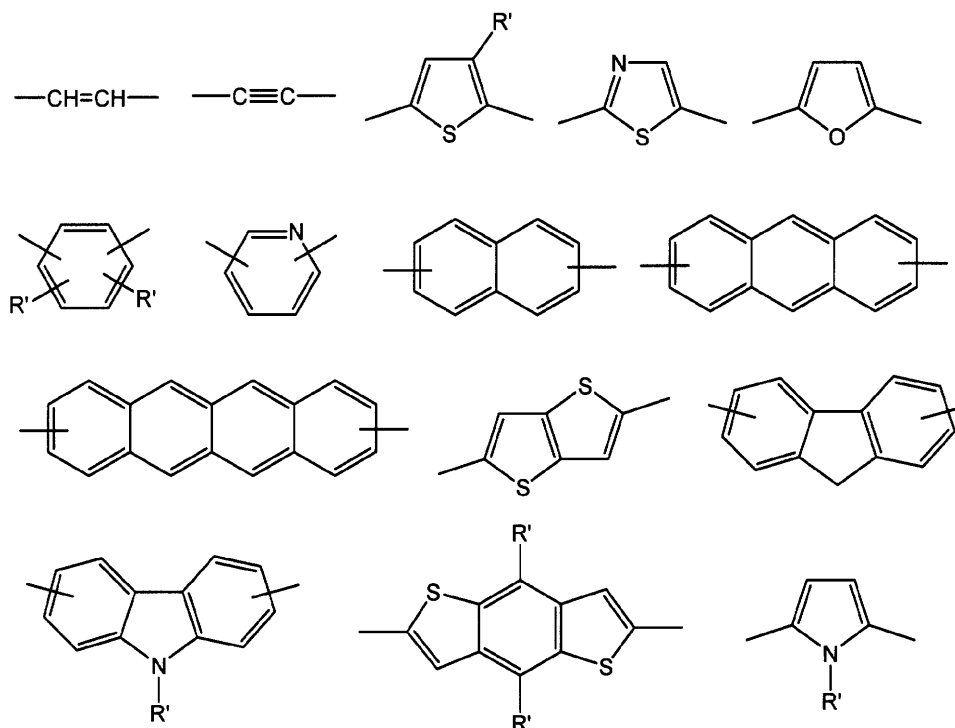
いくつかの実施形態では、 $(a + b) > 0$ である。他の実施形態では、半導体材料の重量平均分子量は約2,000～約200,000（または2,000～200,000）である。

【0016】

ArおよびAr'は、独立して、

40

【化 7】



10

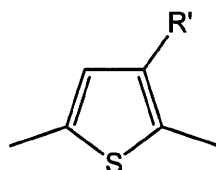
20

およびこれらの組合せ（式中、 R' は、独立して、水素、アルキル、置換アルキル、アリール、置換アリール、ヘテロアリール、ハロゲン、 $-CN$ 、および $-NO_2$ から選択される。）から選択される部分を含み得る。

【0017】

Ar および Ar' は、共に、

【化 8】



30

であってもよく、 a および b は、たとえば、それぞれ 1 ~ 約 5（または 1 ~ 5）である。

【0018】

X はそれぞれ硫黄であってよい。 R_1 、 R_2 、 R_3 、 R_4 、および R_5 の少なくとも 1 つはアルキルであってよい。別の実施形態では、 R_1 、 R_2 、 R_3 、 R_4 、および R_5 は水素である。

【0019】

式 (I) または (II) のいくつかの実施形態では、 X はそれぞれ硫黄であり、 R_1 、 R_2 、および R_3 は水素である。別の実施形態では、 X はそれぞれ硫黄であり、 R_1 、 R_2 、および R_3 の 1 つがアルキルであり、 R_1 、 R_2 、および R_3 の残り 2 つは水素である。

40

【0020】

式 (III) または (IV) のいくつかの実施形態では、 X はそれぞれ硫黄であり、 R_1 、 R_2 、 R_3 、 R_4 、および R_5 は水素である。別の実施形態では、 X はそれぞれ硫黄であり、 R_1 、 R_2 、 R_3 、 R_4 、および R_5 の 1 つがアルキルであり、 R_1 、 R_2 、 R_3 、 R_4 、および R_5 の残り 4 つは水素である。

【0021】

さらなる実施形態には、式 (A) の半導体材料を含有する半導体組成物；半導体層および/または本プロセスにより製造された薄膜トランジスタも含まれる。

50

【 0 0 2 2 】

添付の図面を参照することで、本明細書に開示されている構成要素、プロセス、および装置をより完全に理解することができる。図面は、単に本発明の説明の便宜および容易化のための模式図であり、したがって、デバイスまたはデバイスの構成要素の相対的なサイズおよび寸法を示すものではなく、例示的な実施形態の範囲を定義または制限するものでもない。

【 0 0 2 3 】

以下の記述では、わかり易いように具体的な用語を使用するが、これらの用語は図面中の図解のために選択された実施形態の特定の構造のみを指すことを意図し、本開示の範囲を定義または制限することを意図するものではない。図面および以下の記述において、同様の番号による指定は、同様の機能の構成要素を指すと理解される。

10

【 0 0 2 4 】

図 1 は、第 1 の O T F T の実施形態または構成を示す図である。O T F T 1 0 は、ゲート電極 3 0 と誘電体層 4 0 とに接触している基板 2 0 を具備する。ここで、ゲート電極 3 0 は基板 2 0 内に描かれているが、このことは必須ではない。しかし、誘電体層 4 0 がソース電極 5 0、ドレイン電極 6 0、および半導体層 7 0 からゲート電極 3 0 を分離することは幾分重要である。ソース電極 5 0 は半導体層 7 0 に接触している。ドレイン電極 6 0 も半導体層 7 0 に接触している。半導体層 7 0 は、ソース電極 5 0 とドレイン電極 6 0 の間およびその上に設けられている。所望により設けてもよい界面層 8 0 が、誘電体層 4 0 と半導体層 7 0 の間に配置されている。

20

【 0 0 2 5 】

図 2 は、第 2 の O T F T の実施形態または構成を示す図である。O T F T 1 0 は、ゲート電極 3 0 と誘電体層 4 0 とに接触している基板 2 0 を具備する。誘電体層 4 0 の上方または上に半導体層 7 0 が配置され、半導体層 7 0 は、誘電体層 4 0 をソース電極 5 0 およびドレイン電極 6 0 から分離している。所望により設けてもよい界面層 8 0 が、誘電体層 4 0 と半導体層 7 0 の間に配置されている。

【 0 0 2 6 】

図 3 は、第 3 の O T F T の実施形態または構成を示す図である。O T F T 1 0 は、ゲート電極としても働き、誘電体層 4 0 と接触している基板 2 0 を具備する。誘電体層 4 0 の上方または上に半導体層 7 0 が配置され、半導体層 7 0 は、誘電体層 4 0 をソース電極 5 0 およびドレイン電極 6 0 から分離している。所望により設けてもよい界面層 8 0 が、誘電体層 4 0 と半導体層 7 0 の間に配置されている。

30

【 0 0 2 7 】

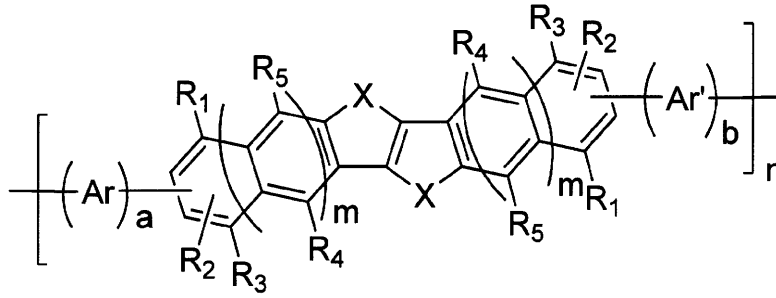
図 4 は、第 4 の O T F T の実施形態または構成を示す図である。O T F T 1 0 は、ソース電極 5 0 とドレイン電極 6 0 と半導体層 7 0 とに接触している基板 2 0 を具備する。半導体層 7 0 は、ソース電極 5 0 およびドレイン電極 6 0 の間およびその上に設けられている。半導体層 7 0 の上に誘電体層 4 0 がある。誘電体層 4 0 の上にゲート電極 3 0 があり、ゲート電極 3 0 は半導体層 7 0 に接触していない。所望により設けてもよい界面層 8 0 が、誘電体層 4 0 と半導体層 7 0 の間に配置されている。

【 0 0 2 8 】

半導体層は、式 (A) で表される半導体材料を含有する。

40

【化 9】



式 (A)

10

式中、Xは、独立して、S、Se、O、およびNR₆から選択され；R₁、R₂、R₃、R₄、R₅、およびR₆は、独立して、水素、アルキル、置換アルキル、アリール、置換アリール、ヘテロアリール、ハロゲン、-CN、および-NO₂から選択され；ArおよびAr'は、独立して、共役した2価の部分であり；aおよびbは、0～約10（または0～10）の整数であり；mは、0または1であり；nは、2以上（少なくとも2）の整数である。

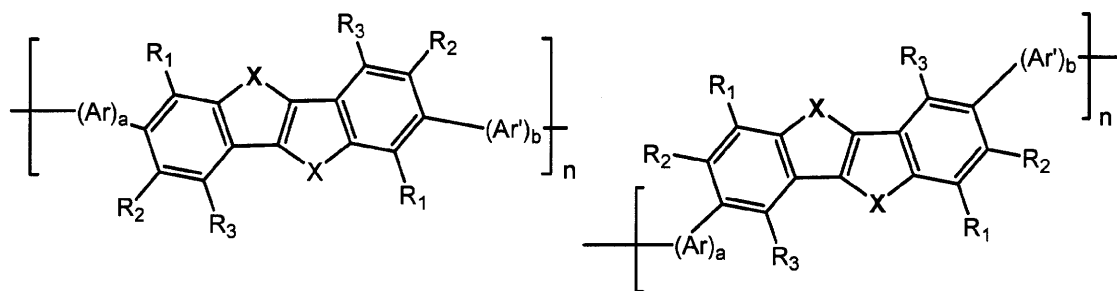
さらなる実施形態では、nは2～約5，000（または2～5，000）である。

【0029】

式(A)の具体的実施形態には、式(I)、(II)、(III)、および(IV)で表されるものが含まれる：

20

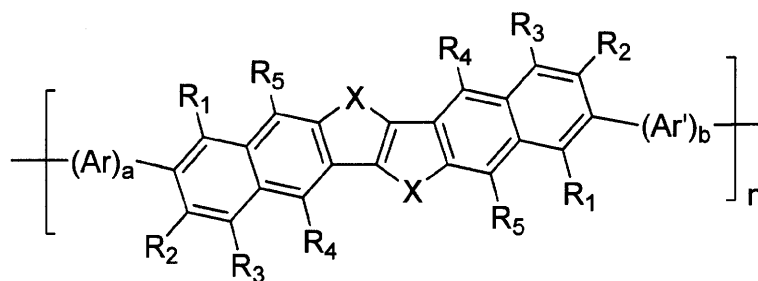
【化 10】



式 (I)

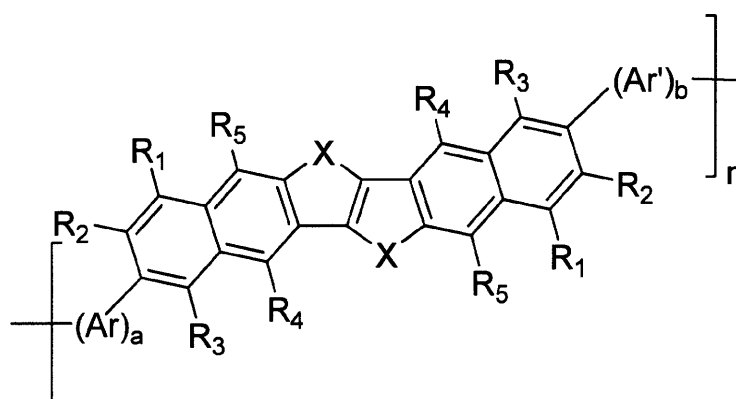
式 (II)

10



式 (III)

20



式 (IV)

30

式中、Xは、独立して、S、Se、O、およびNR₆から選択され；R₁、R₂、R₃、R₄、R₅、およびR₆は、独立して、水素、アルキル、置換アルキル、アリール、置換アリール、ヘテロアリール、ハロゲン、-CN、および-NO₂から選択され；ArおよびAr'は、独立して、共役した2個の部分であり；aおよびbは、0～約10（または0～10）の整数であり；nは2以上の整数であり、例えば、2～約5,000（または2～5,000）である。

40

【0030】

一般的に、アルキル基は、炭素数1～約20（または1～20）であり、アリール基またはヘテロアリール基は炭素数約5～約20（または5～20）である。aおよびbはそれぞれゼロであってもよいが、実施形態では、通常、aおよびbはそれぞれ少なくとも1である。特定の実施形態では、(a+b)>0である。いくつかの実施形態では、R₁、R₂、R₃、R₄、R₅、およびR₆はC₁～C₂₀のアルキルである。

【0031】

例示的なヘテロアリール基としては、チエニル、フラニル、ピリジニル、オキサゾイル、ピロイル、トリアジニル、イミダゾイル、ピリミジニル、ピラジニル、オキサジアゾイル、ピラゾイル、トリアゾイル、チアゾイル、チアジアゾイル、キノリニル、キナゾリニ

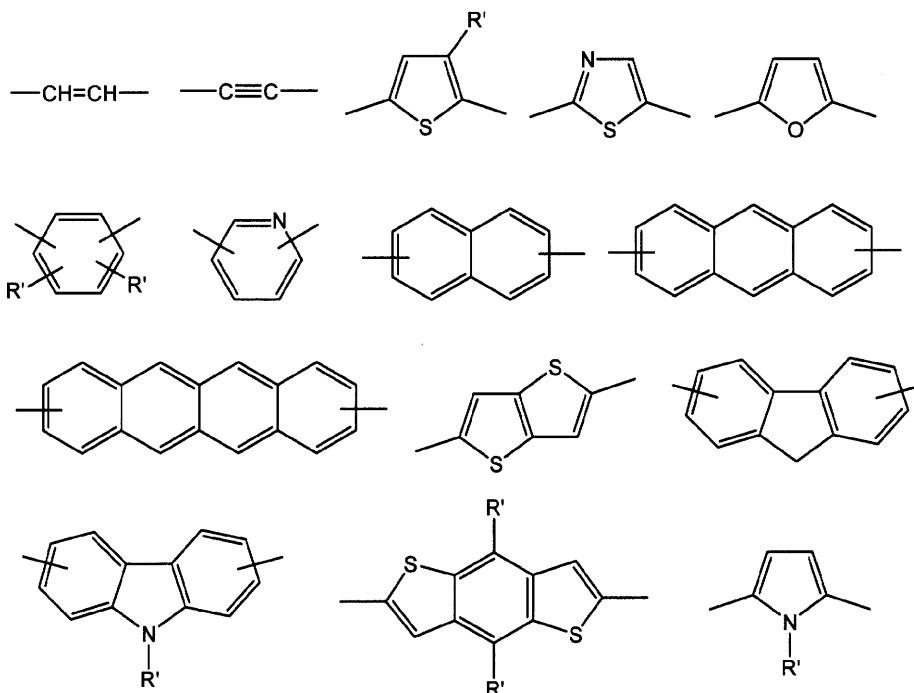
50

ル、ナフチリジニル、およびカルバゾイルが含まれ、ヘテロアリール基は、アルキル、アリール、炭素数 0 ～ 約 36（または 0 ～ 36）の異種原子含有基、またはハロゲンで置換されていてもよい。

【0032】

Ar および Ar' は、独立して、

【化 11】



10

20

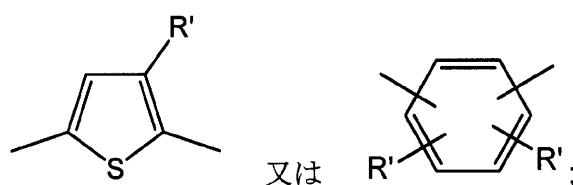
およびこれらの組合せ（式中、R' は、独立して、水素、アルキル、置換アルキル、アリール、置換アリール、ヘテロアリール、ハロゲン、-CN、および -NO₂ から選択される。）から選択される部分を含んでいてもよい。特定の実施形態では、R' はアルキルである。

【0033】

30

特定の実施形態では、Ar および Ar' は共に、

【化 12】



であり、a および b はそれぞれ 1 ～ 約 5（または 1 ～ 5）である。

【0034】

40

半導体材料の式中の各 X は硫黄であることが望ましい。R₁、R₂、R₃、R₄、および R₅ の少なくとも 1 つはアルキルであってよい。別の実施形態では、R₁、R₂、R₃、R₄、および R₅ は水素である。

【0035】

半導体材料の重量平均分子量は、約 2,000 ～ 約 200,000（または 2,000 ～ 200,000）でもよく、例えば約 5,000 ～ 約 100,000（または 5,000 ～ 100,000）でもよい。

【0036】

式 (I) または (II) のいくつかの実施形態では、X はそれぞれ硫黄であり、R₁、R₂、および R₃ は水素である。別の実施形態では、X はそれぞれ硫黄であり、R₁、R

50

2、および R_3 の 1 つがアルキルであり、 R_1 、 R_2 、および R_3 の残りの 2 つは水素である。

【0037】

式 (III) または (IV) のいくつかの実施形態では、 X はそれぞれ硫黄であり、 R_1 、 R_2 、 R_3 、 R_4 、および R_5 は水素である。別の実施形態では、 X はそれぞれ硫黄であり、 R_1 、 R_2 、 R_3 、 R_4 、および R_5 の 1 つがアルキルであり、 R_1 、 R_2 、 R_3 、 R_4 、および R_5 の残りの 4 つは水素である。

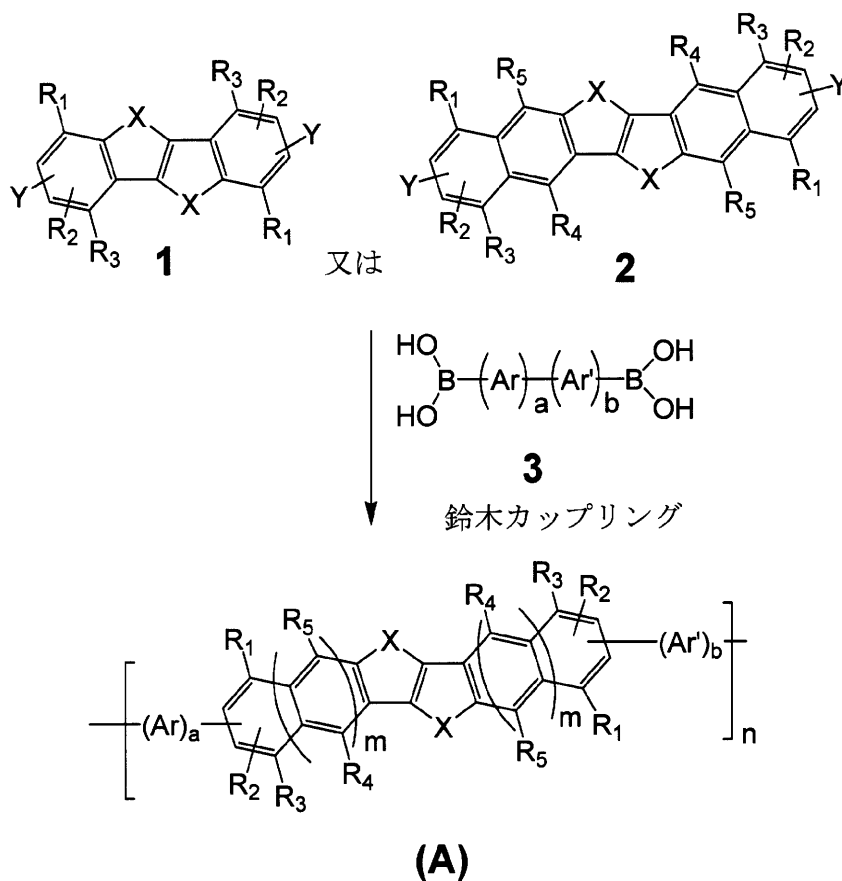
【0038】

式 (A) のポリマーは、如何なる適切な方法で調製されてもよい。例えば、スキーム 1 に示されるように、ジハロゲン化合物 (1) または (2) をジボロン酸化合物 (3) で鈴木カップリング重合化することにより作製することができる。

10

スキーム 1 . ポリマー (A) の合成例。

【化 13】



20

30

【0039】

所望であれば、半導体層に他の有機半導体材料を更に含めてもよい。他の有機半導体材料の例としては、アントラセン、テトラセン、ペンタセン、およびこれらの置換誘導体等のアセン；ペリレン、フラレン、オリゴチオフェン；トリアリールアミンポリマー、ポリインドロカルバゾール、ポリカルバゾール、ポリアセン、ポリフルオレン、ポリチオフェン、およびこれらの置換誘導体等のその他の半導体ポリマー；銅フタロシアニン、亜鉛フタロシアニン、およびこれらの置換誘導体等のフタロシアニンが含まれるが、これらに限定されるものではない。

40

【0040】

半導体層は厚さ約 5 nm ~ 約 1000 nm (または 5 nm ~ 1000 nm) 厚であってもよく、特に厚さ約 10 nm ~ 約 100 nm (または 10 nm ~ 100 nm) 厚であってもよい。半導体層は如何なる好適な方法で形成されてもよい。しかし一般的に半導体層は、分散液または溶液等の液状組成物から形成され、次いでトランジスタの基板上に堆積される。堆積方法の例としては、スピンコーティング、ディップコーティング、ブレード

50

コーティング、ロッドコーティング、スクリーン印刷、スタンピング (stamping)、インクジェット印刷等の液相堆積 (liquid deposition) 法、およびその他当該技術分野で公知の従来のプロセスが含まれる。

【 0 0 4 1 】

基板は、シリコン、ガラスプレート、プラスチックフィルムまたはシート等の材料からなるものでもよいが、これらに限定されるものではない。構造的に可撓性のデバイスには、例えばポリエステル、ポリカーボネート、ポリイミドのシート等のプラスチック基板を使用してもよい。基板の厚さは、約 10 マイクロメートル ~ 10 ミリメートル (または 10 マイクロメートル ~ 10 ミリメートル) を超えてもよく、例えば、特に可撓性プラスチック基板には約 50 マイクロメートル ~ 約 5 ミリメートル (または 50 マイクロメートル ~ 5 ミリメートル) でもよく、ガラスまたはシリコン等の剛性基板には約 0.5 ミリメートル ~ 約 10 ミリメートル (または 0.5 ミリメートル ~ 10 ミリメートル) でもよい。

10

【 0 0 4 2 】

ゲート電極は電気伝導性材料からなり、金属薄膜、導電性高分子膜、導電性のインクまたはペーストから作製された導電性膜、または基板自体、例えば高濃度でドーブされたシリコンであってもよい。ゲート電極材料の例としては、限定されるものではないが、アルミニウム、金、銀、クロム、酸化インジウムスズ ; ポリスチレンスルホネートをドーブしたポリ (3 , 4 - エチレンジオキシチオフェン) (PSS - PEDOT) 等の導電性ポリマー ; およびカーボンブラック / グラファイトまたは銀コロイドを含む導電性インク / ペーストが含まれる。ゲート電極は、真空蒸着 (vacuum evaporation)、金属または導電性金属酸化物のスパッタリング、従来のリソグラフィおよびエッチング、化学蒸着法 (chemical vapor deposition)、スピンコーティング、キャストリング、印刷、またはその他の堆積プロセスで形成することができる。ゲート電極の厚さは、金属膜では例えば約 10 ナノメートル ~ 約 500 ナノメートル (または 10 ナノメートル ~ 500 ナノメートル)、導電性ポリマーでは例えば約 0.5 マイクロメートル ~ 約 10 マイクロメートル (または 0.5 マイクロメートル ~ 10 マイクロメートル) である。

20

【 0 0 4 3 】

誘電体層は一般的に、無機材料膜、有機ポリマー膜、または有機無機複合膜であり得る。誘電体層として好適な無機材料の例としては、酸化ケイ素、窒化ケイ素、酸化アルミニウム、チタン酸バリウム、チタン酸バリウムジルコニウム等が含まれる。好適な有機ポリマーの例としては、ポリエステル、ポリカーボネート、ポリ (ビニルフェノール)、ポリイミド、ポリスチレン、ポリメタクリレート、ポリアクリレート、エポキシ樹脂等が含まれる。誘電体層の厚さは、使用される材料の誘電率 (dielectric constant) に依存するが、例えば約 10 ナノメートル ~ 約 500 ナノメートル (または 10 ナノメートル ~ 500 ナノメートル) でもよい。誘電体層の導電率は、例えば約 10^{-12} シーメンス / センチメートル (S / cm) 未満 (または 10^{-12} シーメンス / センチメートル (S / cm) 未満) でもよい。誘電体層は、例えば、ゲート電極の形成で記載したプロセスなどの、当該技術分野で公知の従来プロセスを用いて形成される。

30

【 0 0 4 4 】

所望であれば、誘電体層と半導体層の間に界面層を設けてもよい。有機薄膜トランジスタ中の電荷輸送はこれら 2 層の界面で起こるので、界面層は TFT の特性に影響を与え得る。界面層の例としては、米国特許出願公開公報第 2009 / 0256138 (2008 年 4 月 11 日に提出された米国特許出願第 12 / 101,942 号) に記載されているような、シランから形成されるものがある。

40

【 0 0 4 5 】

ソース電極およびドレイン電極としての使用に適した典型的な材料としては、金、銀、ニッケル、アルミニウム、白金、導電性ポリマー、導電性インク等のゲート電極材料が含まれる。特定の実施形態では、電極材料は半導体に低接触抵抗を付与する。典型的な厚さは、例えば約 40 ナノメートル ~ 約 1 マイクロメートル (または 40 ナノメートル ~ 1 マ

50

マイクロメートル)であり、より具体的には約100ナノメートル~約400ナノメートル(または100ナノメートル~400ナノメートル)でもよい。本開示のOTFTデバイスは半導体チャネルを含む。半導体チャネルの幅は、例えば約5マイクロメートル~約5ミリメートル(または5マイクロメートル~5ミリメートル)でもよく、具体的には約100マイクロメートル~約1ミリメートル(または100マイクロメートル~1ミリメートル)でもよい。半導体チャネルの長さは、例えば約1マイクロメートル~約1ミリメートル(または1マイクロメートル~1ミリメートル)でもよく、より具体的には約5マイクロメートル~約100マイクロメートル(または5マイクロメートル~100マイクロメートル)でもよい。

【0046】

10

ソース電極を接地し、例えば約0ボルト~約80ボルト(または0ボルト~80ボルト)のバイアス電圧をドレイン電極に印加し、例えば約+10ボルト~約-80ボルト(または+10ボルト~-80ボルト)の電圧をゲート電極に印加したときに半導体チャネル中を輸送された電荷キャリアを収集する。電極は、当該技術分野で公知の従来プロセスを用いて形成または堆積されてもよい。

【0047】

所望であれば、TFTの電気的特性を劣化させることのある光、酸素、湿気等の環境条件からTFTを保護するために、TFTの上にバリア層を堆積してもよい。そのようなバリア層は当該技術分野で公知であり、単純にポリマーのみからなってもよい。

【0048】

20

OTFTの種々の構成要素は、図に見られるように、如何なる順序で基板上に堆積されてもよい。「基板上に」という語は、各構成要素が基板に直接接触しなければならないと解釈されるべきではない。この語は、基板に対する構成要素の相対的位置を説明していると解釈されるべきである。しかし、一般的には、ゲート電極および半導体層は共に誘電体層に接触しているべきである。また、一般的には、ソース電極およびドレイン電極は共に半導体層に接触しているべきである。本開示の方法により形成された半導体ポリマーを有機薄膜トランジスタの適当な構成要素上に堆積させて、トランジスタの半導体層を形成することができる。

【0049】

実施形態において、得られたトランジスタの移動度は、 $0.01 \text{ cm}^2 / \text{V} \cdot \text{sec}$ 以上であってもよく、例えば $0.1 \text{ cm}^2 / \text{V} \cdot \text{sec}$ 以上であってもよい。電流オンオフ比は 10^4 以上であってもよい。

30

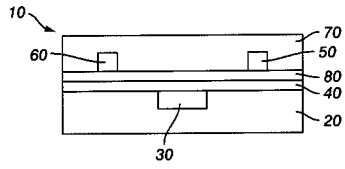
【符号の説明】

【0050】

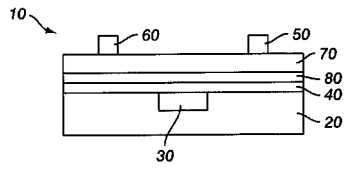
- 10 有機薄膜トランジスタ(OTFT)
- 20 基板
- 30 ゲート電極
- 40 誘電体層
- 50 ソース電極
- 60 ドレイン電極
- 70 半導体層
- 80 界面層

40

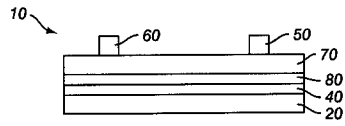
【図 1】



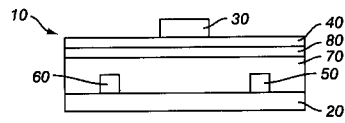
【図 2】



【図 3】



【図 4】



フロントページの続き

(72)発明者 ビン リウ

カナダ国 エル5エム 3エイチ2 オンタリオ州 ミシソーガ デルダーフィールド クレセント 1733

(72)発明者 イリアン ウー

カナダ国 エル6エイチ 0シー6 オンタリオ州 オークヴィル テイラーウッド ドライブ 2394

(72)発明者 ポール エフ・スミス

カナダ国 エル6ジェイ 2ジー2 オークヴィル ゲートストーン アベニュー 24

Fターム(参考) 4J032 BA05 BA18 BA25 BB03 BC01 CG01

5F110 AA01 AA05 AA08 AA14 CC03 CC05 CC07 DD01 DD02 DD05

DD21 EE01 EE02 EE03 EE08 EE42 EE43 EE44 EE45 EE47

FF01 FF02 FF03 FF09 FF36 GG05 GG25 GG28 GG29 GG57

HK01 HK02 HK03 NN02 NN27