(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年7月7日(07.07.2022)

WIPO | PCT

(10) 国際公開番号
WO 2022/145202 A1

(51) 国際特許分類:
H01L 23/34 (2006.01) *H03H 9/25* (2006.01)
H01L 23/373 (2006.01)

(21) 国際出願番号： PCT/JP2021/045550

(22) 国際出願日： 2021年12月10日(10.12.2021)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2021-000077 2021年1月4日(04.01.2021) JP

(71) 出願人: 株式会社村田製作所 (**MURATA MANUFACTURING CO., LTD.**) [JP/JP]; 〒6178555 京都府長岡京市東神足１丁目１０番１号 Kyoto (JP).

(72) 発明者: 岩本 敬 (**IWAMOTO, Takashi**); 〒6178555 京都府長岡京市東神足１丁目１０番１号 株式会社村田製作所内 Kyoto (JP).

(74) 代理人: 特許業務法人深見特許事務所(**FUKAMI PATENT OFFICE, P.C.**); 〒5300005 大阪府大阪市北区中之島三丁目２番４号 中之島フェスティバルタワー・ウエスト Osaka (JP).

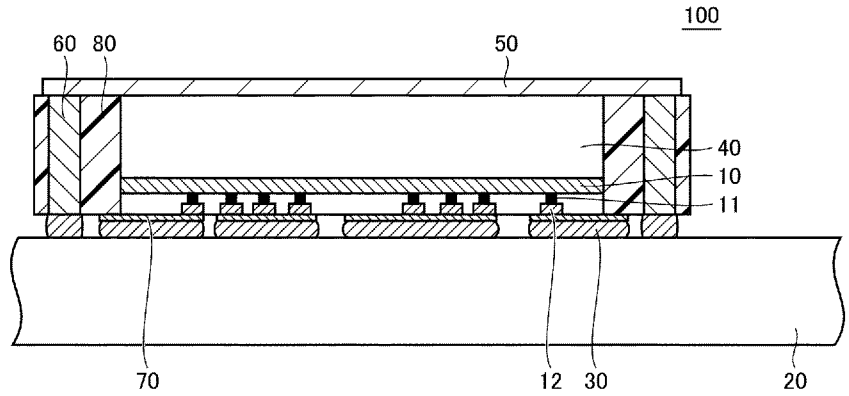
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,

(54) **Title:** ELECTRONIC DEVICE

(54) 発明の名称： 電子デバイス

FIG.1



(57) **Abstract:** An electronic device (100) comprises a substrate (10), a base substrate (20), a metal connection body (30), a support body (40), a metal body (50), and a via (60). The substrate (10) is a piezoelectric substrate or a chemical compound semiconductor substrate provided with a functional element (11) on one main surface thereof. The base substrate (10) is mounted on the base substrate (20), with the one main surface facing the base substrate (20). The metal body (50) is in contact with the support body (40), and at least a portion of the metal body (50) is provided to the outside of the substrate (10), as viewed in a plane from the support body (40) side. The via (60) connects the base substrate (20) and the portion of the metal body (50) provided outside the substrate (10), and has higher thermal conductivity than the substrate (10).

WO 2022/145202 A1

［続葉有］

TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一　国際調査報告（条約第21条(3)）

(57) 要約：電子デバイス（１００）は、基板（１０）と、ベース基板（２０）と、金属接続体（３０）と、支持体（４０）と、金属体（５０）と、ビア（６０）と、を備える。基板（１０）は、一方の主面に機能素子（１１）が設けられ、圧電基板または化合物半導体基板である。ベース基板（２０）は、一方の主面の側を向けて基板（１０）が実装される。金属体（５０）は、支持体（４０）と接し、支持体（４０）側から平面視した基板（１０）の外側まで少なくとも一部が設けられる。ビア（６０）は、基板（１０）より外側に設けられた金属体（５０）の部分とベース基板（２０）とを接続し、基板（１０）より熱伝導率が高い。

明　細　書

発明の名称 ： 電子デバイス

技術分野

[0001]　本開示は、機能素子を設けた機能素子基板を実装した電子デバイスに関する。

背景技術

[0002]　集積回路などの機能素子を設けた機能素子基板を実装した電子デバイスでは、駆動時に機能素子や配線から発生する熱を外部に放出するために放熱フィンなどが設けられている。具体的に、特開２００４－１３４４８０号公報（特許文献１）に示す電子デバイスでは、集積回路を設けた半導体チップ（機能素子基板）を、当該集積回路を配した主面が対向するようにベース基板に設けたフェイスダウン構造のＣＳＰ（Chip　size　package）である。そして、当該電子デバイスでは、集積回路を配した主面と反対側の半導体チップの裏面に凹凸形状の放熱フィンが設けてある。

先行技術文献

特許文献

[0003] 特許文献1：特開２００４－１３４４８０号公報

発明の概要

発明が解決しようとする課題

[0004]　特許文献１の電子デバイスおいて、半導体チップの材料がケイ素（Ｓｉ）の場合、半導体チップの主面側の機能素子から発生する熱を半導体チップの裏面に伝えて放熱フィンで放熱することは可能である。しかし、半導体チップの材料はケイ素に限られず化合物半導体などを採用する場合がある。化合物半導体の熱伝導率はケイ素に比べて低いため、特許文献１に示す構成では、半導体チップの主面（第１主面）側の機能素子から発生する熱を半導体チップの裏面（第２主面）に十分に伝えることができず放熱性が低下する虞があった。

[0005] そこで、本開示の目的は、第１主面に機能素子を設けた機能素子基板おいて、機能素子基板の放熱性を向上させることができる電子デバイスを提供することである。

課題を解決するための手段

[0006] 本開示の一形態に係る電子デバイスは、第１主面に機能素子が設けられ、圧電基板または化合物半導体基板である機能素子基板と、第１主面の側を向けて機能素子基板が実装されるベース基板と、機能素子とベース基板とを電気的に接続する金属接続体と、第１主面とは反対側の機能素子基板の第２主面に設けられ、機能素子基板より熱伝導率の高い支持体と、支持体と接し、支持体側から平面視した機能素子基板の外側まで少なくとも一部が設けられる第１金属体と、機能素子基板より外側に設けられた第１金属体の部分とベース基板とを接続し、機能素子基板より熱伝導率の高いビアと、を備える。

発明の効果

[0007] 本開示の一形態によれば、支持体側から平面視した機能素子基板の外側まで少なくとも一部が設けられる第１金属体とベース基板とを機能素子基板より熱伝導率の高いビアで接続するので、機能素子基板の放熱性を向上させることができる。

図面の簡単な説明

[0008] [図1]実施の形態１に係る電子デバイスの断面図である。

[図2]実施の形態１に係る別の電子デバイスの断面図である。

[図3]実施の形態１に係るさらに別の電子デバイスの断面図である。

[図4]実施の形態２に係る電子デバイスの断面図である。

[図5]機能素子を設けた基板の断面図である。

[図6]ビアを形成した基板の断面図である。

[図7]支持体の面に金属体を形成した平面図である。

[図8]支持体の面に金属体を形成した断面図である。

[図9]仮基板を除去した基板の断面図である。

[図10]実施の形態３に係る電子デバイスの断面図である。

[図11]実施の形態３に係る別の電子デバイスの断面図である。

[図12]実施の形態３に係るさらに別の電子デバイスの断面図である。

[図13]変形例に係る電子デバイスの断面図である。

発明を実施するための形態

[0009] 以下、実施の形態に係る電子デバイスについて図面に基づいて説明する。以下の説明では、同一の部品には同一の符号を付してある。それらの名称および機能も同じである。したがって、それらについての詳細な説明は繰り返さない。

[0010] （実施の形態１）

図１は、実施の形態１に係る電子デバイス１００の断面図である。実施の形態１に係る電子デバイス１００は、基板１０の一方の主面（第１主面）に機能素子１１が設けられ、当該機能素子１１が設けられた主面の側を向けて基板１０をベース基板２０に実装してある。ベース基板２０は、ガラスエポキシ樹脂、アルミナなどで形成されるパッケージ基板、シリコン基板、圧電基板（ニオブ酸リチウム（ＬＮ）、タンタル酸リチウム（ＬＴ））、部品内蔵基板（ポリイミド、エポキシ樹脂、金属配線などの積層品）などであってもよい。

[0011] 機能素子１１には、電極１２（機能素子電極）が設けられており、金属接続体３０（例えば、半田や導電ペーストなど）を用いて当該電極１２とベース基板２０上の電極とを電気的に接続することで、ベース基板２０から機能素子１１に対して電力や信号を供給することができる。金属接続体３０は、支持体４０側から平面視した基板１０の外側まで少なくとも一部が設けられていることが好ましい。言い換えれば、金属接続体３０は、支持体４０側から平面視して、基板１０の内側から基板１０の外側にまたがって設けられていることが好ましい。なお、図１に示す電子デバイス１００では、電極１２と金属接続体３０との間に金属体７０（第２金属体）を設け、当該金属体７０を介して電極１２と金属接続体３０とが電気的に接続している。もちろん、金属体７０を設けずに、電極１２と金属接続体３０とが電気的に接続して

もよい。また、金属体７０は、支持体４０側から平面視した基板１０の外側の金属接続体３０まで設けられることが好ましい。言い換えれば、金属体７０は、支持体４０側から平面視して、金属接続体３０の内側から金属接続体３０の外側にまたがって設けられていることが好ましい。

[0012] ベース基板２０から機能素子１１に対して電力や信号を供給して機能素子１１を動作させた場合、動作中に機能素子１１や電極１２で熱が発生する。基板１０にケイ素（Ｓｉ）など熱伝導率の高い材料を使用している場合、機能素子１１や電極１２で発生した熱を、基板１０を介して基板１０の他方の主面（第２主面）の側に伝えて放熱させることができる。なお、ケイ素の熱伝導率は、１６０～２００Ｗ／（ｍ・ｋ）である。

[0013] しかし、基板１０は、圧電基板または化合物半導体基板である。圧電基板に使用される材料は、例えば、水晶、$LiTaO_3$、$LiNbO_3$、$KNbO_3$、$La_3Ga_5SiO_{14}$、$Li_2B_4O_7$などであり、化合物半導体基板に使用される材料は、例えば、ＧａＡｓ、ＧａＮなどである。何れの材料もケイ素などに比べて熱伝導率の低い材料で、機能素子１１や電極１２で発生した熱を、基板１０を介して基板１０の他方の主面の側に伝えて放熱させることが十分できない虞がある。ちなみに、$LiTaO_3$、$LiNbO_3$の熱伝導率は、３～５Ｗ／（ｍ・ｋ）である。ＧａＡｓの熱伝導率は、５５Ｗ／（ｍ・ｋ）である。ＧａＮの熱伝導率は、１００Ｗ／（ｍ・ｋ）である。

[0014] そこで、実施の形態１に係る電子デバイス１００では、機能素子１１や電極１２で発生した熱を基板１０の他方の主面の側に伝える熱伝導経路を有している。具体的に、電子デバイス１００は、基板１０の他方の主面（機能素子１１を設けた主面とは反対側の基板１０の主面）に基板１０より熱伝導率の高い支持体４０を設けている。支持体４０に使用される材料は、ケイ素（Ｓｉ）、炭化ケイ素（ＳｉＣ）、酸化アルミニウム（例えば、Al_2O_3）、窒化ホウ素（ＢＮ）、窒化アルミニウム（ＡｌＮ）、窒化ケイ素、銅（Ｃｕ）、ニッケル（Ｎｉ）、銀（Ａｇ）系導電ペースト硬化物などがある。ちなみに、銅の熱伝導率は、３００～４００Ｗ／（ｍ・ｋ）である。炭化ケイ素

の熱伝導率は、２００Ｗ／（ｍ・ｋ）である。炭化ホウ素の熱伝導率は、１５０～２００Ｗ／（ｍ・ｋ）である。窒化アルミニウムの熱伝導率は、１５０～１８０Ｗ／（ｍ・ｋ）である。

[0015] なお、基板１０は、支持体４０を設けることで薄化することができる。所定の厚みの基板を基板１０と支持体４０とを組み合わせて作ることで、基板１０の特性を維持しつつ、基板１０を薄化することで熱伝導率の低い部分を減らし、支持体４０を厚化することで熱伝導率の高い部分を増やすことができる。このことにより、機能素子１１や電極１２で発生した熱が支持体４０および金属体５０に効率よく伝わり、放熱性が向上する。

[0016] さらに、電子デバイス１００は、基板１０と接する側とは反対側の支持体４０の面に金属体５０（第１金属体）を設けている。金属体５０の少なくとも一部は、支持体４０側から平面視した基板１０の外側まで設けられている。言い換えれば、金属体５０は、支持体４０側から平面視して、基板１０の内側から基板１０の外側にまたがって設けられていることが好ましい。外側まで設けられた金属体５０の部分が、支持体４０側から平面視した基板１０の対向する辺の両側に位置している。

[0017] 基板１０より外側に設けられた金属体５０の部分とベース基板２０とをビア６０で接続する。なお、金属体５０には、例えば、銅、アルミニウム（Ａｌ）などが使用され、ビア６０には、基板１０より熱伝導率の高い銅系導電ペースト硬化物、および銀系導電ペースト硬化物のうち少なくとも１種の材料などが使用される。また、図１に示すビア６０は、金属接続体３０を挟んでベース基板２０と接続されているが、金属接続体３０を挟まずにベース基板２０と直接接続しても、金属接続体３０および金属体７０を挟んでベース基板２０と接続してもよい。

[0018] ビア６０で金属体５０とベース基板２０とを接続することで、機能素子１１や電極１２で発生した熱を金属体５０－ビア６０－ベース基板２０と伝わる新たな熱伝導経路を確保できる。具体的に、新たな熱伝導経路は、機能素子１１や電極１２で発生した熱を、基板１０、支持体４０、金属体５０、ビ

ア６０、金属接続体３０、およびベース基板２０の順に伝え、基板１０の他方の主面から放熱する熱伝導経路である。これにより、電子デバイス１００は、基板１０の一方の主面（第１主面）からだけでなく、基板１０の他方の主面（第２主面）からの放熱性を向上させることができる。

[0019] 電子デバイス１００では、ビア６０の金属接続体３０と接続されている部分を金属接続体３０とビア６０との積層方向に直交する横方向に切った断面積を、複数の金属接続体３０それぞれを横方向に切った断面積のうち少なくとも１つの断面積より大きくすることが好ましい。ビア６０の断面積を大きくすることで、金属接続体３０からビア６０に伝わって金属体５０へと至る熱伝導経路を大きく確保でき、基板１０の他方の主面側からの放熱性をより向上させることができる。

[0020] また、電子デバイス１００は、図１に示すように、機能素子１１および電極１２を設けた基板１０と、支持体４０とを積層した構造のチップを、ベース基板２０にフェイスダウン実装した構成であると捉えることができる。基板１０には、機能素子１１および電極１２が図示してあるが、これら以外にも保護膜、引回配線、絶縁層などが設けられてもよい。さらに、電子デバイス１００は、ベース基板２０にフェイスダウン実装した基板１０の裏面側（機能素子１１を設けた面とは反対側の面）に金属体５０を設け、当該金属体５０とベース基板２０とを繋ぐビア６０が配置されている。金属体５０は、支持体４０側から平面視した場合に、機能素子１１や電極１２を設けた基板１０の領域が含まれるように支持体４０上に設けられていることが好ましい。これにより、機能素子１１を設けた基板１０の裏面（他方の主面）に伝わる熱を金属体５０で放熱することができる。

[0021] 図１に示す電子デバイス１００では、基板１０の側面および支持体４０の側面を覆う絶縁体８０を設けている。ここで、基板１０の側面とは、基板１０において機能素子１１が設けられている一方の主面と、機能素子１１が設けられた面とは反対側の他方の主面とを結ぶ面のことである。また、支持体４０の側面とは、支持体４０において、基板１０側の面と、基板１０側の面

とは反対側の面とを結ぶ面のことである。ビア６０は、基板１０の側面および支持体４０の側面に設けた絶縁体８０に形成されており、基板１０および支持体４０に対する絶縁を確保できる。

[0022] 図１に示す電子デバイス１００では、支持体４０を１つの材料で形成する構成について説明したが、これに限られない。例えば、支持体４０に凹み加工を施して形成した凹み部に支持体４０と異なる材料を設ける構成でもよい。図２は、実施の形態１に係る別の電子デバイス１００Ａの断面図である。なお、図２に示す電子デバイス１００Ａにおいて、図１に示す電子デバイス１００と同じ構成については同じ符号を付して詳細な説明を繰り返さない。

[0023] 電子デバイス１００Ａでは、基板１０と接する面とは反対側の支持体４０の面に凹み加工を施し、形成した凹み部４０ａに支持体４０より熱伝導率の高い導電膜４１を形成する。凹み部４０ａは、支持体４０において、機能素子１１側に凹んでいる。言い換えれば、凹み部４０ａは、支持体４０において、金属体５０側に開口している開口部である。導電膜４１は、例えば銅（Ｃｕ）、金（Ａｕ）、タングステン（W）、およびニッケル（Ｎｉ）のうち少なくとも１種の材料を含む積層構造、もしくは銅（Ｃｕ）、金（Ａｕ）、タングステン（W）、およびニッケル（Ｎｉ）のうち少なくとも１種の材料を含む合金である。導電膜４１は、金属体５０と接しているので、電子デバイス１００Ａは、支持体４０の凹み部４０ａに設けた導電膜４１により、基板１０の他方の主面側からの放熱性をさらに向上させることができる。なお、凹み部４０ａは、一方の主面側から平面視した場合に機能素子１１または電極１２を設けた領域と重なる基板１０の位置に少なくとも設ければよい。また、支持体４０に凹み部４０ａではなく、支持体４０を貫通して基板１０の他方の主面まで届く貫通孔を設けてもよい。

[0024] さらに、基板１０に設けられる機能素子１１が弾性表面波素子である場合の一例について説明する。図３は、実施の形態１に係るさらに別の電子デバイス１００Ｂの断面図である。なお、図３に示す電子デバイス１００Ｂにおいて、図１に示す電子デバイス１００と同じ構成については同じ符号を付し

て詳細な説明を繰り返さない。ただし、機能素子１１が弾性表面波素子である場合、基板１０の材料には圧電基板を用いることになる。

[0025] 機能素子１１が弾性表面波素子である場合、機能素子１１を設けた側を中空にして複数の櫛歯状電極（ＩＤＴ電極）などの動作を確保する必要がある。そのため、電子デバイス１００Ｂでは、図３に示すように、基板１０とベース基板２０との間に中間基板２２を設け、当該中間基板２２と基板１０との間に中空部分を確保している。基板１０に設けた電極１２が中間基板２２に設けた金属体７０と接続し、当該金属体７０が金属接続体３０と接続している。なお、基板１０の電極１２からベース基板２０の金属接続体３０へ熱が伝わりやすくするために、金属体７０の断面積を大きくすることが好ましい。

[0026] 以上のように、実施の形態１に係る電子デバイス１００，１００Ａ，１００Ｂは、基板１０と、ベース基板２０と、金属接続体３０と、支持体４０と、金属体５０と、ビア６０と、を備える。基板１０は、一方の主面に機能素子１１が設けられ、圧電基板または化合物半導体基板である。ベース基板２０は、一方の主面の側を向けて基板１０が実装される。金属接続体３０は、機能素子１１の電極１２とベース基板２０の配線とを電気的に接続する。支持体４０は、一方の主面とは反対側の基板１０の他方の主面に設けられ、基板１０より熱伝導率が高い。金属体５０は、支持体４０と接し、支持体４０側から平面視した基板１０の外側まで少なくとも一部が設けられる。ビア６０は、基板１０より外側に設けられた金属体５０の部分とベース基板２０とを接続し、基板１０より熱伝導率が高い。

[0027] これにより、実施の形態１に係る電子デバイス１００，１００Ａ，１００Ｂは、支持体４０側から平面視した基板１０の外側まで少なくとも一部が設けられる金属体５０とベース基板２０とを基板１０より熱伝導率の高いビアで接続するので、基板１０の放熱性を向上させることができる。

[0028] また、金属体５０は、支持体４０側から平面視した基板１０を跨いで設けられ、基板１０より外側まで設けられた金属体５０の部分が、支持体４０側

から平面視した基板１０の対向する辺の両側に位置し、各々の金属体５０の部分は、ビア６０を介してベース基板２０と接続することが好ましい。これにより、電子デバイス１００，１００Ａ，１００Ｂは、ベース基板２０の側から基板１０の他方の主面の側への熱伝導経路を大きく確保できる。

[0029] また、金属接続体３０は、支持体４０側から平面視した基板１０の内側から基板１０の外側にまたがって設けられることが好ましい。これにより、電子デバイス１００，１００Ａ，１００Ｂは、ベース基板２０の側から基板１０の他方の主面の側への熱伝導経路を大きく確保できる。

[0030] また、機能素子１１の電極１２と金属接続体３０との間に金属体７０をさらに備えることが好ましい。これにより、機能素子１１の電極１２と金属接続体３０との接続が容易になる。さらに、金属体７０は、支持体４０側から平面視した基板１０の内側から基板１０の外側にまたがって設けられることが好ましい。

[0031] また、支持体４０は、基板１０側の面とは反対側の面に凹み部４０ａまたは貫通孔が設けられ、当該凹み部または当該貫通孔に支持体４０より熱伝導率の高い導電膜４１が形成され、導電膜４１は、金属体５０と接することが好ましい。これにより、電子デバイス１００Ａは、基板１０の他方の主面側からの放熱性をさらに向上させることができる。

[0032] また、支持体４０は、金属と樹脂との混合体、ケイ素、炭化ケイ素、酸化アルミニウム、窒化ホウ素、窒化アルミニウム、窒化ケイ素、銅、およびニッケルのうち少なくとも１種の材料を含むことが好ましい。

[0033] また、基板１０の側面および支持体４０の側面を覆う絶縁体８０をさらに備えることが好ましい。これにより、電子デバイス１００，１００Ａ，１００Ｂは、基板１０および支持体４０の側面に対する絶縁を確保できる。

[0034] また、金属接続体３０は複数設けられており、ビア６０の断面積は、複数の金属接続体３０の断面積のうち少なくとも１つの断面積より大きいことが好ましい。これにより、電子デバイス１００，１００Ａ，１００Ｂは、ベース基板２０の側から基板１０の他方の主面の側への熱伝導経路を大きく確保

できる。

[0035] （実施の形態２）

実施の形態１に係る電子デバイス１００，１００Ａ，１００Ｂでは、支持体４０に金属体５０を設ける構成について説明した。実施の形態２に係る電子デバイスでは、支持体と接する側とは反対側の金属体の面に電子部品を実装する構成について説明する。

[0036] 図４は、実施の形態２に係る電子デバイス２００の断面図である。なお、実施の形態２に係る電子デバイス２００は、ベース基板２０から金属体５０までの構成は、実施の形態１に係る電子デバイス１００と同じ構成であり、同じ構成については同じ符号を付して詳細な説明は繰り返さない。また、電子デバイス２００は、ベース基板２０から金属体５０までの構成を電子デバイス１００Ａ，１００Ｂの構成を適用してもよい。

[0037] 図４に示す電子デバイス２００は、支持体４０と接する側とは反対側の金属体５０の面に電子部品９０が表面実装してある。具体的に、電子部品９０を、例えばフリップチップ実装してあり、電極９１と金属体５０の面に設けた電極とをバンプ９２で接続している。

[0038] 次に、電子デバイス２００の製造方法について説明する。なお、金属体５０の面に電子部品９０を実装するまでの製造方法は、図１に示す電子デバイス１００の製造方法と同じであるため、電子デバイス１００の製造方法についても併せて以下に説明する。

[0039] まず、機能素子１１を設けた基板１０の製造方法について説明する。図５は、機能素子１１を設けた基板１０の断面図である。基板１０上に、機能素子１１、電極１２、配線、絶縁層などの形成を行ったのち、所望の機能を実現できる単位で個片化した基板１０が図５に示されている。図５に示す基板１０では、機能素子１１を設けた一方の主面とは反対側の基板１０の他方の主面を薄化し、当該薄化した面に支持体４０を設けている。

[0040] 次に、仮基板上の所定の位置にビア６０を形成する。ビア６０は、仮基板上にセミアディティブ法などを用いて形成する。ビア６０をセミアディティ

ブ法で形成することで、ほぼ垂直で、ほぼ矩形で、かつアスペクト比の高いビア６０を形成できる。そのため、支持体４０側から平面視した場合のビア６０位置ズレを最小限にできる。なお、基板１０の他方の主面側からの放熱性を向上させるためには、ビア６０が機能素子１１の電気的特性上に影響を与えない範囲で断面積を大きくすることが好ましい。

[0041] 所定の位置にビア６０を形成した仮基板上に、当該仮基板に対して一方の主面の側を向けて基板１０を載せる。仮基板上の基板１０およびビア６０を絶縁体で覆い、支持体４０、ビア６０、および絶縁体を所望の厚みまで薄化する。図６は、ビア６０を形成した基板１０の断面図である。上述のような製造方法を行うことで、図６に示すように、仮基板２５上に基板１０、ビア６０、および絶縁体８０が形成される。

[0042] 次に、基板１０と接する側とは反対側の支持体４０の面に金属体５０を形成する。図７は、支持体４０の面に金属体５０を形成した平面図である。図８は、支持体４０の面に金属体５０を形成した断面図である。図８に示す断面図は、図７に示すＶＩＩＩ－ＶＩＩＩ面での断面図である。金属体５０は、基板１０、支持体４０、絶縁体８０よりも熱伝導率の高い材料を選択することが好ましい。これにより、機能素子１１や電極１２で発生した熱が、基板１０の他方の主面側から金属体５０およびビア６０を伝わってベース基板２０へと逃げることができる。

[0043] また、金属体５０は、セミアディティブ法で形成し、図７に示すように実装する電子部品９０の接続用の端子パッド５１，５２、ビア６０に接続するパッド６１などがパターニングされている。金属体５０の材料には、銅主体の金属膜が好ましい。また、金属体５０は、支持体４０側から平面視した基板１０を跨いで設けられ、基板１０より外側まで設けられた金属体５０の部分が、支持体４０側から平面視した基板１０の対向する辺の両側に位置している。これによって、機能素子１１や電極１２で発生した熱を、ビア６０など基板１０の外側の熱伝導経路を使って放熱性を向上させることができる。

[0044] 次に、金属体５０上の端子パッド５１，５２に、半田接続のためにアンダ

ーバンプメタル層を形成し、図８の金属体５０の上側に電子部品９０を実装する。電子部品９０を金属体５０上の端子パッド５１，５２にバンプ９２で接続して、電子部品９０を基板１０に実装する積層構造とする。なお、ビア６０の断面積は、電子部品９０のバンプ９２の断面積より大きいことが好ましい。さらに、電子部品９０を実装した基板１０から仮基板２５を除去する。図９は、仮基板２５を除去した基板１０の断面図である。なお、図１の電子デバイス１００を製造する場合、金属体５０の上側に電子部品９０を実装せずに次の製造方法に進む。

[0045] 次に、仮基板２５を除去した基板１０の面に金属体７０を形成する。金属体７０は、絶縁体８０、支持体４０、基板１０、および金属接続体３０より熱伝導率が高い材料を用いることが好ましい。金属体７０は、基板１０から絶縁体８０への領域に跨るようにパターニングされている。つまり、金属体７０は、支持体４０側から平面視した基板１０の外側の金属接続体３０まで設けられる。これにより、ベース基板２０への熱伝導経路を大きくできる。

[0046] 次に、金属体７０のうち金属接続体３０と接続する部分に、アンダーバンプメタル層を形成する。形成したアンダーバンプメタル層上に、ベース基板２０との接続端子である金属接続体３０を形成する。このとき、金属接続体３０は、基板１０から絶縁体８０への領域に跨るようにパターニングされている。つまり、金属接続体３０の部分は、基板１０より外側まで設けられる。これにより、ベース基板２０への熱伝導経路を大きくできる。特に、金属接続体３０は、一般的に半田や導電ペーストが用いられ、熱伝導率が低く熱伝導のネックとなることが多いので、金属体７０と接続する金属接続体３０の部分を大きくすることで放熱性を向上できる。

[0047] 次に、金属接続体３０を形成した基板１０をベース基板２０上の配線層に接続して、基板１０をベース基板２０に実装する。基板１０をベース基板２０に実装した断面図が図４である。図４に示すように、金属接続体３０は、基板１０の領域から外側に跨がるように配置されており、ベース基板２０との接続後も同様に基板１０の領域から外側に跨るように配置される。なお、

ベース基板２０上に基板１０と別の電子部品とが実装され共通の封止材（絶縁体）で封止され、その上を跨るように金属体５０が配置される構成でもよい。

[0048] 以上のように、実施の形態２に係る電子デバイス２００は、金属体５０の支持体４０の側の面と反対側の面に実装される電子部品９０をさらに備える。これにより、電子デバイス２００は、基板１０の他方の主面側からの放熱性を向上させつつ、様々な構成のデバイスを実現できる。ビア６０の断面積は、電子部品９０の金属体の面に実装される部分（例えば、電子部品９０が電気的に接続する部分（バンプ９２））の断面積より大きいことが好ましい。これにより、ベース基板２０への熱伝導経路を大きくできる。

[0049] （実施の形態３）

実施の形態１に係る電子デバイス１００，１００Ａ，１００Ｂでは、基板１０に支持体４０を設ける構成について説明した。実施の形態３に係る電子デバイスでは、基板１０の他方の主面に支持体４０以外の構成を設ける例について説明する。実施の形態３に係る電子デバイスに対して、実施の形態２で説明した金属体５０の面に電子部品９０を実装する構成を適用してもよい。

[0050] 図１０は、実施の形態３に係る電子デバイス３００Ａの断面図である。なお、図１０に示す電子デバイス３００Ａにおいて、図１に示す電子デバイス１００と同じ構成については同じ符号を付して詳細な説明を繰り返さない。

[0051] 電子デバイス３００Ａでは、基板１０と支持体４０との間に挿入層４２を設けてある。挿入層４２は、基板１０および支持体４０より熱伝導率が高い。そのため、基板１０の他方の主面側からの放熱性をさらに向上させることができる。なお、基板１０と支持体４０との間の全面ではなく、支持体４０側から平面視した場合に、機能素子１１や電極１２を設けた基板１０の領域が含まれる部分のみに設けてもよい。また、熱伝導率の高い挿入層４２の材料として、銅主体の金属材料などを選択することが好ましい。

[0052] 図１１は、実施の形態３に係る別の電子デバイス３００Ｂの断面図である

。なお、図１１に示す電子デバイス３００Ｂにおいて、図１に示す電子デバイス１００と同じ構成については同じ符号を付して詳細な説明を繰り返さない。

[0053] 電子デバイス３００Ｂでは、基板１０と支持体４０との間で、かつ基板１０と接して中間層４３を設けてある。中間層４３は、基板１０の線膨張率と支持体４０の線膨張率との間の線膨張率を有する。そのため、中間層４３によって、温度上昇のとき基板１０に対して圧縮応力を加えることができる。特に、基板１０が結晶性基板の場合、温度上昇のとき基板１０に引張り応力が加わり割れが発生するのを中間層４３の圧縮応力で抑制できる。なお、中間層４３としては、銅（Ｃｕ）、金（Ａｕ）、白金（Ｐｔ）、チタン（Ｔｉ）、タンタル（Ｔａ）、タングステン（W）などを含有する材料を用いることができる。また、支持体４０上に、支持体４０および基板１０の線膨張率よりも小さい線膨張率の材料からなる中間層を設けてもよい。

[0054] 図１２は、実施の形態３に係るさらに別の電子デバイス３００Ｃの断面図である。なお、図１２に示す電子デバイス３００Ｃにおいて、図１に示す電子デバイス１００と同じ構成については同じ符号を付して詳細な説明を繰り返さない。

[0055] 電子デバイス３００Ｃでは、弾性表面波デバイスに適用した場合の一例であり、基板１０は、圧電基板で構成し、支持体は、圧電基板を伝搬する表面波や境界波等の弾性波よりも、伝搬するバルク波の音速が高速となる高音速支持基板４５としてある。さらに、電子デバイス３００Ｃでは、基板１０と高音速支持基板４５との間に設けられ、圧電基板を伝搬する弾性波よりも、伝搬するバルク波の音速が低速となる低音速膜４６をさらに設けてある。つまり、電子デバイス３００Ｃでは、基板１０、低音速膜４６、および高音速支持基板４５の順で積層された積層構造である。

[0056] 基板１０は、例えば、５０°ＹカットＸ伝搬ＬｉＴａＯ$_3$圧電単結晶または圧電セラミックス（Ｘ軸を中心軸としてＹ軸から５０°回転した軸を法線とする面で切断したタンタル酸リチウム単結晶、またはセラミックスであって

、Ｘ軸方向に弾性波が伝搬する単結晶またはセラミックス）からなる。基板１０は、例えば、機能素子１１であるＩＤＴ電極の電極指ピッチで定まる波長をλとしたときに、厚みが３．５λ以下である。

[0057] 高音速支持基板４５は、低音速膜４６、機能素子１１を設けた基板１０を支持する基板である。高音速支持基板４５は、さらに、基板１０を伝搬する表面波や境界波等の弾性波よりも、高音速支持基板４５中のバルク波の音速が高速となる基板であり、弾性波を基板１０および低音速膜４６が積層されている部分に閉じ込め、高音速支持基板４５より図中上方に漏れないように機能する。高音速支持基板４５の厚みは、例えば１２０μｍである。

[0058] 低音速膜４６は、基板１０を伝搬する弾性波よりも、低音速膜４６中のバルク波の音速が低速となる膜であり、基板１０と高音速支持基板４５との間に配置される。この構造と、弾性波が本質的に低音速な媒質にエネルギーが集中するという性質とにより、弾性波エネルギーの機能素子１１であるＩＤＴ電極外への漏れが抑制される。低音速膜４６の厚みは、例えば６７０ｎｍである。この積層構造によれば、圧電基板を単層で使用している構造と比較して、共振周波数および反共振周波数におけるＱ値を大幅に高めることが可能となる。すなわち、Ｑ値が高い弾性表面波共振子を構成し得るので、当該弾性波共振子を用いて、挿入損失が小さいフィルタを構成することが可能となる。

[0059] 高音速支持基板４５としては、窒化アルミニウム、酸化アルミニウム、炭化ケイ素、窒化ケイ素、シリコン、サファイア、リチウムタンタレート、リチュウムニオベイト、水晶等の圧電体、アルミナ、ジルコニア、コージライト、ムライト、ステアタイト、フォルステライト等の各種セラミック、マグネシアダイヤモンド、または、上記各材料を主成分とする材料、上記各材料の混合物を主成分とする材料を用いることができる。

[0060] 低音速膜４６は、例えば、ガラス、酸窒化ケイ素、酸化タンタルまたは酸化ケイ素にフッ素、炭素やホウ素を加えた化合物を主成分とする材料などからなる。なお、低音速膜４６の材料は、相対的に低音速な材料であればよい

。

[0061] なお、高音速支持基板４５は、支持体と、基板１０を伝搬する表面波や境界波等の弾性波よりも、伝搬するバルク波の音速が高速となる高音速膜とが積層された構造であってもよい。この場合、支持体は、サファイア、リチウムタンタレート、リチュウムニオベイト、水晶等の圧電体、アルミナ、マグネシア、窒化ケイ素、窒化アルミニウム、炭化ケイ素、ジルコニア、コージライト、ムライト、ステアタイト、フォルステライト等の各種セラミック、ガラス等の誘電体またはシリコン、窒化ガリウム等の半導体及び樹脂基板等を用いることができる。また、高音速膜は、窒化アルミニウム、酸化アルミニウム、炭化ケイ素、窒化ケイ素、酸窒化ケイ素、ＤＬＣ膜またはダイヤモンド、上記材料を主成分とする媒質、上記材料の混合物を主成分とする媒質等、様々な高音速材料を用いることができる。

[0062] 以上のように、実施の形態３に係る電子デバイス３００Ａは、支持体４０と基板１０との間に、基板１０および支持体４０より熱伝導率が高い挿入層４２をさらに備える。これにより、基板１０の他方の主面側からの放熱性をさらに向上させることができる。

[0063] また、実施の形態３に係る電子デバイス３００Ｂは、基板１０と支持体４０との間で、基板１０と接して設けられ、基板１０の線膨張率と支持体４０の線膨張率との間の線膨張率を有する中間層４３をさらに備える。これにより、中間層４３によって、温度上昇のとき基板１０に対して圧縮応力を加えることができる。

[0064] さらに、実施の形態３に係る電子デバイス３００Ｃは、基板は、圧電基板であり、支持体４０は、圧電基板を伝搬する表面波や境界波等の弾性波よりも、伝搬するバルク波の音速が高速となる高音速支持基板４５であり、基板１０と高音速支持基板４５との間に設けられ、基板１０を伝搬する弾性波よりも、伝搬するバルク波の音速が低速となる低音速膜４６をさらに備える。これにより、弾性波を基板１０および低音速膜４６が積層されている部分に閉じ込め、高音速支持基板４５より上方に漏れないようにできる。

[0065] なお、実施の形態３で説明した電子デバイス３００Ａ～３００Ｃの構成を適宜組み合わせて構成してもよい。

[0066] （その他の変形例）

図１３は、変形例に係る電子デバイス４００の断面図である。なお、図１３に示す電子デバイス４００において、図１に示す電子デバイス１００と同じ構成については同じ符号を付して詳細な説明を繰り返さない。当該変形例は、上述の電子デバイスの構成に適宜適用することができる。

[0067] 電子デバイス４００では、支持体４０が、基板１０側の面に対して、金属体５０側の面の方が面の粗さが大きい。つまり、支持体４０の金属体５０側の面の表面粗さ４０ｂは、基板１０側の表面粗さよりも大きい。これにより、支持体４０と金属体５０との接触面積が増えるため、金属体５０への放熱性を向上させることができる。

[0068] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した説明ではなく、請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0069] １０ 基板、１１ 機能素子、１２，９１ 電極、２０ ベース基板、２２ 中間基板、２５ 仮基板、３０ 金属接続体、４０ 支持体、４１ 導電膜、４２ 挿入層、４３ 中間層、４５ 高音速支持基板、４６ 低音速膜、５０，７０ 金属体、６０ ビア、８０ 絶縁体、９０ 電子部品、１００，１００Ａ，１００Ｂ，２００，３００Ａ～３００Ｃ，４００ 電子デバイス。

請求の範囲

[請求項1] 第１主面に機能素子が設けられ、圧電基板または化合物半導体基板である機能素子基板と、

前記第１主面の側を向けて前記機能素子基板が実装されるベース基板と、

前記機能素子と前記ベース基板とを電気的に接続する金属接続体と、

前記第１主面とは反対側の前記機能素子基板の第２主面に設けられ、前記機能素子基板より熱伝導率の高い支持体と、

前記支持体と接し、前記支持体側から平面視した前記機能素子基板の外側まで少なくとも一部が設けられる第１金属体と、

前記機能素子基板より外側に設けられた前記第１金属体の部分と前記ベース基板とを接続し、前記機能素子基板より熱伝導率の高いビアと、を備える、電子デバイス。

[請求項2] 前記第１金属体は、前記支持体側から平面視した前記機能素子基板を跨いで設けられ、

前記機能素子基板より外側まで設けられた前記第１金属体の部分が、前記支持体側から平面視した前記機能素子基板の対向する辺の両側に位置し、

各々の前記第１金属体の部分は、前記ビアを介して前記ベース基板と接続する、請求項１に記載の電子デバイス。

[請求項3] 前記金属接続体は、前記支持体側から平面視した前記機能素子基板の内側から前記機能素子基板の外側にまたがって設けられる、請求項２に記載の電子デバイス。

[請求項4] 前記機能素子と前記金属接続体との間に第２金属体をさらに備える、請求項１または請求項２に記載の電子デバイス。

[請求項5] 前記機能素子と前記金属接続体との間に第２金属体をさらに備え、

前記第２金属体は、前記支持体側から平面視した前記機能素子基板

の内側から前記機能素子基板の外側にまたがって設けられる、請求項３に記載の電子デバイス。

[請求項6] 前記支持体は、前記機能素子基板側の面とは反対側の面に凹み部または貫通孔が設けられ、当該凹み部または当該貫通孔に前記支持体より熱伝導率の高い導電膜が形成され、

前記導電膜は、前記第１金属体と接する、請求項１～請求項５のいずれか１項に記載の電子デバイス。

[請求項7] 前記支持体は、金属と樹脂との混合体、ケイ素、炭化ケイ素、酸化アルミニウム、窒化ホウ素、窒化アルミニウム、窒化ケイ素、銅、およびニッケルのうち少なくとも１種の材料を含む、請求項１～請求項６のいずれか１項に記載の電子デバイス。

[請求項8] 前記支持体と前記機能素子基板との間に、前記機能素子基板および前記支持体より熱伝導率が高い挿入層をさらに備える、請求項１～請求項７のいずれか１項に記載の電子デバイス。

[請求項9] 前記機能素子基板と前記支持体との間で、前記機能素子基板と接して設けられ、前記機能素子基板の線膨張率と前記支持体の線膨張率との間の線膨張率を有する中間層をさらに備える、請求項１～請求項８のいずれか１項に記載の電子デバイス。

[請求項10] 前記機能素子基板は、圧電基板であり、

前記支持体は、前記機能素子基板を伝搬する弾性波よりも、伝搬するバルク波の音速が高速となる高音速支持基板であり、

前記機能素子基板と前記高音速支持基板との間に設けられ、前記機能素子基板を伝搬する弾性波よりも、伝搬するバルク波の音速が低速となる低音速膜をさらに備える、請求項１～請求項９のいずれか１項に記載の電子デバイス。

[請求項11] 前記支持体は、前記機能素子基板側の面に対して、前記第１金属体側の面の方が面の粗さが大きい、請求項１～請求項１０のいずれか１項に記載の電子デバイス。

[請求項12] 前記機能素子基板の側面および前記支持体の側面を覆う絶縁体をさらに備える、請求項１～請求項１１のいずれか１項に記載の電子デバイス。

[請求項13] 前記金属接続体は複数設けられており、

前記ビアの断面積は、複数の前記金属接続体の断面積のうち少なくとも１つの断面積より大きい、請求項１～請求項１２のいずれか１項に記載の電子デバイス。

[請求項14] 前記第１金属体の前記支持体の側の面とは反対側の面に実装される電子部品をさらに備える、請求項１～請求項１３のいずれか１項に記載の電子デバイス。

[請求項15] 前記ビアの断面積は、前記電子部品の前記第１金属体の面に実装される部分の断面積より大きい、請求項１４に記載の電子デバイス。

[請求項16] 前記機能素子基板は、水晶、$LiTaO_3$、$LiNbO_3$、$KNbO_3$、$La_3Ga_5SiO_{14}$、$Li_2B_4O_7$のうち少なくとも１種を含む圧電基板である、請求項１～請求項１５のいずれか１項に記載の電子デバイス。

[請求項17] 前記機能素子基板は、ＧａＡｓ、ＧａＮのうち少なくとも１種含む化合物半導体基板である、請求項１～請求項１５のいずれか１項に記載の電子デバイス。

[請求項18] 第１主面に機能素子が設けられ、圧電基板または化合物半導体基板である機能素子基板と、

前記第１主面の側を向けて前記機能素子基板が実装されるベース基板と、

前記機能素子と前記ベース基板とを電気的に接続する金属接続体と、

前記第１主面とは反対側の前記機能素子基板の第２主面に設けられ、金属と樹脂との混合体、ケイ素、炭化ケイ素、窒化ホウ素、窒化アルミニウム、窒化ケイ素、銅、およびニッケルのうち少なくとも１種

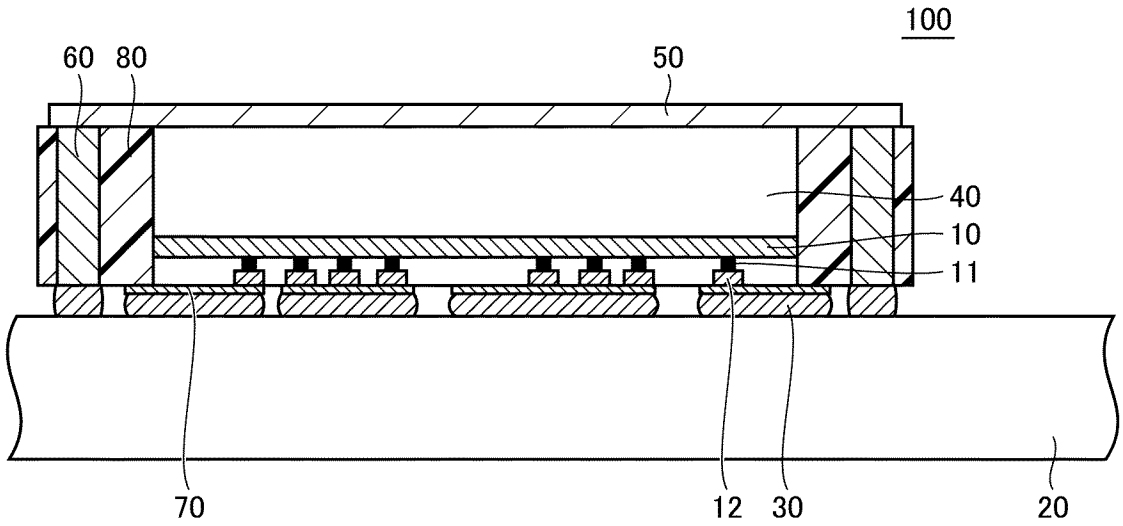
の材料を含む支持体と、

前記支持体と接し、前記支持体側から平面視した前記機能素子基板の外側まで少なくとも一部が設けられる第１金属体と、

前記機能素子基板より外側に設けられた前記第１金属体の部分と前記ベース基板とを接続し、銅系導電ペースト硬化物、および銀系導電ペースト硬化物のうち少なくとも１種の材料を含むビアと、を備える、電子デバイス。

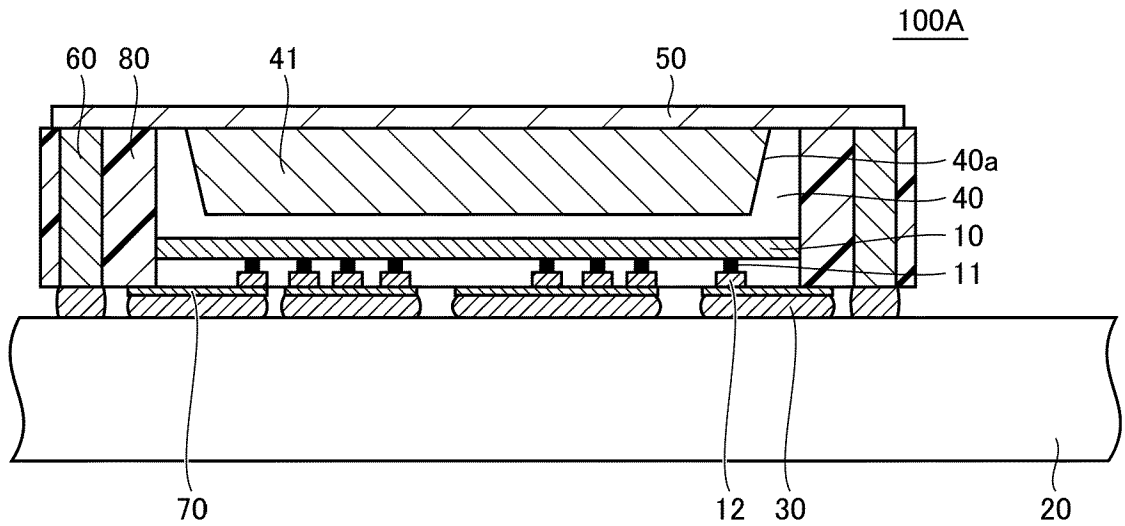
[図1]

FIG.1



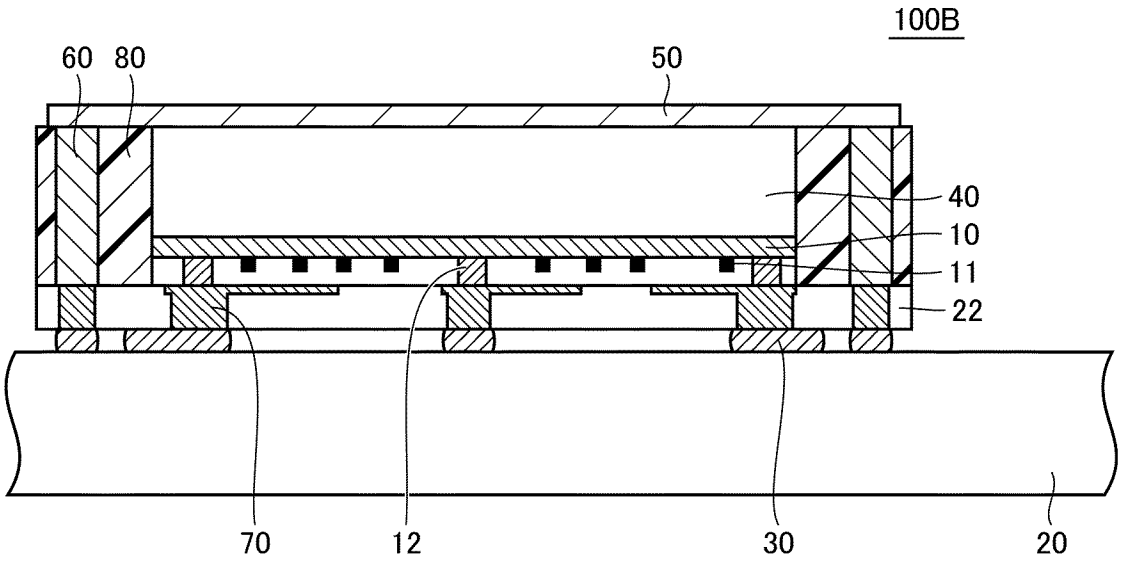
[図2]

FIG.2



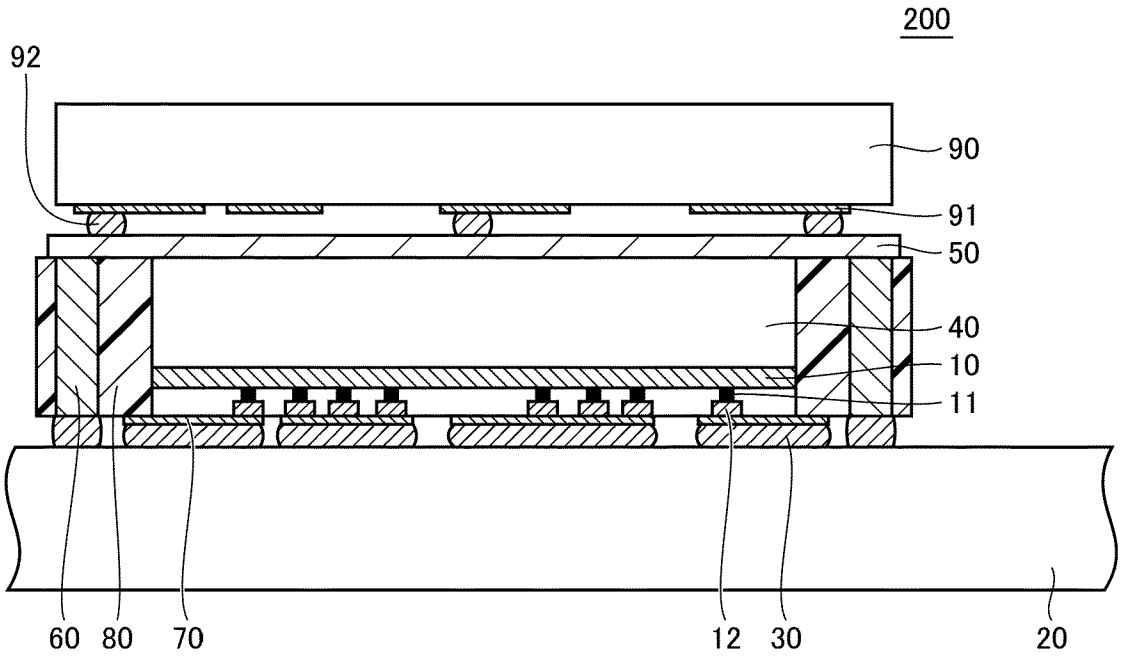
[図3]

FIG.3



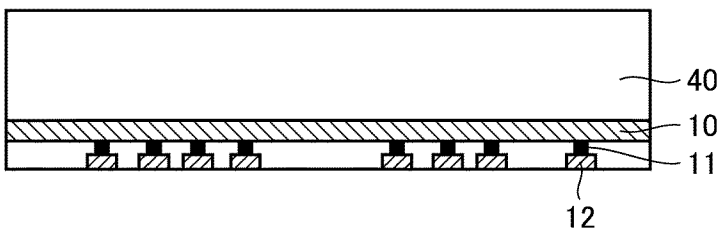
[図4]

FIG.4



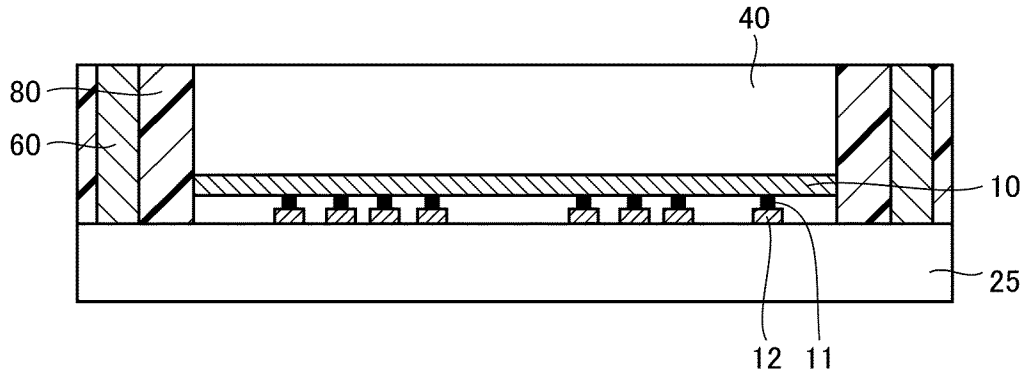
[図5]

FIG.5



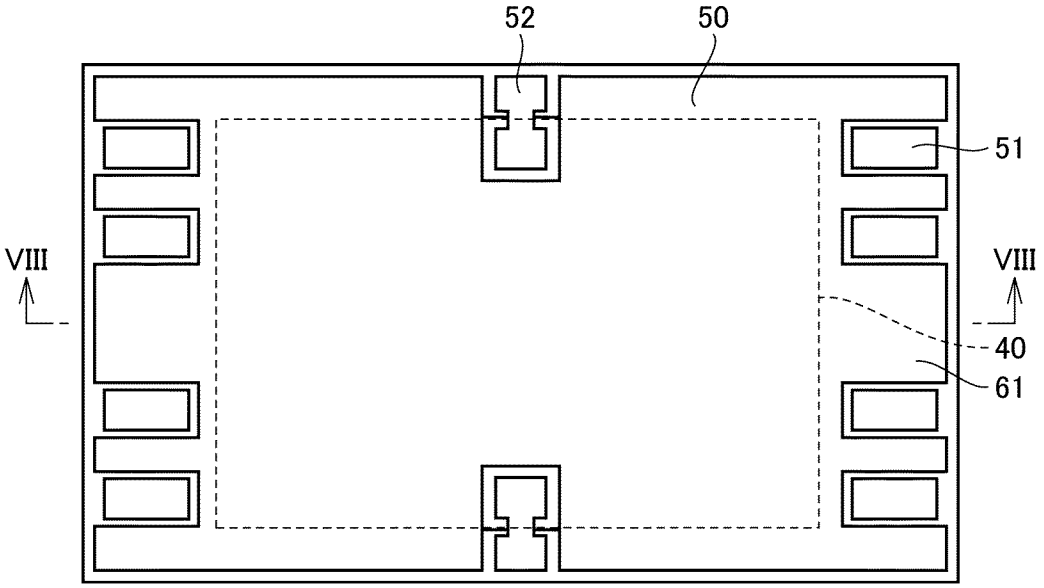
[図6]

FIG.6



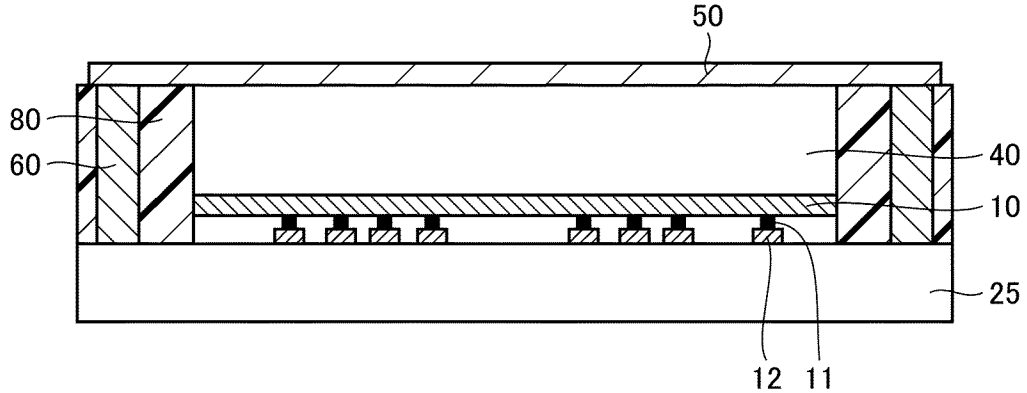
[図7]

FIG.7



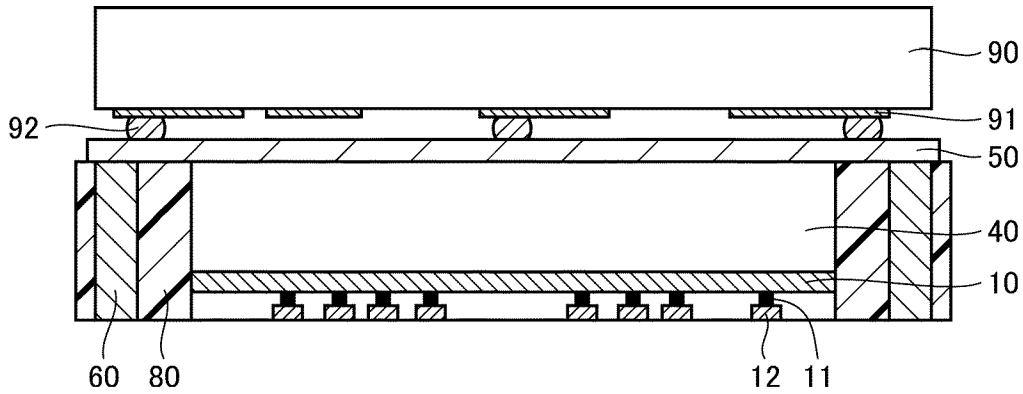
[図8]

FIG.8



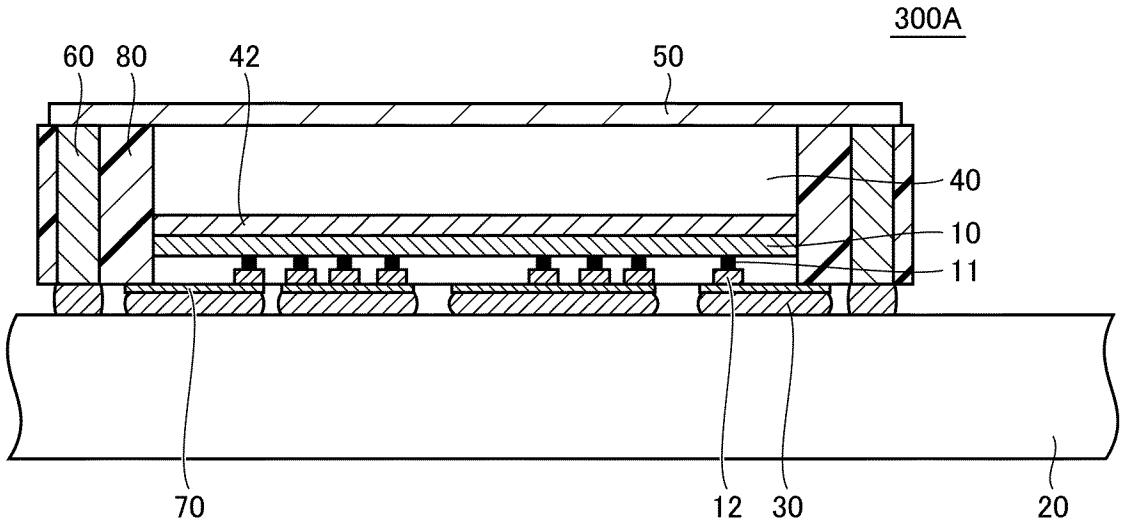
[図9]

FIG.9



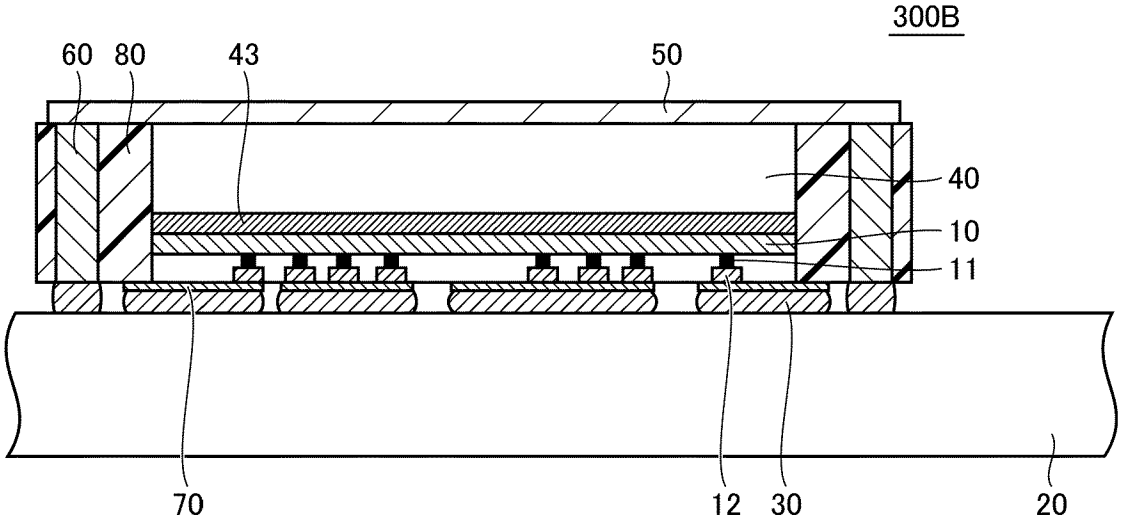
[図10]

FIG.10



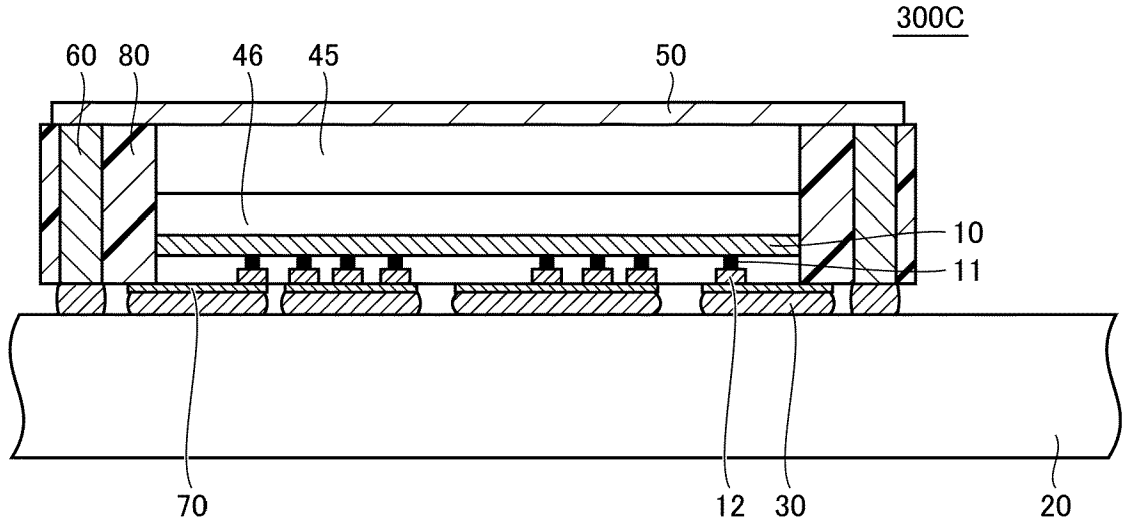
[図11]

FIG.11



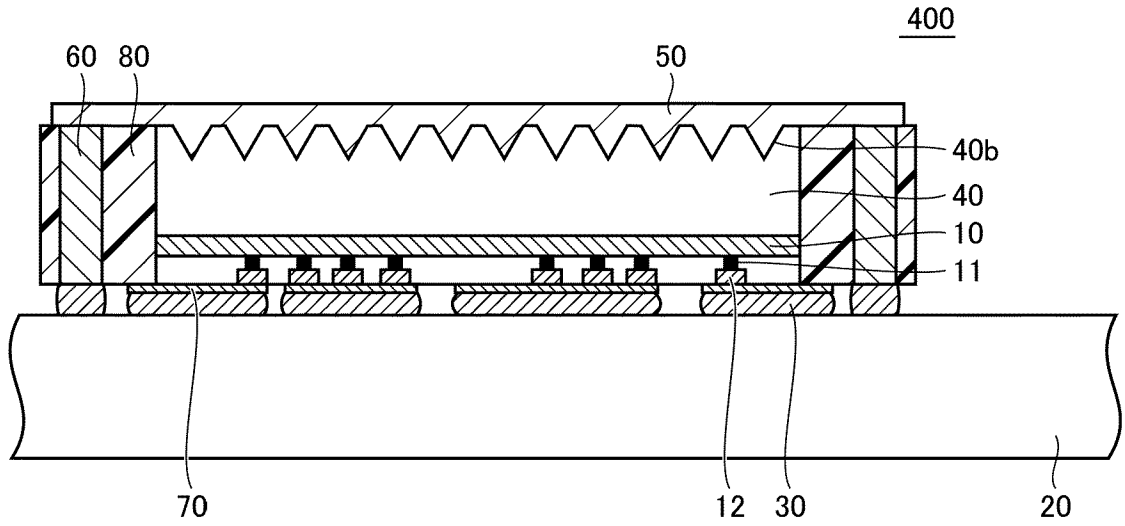
[図12]

FIG.12



[図13]

FIG.13



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/045550

A. CLASSIFICATION OF SUBJECT MATTER

H01L 23/34(2006.01)i; ***H01L 23/373***(2006.01)i; ***H03H 9/25***(2006.01)i
FI: H01L23/34 A; H01L23/36 M; H03H9/25 A

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/34; H01L23/373; H03H9/25

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2022
Registered utility model specifications of Japan 1996-2022
Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2000-114413 A (SONY CORP.) 21 April 2000 (2000-04-21) paragraphs [0001]-[0063], fig. 1, 4	1-5, 7-13, 16,17
Y	paragraphs [0001]-[0063], fig. 1, 4	18
A	entire text, all drawings	6, 14, 15
Y	JP 2015-133387 A (SHINKO ELECTRIC INDUSTRIES CO., LTD.) 23 July 2015 (2015-07-23) paragraphs [0014], [0031], fig. 7	18
A	entire text, all drawings	1-17
A	JP 2004-327624 A (SHINKO ELECTRIC INDUSTRIES CO., LTD.) 18 November 2004 (2004-11-18) entire text, all drawings	1-18
A	JP 2016-127196 A (SOCIONEXT INC.) 11 July 2016 (2016-07-11) entire text, all drawings	1-18
A	JP 2015-162497 A (NEC PLATFORMS LTD.) 07 September 2015 (2015-09-07) entire text, all drawings	1-18

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
18 January 2022	**01 February 2022**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/045550

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2014-154635 A (FUJITSU SEMICONDUCTOR LTD.) 25 August 2014 (2014-08-25) entire text, all drawings	1-18

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2021/045550

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2000-114413 A	21 April 2000	US 2002/0074146 A1 paragraphs [0001]-[0155], fig. 1, 4	
JP 2015-133387 A	23 July 2015	US 2015/0201484 A1 paragraphs [0021], [0044], fig. 7	
JP 2004-327624 A	18 November 2004	(Family: none)	
JP 2016-127196 A	11 July 2016	(Family: none)	
JP 2015-162497 A	07 September 2015	(Family: none)	
JP 2014-154635 A	25 August 2014	(Family: none)	

国際調査報告

国際出願番号
PCT/JP2021/045550

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 23/34(2006.01)i; H01L 23/373(2006.01)i; H03H 9/25(2006.01)i
FI: H01L23/34 A; H01L23/36 M; H03H9/25 A

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L23/34; H01L23/373; H03H9/25

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２２年
日本国実用新案登録公報	１９９６－２０２２年
日本国登録実用新案公報	１９９４－２０２２年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 2000-114413 A (ソニー株式会社) 21.04.2000 (2000-04-21) [0001]-[0063],図1,4	1-5,7-13,16,17
Y	[0001]-[0063],図1,4	18
A	全文,全図	6,14,15
Y	JP 2015-133387 A (新光電気工業株式会社) 23.07.2015 (2015-07-23) [0014],[0031],図7	18
A	全文,全図	1-17
A	JP 2004-327624 A (新光電気工業株式会社) 18.11.2004 (2004-11-18) 全文,全図	1-18
A	JP 2016-127196 A (株式会社ソシオネクスト) 11.07.2016 (2016-07-11) 全文,全図	1-18
A	JP 2015-162497 A (ＮＥＣプラットフォームズ株式会社) 07.09.2015 (2015-09-07) 全文,全図	1-18

☑ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
18.01.2022	01.02.2022

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
庄司　一隆 5F 1215
電話番号 03-3581-1101 内線 3516

C.　関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2014-154635 A (富士通セミコンダクター株式会社) 25.08.2014 (2014-08-25) 全文,全図	1-18

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2021/045550

引用文献	公表日	パテントファミリー文献	公表日
JP 2000-114413 A	21.04.2000	US 2002/0074146 A1 [0001]-[0155],図1,4	
JP 2015-133387 A	23.07.2015	US 2015/0201484 A1 [0021],[0044],図7	
JP 2004-327624 A	18.11.2004	（ファミリーなし）	
JP 2016-127196 A	11.07.2016	（ファミリーなし）	
JP 2015-162497 A	07.09.2015	（ファミリーなし）	
JP 2014-154635 A	25.08.2014	（ファミリーなし）	