(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2007년11월08일
(11) 등록번호 10-0774894
(24) 등록일자 2007년11월02일

(51) Int. Cl.
H05K 1/11 (2006.01)
(21) 출원번호 10-2000-0066131
(22) 출원일자 2000년11월08일
심사청구일자 2005년10월27일
(65) 공개번호 10-2001-0060271
공개일자 2001년07월06일
(30) 우선권주장
99-321356 1999년11월11일 일본(JP)
2000-279229 2000년09월14일 일본(JP)
(56) 선행기술조사문헌
JP61214497 A
(뒷면에 계속)
전체 청구항 수 : 총 12 항

(73) 특허권자
신꼬오덴기 고교 가부시키가이샤
일본국 나가노켄 나가노시 오시마다마치 80
(72) 발명자
구리하라다까시
일본국나가노켄나가노시오아자구리따아자사리덴71 1신꼬오덴기고교가부시키가이샤내
호리우찌미찌오
일본국나가노켄나가노시오아자구리따아자사리덴71 1신꼬오덴기고교가부시키가이샤내
(뒷면에 계속)
(74) 대리인
문기상, 문두현

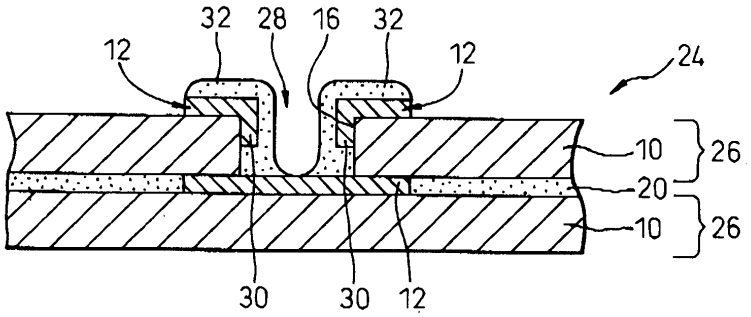
심사관 : 박승철

(54) 반도체 장치

(57) 요 약

본 발명은 복수의 배선 기판과 전기 접속부를 포함하는 다층 배선 기판에 관한 것이다. 여기서, 각각 배선 기판은 각각 표면들을 갖는 판 또는 시트 형상 절연 기판과, 상기 절연 기판의 표면들 중 하나에 형성된 배선 층을 포함하며, 상기 복수의 배선 기판은 상기 절연 기판과 상기 배선 층이 번갈아서 위치하도록 적층된다. 전기 접속부는 절연 기판 내에 구비된 비어 홀 등의 연결 수단(communication means)과, 상기 절연 기판 상의 배선 층의 일부가 상기 연결 수단을 통하여 상기 하나의 절연 기판의 반대쪽 표면을 향하여 구부러져서 형성한 굴곡 신장부와, 상기 굴곡 신장부를 상기 하나의 절연 기판에 인접한 상기 절연 기판 상의 상기 배선 층에 전기적으로 접속하기 위한 솔더 또는 도전 페이스트 등의 제 1 도체를 포함한다.

대표도 - 도1



(72) 발명자

미즈노시게루

일본국나가노켄나가노시오아자구리따아자사리덴71 1신꼬오덴기고교가부시키가이샤내

다마다데유까

일본국나가노켄나가노시오아자구리따아자사리덴71 1신꼬오덴기고교가부시키가이샤내

(56) 선행기술조사문헌

JP62046588 A

JP06164148 A

JP06152133 A

JP58131798 A

특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

반도체 장치(a semiconductor device)에 있어서,

① 다층 배선 기판 - 여기서, 다층 배선 기판은

ⓐ 각각 표면들을 갖는 복수의 판 또는 시트 형상 절연 기판과, 상기 절연 기판의 상기 표면들 중 하나에 형성된 배선 층을 각각 구비하며, 상기 절연 기판과 상기 배선 층이 번갈아서 위치하도록 적층된 복수의 배선 기판과,

ⓑ 상기 절연 기판의 적어도 하나 내에 구비된 연결 수단과, 일단은 리드(lead)로서 형성되고 타단은 상기 연결 수단을 통하여 상기 하나의 절연 기판의 반대쪽 면을 향하여 구부러져서 굴곡 신장부를 형성하는 상기 배선 층과, 상기 굴곡 신장부를 상기 하나의 절연 기판에 인접한 상기 절연 기판 상의 상기 배선 층에 전기적으로 접속하기 위한 제 1 도체를 구비하는 적어도 하나의 전기 접속부를 구비하며,

상기 절연 기판은 반도체 소자 수용 오목부(semiconductor element accommodation recess)를 가짐 - 과,

② 상기 반도체 소자 수용 오목부 내에 배치되고, 상기 배선 층의 상기 리드에 전기적으로 접속된 전극을 갖는 반도체 소자

를 포함하는 것을 특징으로 하는 반도체 장치.

청구항 7

제 6 항에 있어서,

상기 연결 수단은 상기 절연 기판 내에 구비된 관통 홀인 것을 특징으로 하는 반도체 장치.

청구항 8

제 6 항에 있어서,

상기 연결 수단은 상기 절연 기판의 주변 단부에 구비된 노치인 것을 특징으로 하는 반도체 장치.

청구항 9

제 6 항에 있어서,

상기 제 1 도체는 솔더인 것을 특징으로 하는 반도체 장치.

청구항 10

제 6 항에 있어서,

상기 제 1 도체는 도전 페이스트(electro-conductive paste)인 것을 특징으로 하는 반도체 장치.

청구항 11

제 6 항에 있어서,

상기 반도체 소자는, 상기 반도체 소자의 전극 형성 면이 상기 배선 층과 대향하도록, 상기 반도체 소자 수용 오목부 내에 배치된 것을 특징으로 하는 반도체 장치.

청구항 12

제 11 항에 있어서,

상기 반도체 소자의 상기 전극은 상기 배선 층의 상기 리드에 접착되어 전기적으로 접속되는 것을 특징으로 하는 반도체 장치.

청구항 13

제 11 항에 있어서,

상기 반도체 소자의 상기 전극 상에 형성되고, 상기 배선 층의 상기 리드에 접착되어 전기적으로 접속되는 범프가 형성된 것을 특징으로 하는 반도체 장치.

청구항 14

반도체 장치에 있어서,

① 다층 배선 기판 - 여기서, 다층 배선 기판은

ⓐ 각각 표면들을 갖는 복수의 판 또는 시트 형상 절연 기판과, 상기 절연 기판의 상기 표면들 중 하나에 형성된 배선 층을 각각 구비하며, 상기 절연 기판과 상기 배선 층이 번갈아서 위치하도록 적층된 복수의 배선 기판과,

ⓑ 상기 절연 기판의 적어도 하나 내에 구비된 연결 수단과, 일단은 리드로서 형성되고 타단은 상기 연결 수단을 통하여 상기 하나의 절연 기판의 반대쪽 면을 향하여 구부러져서 굴곡 신장부를 형성하는 상기 배선 층과, 상기 굴곡 신장부를 상기 하나의 절연 기판에 인접한 상기 절연 기판 상의 상기 배선 층에 전기적으로 접속하기 위한 제 1 도체를 구비하는 적어도 하나의 전기 접속부를 포함함 - 과,

② 전극 단자 형성 면이 상기 배선 층에 대향하도록 상기 배선 기판 중 적어도 하나에 배치되고, 상기 배선 층의 상기 리드에 전기적으로 접속된 전극을 갖는 반도체 소자

를 포함하는 것을 특징으로 하는 반도체 장치.

청구항 15

제 14 항에 있어서,

상기 반도체 소자의 상기 전극 상에 형성되고, 상기 배선 층의 상기 리드에 접착되어 전기적으로 접속되는 범프가 형성된 것을 특징으로 하는 반도체 장치.

청구항 16

반도체 장치에 있어서,

① 다층 배선 기판 - 여기서, 다층 배선 기판은

ⓐ 각각 표면들을 갖는 복수의 판 또는 시트 형상 절연 기판과, 상기 절연 기판의 상기 표면들 중 하나에 형성된 배선 층을 각각 구비하며, 상기 절연 기판과 상기 배선 층이 번갈아서 위치하도록 적층된 복수의 배선 기판과,

ⓑ 상기 절연 기판의 적어도 하나 내에 구비된 비어 홀(via hole)을 포함하는 적어도 하나의 전기 접속

부를 구비하며,

상기 배선 층의 일단은 리드로서 형성되고, 타단은 상기 비어 홀에 위치함 - 과,

② 전극 형성 면이 상기 배선 층의 반대쪽 면과 대향하도록, 상기 배선 기판 중 적어도 하나에 배치된, 전극 상에 범프를 갖는 반도체 소자

를 포함하며,

상기 범프는 상기 비어 홀을 통하여 상기 배선 층의 상기 리드에 전기적으로 접속된 것을 특징으로 하는 반도체 장치.

청구항 17

제 16 항에 있어서,

상기 비어 홀은 솔더로 충전된 것을 특징으로 하는 반도체 장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<17> 본 발명은 다층 배선 기판 및 이러한 배선 기판을 사용한 반도체 장치에 관한 것이다.

<18> 도 22a ~ 도 22d를 참조하여, 종래의 다층 배선 기판의 구성에 대하여 그 제조 방법과 함께 설명한다. 이러한 다층 배선 기판은 예컨대, 반도체 장치를 구성하는 반도체 패키지를 형성하는 데 사용할 수 있다.

<19> 먼저, 판 형상(plate-like) 또는 시트 형상(sheet-like) 절연 기판(10)을 준비하고, 절연 기판(10)의 각각 면을 동 박(copper foil) 등의 도전 층으로 피복한다. 폴리이미드(polyimide) 등의 수지성 재료가 절연 기판(10)용 물질의 일 예이다.

<20> 그 후, 절연 기판(10) 상의 도체 층을 에칭하여, 절연 기판(10)의 각각 면 상에 소정의 배선 패턴(배선 층)(12)을 형성함으로써, 도 22a에 나타낸 바와 같이, 배선 기판(14)을 얻는다.

<21> 그 후, 도 22b에 나타낸 바와 같이, 배선 층(12)과 절연 기판(10)을 통하여 관통 홀(through hole)(16)을 형성하고, 그 위치에서 기판(10)의 각각 면 상의 배선 기판(14) 상의 배선 층(12)을 서로 접속한다.

<22> 그 후, 관통 홀(16)의 내벽과 배선 층(12)의 외면을 예컨대, 구리로 도금함으로써, 절연 기판(10)의 각각 면 상의 배선 층(12)을 서로 전기적으로 접속한다. 이러한 접속부(18)는 소위 비어(via)를 형성한다. 이와 관련하여, 관통 홀(16)의 내벽이 도금될 경우, 먼저 무전해 도금(electroless plating)을 적용하고, 그 후 전기 도금을 행한다.

<23> 배선 패턴(12)과 접속부(18)를 갖는 이러한 복수의 절연 기판(10) 즉, 배선 기판(14)은 서로 접착제(adhesive)(20)를 통하여 적층된다.

<24> 각각 배선 기판(14) 내에 형성된 배선 층(12)을 서로 전기적으로 접속하기 위하여 각각 배선 기판(14) 내에 구비된 선택적인 접속부(18)는 일 열로 정렬됨으로써, 각각 접속부(18)가 서로 인접하게 된다. 그 후, 솔더 등의 합금(제 1 도체)(22)을 연결 접속부(18) 내에 부음으로써, 각각 접속부(18)가 서로 전기적으로 접속되게 된다.

<25> 그것에 의해, 각각 배선 기판(14) 내의 배선 층(12)이 서로 전기적으로 접속된 다층 배선 기판(23)이 얻어진다.

발명이 이루고자 하는 기술적 과제

<26> 그러나, 종래의 다층 배선 기판은, 각각 절연 기판의 양 면 상에 도체 층을 가지는 배선 기판을 사용할 필요가 있어서, 부품의 비용이 증가한다는 문제점이 있다.

<27> 또한, 접속부 형성 공정에서 무전해 도금을 행할 필요가 있어서, 제조 비용이 증가한다는 문제점도 있다.

<28> 또한, 각각 절연 기판 상의 양 면에 도체 층을 갖는 배선 기판을 서로 적층하여야 하므로, 얻어지는 다층 배선

기판이 두꺼워진다는 또 다른 문제점도 있다.

<29> 따라서, 본 발명의 목적은 적당한 비용으로 제조할 수 있는 다층 배선 기판과, 그것을 사용한 반도체 장치를 제공하는 것이다.

발명의 구성 및 작용

<30> 본 발명에 의하면, 각각 표면들을 갖는 복수의 판(plate) 또는 시트(sheet) 형상 절연 기판과, 상기 절연 기판의 상기 표면들 중 하나에 형성된 배선 층을 각각 구비하며, 상기 절연 기판과 상기 배선 층이 번갈아서 위치하도록 적층된 복수의 배선 기판과,

<31> 상기 절연 기판의 적어도 하나 내에 구비된 연결 수단(communication means)과, 상기 하나의 절연 기판 상의 상기 배선 층의 일부가 상기 연결 수단을 통하여 상기 하나의 절연 기판의 반대쪽 면을 향하여 구부러져서 형성된 굴곡 신장부(bent extension)와, 상기 굴곡 신장부를 상기 하나의 절연 기판에 인접한 상기 절연 기판 상의 상기 배선 층에 전기적으로 접속하기 위한 제 1 도체를 구비하는 적어도 하나의 전기 접속부(electrical connection)를 포함하는 다층 배선 기판이 제공된다.

<32> 상기 연결 수단은 상기 절연 기판 내에 구비된 관통 홀(through hole)인 것이 좋다. 이와 달리, 상기 연결 수단은 상기 절연 기판의 주변 단부에 구비된 노치(notch)이어도 좋다. 상기 제 1 도체는 솔더(solder)이어도 좋고, 도전 페이스트(electro-conductive paste)이어도 좋다.

<33> 본 발명의 또 다른 형태에 의하면, 각각 표면들을 갖는 복수의 판 또는 시트 형상 절연 기판과, 상기 절연 기판의 상기 표면들 중 하나에 형성된 배선 층을 각각 구비하며, 상기 절연 기판과 상기 배선 층이 번갈아서 위치하도록 적층된 복수의 배선 기판과; 상기 절연 기판의 적어도 하나 내에 구비된 연결 수단과, 일단은 리드(lead)로서 형성되고 타단은 상기 연결 수단을 통하여 상기 하나의 절연 기판의 반대쪽 면을 향하여 구부러져서 굴곡 신장부를 형성하는 상기 배선 층과, 상기 굴곡 신장부를 상기 하나의 절연 기판에 인접한 상기 절연 기판 상의 상기 배선 층에 전기적으로 접속하기 위한 제 1 도체를 구비하는 적어도 하나의 전기 접속부를 포함하는 다층 배선 기판 - 여기서, 상기 절연 기판은 반도체 소자 수용 오목부(semiconductor element accommodation recess)를 가짐 - 과,

<34> 상기 반도체 소자 수용 오목부 내에 배치되고, 상기 배선 층의 상기 리드에 전기적으로 접속된 전극을 갖는 반도체 소자를 포함하는 반도체 장치가 제공된다.

<35> 상기 반도체 소자의 상기 전극은 상기 배선 층의 상기 리드에 접착되어 전기적으로 접속되는 것이 좋다. 이와 달리, 상기 반도체 소자의 상기 전극 상에 형성되고, 상기 배선 층의 상기 리드에 접착되어 전기적으로 접속되는 범프가 형성되어도 좋다.

<36> 본 발명의 또 다른 형태에 의하면, 각각 표면들을 갖는 복수의 판 또는 시트 형상 절연 기판과, 상기 절연 기판의 상기 표면들 중 하나에 형성된 배선 층을 각각 구비하며, 상기 절연 기판과 상기 배선 층이 번갈아서 위치하도록 적층된 복수의 배선 기판과; 상기 절연 기판의 적어도 하나 내에 구비된 연결 수단과, 일단은 리드로서 형성되고 타단은 상기 연결 수단을 통하여 상기 하나의 절연 기판의 반대쪽 면을 향하여 구부러져서 굴곡 신장부를 형성하는 상기 배선 층과, 상기 굴곡 신장부를 상기 하나의 절연 기판에 인접한 상기 절연 기판 상의 상기 배선 층에 전기적으로 접속하기 위한 제 1 도체를 구비하는 적어도 하나의 전기 접속부를 포함하는 다층 배선 기판과; 전극 단자 형성 면이 상기 배선 층에 대향하도록 상기 배선 기판 중 적어도 하나에 배치되고, 상기 배선 층의 상기 리드에 전기적으로 접속된 전극을 갖는 반도체 소자를 포함하는 반도체 장치가 제공된다.

<37> 상기 반도체 소자의 상기 전극 상에 형성되고, 상기 배선 층의 상기 리드에 접착되어 전기적으로 접속되는 범프가 형성되는 것이 좋다.

<38> 본 발명의 또 다른 형태에 의하면, 각각 표면들을 갖는 복수의 판 또는 시트 형상 절연 기판과, 상기 절연 기판의 상기 표면들 중 하나에 형성된 배선 층을 각각 구비하며, 상기 절연 기판과 상기 배선 층이 번갈아서 위치하도록 적층된 복수의 배선 기판과; 상기 절연 기판의 적어도 하나 내에 구비된 비어 홀(via hole) - 여기서, 상기 배선 층의 일단은 리드로서 형성되고, 타단은 상기 비어 홀에 위치함 - 을 포함하는 적어도 하나의 전기 접속부를 포함하는 다층 배선 기판과,

<39> 전극 형성 면이 상기 배선 층의 반대쪽 면과 대향하도록, 상기 배선 기판 중 적어도 하나에 배치된, 전극 상에 범프를 갖는 반도체 소자 - 여기서, 상기 범프는 상기 비어 홀을 통하여 상기 배선 층의 상기 리드에 전기적으

로 접속됨 - 를 포함하는 것을 특징으로 하는 반도체 장치. 상기 비어 홀은 솔더로 충전되는 것이 좋다.

<40> [실시예]

<41> 이하에서는, 첨부 도면을 참조하여 본 발명에 의한 다층 배선 기판 및 반도체 장치의 바람직한 실시예에 대하여 상세히 설명한다.

<42> (다층 배선 기판)

<43> 본 발명에 의한 다층 배선 기판의 특징은, 각각 일 면에만 도체 층을 갖는 복수의 배선 기판을 사용하고, 무전해 도금을 사용하지 않고 배선 기판에 접속부를 형성함으로써, 도체 층의 에칭에 의해, 각각 배선 기판 내의 각각 배선 층을 서로 접속하는 것에 있다.

<44> 이하에서 상세히 설명하기로 한다.

<45> 먼저, 본 발명의 일 실시예에 의한 다층 배선 기판(24)에 대하여 설명한다. 도 22a ~ 도 22d에 나타낸 종래 기술에서와 동일 또는 유사한 구성 요소를 나타내는 것에 대하여는 동일한 참조 번호를 붙이고, 이에 대한 설명은 생략한다.

<46> 도 1에 나타낸 바와 같이, 다층 배선 기판(24)은 복수(도 1의 경우에는 2 개)의 판 형상 또는 시트(sheet) 형상 절연 기판(10)을 포함하며, 각각 절연 기판(10)은 절연 층을 구성하고 일 면(도 1의 상면) 상에만 배선 층(12)을 구비함으로써 배선 기판(26)을 형성하고, 여기서 절연 기판(10)과 배선 층(12)은 교호로 적층된다.

<47> 적어도 한 쌍의 인접한 배선 기판(26) 내에서 배선 층(12)을 서로 전기적으로 접속하는 접속부(28)는, 하나의 배선 기판(도 1의 경우는 하측의 것) 내의 배선 층(12)의 부분인 신장부(30)를 절연 기판(10) 내에 구비된 연결부 예컨대, 관통 홀(16) 내로 구부려서 전면과 후면을 서로 연결하고, 관통 홀(16) 내에 부어진 제 1 도체[도금으로 형성하는 것 외에 솔더 또는 도전 페이스트(electro-conductive paste) 등](32)를 통하여 다른 배선 기판(도 1의 경우 하측의 것) 내의 배선 층(12)과 굴곡 신장부(30)를 전기적으로 접속함으로써 형성된다.

<48> 이러한 구성에 의하면, 각각 절연 층[예컨대, 일 면 상에 동 박으로 덮은 테이프 기판]의 일 면 상에만 도체 층을 갖고, 반대 면 상에 도체 층을 갖는 절연 층을 포함하는 종래의 배선 기판에 비하여 값싼 복수의 배선 기판으로부터 다층 배선 기판을 제조할 수 있으며, 배선 층(12)을 절연 층으로 개재시킨 절연 기판(10)과 서로 연결하기 위한 접속부(28)를 무전해 도금을 사용하지 않고 형성한 다층 배선 기판을 형성함으로써, 제조 비용을 크게 저감할 수 있다.

<49> 다음에는, 다층 배선 기판(24)의 제조 공정에 대하여 설명한다.

<50> 도 2a에서, 일 면 상에 동 박 등의 도체 층을 일체로 덮은 절연 기판(10)을 준비하고, 리쏘그래피 법 등을 사용하여 에칭에 의해 도체 층을 패턴화하여 절연 기판(10)의 표면 상에 배선 층(12)을 갖는 배선 기판(26)을 형성한다.

<51> 배선 층(12)의 구조 상의 특징은, 관통 홀(16)이 절연 기판(10) 내에 형성된 영역 내로, 배선 층(12)의 일부가 신장부(30)로서 돌출하는 것에 있다.

<52> 관통 홀 또는 비어 홀(16)이 형성된 영역 내로 돌출되어 있는 배선 층(12) 내의 신장부(30)의 평면 형상의 예에 대해서는 도 3 ~ 도 9에 설명한다. 이와 관련하여, 관통 홀(16)(이것이 형성되는 영역)과 관통 홀(16)의 외주 상에 배선 층(12)의 일부로서 형성되는 랜드(12a)의 대부분의 평면 형상은 원형이나, 도 9에 나타낸 바와 같은 사각형 또는 다각형 등의 다른 형태이어도 좋다.

<53> 도 3에서, 배선 층(12)의 신장부(30)의 평면 형상은, 관통 홀(16)이 그 중심을 향하여 형성된 영역의 외주로부터 등거리로 뻗은 링 형상이다.

<54> 도 4에서, 배선 층(12)의 신장부(30)의 평면 형상은 관통 홀(16)을 막으며, 관통 홀(16)이 외주(관통 홀(16)의 외주)에 형성된 영역의 중심으로부터 뻗은 복수의 슬릿(slit)(34)을 갖고 있는 형상이다. 도 4에서는, 4 개의 슬릿(34)이 등각으로 배치되어 전체로서 십자 형상을 이룬다. 그러나, 슬릿(34)의 수와 배치는 임의로 선택할 수 있다. 슬릿(34)은, 신장부(30)가 관통 홀(16) 내로 구부러질 경우 슬릿(34)을 따라서 신장부(30)가 균등하게 갈라지는 것을 용이하게 한다. 슬릿(34)의 이러한 기능은 후술하는 실시예에서도 마찬가지이다.

<55> 도 5에서, 배선 층(12)의 신장부(30)의 평면 형상은, 관통 홀(16)이 형성되어 있는 영역의 절반을 덮는 반원형이고, 그 중간 영역에 방사상 방향으로 뻗은 단일 슬릿(34)을 갖는 형상이다. 이러한 구성에서는, 관통 홀의 전

체 외주를 덮을 필요가 없다. 여기서, 슬릿(34)의 수는 하나로 한정되는 것은 아니고, 2, 3 또는 그 이상이어도 좋다.

<56> 도 6에서, 배선 층(12)의 신장부(30)의 평면 형상은 관통 홀(16)의 4분의 1을 덮는 부채꼴 형상이다. 도 6에서는 슬릿(34)이 없으나, 슬릿(34)을 구비하여도 좋다.

<57> 도 7에서, 배선 층(12)의 신장부(30)는 관통 홀(16)의 전체를 덮으며, 슬릿(34)이 없는 형상이다.

<58> 도 8에서, 배선 층(12)의 신장부(30)의 평면 형상은, 관통 홀(16)의 외주 상에 등각(여기서는, 90 도)으로 배치되고, 안쪽으로 뻗은 4 개의 돌출부가 있는 형상이다. 돌출부의 수는 적어도 하나인 것이 좋고, 복수의 돌출부가 있다면, 동일 피치(pitch) 또는 다른 피치로 배치하여도 좋다.

<59> 상기 예에서, 관통 홀(16)이 형성된 영역 또는 그 평면 형상은 원형이었으나, 도 9에 나타낸 바와 같이, 다각형(예컨대, 정사각형)이어도 좋다. 도 9에 나타낸 예는 도 4에 나타낸 예와 구조상 거의 동일하며, 여기서 관통 홀(16)의 대각선 상에 슬릿(34)이 형성됨으로써 배선 층(12)의 신장부(30)의 각각은 삼각형 형상이 된다. 도시하지는 않았지만, 다각형 관통 홀(16)이 도 4에 나타낸 것과 다른 신장부(30), 즉 도 3, 도 5 ~ 도 8 중의 어느 것에서 나타낸 신장부(30)를 구비하여도 좋다.

<60> 도 2b는 배선 층(12)에 대향하는 절연 기판(10) 측으로부터 발생하는 레이저 빔을 사용하여 관통 홀(16)이 형성된 상태를 나타낸다. 관통 홀(16)이 형성된 영역은 도 3 ~ 도 9에 나타낸 바와 같이, 랜드(12a)의 평면 영역 내부에 위치한다. 이와는 달리, 먼저 절연 기판(10) 내에 예컨대, 펀치(punch) 등에 의해 관통 홀을 형성한 후, 절연 기판(10) 상에 동 박을 덮어서 신장부(30)를 갖는 배선 층(12)을 형성하여도 좋다.

<61> 도 2c에서, 관통 홀(16)이 형성된 영역 내로 뻗은 배선 층(12)의 신장부(30)는 관통 홀(16) 내에서 구부러져 있다. 신장부(30)의 길이는, 신장부(30)의 선단이 관통 홀(16)로부터 밖으로 돌출하지만 절연 기판(10)의 반대 면을 넘어가지 않도록 선택된다. 다층 배선 기판(24)의 두께의 증가를 억제하면서, 제 1 도체를 통하여 하부 배선 기판(26)의 배선 층(12)에 대해 신장부(30)를 확실히 접속시키기 위해서는, 배선 층(12)의 굴곡 신장부(30)의 선단이 다른 쪽의 관통 홀(16)의 개구와 수평을 이루는 것이 좋다. 그러나, 제 1 도체(32)에 의해 하부 배선 기판(26)의 배선 층(12)과 신장부(30)를 전기적으로 접속할 수 있다면, 굴곡 신장부(30)의 선단과 하부 배선 기판(26)의 배선 층(12) 사이에 틈이 있어도 좋다.

<62> 도 10a에 나타낸 바와 같이, 관통 홀(16)의 평면 형상과 절연 기판(10)의 두께 사이의 관계에 따라서, 배선 층(12)의 굴곡 신장부(30)의 선단이 절연 기판(10)의 반대쪽 면을 넘어서 관통 홀(16) 밖으로 돌출하는 경우이어도 좋다. 이러한 돌출된 단부를 취급하기 위해서는, 제 1 방법으로서, 도 10b에 나타낸 바와 같이, 신장부(30)를 관통 홀(16) 내로 구부린 후, 신장부(30)의 돌출 선단을 절연 기판(10)의 반대쪽 상의 관통 홀(16)의 외주를 따라서 구부리는 것이다. 이 방법은, 신장부(30)의 돌출 선단을 구부리는 공정이 필요하고 복수의 배선 기판(26)을 서로 적층함으로써 제조하므로 다층 배선 기판(24)의 전체 두께가 커진다고 하는 결점이 있는 반면에, 신장부(30)의 굴곡 선단이 하부 배선 기판(26) 내의 배선 층(12)과 밀착하게 되므로, 인접하는 배선 층(12) 간에 확실한 접속을 얻을 수 있다는 장점이 있다.

<63> 제 2 방법으로서, 관통 홀(16) 밖으로 돌출한 신장부(30)의 선단 자체를 삽입하는 것(즉, 절연 기판(10)의 다른 측면 상으로 구부리지 않는 것)도 가능하다. 이 방법에 의하면, 신장부(30)의 선단을 구부리는 공정이 필요하지 않게 되고, 또한 복수의 배선 기판(26)을 적층함으로써 발생하는 다층 배선 기판(24)의 두께의 증가도 막을 수 있다. 그러나, 이 방법에 있어서도, 최하층 배선 기판에서, 절연 기판(10)의 반대 면 상의 신장부(30)의 선단을 구부리는 공정이 필요하게 된다.

<64> 도 2d는 도 2a ~ 도 2c에 나타낸 공정을, 후에 서로 적층될 복수(본 실시예에서는 2 개)의 배선 기판(26) 상에 반복한 상태를 나타낸다. 배선 기판(26)을 접착제(20)로 서로 접합함으로써, 각각 배선 기판(26)의 관통 홀(16)이 정렬되고, 또한 서로 연결되어 접속부(28)를 이루게 된다. 이러한 점에서, 배선 기판(26)의 각각이 소정 형상의 관통 홀(16)을 갖지만, 도 1에 나타낸 바와 같이, 최하층 배선 기판(26) 내에 관통 홀(16)을 구비하지 않아도 좋다.

<65> 도 2e에서, 솔더 등, 가열에 의해 유동 상태로 용융될 수 있는 도체(32)(이하에서는 단순히 "제 1 도체"라 함)를, 최상층 배선 기판(26) 내의 관통 홀(16)로부터 서로 연결된 일련의 관통 홀(16) 내로 부어서, 각각 배선 기판(26) 내의 배선 층(12)을 서로 전기적으로 접속하는 접속부(28)를 형성한다. 그것에 의해, 다층 배선 기판(24)이 얻어지며, 여기서 각각 배선 기판(26) 내의 배선 층(12)은 각 층 사이에서 서로 전기적으로 접속된다.

<66> 솔더 대신에 제 1 도체(32)로서, 도전 입자가 확산된 도전 페이스트를 사용하여도 좋다.

<67> 상술한 각각 배선 기판(26) 내에 구비된 관통 홀(16) 대신에, 도 11에 나타낸 바와 같이, 접속부(28)를 각각 배선 기판(26)의 외주 상에 구비된 반원형 평면 형상의 노치(36)로 형성하여도 좋다. 절연 기판(10)의 일측에 형성된 배선 층(12) 부분을 상술한 바와 같이 신장부(30)를 노치(36) 내로 구부린다. 도시하지는 않았지만, 각각 노치(36)와 신장부(30)를 갖는 복수의 배선 기판(26)을 적층함으로써, 노치(36)의 내벽이 서로 연속하게 되고, 노치(36) 내로 제 1 도체(32)를 부음으로써 적층된 배선 기판(26) 내의 신장부(30)를 전기적으로 접속하게 하는 것이다. 그러므로, 각각 배선 층(12)이 서로 전기적으로 접속된 다층 배선 기판(24)이 얻어진다.

<68> (반도체 장치)

<69> 도 12 ~ 도 21을 참조하여 상술한 다층 배선 기판(24)을 사용한 반도체 장치의 구조에 대하여 설명한다. 이와 관련하여, 도 14에 나타낸 경우를 제외하고는, 접속부(28)는 각각 배선 기판(26)의 외주 상에 노치(36)를 구비하고, 배선 층(12)의 단부에 형성된 신장부(30)를 노치(36) 내에서 구부림으로써 형성되고, 여기서 신장부(30)는 절연 기판(10)의 두께보다 길고, 신장부(30)의 선단은 절연 기판(10)의 다른 쪽 면 상에서 구부러져 있다. 상세히 설명하지는 않았지만, 신장부(30)의 길이가 절연 기판(10)의 두께와 같거나 짧아서 신장부(30)의 선단을 구부릴 필요가 없는 다른 구조도 있다. 또한, 배선 기판(26)의 외주 상에 접속부(28)를 구비하지 않고, 비어 등, 배선 기판(26)의 내부 영역에 접속부(28)를 구비한 또 다른 구조도 있다.

<70> 반도체 장치(38)는, 각각 절연 기판(10)의 일 면에만 배선 층(12)을 가지며, 배선 층(12)과 절연 기판(10)이 엇갈리도록 적층된, 복수의 배선 기판(26)으로 된 다층 배선 기판(24)으로 형성된다.

<71> 도 12 ~ 도 14에 나타낸 실시예에 의하면, 수용 오목부(42)가 배선 기판(26)의 각각 절연 기판(10) 내에 구비되어, 반도체 칩(40)을 수용하게 된다. 수용 오목부(42)는 절연 기판(10) 내에 구비된 개구이고, 그 바닥 면 상에는 배선 층(12)이 노출되어 있다. 수용 오목부(42) 내의 도전 층은, 후술하는 리드와 부착 층(54)이 형성될 영역을 제외하고는 에칭에 의해 제거되고, 배선 기판(26)을 통하는 창 부(44)가 형성된다. 즉, 리드와 칩 장착 영역에 대응하는 도체 층 부분은 그대로 둔다.

<72> 배선 층(12)의 일단(도 12 및 도 13에 나타낸 바와 같이, 좌단)은 오목부(42) 내로 뻗어, 반도체 칩(40)의 전극 단자(46)에 접속된 리드(48)를 형성하는 반면, 타단(도 12 및 도 13에 나타낸 바와 같이, 우단)은 신장부(30)가 구부러져서 노치(36)의 내면과 밀착된 절연 기판(10)의 외주 상에 형성된 노치(36) 영역 내로 뻗어 있다. 배선 층(12)은 칩 장착 부분과 리드(48)를 갖는다는 것에 유의하여야 한다.

<73> 반도체 칩(40)은 각각 배선 기판(26) 내의 수용 오목부(42) 내에 수용됨으로써, 전극 단자(46)가 형성된 표면(40a)(전극 단자 형성 면)이 배선 층(12)으로 안내되고, 배선 층(12)의 리드(48)가 전극 단자 형성 면(40a) 상에 노출된 전극 단자(46)에 연결되게 된다.

<74> 각각 배선 기판(26)에서는, 반도체 칩(40)이 수용 오목부(42) 내에 장착되어 측면, 반도체 칩(40)의 전극 단자 형성 면(40a) 및 배선 층(12) 내의 리드(48)를 차폐한 후, 수용 오목부(42) 내에 수지성 재료(50)가 충전된다.

<75> 각각 배선 기판(26)이 서로 적층됨으로써, 대응하는 노치(36)가 정렬되고 또한 서로 연결되고, 노치(36)의 내벽을 따라 구부러진 신장부(30)가 솔더 또는 도전 페이스트 등의, 제 1 도체(32)에 의해 서로 전기적으로 접속됨으로써 반도체 장치(38)를 이룬다.

<76> 참조 번호 54는 반도체 칩(40)을 배선 층(12)에 부착하기 위한 부착 층을 나타내고, 참조 번호 56은 배선 층(12)을 절연 기판(10)에 부착하기 위한 부착 층을 나타낸다.

<77> 본 반도체 장치(38)에서는, 반도체 칩(40)이 배선 기판(26) 내에 형성된 수용 오목부(42) 내에 탑재되고, 이러한 배선 기판(26)이 서로 적층되며, 이것은 복수의 부 반도체 장치(sub-semiconductor)(52)가 적층되어 새로운 단일 반도체 장치(38)를 형성하는 것을 의미한다. 또한, 수용 오목부(42)를 갖는 각각 배선 기판(26)이 각각 부 반도체 장치(52) 내의 반도체 패키지를 구성하는 것으로 생각할 수 있다.

<78> 도 14는 도 13에 나타낸 반도체 장치(38)의 접속부(28)의 노치(36)가 상술한 관통 홀(16)에 의해 대체된, 본 발명의 또 다른 실시예를 나타내는 것이다. 리드 프레임(60)의 내부 리드(62)를 각각 부 반도체 장치(52)의 접속부(28)를 구성하는 관통 홀(16)이 형성된 연결 홀(58) 내로 삽입하고, 제 1 도체(솔더 또는 도전 페이스트)(32)를 연결 홀(58) 내로 부어서 내부 리드(62)를 제 1 도체(32)에 접합한 후, 적층된 부 반도체 장치(52) 전체를 수지성 재료(64)로 차폐한다. 그 후, 수지성 재료(64)로부터 돌출한 리드 프레임(60)의 외부 리드(66)를 예컨대, 갈매기 날개 형(L자 리드 형)으로 형성하여 SOP(small outline package) 형 반도체 장치(68)를

얻는다. 이와 관련하여, 외부 리드(66)의 모양은 L자 리드 형에 한정하는 것은 아니며, J자 리드 형 또는 I자 리드 형이어도 좋다.

<79> 반도체 장치(68)가 이러한 리드를 갖기 때문에, 현재의 IC 어셈블리 장치를 사용할 수 있는 것이다. 내부 리드(62)는 제 1 도체(32)와 같이, 미리 솔더로 도금하여도 좋다.

<80> 도 12 ~ 도 14에 나타낸 실시예에서는 절연 기판(10) 내에 반도체 칩(40)을 수용하는 수용 오목부(42)가 구비되어 있지만, 이러한 수용 오목부가 구비되어 있지 않은 본 발명의 또 다른 실시예에 대하여 도 15 ~ 도 21을 참조하여 설명한다.

<81> 이들 실시예의 반도체 장치는, 각각 일 면 상에만 배선 층(12)을 가지며, 배선 층(12)과 절연 기판(10)이 서로 번갈아서 적층되는 복수의 배선 기판(26)으로 구성된 다층 배선 기판(24)으로 구성되며, 여기서는 도 12 및 도 13에 나타낸 실시예에서와 마찬가지로 각각 배선 기판(26)의 외주 상에 노치(36)를 구비하고, 배선 층(12)의 단부에 형성된 신장부(30)를 노치(36) 내로 구부림으로써 접속부(28)를 형성하며, 신장부(30)의 길이는 절연 기판(10)의 두께보다 크므로 신장부(30)의 선단이 절연 기판(10)의 반대쪽 면 상에서 구부러진다. 설명하지는 않았지만, 신장부(30)의 선단이 반드시 구부러질 필요가 없도록, 신장부(30)의 길이가 상술한 바와 같이 절연 기판(10)의 두께 내가 되도록 선택할 수도 있다. 이와 달리, 접속부(28)가 배선 기판(26)의 외주 상이 아니라, 내부 영역에서의 비어로서 구비되어도 좋다.

<82> 도 13에 나타낸 실시예에서는 각각 배선 기판이 접착제(20)에 의해 서로 접합되어 있지만, 후술하는 바와 같이 접착제(20)가 반드시 필수적인 것은 아니다. 접착제는 배선 기판 사이의 확고한 고정을 가져오나, 접착 공정이 필요하다는 단점이 있다. 배선 기판은 접착제를 사용하지 않고도 전기 접속부(32)를 통하여 함께 충분히 접합되는 경우이어도 좋다.

<83> 도 15 및 도 16은 반도체 장치의 또 다른 실시예에 대하여 나타내고 있으며, 이에 대해서는 선행하는 실시예와의 차이점에 대해서만 설명하기로 한다. 본 실시예에 의하면, 반도체 칩(40)은 접착제(54)를 통하여 각각 배선 기판(26) 상에 장착된다. 반도체 칩(40)은 전극 단자 형성 면이 배선 기판(26)에 직접 접하도록, 배선 기판(26) 상에 위치된다. 이 경우 배선 기판(26)의 형상은, 배선 층(12)이 반도체 칩(40)을 마주보는 형상이다. 반도체 칩(40)의 전극 단자(46)는 배선 층(12)의 리드(48)에 접속되어 반도체 칩(40)과 배선 기판(26) 사이에 전기적 접속을 이룬다. 이러한 점에서, 배선 층(12)이 리드(48)로부터 일단 배선 기판(26)의 내부로 뻗고, 배선 기판(26)의 외주 상에 구비된 노치(36)로 우회하면서 도달하며, 여기서 신장부(30)가 구부러져서 솔더 또는 솔더 페이스트 등의 제 1 도체(32)로 노치(36)에 접합되어 층간 접속부를 구성하게 되는 것이다.

<84> 배선 기판(26)이 적층될 경우, 주변 노치(36)가 구비된 영역 근방 위치 주변 위치에서, 그 주변에 평행하는 인접 배선 기판(26) 사이에 띠 형상 솔더 리지스트(70)가 배치된다. 그것에 의해, 층간 접속부가 솔더 등의 제 1 도체(32)로 구성될 경우, 용융된 솔더가 반도체 장치의 내부로 흘러 들어가는 것이 방지된다.

<85> 본 실시예에서 배선 기판(26)의 형상이, 반도체 칩(40)이 배선 층(12) 상에 장착되는 형상인 경우이지만, 반도체 칩(40)이 절연 기판(10) 상에 장착되어도 좋다.

<86> 도 17 및 도 18에 나타낸 또 다른 실시예에 의하면, 범프(72)가 반도체 칩(40)의 전극 단자(46) 상에 형성되어 배선 기판(26)의 리드(48)에 접속된다. 반도체 칩(40)은, 그 전극 단자 형성 면이 배선 기판(26)의 배선 층(12)에 직접 접하도록 장착된다. 배선 층(12)은 리드(48)로부터 직접 배선 기판(26)의 외주 상에 구비된 노치(36)로 뻗어서, 선행하는 실시예와 같은 층간 접속부를 제공하게 된다. 선행하는 실시예와 마찬가지로, 주변 노치(36)가 구비된 영역 근방 위치에서, 인접 배선 기판(26) 사이에 띠 형상 솔더 리지스트(70)가 배치되게 된다.

<87> 도 19 ~ 도 21에 나타낸 반도체 장치의 또 다른 실시예에서는, 배선 기판(26)의 구조체와, 반도체 칩(40)이 장착되는 배선 기판(26)의 면을 제외하고는, 도 17 및 도 18에 나타낸 실시예에서와 같은 방법으로, 전극 단자(46) 상에 범프(72)가 형성되고 또한 배선 기판(26)의 리드(48)가 범프(72)에 접속되게 된다.

<88> 즉, 반도체 칩(40)은 배선 기판(26)의 절연 기판(10) 상에 장착되고, 범프(72)는 절연 기판(10)을 통하여 구비된 개구를 통해서 후면 상의 리드(48)에 전기적으로 접속되게 된다. 이와 관련하여, 반도체 칩(40)을 배선 기판(26)에 장착하여, 반도체 칩(40)의 전극 단자(46)를 배선 층(12)의 리드(48)에 전기적으로 접속하고자 할 경우, 절연 기판(10)의 개구(74) 내로 솔더(76)를 공급하여 범프(72)를 고정한다. 반도체 칩(40)과 배선 기판(26)은 양자 사이에 얇은 접착제 층(50)을 구비함으로써 서로 접합하게 된다.

<89> 도 18 및 도 21에서는, 기부의 단부가 전극 단자(46)의 직경과 거의 같은 큰 직경을 갖는 전극 단자(46)에 접속

되고, 말단부가 직경이 작은 리드(48)에 접속되는 범프(72)가 형성되어 있다. 도 19 ~ 도 21에 나타낸 실시예에서, 솔더 리지스트(70)는 배선 기판(26)의 절연 기판(10)(반도체 칩(40)이 탑재되지 않은 쪽)에 인가되어 그 표면의 거의 전체를 덮는다.

<90> 본 발명의 바람직한 일부 실시예에 대해서만 설명하였지만, 본 발명의 정신과 범위를 벗어나지 않고도 여러 가지 변형과 수정이 가능하다는 것은 본 발명 분야의 당업자에 있어서는 자명한 것이다.

발명의 효과

<91> 본 발명의 다층 배선 기판과 반도체 장치에 의하면, 각각 절연 층의 한쪽 면 상에만 도체 층을 가지며, 절연 층의 양쪽 면 상에 도체 층을 갖는 종래의 배선 기판과 비교하여 비용이 적게 드는 배선 기판으로부터 다층 배선 기판을 제조할 수 있으며, 또한 무전해 도금을 사용하지 않고도 도체 층을 에칭함으로써 배선 층 사이의 층간 접속부를 얻을 수 있는 접속부를 형성할 수 있다. 그것에 의해, 제조 비용을 크게 저감할 수 있고, 따라서 제품 비용을 줄이고 또한 제품의 두께도 줄일 수 있다.

도면의 간단한 설명

<1> 도 1은 본 발명에 의한 다층 배선 기판의 일 실시예의 구조를 나타내는 설명도.

<2> 도 2a ~ 도 2e는 본 발명에 의한 다층 배선 기판의 실시예의 제조 공정을 나타내는 설명도.

<3> 도 3 ~ 도 9는 관통 홀(through-hole) 내로 뻗은 배선 층의 신장부(extension)의 여러 가지 모양을 나타낸 평면도.

<4> 도 10a ~ 도 10b는 관통 홀 내로 굽은 길이가 절연 기판의 두께를 넘는 경우의, 신장부를 구부리는 공정의 설명도.

<5> 도 11은 절연 기판의 외주 상에 형성된 노치 내로 신장부를 구부림으로써 구성되는 접속부의 주요부를 나타낸 투시도.

<6> 도 12는 배선 층의 측면에서 본 경우의 본 발명에 의한 반도체 장치의 주요부의 평면도.

<7> 도 13은 도 12의 W-W 선을 따라 절단한 경우의 단면도.

<8> 도 14는 본 발명에 의한 반도체 장치의 또 다른 실시예의 구조를 나타내는 단면도.

<9> 도 15는 배선 층의 측면에서 본 경우의 본 발명에 의한 반도체 장치의 실시예의 주요부를 나타내는 평면도.

<10> 도 16은 도 15의 W-W 선을 따라 절단한 경우의 단면도.

<11> 도 17은 배선 층의 측면에서 본 경우의 본 발명에 의한 반도체 장치의 또 다른 실시예의 주요부를 나타내는 평면도.

<12> 도 18은 도 17의 W-W 선을 따라 절단한 경우의 단면도.

<13> 도 19는 배선 층의 측면에서 본 경우의 본 발명에 의한 반도체 장치의 또 다른 실시예의 주요부를 나타내는 평면도.

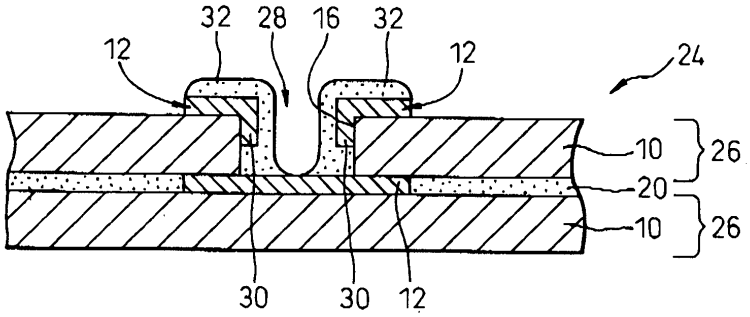
<14> 도 20은 도 19에서의 범프(bump)를 포함하는 원형부(Y)의 확대 평면도.

<15> 도 21은 도 19의 W-W 선을 따라 절단한 경우의 단면도.

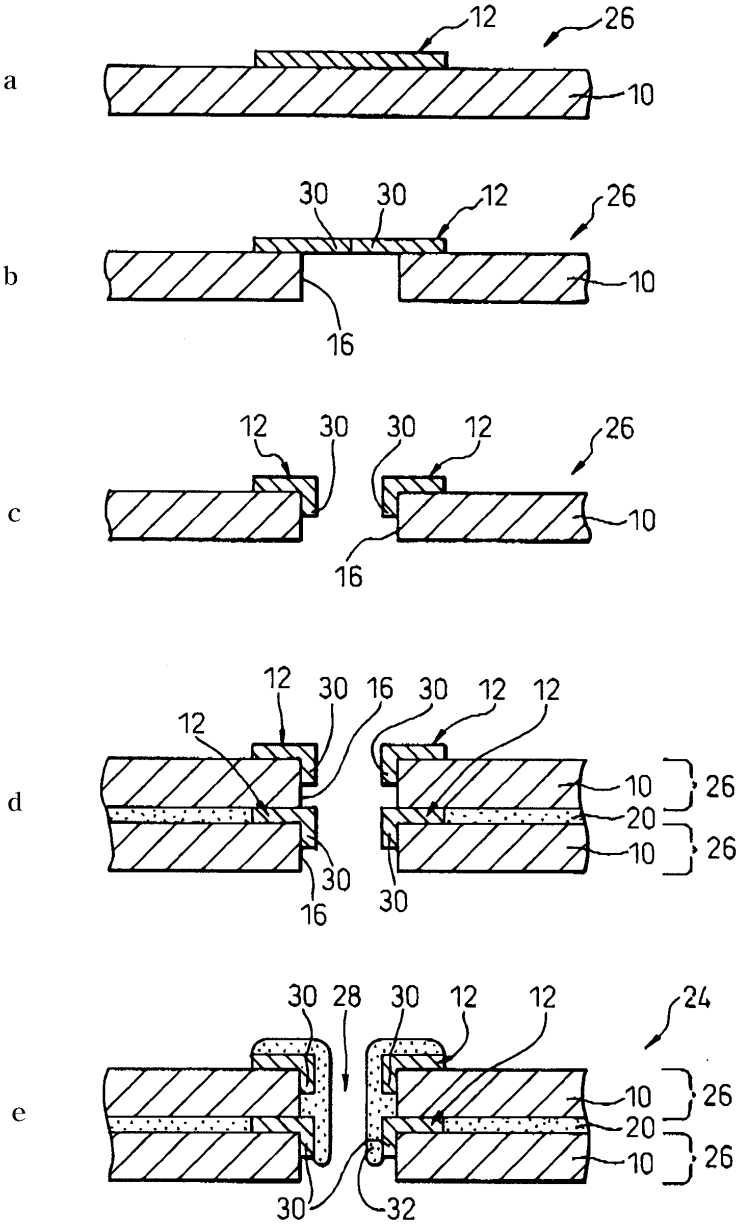
<16> 도 22a ~ 도 22d는 종래의 다층 배선 기판의 제조 공정을 나타내는 설명도.

도면

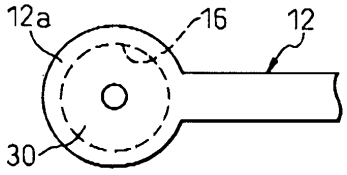
도면1



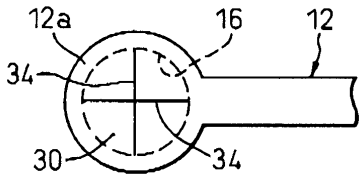
도면2


a
12
26
10
b
30
30
12
26
10
16
c
12
30
30
12
26
10
16
d
12
30
16
30
12
12
12
10
26
20
10
26
30
16
30
e
30
28
30
12
12
24
10
26
20
10
26
30
32

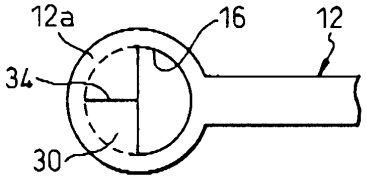
도면3


12a
16
12
30

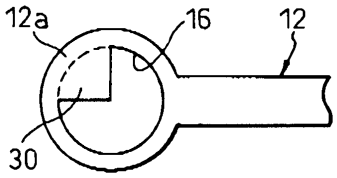
도면4



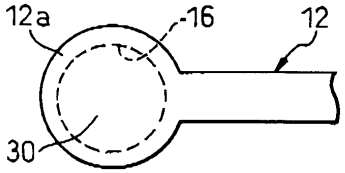
도면5



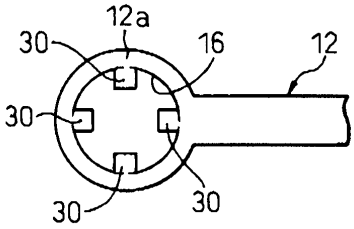
도면6



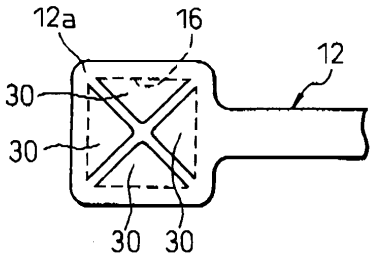
도면7



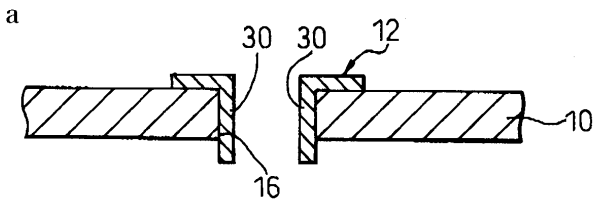
도면8

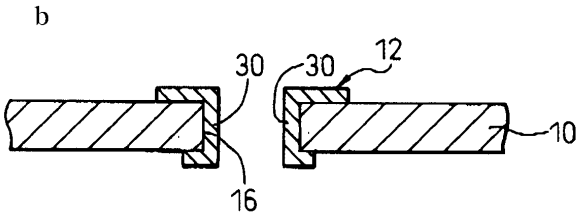


도면9

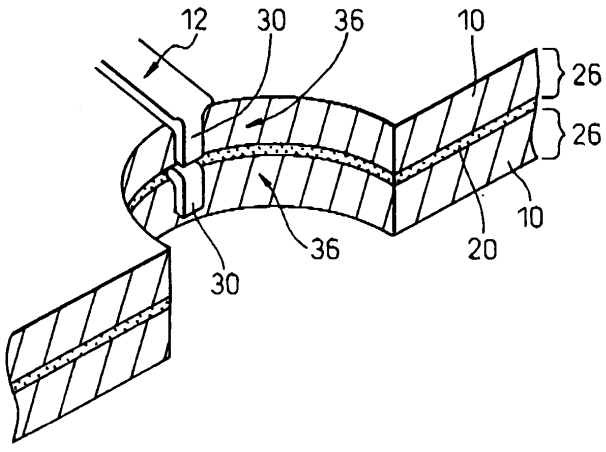


도면10

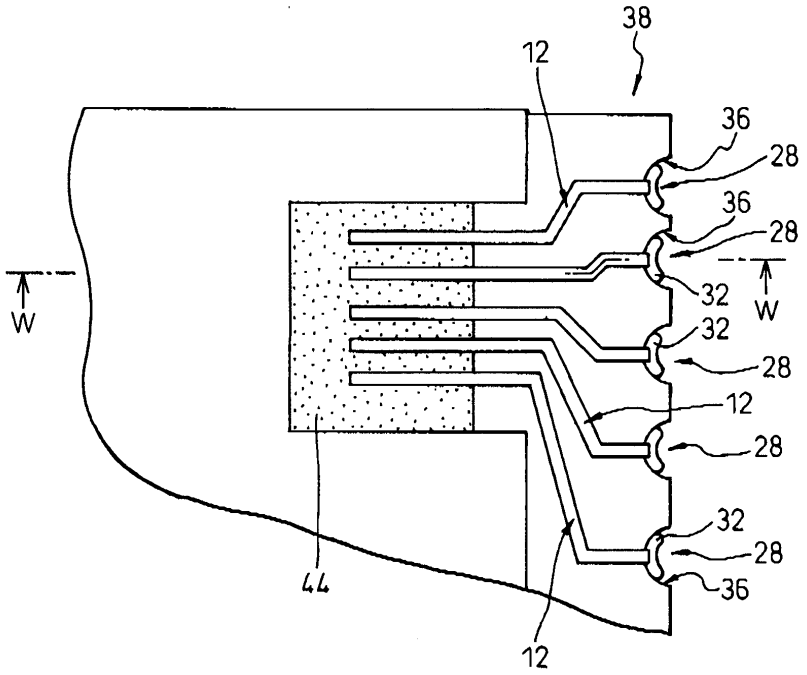




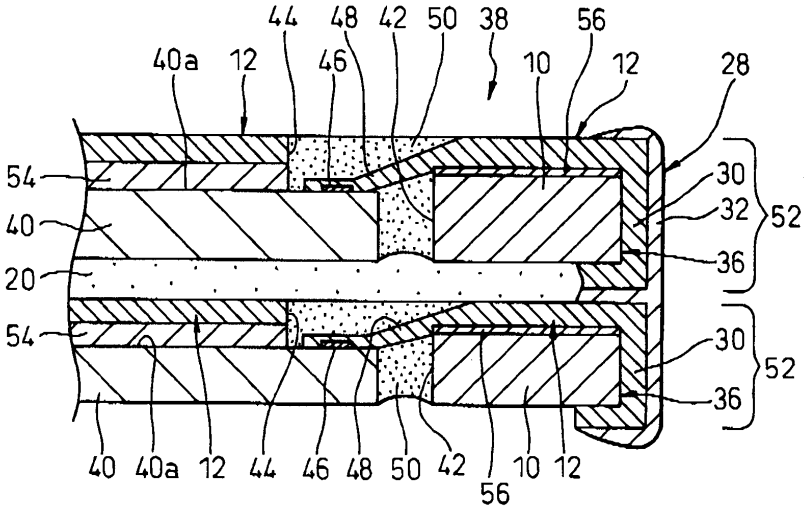
도면11



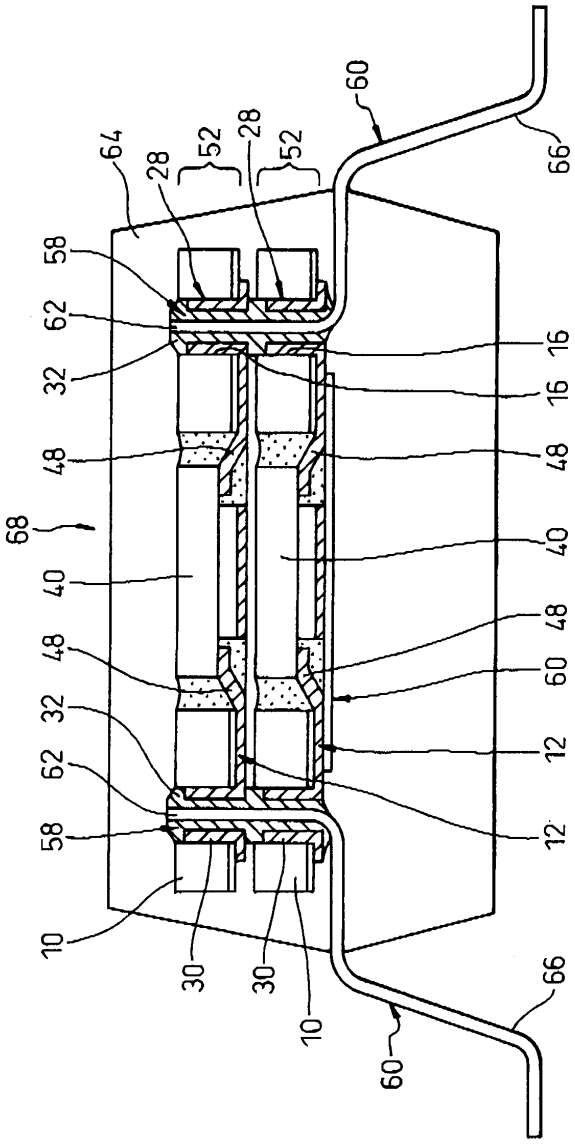
도면12


38
12
36
28
36
28
W
W
32
32
28
12
28
32
28
36
44
12

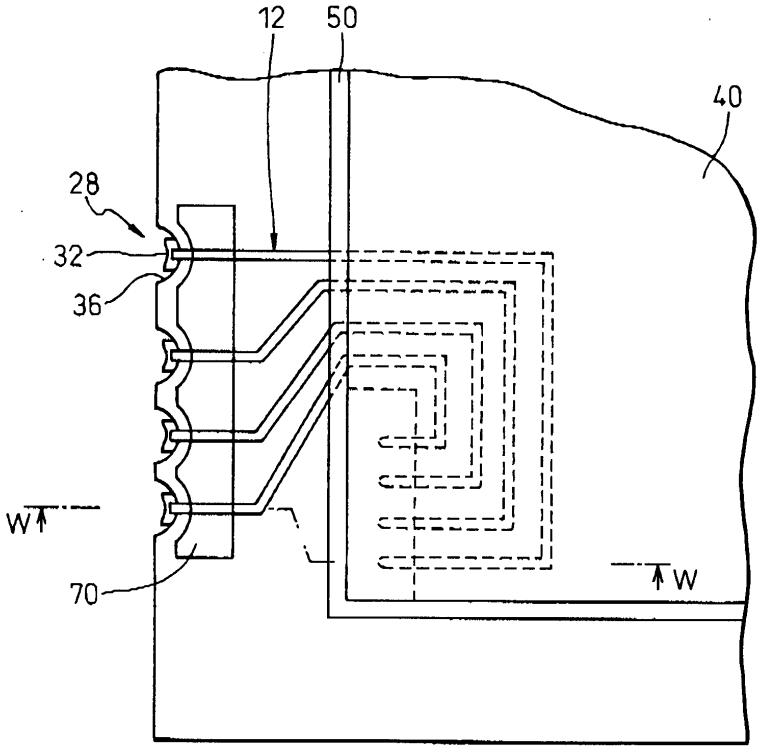
도면13


44
48
42
50
38
56
40a
12
46
10
12
28
54
30
40
32
52
36
20
54
30
52
36
40
40a
12
44
46
48
50
42
56
10
12

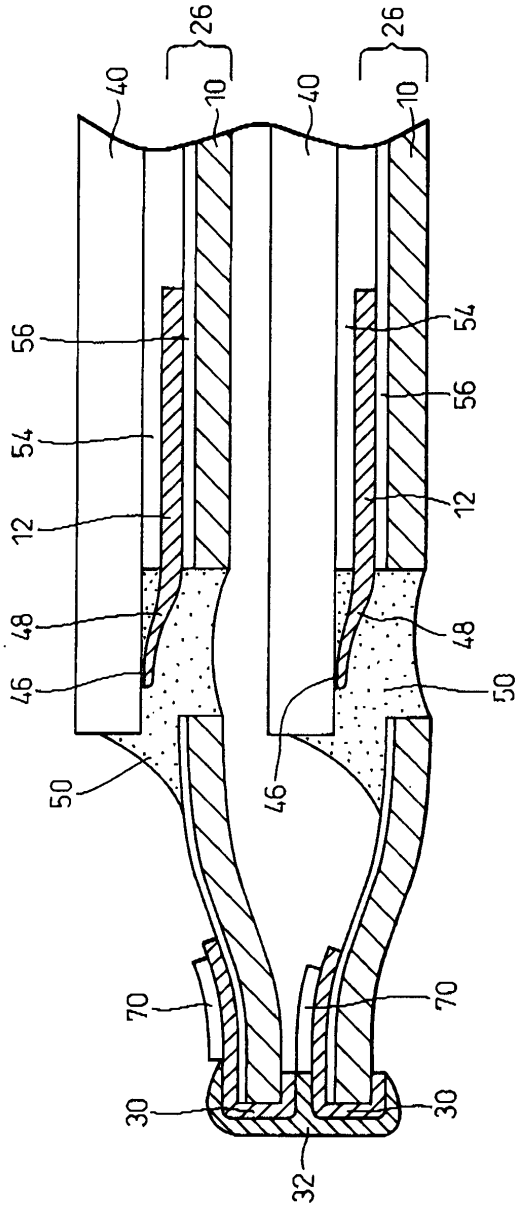
도면14


60
66
64
28
52
28
52
58
62
32
48
68
40
48
32
62
58
10
30
30
10
60
66
16
16
48
48
40
48
60
12
12

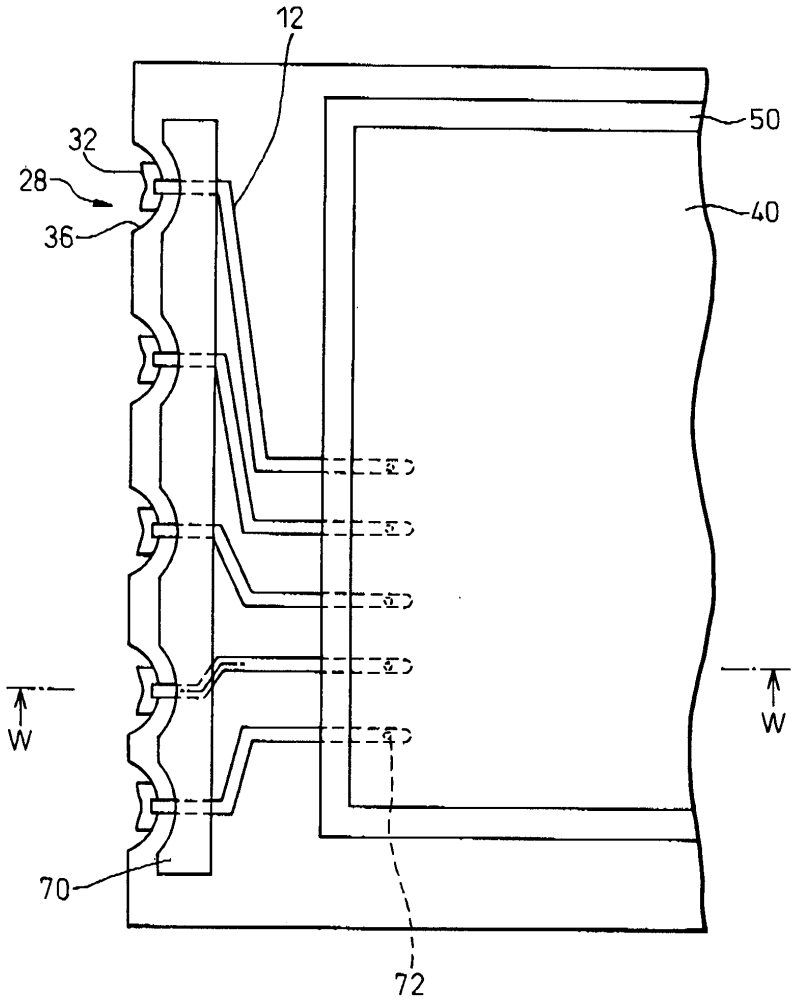
도면15



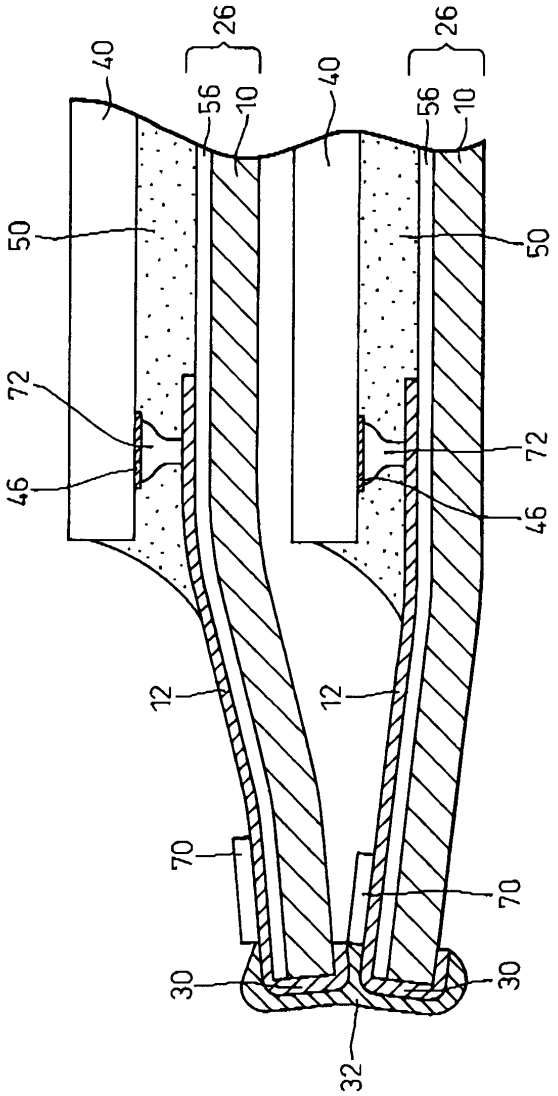
도면16



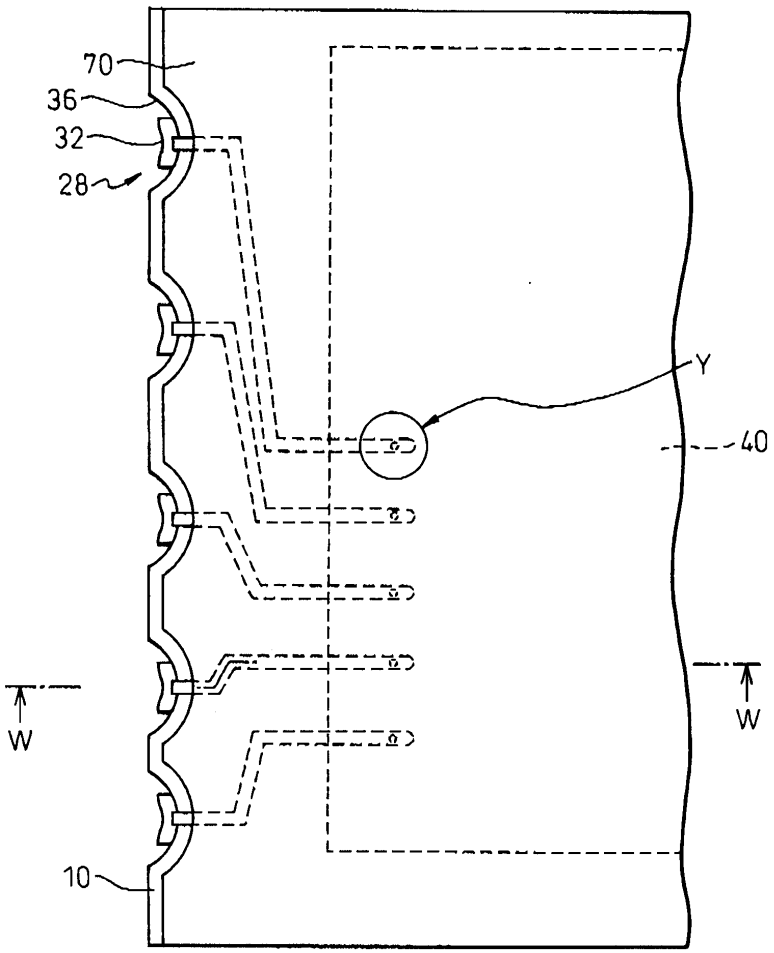
도면17



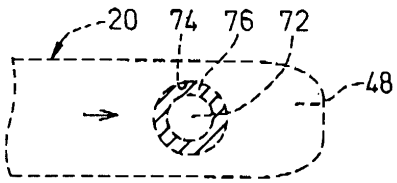
도면18



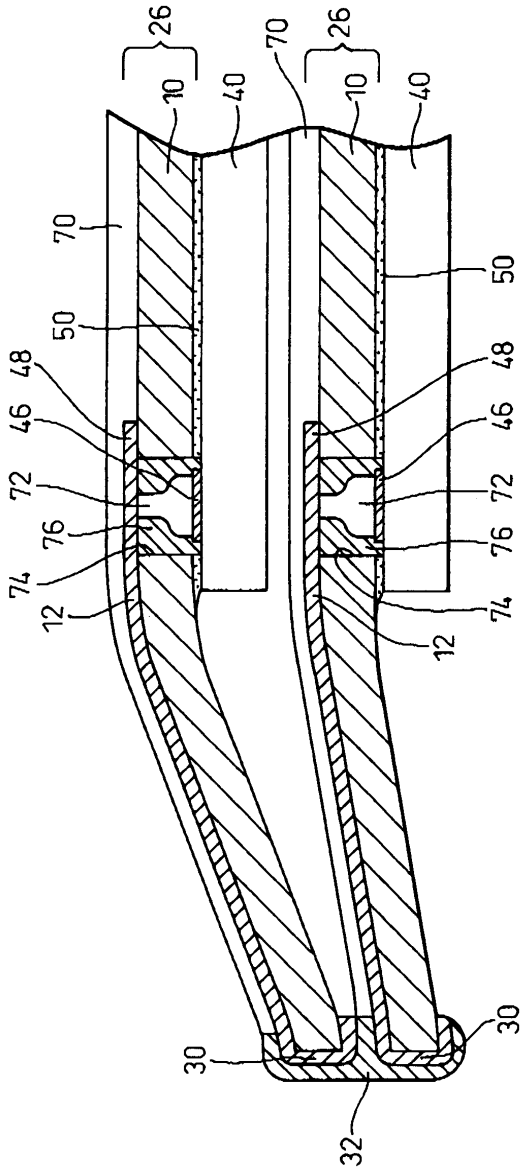
도면19



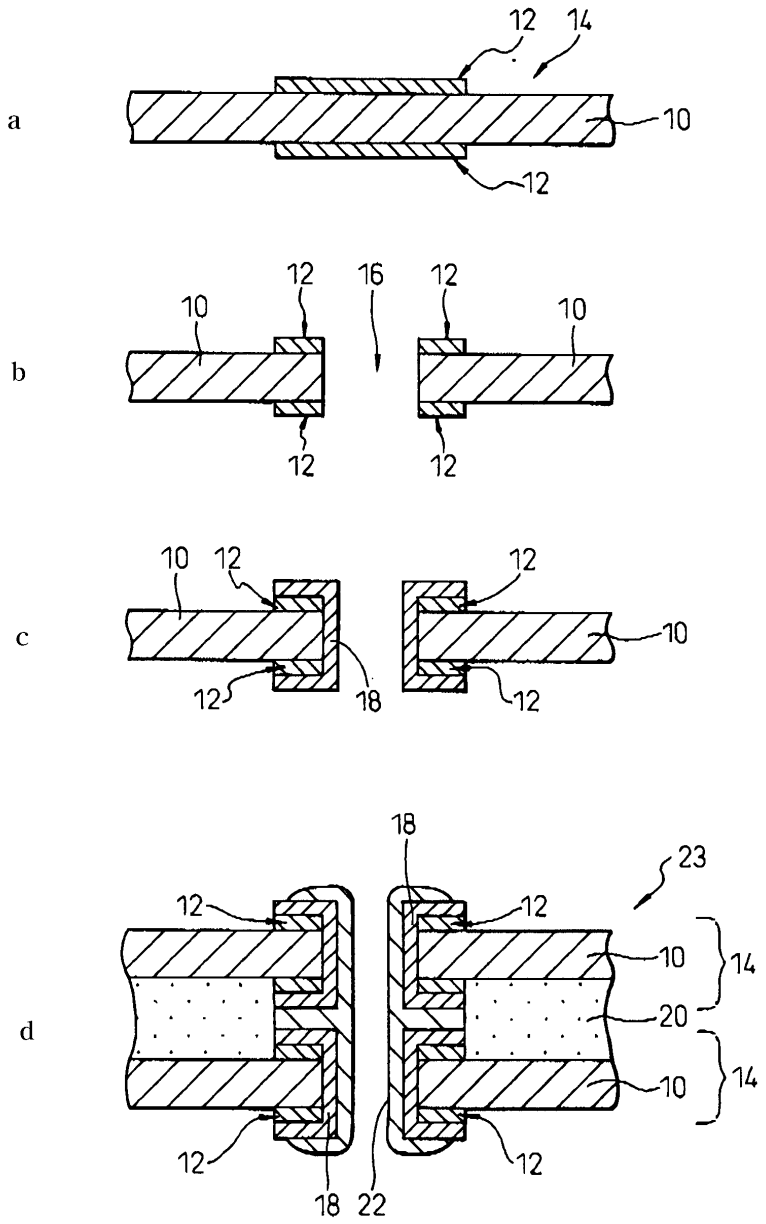
도면20



도면21


26
70
26
10
40
10
40
70
50
50
48
46
72
76
74
12
48
46
72
76
74
12
30
30
32

도면22


a
12
14
10
12
b
10
12
16
12
10
12
12
c
10
12
12
10
12
18
12
d
18
23
12
12
10
14
20
10
14
12
12
18
22