

【公報種別】特許法第17条の2の規定による補正の掲載  
【部門区分】第6部門第1区分  
【発行日】令和6年10月11日(2024.10.11)

【国際公開番号】WO2023/149382  
【出願番号】特願2023-578538(P2023-578538)

【国際特許分類】

G 0 1 J 1 / 4 2 ( 2 0 0 6 . 0 1 )

H 0 4 N 2 5 / 0 0 ( 2 0 2 3 . 0 1 )

【 F I 】

G 0 1 J 1 / 4 2 H

H 0 4 N 2 5 / 0 0

10

【手続補正書】

【提出日】令和6年7月18日(2024.7.18)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

20

【特許請求の範囲】

【請求項1】

ガイガーモードで動作するアパランシェフォトダイオードから出力されたアナログ信号が入力される入力端子と、

前記入力端子に入力された信号に関する情報と閾値との比較によって、前記入力端子に入力された信号に関するノイズ成分を除去する比較回路と、

前記比較回路に入力される信号を調整する調整回路と、

前記比較回路から出力された信号を処理する後段回路と、を備え、

前記比較回路は、前記比較回路に入力された信号に含まれる成分のうち前記閾値を超える成分に基づく信号を出力し、

30

前記調整回路は、

前記入力端子と前記比較回路とをAC結合するAC結合部と、

前記AC結合部と前記比較回路との間において、前記比較回路に入力される信号の電圧を前記アパランシェフォトダイオードに付与する逆バイアス電圧よりも低い値に調整するレベルシフト部と、

前記比較回路に入力される信号の基準値を調整する基準値調整部と、を含んでいる、信号処理回路。

【請求項2】

前記基準値調整部は、抵抗成分を有する回路素子と、前記回路素子を通して前記比較回路に電氣的に接続される端子とを含んでおり、

40

前記回路素子は、当該回路素子の前記抵抗成分の抵抗値を変更できるように構成された可変抵抗部を含んでいる、請求項1に記載の信号処理回路。

【請求項3】

前記可変抵抗部に電氣的に接続されていると共に、前記端子と前記比較回路との間における抵抗値を制御する制御部をさらに備えている、請求項2に記載の信号処理回路。

【請求項4】

前記可変抵抗部は、FET又はIGBTを含んでおり、

前記制御部は、バンドギャップリファレンス回路を含んでおり、前記FET又は前記IGBTのゲートに付与する電圧を前記バンドギャップリファレンス回路に基づいて制御する、請求項3に記載の信号処理回路。

50

## 【請求項 5】

前記可変抵抗部は、M O S F E Tを含んでおり、  
 前記M O S F E Tは、前記端子と前記比較回路とを接続しており、  
 前記M O S F E Tのソースは、前記比較回路に連結されている、請求項 2 に記載の信号処理回路。

## 【請求項 6】

前記基準値調整部は、それぞれ抵抗成分を有する第一及び第二回路素子を含んでおり、  
 前記端子は、第一電位が付与されると共に前記第一回路素子を通して前記比較回路に電氣的に接続される第一端子と、前記第一電位がよりも低い第二電位が付与されると共に前記第二回路素子を通して前記比較回路に電氣的に接続される第二端子と、を含んでおり、  
 前記第一回路素子と前記第二回路素子との少なくとも一方は、前記回路素子に相当し、当該少なくとも一方の前記抵抗成分の抵抗値を変更できるように構成された前記可変抵抗部を含んでいる、請求項 2 に記載の信号処理回路。

10

## 【請求項 7】

前記第一回路素子は、前記可変抵抗部として、Nチャネル型の第1 M O S F E Tを含んでおり、  
 前記第二回路素子は、前記可変抵抗部として、Pチャネル型の第2 M O S F E Tを含んでおり、  
 前記第1 M O S F E Tと前記第2 M O S F E Tとの双方のソースは、前記比較回路に連結されている、請求項 6 に記載の信号処理回路。

20

## 【請求項 8】

前記A C結合部は、コンデンサを含んでおり、  
 前記レベルシフト部は、抵抗成分を有している回路素子と、前記逆バイアス電圧よりも低い電圧が付与されると共に前記レベルシフト部の前記回路素子を通して前記コンデンサと前記比較回路とに電氣的に接続されている端子と、を含んでいる、請求項 1 に記載の信号処理回路。

## 【請求項 9】

前記比較回路は、インバータを含んでいる、請求項 1 に記載の信号処理回路。

## 【請求項 10】

前記後段回路からの信号に基づいて、前記アバランシェフォトダイオードに対してアクティブクエンチングを行うアクティブクエンチング回路と、前記後段回路からの信号に基づいて、前記アバランシェフォトダイオードに対してアクティブリチャージを行うアクティブリチャージ回路との少なくとも一方をさらに備えている、請求項 1 に記載の信号処理回路。

30

## 【請求項 11】

請求項 1 から 10 のいずれか一項に記載の信号処理回路と、  
 前記アバランシェフォトダイオードと、  
 前記アバランシェフォトダイオードに電氣的に接続されているクエンチング抵抗とをさらに備えており、  
 前記A C結合部は、前記アバランシェフォトダイオード及び前記クエンチング抵抗と、  
 前記比較回路とをA C結合している、光検出装置。

40