

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5025110号  
(P5025110)

(45) 発行日 平成24年9月12日(2012.9.12)

(24) 登録日 平成24年6月29日(2012.6.29)

(51) Int.Cl.

F I

H O 1 L 29/786 (2006.01)

H O 1 L 21/336 (2006.01)

H O 1 L 51/05 (2006.01)

H O 1 L 29/78 6 1 7 S

H O 1 L 29/78 6 1 9 A

H O 1 L 29/78 6 1 8 B

H O 1 L 29/78 6 2 7 C

H O 1 L 29/78 6 1 7 U

請求項の数 9 (全 19 頁) 最終頁に続く

(21) 出願番号 特願2005-246919 (P2005-246919)  
 (22) 出願日 平成17年8月29日(2005.8.29)  
 (65) 公開番号 特開2006-100808 (P2006-100808A)  
 (43) 公開日 平成18年4月13日(2006.4.13)  
 審査請求日 平成20年8月21日(2008.8.21)  
 (31) 優先権主張番号 特願2004-251926 (P2004-251926)  
 (32) 優先日 平成16年8月31日(2004.8.31)  
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷398番地  
 (72) 発明者 前川 慎志  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 審査官 棚田 一也

(56) 参考文献 特開2006-041317(JP, A)  
 )

(58) 調査した分野(Int.Cl., DB名)

H O 1 L 2 1 / 3 3 6

H O 1 L 2 9 / 7 8 6

H O 1 L 5 1 / 0 5

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項1】

絶縁表面を有する基板上にゲート電極を形成し、  
 前記ゲート電極上にゲート絶縁膜を形成し、  
 前記ゲート絶縁膜上に有機材料を含む半導体膜を形成し、  
 前記半導体膜上に無機膜を形成し、  
 前記無機膜上にマスクを形成し、  
 前記マスクを用いて前記無機膜をエッチングすることにより、前記無機膜でなるバリア層を形成後、前記マスクを用いて前記半導体膜をエッチングすることにより、端部がテーパ状の半導体層を形成し、

前記マスクを残したまま、前記マスク、前記バリア層、前記半導体層及び前記ゲート絶縁膜上に、ソース電極及びドレイン電極を形成することを特徴とする半導体装置の作製方法。

【請求項2】

絶縁表面を有する基板上に第1のバリア層を形成し、  
 前記第1のバリア層上にゲート電極を形成し、  
 前記ゲート電極上にゲート絶縁膜を形成し、  
 前記ゲート絶縁膜上に有機材料を含む半導体膜を形成し、  
 前記半導体膜上に無機膜を形成し、  
 前記無機膜上にマスクを形成し、

前記マスクを用いて前記無機膜をエッチングすることにより、前記無機膜でなる第2のバリア層を形成後、前記マスクを用いて前記半導体膜をエッチングすることにより、端部がテーパ状の半導体層を形成し、

前記マスクを残したまま、前記マスク、前記第2のバリア層、前記半導体層及び前記ゲート絶縁膜上に、ソース電極及びドレイン電極を形成することを特徴とする半導体装置の作製方法。

【請求項3】

請求項1または請求項2において、

前記ソース電極及び前記ドレイン電極は、前記半導体層のテーパ状の端部と接することを特徴とする半導体装置の作製方法。

10

【請求項4】

絶縁表面を有する基板上にソース電極及びドレイン電極を形成し、

前記ソース電極及び前記ドレイン電極上に有機材料を含む半導体膜を形成し、

前記半導体膜上に無機膜を形成し、

前記無機膜上にマスクを形成し、

前記マスクを用いて前記無機膜をエッチングすることにより、前記無機膜でなるバリア層を形成後、前記マスクを用いて前記半導体膜をエッチングすることにより半導体層を形成し、

前記マスクを残したまま、前記マスク上にゲート電極を形成することを特徴とする半導体装置の作製方法。

20

【請求項5】

絶縁表面を有する基板上に第1のバリア層を形成し、

前記第1のバリア層上にソース電極及びドレイン電極を形成し、

前記ソース電極及び前記ドレイン電極上に有機材料を含む半導体膜を形成し、

前記半導体膜上に無機膜を形成し、

前記無機膜上にマスクを形成し、

前記マスクを用いて前記無機膜をエッチングすることにより、前記無機膜でなる第2のバリア層を形成後、前記マスクを用いて前記半導体膜をエッチングすることにより半導体層を形成し、

前記マスクを残したまま、前記マスク上にゲート電極を形成することを特徴とする半導体装置の作製方法。

30

【請求項6】

請求項1または請求項4において、前記バリア層は、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、またはこれらのうち少なくとも2層からなる積層膜であることを特徴とする半導体装置の作製方法。

【請求項7】

請求項2または請求項5において、前記第1のバリア層は、水素を含まない窒化シリコンまたは前記窒化シリコンと酸化シリコン膜との積層膜であることを特徴とする半導体装置の作製方法。

【請求項8】

請求項2、請求項5または請求項7において、前記第2のバリア層は、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、またはこれらのうち少なくとも2層からなる積層膜であることを特徴とする半導体装置の作製方法。

40

【請求項9】

請求項1乃至請求項8のいずれか一において、前記マスクは液滴吐出法で形成されることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は有機薄膜トランジスタを有する半導体装置、及びその作製方法に関するものであ

50

る。

【背景技術】

【0002】

近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数～数百nm程度）を用いて薄膜トランジスタ（TFT）を構成する技術が注目されている。薄膜トランジスタはICや電気光学装置のような電子デバイスに広く応用され、特に表示装置のスイッチング素子として開発が急がれている。

【0003】

TFTの中でも、有機半導体を用いた薄膜トランジスタ（以下、有機TFT）の研究が進められている。有機TFTは、有機材料を使用しているため柔軟性に富んでいる。また無機半導体を用いたTFTと比べると、より低温で形成することができるため、基板にプラスチック等の樹脂材料を使用できる。その結果、軽くて柔軟性があるデバイスを得ることができる。更に有機TFTは、印刷法、インクジェット法、蒸着法等によるプロセスの簡略化が期待できるだけでなく、安価な基板材料を用いることができるため製造価格を抑えることができ、コスト的に有利なことが見積もれる。

10

【0004】

有機半導体は、水又は酸素に触れることで酸化したり分解したりするので、有機TFTを大気中に放置しておくことで電気特性の劣化を引き起こすというデメリットを持つ。そこで、特許文献1のように、有機TFTの半導体層上に絶縁膜を形成し、その絶縁膜により半導体層を保護し、水、光又は酸素に起因する劣化を抑えることが行われている。

20

【特許文献1】特開2003-324202号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、有機TFTの半導体層を覆う絶縁膜を形成すると、TFTの作製工程が一つ増える。

【0006】

また、同一基板上に異なる導電型の有機TFTを複数形成する場合も、先に形成された一方の導電型の有機TFTの半導体膜が、後に形成される他方の導電型の半導体膜のエッチングと一緒にエッチングされぬよう、先に形成された半導体膜を絶縁膜等で覆わなければならなかった。従って、先に形成された半導体膜上に新たに絶縁膜を形成する工程が必要であった。

30

【0007】

一方で、有機半導体層をエッチングによって形成する場合、エッチング時に用いるマスクを除去する工程がある。一般的に、マスクはポリビニル等の有機絶縁膜からなっているため、ウェットエッチングにより除去される。マスク除去後は、有機半導体層表面に残存するエッチング剤を洗い流すため有機半導体層表面は水洗される。そのため、この工程で有機半導体層に水分が侵入する可能性が高く、有機半導体層にとって好ましいものではなかった。また、マスク材料も有機半導体層も有機材料であるため、マスクを除去するときに有機半導体材料と大きな選択比をとるのが困難であった。選択比をとるには、選択比がとれるようなマスク材料と有機半導体材料を使用しなければならず、材料の使用に制限があった。

40

【0008】

以上の問題を鑑み、本発明は、作製工程を簡略化することを目的とする。また、信頼性の高い有機TFTを有する半導体装置の作製方法を提供することを目的とする。

【課題を解決するための手段】

【0009】

本発明の特徴の一つは、マスクを用いたエッチングにより有機材料を含む半導体層を形成し、マスクを除去せず半導体層上に残した状態でTFTを完成させる。そして、残存するマスクを使って、水、光または酸素等による劣化から半導体層を保護することである。

50

## 【 0 0 1 0 】

本発明の特徴の一つは、同一基板上に P 型や N 型の有機 T F T を形成するときにおいて、まず一方の導電型の半導体層をマスクを用いたエッチングにより形成する。そして、そのままマスクを半導体層上に残存させた状態で、他方の導電型の半導体層をマスクを用いたエッチングにより形成する。つまり、各半導体層上にマスクを残存させたまま各有機 T F T を完成させることが特徴の一つである。

## 【 0 0 1 1 】

本発明の特徴の一つは、半導体層上に形成するマスクを液滴吐出法といった、下層の半導体層に対し物理的ダメージが少ない方法で形成することである。また、残存するマスクと有機材料を含む半導体層との間に、無機膜からなるバリア層を設けることである。なお、本明細書において液滴吐出法とは、インクジェット装置またはディスペンサー装置を用いて成膜する方法である。

10

## 【発明の効果】

## 【 0 0 1 2 】

本発明により、作製工程を簡略化するとともに、水、光又は酸素に起因する劣化から有機 T F T を防ぐことができ、信頼性の高い有機 T F T を得ることができる。加えて、マスクを除去しないため、マスク除去工程におけるエッチャントの選択性の問題を考慮する必要が無く、有機半導体材料、マスク材料ともに自由に材料を選ぶことができる。

## 【 0 0 1 3 】

さらに、マスク除去工程がないことで、マスク除去によく使われるウェットエッチングやエッチング後の有機半導体層表面の水洗いを省略できる。そのため、有機半導体層に最も水が侵入しやすい工程を省略することができ、有機半導体層の劣化防止には非常に効果的である。

20

## 【 0 0 1 4 】

さらに、異なる導電型の有機 T F T 形成に本発明を適用すると、一方の導電型の有機材料を含む半導体層上にマスクがある状態で、他方の導電型の有機材料を含む半導体膜をエッチングすることができる。従って、当該エッチングによる一方の導電型の半導体層表面へのエッチングを防ぐことができ、半導体層の無用な膜べりや半導体層への物理的ダメージを防ぐことができる。

## 【 0 0 1 5 】

半導体層とマスクとの間にバリア層を設けることで、より確実に外部環境からの水や光、酸素等から半導体層を保護することができる。また、マスクが保水しているような場合でもバリア層により半導体層への水の侵入を防ぐことができる。

30

## 【発明を実施するための最良の形態】

## 【 0 0 1 6 】

以下、発明を実施するための最良の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は本実施の形態の記載内容に限定して解釈されるものではない。また、各図面において共通の部分は同じ符号を付して詳しい説明を省略する。

40

## 【 0 0 1 7 】

## (実施形態 1)

本形態では、本発明の有機 T F T の作製方法を図 1 を用いて説明する。

## 【 0 0 1 8 】

図 1 ( A ) に示すように、絶縁表面を有する基板 1 0 1 を用意する。この基板 1 0 1 として、ガラス基板、石英基板、アルミナなど絶縁物質で形成される基板を用いることができる。また、可撓性を有するものでも良く、ポリエチレンテレフタレート ( P E T )、ポリエチレンナフタレート ( P E N )、ポリエーテルスルホン ( P E S )、ポリカーボネート ( P C )、ポリイミドなどから選択される基板でも良い。

## 【 0 0 1 9 】

50

そして基板101上に、TFTのゲート電極102を、導電性を有する材料を用い、液滴吐出法、印刷法、電界メッキ法、PVD法(Physical Vapor Deposition)、CVD法(Chemical Vapor Deposition)、蒸着法等の方法により形成する。ゲート電極102の膜厚としては100~500nmが好ましい。なお、PVD法、CVD法、蒸着法等を用いる場合は、成膜後、所望の形状にエッチングして、ゲート電極102を形成する。

#### 【0020】

導電性を有する材料としては、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Si、Ge、Zr、Ba等の金属、または、透明導電膜として用いられる酸化インジウムスズ(ITO)、酸化亜鉛(ZnO)、酸化インジウム亜鉛(IZO)、ガリウムを添加した酸化亜鉛(GZO)、酸化珪素を含む酸化インジウムスズ、若しくは有機インジウム、有機スズ、窒化チタン(TiN: Titanium Nitride)等適宜用いる。また、これらの材料のいずれかからなる導電層を積層してもよい。

10

#### 【0021】

また、液滴吐出法でゲート電極を形成する場合、吐出口から吐出する組成物は、導電体を溶媒に溶解又は分散させたものを用いる。導電体としては、上記導電性を有する材料の金属、ハロゲン化銀の微粒子等、又は分散性ナノ粒子を用いることができる。

#### 【0022】

なお、吐出口から吐出する組成物は、比抵抗値を考慮して、金、銀、銅のいずれかの材料を溶媒に溶解又は分散させたものを用いることが好ましい。より好ましくは、低抵抗且つ安価な銀又は銅を用いるとよい。溶媒は、酢酸ブチル、酢酸エチル等のエステル類、イソプロピルアルコール、エチルアルコール等のアルコール類、メチルエチルケトン、アセトン等の有機溶剤等を用いればよい。

20

#### 【0023】

なお、液滴吐出法に用いる組成物の粘度は5~20mPa・sが好適であり、これは、乾燥することを防止し、吐出口から組成物を円滑に吐出できるようにするためである。また、表面張力は40mN/m以下が好ましい。なお、用いる溶媒や用途に合わせて、組成物の粘度等は適宜調整するとよい。一例として、ITO、ZnO、IZO、GZO、酸化珪素を含む酸化インジウムスズ、有機インジウム、有機スズ等を溶媒に溶解又は分散させた組成物の粘度は5~20mPa・s、銀を溶媒に溶解又は分散させた組成物の粘度は5~20mPa・s、金を溶媒に溶解又は分散させた組成物の粘度は10~20mPa・sである。

30

#### 【0024】

各ノズルの径は、所望のパターン形状などに依存するが、ノズルの目詰まり防止や高精細なパターンの作製のため、導電体の粒子の径はなるべく小さい方が好ましく、好適には粒径0.1μm以下が好ましい。組成物は、電解法、アトマイズ法又は湿式還元法等の公知の方法で形成されるものであり、その粒子サイズは、一般的に約0.5~10μmである。ただし、ガス中蒸発法で形成すると、分散剤で保護されたナノ粒子は約7nmと微細であり、またこのナノ粒子は、被覆剤を用いて各粒子の表面を覆うと、溶剤中に凝集がなく、室温で安定に分散し、液体とほぼ同じ挙動を示す。したがって、被覆剤を用いることは好ましい。

40

#### 【0025】

組成物を吐出する工程は、減圧下で行っても良い。これは、組成物を吐出して被処理物に到達するまでの間に、該組成物の溶媒が揮発し、後の乾燥と焼成の工程を省略又は短くすることができるためである。溶液の吐出後は、溶液の材料により、常圧下又は減圧下で、レーザ光の照射や瞬間熱アニール、加熱炉等により、乾燥と焼成の一方又は両方の工程を行う。乾燥と焼成の工程は、両工程とも加熱処理の工程であるが、例えば、乾燥は100

50

度で3分間、焼成は200～350度で15分間～120分間で行うもので、その目的や温度、時間が異なるものである。乾燥と焼成の工程を良好に行うためには、基板を加熱しておいてもよく、そのときの温度は、基板等の材質に依存するが、100～800度（好ましくは200～350度）とする。本工程により、溶液中の溶媒を揮発させたり又は化学的に分散剤を除去したりし、導電体粒子周囲の樹脂を硬化収縮させることで、導電体粒子相互の融合と融着を加速する。乾燥または焼成する雰囲気は、酸素雰囲気、窒素雰囲気又は空気で行う。中でも、溶液中の溶媒が揮発されやすい酸素雰囲気下で行うことが好適であるが、加熱温度、雰囲気、時間により該導電層には、有機物で形成されるバインダーが残存する。

#### 【0026】

本実施形態では、ゲート電極は、数nmの銀粒子が分散された溶液（以下「Agペースト」という。）を選択的に吐出し、乾燥焼成して、銀を主成分とする導電層を形成する。

#### 【0027】

次に、ゲート電極102上に、膜厚100～400nmのゲート絶縁膜103を形成する。ゲート絶縁膜103として、プラズマCVD法またはスパッタリング法などの薄膜形成法を用い、窒化シリコン、酸化シリコン、その他の珪素を含む絶縁膜の単層又は積層構造で形成することができる。また、ゲート絶縁膜103をゲート電極に接する側から、窒化珪素膜（窒化酸化珪素膜）、酸化珪素膜、及び窒化珪素膜（窒化酸化珪素膜）の積層構造とすることが好ましい。この構造では、ゲート電極が、窒化珪素膜または窒化酸化珪素膜と接しているため、酸化によるゲート電極の劣化を防止することができる。

#### 【0028】

また、ゲート絶縁膜103を、液滴吐出法、塗布法、ゾルゲル法等を用いて絶縁性を有する溶液を用いて形成することができる。絶縁性を有する溶液の代表例としては、無機酸化物の微粒子が分散された溶液、ポリイミド、ポリアミド、ポリエステル、アクリル、PSG（リンガラス）、BPSG（リンボロンガラス）膜、シリケート系SOG（Spinon Glass）、アルコキシシリケート系SOG、ポリシラザン系SOG、ポリメチルシロキサンに代表される、Si-CH<sub>3</sub>結合を有するSiO<sub>2</sub>を適宜用いることができる。

#### 【0029】

次に、図1（B）に示すように、ゲート絶縁膜103上にソース電極104及びド레인電極104'を導電材料を用いて形成する。ソース電極及びド레인電極は、ゲート電極102と同様の材料及び形成方法を用いて形成することができ、膜厚は300～800nmの範囲が好ましい。ここでは、数nmの銀粒子が分散された溶液Agペーストを選択的に吐出し、乾燥させて、ソース電極104及びド레인電極104'を形成する。

#### 【0030】

次に、図1（C）のように、ソース電極104及びド레인電極104'上に、有機半導体材料を用い、印刷法、スプレー法、スピン塗布法、液滴吐出法、蒸着法、CVD法等で半導体膜105を形成する。半導体膜105は所望の半導体層以上の大きさであればいいため、図1（C）に示すように全面に形成しても良いし、図1（D）のように全面ではなく一部の領域に形成しても良い。

#### 【0031】

有機半導体材料のうち、高分子系の材料を用いる場合は、ディッピング法、キャスト法、バーコート法、スピンコート法、スプレー法、インクジェット法又は印刷法を適宜用いればよい。有機半導体材料としては、有機分子性結晶や有機高分子化合物材料を用いればよい。具体的な有機分子性結晶は、多環芳香族化合物、共役二重結合系化合物、カロテン、マクロ環化合物又はその錯体、フタロシアニン、電荷移動型錯体（CT錯体）、テトラチオフルバレン：TCNQ錯体、遊離基、ジフェニルピクリヒドラジル、色素又はたんぱくが挙げられる。また具体的な有機高分子化合物材料は、共役系高分子、ポリビニルピリジン、よう素又はフタロシアニン金属錯体などの高分子が挙げられる。特に骨格が共役二重結合から構成される共役系高分子である、ポリアセチレン、ポリアニリン、ポリピロ

10

20

30

40

50

ール、ポリチエニレン、ポリチオフェン誘導体、ポリ(3ヘキシルチオフェン)[P3HT; ポリチオフェンの3位置に柔軟なアルキル基を導入したポリチオフェン誘導体のアルキル基がヘキシル基である高分子]、ポリ(3アルキルチオフェン)、ポリ(3ドコシルチオフェン)、ポリパラフェニレン誘導体又はポリパラフェニレンビニレン誘導体を用いると好ましい。

【0032】

また、低分子系の材料を用いる有機半導体膜は、蒸着法を用いて形成すればよい。例えば、蒸着法により、チオフェンオリゴマ膜(重合度6)やペンタセン膜を成膜すればよい。

【0033】

また、特に基板101が大型基板の場合や柔軟性に富む場合などは溶液を滴下する方法により有機半導体膜を形成することが好ましい。そして、自然乾燥又はベークにより溶媒を揮発させ、半導体膜105を形成する。半導体膜105として膜厚は20~100nmが好ましく、ここでは50nmとする。

【0034】

そして、半導体膜105に接して、絶縁材料によりマスク106を、400nm~2μmの膜厚で形成する。本発明は、半導体膜105への物理的ダメージがない方法で、つまり液滴吐出法、印刷法、液滴吐出法で形成した後にさらにフォトマスクで露光する方法等でマスクを形成することを特徴とする。これらマスクの形成方法は、プラズマ法やスパッタ法に比べると半導体膜105への物理的なダメージが少ないため非常に好適である。

【0035】

絶縁材料としては、耐熱性高分子材料を用いて形成することが好ましく、芳香環、複素環を主鎖にもち、脂肪族部分に少なくとも高極性のヘテロ原子基を含む高分子を用いることができる。このような高分子物質の代表例としてはポリビニルアルコール(PVA)、アクリル、シロキサン、ポリイミドなどが挙げられる。マスク106としてフォトマスクを用いる場合は、感光性樹脂の絶縁膜として、エポキシ樹脂、フェノール樹脂、ノボラック樹脂、アクリル樹脂、メラミン樹脂、ウレタン樹脂等の感光性を示す樹脂材料を用いる。また、ベンゾシクロブテン、パリレン、フレア、ポリイミドなどの感光性を示す有機材料等を用いることができる。また、代表的なポジ型感光性樹脂として、ノボラック樹脂と感光剤であるナフトキノンジアジド化合物とを有する感光性樹脂が挙げられ、ネガ型感光性樹脂として、ベース樹脂、ジフェニルシランジオール及び酸発生剤などを有する感光性樹脂が挙げられる。マスクに有機材料を用いると、その平坦性が優れているため、下層の半導体膜の凹凸を反映しにくく、マスク上に成膜した膜の膜厚を均一にすることができ、断線も防ぐことが出来る。

【0036】

液滴吐出法でマスクを形成する場合は、吐出口から吐出する組成物は、上記絶縁性材料を溶媒に溶解又は分散させたものを用いる。

【0037】

次に、マスク106を用いて半導体膜105をエッチングし、図1(E)のように半導体層107を形成する。エッチング方法は、O<sub>2</sub>アッシングやO<sub>3</sub>アッシング等がある。当該エッチング時に、マスクが有機材料の場合は、半導体層とともに多少エッチングされる。しかし、マスクの膜厚は半導体層に比べ非常に厚く、マスクのエッチングは問題とならないため、マスクと有機半導体層とのエッチング選択比はそれ程考慮する必要はない。その後、マスク106は除去せず半導体層107上に残したまま、有機TFEを完成させる。有機TFE完成後、絶縁膜やパッシベーション膜等をTFE上部に形成して半導体装置を形成する。

【0038】

このように、半導体層のエッチング時に用いるマスクを除去せずに有機TFEを完成させることで、マスク除去の工程が一つ減らせるとともに、マスク除去に伴う半導体層への水分の侵入を防ぐことができる。また、半導体層上にマスクを残存させることで、光、酸素、または水分等に起因する劣化及びエッチング等の物理的な影響を防ぐことができ、残存

10

20

30

40

50

するマスクを有機半導体層の保護膜として機能させることができる。

【 0 0 3 9 】

上記工程では、ソース電極及びドレイン電極を形成した後に半導体層を形成して、有機 T F T を完成させた。しかし、有機半導体材料を用いた半導体層 1 0 7 をゲート絶縁膜 1 0 3 形成後に形成し、その後、ソース電極 1 0 4 及びドレイン電極 1 0 4 ' を形成しても良い。この工程により形成した本発明の有機 T F T の断面図を図 2 に示す。

【 0 0 4 0 】

図 2 の場合は、マスク 1 0 6 が残存するために半導体層 1 0 7 とソース電極 1 0 4 及びドレイン電極 1 0 4 ' とのコンタクト領域が小さくなる。従って、半導体膜のエッチング時にテーパ状に半導体膜をエッチングすると良い。これにより、半導体層とソース電極及びドレイン電極とのコンタクト領域が大きくなるとともに、ソース電極及びドレイン電極の断線も予防することができる。

10

【 0 0 4 1 】

半導体層形成後にソース電極及びドレイン電極を形成する場合は、ソース電極及びドレイン電極形成時のプラズマや蒸着、スパッタ等の影響を半導体層が受ける可能性がある。しかし、本発明を適用することで、マスクにより、プラズマや蒸着、スパッタ等の影響より半導体層は保護されるため、半導体層が物理的ダメージを受けるのを防ぐことができる。

【 0 0 4 2 】

( 実施形態 2 )

本形態ではトップゲート型有機 T F T の形成方法を図 3 を用いて説明する。図 3 において実施形態 1 と同様の符号については、その材料、形成方法等は実施形態 1 の説明箇所を参考にする。

20

【 0 0 4 3 】

基板 1 0 1 上にソース電極 1 0 4 及びドレイン電極 1 0 4 ' を形成する。次に、基板 1 0 1 、ソース電極及びドレイン電極上に有機材料を含む半導体膜 1 0 5 を形成し、半導体膜 1 0 5 に接してマスク 1 0 6 を形成する ( 図 3 ( A ) 、図 3 ( B ) ) 。

【 0 0 4 4 】

次に、図 3 ( C ) に示すように、マスク 1 0 6 を用いて半導体膜 1 0 5 をエッチングし、半導体層 1 0 7 を形成する。そして、マスク 1 0 6 を除去せずに残したまま、マスク 1 0 6 上にゲート電極 1 0 2 を形成する ( 図 3 ( D ) ) 。本形態ではマスク 1 0 6 が半導体層 1 0 7 の保護膜として機能するのに加え、ゲート絶縁膜も兼ねている。

30

【 0 0 4 5 】

本形態のように、マスク 1 0 6 を半導体層 1 0 7 上に残したままトップゲート型有機 T F T を完成させることで、ゲート絶縁膜を形成する工程が減り、ゲート絶縁膜形成時のプラズマやスパッタ等の半導体層 1 0 7 への物理的影響をなくすることができる。また、外部からの水、光、酸素等による半導体層 1 0 7 の劣化も防ぐことができる。

【 0 0 4 6 】

( 実施形態 3 )

本形態では、N型有機 T F T である第 1 の素子と P 型有機 T F T である第 2 の素子とを同一基板上に形成する方法を、図 4 を用いて説明する。図 4 において、実施形態 1 と同様の符号を持つ基板、ゲート電極、ゲート絶縁膜、ソース電極、ドレイン電極、マスク、半導体膜、半導体層等については、その材料、形成方法等は実施形態 1 の説明箇所を参考にする。

40

【 0 0 4 7 】

図 4 ( A ) の基板 1 0 1 上に第 1 の素子のゲート電極 1 0 2 a 、第 2 の素子のゲート電極 1 0 2 b を形成する。次に、第 1 の素子のゲート電極 1 0 2 a 、第 2 の素子のゲート電極 1 0 2 b 上にゲート絶縁膜 1 0 3 を形成する。ゲート絶縁膜 1 0 3 上に、第 1 の素子のソース電極 1 0 4 a 及びドレイン電極 1 0 4 a ' 、第 2 の素子のソース電極 1 0 4 b 及びドレイン電極 1 0 4 b ' を形成する。

【 0 0 4 8 】

50



次に、図4(B)に示すように、第1及び第2の素子のソース電極及びドレイン電極上に、第1の半導体膜105aを形成する。第1の半導体膜105aとしては、N型の有機半導体材料でもP型の有機半導体材料でもどちらでも良いが、ここではN型の有機半導体材料とする。具体的なN型の有機半導体材料としては、完成したN型有機TFTが動作する範囲内で如何なる材料をも用いることができる。第1の半導体膜105aは図4(B)のように全面に成膜しても良いし、図1(D)のようにN型の半導体層が形成される領域に部分的に成膜しても良い。

【0049】

次に、第1の半導体膜105a上に第1のマスク106aを形成し、第1のマスクを用いて第1の半導体膜105aをエッチングして、第1の素子の半導体層107aを形成する(図4(C))。

10

【0050】

次に、図4(D)に示すように、第1のマスクを半導体層107a上に残存させたまま、P型の有機半導体材料からなる第2の半導体膜105bを形成する。P型の有機半導体材料は、完成したP型有機TFTが動作する範囲内で如何なる材料をも用いることができるが、ここではペンタセンを用いる。第2の半導体膜105b上に第2のマスク106bを形成し、第2のマスクを用いて第2の半導体膜をエッチングする。この際に、半導体層107a上には第1のマスク106aが残存するため、第2の半導体膜のエッチング時に生じる半導体層107aへの物理的ダメージを防ぐことができる。

【0051】

20

以上より、第2の素子であるP型有機TFTの半導体層107bを形成して、第1の素子及び第2の素子が完成し、同一基板上にN型の有機TFTとP型の有機TFTとを形成することができる(図4(E))。本形態で形成したN型の有機TFTとP型の有機TFTとでCMOS(complementary metal-oxide semiconductor)回路を構成しても良い。

【0052】

N型とP型の有機TFTを同一基板上に形成する場合、N型の有機半導体層を形成する工程と、P型の有機半導体層を形成する工程とを別々に設けなければならない。そのため、先に形成される一方の導電型の有機半導体層が、物理的ダメージを受けるといったことがあった。また、どちらの有機半導体層も有機材料を含むためエッチングレートに大差がなく、他方の有機半導体層形成時のエッチングと同時に、先に形成される一方の導電型の有機半導体層が大きくエッチングされたりすることもあった。

30

【0053】

しかし、本発明では、先に形成された有機半導体層は、その上に残存するマスクにより保護されるため、後に形成される有機半導体層のエッチングの物理的影響を少なくできる。さらに、エッチング時に用いたマスクをそのまま保護膜として活用できるため、新たに工程を増やすことなく、逆にマスク除去の工程を省略でき、作製工程を大幅に少なくすることができる。また、保護膜として機能するマスクにより、有機半導体層への光、熱、酸素等の侵入を防ぐことができ、高信頼性の有機TFTを提供できる。

【0054】

40

本形態は、実施形態1の図1で示したように、ソース電極及びドレイン電極を形成した後に有機半導体層を形成する工程を用いて説明した。しかし、図2で示すように半導体層を形成した後にソース電極及びドレイン電極を形成しても良いし、実施形態2のトップゲート型構造でN型、P型有機TFTを形成しても良いことは言うまでもない。

【0055】

(実施形態4)

本形態では、エレクトロルミネッセンス(EL)表示装置の一画素を構成するN型有機TFTとP型有機TFTについて、図5~7を用いて説明する。図5~7において実施形態1~3と同様の符号については、その材料、形成方法等は実施形態1~3の説明箇所を参考にする。

50

## 【 0 0 5 6 】

まず、基板 1 0 1 上に第 1 の素子のゲート電極 1 0 2 a を形成する。第 1 の素子としては N 型有機 T F T でも P 型有機 T F T でもどちらでも良いが、ここでは N 型有機 T F T とする。次に、第 1 の素子のゲート電極 1 0 2 a 上にゲート絶縁膜 1 0 3 a、ソース電極 1 0 4 a 及びドレイン電極 1 0 4 a ' を形成する ( 図 5 ( A ) )。そして、N 型の有機半導体材料を含む第 1 の半導体膜 1 0 5 a と第 1 のマスク 1 0 6 a を形成する ( 図 5 ( B ) )。ここでは第 1 の半導体膜 1 0 5 a を部分的に形成したが、全面に形成しても良い。

## 【 0 0 5 7 】

第 1 のマスクを用いて第 1 の半導体膜をエッチングして、第 1 の素子の N 型の有機材料を含む半導体層 1 0 7 a を形成する。この段階で、ゲート電極 1 0 2 a、ゲート絶縁膜 1 0 3 a、ソース電極 1 0 4 a 及びドレイン電極 1 0 4 a '、有機材料を含む半導体層 1 0 7 a を有する第 1 の素子が形成される ( 図 5 ( C ) )。

## 【 0 0 5 8 】

次に、図 5 ( D ) に示すように、P 型有機 T F T である第 2 の素子を形成する。まず、第 2 の素子のゲート絶縁膜 1 0 3 b、ソース電極 1 0 4 b 及びドレイン電極 1 0 4 b '、P 型の有機半導体材料を含む第 2 の半導体膜 1 0 5 b、第 2 のマスク 1 0 6 b を順に形成する。ここでは第 2 の半導体膜 1 0 5 b を部分的に形成したが、全面に形成しても良い。そして、第 2 のマスクを用いて第 2 の半導体膜をエッチングして、第 2 の素子の P 型の有機材料を含む半導体層 1 0 7 b を形成する。以上の工程により、N 型の有機 T F T 6 0 1 と P 型の有機 T F T 6 0 2 が形成される ( 図 6 ( A ) )。

## 【 0 0 5 9 】

次に、図 6 ( B ) に示すように、絶縁膜 6 0 3 を形成する。絶縁膜としては無機膜でも有機膜でも良い。続いて、P 型の有機 T F T 6 0 2 のドレイン電極 1 0 4 b ' と接続する配線 6 0 4 を形成し、該配線に接続するように導電層 6 0 5 を形成する。次に、土手となる絶縁層 6 0 6 を形成し、導電層 6 0 5 と接するように、電界発光層 6 0 7、導電層 6 0 8 を積層形成する。上記構成では、発光素子を駆動する T F T が P 型有機 T F T であるため、導電層 6 0 5 は陽極、導電層 6 0 8 は陰極に相当する。そして、発光素子からの光は基板 1 0 1 側に射出し、下面射出構造である。しかし、本形態における E L 素子の構造は、N 型の有機 T F T 6 0 1 と P 型の有機 T F T 6 0 2 を用いて発光するものであれば何でも良く、本形態で例示した E L 素子の構造に限定されない。

## 【 0 0 6 0 】

以上の工程により、P 型及び N 型の有機 T F T で E L 素子を駆動する表示装置が完成する。本形態の方法で表示装置を作製することにより、第 1 の素子のドレイン電極 1 0 4 a ' を第 2 の素子のゲート電極として兼ねることができる。即ち、ドレイン電極 1 0 4 a ' は第 2 の素子のゲート電極と同一層で形成され、さらに一体化している。従って、第 1 の素子のドレイン電極と第 2 の素子のゲート電極のコンタクト工程を省くことができ、工程を短縮することができる。

## 【 0 0 6 1 】

また、本形態では第 1 の素子及び第 2 の素子共にボトムゲート型の構造としたが、これに限定されず、第 1 の素子をトップゲート型、第 2 の素子をボトムゲート型にしても良い。この場合でも第 1 の素子のソース電極及びドレイン電極の一方を第 2 の素子のゲート電極と兼ねさせることができる。

## 【 0 0 6 2 】

本形態で作製された表示装置の画素部の上面図を図 7 ( A ) に、その回路図を図 7 ( B ) に示す。図 6 ( B ) は図 7 ( A ) の表示装置の画素部を A - A ' で切ったときの断面図である。図 7 ( B ) に示す 7 0 1 は E L 素子であり、図 6 ( B ) の導電層 6 0 5、6 0 8、電界発光層 6 0 7 で構成される。

## 【 0 0 6 3 】

本形態は、実施可能な範囲で実施形態 1 ~ 3 と組み合わせることが可能である。

## 【 0 0 6 4 】

(実施形態5)

本形態では、実施形態1～4の有機半導体層とその保護膜となるマスクの間にバリア層を設ける構成を、図8を用いて説明する。

【0065】

図8(A)に示すように、基板上にボトムゲート型TFETのソース電極及びドレイン電極を形成するまでは、実施形態1の図1(A)～図1(B)と同様に形成する。そして、有機材料を含む半導体膜105を形成した後に、半導体膜105に接して無機膜801を形成する。無機膜は、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、またはこれらのうち少なくとも2層からなる積層膜で形成される。無機膜の成膜方法は、CVD法、スパッタ法、蒸着法、液滴吐出法、印刷法等を用いることができる。半導体膜への物理的ダメージを考えれば、無機膜801の成膜方法は液滴吐出法、印刷法等が好ましい。

10

【0066】

次に、無機膜801に接してマスク106を形成し、図8(B)に示すように、このマスク106を使って、無機膜801及び半導体膜105をエッチングする。まずマスク106を用いて無機膜801をエッチングした後、半導体膜105をマスク106を用いてエッチングする。当該エッチングにより、半導体層107とマスク106の間にバリア層802を有する有機TFETが完成する。このバリア層を設けることにより、マスクに加えてバリア層も半導体層の保護膜として機能するため、半導体層を水、光、酸素からより確実に保護することができる。

【0067】

20

マスク106としては、有機材料を用いて形成されることが一般的なため、マスク自体が吸水、保水してしまうことがある。しかし、バリア層をマスクと半導体層との間に設けることで、マスクが保水してもバリア層によりその水分が半導体層へ浸みることを防ぐことができる。よって、より信頼性の高い有機TFETを提供することができる。また、マスク106を活用してバリア層をエッチングできるため、作製工程もそれ程増加しない。

【0068】

本実施形態は、図1で示すボトムゲート型有機TFETを用いて説明したが、図2のボトムゲート型有機TFETや図3のトップゲート型有機TFETにも適用できることは、言うまでもない。本実施形態は、実施可能な範囲で実施形態1～4と組み合わせることが可能である。

30

【0069】

(実施形態6)

本形態では基板側から侵入する水や有機ガス等に起因する有機半導体層の劣化を抑える構成を、図9を用いて説明する。

【0070】

本形態では、基板と有機TFETとの間にバリア層901を設ける。このバリア層は、高周波スパッタリング法で形成された水素を含まない窒化シリコンやその窒化シリコンと酸化シリコン膜との多層膜で形成するとよい。バリア層901の形成は、図9(A)のように基板全面に成膜しても良いし、図9(B)のように上部に有機TFETが形成される部分のみに選択的に成膜しても良い。バリア層901を形成後、バリア層上に実施形態1～5で説明した有機TFET902を形成する。

40

【0071】

このバリア層は基板側から侵入する水蒸気や有機物ガスのバリア層となり、有機半導体材料等が水蒸気や有機物ガスにより劣化するのを防ぐことができる。また、実施形態5で説明した半導体層とマスクの間にもバリア層を設ける構成を本形態に適用すれば、有機半導体層の上下からの水蒸気や有機物ガスを防ぐことができる。

【0072】

本形態は、実施可能な範囲で実施形態1～5と組み合わせ可能である。

【0073】

(実施形態7)

50

本形態では、有機材料を用いて本発明の有機TFTを形成する例を、図10を用いて示す。まず、図10(A)に示すように絶縁表面を有する基板1001を用意する。この基板1001は可撓性を有し、透光性を有するものであればよく、ポリエチレンテレフタレート(PET)、ポリエチレンナフタレート(PEN)、ポリエーテルスルホン(PES)、ポリカーボネート(PC)、ポリイミドなどから選択される。なお、基板1001の実用的な厚さは10~200μmである。

#### 【0074】

そして、基板1001上にTFTのゲート電極1002として機能する第1の導電膜を、導電性ペーストを用いて形成する。導電性ペーストとしては、導電性カーボンペースト、導電性銀ペースト、導電性銅ペースト、導電性ニッケルなどを用い、スクリーン印刷法、  
10  
ロールコーター法又は液滴吐出法で所定のパターンに形成する。導電性ペーストで所定のパターンに形成した後は、レベリング、乾燥後、100~200℃で硬化させる。

#### 【0075】

次いで、ゲート電極1002上にゲート絶縁膜1003として機能する絶縁膜を形成する。なお、第1の絶縁膜は、ロールコーター法やスプレー法などを用いて、アクリル樹脂、ポリイミド樹脂、ポリアミド樹脂、フェノキシ樹脂、非芳香族多官能性イソシアナート、メラミン樹脂を添加したもので形成する。また、ゲート絶縁膜の膜厚は、ゲート電圧を考慮すると100~200nm程度で形成することが好ましい。

#### 【0076】

その後、ゲート絶縁膜1003上にソース電極1004及びドレイン電極1004'として機能する第2の導電膜を形成する。この第2の導電膜の材料としては、多くの有機半導体材料が電荷を輸送する材料がキャリアとして正孔を輸送するp型半導体であることからその半導体層とオーミック接触を取るために仕事関数の大きい金属を用いることが望ましい。具体的には、金や白金、クロム、パラジウム、アルミニウム、インジウム、モリブデン、ニッケル等の金属又は合金材料を含む導電性ペーストを液滴吐出法、印刷法又はロールコーター法を用いて形成する。  
20

#### 【0077】

その後、有機半導体膜を形成する。有機半導体膜のうち、高分子系の材料を用いる場合は、ディッピング法、キャスト法、バーコート法、スピンコート法、スプレー法、液滴吐出法又は印刷法を適宜用いればよい。有機半導体材料としては、有機分子性結晶や有機高分子化合物材料を用いればよい。具体的な有機分子性結晶は、多環芳香族化合物、共役二重結合系化合物、カロテン、マクロ環化合物又はその錯体、フタロシアニン、電荷移動型錯体(CT錯体)、テトラチオフルバレン:TCNQ錯体、遊離基、ジフェニルピクリヒドラジル、色素又はたんぱくが挙げられる。また具体的な有機高分子化合物材料は、共役系高分子、ポリビニルピリジン、よう素又はフタロシアニン金属錯体などの高分子が挙げられる。特に骨格が共役二重結合から構成される共役系高分子である、ポリアセチレン、ポリアニリン、ポリピロール、ポリチエニレン、ポリチオフェン誘導体、ポリ(3ヘキシルチオフェン)[P3HT;ポリチオフェンの3位置に柔軟なアルキル基を導入したポリチオフェン誘導体のアルキル基がヘキシル基である高分子]、ポリ(3アルキルチオフェン)、ポリ(3ドコシルチオフェン)、ポリパラフェニレン誘導体又はポリパラフェニレンビニレン誘導体を用いると好ましい。  
30  
40

#### 【0078】

また、低分子系の材料を用いる有機半導体膜は、蒸着法を用いればよい。例えば、蒸着法により、チオフェンオリゴマ膜(重合度6)やペンタセン膜を成膜すればよい。

#### 【0079】

また特に大型基板の場合や、基板が柔軟性に富む場合などは溶液を滴下する方法により有機半導体膜を形成することが好ましい。そして、図10(B)に示すように、自然乾燥又はベークにより溶媒を揮発させ、有機材料を含む半導体膜1005を形成する。

#### 【0080】

そして、半導体膜1005に接してマスク1006となる絶縁層を形成する。マスクの形  
50

成方法は、液滴吐出法や印刷法でも良いし、液滴吐出法で形成した後にさらにフォトリソグラフィーで露光しマスク形状を整えても良い。これらマスクの形成方法は、プラズマ法やスパッタ法に比べると半導体膜への物理的なダメージが少ないため好適である。絶縁層の材料としては、耐熱性高分子材料を用いて形成することが好ましく、芳香環、複素環を主鎖にもち、脂肪族部分に少なくとも高極性のヘテロ原子基を含む高分子を用いることができる。そのような高分子物質の代表例としてはポリビニルアルコール（PVA）、アクリル、シロキサン、ポリイミドなどが挙げられる。フォトリソマスクとして用いる場合は、感光性樹脂の絶縁膜として、エポキシ樹脂、フェノール樹脂、ノボラック樹脂、アクリル樹脂、メラミン樹脂、ウレタン樹脂等の感光性を示す樹脂材料を用いる。また、ベンゾシクロブテン、パリレン、フレア、ポリイミドなどの感光性を示す有機材料等を用いることができる。また、代表的なポジ型感光性樹脂として、ノボラック樹脂と感光剤であるナフトキノンジアジド化合物を有する感光性樹脂が挙げられ、ネガ型感光性樹脂として、ベース樹脂、ジフェニルシランジオール及び酸発生剤などを有する感光性樹脂が挙げられる。

10

#### 【0081】

その後、図10（C）に示すようにマスク1006を用いて有機材料を含む半導体膜1005をエッチングし、有機材料を含む半導体層1007を形成する。マスク1006は除去せず半導体層1007上に残したまま有機TFTを完成させる。有機TFTの完成後、絶縁膜やパッシベーション膜等をTFT上部に形成して半導体装置を作製する。

#### 【0082】

以上のように全てを有機化合物材料で形成された有機TFTは軽く、可撓性を有する半導体装置を得ることが出来る。また、安価な有機材料を用いて形成でき、更には材料の利用効率も高め、半導体装置のコストを削減することができる。作製工程において、真空装置を用いる必要が無く、装置コストも抑えることもできる。

20

#### 【0083】

また、本実施形態は実施形態1～6と実施可能な範囲で組み合わせることが可能である。

#### 【0084】

##### （実施形態8）

本発明の表示装置における表示パネルの作製方法について、図11を用いて説明する。図11において実施形態1～7と同様の符号については、その材料、形成方法等は実施形態1～7の説明箇所を参考にする。

30

#### 【0085】

まず、液晶表示パネルの作製方法について、図11（A）を用いて説明する。基板101上に、実施形態1～4で形成したような有機TFT1101が形成され、有機TFT1101が有するドレイン電極104'と接続するように、画素電極1102が形成され、該画素電極1102上に配向膜1103が形成される。そして、カラーフィルタ1107、対向電極1106及び配向膜1105が形成された基板1108を準備し、基板101と基板1108とをシール材（図示せず）により貼り合わせる。その後、液晶1104を注入すると、表示機能を具備した表示装置が完成する。基板101、1108には、偏光板1100、1109を貼り付ける。なお、さらなる作製時間の短縮及び作製費用の低減を実現するため、配向膜1103、1105や液晶1104も液滴吐出法で形成するとよい。

40

#### 【0086】

次に、発光素子を含む表示装置における表示パネルの作製方法について、図11（B）を用いて説明する。基板101上に、実施形態の1～4で形成したような有機TFT1101が形成され、有機TFT1101上に絶縁層1110が形成される。次に、有機TFT1101が有するドレイン電極104'と接続する配線1111が形成され、該配線に接続するように、導電層1112を形成する。続いて、土手となる絶縁層1113を形成し、導電層1112に接するように、電界発光層1114、導電層1115を積層形成する。上記構成では、発光素子を駆動する有機TFT1101がN型有機TFTであれば、導電層1112が陰極、導電層1115が陽極に相当する。そして、発光素子から発せられ

50

る光は、基板 1 0 1 と反対側に射出する、所謂上面射出を行う表示装置が完成する。もし、発光素子を駆動する有機 T F T 1 1 0 1 が P 型有機 T F T であれば、導電層 1 1 1 2 が陽極、導電層 1 1 1 5 が陰極に相当する。そして発光素子から発せられる光は、基板 1 0 1 側に射出し、下面射出を行う表示装置となる。

#### 【 0 0 8 7 】

本形態で示した表示パネルは単なる一形態であり、その他様々な構成を持つ表示パネルを作製できることは言うまでもない。本形態は実施可能な範囲で実施形態 1 ~ 7 と組み合わせることが可能である。

#### 【 0 0 8 8 】

( 実施形態 9 )

本実施形態について図 1 2 を参照しながら詳細に説明する。本実施形態に係る表示装置は、電場の印加により反射率が変化するコントラスト媒体又は電場の印加により反射率が変化する帯電粒子を内蔵したマイクロカプセルで成る電子インクを各画素毎に備え、それぞれの画素に印加する電場を制御する有機 T F T が備えられた画素部を有するものである。

#### 【 0 0 8 9 】

図 1 2 ( A ) は画素部の構造を説明する縦断面図であり、図 1 2 ( B ) は上面図を示している。プラスチック基板 1 2 0 1、1 2 0 2 の間に、実施形態 1 ~ 7 で説明したような有機半導体層を使った有機 T F T 1 2 0 3 がある。また、各有機 T F T に電氣的に接続する画素電極 1 2 0 4 と、それに対向する側の共通電極 1 2 0 5 との間に、帯電粒子を内蔵したマイクロカプセル 1 2 0 6 を含む電子インク層 1 2 0 9 が配設されている。また、絶縁膜 1 2 1 0 ~ 1 2 1 2 は絶縁材料で形成され、配線 1 2 1 3 は画素電極 1 2 0 4 と有機 T F T 1 2 0 3 を電氣的に接続している。尚、図 1 2 ( A ) に示す縦断面図は、図 1 2 ( B ) で示す A - A ' 線に対応するものである。

#### 【 0 0 9 0 】

プラスチック基板 1 2 0 1、1 2 0 2 は少なくとも一方は透光性を有するものであり、ポリエチレンテレフタレート ( P E T )、ポリエチレンナフタレート ( P E N )、ポリエーテルスルホン ( P E S )、ポリカーボネート ( P C )、ポリイミドなどから選択される。好ましくは可撓性を有し、その実用的な厚さは 1 0 ~ 2 0 0  $\mu$  m である。勿論、これより厚くしても良く本発明の構成に本質的に影響を及ぼすものではない。

#### 【 0 0 9 1 】

このプラスチック基板 1 2 0 1、1 2 0 2 の表面には無機絶縁体材料でバリア層 1 2 0 7、1 2 0 8 が 1 0 ~ 2 0 0 n m の厚さで形成されている。これは  $A l O_x N_{1-x}$  ( 但し、 $x = 0.01 \sim 20 \text{ atomic } \%$  ) 膜、又は、高周波スパッタリング法でシリコンをターゲットとし、窒素をスパッタガスとして形成される水素を含まない窒化シリコンから成る層、又はこれらのいずれかを含む積層構造を有する。この無機絶縁材料は緻密に形成し、外部環境から侵入する水蒸気や有機物ガスのバリア層とする。バリア層を形成する目的は、有機半導体材料や電場の印加により反射率が変化するコントラスト媒体或いは電場の印加により反射率が変化する帯電粒子を内蔵したマイクロカプセルが水蒸気や有機物ガスにより劣化するのを防ぐためである。

#### 【 0 0 9 2 】

本形態は、実施可能な範囲で実施形態 1 ~ 8 と組み合わせ可能である。

#### 【 0 0 9 3 】

( 実施形態 1 0 )

本発明を適用して作製される電子機器の一例として、デジタルカメラ、カーオーディオなどの音響再生装置、パーソナルコンピュータ、ゲーム機器、携帯情報端末 ( 携帯電話、携帯型ゲーム機等 )、家庭用ゲーム機などの記録媒体を備えた画像再生装置などが挙げられる。それら電子機器の具体例を図 1 3、1 4 に示す。

#### 【 0 0 9 4 】

図 1 3 ( A ) はテレビ受像機であり、筐体 9 5 0 1、表示部 9 5 0 2 等を含む。図 1 3 ( B ) はパーソナルコンピュータ用のモニタであり、筐体 9 6 0 1、表示部 9 6 0 2 等を含

10

20

30

40

50

む。図１３（Ｃ）はパーソナルコンピュータであり、筐体９８０１、表示部９８０２等を含む。本発明は、上記電子機器の表示部の作製に適用される。本発明の有機ＴＦＴは劣化が少なく信頼性が高いため、表示劣化が少ない表示装置を提供できる。また、安価な有機材料を用いて形成でき、作製工程も印刷法や液滴吐出法を利用することにより高価な真空装置を用いる必要がないため、これら電子機器を安く製造することができる。

【００９５】

図１４（Ａ）は携帯端末のうちの携帯電話であり、筐体９１０１、表示部９１０２等を含む。図１４（Ｂ）は携帯端末のうちのＰＤＡであり、筐体９２０１、表示部９２０２等を含む。図１４（Ｃ）はビデオカメラであり、表示部９７０１、９７０２等を含む。本発明は、上記電子機器の表示部の作製に適用される。本発明の有機ＴＦＴは劣化が少なく信頼性が高いため、表示劣化が少ない表示装置を提供できる。上記電子機器は、携帯端末であるため、その画面が比較的小型である。従って、表示部と同一の基板上に、多結晶半導体をチャンネルとした薄膜トランジスタを用いた駆動回路やＣＰＵ等の機能回路、多層配線を搭載して、小型化を図ることが好ましい。本発明の有機ＴＦＴは、安価な有機材料を用いて形成でき、作製工程も印刷法や液滴吐出法を利用することにより高価な真空装置を用いる必要がないため、これら電子機器を安く製造することができる。さらに、上記電子機器は携帯端末であるため、薄型、軽量、小型の点で付加価値を図るために、発光素子を用いた表示部とするとよい。本形態は、実施可能な範囲で上記の実施形態と自由に組み合わせることができる。

【図面の簡単な説明】

【００９６】

【図１】本発明の半導体装置の作製工程を説明する図である。

【図２】本発明の半導体装置を説明する図である。

【図３】本発明の半導体装置の作製工程を説明する図である。

【図４】本発明の半導体装置の作製工程を説明する図である。

【図５】本発明の半導体装置の作製工程を説明する図である。

【図６】本発明の半導体装置の作製工程を説明する図である。

【図７】本発明の表示装置の上面図及び回路図である。

【図８】本発明の半導体装置の作製工程を説明する図である。

【図９】本発明の半導体装置を説明する図である。

【図１０】本発明の半導体装置の作製工程を説明する図である。

【図１１】本発明を用いた表示装置の図である。

【図１２】本発明を用いた電子インクを有する表示装置の図である。

【図１３】本発明の半導体装置を設けた電子機器の図である。

【図１４】本発明の半導体装置を設けた電子機器の図である。

【符号の説明】

【００９７】

１０１ 基板

１０２ ゲート電極

１０３ ゲート絶縁膜

１０４ ソース電極

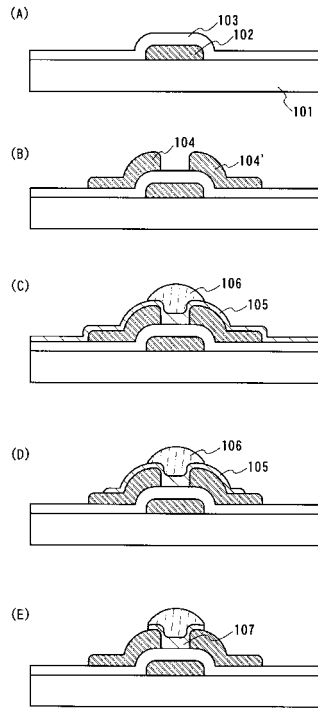
１０４' ドレイン電極

１０５ 半導体膜

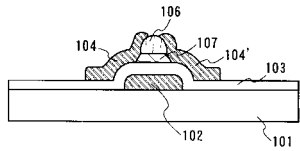
１０６ マスク

１０７ 半導体層

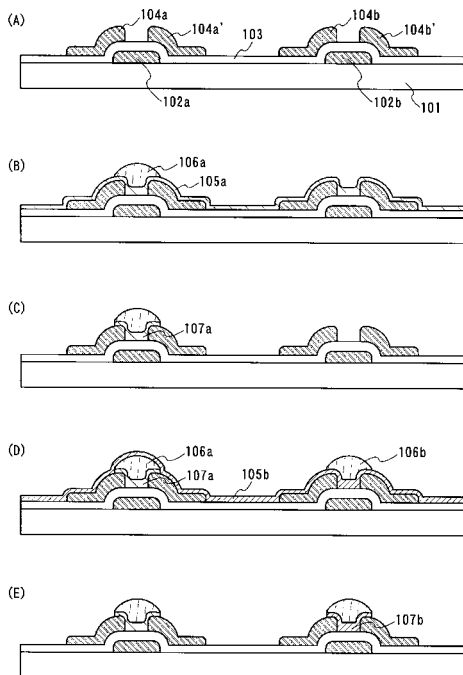
【図 1】



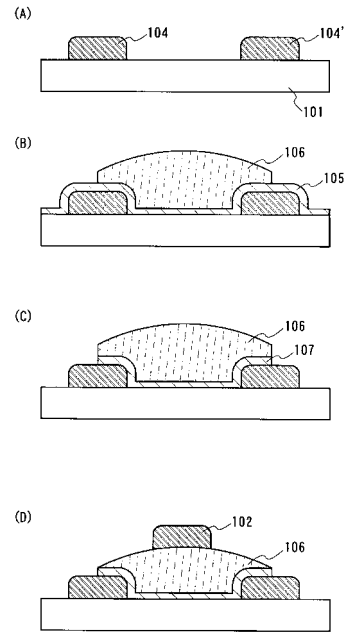
【図 2】



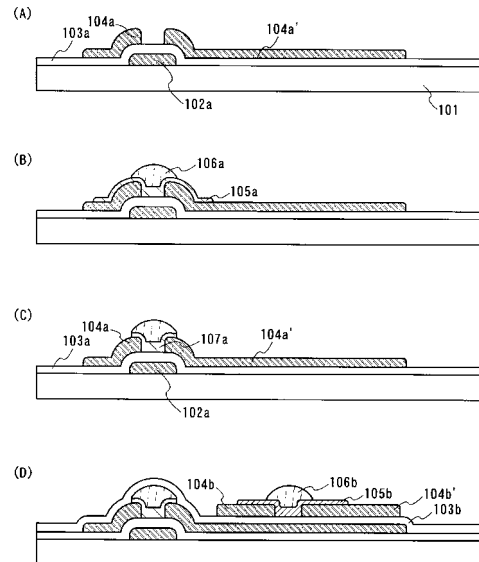
【図 4】



【図 3】

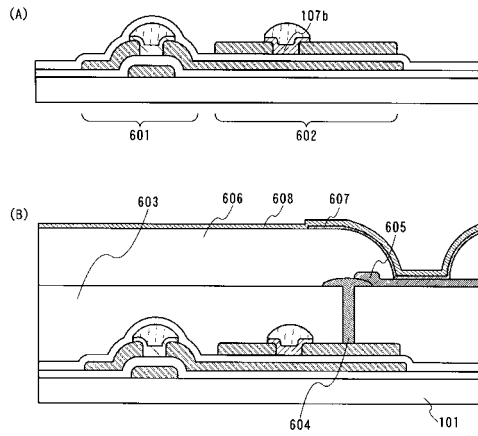


【図 5】

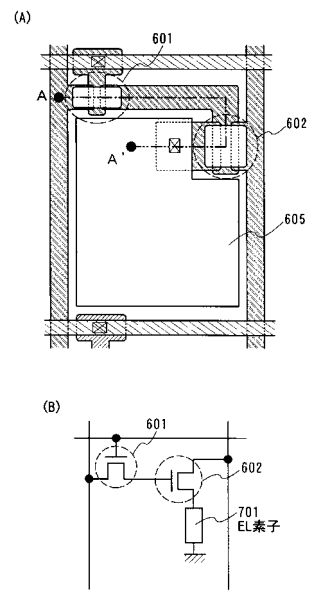




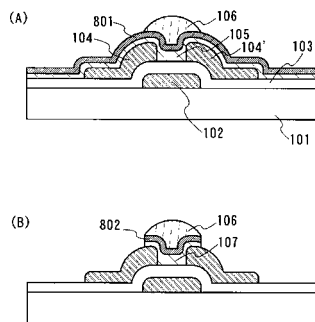
【図 6】



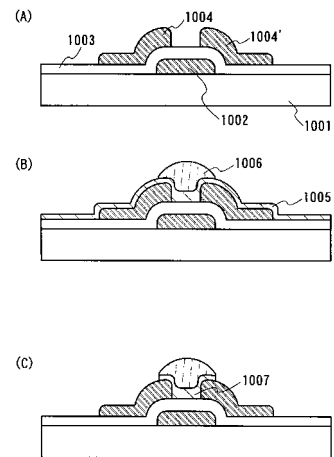
【図 7】



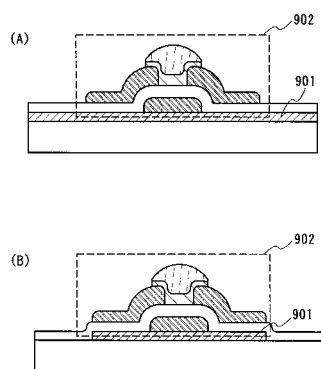
【図 8】



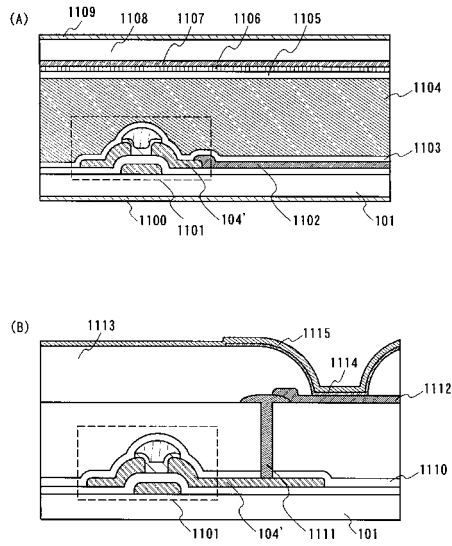
【図 10】



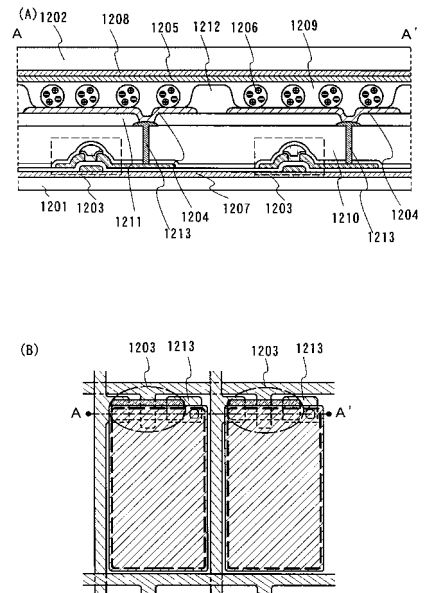
【図 9】



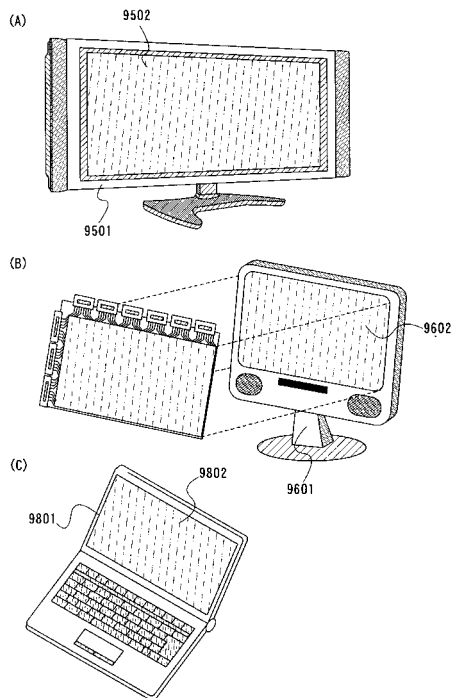
【図 11】



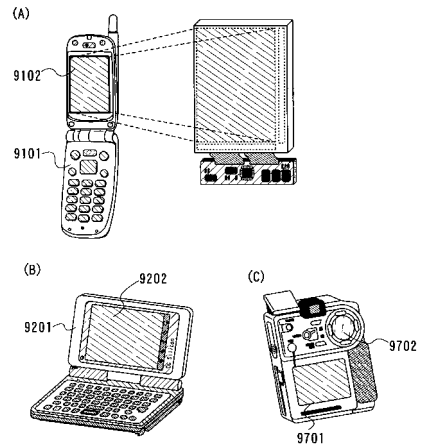
【図 12】



【図 13】



【図 14】



---

フロントページの続き

(51)Int.Cl.

F I

H 0 1 L 29/78 6 1 3 A

H 0 1 L 29/28 1 0 0 A