

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3811222号

(P3811222)

(45) 発行日 平成18年8月16日(2006.8.16)

(24) 登録日 平成18年6月2日(2006.6.2)

(51) Int. Cl.		F I		
HO4L	7/08	(2006.01)	HO4L	7/08 A
HO4J	1/00	(2006.01)	HO4J	1/00
HO4L	27/22	(2006.01)	HO4L	27/22 C

請求項の数 4 (全 8 頁)

(21) 出願番号	特願平8-159874	(73) 特許権者	390023711
(22) 出願日	平成8年6月20日(1996.6.20)		ローベルト ボツシュ ゲゼルシャフト
(65) 公開番号	特開平9-46327		ミット ベシユレンクテル ハフツング
(43) 公開日	平成9年2月14日(1997.2.14)		ROBERT BOSCH GMBH
審査請求日	平成15年6月20日(2003.6.20)		ドイツ連邦共和国 シュツツガルト (
(31) 優先権主張番号	19523402.2		番地なし)
(32) 優先日	平成7年6月28日(1995.6.28)		Stuttgart, Germany
(33) 優先権主張国	ドイツ(DE)	(74) 代理人	100061815
			弁理士 矢野 敏雄
		(74) 代理人	100094798
			弁理士 山崎 利臣
		(74) 代理人	230100044
			弁護士 ラインハルト・アインゼル

最終頁に続く

(54) 【発明の名称】 フレーム同期信号の導出のための方法及び回路装置

(57) 【特許請求の範囲】

【請求項1】

受信した搬送波周波数の信号からフレーム同期信号を導出するための方法であって、前記信号はフレーム構造内にデジタル情報を含み、各フレームの少なくとも1つのタイムスロット内に他のタイムスロットよりも低減された振幅を有している形式の、フレーム同期信号の導出のための方法において、

受信した信号を低い周波数領域に置き換え、

前記置き換えた信号にアナログ/デジタル変換を施し、

前記変換によって形成されたデジタル信号から短期出力信号と長期出力信号を形成し、

前記長期出力信号と短期出力信号を比較し、その際の当該比較のために短期出力信号と長期出力信号の間の差分を閾値回路に供給し、

前記閾値回路の出力信号を、差分における閾値を上回っている部分に対応させ、この場合当該閾値は、係数で重み付けした長期出力信号によって形成し、

前記閾値回路の出力信号を最大値検出器に供給し、

前記最大値検出器は、閾値回路の出力信号がそのつどの最大値に達した場合に、フレーム同期信号を送出するようにしたことを特徴とする、フレーム同期信号の導出のための方法。

【請求項2】

前記短期出力信号を比較の前に走査速度デシメーション処理を施してさらに平均化を行い、この場合のデシメーションレートは受信した信号のそのつどのモードに依存して設定

10

20

可能であり、前記平均化はサンプリング値の一定の数に亘って行われる、請求項 1 記載のフレーム同期信号の導出のための方法。

【請求項 3】

前記デジタル信号に I / Q 復調処理を施し、復調されたデジタル信号の同相分と直角分を長期出力信号と短期出力信号の形成に用いる、請求項 1 又は 2 記載のフレーム同期信号の導出のための方法。

【請求項 4】

受信した搬送波周波数の信号からフレーム同期信号を導出するための方法であって、前記信号はフレーム構造内にデジタル情報を含み、各フレームの少なくとも 1 つのタイムスロット内に他のタイムスロットよりも低減された振幅を有している形式の、フレーム同期信号の導出のための方法を実施するための回路装置において、

受信部 (2) において受信信号が中間周波数帯域に置換えられ、引き続きアナログ / デジタル変換器 (3) において前記信号がデジタル信号に変換されており、

さらに I / Q 復調器 (4) を用いて同相分と直角分の成分信号 (s_i , s_q) が前記デジタル信号から形成され、

前記同相分と直角分の成分信号 (s_i , s_q) は、瞬時出力形成のための装置 (5) に供給されており、

引き続き瞬時出力の平均化のための装置 (8) においてサンプリング値の所定の数 (D_0) に亘る瞬時出力値の平均化によって短期出力信号 (p_0) が形成され、

前記短期出力信号 (p_0) の一部は長期出力検出装置 (11) に供給され、当該長期出力検出装置において、短期出力信号 (p_0) が、当該短期出力信号 (p_0) 形成のための期間 (D_0) よりも実質的に長い期間 (D_1) に亘って平均化されて長期出力信号 (p_1) が求められ、

前記短期出力信号 (p_0) と長期出力信号 (p_1) は、閾値回路 (13) に供給され、当該閾値回路 (13) では前記長期出力信号と短期出力信号が比較されており、この場合当該閾値回路 (13) の出力信号は差分における閾値を上回っている部分に相応し、さらに前記閾値は、係数を用いて重み付けされた長期出力信号から形成されており、

さらに前記閾値回路の出力信号は最大値検出器に供給されており、該最大値検出器では、前記閾値回路の出力信号がそのつどの最大値に達した場合にフレーム同期信号を送出するように構成されていることを特徴とする回路装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、受信した搬送波周波数の信号からフレーム同期信号を導出するための方法であって、前記信号はフレーム構造内にデジタル情報を含み、各フレームの少なくとも 1 つのタイムスロット内に他のタイムスロットよりも低減された振幅を有している形式のフレーム同期信号の導出のための方法及び回路装置に関する。

【0002】

【従来の技術】

COFDM 方式によるデジタル伝送方法においては、フレーム内で送信信号の分割が行われる。このフレームも符号 (シンボル) から構築されている。受信機におけるフレーム同期のためには、いわゆる 0 符号が設けられる。この 0 符号は符号期間中に存在する送信出力がその他の符号期間よりも非常に弱いことからなる。この出力差に対する典型的な値は 16 dB である。この信号フォーマットは、例えばヨーロッパ遠距離通信基準 Pr E T S 300 401 . D A B システム明細書に記載されている。

【0003】

0 符号の時間的位置と受信機における同期信号の導出は、従来の包絡線検出器によってアナログ面で行われる。この場合不正確さはアナログ回路ではよくあるように取り除かれず、補償調整が必要となる。

10

20

30

40

50

【0004】

さらにデジタルフレーム同期方法がヨーロッパ特許第4405752号明細書から公知である。この方法ではデジタル回路の利点が活用される。しかしながら係数の切換可能なフィルタが含まれている。この種のマッチングフィルタは、公知文献“Couch, Leon W: Digital and analog communication system, 4th ed., New York, Macmillan Publishing Company, 1993, S.547-558, ISBN 0-02-325281-2”で説明されている。

【0005】

【発明が解決しようとする課題】

本発明の課題は、高精度な要求を充たすことのできるような0符号の位置検出が行われ、実現コストが従来の方法よりも僅かで済むような、受信した搬送波周波数の信号からフレーム同期信号を導出するための方法を提供することである。

10

【0006】

上記課題は本発明により、受信した信号を低い周波数領域に置き換え、前記置き換えた信号にアナログ/デジタル変換を施し、前記変換によって形成されたデジタル信号から短期出力信号と長期出力信号を形成し、前記長期出力信号と短期出力信号を比較し、その際の当該比較のために短期出力信号と長期出力信号の間の差分を閾値回路に供給し、前記閾値回路の出力信号を、差分における閾値を上回っている部分に対応させ、この場合当該閾値は、係数で重み付けした長期出力信号によって形成し、前記閾値回路の出力信号を最大値検出器に供給し、前記最大値検出器は、閾値回路の出力信号がそのつどの最大値に達した場合に、フレーム同期信号を送出するようにして解決される。

20

【0007】

本発明の方法によれば、フレーム同期信号の導出が僅かな実現コストで高精度に行われることが保証される。受信した信号は本発明による方法の枠内では中間周波数か又はベース帯域に置換され得る。

【0008】

例えばDAB(デジタルオーディオブロードキャスト)等の種々のモードでの信号の場合には有利には、次のようにして実現コストの低減が図られる。すなわち、短期出力信号を比較の前に走査速度デシメーション処理を施し、引き続き平均化を行い、この場合のデシメーションレートは受信した信号のそのつどのモードに依存して設定され、前記平均化はサンプリング値の一定の数に亘って行われるようにして低減が図られる。

30

【0009】

受信した信号をアナログ/デジタル変換によって中間周波数帯に置換する際には有利には、デジタル信号にI/Q復調処理が施され、復調されたデジタル信号の同相分と直角分が長期出力信号と短期出力信号の形成に用いられる。本発明によれば前記2つの成分のうちの1つの成分のみを用いることも可能である。

【0010】

0符号の確実な検出を、受信信号の振幅が大きく変動している場合にも可能にするために本発明の別の有利な実施例によれば、比較のために短期出力信号と長期出力信号の間の差分を閾値回路に供給し、該閾値回路の出力信号を、差分における閾値を上回っている部分に対応させ、前記閾値は、係数で重み付けされた長期出力信号によって形成されており、前記閾値回路の出力信号を最大値検出器に供給し、該最大値検出器は、閾値回路の出力信号がそのつどの1つの最大値に達した場合に、フレーム同期信号を送出する。

40

【0011】

本発明の方法を実施するための有利な回路装置によれば、プロセッサが設けられており、該プロセッサにおいて信号の処理が前記方法の個々のステップに対応して行われる。

【0012】

【発明の実施の形態】

次に本発明の実施例を図面に基づき詳細に説明する。

【0013】

本実施例並びにこれの部分回路は、ブロック回路図で示される。しかしながらこれらのブ

50

ロック回路は、個々のブロックに相応する回路を用いた本発明の実施に対する限定を意味するものではない。それどころか本発明は、特に有利には高集積回路を用いて実現可能である。この場合ブロック回路図に示されている処理ステップを適切なプログラミングのもとで実施するデジタル信号プロセッサが用いられる。

【0014】

図1による実施例では、符号1の個所から受信信号が供給され、受信部(チューナー)2に達する。この受信部2では信号が中間周波数帯域に置き換えられる。それによって形成されるアナログ信号は、アナログ/デジタル変換器3を用いてデジタル信号に変換される。引き続きデジタルI/Q復調が実施される。これによりデジタル同相分 s_i とデジタル直角分 s_q が生じる。これらの成分信号 s_i と s_q は、さらなる処理のため、特に復調のために出力側6,7から取り出し可能である。これに対しては本発明を用いて導出される同期信号が必要とされる。

10

【0015】

成分信号 s_i と s_q (これらはいわゆる複号ベース帯域を形成する)は、瞬時出力形成部5に供給される。この瞬時出力形成は、例えばテーブル、乗算器又は直角分の絶対形成によって行われ得る。符号8におけるサンプリング値の所定の数 D_0 に亘る瞬時出力値の平均化によって短期出力信号 p_0 が形成される。

【0016】

DABシステムに存在するパラメータに対しては、DABシステム特有のモードI, II, III, 128, 32, 16に対する所定の数 D_0 である。この場合2.048MHzの複号ベース帯域の走査速度が前提とされる。平均化により短期出力信号 p_0 は低い周波数領域を有する。そのため符号9において係数 D_0 だけデシメーションされ得る。それにより以下の回路は値 D_0 だけ低減された走査速度で動作される。同じ情報内容のために、デシメーション回路9の出力信号は図1から図4においても符号 p_0 が付される。この信号は、デジタルフィルタ10と長期出力検出用回路11に供給される。前述した D_0 の値(128, 32, 16)は、3つの伝送モードにおける0符号の長さと同じものである。それにより値 D_0 だけ走査速度を低減された信号 p_0 の後続処理が伝送モードに依存することなく行われる。そのため以下に記載する数値 D_2 は全ての伝送モードに対して一定である。

20

【0017】

デジタルフィルタ10は、マッチングフィルの方式に従って、検出すべき0符号に適合する。理想的な特性は、このデジタルフィルタがDABシステムの場合に $D_2 = 21$ のサンプリング値に亘って平均化を行う場合に得られる。この場合信号サンプリング値の有効な平均化が正確に0符号をスweepする。一般的なケースでは以下の式が当てはまる。

30

【0018】

$$D_2 = [T_0 F_c / D_1]$$

この場合前記 T_0 は0符号の持続時間、 F_c は複号ベース帯域中の信号の走査速度である。デジタルフィルタに適する回路については以下で図3と関連して記載する。

【0019】

回路11は、非常に長い期間、例えば $D_1 = 512$ のサンプリング値に亘って信号 p_0 を用いて該信号の長期出力を求める。デジタルフィルタ10と回路11の出力信号 p_2 ないし p_1 の差分形成によって、符号12の個所では差分信号 p が形成される。この信号は閾値回路13に供給される。閾値 T_H は、符号14の個所で係数 T で重み付けされた、回路11の出力側からの長期出力信号に相応する。有利には閾値 T のレベルは長期出力信号の3/4のレベルで形成される。

40

【0020】

閾値回路13の出力信号は、既に0符号の位置に対する大まかな尺度となる。しかしながらそれと共に生ぜしめられたウインド信号の幅は、受信信号のレベルに依存し、そのため一般的には0符号の幅とは異なる。それ故図1に示された実施例では最大値検出器15が設けられる。この最大値検出器15には閾値 T_H を上回った場合に差分信号が供給される

50

。これにより 0 符号の微細な位置付けが可能となる。それによって形成される同期信号は出力側 16 から取り出される。

【0021】

図2に示されている、図1における平均化部8とデシメーション部9のブロック回路図では、符号21の個所に供給される瞬時出力信号が再帰フィルタを介して案内される。このフィルタは加算器22とサンプリング周期分の遅延部23からなる。さらに符号24ではそのつどの D_0 のサンプリング値のうちの一つだけが転送される。これは非再帰フィルタに供給される。このフィルタは、減算器25と低減された走査速度のサンプリング周期分の遅延部26からなる。引き続き信号は符号27の個所で係数 α_0 で重み付けされ、出力側28からデジタルフィルタ10と回路11(図1)に供給される。この係数 α_0 は、伝送モードに依存しており、モードIの場合は0.25、モードII及びIIIの場合は1である。

10

【0022】

図3によるデジタルフィルタでは入力側31に供給される信号 p_0 がまず次のようなフィルタを介して供給される。すなわち減算器32とサンプリング周期 D_2 分の遅延部33からなるフィルタを介して供給される。このフィルタには、加算器34とサンプリング周期分の遅延部35からなる再帰フィルタが接続されている。最終的には係数 $\alpha_2 = 4 / D_2$ での重み付けが符号36の個所で行われる。出力側37から取り出される信号は減算器12(図1)に供給される。

【0023】

図4には長期出力信号検出用回路11(図1)の詳細が示されている。信号 p_0 は入力側41に供給され、この信号は、加算器42とサンプリング周期分の遅延部43からなる再帰フィルタを介してデシメーション回路44まで転送される。このデシメーション回路44ではそれぞれ各 D_1 番目のサンプリング値のみが転送される。非再帰フィルタ45, 46の後では符号47の個所において係数 D_1 分のサンプリング値の引き上げが、入力値の繰り返しによって行われる。それに続いて符号48の個所では、信号が符号49の個所から回路11を離れる前に、係数 α_1 での信号の重み付けが行われる。この場合の有利な選定値は、 $D_1 = 512$ で $\alpha_1 = 4 / D_1$ である。

20

【0024】

係数 α_1 と α_2 は、信号 p_1 及び p_2 の補償調整(基準化)に用いられる。このことは必要である。なぜなら2つの分岐においては種々異なる数値(D_1 、 D_2)に亘って累積が行われるからである。

30

【0025】

図5に示されている、図1での最大値検出器15は、2つのデジタル差分器51, 52; 53, 54からなる。これらの差分器にはそれぞれ1つの閾値ブロック55, 56が接続されている。閾値ブロック55は、極性検出器として使用される。第2の閾値ブロック56は、-2の入力信号の下で1つの閾値を有している。入力側57には閾値回路13(図1)の出力信号が供給される。出力側58からは次のような信号が取り出される。すなわち0符号の終端と、第1の有効符号の開始を表す信号が取り出される。受信機においてはシステム特性によって0符号の期間が周知なので、0符号の位置は終了通知によって正確に検出される。

40

【0026】

図6は、例えば移動無線チャネル等で予測される受信信号の振幅が示されている。この図からは受信信号の振幅が非常に大きく変動しているのがわかる。規則的な間隔で0符号が生じている。この0符号は本発明による方法によって識別されそこから同期信号が導出される。振幅単位は任意に選択される。この図では受信信号の振幅変動が非常に大きいことが示されているのみである。

【0027】

図7には閾値THと差分信号pの経過が示されている。そのつどの閾値THを上回っている信号pの成分から最大値検出器15(図1)において最大値が検出される。この時点で

50

フレーム同期信号が形成される。図7中には時間単位として再びサンプリング周期が用いられ、振幅単位として任意の単位が用いられている。この任意の単位はデジタル信号処理のもとでの数値に応じて選択される。

【図面の簡単な説明】

【図1】本発明の実施例のブロック回路図である。

【図2】平均化とデシメーション処理の組み合わせに対して用いられる実施例の部分を示した図である。

【図3】図2による実施例に適したデジタルフィルタを示した図である。

【図4】長期出力値を検出するための回路を示した図である。

【図5】実施例中に含まれている最大値検出器の1つの実施例を示した図である。

10

【図6】受信した信号の振幅経過を示した図である。

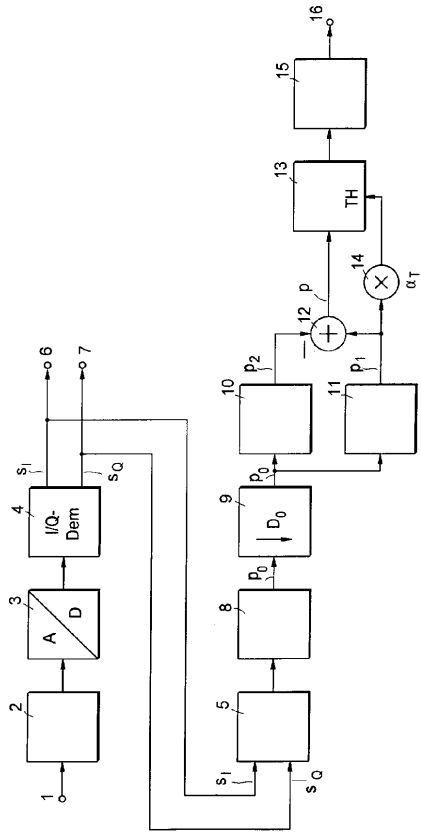
【図7】図1による実施例で生じた信号の経過を示した図である。

【符号の説明】

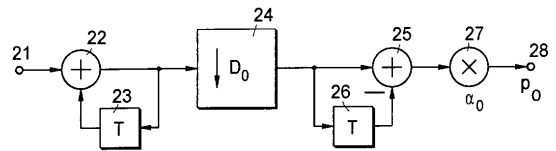
- 1 入力側
- 2 受信部
- 3 A / D変換器
- 4 I / Q復調部
- 5 瞬時出力形成部
- 6, 7 出力側
- 8 平均化部
- 9 デシメーション部
- 10 デジタルフィルタ
- 11 長期出力信号検出回路
- 12 減算器
- 13 閾値回路
- 15 最大値検出器

20

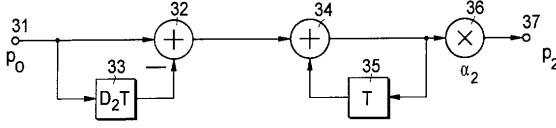
【 図 1 】



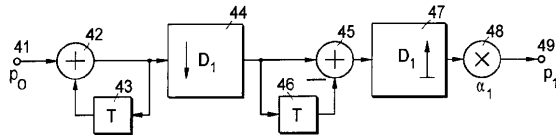
【 図 2 】



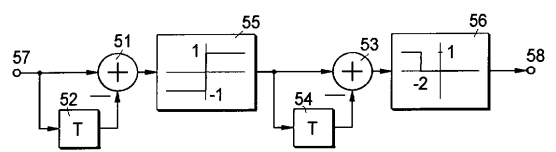
【 図 3 】



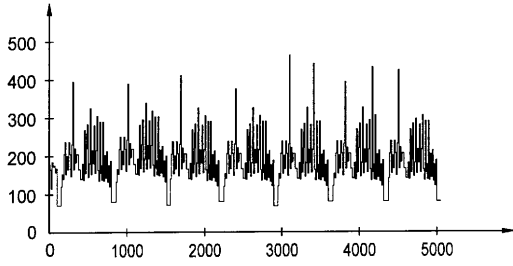
【 図 4 】



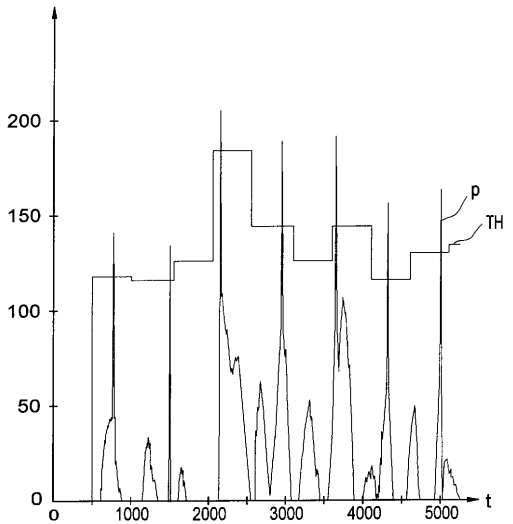
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

- (72)発明者 ミヒャエル ボレ
ドイツ連邦共和国 ヒルデスハイム ラインカムプシュトラーセ 3
(72)発明者 マルクス シュテーベン
ドイツ連邦共和国 ヒルデスハイム シュッツェンヴィーゼ 4 6

審査官 阿部 弘

- (56)参考文献 特開平03 - 297239 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H04L 7/08

H04J 1/00

H04L 27/22