

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-107931  
(P2014-107931A)

(43) 公開日 平成26年6月9日(2014.6.9)

(51) Int.Cl.			F I			テーマコード (参考)		
<b>HO2M</b>	<b>7/487</b>	<b>(2007.01)</b>	HO2M	7/487		5H007		
<b>HO2M</b>	<b>7/48</b>	<b>(2007.01)</b>	HO2M	7/48	F	5H420		
<b>GO5F</b>	<b>1/67</b>	<b>(2006.01)</b>	GO5F	1/67	A			

審査請求 未請求 請求項の数 4 O L (全 10 頁)

(21) 出願番号 特願2012-258552 (P2012-258552)  
(22) 出願日 平成24年11月27日 (2012.11.27)

(71) 出願人 000005234  
富士電機株式会社  
神奈川県川崎市川崎区田辺新田1番1号  
(74) 代理人 100075166  
弁理士 山口 巖  
(74) 代理人 100133167  
弁理士 山本 浩  
(72) 発明者 根本 裕次  
神奈川県川崎市川崎区田辺新田1番1号  
富士電機株式会社内  
(72) 発明者 藤田 悟  
神奈川県川崎市川崎区田辺新田1番1号  
富士電機株式会社内

最終頁に続く

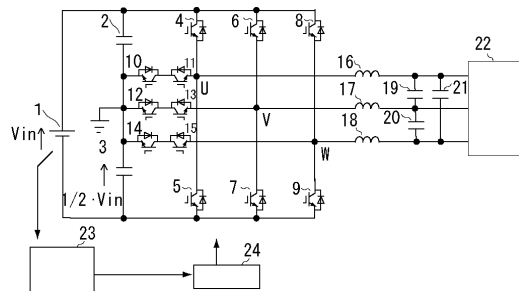
(54) 【発明の名称】 インバータ装置の運転方法およびインバータ装置

(57) 【要約】

【課題】変動する電圧を直流入力電圧とするインバータ装置において、スイッチングサージを低くすることで、耐圧の低い素子の使用を可能にすると共に、インバータ装置の長時間の運用に対するトータル損失を低減する。

【解決手段】第1および第2の半導体スイッチング素子(4~9)でインバータブリッジを構成し、このインバータブリッジの交流出力端子(U, V, W)と、2つの直列接続したコンデンサ(2, 3)で形成した直流電源の中間電位点(M)との間に、第3および第4の半導体スイッチング素子(10~15)からなる双方向スイッチを接続して、3レベルインバータとして動作可能な構成とし、直流入力電圧(Vin)を検出し、検出した直流入力電圧(Vin)が規定値以上のときは、インバータ装置を3レベルインバータとして動作させ、直流入力電圧(Vin)が規定値以下のときは、インバータ装置を2レベルインバータとして動作させる。

【選択図】 図1



- 1 直流電源
- 2, 3 コンデンサ
- 4~9 第1および第2の半導体スイッチング素子
- 10~15 第3および第4の半導体スイッチング素子
- 16~21 交流フィルタ
- 22 負荷
- 23 入力電圧検出部
- 24 制御回路

**【特許請求の範囲】****【請求項 1】**

逆並列ダイオードを有する半導体スイッチング素子を用いたインバータ装置であって、直流電源から変動する直流入力電圧が印加される入力端子間に、2つのコンデンサからなる直列接続回路と、第1および第2の半導体スイッチング素子からなる少なくとも1つの直列接続回路とを並列接続し、第1および第2の半導体スイッチング素子の共通接続点を交流出力端子とし、該交流出力端子と両コンデンサの共通接続点との間に、互いに逆直列接続した第3および第4の半導体スイッチング素子からなる双方向スイッチを接続してなるインバータ装置を運転するために、

直流入力電圧を検出し、検出した直流入力電圧が規定値以上のときは、第1および第2の半導体スイッチング素子のみならず双方向スイッチの半導体スイッチング素子もスイッチングさせることによりインバータ装置を3レベルインバータとして動作させ、検出した直流入力電圧が規定値以下のときは、双方向スイッチの半導体スイッチング素子をオフにして第1および第2の半導体スイッチング素子のみをスイッチングさせることによりインバータ装置を2レベルインバータとして動作させることを特徴とするインバータ装置の運転方法。

10

**【請求項 2】**

逆並列ダイオードを有する半導体スイッチング素子を用いたインバータ装置であって、直流電源から変動する直流入力電圧が印加される入力端子間に、2つのコンデンサからなる直列接続回路と、第1および第2の半導体スイッチング素子からなる少なくとも1つの直列接続回路とを並列接続し、第1および第2の半導体スイッチング素子の共通接続点を交流出力端子とし、該交流出力端子と両コンデンサの共通接続点との間に、互いに逆直列接続した第3および第4の半導体スイッチング素子からなる双方向スイッチを接続してなるインバータ装置において、

20

直流入力電圧を検出し、検出した直流入力電圧が規定値以上のときは第1モードを指令する信号を出力し、検出した直流入力電圧が規定値以下のときは第2モードを指令する信号を出力する入力電圧検出部と、

インバータ装置を3レベルインバータとして動作させるべく第1および第2の半導体スイッチング素子のみならず第3および第4の半導体スイッチング素子もスイッチングさせる第1モードの制御信号と、インバータ装置を2レベルインバータとして動作させるべく第3および第4の半導体スイッチング素子をオフにして第1および第2の半導体スイッチング素子のみをスイッチングさせる第2モードの制御信号とを、前記電圧検出部から出力される前記第1モードを指令する信号または前記第2モードを指令する信号にしたがって選択的に出力する制御回路と、  
を設けたことを特徴とするインバータ装置。

30

**【請求項 3】**

第3および第4の半導体スイッチング素子として、第1および第2の半導体スイッチング素子よりも電流容量の低い半導体スイッチング素子を使用することを特徴とする請求項2記載のインバータ装置。

**【請求項 4】**

直流電源が、太陽電池又は燃料電池であることを特徴とする請求項2又は3のいずれかに記載のインバータ装置。

40

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、逆並列ダイオードを有する半導体スイッチング素子、例えばIGBTを用いて直流電圧を交流電圧に変換するインバータ装置の運転方法およびその運転方法に対応したインバータ装置に関する。

**【背景技術】****【0002】**

50

図2は2レベルインバータとして構成された3相インバータ装置の一般的な回路構成例を示す。1は直流電源であり、ここでは、特に、例えば太陽電池のように条件によって電圧が大きく変動する直流電源である。直流電源1が接続される正負の直流入力端子P、N間に、2つのコンデンサ2、3の直列接続回路が接続され、両コンデンサの共通接続点M（以下では、M点ともいう。）が、直流入力端子P、N間に印加される直流入力電圧 $V_{in}$ に対して中間電位点を成している。4～9は、それぞれ逆並列ダイオードを有する6個の半導体スイッチング素子、例えばIGBTであり、所謂3相ブリッジインバータ回路を構成している。ブリッジの上アームを成す素子4、6、8とブリッジの下アームを成す素子5、7、9との各共通接続点が、各相の交流出力端子U、V、Wを成している。3相交流出力端子U、V、Wには、リアクトル16、17、18およびコンデンサ19、20、21から成る3相交流フィルタを介して負荷22が接続されている。

10

**【0003】**

このように構成されたインバータ装置では、例えばU相に関しては、スイッチング素子4をオンにすると、U点にはP点電位が現れ、これはM点に対して正電位となる。これに対して、スイッチング素子5をオンにすると、U点にはN点電位が現れ、これはM点に対して負電位となる。他の相V、Wに関しても、同様の動作が行なわれる。正負電圧の時間比率を制御し、得られた波形をフィルタ16～21に通すことで、負荷22に3相の正弦波電圧を与えることができる。これはパルス幅変調として良く知られた手法である。このときU、V、W点の電位変動は図4(a)に示した波形となる。回路構成から自明であるように、スイッチング素子4～9の印加電圧も同様の波形である。

20

**【0004】**

一方、図3に示すように、3レベルインバータとして動作可能なインバータ装置の場合には、各相の出力端子を成すU、V、W点と、コンデンサ2、3の共通接続点Mとの間に、それぞれ双方向スイッチが追加接続されている。双方向スイッチを2つの逆直列接続された半導体スイッチング素子10および11、12および13、14および16で構成することは公知である（例えば、特許文献1、特にその図8参照）。

**【0005】**

このような回路構成において各双方向スイッチ10～16をオンすることで、M点に対するU、V、W点の電圧として、正負の電圧に加えて零電圧（M点の電位である0V）が出力できるようになる。従って、前述と同様にパルス幅変調により正弦波を出力する際にU、V、W点の電位変動は図4(b)に示した波形となる。これから分かるように電圧のステップ幅は、図4(a)に示した2レベルインバータの場合に比べて1/2となるので、スイッチング損失が概ね1/2になる。また、スイッチングの際に配線インダクタンスにより、半導体素子端に印加電圧を上回るサージ電圧が生じることは良く知られているが、電圧の変化幅が小さいので半導体スイッチング素子の過電圧保護が容易となる。例えば素子4は、素子5がオンしているとき、直流電源1からの入力電圧 $V_{in}$ が印加されるので、これに相当する耐圧を持たせるが、素子5がオフして双方向スイッチ10、11がオンする際に、素子4の印加電圧は $V_{in}/2$ なのでサージ電圧が生じたとしても耐圧に余裕がある。素子4には上述のように電圧 $V_{in}$ が印加される場合があるが、これは双方向スイッチ10、11がオフして素子5がオンするタイミングであって、素子4には電流が流れていない状態であり、従って素子4自体はスイッチングを行なわないために、素子4に印加されるサージ電圧は極めて小さい。

30

40

**【0006】**

このようにスイッチングサージが小さいことは、半導体スイッチング素子の耐圧マージンを最小にできることにつながる。耐圧の低い半導体スイッチング素子は一般に順電圧降下も低いので、導通損の低減が可能となる。一方、図3に示す回路において、上述の双方向スイッチをオンして0Vを出力する際、各相の電流は2個の半導体スイッチング素子を通す。もし双方向スイッチの各半導体スイッチング素子10～15の順電圧降下が、半導体スイッチング素子4～9と等しければ、素子10～15の導通時には素子4～9の導通時に比べて2倍の導通損が発生する。しかし、素子10～15は図中のP点とM点と

50

の間、又はN点とM点との間で動作するため、素子10～15の印加電圧は $V_{in}/2$ であり、従って素子10～15として、素子4～9よりもさらに耐圧の低い素子を設けることができる。それゆえ、さらに1個当たりの順電圧降下を小さくできるので、原理的には上述の導通損増加は回避できる。

【0007】

しかし、たとえそうであっても、双方向スイッチに用いる半導体スイッチング素子として、必ずしも $V_{in}/2$ に適した耐圧のものが市販されているとは限らない。所望の耐圧のものを採用することができない場合、素子4～9と同じ耐圧のものを用いると導通損が増加する。このために損失低減効果が損なわれる。

【0008】

図2および図3において、1にて示した電圧が変動する直流電源の具体例としては、太陽電池や燃料電池が挙げられるが、これらが最大電圧を示すのは開放電圧時、即ち起動前の負荷をとっていない状態である。このときの電圧に対応するために、主な運転条件での電圧に対しては余裕があるにも拘らず、2レベル回路ではサージ電圧を考慮して半導体スイッチ素子の耐圧を上げざるを得ず、導通損が増加する。3レベル回路を用いてサージ電圧を半減した場合、 $V_{in}$ の $1/2$ に適した耐圧の半導体スイッチ素子が入手できないと上述の理由によりやはり導通損が増加してしまう。

【0009】

パルス幅変調制御により一定の直流入力電圧を可変電圧可変周波数の交流出力電圧に変換する、特に電気自動車の3相交流電動機の駆動電源に適したインバータ装置において、インバータブリッジの上下アームのそれぞれを、2つの直列接続されたスイッチング素子で構成し、上下アームの内側（交流出力端子側）にある2つのスイッチング素子の直列接続回路に2つのダイオードの直列接続回路を逆並列接続し、両ダイオードの共通接続点を直流電源の中性電位に接続し、直流入力電圧のレベルを切替制御する二段カスケード形昇圧チョッパ回路を設け、低速運転時にはインバータ直流入力電圧を低レベルで電圧制御すると共にインバータ装置を2レベル制御波形で動作させ、高速運転時にはインバータ直流入力電圧を高レベルで電圧制御すると共にインバータ装置を3レベル制御波形で動作させることは公知である（例えば、特許文献2参照）。

【0010】

しかし、この公知のインバータ装置は、直流入力電圧が、二段カスケード形昇圧チョッパ回路によって低レベルと高レベルとの間で2段階にて切り替えられる制御された電圧であり、太陽電池のように条件によって大きく変動する電圧を入力電圧とする本発明の対象であるインバータ装置とは相違する。しかも、各アームを構成する互いに直列接続された両スイッチング素子は、等しい耐圧および電流容量を持たなければならない、2レベルおよび3レベルのいずれの制御波形の場合にも動作して導通損を発生するので、この点に関しても本発明が対象とするインバータ装置の回路構成と相違する。従って、この公知のインバータ装置における2レベルと3レベルとの間の制御波形の切り替えには、後述の本発明の課題であるスイッチング素子の導通損の低減によりインバータ装置の長時間の運用に対するトータルでの損失を低減しようとする意図は存在していない。

【0011】

従って、本発明は、逆並列ダイオードを有する半導体スイッチング素子を用いたインバータ装置であって、直流電源から変動する直流入力電圧が印加される入力端子間に、2つのコンデンサからなる直列接続回路と、第1および第2の半導体スイッチング素子からなる少なくとも1つの直列接続回路とを並列接続し、第1および第2の半導体スイッチング素子の共通接続点を交流出力端子とし、該交流出力端子と両コンデンサの共通接続点との間に、互いに逆直列接続した第3および第4の半導体スイッチング素子からなる双方向スイッチを接続したインバータ装置を出発点とする。

【先行技術文献】

【特許文献】

【0012】

10

20

30

40

50

【特許文献1】特開2008-193779号公報

【特許文献2】特開2011-188655号公報

【発明の概要】

【発明が解決しようとする課題】

【0013】

本発明の課題は、電圧が変動する直流電源の場合において、スイッチングサージを低くすることで半導体スイッチング素子の電圧が耐圧を超えることを回避して、耐圧の低い素子の使用を可能にすると共に、半導体スイッチング素子の導通損の低減によりインバータ装置の長時間の運用に対するトータルでの損失を低減することができるインバータ装置の運転方法およびこれに対応したインバータ装置を提供することにある。

10

【課題を解決するための手段】

【0014】

この課題を解決する本発明によるインバータ装置によれば、

逆並列ダイオードを有する半導体スイッチング素子を用いたインバータ装置であって、直流電源から変動する直流入力電圧が印加される入力端子間に、2つのコンデンサからなる直列接続回路と、第1および第2の半導体スイッチング素子からなる少なくとも1つの直列接続回路とを並列接続し、第1および第2の半導体スイッチング素子の共通接続点を交流出力端子とし、該交流出力端子と両コンデンサの共通接続点との間に、互いに逆直列接続した第3および第4の半導体スイッチング素子からなる双方向スイッチを接続してなるインバータ装置を運転するために、

20

直流入力電圧を検出し、検出した直流入力電圧が規定値以上のときは、第1および第2の半導体スイッチング素子のみならず双方向スイッチの半導体スイッチング素子もスイッチングさせることによりインバータ装置を3レベルインバータとして動作させ、検出した直流入力電圧が規定値以下のときは、双方向スイッチの半導体スイッチング素子をオフにして第1および第2の半導体スイッチング素子のみをスイッチングさせることによりインバータ装置を2レベルインバータとして動作させる。

【0015】

前記課題を解決する本発明によるインバータ装置は、

逆並列ダイオードを有する半導体スイッチング素子を用いたインバータ装置であって、直流電源から変動する直流入力電圧が印加される入力端子間に、2つのコンデンサからなる直列接続回路と、第1および第2の半導体スイッチング素子からなる少なくとも1つの直列接続回路とを並列接続し、第1および第2の半導体スイッチング素子の共通接続点を交流出力端子とし、該交流出力端子と両コンデンサの共通接続点との間に、互いに逆直列接続した第3および第4の半導体スイッチング素子からなる双方向スイッチを接続してなるインバータ装置において、

30

直流入力電圧を検出し、検出した直流入力電圧が規定値以上のときは第1モードを指令する信号を出力し、検出した直流入力電圧が規定値以下のときは第2モードを指令する信号を出力する入力電圧検出部と

インバータ装置を3レベルインバータとして動作させるべく第1および第2の半導体スイッチング素子のみならず第3および第4の半導体スイッチング素子もスイッチングさせる第1モードの制御信号と、インバータ装置を2レベルインバータとして動作させるべく第3および第4の半導体スイッチング素子をオフにして第1および第2の半導体スイッチング素子のみをスイッチングさせる第2モードの制御信号とを前記電圧検出部から出力される前記第1モードを指令する信号または前記第2モードを指令する信号にしたがって選択的に出力する制御回路とを設けたことを特徴とする。

40

【0016】

本発明によるインバータ装置の有利な実施形態によれば、直流電源は、電圧の変動する太陽電池又は燃料電池である。更に、本発明によるインバータ装置の発展形態によれば、第3および第4の半導体スイッチング素子として、第1および第2の半導体スイッチング素子よりも電流容量の低い半導体スイッチング素子が使用される。

50

## 【発明の効果】

## 【0017】

本発明は、3レベルインバータ動作が可能なインバータ装置を用いて、3レベルインバータ動作と2レベルインバータ動作とを使い分けることによって、それぞれの長所を活かしながら、それぞれの欠点を除去しようとするものである。従って、本発明によれば、直流入力電圧 $V_{in}$ が規定値以上のときは、双方向スイッチを用いてインバータ装置を3レベルインバータとして動作させることにより、スイッチング素子への過電圧印加を回避し、スイッチング損失を低減する。直流入力電圧 $V_{in}$ が規定値以下のときは、スイッチング素子への過電圧印加の恐れがないので、双方向スイッチをオフにして2レベルインバータとして動作させることにより双方向スイッチによる導通損の増加を回避する。それによ

10

## 【0018】

本発明のインバータ装置は、電圧の変動する直流電源が、太陽電池又は燃料電池である場合に有効である。この場合、直流電源の電圧が大きくなるのは開放電圧付近であることが多い。太陽電池の運転時には極力最大出力点付近で動作するように制御され、これが太陽電池発電装置の定格電力となる。一方、最大電圧付近では太陽電池の出力電流が小さくなる。このような範囲の電圧に対してのみ、3レベルインバータ動作を行うならば、双方向スイッチは定格時に対して小さい電流しか流さないため、双方向スイッチを成すスイッチング素子の電流容量を小さくでき、インバータ装置の小形化、低価格化が実現できる。

20

## 【図面の簡単な説明】

## 【0019】

【図1】図1は本発明による運転方法により動作させられるインバータ装置の実施例を示す回路図である。

【図2】図2は2レベルインバータとして構成されたインバータ装置の回路構成例を示す回路図である。

【図3】図3は3レベルインバータとして構成されたインバータ装置の回路構成例を示す回路図である。

【図4】図4は交流出力電圧についての動作波形図を示し、部分図(a)は図2に示された2レベルインバータの場合の波形図であり、部分図(b)は図3に示された3レベルインバータとして構成されたインバータ装置の波形図ある。

30

【図5】図5は太陽電池の電圧電流特性図である。

【図6】本発明に使用する双方向スイッチの回路構成例を示す回路図である。

## 【発明を実施するための形態】

## 【0020】

図1に本発明による運転方法が適用されるインバータ装置の実施例を示す。このインバータ装置は、逆並列ダイオードを有する半導体スイッチング素子4~15、例えばIGBTを用いて直流電圧を交流電圧に変換する3相のインバータ装置であり、図3で既に説明した3レベルインバータと同じ回路構成を有する。従って、直流電源1に接続される直流入力端子P、N間には、第1および第2のコンデンサ2、3の直列接続回路が接続され、両コンデンサの共通接続点Mが、正負の直流入力端子P、Nの電位に対して中性点電位を形成している。

40

## 【0021】

さらに、コンデンサ直列接続回路2、3に対して並列に、それぞれ2つの半導体スイッチング素子から成る3つの直列接続回路4および5、6および7、8および9が接続され、これらの直列接続回路の中間接続点U、V、Wが3相の交流出力端子を成している。これの交流出力端子U、V、Wには、リアクトル16~18とコンデンサ19~21とから成る3相フィルタを介して負荷22が接続される。更に、3レベルインバータとして動作可能にするために、各相端子U、V、Wと共通接続点Mとの間にそれぞれ双方向スイッチが接続されており、各双方向スイッチは、互いに逆直列接続された2つの逆並列ダイオードを有する半導体スイッチング素子10および11、12および13、14および1

50

5 から成る。

【0022】

なお、各双方向スイッチとしては、図6(a)に示すように2つの半導体スイッチング素子Sを逆並列に接続して構成もの、また、図6(b)に示すように、2つの、直列にダイオードDを接続した半導体スイッチング素子Sを逆並列に接続して構成したもの等を使用してもよい。

【0023】

インバータ装置の直流入力端子P、N間に接続される直流電源1は、条件によって電圧が大きく変動する直流電源、例えば太陽電池である。直流電源1から供給される直流入力電圧 $V_{in}$ を監視するために入力電圧検出部23が設けられている。入力電圧検出部23は、直流入力電圧 $V_{in}$ を検出し、その検出値を予め設定した規定値と比較し、その比較結果を出力するように構成されている。

10

【0024】

入力電圧検出部23の出力信号は制御回路24に入力される。この制御回路24は、3相インバータブリッジを構成する半導体スイッチング素子4~9および各双方向スイッチを構成する半導体スイッチング素子10~15のPWM制御信号を生成する。この制御回路24は、インバータ装置を、図3において説明した如き3レベルインバータとして動作させる第1モードと、図2において説明した如き2レベルインバータとして動作させる第2モードとの2つの異なる制御動作モード間で切り替えが可能に構成されている。第1モードでは、インバータブリッジの各相の上下アームを成す第1および第2の半導体スイッチング素子4および5、6および7、8および9のみならず、双方向スイッチの半導体スイッチング素子10および11、12および13、14および15もスイッチングさせる。第2モードでは、双方向スイッチを構成する半導体スイッチング素子10および11、12および13、14および15をオフにして、第1および第2の半導体スイッチング素子4および5、6および7、8および9のみをスイッチングさせる。

20

【0025】

2つの異なる制御動作モード間の切り替えは、制御回路24に入力される入力電圧検出部23からの指令信号によって指令される。入力電圧検出部23は、制御回路24に対して、直流入力電圧 $V_{in}$ が規定値以上のときは、3レベルインバータ動作である第1モードを指令する信号を出力し、直流入力電圧 $V_{in}$ が規定値を以下のときは、2レベルインバータ動作である第2モードを指令する信号を出力する。

30

【0026】

既に、図2~4の説明から理解できるように、3レベルインバータは、サージ電圧によりスイッチング素子4~9に過電圧が印加される恐れを回避するためには有利であるが、双方向スイッチを構成するスイッチング素子10~15により導通損が増加するという欠点がある。一方、2レベルインバータは、双方向スイッチによる導通損の増加がないという点では有利であるが、サージ電圧によりスイッチング素子4~9に過電圧が印加される恐れを回避するためには耐圧の大きい素子を使用しなければならず、この点では不利である。

【0027】

本発明は、3レベルインバータ動作が可能なインバータ装置を用いて、3レベルインバータ動作と2レベルインバータ動作とを使い分けることによって、それぞれの長所を活かしながら、それぞれの欠点を除去しようとするものである。従って、本発明によれば、直流入力電圧 $V_{in}$ が規定値以上の高いレベルにあるときには、双方向スイッチを用いてインバータ装置を3レベルインバータとして動作させることにより、サージ電圧によるスイッチング素子への過電圧印加を回避する。そして、直流入力電圧 $V_{in}$ が規定値以下の低いレベルにあるときには、サージ電圧によるスイッチング素子への過電圧印加の恐れがないので、双方向スイッチをオフにして2レベルインバータとして動作させることによって双方向スイッチによる導通損の増加を回避する。それによって、インバータ装置の長時間の運用に対するトータルでの損失を抑制することができる。

40

50

【 0 0 2 8 】

ところで上述のように直流電源 1 の電圧が大きくなるのは開放電圧付近であることが多い。太陽電池を例にとりて説明すると、その電圧 - 電流特性は図 5 に示すとおりである。ハッチングを付けた部分の面積  $S$  が出力電力に相当し、特性曲線上における最大面積をもたらす点が最大出力点  $P_{max}$  である。太陽電池の運転時には極力最大出力点  $P_{max}$  の付近で動作するように制御され、これが太陽電池発電装置の定格電力となる。一方、最大電圧付近では太陽電池の出力電流が小さくなる。入力電圧検出部 23 において規定値を適切に設定することによって、このような範囲の電圧に対してのみ、3 レベルインバータ動作を行うならば、双方向スイッチは定格時に対して小さい電流しか流さないため、双方向スイッチを成すスイッチング素子 10 ~ 15 の電流容量を小さくでき、インバータ装置の小形化、低価格化が実現できる。

10

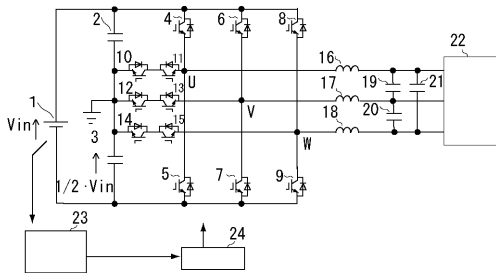
【 符号の説明 】

【 0 0 2 9 】

- 1 直流電源
- 2, 3 コンデンサ
- 4 ~ 9 第 1 および第 2 の半導体スイッチング素子
- 10 ~ 15 第 3 および第 4 の半導体スイッチング素子
- 16 ~ 21 交流フィルタ
- 22 負荷
- 23 入力電圧検出部
- 24 制御回路

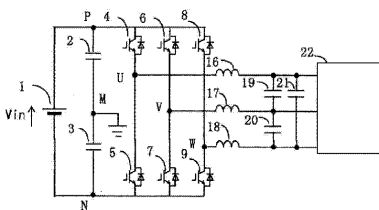
20

【 図 1 】

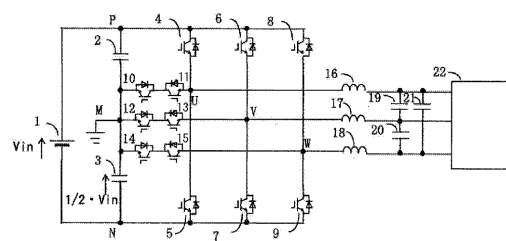


- 1 直流電源
- 2, 3 コンデンサ
- 4~9 第 1 および第 2 の半導体スイッチング素子
- 10~15 第 3 および第 4 の半導体スイッチング素子
- 16~21 交流フィルタ
- 22 負荷
- 23 入力電圧検出部
- 24 制御回路

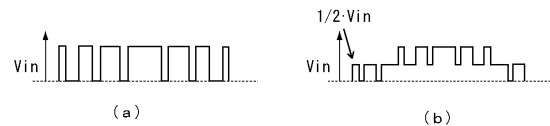
【 図 2 】



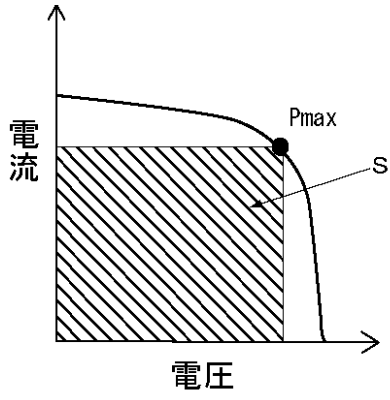
【 図 3 】



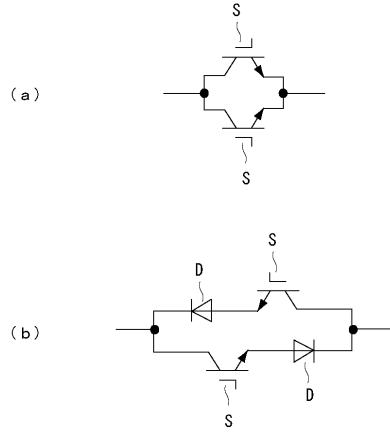
【 図 4 】



【図5】



【図6】



---

フロントページの続き

(72)発明者 山田 隆二

神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内

Fターム(参考) 5H007 BB07 CA01 CB02 CB05 CC14 CC23 DA06 DB01 EA02  
5H420 BB03 BB14 CC03 DD03 EA10 EB09 FF03