

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018年8月2日 (02.08.2018)



(10) 国际公布号

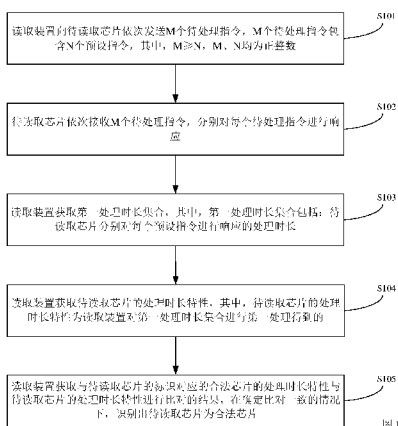
WO 2018/137482 A1

- (51) 国际专利分类号:
G06F 21/72 (2013.01) **G06K 17/00** (2006.01)
- (21) 国际申请号: PCT/CN2018/071336
- (22) 国际申请日: 2018年1月4日 (04.01.2018)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
2017100606778 2017年1月25日 (25.01.2017) CN
2017100606763 2017年1月25日 (25.01.2017) CN
2017100606725 2017年1月25日 (25.01.2017) CN
- (71) 申请人: 天地融科技股份有限公司(TENDYRON CORPORATION) [CN/CN]; 中国北京市海淀区学清路38号B座1810于海涛, Beijing 100083 (CN)。
- (72) 发明人: 李东声(LL, Dongsheng); 中国北京市海淀区学清路38号B座1810于海涛, 北京 100083 (CN)。

- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

(54) Title: LEGAL CHIP IDENTIFICATION METHOD AND SYSTEM

(54) 发明名称: 一种合法芯片的识别方法及系统



- S101 A reading apparatus sequentially sends, to a chip to be read, M instructions to be processed, the M instructions to be processed comprising N pre-set instructions, wherein M is greater than or equal to N, and M and N are both positive integers
- S102 The chip to be read sequentially receives M instructions to be processed, and respectively responds to each instruction to be processed
- S103 The reading apparatus acquires a first processing duration set, wherein the first processing duration set comprises: a processing duration for the chip to be read responding to each pre-set instruction
- S104 The reading apparatus acquires a processing duration characteristic of the chip to be read, wherein the processing duration characteristic of the chip to be read is obtained via the reading apparatus by performing first processing on the first processing duration set
- S105 The reading apparatus acquires a result of comparing the processing duration characteristics of a legal chip corresponding to an identifier of the chip to be read and the processing duration characteristic of the chip to be read, and recognizes, when it is determined that the comparison is consistent, the chip to be read as being a legal chip

(57) Abstract: A legal chip identification method and system. The method comprises: a reading apparatus sequentially sending, to a chip to be read, M instructions to be processed, the M instructions to be processed comprising N pre-set instructions, wherein M is greater than or equal to N, and M and N are both positive integers (S101); the chip to be read sequentially receiving M instructions to be processed, and respectively responding to each instruction to be processed (S102); the reading apparatus acquiring a first processing duration set, wherein the first processing duration set comprises: a processing duration for the chip to be read responding to each pre-set instruction (S103); the reading apparatus acquiring a processing duration characteristic of the chip to be read, wherein the processing duration characteristic of the chip to be read is obtained via the reading apparatus by performing first processing on the first processing duration set (S104); and the reading apparatus acquiring a result of comparing the processing duration characteristic of a legal chip corresponding to an identifier of the chip to be read and the processing duration characteristic of the chip to be read, and recognizing, where the comparison is consistent, the chip to be read as being a legal chip (S105).



WO 2018/137482 A1

本国际公布：

— 包括国际检索报告(条约第21条(3))。

(57) 摘要：一种合法芯片的识别方法及系统，所述方法包括：读取装置向待读取芯片依次发送M个待处理指令，M个待处理指令包含N个预设指令，其中， $M \geq N$ ，M、N均为正整数(S101)；待读取芯片依次接收M个待处理指令，分别对每个待处理指令进行响应(S102)；读取装置获取第一处理时长集合，其中，第一处理时长集合包括：待读取芯片分别对每个预设指令进行响应的处理时长(S103)；读取装置获取待读取芯片的处理时长特性，其中，待读取芯片的处理时长特性为读取装置对第一处理时长集合进行第一处理得到的(S104)；读取装置获取与待读取芯片的标识对应的合法芯片的处理时长特性与待读取芯片的处理时长特性进行比对的结果，在比对一致的情况下，识别出待读取芯片为合法芯片(S105)。

一种合法芯片的识别方法及系统

5 相关申请的交叉引用

本申请要求天地融科技股份有限公司于 2017 年 1 月 25 日提交的、发明名称为“一种合法芯片的识别方法及系统”的、中国专利申请号“201710060677.8”的优先权，于 2017 年 1 月 25 日提交的、发明名称为“一种合法芯片的识别方法及系统”的、中国专利申请号“201710060676.3”的优先权，以及于 2017 年 1 月 25 日提交的、发明名称为“一种合法芯片的识别方法及系统”的、中国专利申请号“201710060672.5”的优先权。

技术领域

本发明涉及电子技术领域，尤其涉及一种合法芯片的识别方法及系统

背景技术

15 目前，内置芯片的待读取装置已经被越来越多地应用在涉及财产安全、身份认证的领域，例如智能卡、身份证等，这些待读取装置内置的芯片往往存储用户的身份或财产等安全数据，因此，对内置芯片的数据安全性要求也会更高。

虽然现有的技术可以在一定程度上防止芯片被非法复制、保证数据安全，但是也很难百分百地保证芯片不被非法复制，例如：不法分子可以通过芯片厂商泄露的密钥、破解加密算法等方式来获取合法待读取装置内置芯片存储的用户安全数据以及芯片标识等信息，并将非法获取的数据存储到伪造的待读取装置的芯片中，这样，伪造的待读取装置就存储有与合法的待读取装置相同的用户安全数据以及芯片标识等信息，在这种情况下，读取装置会认为该伪造的待读取装置是合法的，进而执行相应操作，危害用户的身份与财产安全。

发明内容

25 本发明旨在解决上述问题。

本发明的主要目的在于提供一种合法芯片的识别方法；

本发明的另一目的在于提供一种合法芯片的识别系统。

为达到上述目的，本发明的技术方案具体是这样实现的：

30 本发明第一方面提供了一种合法芯片的识别方法，包括：读取装置向待读取芯片依次发送 M 个待处理指令，所述 M 个待处理指令包含 N 个预设指令，其中， $M \geq N$ ， M 、 N 均为正整数；所述待读取芯片依次接收所述 M 个待处理指令，分别对每个所述待处理指令进行响应；所述读取装置获取第一处理时长集合，其中，所述第一处理时长集合包括：所述待读取芯片分别对每个所述预设指令进行响应的处理时长；所述读取装置获取所述待读取芯片的处理时长特性，其中，所述待读取芯片的处理时长特性为所述读取装置对所述第一处理时长集合进行第一处理得到的；所述读取装置获取与所述待读取芯片的标识对应的合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对的结果，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片。

40 本发明第二方面提供了一种合法芯片的识别系统，包括：读取装置，用于向待读取芯片依次发送 M 个待处理指令，所述 M 个待处理指令包含 N 个预设指令，其中， $M \geq N$ ， M 、 N 均为正整数；所述待读取芯片，用于依次接收所述 M 个待处理指令，分别对每个所述待处理指令进行响应；所述读取装置，还用于获取第一处理时长集合，其中，所述第一处理时长集合包括：所述待读取芯片分别对每个所述预设指令进行响应的处理时长；所述读取装置，还用于获取所述待读取芯片的处理时长特性，其中，所述待读取芯片的处理时长特性为所述读取装置对所述第一处理时长集合进行第一处理得到的；所述读取装置，还用于获取与所述待读取芯片的标识对应的合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对的结果，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片。

45 由上述本发明提供的技术方案可以看出，本发明提供了一种合法芯片的识别方法及系统，根据每个芯片对读取装置发送的指令进行响应的处理时长特性存在差异的特性，在获取待读取芯片的标识后，将

与待读取芯片的标识对应的合法芯片的处理时长特性与待读取芯片的处理时长特性进行比对，如果比对结果一致，则说明待读取芯片是合法芯片，因此，即使合法芯片的标识被非法窃取并存储于其他芯片以得到伪造的待读取装置，也可以根据待读取芯片与标识对应的合法芯片之间的处理时长特性是否一致来对待读取芯片的合法性进行识别，可以有效判断出内置有该待读取芯片的待读取装置是否合法，提高读取装置识别待读取装置合法性的准确率。

5 本发明第三方面提供了一种合法芯片的识别方法，包括：读取装置向待读取芯片依次发送 M 个待处理指令，所述 M 个待处理指令包含 N 个预设指令，其中， $M \geq N$ ， M 、 N 均为正整数；所述待读取芯片依次接收所述 M 个待处理指令，分别对每个所述待处理指令进行响应；所述读取装置获取第一要素集合，其中，所述第一要素集合包括：所述待读取芯片分别对每个所述预设指令进行响应的响应信息的电平特性，各个所述响应信息的电平特性分别包括以下要素的至少之一：电平值、电平上升沿的持续时间、脉冲宽度、占空比、状态值和差分信号交叉点的时刻；所述读取装置获取所述待读取芯片的电平特性，其中，所述待读取芯片的电平特性为所述读取装置对所述第一要素集合进行第一处理得到的；所述读取装置获取与所述待读取芯片的标识对应的合法芯片的电平特性与所述待读取芯片的电平特性进行比对的

10 比对的的结果，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片，其中，所述与所述待读取芯片的标识对应的合法芯片的电平特性的要素与所述待读取芯片的电平特性的要素相同。

15 本发明第四方面提供一种合法芯片的识别系统，包括：读取装置，用于向待读取芯片依次发送 M 个待处理指令，所述 M 个待处理指令包含 N 个预设指令，其中， $M \geq N$ ， M 、 N 均为正整数；所述待读取芯片，用于依次接收所述 M 个待处理指令，分别对每个所述待处理指令进行响应；所述读取装置，还用于获取第一要素集合，其中，所述第一要素集合包括：所述待读取芯片分别对每个所述预设指令进行响应的响应信息的电平特性，各个所述响应信息的电平特性分别包括以下要素的至少之一：电平值、电平上升沿的持续时间、脉冲宽度、占空比、状态值和差分信号交叉点的时刻；所述读取装置，还用于获取所述待读取芯片的电平特性，其中，所述待读取芯片的电平特性为所述读取装置对所述第一要素集合进行第一处理得到的；所述读取装置，还用于获取与所述待读取芯片的标识对应的合法芯片的电平特性与所述待读取芯片的电平特性进行比对的

20 比对的的结果，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片，其中，所述与所述待读取芯片的标识对应的合法芯片的电平特性的要素与所述待读取芯片的电平特性的要素相同。

25 由上述本发明提供的技术方案可以看出，本发明提供了一种合法芯片的识别方法及系统，根据每个芯片对读取装置发送的指令进行响应的电平特性存在差异的特性，在获取待读取芯片的标识后，将与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性进行比对，如果比对结果一致，则说明待读取芯片是合法芯片，因此，即使合法芯片的标识被非法窃取并存储于其他芯片以得到伪造的待读取装置，也可以根据待读取芯片与标识对应的合法芯片之间的电平特性是否一致来对待读取芯片的合法性进行识别，可以有效判断出内置有该待读取芯片的待读取装置是否合法，提高读取装置识别待读取装置合法性的准确率。

附图说明

35 图 1 为本发明实施例 1 提供的合法芯片的识别方法的流程图；
图 2 为本发明实施例 1 提供的合法芯片的识别方法中获取合法芯片的处理时长特性的流程图；
图 3、图 4 为本发明实施例 2 提供的合法芯片的识别系统的结构示意图；
图 5 为本发明实施例 3 提供的合法芯片的识别方法的流程图；
图 6 为本发明实施例 3 提供的合法芯片的识别方法中获取合法芯片的电平特性的流程图；
40 图 7、图 8 为本发明实施例 4 提供的合法芯片的识别系统的结构示意图。

具体实施方式

实施例 1

本实施例提供了一种合法芯片的识别方法，图 1 为本实施例提供的合法芯片的识别方法的流程图，如图 1 所示，该方法主要包括以下步骤（步骤 S101 至 S105）：

45 步骤 S101，读取装置向待读取芯片依次发送 M 个待处理指令， M 个待处理指令包含 N 个预设指令，其中， $M \geq N$ ， M 、 N 均为正整数；

在本实施例中，读取装置可以是 POS 机、ATM 机、具有 NFC 功能的手机、公交卡刷卡器、储值卡刷卡器、手机与刷卡器的组合、PC 与刷卡器的组合等，待读取芯片设置在待读取装置内，待读取装置可以是二代居民身份证、公交卡、带有芯片的智能卡、带有芯片和磁条的智能卡、电子钱包等。将待读取装置以接触方式或非接触方式接入读取装置，其中，接触方式可以是待读取装置插入读取装置的预设插槽中，非接触方式可以包括但不限于 NFC、蓝牙等方式。

步骤 S101 中，当待读取装置以接触或非接触方式接入读取装置时，读取装置向待读取装置内置的待读取芯片依次发送 M 个待处理指令。可选的，读取装置每发送完成一个待处理指令，就等待接收待读取芯片对本次待处理指令进行响应的响应信息，只有在接收到待读取芯片对本次待处理指令进行响应的响应信息后，读取装置才能启动向待读取芯片发送下一个待处理指令的操作；或者，读取装置可以在对 M 个待处理指令依次发送完成后，等待接收待读取芯片对这 M 个待处理指令分别进行响应的响应信息；又或者，读取装置可以一边向待读取芯片依次发送待处理指令，一边接收待读取芯片对已接收的待处理指令进行响应的响应信息。

步骤 S102，待读取芯片依次接收 M 个待处理指令，分别对每个待处理指令进行响应；

步骤 S102 中，待读取芯片可以每接收一个待处理指令，就对本次接收的待处理指令进行响应，向读取装置返回对本次接收的待处理指令进行响应的响应信息，并等待接收读取装置发送的下一个待处理指令；或者，待读取芯片可以在对 M 个待处理指令依次接收完成后，再启动对这 M 个待处理指令分别进行响应的操作；又或者，待读取芯片可以一边依次接收读取装置发送的 M 个待处理指令，一边对已接收的待处理指令进行响应，并向读取装置返回对已接收的待处理指令进行响应的响应信息。

步骤 S103，读取装置获取第一处理时长集合，其中，第一处理时长集合包括：待读取芯片分别对每个预设指令进行响应的处理时长；

步骤 S103 中，读取装置与待读取装置采用接触方式或非接触式方式进行连接，当采用接触方式时，读取装置与待读取装置通过电流传输信号，当采用非接触方式时，读取装置与待读取装置之间的距离一般较近，且电磁波在空气中以光速传播，因此，读取装置与待读取芯片之间的信号传输时长可以忽略不计，可以将读取装置发送预设指令到接收待读取芯片针对该预设指令返回的响应信息之间的时长直接作为待读取芯片对该预设指令进行响应的处理时长，即读取装置记录向待读取芯片发送预设指令的时刻，并记录接收待读取芯片返回的响应信息的时刻，这两个时刻之间的时间差就是待读取芯片对该预设指令进行响应的处理时长。读取装置获取待读取芯片对这 N 个预设指令分别进行响应的处理时长，并将这 N 个处理时长构成第一处理时长集合。

步骤 S103 中，读取装置可以在接收到待读取芯片对第 N 个预设指令进行响应的响应信息后，也可以在接收到待读取芯片对第 M 个待处理指令进行响应的响应信息后，获取第一处理时长集合。

步骤 S104，读取装置获取待读取芯片的处理时长特性，其中，待读取芯片的处理时长特性为读取装置对第一处理时长集合进行第一处理得到的；

步骤 S104 中，第一处理可以采用但不限于以下处理方式之一：

方式 1：读取装置对第一处理时长集合中的各个处理时长分别进行校准处理，将校准处理后的处理时长作为处理时长特性；例如：在校准范围可用可控场景下，读取装置对第一处理时长集合中的各个处理时长分别进行纠偏校准。

方式 2：读取装置对第一处理时长集合中的各个处理时长进行存储，将存储的处理时长作为处理时长特性，将存储的处理时长作为处理时长特性。

方式 3：读取装置对第一处理时长集合中的各个处理时长进行归类处理，例如：预设指令为读卡指令、签名指令和加密指令，将待读取芯片对签名指令进行响应的处理时长与待读取芯片对加密指令进行响应的处理时长归为一类，将待读取芯片对读卡指令进行响应的处理时长归为一类。

当然，第一处理也可以是上述三种处理方式中的任意两种或三种的结合，本实施例不做具体限定。

步骤 S105，读取装置获取与待读取芯片的标识对应的合法芯片的处理时长特性与待读取芯片的处理时长特性进行比对的结果，在确定比对一致的情况下，识别出待读取芯片为合法芯片。

在本实施例中，待读取芯片的标识可以为待读取芯片的唯一标识信息，可以是序列号、生产编号、生产时间等信息。

作为本实施例的一种可选实施方式，读取装置获取与待读取芯片的标识对应的合法芯片的处理时长特性与待读取芯片的处理时长特性进行比对的结果之前，需要获取与待读取芯片的标识对应的合法芯片的处理时长特性，因此，如图 2 所示，所述方法还包括以下步骤（步骤 S201 至 S205）：

步骤 S201，处理时长特性获取装置向合法芯片依次发送 N 个预设指令；

5 在本可选实施方式中，处理时长特性获取装置可以就是读取装置，即由读取装置自身获取与待读取芯片的标识对应的合法芯片的处理时长特性；也可以作为读取装置的一个套件设备、与读取装置为一体装置，例如，POS 机、刷卡器的外部套件，手机的保护壳等，在读取装置识别待读取芯片是否为合法芯片的过程中，处理时长特性获取装置可以作为读取装置的数据收发模块，读取装置通过处理时长特性获取装置向待读取芯片发送指令并接收待读取芯片返回的响应信息；还可以是独立于读取装置的外部监测装置，用来实现对合法芯片的处理时长特性的监测。

10 步骤 S201 中，内置有合法芯片的待读取装置以接触方式或非接触方式接入处理时长特性获取装置，处理时长特性获取装置向待读取装置内置的合法芯片依次发送 N 个预设指令。可选的，处理时长特性获取装置每发送完成一个预设指令，就等待接收合法芯片对本次预设指令进行响应的响应信息，只有在接收到合法芯片对本次预设指令进行响应的响应信息后，处理时长特性获取装置才能启动向合法芯片发送下一个预设指令的操作；或者，处理时长特性获取装置可以在对 N 个预设指令依次发送完成后，等待接收合法芯片对这 N 个预设指令分别进行响应的响应信息；又或者，处理时长特性获取装置可以一边向合法芯片依次发送 N 个待预设指令，一边接收合法芯片对已接收的预设指令进行响应的响应信息。

步骤 S201 中，处理时长特性获取装置向合法芯片发送的 N 个预设指令与读取装置向待读取芯片发送的 N 个预设指令是相同的。

20 步骤 S202，合法芯片依次接收 N 个预设指令，分别对每个预设指令进行响应；

步骤 S202 中，合法芯片可以每接收一个预设指令，就对本次接收的预设指令进行响应，向处理时长特性获取装置返回对本次接收的预设指令进行响应的响应信息，并等待接收处理时长特性获取装置发送的下一个预设指令；或者，合法芯片可以在对 N 个预设指令依次接收完成后，再启动对这 N 个预设指令分别进行响应的操作；又或者，合法芯片可以一边依次接收处理时长特性获取装置发送的 N 个预设指令，一边对已接收的预设指令进行响应，并向处理时长特性获取装置返回对已接收的预设指令进行响应的响应信息。

步骤 S203，处理时长特性获取装置获取第二处理时长集合，其中，第二处理时长集合包括：合法芯片分别对每个预设指令进行响应的处理时长；

30 步骤 S203 中，处理时长特性获取装置与待读取装置采用接触方式或非接触式方式进行连接，当采用接触方式时，处理时长特性获取装置与待读取装置通过电流传输信号，当采用非接触方式时，处理时长特性获取装置与待读取装置之间的距离一般较近，且电磁波在空气中以光速传播，因此，处理时长特性获取装置与合法芯片之间的信号传输时长可以忽略不计，可以将处理时长特性获取装置发送预设指令到接收合法芯片针对该预设指令返回的响应信息之间的时长直接作为合法芯片对该预设指令进行响应的处理时长，即处理时长特性获取装置记录向合法芯片发送预设指令的时刻，并记录接收合法芯片返回的响应信息的时刻，这两个时刻之间的时间差就是合法芯片对该预设指令进行响应的处理时长。处理时长特性获取装置获取合法芯片对这 N 个预设指令分别进行响应的处理时长，并将这 N 个处理时长构成第二处理时长集合。

步骤 S204，处理时长特性获取装置获取合法芯片的处理时长特性，其中，合法芯片的处理时长特性为处理时长特性获取装置对第二处理时长集合进行第二处理得到的，其中，第二处理与第一处理相同；

40 步骤 S204 中，第二处理可以采用但不限于以下处理方式之一：

方式 1：处理时长特性获取装置对第二处理时长集合中的各个处理时长分别进行校准处理，将校准处理后的处理时长作为处理时长特性；例如：在校准范围可用可控场景下，处理时长特性获取装置对第二处理时长集合中的各个处理时长分别进行纠偏校准。

45 方式 2：处理时长特性获取装置对第二处理时长集合中的各个处理时长进行存储，将存储的处理时长作为处理时长特性。

方式 3：处理时长特性获取装置对第二处理时长集合中的各个处理时长进行归类处理，例如：预设

指令为读卡指令、签名指令和加密指令，将合法芯片对签名指令进行响应的处理时长与合法芯片对加密指令进行响应的处理时长归为一类，将待合法芯片对读卡指令进行响应的处理时长归为一类。

当然，第二处理也可以是上述三种处理方式中的任意两种或三种的结合，本实施例不做具体限定。

步骤 S205，服务器或者读取装置获取并存储合法芯片的标识和合法芯片的处理时长特性。

5 步骤 S205 中，服务器设置在后台，可以通过有线网络或无线网络与处理时长特性获取装置进行通信，其中，有线网络可以是专线网络、互联网等网络，无线网络可以是 3G、4G、WIFI 等网络。当处理时长特性获取装置为独立于读取装置的外部监测装置时，读取装置可以通过有线网络或无线网络与处理时长特性获取装置进行通信，其中，有线网络可以是专线网络、互联网等网络，无线网络可以是 3G、4G、WIFI 等网络。

10 上述步骤 S201 至 S205 可以在合法芯片出厂测试时执行的，因此，处理时长特性获取装置将合法芯片的处理时长特性预先存储在服务器或读取装置中，当需要对待读取芯片的合法性进行识别时，直接从服务器或读取装置中获取合法芯片的处理时长特性。

15 在本可选实施方式中，处理时长特性获取装置可以获取多个合法芯片的处理时长特性；服务器或读取装置可以从一个处理时长特性获取装置处获取多个合法芯片的处理时长特性，也可以从多个处理时长特性获取装置处获取多个合法芯片的处理时长特性，并将每个合法芯片的标识及处理时长特性进行存储。

20 在本可选实施方式中，为了防止因合法芯片的标识及其处理时长特性未预先存储在服务器或读取装置内而导致与待读取芯片的标识对应的合法芯片的处理时长特性与待读取芯片的处理时长特性无法比对，因此，服务器或读取装置可以通过有线或无线方式向处理时长特性获取装置发送更新请求，处理时长特性获取装置响应更新请求，对服务器或读取装置内存储的合法芯片的标识及其处理时长特性进行更新，可以提高与待读取芯片的标识对应的合法芯片的处理时长特性与待读取芯片的处理时长特性进行比对的正确率。

25 在本可选实施方式中，如果 $N \geq 2$ ，则在比对与待读取芯片的标识对应的合法芯片的处理时长特性与待读取芯片的处理时长特性是否一致的过程中，需将待读取芯片与合法芯片对同样的预设指令进行响应的处理时长特性进行比对，得到 N 个比对结果，如果这 N 个比对结果中比对结果为一致的数量超过预设阈值，则说明与待读取芯片的标识对应的合法芯片的处理时长特性与待读取芯片的处理时长特性比对一致，否则比对不一致。例如：预设指令为指令 1、指令 2 和指令 3，则在比对与待读取芯片的标识对应的合法芯片的处理时长特性与待读取芯片的处理时长特性是否一致的过程中，将待读取芯片对指令 1 进行响应的处理时长特性与合法芯片对指令 1 进行响应的处理时长特性进行比对，得到比对结果 1；将待读取芯片对指令 2 进行响应的处理时长特性与合法芯片对指令 2 进行响应的处理时长特性进行比对，得到比对结果 2；将待读取芯片对指令 3 进行响应的处理时长特性与合法芯片对指令 3 进行响应的处理时长特性进行比对，得到比对结果 3；其中，如果处理时长特性相同或在一定误差范围内，则比对结果为一一致；当上述 3 个比对结果均为一致或超过半数的比对结果为一一致时，说明与待读取芯片的标识对应的合法芯片的处理时长特性与待读取芯片的处理时长特性比对一致；优选的，当上述 3 个比对结果均为一致时，才说明与待读取芯片的标识对应的合法芯片的处理时长特性与待读取芯片的处理时长特性比对一致。

35 作为本实施例的一种可选实施方式，读取装置获取与待读取芯片的标识对应的合法芯片的处理时长特性与待读取芯片的处理时长特性进行比对的结果，在确定比对一致的情况下，识别出待读取芯片为合法芯片，可以采用但不限于以下三种方式之一：

40 方式一：读取装置将待读取芯片的标识以及待读取芯片的处理时长特性发送至服务器；服务器接收待读取芯片的标识和待读取芯片的处理时长特性，并获取预先存储的与待读取芯片的标识对应的合法芯片的处理时长特性，将合法芯片的处理时长特性与待读取芯片的处理时长特性进行比对，将比对一致的结果发送至读取装置；读取装置识别出待读取芯片为合法芯片。

45 可选的，如果服务器对合法芯片的处理时长特性与待读取芯片的处理时长特性进行比对的结果为不一致，则服务器可以将该待读取芯片的标识存储至风险库，以便后续的读取装置再次对内置有该待读取芯片的待读取装置进行读取操作时，可以直接从服务器的风险库中通过查询该待读取芯片的标识即可识

别该待读取芯片是否为合法芯片，无需再去获取待读取芯片的处理时长特性，并将与该待读取芯片的标识对应的合法芯片的处理时长特性与该待读取芯片的处理时长特性进行比对，来识别该待读取芯片是否为合法芯片，可以快速识别待读取芯片是否合法。

5 方式二：读取装置获取预先存储的与待读取芯片的标识对应的合法芯片的处理时长特性，将合法芯片的处理时长特性与待读取芯片的处理时长特性进行比对，在确定比对一致的情况下，识别出待读取芯片为合法芯片；

10 可选的，如果读取装置对合法芯片的处理时长特性与待读取芯片的处理时长特性进行比对的结果为不一致，则读取装置可以将该待读取芯片的标识存储至风险库，以便后续的读取装置再次对内置有该待读取芯片的待读取装置进行读取操作时，可以通过在风险库中查询待读取芯片的标识来直接识别该待读取芯片是否为合法芯片，无需再去获取待读取芯片的处理时长特性，并将与该待读取芯片的标识对应的合法芯片的处理时长特性与该待读取芯片的处理时长特性进行比对，来识别该待读取芯片是否为合法芯片，可以快速识别待读取芯片是否合法。

15 方式三：读取装置将待读取芯片的标识发送至服务器；服务器接收待读取芯片的标识，并获取预先存储的与待读取芯片的标识对应的合法芯片的处理时长特性，将与待读取芯片的标识对应的合法芯片的处理时长特性发送至读取装置；读取装置将合法芯片的处理时长特性与待读取芯片的处理时长特性进行比对，在确定比对一致的情况下，识别出待读取芯片为合法芯片。

20 可选的，如果读取装置对合法芯片的处理时长特性与待读取芯片的处理时长特性进行比对的结果为不一致，则读取装置可以通知服务器将该待读取芯片的标识存储至风险库，以便后续的读取装置再次对内置有该待读取芯片的待读取装置进行读取操作时，可以直接从服务器的风险库中通过查询该待读取芯片的标识即可识别该待读取芯片是否为合法芯片，无需再去获取待读取芯片的处理时长特性，并将与该待读取芯片的标识对应的合法芯片的处理时长特性与该待读取芯片的处理时长特性进行比对，来识别该待读取芯片是否为合法芯片，可以快速识别待读取芯片是否合法。

25 在本可选实施方式中，获取预先存储的与待读取芯片的标识对应的合法芯片的处理时长特性包括：对待读取的芯片标识与合法芯片的标识进行比对；在确定比对一致的情况下，获取合法芯片的处理时长特性。

30 可选的，如果内置合法芯片的待读取装置同时具有接触和非接触这两种接入读取装置的方式，则对于读取装置发送的同一个预设指令，合法芯片对通过接触方式接收的预设指令以及通过非接触方式接收的预设指令进行响应的处理时长可能相同，也可能不同，这与芯片设计有关。当合法芯片对通过接触方式接收的预设指令以及通过非接触方式接收的预设指令进行响应的处理时长不同时，合法芯片在接触方式和非接触方式的处理时长特性是不同的，因此，要想准确识别待读取芯片是否为合法芯片，需要使内置合法芯片的待读取装置分别以接触和非接触方式接入处理时长特性获取装置，再分别执行上述步骤 S201 至 S204，使处理时长特性获取装置分别获取合法芯片在接触方式和非接触方式的处理时长特性。因此，在确定预先存储的与待读取芯片的标识对应的合法芯片的处理时长特性比对一致后，需要根据内置待读取芯片的待读取装置与读取装置的连接方式获取与待读取芯片的标识对应的合法芯片的处理时长特性，也就是说，如果读取装置与内置待读取芯片的待读取装置的连接方式为非接触方式，则读取装置获取与待读取芯片的标识对应的合法芯片在非接触方式的处理时长特性，如果读取装置与内置待读取芯片的待读取装置的连接方式为接触方式，则读取装置获取与待读取芯片的标识对应的合法芯片在接触方式的的的处理时长特性。

40 在本实施例，如果与待读取芯片的标识对应的合法芯片的处理时长特性与待读取芯片的处理时长特性进行比对的结果为不一致，则说明待读取芯片不是合法芯片，如果读取装置与该待读取芯片之间继续进行操作存在风险，因此，读取装置可以生成提示信息并通过语音播报、文字显示、灯光闪烁等方式来输出该提示信息，用来提醒读取装置的持有者该待读取芯片不是合法芯片，该待读取装置存在风险，或者，向内置该合法芯片的待读取装置对应的用户发送报警信息，例如：读取装置通过服务器向内置该合法芯片的待读取装置对应的用户的手机发送报警短信、邮件等。

45 通过本发明所述的合法芯片的识别方法，根据每个芯片对读取装置发送的指令进行响应的处理时长特性存在差异的特性，在获取待读取芯片的标识后，将与待读取芯片的标识对应的合法芯片的处理时长

特性与待读取芯片的处理时长特性进行比对,如果比对结果一致,则说明待读取芯片是合法芯片,因此,即使合法芯片的标识被非法窃取并存储于其他芯片以得到伪造的待读取装置,也可以根据待读取芯片与标识对应的合法芯片之间的处理时长特性是否一致来对待读取芯片的合法性进行识别,可以有效判断出内置有该待读取芯片的待读取装置是否合法,提高读取装置识别待读取装置合法性的准确率。

5 实施例 2

本实施例提供了一种合法芯片的识别系统,本实施例的合法芯片的识别系统采用上述实施例 1 提供的合法芯片的识别方法实现;图 3 为本实施例提供的合法芯片的识别系统的结构示意图,如图 3 所示,该系统主要包括:读取装置 301,用于向待读取芯片 302 依次发送 M 个待处理指令, M 个待处理指令包含 N 个预设指令,其中, $M \geq N$, M 、 N 均为正整数;待读取芯片 302,用于依次接收 M 个待处理指令,分别对每个待处理指令进行响应;读取装置 301,还用于获取第一处理时长集合,其中,第一处理时长集合包括:待读取芯片 302 分别对每个预设指令进行响应的处理时长;读取装置 301,还用于获取待读取芯片 302 的处理时长特性,其中,待读取芯片 302 的处理时长特性为读取装置 301 对第一处理时长集合进行第一处理得到的;读取装置 301,还用于获取与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性与待读取芯片 302 的处理时长特性进行比对的结果,在确定比对一致的情况下,识别出待读取芯片 302 为合法芯片 304。

在本实施例中,读取装置 301 与待读取装置采用接触方式或非接触式方式进行连接,当采用接触方式时,读取装置 301 与待读取装置通过电流传输信号,当采用非接触方式时,读取装置 301 与待读取装置之间的距离一般较近,且电磁波在空气中以光速传播,因此,读取装置 301 与待读取芯片 302 之间的信号传输时长可以忽略不计,可以将读取装置 301 发送预设指令到接收待读取芯片 302 针对该预设指令返回的响应信息之间的时长直接作为待读取芯片 302 对该预设指令进行响应的处理时长,即读取装置 301 记录向待读取芯片 302 发送预设指令的时刻,并记录接收待读取芯片 302 返回的响应信息的时刻,这两个时刻之间的时间差就是待读取芯片 302 对该预设指令进行响应的处理时长。读取装置 301 获取待读取芯片 302 对这 N 个预设指令分别进行响应的处理时长,并将这 N 个处理时长构成第一处理时长集合。

在本实施例中,读取装置 301 可以在接收到待读取芯片 302 对第 N 个预设指令进行响应的响应信息后,也可以在接收到待读取芯片 302 对第 M 个待处理指令进行响应的响应信息后,获取第一处理时长集合。

在本实施例中,第一处理可以包括:归类、存储和/或校准。

作为本实施例的一种可选实施方式,如图 4 所示,该系统还包括:处理时长特性获取装置 303,用于在读取装置 301 获取与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性与待读取芯片 302 的处理时长特性进行比对的结果之前,向合法芯片 304 依次发送 N 个预设指令;合法芯片 304,还用于依次接收 N 个预设指令,分别对每个预设指令进行响应;处理时长特性获取装置 303,还用于获取第二处理时长集合,其中,第二处理时长集合包括:合法芯片 304 分别对每个预设指令进行响应的处理时长;处理时长特性获取装置 303,还用于获取合法芯片 304 的处理时长特性,其中,合法芯片 304 的处理时长特性为处理时长特性获取装置 303 对第二处理时长集合进行第二处理得到的,其中,第二处理与第一处理相同;服务器 305,用于获取并存储合法芯片 304 的标识和合法芯片 304 的处理时长特性;或者读取装置 301,还用于获取并存储合法芯片 304 的标识和合法芯片 304 的处理时长特性。

在本可选实施方式中,处理时长特性获取装置 303 向合法芯片 304 发送的 N 个预设指令与读取装置 301 向待读取芯片 302 发送的 N 个预设指令是相同的。

在本可选实施方式中,第二处理可以包括:归类、存储和/或校准。

在本可选实施方式中,处理时长特性获取装置 303 与待读取装置采用接触方式或非接触式方式进行连接,当采用接触方式时,处理时长特性获取装置 303 与待读取装置通过电流传输信号,当采用非接触方式时,处理时长特性获取装置 303 与待读取装置之间的距离一般较近,且电磁波在空气中以光速传播,因此,处理时长特性获取装置 303 与合法芯片 304 之间的信号传输时长可以忽略不计,可以将处理时长特性获取装置 303 发送预设指令到接收合法芯片 304 针对该预设指令返回的响应信息之间的时长直接作为合法芯片 304 对该预设指令进行响应的处理时长,即处理时长特性获取装置 303 记录向合法芯片 304

发送预设指令的时刻，并记录接收合法芯片 304 返回的响应信息的时刻，这两个时刻之间的时间差就是合法芯片 304 对该预设指令进行响应的处理时长。处理时长特性获取装置 303 获取合法芯片 304 对这 N 个预设指令分别进行响应的处理时长，并将这 N 个处理时长构成第二处理时长集合。

5 处理时长特性获取装置 303 可以在合法芯片 304 出厂测试时执行获取合法芯片 304 的处理时长特性的流程，因此，处理时长特性获取装置 303 将合法芯片 304 的处理时长特性预先存储在服务器 305 或读取装置 301 中，当需要对待读取芯片 302 的合法性进行识别时，直接从服务器 305 或读取装置 301 中获取合法芯片 304 的处理时长特性。

在本可选实施方式中，如果 $N \geq 2$ ，则在比对与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性与待读取芯片 302 的处理时长特性是否一致的过程中，需将待读取芯片 302 与合法芯片 304 对同样的预设指令进行响应的处理时长特性进行比对，得到 N 个比对结果，如果这 N 个比对结果中比对结果为一致的数量超过预设阈值，则说明与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性与待读取芯片 302 的处理时长特性比对一致，否则比对不一致。例如：预设指令为指令 1、指令 2 和指令 3，则在比对与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性与待读取芯片 302 的处理时长特性是否一致的过程中，将待读取芯片 302 对指令 1 进行响应的处理时长特性与合法芯片 304 对指令 1 进行响应的处理时长特性进行比对，得到比对结果 1；将待读取芯片 302 对指令 2 进行响应的处理时长特性与合法芯片 304 对指令 2 进行响应的处理时长特性进行比对，得到比对结果 2；将待读取芯片 302 对指令 3 进行响应的处理时长特性与合法芯片 304 对指令 3 进行响应的处理时长特性进行比对，得到比对结果 3；其中，如果处理时长特性相同或在一定误差范围内，则比对结果为一一致；当上述 3 个比对结果均为一致或超过半数的比对结果为一一致时，说明与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性与待读取芯片 302 的处理时长特性比对一致；优选的，当上述 3 个比对结果均为一致时，才说明与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性与待读取芯片 302 的处理时长特性比对一致。

作为本实施例的一种可选实施方式，读取装置 301 通过以下方式之一获取与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性与待读取芯片 302 的处理时长特性进行比对的结果，在确定比对一致的情况下，识别出待读取芯片 302 为合法芯片 304：

方式一：如图 4 所示，读取装置 301，还用于将待读取芯片 302 的标识以及待读取芯片 302 的处理时长特性发送至服务器 305；服务器 305，还用于接收待读取芯片 302 的标识和待读取芯片 302 的处理时长特性，并获取预先存储的与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性，将合法芯片 304 的处理时长特性与待读取芯片 302 的处理时长特性进行比对，将比对一致的结果发送至读取装置 301；读取装置 301，还用于识别出待读取芯片 302 为合法芯片 304；

方式二：读取装置 301，还用于获取预先存储的与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性，将合法芯片 304 的处理时长特性与待读取芯片 302 的处理时长特性进行比对，在确定比对一致的情况下，识别出待读取芯片 302 为合法芯片 304；

方式三：如图 4 所示，读取装置 301，还用于将待读取芯片 302 的标识发送至服务器 305；服务器 305，还用于接收待读取芯片 302 的标识，并获取预先存储的与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性，将与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性发送至读取装置 301；读取装置 301，还用于将合法芯片 304 的处理时长特性与待读取芯片 302 的处理时长特性进行比对，在确定比对一致的情况下，识别出待读取芯片 302 为合法芯片 304。

在本可选实施方式中，读取装置 301 或者服务器 305 通过以下方式获取预先存储的与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性：对待读取芯片 302 的标识与合法芯片 304 的标识进行比对；在确定比对一致的情况下，获取合法芯片 304 的处理时长特性。

在本实施例中，如果与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性与待读取芯片 302 的处理时长特性进行比对的结果为不一致，则说明待读取芯片 302 不是合法芯片 304，如果读取装置 301 与该待读取芯片 302 之间继续进行操作存在风险，因此，读取装置 301 可以生成提示信息并通过语音播报、文字显示、灯光闪烁等方式来输出该提示信息，用来提醒读取装置 301 的持有者该待读取芯片 302 不是合法芯片 304，该待读取装置存在风险，或者，向内置该合法芯片 304 的待读取装置对应的用户发

送报警信息，例如：读取装置 301 通过服务器 305 向内置该合法芯片 304 的待读取装置对应的用户的手机发送报警短信、邮件等。

通过本发明所述的合法芯片的识别系统，根据每个芯片对读取装置 301 发送的指令进行响应的处理时长特性存在差异的特性，在读取装置 301 获取待读取芯片 302 的标识后，将与待读取芯片 302 的标识对应的合法芯片 304 的处理时长特性与待读取芯片 302 的处理时长特性进行比对，如果比对结果一致，则说明待读取芯片 302 是合法芯片 304，因此，即使合法芯片 304 的标识被非法窃取并存储于其他芯片以得到伪造的待读取装置，也可以根据待读取芯片 302 与标识对应的合法芯片 304 之间的处理时长特性是否一致来对待读取芯片 302 的合法性进行识别，可以有效判断出内置有该待读取芯片 302 的待读取装置是否合法，提高读取装置 301 识别待读取装置合法性的准确率。

实施例 3

本实施例提供了一种合法芯片的识别方法，图 5 为本实施例提供的合法芯片的识别方法的流程图，该方法主要包括以下步骤（步骤 S401 至 S405）：

步骤 S401，读取装置向待读取芯片依次发送 M 个待处理指令，M 个待处理指令包含 N 个预设指令，其中， $M \geq N$ ，M、N 均为正整数；

在本实施例中，读取装置可以是 POS 机、ATM 机、具有 NFC 功能的手机、公交卡刷卡器、储值卡刷卡器、手机与刷卡器的组合、PC 与刷卡器的组合等，待读取芯片设置在待读取装置内，待读取装置可以是二代居民身份证、公交卡、带有芯片的智能卡、带有芯片和磁条的智能卡、电子钱包等。将待读取装置以接触方式或非接触方式接入读取装置，其中，接触方式可以是待读取装置插入读取装置的预设插槽中，非接触方式可以包括但不限于 NFC、蓝牙等方式。

步骤 S401 中，当待读取装置以接触或非接触方式接入读取装置时，读取装置向待读取装置内置的待读取芯片依次发送 M 个待处理指令。可选的，读取装置每发送完成一个待处理指令，就等待接收待读取芯片对本次待处理指令进行响应的响应信息，只有在接收到待读取芯片对本次待处理指令进行响应的响应信息后，读取装置才能启动向待读取芯片发送下一个待处理指令的操作；或者，读取装置可以在对 M 个待处理指令依次发送完成后，等待接收待读取芯片对这 M 个待处理指令分别进行响应的响应信息；又或者，读取装置可以一边向待读取芯片依次发送 M 个待处理指令，一边接收待读取芯片对已接收的待处理指令进行响应的响应信息。

步骤 S402，待读取芯片依次接收 M 个待处理指令，分别对每个待处理指令进行响应；

步骤 S402 中，待读取芯片可以每接收一个待处理指令，就对本次接收的待处理指令进行响应，向读取装置返回对本次接收的待处理指令进行响应的响应信息，并等待接收读取装置发送的下一个待处理指令；或者，待读取芯片可以在对 M 个待处理指令依次接收完成后，再启动对这 M 个待处理指令分别进行响应的操作；又或者，待读取芯片可以一边依次接收读取装置发送的 M 个待处理指令，一边对已接收的待处理指令进行响应，并向读取装置返回对已接收的待处理指令进行响应的响应信息。

步骤 S403，读取装置获取第一要素集合，其中，第一要素集合包括：待读取芯片分别对每个预设指令进行响应的响应信息的电平特性，各个响应信息的电平特性分别包括以下要素的至少之一：电平值、电平上升沿的持续时间、脉冲宽度、占空比、状态值和差分信号交叉点的时刻；

步骤 S403 中，状态值可以是通讯接口的状态值，该通讯接口包括但不限于 USB 接口、NFC 接口、音频接口和蓝牙接口，对此本实施例不做具体限定。

步骤 S403 中，读取装置可以在接收到待读取芯片对第 N 个预设指令进行响应的响应信息后，也可以在接收到待读取芯片对第 M 个待处理指令进行响应的响应信息后，获取第一要素集合。并且，各个响应信息的电平特性所包含的要素可以相同，也可以不同。

步骤 S404，读取装置获取待读取芯片的电平特性，其中，待读取芯片的电平特性为读取装置对第一要素集合进行第一处理得到的；

步骤 S404 中，第一处理可以采用但不限于以下处理方式之一：

方式 1：读取装置对第一要素集合中的待读取芯片对各个预设指令进行响应的响应信息的各个电平特性分别进行校准处理，并将校准之后的电平特性作为待读取芯片的电平特性；例如：在校准范围可用可控场景下，读取装置对第一要素集合中的待读取芯片对各个预设指令进行响应的响应信息的各个电平

特性分别进行纠偏校准。

方式 2: 读取装置对第一要素集合中的待读取芯片对各个预设指令进行响应的各个响应信息的电平特性进行存储, 并将存储的电平特性作为待读取芯片的电平特性。

5 方式 3: 读取装置对第一要素集合中的待读取芯片对各个预设指令进行响应的响应信息的各个电平特性进行归类处理, 例如: 预设指令为读卡指令、签名指令和加密指令, 将待读取芯片对签名指令进行响应的响应信息的电平特性与待读取芯片对加密指令进行响应的响应信息的电平特性归为一类, 将待读取芯片对读卡指令进行响应的响应信息的电平特性归为一类。

当然, 第一处理也可以是上述三种处理方式中的任意两种或三种的结合, 本实施例不做具体限定。

10 步骤 S405, 读取装置获取与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性进行比对的结果, 在确定比对一致的情况下, 识别出待读取芯片为合法芯片, 其中, 与待读取芯片的标识对应的合法芯片的电平特性的要素与待读取芯片的电平特性的要素相同。

在本实施例中, 待读取芯片的标识可以为待读取芯片的唯一标识信息, 可以是序列号、生产编号、生产时间等信息。

15 作为本实施例的一种可选实施方式, 读取装置获取与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性进行比对的结果之前, 需要获取与待读取芯片的标识对应的合法芯片的电平特性, 因此, 如图 6 所示, 所述方法还包括以下步骤(步骤 S501 至 S505):

步骤 S501, 电平特性获取装置向合法芯片依次发送 N 个预设指令;

20 在本可选实施方式中, 电平特性获取装置可以就是读取装置, 即由读取装置自身获取与待读取芯片的标识对应的合法芯片的电平特性; 也可以作为读取装置的一个套件设备、与读取装置为一体装置, 例如, POS 机、刷卡器的外部套件, 手机的保护壳等, 在读取装置识别待读取芯片是否为合法芯片的过程中, 电平特性获取装置可以作为读取装置的数据收发模块, 读取装置通过电平特性获取装置向待读取芯片发送指令并接收待读取芯片返回的响应信息; 还可以是独立于读取装置的外部监测装置, 用来实现对合法芯片的电平特性的监测。

25 步骤 S501 中, 内置有合法芯片的待读取装置以接触方式或非接触方式接入电平特性获取装置, 电平特性获取装置向待读取装置内置的合法芯片依次发送 N 个预设指令。可选的, 电平特性获取装置每发送完成一个预设指令, 就等待接收合法芯片对本次预设指令进行响应的响应信息, 只有在接收到合法芯片对本次预设指令进行响应的响应信息后, 电平特性获取装置才能启动向合法芯片发送下一个预设指令的操作; 或者, 电平特性获取装置可以在对 N 个预设指令依次发送完成后, 等待接收合法芯片对这 N 个预设指令分别进行响应的响应信息; 又或者, 电平特性获取装置可以一边向合法芯片依次发送 N 个预设指令, 一边接收合法芯片对已接收的预设指令进行响应的响应信息。

30 步骤 S501 中, 电平特性获取装置向合法芯片发送的 N 个预设指令与读取装置向待读取芯片发送的 N 个预设指令是相同的。

步骤 S502, 合法芯片依次接收 N 个预设指令, 分别对每个预设指令进行响应;

35 步骤 S502 中, 合法芯片可以每接收一个预设指令, 就对本次接收的预设指令进行响应, 向电平特性获取装置返回对本次接收的预设指令进行响应的响应信息, 并等待接收电平特性获取装置发送的下一个预设指令; 或者, 合法芯片可以在对 N 个预设指令依次接收完成后, 再启动对这 N 个预设指令分别进行响应的操作; 又或者, 合法芯片可以一边依次接收电平特性获取装置发送的 N 个预设指令, 一边对已接收的预设指令进行响应, 并向电平特性获取装置返回对已接收的预设指令进行响应的响应信息。

40 步骤 S503, 电平特性获取装置获取第二要素集合, 其中, 第二要素集合包括: 合法芯片分别对每个预设指令进行响应的响应信息的电平特性, 各个响应信息的电平特性分别包括以下要素的至少之一: 电平值、电平上升沿的持续时间、脉冲宽度、占空比、状态值和差分信号交叉点的时刻;

步骤 S503 中, 状态值可以是通讯接口的状态值, 该通讯接口包括但不限于 USB 接口、NFC 接口、音频接口和蓝牙接口, 对此本实施例不做具体限定。

45 步骤 S504, 电平特性获取装置获取合法芯片的电平特性, 其中, 合法芯片的电平特性为电平特性获取装置对第二要素集合进行第二处理得到的, 其中, 第二处理与第一处理相同;

步骤 S504 中, 第二处理可以采用但不限于以下处理方式之一:

方式 1: 电平特性获取装置对第二要素集合中的合法芯片对各个预设指令进行响应的响应信息的各个电平特性分别进行校准处理, 并将校准之后的电平特性作为合法芯片的电平特性; 例如: 在校准范围可用可控场景下, 电平特性获取装置对第二要素集合中的合法芯片对各个预设指令进行响应的响应信息的各个电平特性分别进行纠偏校准。

5 方式 2: 电平特性获取装置对第二要素集合中的合法芯片对各个预设指令进行响应的响应信息的各个电平特性进行存储, 并将存储的电平特性作为合法芯片的电平特性。

方式 3: 电平特性获取装置对第二要素集合中的合法芯片对各个预设指令进行响应的响应信息的各个电平特性进行归类处理, 例如: 预设指令为读卡指令、签名指令和加密指令, 电平特性获取装置将合法芯片对签名指令进行响应的响应信息的电平特性与合法芯片对加密指令进行响应的响应信息的电平特性归为一类, 将合法芯片对读卡指令进行响应的响应信息的电平特性为一类。

当然, 第二处理也可以是上述三种处理方式中的任意两种或三种的结合, 本实施例不做具体限定。

步骤 S505, 服务器或者读取装置获取并存储合法芯片的标识和合法芯片的电平特性。

15 步骤 S505 中, 服务器设置在后台, 可以通过有线网络或无线网络与电平特性获取装置进行通信, 其中, 有线网络可以是专线网络、互联网等网络, 无线网络可以是 3G、4G、WIFI 等网络。当电平特性获取装置为独立于读取装置的外部监测装置时, 读取装置可以通过有线网络或无线网络与电平特性获取装置进行通信, 其中, 有线网络可以是专线网络、互联网等网络, 无线网络可以是 3G、4G、WIFI 等网络。

上述步骤 S501 至 S505 可以在合法芯片出厂测试时执行的, 因此, 电平特性获取装置将合法芯片的电平特性预先存储在服务器或读取装置中, 当需要对待读取芯片的合法性进行识别时, 直接从服务器或读取装置中获取合法芯片的电平特性。

在本可选实施方式中, 电平特性获取装置可以获取多个合法芯片的电平特性; 服务器或读取装置可以从一个电平特性获取装置处获取多个合法芯片的电平特性, 也可以从多个电平特性获取装置处获取多个合法芯片的电平特性, 并将每个合法芯片的标识及电平特性进行存储。

25 在本可选实施方式中, 为了防止因合法芯片的标识及其电平特性未预先存储在服务器或读取装置内而导致与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性无法比对, 因此, 服务器或读取装置可以通过有线或无线方式向电平特性获取装置发送更新请求, 电平特性获取装置响应更新请求, 对服务器或读取装置内存储的合法芯片的标识及其电平特性进行更新, 可以提高与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性进行比对的正确率。

30 在本可选实施方式中, 如果 $N=1$ 、响应信息的电平特性包含的要素个数为 $m(m \geq 1, \text{且 } m \text{ 为正整数})$, 则在比对与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性是否一致的过程中, 将待读取芯片与合法芯片对该预设指令进行响应的响应信息的各个电平特性分别进行比对, 得到 m 个比对结果, 如果这 m 个比对结果中比对结果为一致的数量超过第一预设阈值, 则说明与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性比对一致, 否则比对不一致。例如: 预设指令为指令 1, 待读取芯片与合法芯片对指令 1 进行响应的响应信息的电平特性的要素为电平值、脉冲宽度和占空比, 则在比对与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性是否一致的过程中, 将待读取芯片对指令 1 进行响应的响应信息的电平值与合法芯片对指令 1 进行响应的响应信息的电平值进行比对, 得到比对结果 a_1 ; 将待读取芯片对指令 1 进行响应的响应信息的脉冲宽度与合法芯片对指令 1 进行响应的响应信息的脉冲宽度进行比对, 得到比对结果 a_2 ; 并将待读取芯片对指令 1 进行响应的响应信息的占空比与合法芯片对指令 1 进行响应的响应信息的占空比进行比对, 得到比对结果 a_3 ;

35 40 其中, 如果电平特性相同或在一定误差范围内, 则比对结果为一一致; 当上述 3 个比对结果均为一致或超过半数的比对结果为一一致时, 说明与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性比对一致; 优选的, 当上述 3 个比对结果均为一致时, 才说明与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性比对一致。

45 在本可选实施方式中, 如果 $N \geq 2$, 则在比对与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性是否一致的过程中, 将待读取芯片与合法芯片对同样的预设指令进行响应的响应信息的各个电平特性进行比对, 得到 N 个比对结果, 其中, 将待读取芯片与合法芯片对同样的预设指令进行

响应的响应信息的各个电平特性进行比对的过程可以参照上述 N=1 时的比对过程；如果这 N 个比对结果中比对结果为一致的数量超过第二预设阈值，则说明与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性比对一致，否则比对不一致。例如：预设指令为指令 1、指令 2 和指令 3，则在比对与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性是否一致的过程中，将待读取芯片对指令 1 进行响应的响应信息的电平特性与合法芯片对指令 1 进行响应的响应信息的电平特性进行比对，得到比对结果 b1；将待读取芯片对指令 2 进行响应的响应信息的电平特性与合法芯片对指令 2 进行响应的响应信息的电平特性进行比对，得到比对结果 b2；将待读取芯片对指令 3 进行响应的响应信息的电平特性与合法芯片对指令 3 进行响应的响应信息的电平特性进行比对，得到比对结果 b3；其中，如果电平特性相同或在一定误差范围内，则比对结果为一一致；当上述 3 个比对结果均为一致或超过半数的比对结果为一一致时，说明与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性比对一致；优选的，当上述 3 个比对结果均为一致时，才说明与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性比对一致。

作为本实施例的一种可选实施方式，读取装置获取与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性进行比对的结果，在确定比对一致的情况下，识别出待读取芯片为合法芯片，可以采用但不限于以下三种方式之一：

方式一：读取装置将待读取芯片的标识以及待读取芯片的电平特性发送至服务器；服务器接收待读取芯片的标识和待读取芯片的电平特性，并获取预先存储的与待读取芯片的标识对应的合法芯片的电平特性，将合法芯片的电平特性与待读取芯片的电平特性进行比对，将比对一致的结果发送至读取装置；读取装置识别出待读取芯片为合法芯片；

可选的，如果服务器对合法芯片的电平特性与待读取芯片的电平特性进行比对的结果为不一致，则服务器可以将该待读取芯片的标识存储至风险库，以便后续的读取装置再次对内置有该待读取芯片的待读取装置进行读取操作时，可以直接从服务器的风险库中通过查询该待读取芯片的标识即可识别该待读取芯片是否为合法芯片，无需再去获取待读取芯片的电平特性，并将与该待读取芯片的标识对应的合法芯片的电平特性与该待读取芯片的电平特性进行比对，来识别该待读取芯片是否为合法芯片，可以快速识别待读取芯片是否合法。

方式二：读取装置获取预先存储的与待读取芯片的标识对应的合法芯片的电平特性，将合法芯片的电平特性与待读取芯片的电平特性进行比对，在确定比对一致的情况下，识别出待读取芯片为合法芯片；

可选的，如果读取装置对合法芯片的电平特性与待读取芯片的电平特性进行比对的结果为不一致，则读取装置可以将该待读取芯片的标识存储至风险库，以便后续的读取装置再次对内置有该待读取芯片的待读取装置进行读取操作时，可以通过在风险库中查询待读取芯片的标识来直接识别该待读取芯片是否为合法芯片，无需再去获取待读取芯片的电平特性，并将与该待读取芯片的标识对应的合法芯片的电平特性与该待读取芯片的电平特性进行比对，来识别该待读取芯片是否为合法芯片，可以快速识别待读取芯片是否合法。

方式三：读取装置将待读取芯片的标识发送至服务器；服务器接收待读取芯片的标识，并获取预先存储的与待读取芯片的标识对应的合法芯片的电平特性，将与待读取芯片的标识对应的合法芯片的电平特性发送至读取装置；读取装置将合法芯片的电平特性与待读取芯片的电平特性进行比对，在确定比对一致的情况下，识别出待读取芯片为合法芯片。

可选的，如果读取装置对合法芯片的电平特性与待读取芯片的电平特性进行比对的结果为不一致，则读取装置可以通知服务器将该待读取芯片的标识存储至风险库，以便后续的读取装置再次对内置有该待读取芯片的待读取装置进行读取操作时，可以直接从服务器的风险库中通过查询该待读取芯片的标识即可识别该待读取芯片是否为合法芯片，无需再去获取待读取芯片的电平特性，并将与该待读取芯片的标识对应的合法芯片的电平特性与该待读取芯片的电平特性进行比对，来识别该待读取芯片是否为合法芯片，可以快速识别待读取芯片是否合法。

在本可选实施方式中，获取预先存储的与待读取芯片的标识对应的合法芯片的电平特性包括：对待读取的芯片标识与合法芯片的标识进行比对；在确定比对一致的情况下，获取合法芯片的电平特性。

可选的，如果内置合法芯片的待读取装置同时具有接触和非接触这两种接入读取装置的方式，则对

于读取装置发送的同一个预设指令，合法芯片对通过接触方式接收的预设指令以及通过非接触方式接收的预设指令进行响应的响应信息的电平特性是不同的，因此，要想准确识别待读取芯片是否为合法芯片，需要使内置合法芯片的待读取装置分别以接触和非接触方式接入电平特性获取装置，再分别执行上述步骤 S501 至 S504，使电平特性获取装置分别获取合法芯片在接触方式和非接触方式的电平特性。因此，

5 在确定预先存储的与待读取芯片的标识对应的合法芯片的电平特性比对一致后，需要根据内置待读取芯片的待读取装置与读取装置的连接方式获取与待读取芯片的标识对应的合法芯片的电平特性，也就是说，如果读取装置与内置待读取芯片的待读取装置的连接方式为非接触方式，则读取装置获取与待读取芯片的标识对应的合法芯片在非接触方式的电平特性，如果读取装置与内置待读取芯片的待读取装置的连接方式为接触方式，则读取装置获取与待读取芯片的标识对应的合法芯片在接触方式的的电平特性。

10 在本实施例中，如果与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性进行比对的结果为不一致，则说明待读取芯片不是合法芯片，如果读取装置与该待读取芯片之间继续进行操作存在风险，因此，读取装置可以生成提示信息并通过语音播报、文字显示、灯光闪烁等方式来输出该提示信息，用来提醒读取装置的持有者该待读取芯片不是合法芯片，该待读取装置存在风险，或者，向内置该合法芯片的待读取装置对应的用户发送报警信息，例如：读取装置通过服务器向内置该合法芯片的待读取装置对应的用户的手机发送报警短信、邮件等。

15 通过本发明所述的合法芯片的识别方法，根据每个芯片对读取装置发送的指令进行响应的电平特性存在差异的特性，在获取待读取芯片的标识后，将与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性进行比对，如果比对结果一致，则说明待读取芯片是合法芯片，因此，即使合法芯片的标识被非法窃取并存储于其他芯片以得到伪造的待读取装置，也可以根据待读取芯片与标识对应的合法芯片之间的电平特性是否一致来对待读取芯片的合法性进行识别，可以有效判断出内置有该待读取芯片的待读取装置是否合法，提高读取装置识别待读取装置合法性的准确率。

实施例 4

本实施例提供了一种合法芯片的识别系统，本实施例的合法芯片的识别系统采用上述实施例 3 提供的合法芯片的识别方法实现；图 7 为本实施例提供的合法芯片的识别系统的结构示意图，如图 7 所示，

25 该系统主要包括：读取装置 601，用于向待读取芯片 602 依次发送 M 个待处理指令，M 个待处理指令包含 N 个预设指令，其中， $M \geq N$ ，M、N 均为正整数；待读取芯片 602，用于依次接收 M 个待处理指令，分别对每个待处理指令进行响应；读取装置 601，还用于获取第一要素集合，其中，第一要素集合包括：待读取芯片 602 分别对每个预设指令进行响应的响应信息的电平特性，各个响应信息的电平特性分别包括以下要素的至少之一：电平值、电平上升沿的持续时间、脉冲宽度、占空比、状态值和差分信号交叉点的时刻；读取装置 601，还用于获取待读取芯片 602 的电平特性，其中，待读取芯片 602 的电平特性为读取装置 601 对第一要素集合进行第一处理得到的；读取装置 601，还用于获取与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性进行比对的结果，在确定比对一致的情况下，识别出待读取芯片 602 为合法芯片 604，其中，与待读取芯片的标识对应的合法芯片的电平特性的要素与待读取芯片的电平特性的要素相同。

35 在本实施例中，读取装置 601 可以在接收到待读取芯片 602 对第 N 个预设指令进行响应的响应信息后，也可以在接收到待读取芯片 602 对第 M 个待处理指令进行响应的响应信息后，获取第一要素集合。并且，各个响应信息的电平特性所包含的要素可以是相同，也可以不同。

在本实施例中，第一处理可以包括：归类、存储和/或校准。

40 作为本实施例的一种可选实施方式，如图 8 所示，该系统还包括：电平特性获取装置 603，用于在读取装置 601 获取与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性进行比对的结果之前，向合法芯片 604 依次发送 N 个预设指令；合法芯片 604，还用于依次接收 N 个预设指令，分别对每个预设指令进行响应；电平特性获取装置 603，还用于获取第二要素集合，其中，第二要素集合包括：合法芯片 604 分别对每个预设指令进行响应的响应信息的电平特性，各个响应信息的电平特性分别包括以下要素的至少之一：电平值、电平上升沿的持续时间、脉冲宽度、占空比、状态值和差分信号交叉点的时刻；电平特性获取装置 603，还用于获取合法芯片 604 的电平特性，其中，合法芯片 604 的电平特性为电平特性获取装置 603 对第二要素集合进行第二处理得到的，其中，第二处理

与第一处理相同；服务器 605，用于获取并存储合法芯片 604 的标识和合法芯片 604 的电平特性；或者读取装置 601，还用于获取并存储合法芯片 604 的标识和合法芯片 604 的电平特性。

在本可选实施方式中，电平特性获取装置 603 向合法芯片 604 发送的 N 个预设指令与读取装置 601 向待读取芯片 602 发送的 N 个预设指令是相同的。

5 在本可选实施方式中，第二处理可以包括：归类、存储和/或校准。

电平特性获取装置 603 可以在合法芯片 604 出厂测试时执行获取合法芯片 604 的电平特性的流程，因此，电平特性获取装置 603 将合法芯片 604 的电平特性预先存储在服务器 605 或读取装置 601 中，当需要对待读取芯片 602 的合法性进行识别时，直接从服务器 605 或读取装置 601 中获取合法芯片 604 的电平特性。

10 在本可选实施方式中，如果 $N=1$ 、响应信息的电平特性包含的要素个数为 m ($m \geq 1$ ，且 m 为正整数)，则在比对与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性是否一致的过程中，将待读取芯片 602 与合法芯片 604 对该预设指令进行响应的响应信息的各个电平特性分别进行比对，得到 m 个比对结果，如果这 m 个比对结果中比对结果为一致的数量超过第一预设阈值，则说明与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性比对一致，
15 否则比对不一致。例如：预设指令为指令 1，待读取芯片 602 与合法芯片 604 对指令 1 进行响应的响应信息的电平特性的要素为电平值、脉冲宽度和占空比，则在比对与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性是否一致的过程中，将待读取芯片 602 对指令 1 进行响应的响应信息的电平值与合法芯片 604 对指令 1 进行响应的响应信息的电平值进行比对，得到比对结果 a_1 ；将待读取芯片 602 对指令 1 进行响应的响应信息的脉冲宽度与合法芯片 604 对指令 1 进行响应的响应信息的脉冲宽度进行比对，得到比对结果 a_2 ；并将待读取芯片 602 对指令 1 进行响应的响应信息的占空比与合法芯片 604 对指令 1 进行响应的响应信息的占空比进行比对，得到比对结果 a_3 ；其中，如果电平特性相同或在一定误差范围内，则比对结果为一一致；当上述 3 个比对结果均为一致或超过半数的比对结果为一一致时，说明与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性比对一致；优选的，当上述 3 个比对结果均为一致时，才说明与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性比对一致。

20 在本可选实施方式中，如果 $N \geq 2$ ，则在比对与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性是否一致的过程中，将待读取芯片 602 与合法芯片 604 对同样的预设指令进行响应的响应信息的各个电平特性进行比对，得到 N 个比对结果，其中，将待读取芯片 602 与合法芯片 604 对同样的预设指令进行响应的响应信息的各个电平特性进行比对的过程可以参照上述 $N=1$ 时的比对过程；如果这 N 个比对结果中比对结果为一致的数量超过第二预设阈值，则说明与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性比对一致，否则比对不一致。例如：预设指令为指令 1、指令 2 和指令 3，则在比对与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性是否一致的过程中，将待读取芯片 602 对指令 1 进行响应的响应信息的电平特性与合法芯片 604 对指令 1 进行响应的响应信息的电平特性进行比对，得到比对结果 b_1 ；将待读取芯片 602 对指令 2 进行响应的响应信息的电平特性与合法芯片 604 对指令 2 进行响应的响应信息的电平特性进行比对，得到比对结果 b_2 ；将待读取芯片 602 对指令 3 进行响应的响应信息的电平特性与合法芯片 604 对指令 3 进行响应的响应信息的电平特性进行比对，得到比对结果 b_3 ；其中，如果电平特性相同或在一定误差范围内，则比对结果为一一致；当上述 3 个比对结果均为一致或超过半数的比对结果为一一致时，说明与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性比对一致；优选的，当上述 3 个比对结果均为一致时，才说明与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性比对一致。

30 作为本实施例的一种可选实施方式，读取装置 601 通过以下方式之一获取与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性进行比对的结果，在确定比对一致的情况下，识别出待读取芯片 602 为合法芯片 604：

45 方式一：如图 8 所示，读取装置 601，还用于将待读取芯片 602 的标识以及待读取芯片 602 的电平特性发送至服务器 605；服务器 605，还用于接收待读取芯片 602 的标识和待读取芯片 602 的电平特性，

并获取预先存储的与待读取芯片 602 的标识对应的合法芯片 604 的电平特性，将合法芯片 604 的电平特性与待读取芯片 602 的电平特性进行比对，将比对一致的结果发送至读取装置 601；读取装置 601，还用于识别出待读取芯片 602 为合法芯片 604；

5 方式二：读取装置 601，还用于获取预先存储的与待读取芯片 602 的标识对应的合法芯片 604 的电平特性，将合法芯片 604 的电平特性与待读取芯片 602 的电平特性进行比对，在确定比对一致的情况下，识别出待读取芯片 602 为合法芯片 604；

10 方式三：如图 8 所示，读取装置 601，还用于将待读取芯片 602 的标识发送至服务器 605；服务器 605，还用于接收待读取芯片 602 的标识，并获取预先存储的与待读取芯片 602 的标识对应的合法芯片 604 的电平特性，将与待读取芯片 602 的标识对应的合法芯片 604 的电平特性发送至读取装置 601；读取装置 601，还用于将合法芯片 604 的电平特性与待读取芯片 602 的电平特性进行比对，在确定比对一致的情况下，识别出待读取芯片 602 为合法芯片 604。

在本可选实施方式中，读取装置 601 或者服务器 605 通过以下方式获取预先存储的与待读取芯片 602 的标识对应的合法芯片 604 的电平特性：对待读取芯片 602 的标识与合法芯片 604 的标识进行比对；在确定比对一致的情况下，获取合法芯片 604 的电平特性。

15 在本实施例中，如果与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性进行比对的结果为不一致，则说明待读取芯片 602 不是合法芯片 604，如果读取装置 601 与该待读取芯片 602 之间继续进行操作存在风险，因此，读取装置 601 可以生成提示信息并通过语音播报、文字显示、灯光闪烁等方式来输出该提示信息，用来提醒读取装置 601 的持有者该待读取芯片 602 不是合法芯片 604，该待读取装置存在风险，或者，向内置该合法芯片 604 的待读取装置对应的用户发送报警信息，例如：读取装置 601 通过服务器 605 向内置该合法芯片 604 的待读取装置对应的用户的手机发送报警短信、邮件等。

20 通过本发明所述的合法芯片的识别系统，根据每个芯片对读取装置 601 发送的指令进行响应的电平特性存在差异的特性，在读取装置 601 获取待读取芯片 602 的标识后，将与待读取芯片 602 的标识对应的合法芯片 604 的电平特性与待读取芯片 602 的电平特性进行比对，如果比对结果一致，则说明待读取芯片 602 是合法芯片 604，因此，即使合法芯片 604 的标识被非法窃取并存储于其他芯片以得到伪造的待读取装置，也可以根据待读取芯片 602 与标识对应的合法芯片 604 之间的电平特性是否一致来对待读取芯片 602 的合法性进行识别，可以有效判断出内置有该待读取芯片 602 的待读取装置是否合法，提高读取装置 601 识别待读取装置合法性的准确率。

25 尽管上面已经示出和描述了本发明的实施例，可以理解的是，上述实施例是示例性的，不能理解为本发明的限制，本领域的普通技术人员在不脱离本发明的原理和宗旨的情况下在本发明的范围内可以对上述实施例进行变化、修改、替换和变型。本发明的范围由所附权利要求及其等同限定。

权 利 要 求 书

1、一种合法芯片的识别方法，其特征在于，包括：

读取装置向待读取芯片依次发送 M 个待处理指令，所述 M 个待处理指令包含 N 个预设指令，其中， $M \geq N$ ， M 、 N 均为正整数；

5 所述待读取芯片依次接收所述 M 个待处理指令，分别对每个所述待处理指令进行响应；

所述读取装置获取第一处理时长集合，其中，所述第一处理时长集合包括：所述待读取芯片分别对每个所述预设指令进行响应的处理时长；

所述读取装置获取所述待读取芯片的处理时长特性，其中，所述待读取芯片的处理时长特性为所述读取装置对所述第一处理时长集合进行第一处理得到的；

10 所述读取装置获取与所述待读取芯片的标识对应的合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对的结果，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片。

2、根据权利要求 1 所述的方法，其特征在于，所述读取装置获取与所述待读取芯片的标识对应的合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对的结果之前，所述方法还包括：

处理时长特性获取装置向合法芯片依次发送所述 N 个预设指令；

15 所述合法芯片依次接收所述 N 个预设指令，分别对每个所述预设指令进行响应；

所述处理时长特性获取装置获取第二处理时长集合，其中，所述第二处理时长集合包括：所述合法芯片分别对每个所述预设指令进行响应的处理时长；

20 所述处理时长特性获取装置获取所述合法芯片的处理时长特性，其中，所述合法芯片的处理时长特性为所述处理时长特性获取装置对所述第二处理时长集合进行第二处理得到的，其中，所述第二处理与所述第一处理相同；

服务器或者所述读取装置获取并存储所述合法芯片的标识和所述合法芯片的处理时长特性。

3、根据权利要求 1 或 2 所述的方法，其特征在于，所述读取装置获取与所述待读取芯片的标识对应的合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对的结果，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片包括：

25 所述读取装置将所述待读取芯片的标识以及所述待读取芯片的处理时长特性发送至服务器；

所述服务器接收所述待读取芯片的标识和所述待读取芯片的处理时长特性，并获取预先存储的与所述待读取芯片的标识对应的所述合法芯片的处理时长特性，将所述合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对，将比对一致的结果发送至所述读取装置；

所述读取装置识别出所述待读取芯片为合法芯片；

30 或者

所述读取装置获取预先存储的与所述待读取芯片的标识对应的所述合法芯片的处理时长特性，将所述合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片；

或者

35 所述读取装置将所述待读取芯片的标识发送至服务器；

所述服务器接收所述待读取芯片的标识，并获取预先存储的与所述待读取芯片的标识对应的所述合法芯片的处理时长特性，将与所述待读取芯片的标识对应的所述合法芯片的处理时长特性发送至所述读取装置；

40 所述读取装置将所述合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片。

4、根据权利要求 3 所述的方法，其特征在于，所述获取预先存储的与所述待读取芯片的标识对应的所述合法芯片的处理时长特性包括：

对所述待读取芯片的标识与所述合法芯片的标识进行比对；

在确定比对一致的情况下，获取所述合法芯片的处理时长特性。

45 5、根据权利要求 1 至 4 任一项所述的方法，其特征在于，所述第一处理包括：归类、存储和/或校准。

6、一种合法芯片的识别系统，其特征在于，包括：

读取装置，用于向待读取芯片依次发送 M 个待处理指令，所述 M 个待处理指令包含 N 个预设指令，其中， $M \geq N$ ， M 、 N 均为正整数；

所述待读取芯片，用于依次接收所述 M 个待处理指令，分别对每个所述待处理指令进行响应；

5 所述读取装置，还用于获取第一处理时长集合，其中，所述第一处理时长集合包括：所述待读取芯片分别对每个所述预设指令进行响应的处理时长；

所述读取装置，还用于获取所述待读取芯片的处理时长特性，其中，所述待读取芯片的处理时长特性为所述读取装置对所述第一处理时长集合进行第一处理得到的；

10 所述读取装置，还用于获取与所述待读取芯片的标识对应的合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对的结果，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片。

7、根据权利要求 6 所述的系统，其特征在于，所述系统还包括：

处理时长特性获取装置，用于在所述读取装置获取与所述待读取芯片的标识对应的合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对的结果之前，向合法芯片依次发送所述 N 个预设指令；

15 所述合法芯片，还用于依次接收所述 N 个预设指令，分别对每个所述预设指令进行响应；

所述处理时长特性获取装置，还用于获取第二处理时长集合，其中，所述第二处理时长集合包括：所述合法芯片分别对每个所述预设指令进行响应的处理时长；

20 所述处理时长特性获取装置，还用于获取所述合法芯片的处理时长特性，其中，所述合法芯片的处理时长特性为所述处理时长特性获取装置对所述第二处理时长集合进行第二处理得到的，其中，所述第二处理与所述第一处理相同；

服务器，用于获取并存储所述合法芯片的标识和所述合法芯片的处理时长特性；或者

所述读取装置，还用于获取并存储所述合法芯片的标识和所述合法芯片的处理时长特性。

25 8、根据权利要求 6 或 7 所述的系统，其特征在于，所述读取装置通过以下方式之一获取与所述待读取芯片的标识对应的合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对的结果，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片；

所述读取装置，还用于将所述待读取芯片的标识以及所述待读取芯片的处理时长特性发送至服务器；

30 所述服务器，还用于接收所述待读取芯片的标识和所述待读取芯片的处理时长特性，并获取预先存储的与所述待读取芯片的标识对应的所述合法芯片的处理时长特性，将所述合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对，将比对一致的结果发送至所述读取装置；

所述读取装置，还用于识别出所述待读取芯片为合法芯片；

或者

35 所述读取装置，还用于获取预先存储的与所述待读取芯片的标识对应的所述合法芯片的处理时长特性，将所述合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片；

或者

所述读取装置，还用于将所述待读取芯片的标识发送至服务器；

40 所述服务器，还用于接收所述待读取芯片的标识，并获取预先存储的与所述待读取芯片的标识对应的所述合法芯片的处理时长特性，将与所述待读取芯片的标识对应的所述合法芯片的处理时长特性发送至所述读取装置；

所述读取装置，还用于将所述合法芯片的处理时长特性与所述待读取芯片的处理时长特性进行比对，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片。

9、根据权利要求 8 所述的系统，其特征在于，所述读取装置或者所述服务器通过以下方式获取预先存储的与所述待读取芯片的标识对应的所述合法芯片的处理时长特性：

45 对所述待读取芯片的标识与所述合法芯片的标识进行比对；

在确定比对一致的情况下，获取所述合法芯片的处理时长特性。

10、根据权利要求 6 至 9 任一项所述的系统，其特征在于，所述第一处理包括：归类、存储和/或校准。

11、一种合法芯片的识别方法，其特征在于，包括：

5 读取装置向待读取芯片依次发送 M 个待处理指令，所述 M 个待处理指令包含 N 个预设指令，其中， $M \geq N$ ， M 、 N 均为正整数；

所述待读取芯片依次接收所述 M 个待处理指令，分别对每个所述待处理指令进行响应；

所述读取装置获取第一要素集合，其中，所述第一要素集合包括：所述待读取芯片分别对每个所述预设指令进行响应的响应信息的电平特性，各个所述响应信息的电平特性分别包括以下要素的至少之一：电平值、电平上升沿的持续时间、脉冲宽度、占空比、状态值和差分信号交叉点的时刻；

10 所述读取装置获取所述待读取芯片的电平特性，其中，所述待读取芯片的电平特性为所述读取装置对所述第一要素集合进行第一处理得到的；

所述读取装置获取与所述待读取芯片的标识对应的合法芯片的电平特性与所述待读取芯片的电平特性进行比对的结果，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片，其中，所述与待读取芯片的标识对应的合法芯片的电平特性的要素与待读取芯片的电平特性的要素相同。

15 12、根据权利要求 11 所述的方法，其特征在于，所述读取装置获取与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性进行比对的结果之前，所述方法还包括：

电平特性获取装置向合法芯片依次发送所述 N 个预设指令；

所述合法芯片依次接收所述 N 个预设指令，分别对每个所述预设指令进行响应；

20 所述电平特性获取装置获取第二要素集合，其中，所述第二要素集合包括：所述合法芯片分别对每个所述预设指令进行响应的响应信息的电平特性，各个所述响应信息的电平特性分别包括以下要素的至少之一：电平值、电平上升沿的持续时间、脉冲宽度、占空比、状态值和差分信号交叉点的时刻；

所述电平特性获取装置获取所述合法芯片的电平特性，其中，所述合法芯片的电平特性为所述电平特性获取装置对所述第二要素集合进行第二处理得到的，其中，所述第二处理与所述第一处理相同；

服务器或者所述读取装置获取并存储所述合法芯片的标识和所述合法芯片的电平特性。

25 13、根据权利要求 11 或 12 所述的方法，其特征在于，所述读取装置获取与待读取芯片的标识对应的合法芯片的电平特性与待读取芯片的电平特性进行比对的结果，在确定比对一致的情况下，识别出待读取芯片为合法芯片包括：

所述读取装置将待读取芯片的标识以及待读取芯片的电平特性发送至服务器；

30 所述服务器接收待读取芯片的标识和待读取芯片的电平特性，并获取预先存储的与待读取芯片的标识对应的所述合法芯片的电平特性，将所述合法芯片的电平特性与待读取芯片的电平特性进行比对，将比对一致的结果发送至所述读取装置；

所述读取装置识别出待读取芯片为合法芯片；

或者

35 所述读取装置获取预先存储的与待读取芯片的标识对应的所述合法芯片的电平特性，将所述合法芯片的电平特性与待读取芯片的电平特性进行比对，在确定比对一致的情况下，识别出待读取芯片为合法芯片；

或者

所述读取装置将待读取芯片的标识发送至服务器；

40 所述服务器接收待读取芯片的标识，并获取预先存储的与待读取芯片的标识对应的所述合法芯片的电平特性，将与待读取芯片的标识对应的所述合法芯片的电平特性发送至所述读取装置；

所述读取装置将所述合法芯片的电平特性与待读取芯片的电平特性进行比对，在确定比对一致的情况下，识别出待读取芯片为合法芯片。

14、根据权利要求 13 所述的方法，其特征在于，所述获取预先存储的与待读取芯片的标识对应的所述合法芯片的电平特性包括：

45 对所述待读取芯片的标识与合法芯片的标识进行比对；

在确定比对一致的情况下，获取所述合法芯片的电平特性。

15、根据权利要求 11 至 14 任一项所述的方法，其特征在于，所述第一处理包括：归类、存储和/或校准。

16、一种合法芯片的识别系统，其特征在于，包括：

5 读取装置，用于向待读取芯片依次发送 M 个待处理指令，所述 M 个待处理指令包含 N 个预设指令，其中， $M \geq N$ ，M、N 均为正整数；

所述待读取芯片，用于依次接收所述 M 个待处理指令，分别对每个所述待处理指令进行响应；

所述读取装置，还用于获取第一要素集合，其中，所述第一要素集合包括：所述待读取芯片分别对每个所述预设指令进行响应的响应信息的电平特性，各个所述响应信息的电平特性分别包括以下要素的至少之一：电平值、电平上升沿的持续时间、脉冲宽度、占空比、状态值和差分信号交叉点的时刻；

10 所述读取装置，还用于获取所述待读取芯片的电平特性，其中，所述待读取芯片的电平特性为所述读取装置对所述第一要素集合进行第一处理得到的；

所述读取装置，还用于获取与所述待读取芯片的标识对应的合法芯片的电平特性与所述待读取芯片的电平特性进行比对的结果，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片，其中，所述与所述待读取芯片的标识对应的合法芯片的电平特性的要素与所述待读取芯片的电平特性的要素相同。

15

17、根据权利要求 16 所述的系统，其特征在于，所述系统还包括：

电平特性获取装置，用于在所述读取装置获取与所述待读取芯片的标识对应的合法芯片的电平特性与所述待读取芯片的电平特性进行比对的结果之前，向合法芯片依次发送所述 N 个预设指令；

所述合法芯片，还用于依次接收所述 N 个预设指令，分别对每个所述预设指令进行响应；

20 所述电平特性获取装置，还用于获取第二要素集合，其中，所述第二要素集合包括：所述合法芯片分别对每个所述预设指令进行响应的响应信息的电平特性，各个所述响应信息的电平特性分别包括以下要素的至少之一：电平值、电平上升沿的持续时间、脉冲宽度、占空比、状态值和差分信号交叉点的时刻；

25 所述电平特性获取装置，还用于获取所述合法芯片的电平特性，其中，所述合法芯片的电平特性为所述电平特性获取装置对所述第二要素集合进行第二处理得到的，其中，所述第二处理与所述第一处理相同；

服务器，用于获取并存储所述合法芯片的标识和所述合法芯片的电平特性；或者，

所述读取装置，还用于获取并存储所述合法芯片的标识和所述合法芯片的电平特性。

30 18、根据权利要求 16 或 17 所述的系统，其特征在于，所述读取装置通过以下方式之一获取与所述待读取芯片的标识对应的合法芯片的电平特性与所述待读取芯片的电平特性进行比对的结果，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片；

所述读取装置，还用于将所述待读取芯片的标识以及所述待读取芯片的电平特性发送至服务器；

35 所述服务器，还用于接收所述待读取芯片的标识和所述待读取芯片的电平特性，并获取预先存储的与所述待读取芯片的标识对应的所述合法芯片的电平特性，将所述合法芯片的电平特性与所述待读取芯片的电平特性进行比对，将比对一致的结果发送至所述读取装置；

所述读取装置，还用于识别出所述待读取芯片为合法芯片；

或者

40 所述读取装置，还用于获取预先存储的与所述待读取芯片的标识对应的所述合法芯片的电平特性，将所述合法芯片的电平特性与所述待读取芯片的电平特性进行比对，在确定比对一致的情况下，识别出所述待读取芯片为合法芯片；

或者

所述读取装置，还用于将所述待读取芯片的标识发送至服务器；

45 所述服务器，还用于接收所述待读取芯片的标识，并获取预先存储的与所述待读取芯片的标识对应的所述合法芯片的电平特性，将所述待读取芯片的标识对应的所述合法芯片的电平特性发送至所述读取装置；

所述读取装置，还用于将所述合法芯片的电平特性与所述待读取芯片的电平特性进行比对，在确定

比对一致的情况下，识别出所述待读取芯片为合法芯片。

19、根据权利要求 18 所述的系统，其特征在于，所述服务器或者所述读取装置通过以下方式获取预先存储的与所述待读取芯片的标识对应的所述合法芯片的电平特性：

对所述待读取芯片的标识与所述合法芯片的标识进行比对；

5 在确定比对一致的情况下，获取所述合法芯片的电平特性。

20、根据权利要求 16 至 19 任一项所述的系统，其特征在于，所述第一处理包括：归类、存储和/或校准。

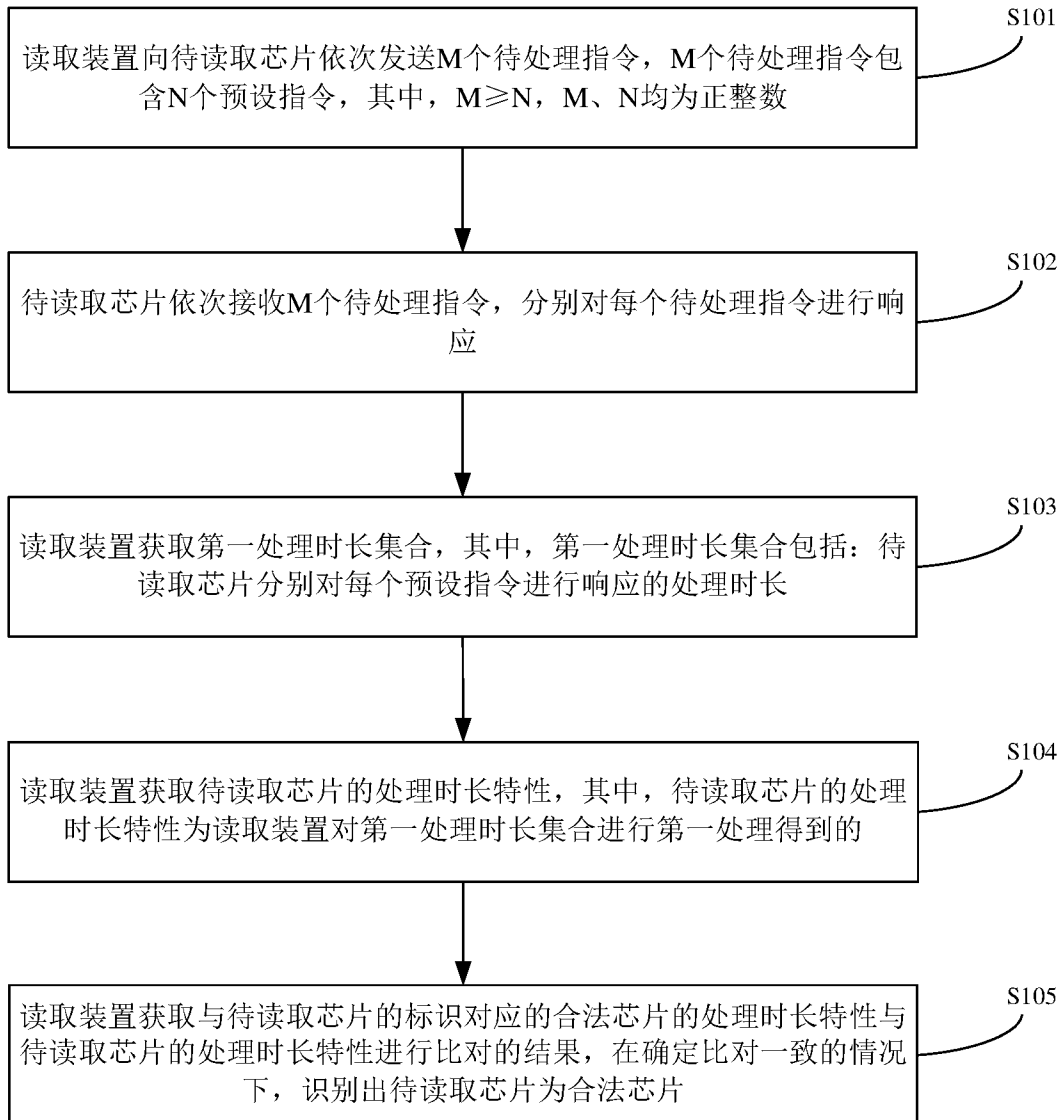


图 1

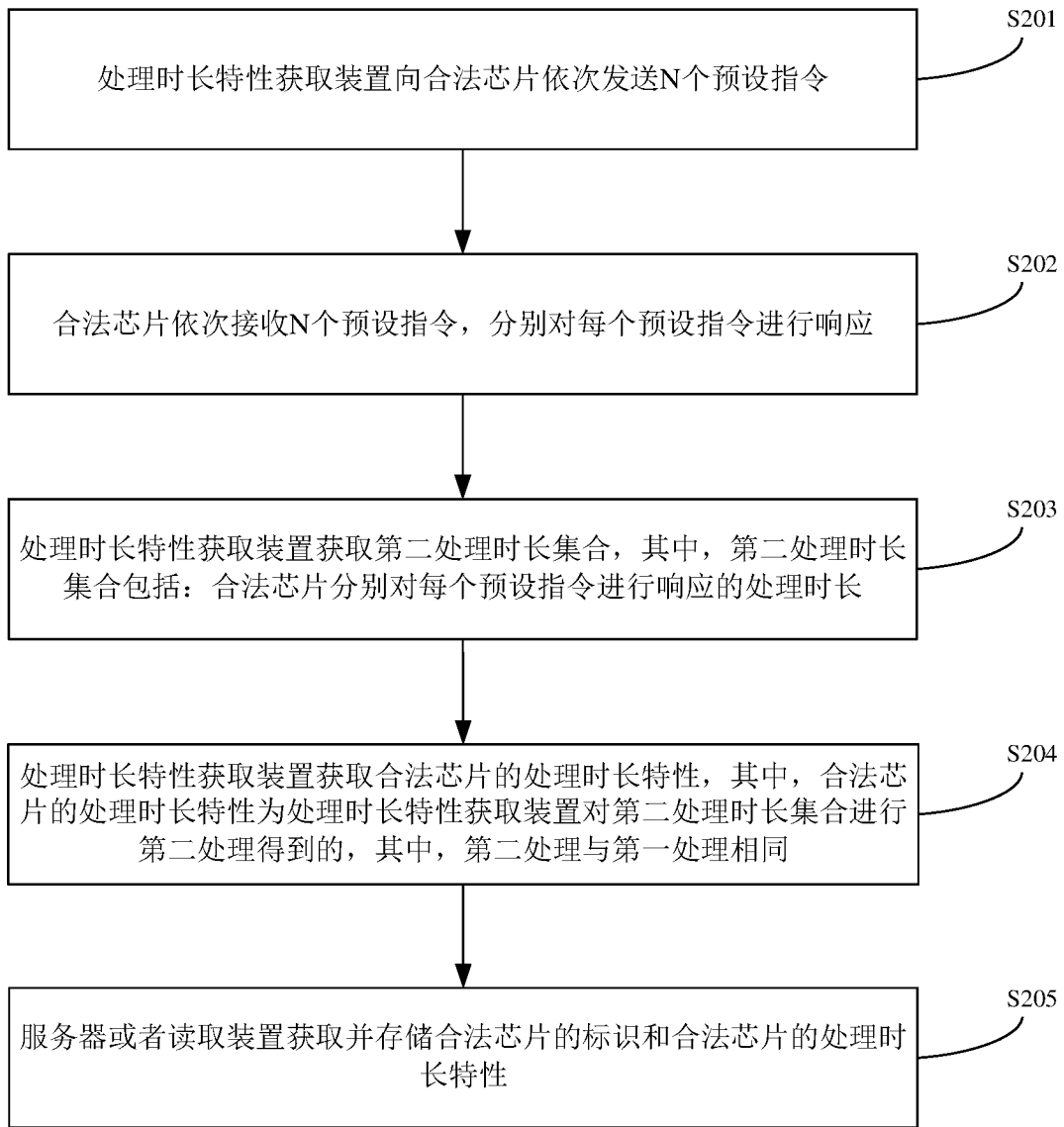


图 2

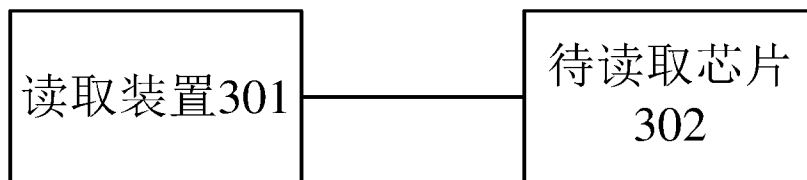


图 3

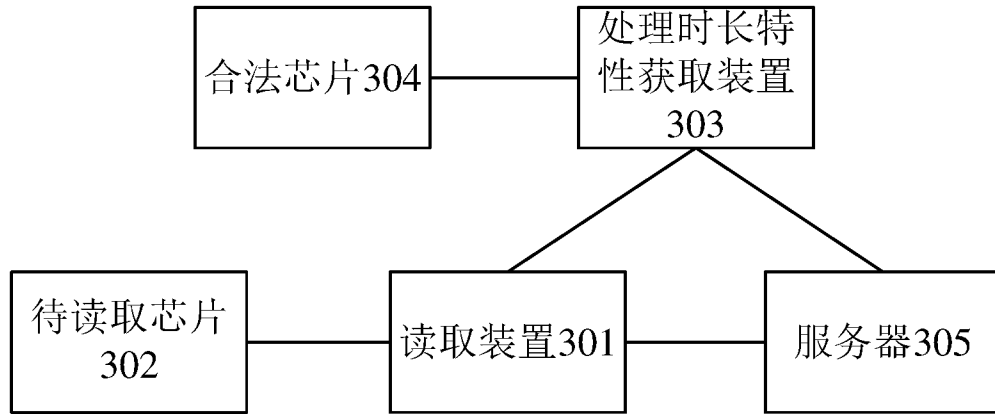


图4

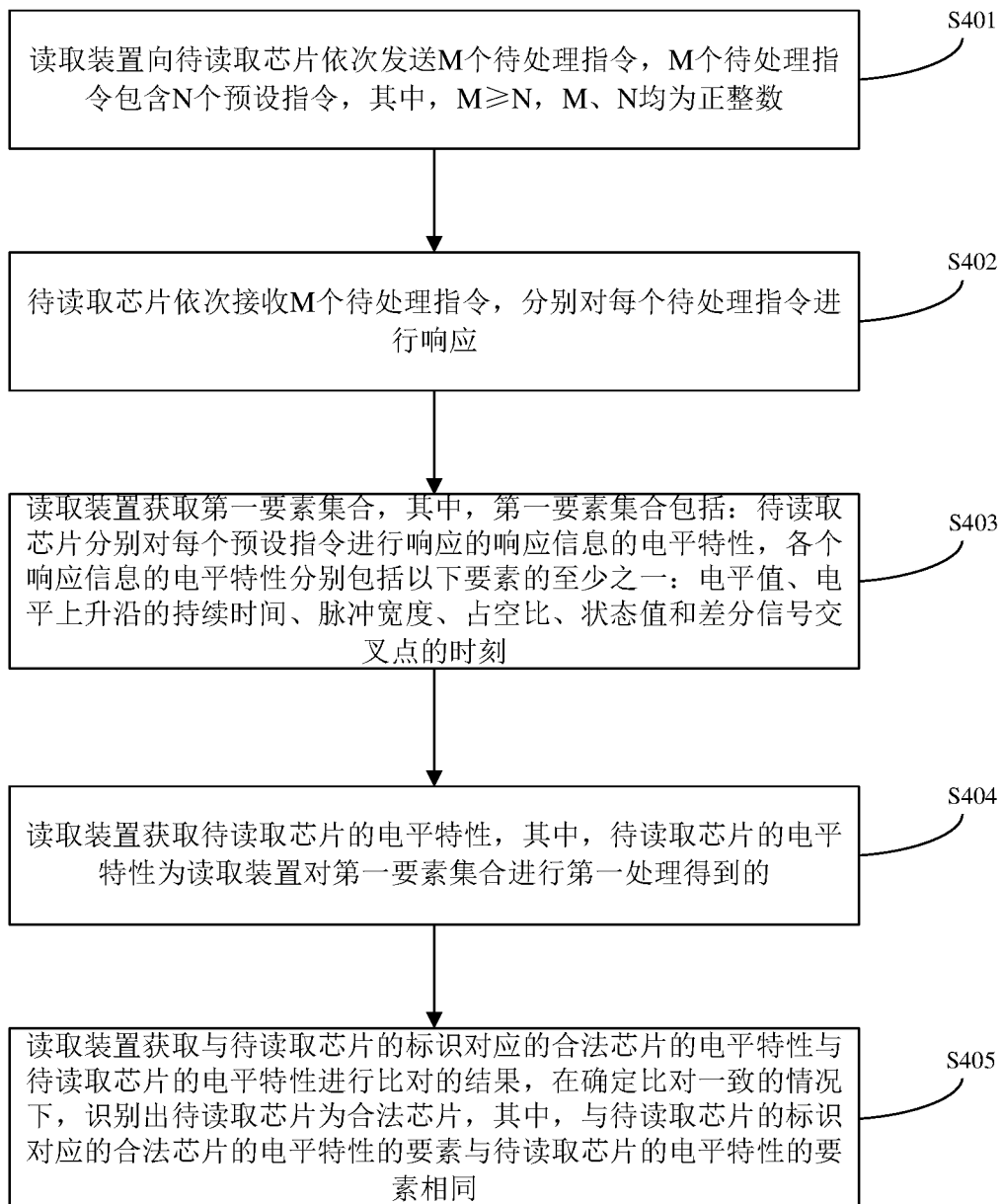


图5

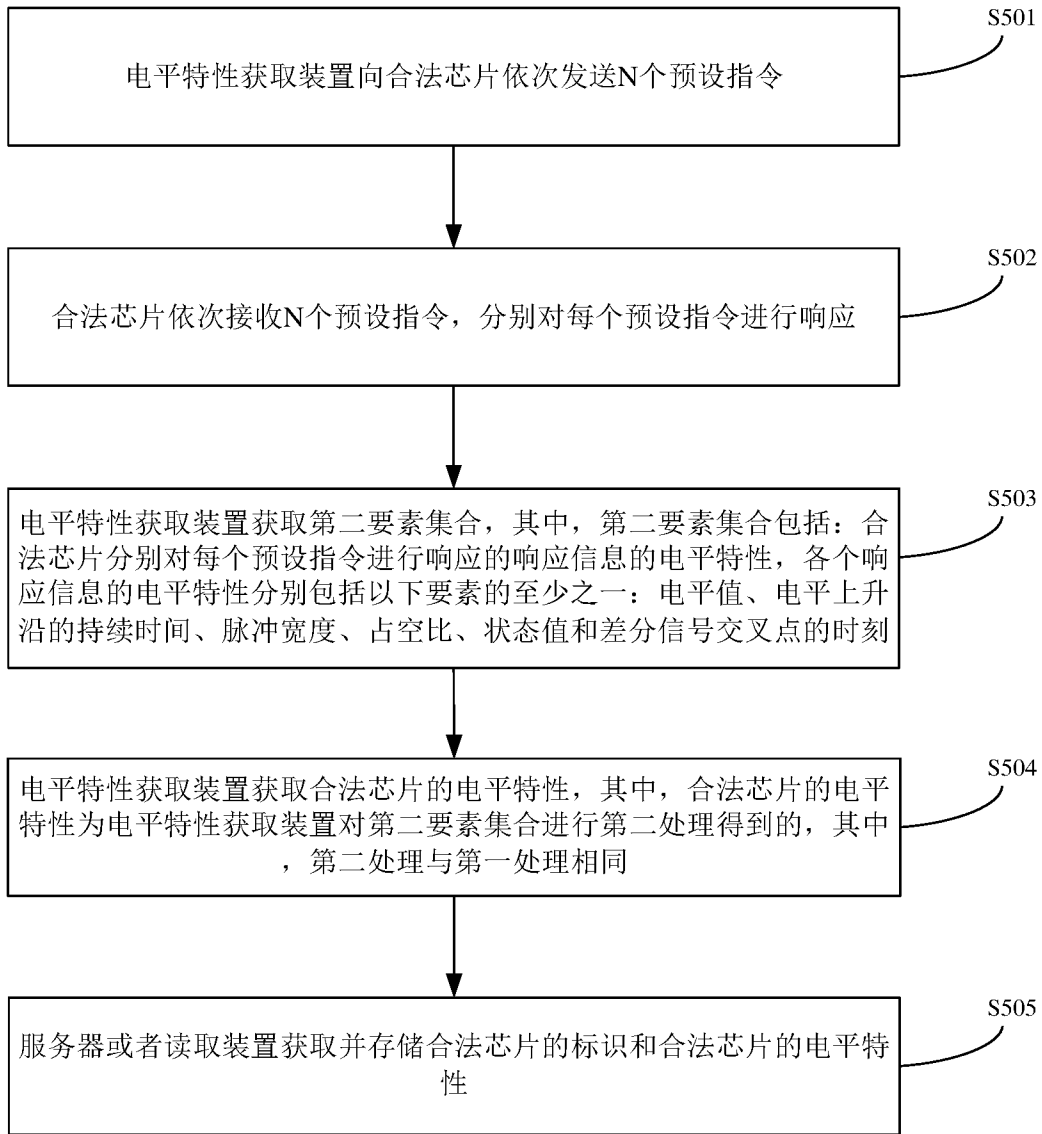


图 6

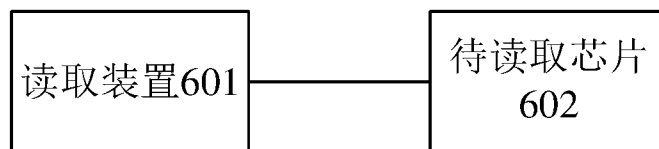


图 7

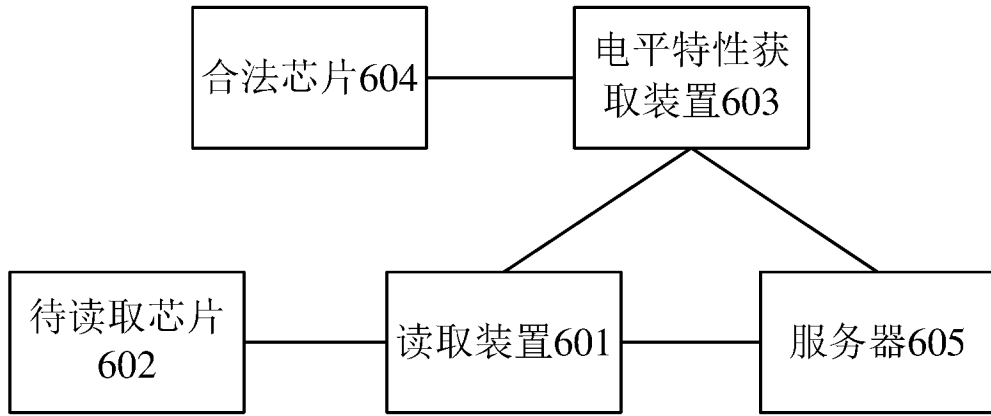


图 8

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2018/071336

A. CLASSIFICATION OF SUBJECT MATTER

G06F 21/72 (2013.01) i; G06K 17/00 (2006.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F; G06K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
CNKI, WPI, EPODOC, CNPAT: 芯片, 识别, 合法, 指令, 防伪, 处理时间, 电平, level, legal, chip, recognition, identif+?
instruction, command, time, handle, forge

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 107358127 A (TENDYRON CORPORATION), 17 November 2017 (17.11.2017), claims 1-10	11-20
PX	CN 107369022 A (TENDYRON CORPORATION), 21 November 2017 (21.11.2017), claims 1-10	11-20
PX	CN 107358128 A (TENDYRON CORPORATION), 17 November 2017 (17.11.2017), claims 1-10	1-10
A	CN 105138870 A (INSPUR (BEIJING) ELECTRONIC INFORMATION INDUSTRY CO., LTD.), 09 December 2015 (09.12.2015), description, paragraphs 0047-0054, claim 1, and figure 1	1-20
A	CN 103440451 A (FUJIAN FUDA HAIXI INTEGRATED CIRCUIT CO., LTD.), 11 December 2013 (11.12.2013), entire document	1-20
A	US 2016314320 A1 (MAGNACHIP SEMICONDUCTOR, LTD.), 27 October 2016 (27.10.2016), entire document	1-20

Further documents are listed in the continuation of Box C. See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>
---	---

Date of the actual completion of the international search 29 March 2018	Date of mailing of the international search report 04 April 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer DONG, Gang Telephone No. (86-10) 53961348

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2018/071336

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 107358127 A	17 November 2017	None	
CN 107369022 A	21 November 2017	None	
CN 107358128 A	17 November 2017	None	
CN 105138870 A	09 December 2015	None	
CN 103440451 A	11 December 2013	None	
US 2016314320 A1	27 October 2016	KR 20160127203 A	03 November 2016

国际检索报告

国际申请号

PCT/CN2018/071336

<p>A. 主题的分类 G06F 21/72(2013.01)i; G06K 17/00(2006.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																							
<p>B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G06F;G06K</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNKI, WPI, EPODOC, CNPAT; 芯片, 识别, 合法, 指令, 防伪, 处理时间, 电平, level, legal, chip, recognition, identif+, instruction, command, time, handle, forge</p>																							
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 107358127 A (天地融科技股份有限公司) 2017年 11月 17日 (2017 - 11 - 17) 权利要求1-10</td> <td>11-20</td> </tr> <tr> <td>PX</td> <td>CN 107369022 A (天地融科技股份有限公司) 2017年 11月 21日 (2017 - 11 - 21) 权利要求1-10</td> <td>11-20</td> </tr> <tr> <td>PX</td> <td>CN 107358128 A (天地融科技股份有限公司) 2017年 11月 17日 (2017 - 11 - 17) 权利要求1-10</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>CN 105138870 A (浪潮北京电子信息产业有限公司) 2015年 12月 9日 (2015 - 12 - 09) 说明书第0047-0054段, 权利要求1, 图1</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 103440451 A (福州福大海矽集成电路有限公司) 2013年 12月 11日 (2013 - 12 - 11) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>US 2016314320 A1 (MAGNACHIP SEMICONDUCTOR, LTD.) 2016年 10月 27日 (2016 - 10 - 27) 全文</td> <td>1-20</td> </tr> </tbody> </table> <p><input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。</p> <p>* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件</p>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 107358127 A (天地融科技股份有限公司) 2017年 11月 17日 (2017 - 11 - 17) 权利要求1-10	11-20	PX	CN 107369022 A (天地融科技股份有限公司) 2017年 11月 21日 (2017 - 11 - 21) 权利要求1-10	11-20	PX	CN 107358128 A (天地融科技股份有限公司) 2017年 11月 17日 (2017 - 11 - 17) 权利要求1-10	1-10	A	CN 105138870 A (浪潮北京电子信息产业有限公司) 2015年 12月 9日 (2015 - 12 - 09) 说明书第0047-0054段, 权利要求1, 图1	1-20	A	CN 103440451 A (福州福大海矽集成电路有限公司) 2013年 12月 11日 (2013 - 12 - 11) 全文	1-20	A	US 2016314320 A1 (MAGNACHIP SEMICONDUCTOR, LTD.) 2016年 10月 27日 (2016 - 10 - 27) 全文	1-20
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
PX	CN 107358127 A (天地融科技股份有限公司) 2017年 11月 17日 (2017 - 11 - 17) 权利要求1-10	11-20																					
PX	CN 107369022 A (天地融科技股份有限公司) 2017年 11月 21日 (2017 - 11 - 21) 权利要求1-10	11-20																					
PX	CN 107358128 A (天地融科技股份有限公司) 2017年 11月 17日 (2017 - 11 - 17) 权利要求1-10	1-10																					
A	CN 105138870 A (浪潮北京电子信息产业有限公司) 2015年 12月 9日 (2015 - 12 - 09) 说明书第0047-0054段, 权利要求1, 图1	1-20																					
A	CN 103440451 A (福州福大海矽集成电路有限公司) 2013年 12月 11日 (2013 - 12 - 11) 全文	1-20																					
A	US 2016314320 A1 (MAGNACHIP SEMICONDUCTOR, LTD.) 2016年 10月 27日 (2016 - 10 - 27) 全文	1-20																					
国际检索实际完成的日期	国际检索报告邮寄日期																						
2018年 3月 29日	2018年 4月 4日																						
ISA/CN的名称和邮寄地址	受权官员																						
中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	董刚																						
传真号 (86-10)62019451	电话号码 (86-10)53961348																						

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/071336

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107358127	A	2017年 11月 17日	无			
CN	107369022	A	2017年 11月 21日	无			
CN	107358128	A	2017年 11月 17日	无			
CN	105138870	A	2015年 12月 9日	无			
CN	103440451	A	2013年 12月 11日	无			
US	2016314320	A1	2016年 10月 27日	KR	20160127203	A	2016年 11月 3日