(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
08. Februar 2018 (08.02.2018)

WIPO | PCT

(10) Internationale Veröffentlichungsnummer
WO 2018/024549 A1

(51) Internationale Patentklassifikation:
G01R 31/311 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2017/068786

(22) Internationales Anmeldedatum:
25. Juli 2017 (25.07.2017)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2016 114 459.2
04. August 2016 (04.08.2016) DE

(71) Anmelder: **OSRAM OPTO SEMICONDUCTORS GMBH** [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).

(72) Erfinder: **SPECHT, Holger**; Raabestr. 4, 93077 Bad Abbach (DE). **ZEISEL, Roland**; Klöpfelweg 6, 93105 Tegernheim (DE). **VOGL, Anton**; Waldstr. 7, 93161 Sinzing (DE). **EBBECKE, Jens**; Am Doppelfeld 7, 93352 Rohr in Niederbayern (DE).

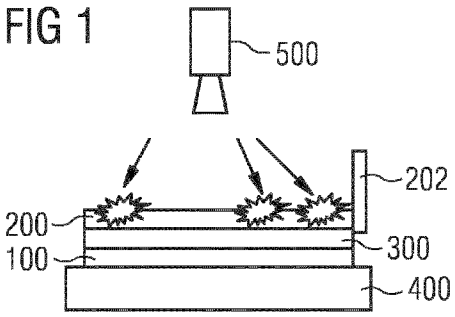
(74) Anwalt: **ZUSAMMENSCHLUSS NR. 175 - EPPING HERMANN FISCHER PATENTANWALTSGESELLSCHAFT MBH**; Schloßschmidstr. 5, 80639 München (DE).

(81) Bestimmungsstaaten *(soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart)*: AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD,

(54) Title: METHOD AND DEVICE FOR MEASURING A MULTIPLICITY OF SEMICONDUCTOR CHIPS IN A WAFER ASSEMBLAGE

(54) Bezeichnung: VERFAHREN UND VORRICHTUNG ZUR VERMESSUNG EINER VIELZAHL AN HALBLEITERCHIPS IN EINEM WAFERVERBUND

FIG 1



(57) Abstract: A method and a device for measuring a multiplicity of semiconductor chips (10) in a wafer assemblage (100) are specified. In the method, the wafer assemblage is arranged on an electrically conductive carrier (400), such that a rear contact (101) of the semiconductor chips is in each case contacted by the carrier. A contact structure (200) comprising a contact element and/or a multiplicity of radiation-emitting measuring semiconductor chips (20) is arranged on a side of the semiconductor chips that faces away from the carrier. Finally, a voltage is applied between the contact structure and the carrier and a measurement of the semiconductor chips is carried out depending on a luminous image generated by emitted radiation that is brought about simultaneously by fluorescence upon illumination of the semiconductor chips or by radiation-emitting operation of the measuring semiconductor chips upon application of the voltage. The luminous image comprises a multiplicity of luminous points, wherein each luminous point is uniquely assigned to exactly one of the semiconductor chips.

(57) Zusammenfassung: Es werden ein Verfahren und eine Vorrichtung zur Vermessung einer Vielzahl an Halbleiterchips (10) in einem Waferverbund (100) angegeben. Bei dem Verfahren wird der Waferverbund auf einem elektrisch leitfähigen Träger (400) angeordnet, so dass jeweils ein Rückkontakt (101) der Halbleiterchips durch den Träger kontaktiert wird. Eine Kontaktstruktur (200),die ein Kontaktelement und/oder eine Vielzahl an strahlungsemittierenden Messhalbleiterchips (20) umfasst, wird auf einer dem Träger abgewandten Seite der Halbleiterchips angeordnet. Schließlich wirdeine Spannung zwischen der Kontaktstruktur und dem Träger angelegt und eine Vermessung der Halbleiterchips abhängig von einem Leuchtbild durchgeführt, welches durch emittierte Strahlung generiert wird, die durch Fluoreszenz bei Beleuchtung der Halbleiterchips oder durch einen strahlungsemittierenden Betrieb der Messhalbleiterchips beim

WO 2018/024549 A1

[Fortsetzung auf der nächsten Seite]

ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten *(soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart)*: ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— *mit internationalem Recherchenbericht (Artikel 21 Absatz 3)*

Anlegen der Spannung gleichzeitig hervorgerufen wird. Das Leuchtbild weist eine Vielzahl an Leuchtpunkten auf, wobei jeder Leuchtpunkt genau einem der Halbleiterchips eindeutig zugeordnet ist.

Beschreibung

Verfahren und Vorrichtung zur Vermessung einer Vielzahl an Halbleiterchips in einem Waferverbund

Diese Patentanmeldung beansprucht die Priorität der deutschen Patentanmeldung DE 102016114459.2, deren Offenbarungsgehalt hiermit durch Rückbezug aufgenommen wird.

Die Erfindung betrifft ein Verfahren und eine Vorrichtung zur Vermessung einer Vielzahl an Halbleiterchips in einem Waferverbund.

Ein Überprüfen von Halbleiterchips im Waferverbund im Hinblick auf elektrische Kenngrößen wie Spannung und Stromdichte wird im Gegensatz zu anderen Kenngrößen wie Temperatur-, Helligkeit-, oder Farbverteilungen wird bislang meist seriell durchgeführt und ist somit mit einem hohen Zeitaufwand verbunden. Insbesondere können elektrische Kenngrößen mit heutigen Verfahren nicht über große Flächen hinweg in einer einzigen Messung ortsaufgelöst erfasst werden.

Um ortsaufgelöste Informationen über elektrische Größen zu erhalten, kommen insbesondere rasternde Verfahren zum Einsatz, bei welchen beispielsweise an einem sogenannten Waferprober an jedem Rasterpunkt eine Messung erfolgt. Die Rasterpunkte können dabei einzelnen Halbleiterchips entsprechen, wobei in der Regel mehrere wie zum Beispiel sechs Messpunkte durch eine Nadelspinne gleichzeitig kontaktiert werden. Durch den technologischen Fortschritt und der stetigen Verkleinerung der Fläche von Halbleiterchips kann eine immer größer werdende Anzahl an Halbleiterchips in

einem Waferverbund hergestellt werden. Die Messdauer bei Einsatz oben genannter Nadelspinne steigt damit immer weiter an und trägt so zu einem immer höheren Anteil zu den Herstellungskosten der Halbleiterchips bei.

Der Erfindung liegt die Aufgabe zugrunde, ein Verfahren und eine Vorrichtung zur Vermessung einer Vielzahl an Halbleiterchips in einem Waferverbund zu schaffen, durch das ein kostengünstiges, effizientes Vermessen der Halbleiterchips ermöglicht wird.

Diese Aufgaben werden durch den Gegenstand der unabhängigen Patentansprüche gelöst. Vorteilhafte Ausgestaltungen und Weiterbildungen der Erfindung sind in den Unteransprüchen gekennzeichnet.

Gemäß einem ersten Aspekt betrifft die Erfindung ein Verfahren zur Vermessung einer Vielzahl an Halbleiterchips in einem Waferverbund.

Bei den Halbleiterchips kann es sich beispielsweise um optoelektronische Halbleiterchips wie lichtemittierende Dioden handeln. Denkbar sind jedoch auch andere im Waferverbund gefertigte elektronische Bauteile wie beispielsweise ESD-Schutzdioden oder ICs. Die Halbleiterchips im Waferverbund können nach Durchführung des Verfahrens zur Vermessung beispielsweise vereinzelt werden.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt wird der Waferverbund auf einem elektrisch leitfähigen Träger angeordnet, so dass jeweils ein Rückkontakt der Halbleiterchips durch den Träger kontaktiert wird. Bei dem Träger kann es sich beispielsweise um einen sogenannten Metallchuck handeln. Der Träger ist insbesondere ausgebildet

den Rückkontakt der Halbleiterchips auf ein Bezugspotential zu setzen. Durch den Träger werden die Rückkontakte der Halbleiterchips dabei parallel mit dem Bezugspotential gekoppelt, beispielhaft mit einem Massepotential.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt wird eine Kontaktstruktur auf einer dem Träger abgewandten Seite der Halbleiterchips angeordnet. Die Kontaktstruktur umfasst ein Kontaktelement und/oder eine Vielzahl an strahlungsemittierenden Messhalbleiterchips. Die Kontaktstruktur ist insbesondere ausgebildet, Vorderkontakte der Halbleiterchips auf ein weiteres Bezugspotential zu setzen. Bei dem Kontaktelement kann es sich beispielsweise ebenfalls um einen Metallchuck handeln. Beispielhaft besteht die Kontaktstruktur lediglich aus dem Kontaktelement. Alternativ kann die Kontaktstruktur beispielsweise auch ausschließlich aus der Vielzahl an Messhalbleiterchips bestehen, die beispielhaft in einem Waferverbund angeordnet sein können.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt wird eine Spannung zwischen der Kontaktstruktur und dem Träger angelegt. Abhängig von einer individuellen Struktur der Halbleiterchips und sich damit ergebenden elektrischen Kenngrößen wie einer Leitfähigkeit der Halbleiterchips stellt sich daraufhin ein jeweils lokal unterschiedlicher Stromfluss zwischen dem Träger und der Kontaktstruktur ein. Der lokal unterschiedliche Stromfluss führt beispielsweise zu einer gezielten Beschädigung einzelner Halbleiterchips und/oder ermöglicht einen strahlungsemittierenden Betrieb einzelner Messhalbleiterchips. Die gezielte Beschädigung einzelner Halbleiterchips kann zum Beispiel dazu dienen, Halbleiterchips zu kennzeichen, deren Kenngrößen außerhalb eines vorgegebenen Bereichs liegen.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt wird eine Vermessung der Halbleiterchips abhängig von einem Leuchtbild durchgeführt, welches durch emittierte Strahlung generiert wird, die durch Fluoreszenz bei Beleuchtung der Halbleiterchips oder durch einen strahlungsemittierenden Betrieb der Messhalbleiterchips beim Anlegen der Spannung gleichzeitig hervorgerufen wird. Das Leuchtbild weist dabei eine Vielzahl an Leuchtpunkten auf, wobei jeder Leuchtpunkt genau einem der Halbleiterchips eindeutig zugeordnet ist.

Als Beleuchtung kommt insbesondere ein Photolumineszenz-Beleuchter zur Bestrahlung des Waferverbunds mit kurzwelligem Licht in Frage, beispielsweise mit grünem Licht. Schadhafte Halbleiterchips im Waferverbund fluoreszieren trotz Photolumineszenzanregung vergleichsweise wenig, so dass die durch die bei Beleuchtung emittierte Strahlung der Halbleiterchips als Leuchtbild zur Vermessung der Halbleiterchips herangezogen werden kann. Alternativ kann die durch den strahlungsemittierenden Betrieb der Messhalbleiterchips emittierte Strahlung als Leuchtbild zur Vermessung der Halbleiterchips herangezogen werden.

Beispielsweise kann das Leuchtbild mittels eines Kamerasystems erfasst, ausgewertet und den Halbleiterchips separat voneinander, das heißt, ortsaufgelöst zugeordnet werden. Das Vermessen der Halbleiterchips kann hierbei sowohl ein Überprüfen der einzelnen Halbleiterchips umfassen, also eine Unterscheidung zwischen intakten und defekten Halbleiterchips, als auch eine Zuordnung von Charakteristika elektrischer Kenngrößen der Halbleiterchips, insbesondere Spannungs- und Stromkennlinien bei Betrieb der Halbleiterchips.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt wird der Waferverbund auf einem elektrisch leitfähigen Träger angeordnet, sodass jeweils ein Rückkontakt der Halbleiterchips durch den Träger kontaktiert wird. Daraufhin wird eine Kontaktstruktur auf einer dem Träger abgewandten Seite der Halbleiterchips angeordnet, die ein Kontaktelement und/oder eine Vielzahl an strahlungsemittierenden Messhalbleiterchips umfasst. Anschließend wird eine Spannung zwischen der Kontaktstruktur und dem Träger angelegt und eine Vermessung der Halbleiterchips abhängig von einem Leuchtbild durchgeführt, welches durch emittierte Strahlung generiert wird, die durch Fluoreszenz bei Beleuchtung der Halbleiterchips oder durch einen strahlungsemittierenden Betrieb der Messhalbleiterchips beim Anlegen der Spannung hervorgerufen wird. Das Leuchtbild weist eine Vielzahl an Leuchtpukten auf, wobei jeder Leuchtpunkt genau einem der Halbleiterchips eindeutig zugeordnet ist.

In vorteilhafter Weise kann durch die parallele Kontaktierung der Halbleiterchips separat voneinander das Vermessen der Halbleiterchips ortsaufgelöst und zeitgleich erfolgen. Insbesondere wird so zu einem effizienten und kostengünstigen Vermessen von Halbleiterchips im Waferverbund beigetragen.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt wird der Waferverbund auf einem elektrisch leitfähigen Träger angeordnet, sodass jeweils ein Rückkontakt der Halbleiterchips durch den Träger kontaktiert wird. Daraufhin wird wird eine Kontaktstruktur bestehend aus einem Kontaktelement aus Metall auf einer dem Träger abgewandten Seite der Halbleiterchips angeordnet und eine derart hohe Spannung in Sperrrichtung der Halbleiterchips zwischen der Kontaktstruktur und dem Träger angelegt, dass

rückwärtsschwache Halbleiterchips beschädigt werden. Anschließend wird eine Vermessung der Halbleiterchips abhängig von einem Leuchtbild durchgeführt, welches durch emittierte Strahlung generiert wird, die durch Fluoreszenz bei Beleuchtung der Halbleiterchips hervorgerufen wird. Das Leuchtbild weist eine Vielzahl an Leuchtpunkten auf, wobei jeder Leuchtpunkt genau einem der Halbleiterchips eindeutig zugeordnet ist. Die Strahlung emittierenden Halbleiterchips werden dabei als intakt eingestuft.

Unter rückwärtsschwachen Halbleiterchips sind diejenigen Halbleiterchips zu verstehen, die eine tatsächliche Durchbruchspannung aufweisen, welche von einer vorgegebenen Soll-Durchbruchspannung maßgeblich abweicht. In anderen Worten wird bei rückwärtsschwachen Halbleiterchips ein Stromfluss durch die entsprechenden Halbleiterchips im Durchbruchbereich des Halbleiterchips bereits bei Anlegen einer betragsmäßig geringeren Spannung als der vorgegebenen Soll-Durchbruchspannung erreicht.

Eine derartige Beschädigung der Halbleiterchips führt in der Regel dazu, dass ein sogenannter Nebenschlusspfad im Halbleiterchip entsteht. Unter Photolumineszenzbeleuchtung erzeugte Elektronen und Löcher im Halbleitermaterial rekombinieren in vorteilhafter Weise anschließend nur mehr nichtstrahlend über den Nebenschlusspfad, sodass eine Emission von Strahlung durch Fluoreszenz bei defekten Halbleiterchips weitgehend ausbleibt oder lediglich stark vermindert auftritt.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt wird der Waferverbund auf einem elektrisch leitfähigen Träger angeordnet, sodass jeweils ein Rückkontakt der

Halbleiterchips durch den Träger kontaktiert wird. Daraufhin wird eine Kontaktstruktur bestehend aus einem Verbund einer Vielzahl an strahlungsemittierenden Messhalbleiterchips auf einer dem Träger abgewandten Seite der Halbleiterchips angeordnet und eine derart dimensionierte Spannung zwischen der Kontaktstruktur und dem Träger angelegt, dass Messhalbleiterchips, welche seriell zu schadhaften Halbleiterchips angeordnet sind, Strahlung emittieren. Anschließend wird eine Vermessung der Halbleiterchips abhängig von einem Leuchtbild durchgeführt, welches durch emittierte Strahlung der Messhalbleiterchips generiert wird. Das Leuchtbild weist eine Vielzahl an Leuchtpunkten auf, wobei jeder Leuchtpunkt genau einem der Halbleiterchips eindeutig zugeordnet ist. Halbleiterchips, bei denen der zugeordnete Messhalbleiterchip keine Strahlung emittiert, werden dabei als intakt eingestuft.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt wird eine elektrisch leitfähige Schicht zur Kontaktierung von Vorderkontakten der Halbleiterchips auf einer dem Träger abgewandten Seite des Waferverbunds zwischen den Halbleiterchips und der Kontaktstruktur angeordnet. Bei der Schicht kann es sich um ein Polymer oder Elastomer handeln wie beispielsweise einen leitfähigen Gummi.

Die Schicht wird insbesondere derart auf den Waferverbund aufgebracht, dass Höhenunterschiede zwischen den Vorderkontakten lateral benachbarter Halbleiterchips ausgeglichen werden. Beispielhaft wird die Schicht hierzu mit einer vorgegebenen Kraft auf den Waferverbund aufgedrückt, um eine leichte Verformung der Schicht zu erzielen. In vorteilhafter Weise ermöglicht dies eine zuverlässige Kontaktierung der Halbleiterchips auch bei Fehlertoleranzen

in der Herstellung der Halbleiterchips sowie bei Verunreinigungen der Vorderkontakte durch Staubpartikel oder ähnlichem.

In vorteilhafter Weise ermöglicht die elektrisch leitfähige Schicht eine gleichzeitige Kontaktierung einer Mehrzahl an Kontakten. Die elektrisch leitfähige Schicht ist bevorzugt flächig ausgedehnt ausgebildet.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt ist die elektrisch leitfähige Schicht derart ausgebildet, dass die Vorderkontakte der Halbleiterchips jeweils separat oder im Wesentlichen separat von Vorderkontakten der lateral benachbarten Halbleiterchips kontaktiert werden.

In vorteilhafter Weise wird dadurch ein strahlungsemittierender Betrieb der Messhalbleiterchips im Wesentlichen unabhängig von einem strahlungsemittierenden Betrieb lateral benachbarter Messhalbleiterchips ermöglicht. Dies trägt zu einer zuverlässigen und eindeutigen Zuordnung der Leuchtpunkte in einem durch Messhalbleiterchips generierten Leuchtbild bei.

Die Kontaktierung der Vorderkontakte im Wesentlichen separat voneinander wird beispielsweise durch ein vorgegebenes Verhältnis einer Schichtdicke der elektrisch leitfähigen Schicht zu einem Abstand der Vorderkontakte lateral benachbarter Halbleiterchips ermöglicht. Im Falle, dass die Schicht isotrop leitfähig ausgebildet ist, ist die Schichtdicke der Schicht beispielhaft kleiner oder gleich dem lateralen Abstand der Vorderkontakte ausgebildet, so dass ein Stromfluss durch die Schicht im Wesentlichen quer oder senkrecht zu der lateralen Richtung in eine vertikale

Richtung gerichtet ist. Alternativ oder zusätzlich ist auch denkbar, eine Schicht einzusetzen, deren Leitfähigkeit in vertikaler Richtung im Vergleich zu deren Leitfähigkeit in lateraler Richtung erhöht ist. Beispielsweise umfasst die Schicht hierzu vertikale Durchkontaktierungen, vertikal ausgerichtete Metallfäden oder dergleichen. Dadurch ist auch eine gänzlich separate Kontaktierung der Vorderkontakte möglich.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt werden die Kontaktstruktur und die elektrisch leitfähige Schicht in einem Schritt gemeinsam auf dem Waferverbund aufgebracht. Die Kontaktstruktur und die Schicht bilden hierbei bevorzugt eine Baueinheit. Eine laterale Erstreckung der Kontaktstruktur und der Schicht muss hierbei nicht zwingenderweise mit einer lateralen Erstreckung des Waferverbunds übereinstimmen, vielmehr kann durch die Baueinheit auch lediglich ein Teilbereich der lateralen Erstreckung des Waferverbunds und somit nur ein Teil der Halbleiterchips im Waferverbunds vermessen werden.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt wird die elektrisch leitfähige Schicht in einem ersten Schritt auf dem Waferverbund aufgebracht. In einem separaten anschließenden Schritt wird die Kontaktstruktur auf der elektrisch leitfähigen Schicht aufgebracht. Bei der elektrisch leitfähigen Schicht kann es sich hierbei insbesondere um eine temporäre Schicht handeln. Bevorzugt wird die elektrisch leitfähige Schicht also temporär auf einer zu vermessenden Vielzahl an Halbleiterchips im Waferverbund aufgebracht wird und ihrerseits durch die Kontaktstruktur kontaktiert.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt ist die Spannung zwischen der Kontaktstruktur und dem Träger in Sperrrichtung der Halbleiterchips derart hoch gewählt, dass rückwärtsschwache Halbleiterchips beschädigt werden. Diejenigen Halbleiterchips im Waferverbund, die bei Beleuchtung Strahlung emittieren, werden daraufhin als intakt eingestuft.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt beträgt die Spannung in Sperrrichtung der Halbleiterchips zwischen 25 V und 150 V. Insbesondere beträgt die Spannung in Sperrichtung der Halbleiterchips zwischen 50 V und 100 V.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt ist im Falle, dass die Kontaktstruktur strahlungsemittierende Messhalbleiterchips umfasst, die Spannung in Flussrichtung der Halbleiterchips größer als die Summe aus Schleusenspannung eines Messhalbleiterchips und gegebenenfalls einer an der elektrisch leitfähigen Schicht abfallenden Spannung. Die Kontaktstruktur wird derart auf dem Waferverbund aufgebracht, dass jedem Halbleiterchip im Waferverbund jeweils wenigstens ein Messhalbleiterchip zugeordnet ist, der seriell in Flussrichtung des Halbleiterchips im Waferverbund angeordnet ist. Es werden diejenigen Messhalbleiterchips ermittelt, die bei der angelegten Spannung Strahlung emittieren. Diejenigen Halbleiterchips im Waferverbund, denen keiner der Strahlung emittierenden Messhalbleiterchips zugeordnet ist werden daraufhin als intakt eingestuft.

In vorteilhafter Weise können so defekte Halbleiterchips ermittelt werden, bei denen lediglich ein vergleichsweise geringer Spannungsabfall auftritt (sogenanntes

Kleinstromproblem). Überdies kann eine Helligkeit der emittierten Strahlung erfasst werden, abhängig derer ein entsprechender Defekt weiter klassifiziert werden kann.

Unter einer Anordnung des wenigstens einen Messhalbleiterchips seriell in Flussrichtung des Halbleiterchips im Waferverbund wird hier und im Folgenden eine Ausrichtung der Kontaktstruktur und des Waferverbunds zueinander verstanden, bei der sowohl der wenigstens eine Messhalbleiterchip als auch der jeweilige Halbleiterchip im Waferverbund im Durchlassbereich betrieben werden, wenn die Spannung zwischen der Kontaktstruktur und dem Träger in Flussrichtung der Halbleiterchips angelegt wird.

Als die an der elektrisch leitfähigen Schicht abfallende Spannung wird hier und im Folgenden von einem Schätzwert ausgegangen, der durch den Stromfluss zwischen dem Träger und der Kontaktstruktur sowie einen spezifischen elektrischen Widerstand der Schicht vorgegeben ist.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt ist die Spannung in Flussrichtung der Halbleiterchips kleiner als die Summe aus der Schleusenspannung eines Halbleiterchips im Waferverbund, der Schleusenspannung eines Messhalbleiterchips der Kontaktstruktur und gegebenenfalls der an der elektrisch leitfähigen Schicht abfallenden Spannung.

In vorteilhafter Weise kann somit beigetragen werden, einen Stromfluss durch intakte Halbleiterchips gering zu halten. Insbesondere kann damit verhindert werden, dass Strahlung von Messhalbleiterchips emittiert wird, die intakten Halbleiterchips zugeordnet sind.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt ist im Falle, dass die Kontaktstruktur strahlungsemittierende Messhalbleiterchips umfasst, die Spannung in Sperrrichtung der Halbleiterchips größer als die Summe aus der Schleusenspannung eines Messhalbleiterchips und gegebenenfalls einer an der elektrisch leitfähigen Schicht abfallenden Spannung. Die Kontaktstruktur wird derart auf dem Waferverbund aufgebracht, dass jedem Halbleiterchip im Waferverbund jeweils wenigstens ein Messhalbleiterchip zugeordnet ist, der seriell entgegen der Flussrichtung des Halbleiterchips im Waferverbund angeordnet ist. Es werden diejenigen Messhalbleiterchips ermittelt, die bei der angelegten Spannung Strahlung emittierenden. Diejenigen Halbleiterchips im Waferverbund, denen keiner der Strahlung emittierenden Messhalbleiterchips zugeordnet ist werden daraufhin als intakt eingestuft.

In vorteilhafter Weise können somit defekte Halbleiterchips ermittelt werden, bei denen lediglich ein vergleichsweise hoher Sperrstrom fließt. Überdies kann eine Helligkeit der emittierten Strahlung erfasst werden, abhängig derer ein entsprechender Defekt weiter klassifiziert werden kann.

Unter einer Anordnung des wenigstens einen Messhalbleiterchips seriell entgegen der Flussrichtung des Halbleiterchips im Waferverbund wird hier und im Folgenden eine Ausrichtung der Kontaktstruktur und des Waferverbunds zueinander verstanden, bei der lediglich der wenigstens eine Messhalbleiterchip im Durchlassbereich, der jeweilige Halbleiterchip im Waferverbund hingegen im Sperrbereich betrieben wird, wenn die Spannung zwischen der Kontaktstruktur und dem Träger entgegen der Flussrichtung der Halbleiterchips angelegt wird.

In zumindest einer Ausführungsform gemäß dem ersten Aspekt wird bei der Vermessung der Halbleiterchips abhängig dem Leuchtbild die angelegte Spannung auf wenigstens einen vorgegebenen Kennwert gesetzt. Daraufhin wird jeweils ein Helligkeitskennwert der Messhalbleiterchips ermittelt. Der Helligkeitskennwert ist dabei repräsentativ für eine Helligkeit der jeweiligen emittierten Strahlung. Abhängig von dem ermittelten Helligkeitskennwert wird jeweils auf eine Stromdichte geschlossen, die den jeweiligen Halbleiterchip durchfließt.

In vorteilhafter Weise kann somit parallel für die Vielzahl der Halbleiterchips im Waferverbund nacheinander für jeweils verschiedene angelegte Spannungen eine Stromverteilung ermittelt werden.

Gemäß einem zweiten Aspekt betrifft die Erfindung eine Vorrichtung zur Vermessung einer Vielzahl an Halbleiterchips in einem Waferverbund. Die Vorrichtung umfasst eine elektrisch leitfähige Schicht zur direkten Kontaktierung jeweils eines Kontakts der Halbleiterchips. Die elektrisch leitfähige Schicht ist insbesondere ausgebildet, eine Mehrzahl der Kontakte der Halbleiterchips gleichzeitig zu kontaktieren.

Darüber hinaus umfasst die Vorrichtung eine auf der elektrisch leitfähigen Schicht angeordnete Kontaktstruktur, die mit der elektrisch leitfähigen Schicht elektrisch gekoppelt ist. Die Kontaktstruktur ist ausgebildet, über die elektrisch leitfähige Schicht die Vielzahl an Halbleiterchips parallel zu kontaktieren. Die Kontaktstruktur und die Schicht bilden hierbei insbesondere eine Baueinheit.

Die Vorrichtung kann insbesondere zur Vermessung einer Vielzahl an Halbleiterchips in einem Waferverbund nach einem Verfahren gemäß dem ersten Aspekt eingesetzt werden. Die im Zusammenhang mit dem Verfahren gemäß dem ersten Aspekt offenbarten Merkmale gelten daher auch für die Vorrichtung gemäß dem zweiten Aspekt und umgekehrt.

Durch direkte Kontaktierung der Kontakte der Halbleiterchips kann auf eine Strukturierung der leitfähigen Schicht bzw. auf eine zusätzliche Kontaktschicht zwischen der leitfähigen Schicht und dem Waferverbund verzichtet werden. Mit Vorteil ist eine exakte Ausrichtung (sogenanntes Alignment") der einzelnen Kontakte der Halbleiterchips lediglich optional, eine Positionierung der Vorrichtung auf dem Waferverbund wird also erleichtert.

In zumindest einer Ausführungsform gemäß dem ersten oder zweiten Aspekt umfasst die elektrisch leitfähige Schicht ein Polymer oder besteht daraus. Insbesondere kann es sich hierbei um ein Elastomer wie einen leitfähigen Gummi handeln.

Durch die leitfähige Schicht kann neben dem Ausgleich von Unebenheiten bei der Kontaktierung der Halbleiterchips auch eine Querleitung zwischen den Kontakten der Halbleiterchips, also in lateraler Richtung, hochohmig gehalten werden, so dass eine gegenseitige Einflussnahme bei der Vermessung der Halbleiterchips reduziert bzw. verhindert wird. Darüber hinaus kann die leitfähige Schicht als hochohmiger Vorwiderstand dienen, der einen Stromfluss zwischen der Kontaktstruktur und den Kontakten der Halbleiterchips begrenzt.

Die elektrischen Eigenschaften der leitfähigen Schicht können zumindest teilweise auch in die Kontaktstruktur integriert werden. So ist beispielsweise denkbar, die geringe Leitfähigkeit in lateraler Richtung durch eine geeignete Schichtstruktur von Epitaxieschichten der Kontaktstruktur nachzubilden.

In zumindest einer Ausführungsform gemäß dem ersten oder zweiten Aspekt ist die Kontaktstruktur flexibel ausgebildet. Insbesondere ist die Kontaktstruktur derart ausgebildet, dass sie sich der zu vermessenden Vielzahl an Halbleiterchips im Waferverbund anpasst. In anderen Worten können bereits durch die Kontaktstruktur Unebenheiten bei der Kontaktierung der Halbleiterchips ausgeglichen werden.

In zumindest einer Ausführungsform gemäß dem ersten oder zweiten Aspekt weist die elektrisch leitfähige Schicht eine Schichtdicke zwischen 100 nm und 1 mm auf. Dies ermöglicht den Ausgleich von Unebenheiten sowie eine geringe Querleitfähigkeit.

In zumindest einer Ausführungsform gemäß dem ersten oder zweiten Aspekt ist die elektrisch leitfähige Schicht anisotrop leitfähig ausgebildet. Dadurch kann die gegenseitige Einflussnahme bei der Vermessung der Halbleiterchips besonders gering gehalten werden.

In zumindest einer Ausführungsform gemäß dem ersten oder zweiten Aspekt weist die elektrisch leitfähige Schicht eine Vielzahl an vertikalen Durchkontaktierungen zur Kontaktierung der Halbleiterchips auf. Jeweils einem Kontakt der Halbleiterchips ist dabei zumindest eine Durchkontaktierung zuordnenbar.

In zumindest einer Ausführungsform gemäß dem ersten oder zweiten Aspekt ist die elektrisch leitfähige Schicht isotrop leitfähig ausgebildet.

In zumindest einer Ausführungsform gemäß dem ersten oder zweiten Aspekt ist die elektrisch leitfähige Schicht eben oder im Wesentlichen eben ausgebildet. Unter einer ebenen oder im Wesentlichen ebenen Schicht wird insbesondere eine Schicht verstanden, welche keine strukturierenden Prozessschritte erfahren hat, also unstrukturiert ausgebildet ist. Eine Oberfläche der leitfähigen Schicht weist bevorzugt also keine Vertiefungen, Erhöhungen bzw. Wölbungen auf, welche nicht herstellungsbedingt unvermeidlich sind.

In zumindest einer Ausführungsform gemäß dem ersten oder zweiten Aspekt ist die elektrisch leitfähige Schicht eingerichtet, einen Stromfluss zwischen der Kontaktstruktur und den Kontakten der Halbleiterchips gezielt zu begrenzen. Die leitfähige Schicht stellt in diesem Zusammenhang beispielhaft einen hochohmigen Vorwiderstand dar. Insbesondere kann die gezielte Begrenzung des Stromflusses zwischen der Kontaktstruktur und den Kontakten der Halbleiterchips durch durch die elektrisch leitfähige Schicht durch deren spezifischen elektrischen Widerstand und/oder deren Dicke erreicht werden, insbesondere durch geeignete Kombination aus dem spezifischen elektrischen Widerstand der leitfähigen Schicht sowie ihrer Dicke. Denkbar wäre beispielsweise ein Bereich des spezifischen elektrischen Widerstands * der Dicke der leitfähigen Schicht von $0{,}1\ \Omega*mm^2 < x < 100k\ \Omega*mm^2$, insbesondere $1\ \Omega*mm^2 < x < 1k\ \Omega*mm^2$. Der spezifische elektrische Widerstand kann hierbei beispielsweise aus einem nachfolgend genannten Bereich gewählt werden.

In zumindest einer Ausführungsform gemäß dem ersten oder zweiten Aspekt weist die elektrisch leitfähige Schicht einen spezifischen elektrischen Widerstand zwischen $0,01 \times 10^{-3}$ Ωm und $0,01 \times 10^{-2}$ Ωm auf.

In zumindest einer Ausführungsform gemäß dem ersten oder zweiten Aspekt besteht die Kontaktstruktur aus einem Kontaktelement aus Metall. Die Vermessung kann damit besonders einfach und kostengünstig erfolgen.

In zumindest einer Ausführungsform gemäß dem ersten oder zweiten Aspekt besteht die Kontaktstruktur aus einem Verbund einer Vielzahl an strahlungsemittierenden Messhalbleiterchips. Dies ermöglicht eine genaue Vermessung der elektrischen Kenngrößen der Halbleiterchips.

Ein elektrischer Anschluss der Vorrichtung kann beispielsweise flächig erfolgen über eine optisch transparente Kontaktschicht wie ein transparentes, leitfähiges Oxid (TCO Transparent Conductive Oxide), beispielhaft Indiumzinnoxid (ITO). Alternativ kann der elektrische Anschluss auch über Seitkontakte erfolgen, wobei die Vorrichtung in diesem Fall mit Vorteil eine flächige Stromaufweitungsschicht aufweist, durch die eine Gleichverteilung eines Bezugspotentials über die Vielzahl an strahlungsemittierenden Messhalbleiterchips ermöglicht wird.

Insbesondere weist der Verbund der Vielzahl an Messhalbleiterchips ein Substrat auf, das für emittierte Strahlung der Messhalbleiterchips durchlässig ist. In diesem Zusammenhang sind die Messhalbleiterchips beispielsweise als infrarot emittierende LEDs ausgebildet, die auf einem GaAs-Substrat angeordnet sind. In vorteilhafter Weise kann durch

entsprechende Wahl der Dotierung des GaAs-Substrats dieser zur Stromaufweitung dienen. Bei einem elektrischen Anschluss über Seitkontakte wäre beispielsweise auch ein Saphir-Substrat denkbar, bei dem die Messhalbleiterchips über eine zusätzliche Stromaufweitungsschicht auf dem Substrat kontaktiert werden.

Gemäß einem dritten Aspekt betrifft die Erfindung ein Verfahren zur Herstellung einer Vielzahl an Halbleiterchips in einem Waferverbund. Insbesondere kann das Verfahren zur Belastung und anschließenden Charakterisierung der Halbleiterchips eingesetzt werden.

Bei dem Verfahren wird analog zu dem Verfahren gemäß dem ersten Aspekt der Waferverbund auf einem elektrisch leitfähigen Träger angeordnet, so dass jeweils ein Rückkontakt der Halbleiterchips durch den Träger kontaktiert wird.

Ferner wird analog zu dem Verfahren gemäß dem ersten Aspekt eine Kontaktstruktur auf einer dem Träger abgewandten Seite der Halbleiterchips angeordnet, die ein Kontaktelement umfasst oder daraus besteht.

Darüber hinaus wird analog zu dem Verfahren gemäß dem ersten Aspekt eine Spannung zwischen der Kontaktstruktur und dem Träger angelegt. Die Spannung zwischen der Kontaktstruktur und dem Träger in Sperrrichtung der Halbleiterchips ist derart hoch gewählt, dass rückwärtsschwache Halbleiterchips beschädigt werden. Insbesondere kann so durch einen dadurch hervorgerufenen, lokal unterschiedlichen Stromfluss eine gezielte Beschädigung einzelner Halbleiterchips erreicht werden.

Durch die gezielte Beschädigung rückwärtsschwacher Halbleiterchips wird erreicht, dass lediglich vollständig funktionstüchtige sowie defekte Halbleiterchips aus der Herstellung hervorgehen, nicht aber teilweise funktionstüchtige Halbleiterchips, deren tatsächliche elektrische Kenngrößen stark von ihren elektrischen Soll-Kenngrößen abweichen.

Die gezielt beschädigten Halbleiterchips können im Vergleich zu den teilweise oder vollständig funktionstüchtigen Halbleiterchips dunkler beziehungsweise schwarz erscheinen, beispielsweise aufgrund einer Hitzeentwicklung infolge des Stromflusses. Im Anschluss an das Herstellungsverfahren lassen sich die beschädigten Halbleiterchips so beispielhaft manuell oder maschinell vereinfacht aussortieren.

In zumindest einer Ausführungsform gemäß dem dritten Aspekt wird eine Vermessung der Halbleiterchips abhängig von einem Erscheinungsbild der Halbleiterchips durchgeführt. Das Erscheinungsbild wird in einer ersten Ausführungsvariante analog zu dem Verfahren gemäß dem ersten Aspekt durch emittierte Strahlung generiert, die durch Fluoreszenz bei Beleuchtung der Halbleiterchips gleichzeitig hervorgerufen wird.

Alternativ wird das Erscheinungsbild in einer zweiten Ausführungsvariante durch reflektierte Strahlung generiert, die bei Beleuchtung des Halbleiterchips gleichzeitig reflektiert wird. Das Erscheinungsbild weist in beiden Ausführungsvarianten eine Vielzahl an Bildpunkten auf, wobei jeder Bildpunkt genau einem der Halbleiterchips eindeutig zugeordnet ist.

Bei dem Erscheinungsbild in der ersten Ausführungsvariante kann es sich insbesondere um das Leuchtbild gemäß dem ersten Aspekt handeln.

In der zweiten Ausführungsvariante können auch weitere optische Auffälligkeiten der Halbleiterchips zur Vermessung herangezogen werden. Wie oben erwähnt können die schadhaften Halbleiterchips beispielsweise als dunkle beziehungsweise schwarze Bildpunkte erfasst werden, was als Indikator bei der Unterscheidung zwischen intakten und defekten Halbleiterchips dient.

Weitere Vorteile, vorteilhafte Ausführungsformen und Weiterbildungen ergeben sich aus dem im Folgenden in Verbindung mit den Figuren beschriebenen Ausführungsbeispielen.

Es zeigen:

Figur 1	ein Ausführungsbeispiel zur Vermessung einer Vielzahl an Halbleiterchips im Waferverbund,
Figur 2	ein Ausführungsbeispiel eines Ablaufdiagramms zur Vermessung der Halbleiterchips gemäß Figur 1,
Figur 3	ein Ausführungsbeispiel einer Vorrichtung zur Vermessung der Halbleiterchips gemäß Figur 1,
Figur 4	ein weiteres Ausführungsbeispiel einer Vorrichtung zur Vermessung der Halbleiterchips gemäß Figur 1,

Figur 5	ein Ausführungsbeispiel der Vermessung der Halbleiterchips gemäß Figur 1,
Figur 6	ein weiteres Ausführungsbeispiel der Vermessung der Halbleiterchips gemäß Figur 1,
Figuren 7a und b	ein weiteres Ausführungsbeispiel zur Vermessung einer Vielzahl an Halbleiterchips im Waferverbund.

Gleiche oder gleichwirkende Elemente sind in den Figuren jeweils mit den gleichen Bezugszeichen versehen. Die in den Figuren dargestellten Bestandteile sowie die Größenverhältnisse der Bestandteile untereinander sind nicht als maßstabsgerecht anzusehen.

Figur 1 zeigt ein erstes Ausführungsbeispiel zur Vermessung einer Vielzahl an Halbleiterchips im Waferverbund. Ein zu vermessender Waferverbund 100 mit einer Vielzahl an Halbleiterchips 10 (siehe Figuren 5-7b) wird auf einem Träger 400 angeordnet, beispielsweise einem Metallchuck. Der Waferverbund 100 wird daraufhin flächendeckend mit einer leitfähigen Schicht 300 aus Polymer sowie einer Kontaktstruktur 200 in Kontakt gebracht. Die Kontaktstruktur 200 kann auch als sogenannter „Probe-Wafer" bezeichnet werden. Anschließend wird eine Spannung zwischen dem Träger 400 und der Kontaktstruktur 200 angelegt, beispielhaft über eine Seitenkontaktierung 202. Die Kontaktstruktur 200 umfasst eine Vielzahl an Messhalbleiterchips 20 (siehe Figuren 2-6), welche daraufhin Strahlung emittieren, die über ein Kamerasystem 500 ortsaufgelöst detektiert wird.

Anhand des beispielhaften Ablaufdiagramms der Figur 2 werden die Verfahrensschritte zur Vermessung der Halbleiterchips 10 gemäß Figur 1 im Folgenden näher erläutert.
In einem Schritt S1 wird der Waferverbund 100 auf einem Träger 400 angeordnet und die Kontaktstruktur 200 mit der leitfähigen Schicht 300 auf dem Waferverbund 100 aufgebracht.

In einem darauffolgenden Schritt S3 wird eine Spannung zwischen dem Träger 400 und der Kontaktstruktur 200 auf einen vorgegebenen Spannungskennwert gesetzt und die daraufhin emittierte Strahlung einzelner Messhalbleiterchips 20 erfasst. Anschließend wird die erfasste Strahlung mittels Bildverarbeitung den emittierenden Messhalbleiterchips 20 ortsaufgelöst zugeordnet und ein jeweiliger Helligkeitskennwert ermittelt, der eine Helligkeit der jeweiligen Strahlung repräsentiert.

In einem nachfolgenden Schritt S5 wird der jeweilige Helligkeitskennwert der Messhalbleiterchips 20 mit Kalibrierungsdaten der jeweiligen Messhalbleiterchips 20 abgeglichen, und eine den jeweiligen Messhalbleiterchip 20 durchfließende Stromdichte abhängig von Kalibrierungsdaten und jeweiligem Hellgkeitskennwert ermittelt.

Die Kalibrierungsdaten werden beispielsweise vorab erzeugt, indem ein konstanter Strom nacheinander in jeden Messhalbleiterchip 20 einzeln oder gemittelt über mehrere Messhalbleiterchips 20 eingeprägt und die Helligkeit hierbei hervorgerufener Strahlung gemessen wird.

In einem weiteren Schritt S7 werden die Messhalbleiterchips 20 jeweils den Halbleiterchips 10 des zu vermessenden Waferverbunds 100 zugeordnet. Abhängig von der jeweiligen

Stromdichte, die diejenigen Messhalbleiterchips 20 durchfließt, die einem Halbleiterchip 10 zugeordnet sind, wird ein zu dem Spannungskennwert korrespondierender Stromkennwert ermittelt, der dem Halbleiterchip 10 zugeordnet wird.

Das Verfahren wird nachfolgend beispielsweise mit einem weiteren Spannungskennwert analog zu Schritt S3 fortgesetzt, um für jeden Halbleiterchip 10 parallel jeweils eine Spannungs- und Stromkennlinie aus den Spannungskennwerten und den ermittelten Stromkennwerten zu erstellen. Die Messung erfolgt dabei in Flussrichtung (vgl. Figur 5).

Alternativ wird das Verfahren nachfolgend beendet. Beispielhaft kann so in einer einzigen Messung über die Lichtverteilung in der Kontaktstruktur der Stromfluss ortsaufgelöst für den gesamten Waferverbund 100 sichtbar gemacht werden. In vorteilhafter Weise ist die Messdauer daher unabhängig von der lateralen Erstreckung des Waferverbunds 100, so dass zu einer Reduktion der Herstellungskosten der Halbleiterchips 10 beigetragen werden kann.

Figur 3 zeigt eine beispielhafte erste Ausführungsvariante einer Vorrichtung zur Vermessung der Halbleiterchips 10 gemäß Figur 1. Die Vorrichtung umfasst die Kontaktstruktur 200 und eine Kontaktfolie aus elastischem Polymer als leitfähige Schicht 300. Die Kontaktstruktur 200 weist eine typische LED-Struktur auf, welche auf einem optisch transparenten Substrat 240, wie z.B. aus Glas oder poliertem Saphir, angeordnet ist. Die LED-Struktur umfasst eine erste Halbleiterschicht 210, eine aktive Schicht 220 zur Erzeugung oder Detektion elektromagnetischer Strahlung, und eine zweite

Halbleiterschicht 230. Die erste und zweite Halbleiterschicht 210, 230 bezeichnen jeweils Halbleiterschichten unterschiedlichen Typs und können jeweils eine oder mehrere n-dotierte oder p-dotierte Halbleiterschichten umfassen. Die aktive Schicht kann zum Beispiel als Doppelheterostruktur, als Einfach-Quantentopfstruktur oder Mehrfach-Quantentopfstruktur ausgebildet sein. Die LED-Struktur ist in mehrere lateral benachbarte Messhalbleiterchips 20 unterteilt, welche mit ihrer Rückseite 201 jeweils über einen Seitenkontakt 202 mit einem Bezugspotential koppelbar sind. Über eine Metallisierung 203 aus z.B. Gold sind die Messhalbleiterchips 20 auf der Schicht 300 angeordnet. Die Vorrichtung lässt sich über die Schicht 300 mit den Halbleiterchips 10 koppeln, wie hier beispielhaft durch Vorderkontakte 103 der Halbleiterchips 10 dargestellt. Eine Anzahl, Struktur und/oder Dimensionierung der Messhalbleiterchips 20 ist hierbei mit Vorteil an die zu vermessende Struktur angepasst. So ist in der ersten Ausführungsvariante wie anhand Figur 3 dargestellt jedem Vorderkontakt 103 ein Messhalbleiterchip 20 zugeordnet. Alternativ hierzu kann die Anzahl der Messhalbleiterchips 20 die der Vorderkontakte 103 übersteigen. Wie in einer zweiten Ausführungsvariante anhand Figur 4 dargestellt können so mehrere Messhalbleiterchips 20 jeweils einem Kontakt zugeordnet werden. In vorteilhafter Weise kann die Vorrichtung so universell für beliebige Halbleiterchip-Typen verwendet werden.

Figur 5 zeigt eine beispielhafte erste Ausführungsvariante der Vermessung der Halbleiterchips 10 gemäß Figur 1. Hierbei handelt es sich beispielsweise um eine Kleinstrommessung der Halbleiterchips 10. Die Kontaktstruktur 200 entspricht der in Fig. 3 dargestellten Kontaktstruktur, die auf dem Waferverbund 100 derart aufgebracht werden, dass die durch

die Halbleiterchips 10 und Messhalbleiterchips 20 gebildeten Dioden wie schematisch dargestellt seriell in Flussrichtung verschaltet sind. Die Schicht 300 dient wiederum als Kontaktschicht mit Höhenausgleich, um alle Halbleiterchips im Waferverbund zu kontaktieren. In dieser Ausführungsvariante ist die Schicht 300 beispielhaft anisotrop leitfähig ausgebildet. In diesem Zusammenhang weist die Schicht 300 niederohmige Durchkontaktierungen 301 auf. Alternativ kann die Schicht 300 aber auch dünn und isotrop hochohmig ausgebildet sein, um eine geringe Querleitung zu gewährleisten. Beispielsweise ist eine Schichtdicke der Schicht 300 dabei kleiner oder gleich dem lateralen Abstand benachbarter Vorderkontakte 103 der Halbleiterchips 10. Die Halbleiterchips 10 weisen analog zu den Messhalbleiterchips 20 eine erste Halbleiterschicht 110, eine aktive Schicht 120, und eine zweite Halbleiterschicht 130 auf. Die erste Halbleiterschicht 110, 210 ist in diesem Ausführungsbeispiel n-dotiert, die zweite Halbleiterschicht 130, 230 p-dotiert. Die Vorderkontakte 103 der Halbleiterchips 10 sind mit der Schicht 300 gekoppelt. Über Rückkontakte 101 sind die Halbleiterchips 10 mittels des Trägers 400 an ein Massepotential gekoppelt.

Eine Spannung U wird zwischen der Kontaktstruktur 200 und dem Träger 400 angelegt, die kleiner ist als die Summe beider Schleusenspannungen der Dioden zuzüglich einer auftretenden Spannungsdifferenz über die Schicht 300. Bei intakten Halbleiterchips 10 fällt eine genügend hohe Spannung ab, so dass die zugeordneten Messhalbleiterchips 20 nicht aufleuchten. Bei einem Kleinstromproblem ist der Spannungsabfall an dem Halbleiterchip 10 hingegen geringer, so dass die zugeordneten Messhalbleiterchips 20 aufleuchten. Die Helligkeit der Messhalbleiterchips 20 geben zudem

Aufschluss über den durchfließenden Strom I, also über die Stärke des Kleinstromproblems.

Figur 6 zeigt eine beispielhafte zweite Ausführungsvariante der Vermessung der Halbleiterchips 10 gemäß Figur 1. Hierbei handelt es sich beispielsweise um eine Detektion von erhöhten Rückwärtsströmen bei den Halbleiterchips 10. Im Gegensatz zu der vorigen Ausführungsvariante wird die Kontaktstruktur 300 derart auf dem Waferverbund 100 aufgebracht, dass die durch die Halbleiterchips 10 und Messhalbleiterchips 20 gebildeten Dioden wie schematisch dargestellt seriell entgegengesetzt verschaltet sind. Die erste Halbleiterschicht 110 ist in diesem Ausführungsbeispiel p-dotiert, die zweite Halbleiterschicht 130 n-dotiert. Die Schicht 300 dient einerseits als Kontaktschicht mit Höhenausgleich, andererseits als hochohmiger Vorwiderstand zur Strombegrenzung und lateralen Entkopplung benachbarter Halbleiterchips 10. Bei geringem Sperrstrom I durch den Halbleiterchip 10 fällt an dem Messhalbleiterchip 20 nur eine geringe Spannung ab und diese leuchtet nicht. Bei erhöhtem Sperrstrom I, beispielsweise bei einem Defekt des Halbleiterchips 10, leuchtet der Messhalbleiterchip 20 auf, anhand der Helligkeit kann zusätzlich auf die Höhe des Sperrstroms I geschlossen werden.

Anhand der Figuren 7a und 7b ist ein zweites Ausführungsbeispiel zur Vermessung einer Vielzahl an Halbleiterchips 10 im Waferverbund 100 dargestellt. Der Waferverbund 100 wird auf einem Träger 400 angeordnet und die Halbleiterchips 10 ganzflächig mittels einer leitfähigen Schicht 300 aus Gummi kontaktiert, die auf einer als Metallchuck ausgebildeten Kontaktstruktur 200 aufgebracht ist (Figur 7a). Anschließend wird ein Gegenspannungspuls von z.B.

-100 V für 10 s zwischen der Kontaktstruktur 200 und dem Träger 400 angelegt. Aufgrund der Parallelschaltung erfahren alle Halbleiterchips 10 eine gleiche Belastung. Hierbei fließt bei Halbleiterchips 10 mit Rückwärtsschwäche ein Strom in Höhe von etwa 4 mA, durch den ein Nebenschluss erzeugt und die Halbleiterchips damit beschädigt wird. Der Strom, der lokal fließt, kann über die Leitfähigkeit des Gummis eingestellt werden, der hierbei einen Serienwiderstand darstellt. In diesem Zusammenhang kann ein derartiger Energieeintrag in den Halbleiterchip 10 eingestellt werden, dass der erzeugte Nebenschluss groß genug ist, um ihn in einem nachfolgenden Verfahrensschritt (Figur 7b) detektieren zu können.

In dem nachfolgenden Verfahrensschritt werden die Halbleiterchips 10 mittels eines Photolumineszenzbeleuchters 501 bestrahlt. Bei intakten Halbleiterchips 10a rekombinieren durch Bestrahlung erzeugte Elektronen und Löcher optisch. Die dabei hervorgerufene Fluoreszenz kann über das Kamerasystem 500 erfasst werden. Bei defekten Halbleiterchips 10b rekombinieren die Elektronen und Löcher hingegen nichtstrahlend über den Nebenschlusspfad, diese Halbleiterchips 10 bleiben vergleichsweise dunkel.

Bei dem Photolumineszenzbeleuchter 501 kann es sich beispielsweise um einen Ring aus LEDs mit optischen Kurzpassfilter handeln, z.B. grünen LEDs. In vorteilhafter Weise ist der Ring so angeordnet, dass eine homogene, kurzwellige Bestrahlung der Halbleiterchips 10 erfolgt. Die Fluoreszenz wird beispielsweise durch einen optischen Langpassfilter 503 von dem Kamerasystem 500 erfasst. Der Verfahrensschritt 7b kann auch bei bereits vereinzelten Halbleiterchips durchgeführt werden.

Die Erfindung ist nicht durch die Beschreibung anhand der Ausführungsbeispiele auf diese beschränkt. Vielmehr umfasst die Erfindung jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in den Patentansprüchen und nachfolgenden Konzepten beinhaltet, auch wenn dieses Merkmal oder diese Kombination selbst nicht explizit in den Patentansprüchen, nachfolgenden Konzepten oder Ausführungsbeispielen angegeben ist.

Konzepte:

1. Verfahren zur Vermessung einer Vielzahl an Halbleiterchips in einem Waferverbund, bei dem
- der Waferverbund auf einem elektrisch leitfähigen Träger angeordnet wird, so dass jeweils ein Rückkontakt der Halbleiterchips durch den Träger kontaktiert wird,
- eine Kontaktstruktur auf einer dem Träger abgewandten Seite der Halbleiterchips angeordnet wird, wobei die Kontaktstruktur ein Kontaktelement und/oder eine Vielzahl an strahlungsemittierenden Messhalbleiterchips umfasst,
- eine Spannung zwischen der Kontaktstruktur und dem Träger angelegt wird, und
- eine Vermessung der Halbleiterchips abhängig von einem Leuchtbild durchgeführt wird, welches durch emittierte Strahlung generiert wird, die durch Fluoreszenz bei Beleuchtung der Halbleiterchips oder durch einen strahlungsemittierenden Betrieb der Messhalbleiterchips beim Anlegen der Spannung gleichzeitig hervorgerufen wird, wobei das Leuchtbild eine Vielzahl an Leuchtpunkten aufweist, und jeder Leuchtpunkt genau einem der Halbleiterchips eindeutig zugeordnet ist.

2. Verfahren nach Konzept 1, bei dem eine elektrisch leitfähige Schicht zur Kontaktierung von Vorderkontakten der Halbleiterchips auf einer dem Träger abgewandten Seite des Waferverbunds zwischen den Halbleiterchips und der Kontaktstruktur angeordnet wird.

3. Verfahren nach Konzept 2, bei dem die elektrisch leitfähige Schicht derart ausgebildet ist, dass die Vorderkontakte der Halbleiterchips jeweils separat von

Vorderkontakten lateral benachbarter Halbleiterchips kontaktiert werden.

4. Verfahren nach einem der vorstehenden Konzepte 2 oder 3, bei dem die Kontaktstruktur und die elektrisch leitfähige Schicht in einem Schritt gemeinsam auf dem Waferverbund aufgebracht werden.

5. Verfahren nach einem der vorstehenden Konzepte 1 bis 4, bei dem

- die Spannung zwischen der Kontaktstruktur und dem Träger in Sperrrichtung der Halbleiterchips derart hoch gewählt ist, dass rückwärtsschwache Halbleiterchips beschädigt werden, wobei
- diejenigen Halbleiterchips im Waferverbund, die bei Beleuchtung Strahlung emittieren, als intakt eingestuft werden.

6. Verfahren nach Konzept 5, bei dem die Spannung in Sperrrichtung der Halbleiterchips zwischen 25 V und 150 V beträgt.

7. Verfahren nach einem der vorstehenden Konzepte 1 bis 6, bei dem im Falle, dass die Kontaktstruktur strahlungsemittierende Messhalbleiterchips umfasst:

- die Spannung in Flussrichtung der Halbleiterchips größer ist als die Summe aus Schleusenspannung eines Messhalbleiterchips und gegebenenfalls einer an der elektrisch leitfähigen Schicht abfallenden Spannung, wobei
- die Kontaktstruktur derart auf dem Waferverbund aufgebracht wird, dass jedem Halbleiterchip im Waferverbund jeweils wenigstens ein Messhalbleiterchip zugeordnet ist, der

seriell in Flussrichtung des Halbleiterchips im Waferverbund angeordnet ist,

- diejenigen Messhalbleiterchips ermittelt werden, die bei der angelegten Spannung Strahlung emittieren, und
- diejenigen Halbleiterchips im Waferverbund, denen keiner der Strahlung emittierenden Messhalbleiterchips zugeordnet ist als intakt eingestuft werden.

8. Verfahren nach Konzept 7, bei dem die Spannung in Flussrichtung der Halbleiterchips kleiner ist als die Summe aus der Schleusenspannung eines Halbleiterchips im Waferverbund, der Schleusenspannung eines Messhalbleiterchips und gegebenenfalls der an der elektrisch leitfähigen Schicht abfallenden Spannung.

9. Verfahren nach einem der vorstehenden Konzepte 1 bis 6, bei dem im Falle, dass die Kontaktstruktur strahlungsemittierende Messhalbleiterchips umfasst:

- die Spannung in Sperrichtung der Halbleiterchips größer ist als die Summe aus Schleusenspannung eines Messhalbleiterchips und gegebenenfalls einer an der elektrisch leitfähigen Schicht abfallenden Spannung, wobei
- die Kontaktstruktur derart auf dem Waferverbund aufgebracht wird, dass jedem Halbleiterchip im Waferverbund jeweils wenigstens ein Messhalbleiterchip zugeordnet wird, der seriell entgegen der Flussrichtung des Halbleiterchips im Waferverbund angeordnet ist,
- diejenigen Messhalbleiterchips ermittelt werden, die bei der angelegten Spannung Strahlung emittieren, und
- diejenigen Halbleiterchips im Waferverbund, denen keiner der Strahlung emittierenden Messhalbleiterchips zugeordnet ist als intakt eingestuft werden.

10. Verfahren nach einem der vorstehenden Konzepte 7 bis 9, bei dem die Vermessung der Halbleiterchips abhängig von dem Leuchtbild umfasst:
- die angelegte Spannung wird auf wenigstens einen vorgegebenen Kennwert gesetzt,
- jeweils ein Helligkeitskennwert der Messhalbleiterchips wird ermittelt, der repräsentativ ist für eine Helligkeit der jeweiligen emittierten Strahlung, und
- abhängig von dem ermittelten Helligkeitskennwert wird jeweils auf eine Stromdichte geschlossen, die den jeweiligen Halbleiterchip durchfließt.

11. Vorrichtung zur Vermessung einer Vielzahl an Halbleiterchips in einem Waferverbund, umfassend
- eine elektrisch leitfähige Schicht zur Kontaktierung jeweils eines Kontakts der Halbleiterchips, und
- eine auf der elektrisch leitfähigen Schicht angeordnete Kontaktstruktur, die mit der elektrisch leitfähigen Schicht elektrisch gekoppelt und ausgebildet ist, über die elektrisch leitfähige Schicht die Vielzahl an Halbleiterchips parallel zu kontaktieren.

12. Verfahren oder Vorrichtung nach einem der vorstehenden Konzepte 2 bis 11, wobei die elektrisch leitfähige Schicht ein Polymer umfasst oder daraus besteht.

13. Verfahren oder Vorrichtung nach einem der vorstehenden Konzepte 2 bis 12, wobei die elektrisch leitfähige Schicht eine Schichtdicke zwischen 100 nm und 1 mm aufweist.

14. Verfahren oder Vorrichtung nach einem der vorstehenden Konzepte 2 bis 13, wobei die elektrisch leitfähige Schicht anisotrop leitfähig ausgebildet ist.

15. Verfahren oder Vorrichtung nach einem der vorstehenden Konzepte 2 bis 14, wobei die elektrisch leitfähige Schicht eine Vielzahl an vertikalen Durchkontaktierungen zur Kontaktierung der Halbleiterchips aufweist, wobei jeweils einem Kontakt der Halbleiterchips zumindest eine Durchkontaktierung zuordnenbar ist.

16. Verfahren oder Vorrichtung nach einem der vorstehenden Konzepte 2 bis 15, wobei die elektrisch leitfähige Schicht einen spezifischen elektrischen Widerstand zwischen $0{,}001 \times 10^{-2}$ Ωm und $0{,}01 \times 10^{-2}$ Ωm aufweist.

17. Verfahren nach einem der vorstehenden Konzepte 1 bis 6 oder Vorrichtung nach einem der vorstehenden Konzepte 11 bis 16, wobei die Kontaktstruktur aus einem Kontaktelement aus Metall besteht.

18. Verfahren oder Vorrichtung nach einem der vorstehenden Konzepte 1 bis 16, wobei die Kontaktstruktur aus einem Verbund einer Vielzahl an strahlungsemittierenden Messhalbleiterchips besteht.

19. Verfahren zur Herstellung einer Vielzahl an Halbleiterchips in einem Waferverbund, bei dem

- der Waferverbund auf einem elektrisch leitfähigen Träger angeordnet wird, so dass jeweils ein Rückkontakt der Halbleiterchips durch den Träger kontaktiert wird,

- eine Kontaktstruktur auf einer dem Träger abgewandten Seite der Halbleiterchips angeordnet wird, wobei die Kontaktstruktur ein Kontaktelement umfasst,
- eine Spannung zwischen der Kontaktstruktur und dem Träger angelegt wird, wobei die Spannung zwischen der Kontaktstruktur und dem Träger in Sperrrichtung der Halbleiterchips derart hoch gewählt ist, dass rückwärtsschwache Halbleiterchips beschädigt werden.

20. Verfahren nach Konzept 19, bei dem
- eine Vermessung der Halbleiterchips abhängig von einem Erscheinungsbild der Halbleiterchips durchgeführt wird, wobei das Erscheinungsbild
durch emittierte Strahlung generiert wird, die durch Fluoreszenz bei Beleuchtung der Halbleiterchips gleichzeitig hervorgerufen wird, oder
durch reflektierte Strahlung generiert wird, die bei Beleuchtung der Halbleiterchips gleichzeitig reflekiert wird, und
wobei das Erscheinungsbild eine Vielzahl an Bildpunkten aufweist, und jeder Bildpunkt genau einem der Halbleiterchips eindeutig zugeordnet ist.

Bezugszeichenliste

10	Halbleiterchips
10a	fluoreszierende Halbleiterchips
10b	defekte Halbleiterchips
100	Waferverbund
101	Rückkontakt
103	Vorderkontakt
110, 120, 130	Halbleiterschicht
20	Messhalbleiterchips
200	Kontaktstruktur
201	Rückseite
202	Seitkontakt
203	Metallisierung
210, 220, 230	Halbleiterschicht
240	Substrat
300	leitfähige Schicht
301	Durchkontaktierung
400	Träger
500	Kamerasystem
U	Spannung
I	Strom
S1...S7	Verfahrensschritte

Patentansprüche

1. Verfahren zur Vermessung einer Vielzahl an Halbleiterchips (10) in einem Waferverbund (100), bei dem
- der Waferverbund auf einem elektrisch leitfähigen Träger (400) angeordnet wird, so dass jeweils ein Rückkontakt (101) der Halbleiterchips durch den Träger kontaktiert wird,
- eine Kontaktstruktur (200) auf einer dem Träger abgewandten Seite der Halbleiterchips angeordnet wird, wobei die Kontaktstruktur ein Kontaktelement und/oder eine Vielzahl an strahlungsemittierenden Messhalbleiterchips (20) umfasst,
- eine Spannung zwischen der Kontaktstruktur und dem Träger angelegt wird, und
- eine Vermessung der Halbleiterchips abhängig von einem Leuchtbild durchgeführt wird, welches durch emittierte Strahlung generiert wird, die durch Fluoreszenz bei Beleuchtung der Halbleiterchips oder durch einen strahlungsemittierenden Betrieb der Messhalbleiterchips beim Anlegen der Spannung gleichzeitig hervorgerufen wird, wobei das Leuchtbild eine Vielzahl an Leuchtpunkten aufweist, und jeder Leuchtpunkt genau einem der Halbleiterchips eindeutig zugeordnet ist.

2. Verfahren nach Anspruch 1, bei dem eine elektrisch leitfähige Schicht (300) zur Kontaktierung von Vorderkontakten der Halbleiterchips auf einer dem Träger abgewandten Seite des Waferverbunds zwischen den Halbleiterchips und der Kontaktstruktur angeordnet wird.

3. Verfahren nach Anspruch 2, bei dem die elektrisch leitfähige Schicht derart ausgebildet ist, dass die Vorderkontakte der Halbleiterchips jeweils separat von Vorderkontakten lateral benachbarter Halbleiterchips kontaktiert werden.

4. Verfahren nach einem der vorstehenden Ansprüche 2 oder 3, bei dem die Kontaktstruktur und die elektrisch leitfähige Schicht in einem Schritt gemeinsam auf dem Waferverbund aufgebracht werden.

5. Verfahren nach einem der vorstehenden Ansprüche 1 bis 4, bei dem
- die Spannung zwischen der Kontaktstruktur und dem Träger in Sperrrichtung der Halbleiterchips derart hoch gewählt ist, dass rückwärtsschwache Halbleiterchips beschädigt werden, wobei
- diejenigen Halbleiterchips im Waferverbund, die bei Beleuchtung Strahlung emittieren, als intakt eingestuft werden.

6. Verfahren nach einem der vorstehenden Ansprüche 1 bis 5, bei dem im Falle, dass die Kontaktstruktur strahlungsemittierende Messhalbleiterchips umfasst:
- die Spannung in Flussrichtung der Halbleiterchips größer ist als die Summe aus Schleusenspannung eines Messhalbleiterchips und gegebenenfalls einer an der elektrisch leitfähigen Schicht abfallenden Spannung, wobei
- die Kontaktstruktur derart auf dem Waferverbund aufgebracht wird, dass jedem Halbleiterchip im Waferverbund jeweils wenigstens ein Messhalbleiterchip zugeordnet ist, der

seriell in Flussrichtung des Halbleiterchips im Waferverbund angeordnet ist,

- diejenigen Messhalbleiterchips ermittelt werden, die bei der angelegten Spannung Strahlung emittieren, und
- diejenigen Halbleiterchips im Waferverbund, denen keiner der Strahlung emittierenden Messhalbleiterchips zugeordnet ist als intakt eingestuft werden.

7. Verfahren nach Anspruch 6, bei dem die Spannung in Flussrichtung der Halbleiterchips kleiner ist als die Summe aus der Schleusenspannung eines Halbleiterchips im Waferverbund, der Schleusenspannung eines Messhalbleiterchips und gegebenenfalls der an der elektrisch leitfähigen Schicht abfallenden Spannung.

8. Verfahren nach einem der vorstehenden Ansprüche 1 bis 5, bei dem im Falle, dass die Kontaktstruktur strahlungsemittierende Messhalbleiterchips umfasst:

- die Spannung in Sperrichtung der Halbleiterchips größer ist als die Summe aus Schleusenspannung eines Messhalbleiterchips und gegebenenfalls einer an der elektrisch leitfähigen Schicht abfallenden Spannung, wobei
- die Kontaktstruktur derart auf dem Waferverbund aufgebracht wird, dass jedem Halbleiterchip im Waferverbund jeweils wenigstens ein Messhalbleiterchip zugeordnet wird, der seriell entgegen der Flussrichtung des Halbleiterchips im Waferverbund angeordnet ist,
- diejenigen Messhalbleiterchips ermittelt werden, die bei der angelegten Spannung Strahlung emittieren, und
- diejenigen Halbleiterchips im Waferverbund, denen keiner der Strahlung emittierenden Messhalbleiterchips zugeordnet ist als intakt eingestuft werden.

9. Verfahren nach einem der vorstehenden Ansprüche 6 bis 8, bei dem die Vermessung der Halbleiterchips abhängig von dem Leuchtbild umfasst:
- die angelegte Spannung wird auf wenigstens einen vorgegebenen Kennwert gesetzt,
- jeweils ein Helligkeitskennwert der Messhalbleiterchips wird ermittelt, der repräsentativ ist für eine Helligkeit der jeweiligen emittierten Strahlung, und
- abhängig von dem ermittelten Helligkeitskennwert wird jeweils auf eine Stromdichte geschlossen, die den jeweiligen Halbleiterchip durchfließt.

10. Vorrichtung zur Vermessung einer Vielzahl an Halbleiterchips (10) in einem Waferverbund (100), umfassend
- eine elektrisch leitfähige Schicht (300) zur direkten Kontaktierung jeweils eines Kontakts (103) der Halbleiterchips, und
- eine auf der elektrisch leitfähigen Schicht angeordnete Kontaktstruktur (200), die mit der elektrisch leitfähigen Schicht elektrisch gekoppelt und ausgebildet ist, über die elektrisch leitfähige Schicht die Vielzahl an Halbleiterchips parallel zu kontaktieren.

11. Verfahren oder Vorrichtung nach einem der vorstehenden Ansprüche 2 bis 10, wobei die elektrisch leitfähige Schicht ein Polymer umfasst oder daraus besteht.

12. Verfahren oder Vorrichtung nach einem der vorstehenden Ansprüche 2 bis 11, wobei die elektrisch leitfähige Schicht eine Schichtdicke zwischen 100 nm und 1 mm aufweist.

13. Verfahren oder Vorrichtung nach einem der vorstehenden Ansprüche 2 bis 12, wobei die elektrisch leitfähige Schicht isotrop leitfähig ausgebildet ist.

14. Verfahren oder Vorrichtung nach einem der vorstehenden Ansprüche 2 bis 13, wobei die elektrisch leitfähige Schicht eben oder im Wesentlichen eben ausgebildet ist.

15. Verfahren oder Vorrichtung nach einem der vorstehenden Ansprüche 2 bis 13, wobei die elektrisch leitfähige Schicht eingerichtet ist, einen Stromfluss zwischen der Kontaktstruktur und den Kontakten der Halbleiterchips gezielt zu begrenzen.

16. Verfahren oder Vorrichtung nach einem der vorstehenden Ansprüche 2 bis 15, wobei die elektrisch leitfähige Schicht einen spezifischen elektrischen Widerstand zwischen $0{,}001 \times 10^{-2}$ Ωm und $0{,}01 \times 10^{-2}$ Ωm aufweist.

17. Verfahren nach einem der vorstehenden Ansprüche 1 bis 6 oder Vorrichtung nach einem der vorstehenden Ansprüche 11 bis 16, wobei die Kontaktstruktur aus einem Kontaktelement aus Metall besteht.

18. Verfahren oder Vorrichtung nach einem der vorstehenden Ansprüche 1 bis 16, wobei die Kontaktstruktur aus einem Verbund einer Vielzahl an strahlungsemittierenden Messhalbleiterchips (20) besteht.

19. Verfahren zur Herstellung einer Vielzahl an Halbleiterchips (10) in einem Waferverbund (100), bei dem

- der Waferverbund auf einem elektrisch leitfähigen Träger (400) angeordnet wird, so dass jeweils ein Rückkontakt (101) der Halbleiterchips durch den Träger kontaktiert wird,
- eine Kontaktstruktur (200) auf einer dem Träger abgewandten Seite der Halbleiterchips angeordnet wird, wobei die Kontaktstruktur ein Kontaktelement umfasst,
- eine Spannung zwischen der Kontaktstruktur und dem Träger angelegt wird, wobei die Spannung zwischen der Kontaktstruktur und dem Träger in Sperrrichtung der Halbleiterchips derart hoch gewählt ist, dass rückwärtsschwache Halbleiterchips beschädigt werden.

20. Verfahren nach Anspruch 19, bei dem
- eine Vermessung der Halbleiterchips abhängig von einem Erscheinungsbild der Halbleiterchips durchgeführt wird, wobei das Erscheinungsbild
durch emittierte Strahlung generiert wird, die durch Fluoreszenz bei Beleuchtung der Halbleiterchips gleichzeitig hervorgerufen wird, oder
durch reflektierte Strahlung generiert wird, die bei Beleuchtung der Halbleiterchips gleichzeitig reflekiert wird, und
wobei das Erscheinungsbild eine Vielzahl an Bildpunkten aufweist, und jeder Bildpunkt genau einem der Halbleiterchips eindeutig zugeordnet ist.

FIG 1

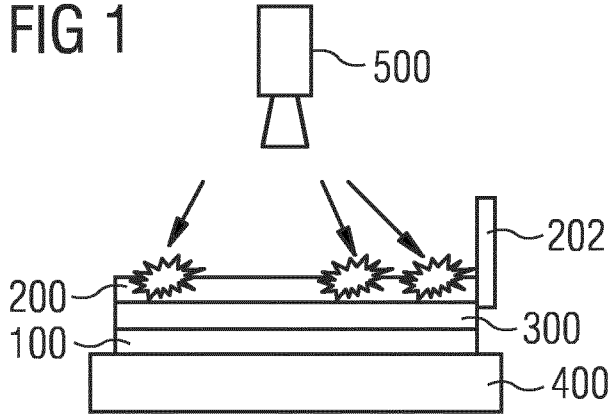


FIG 2

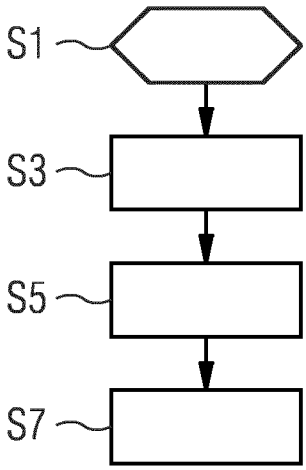


FIG 3

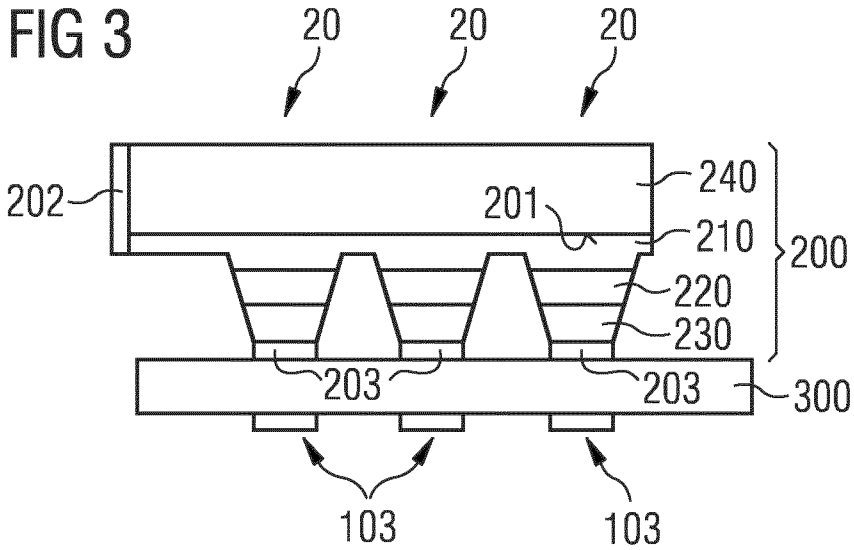


FIG 4

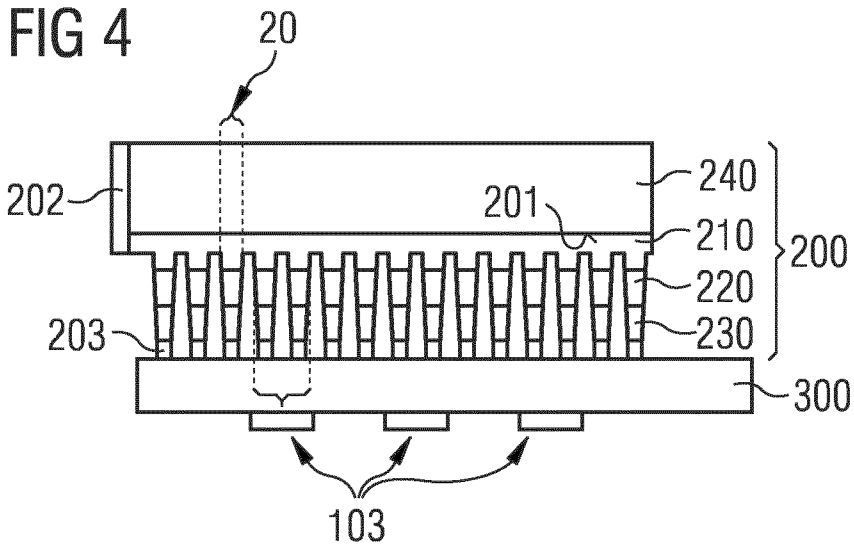


FIG 5

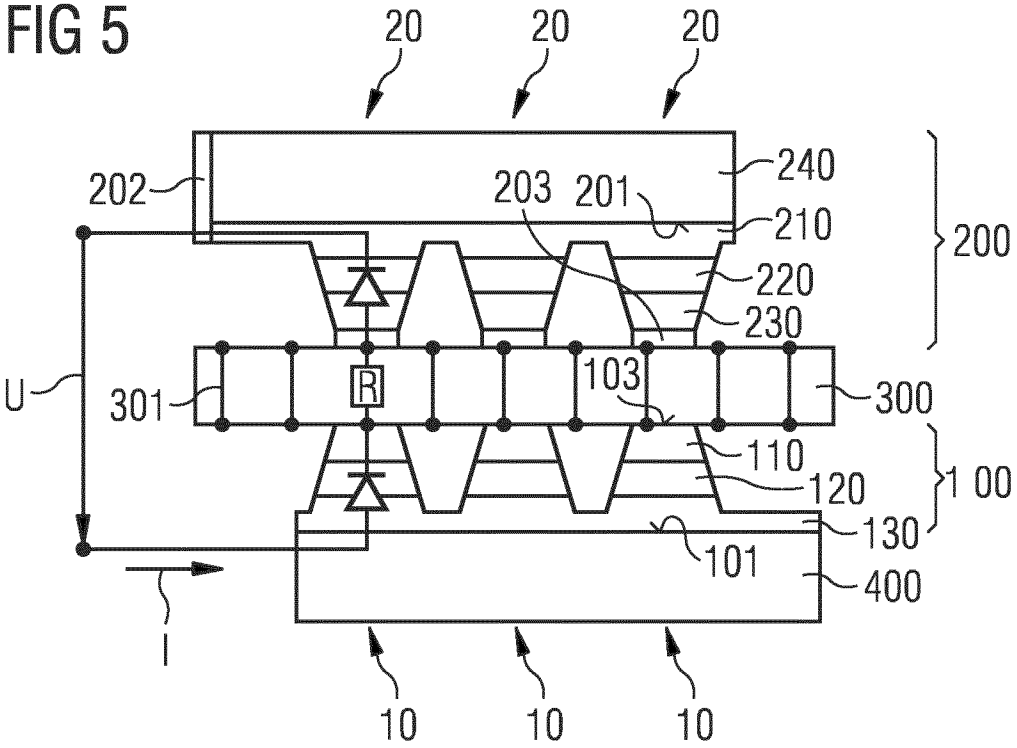

20
20
20
202
203
201
240
210
200
220
230
U
301
R
103
300
110
120
100
130
101
400
I
10
10
10

FIG 6

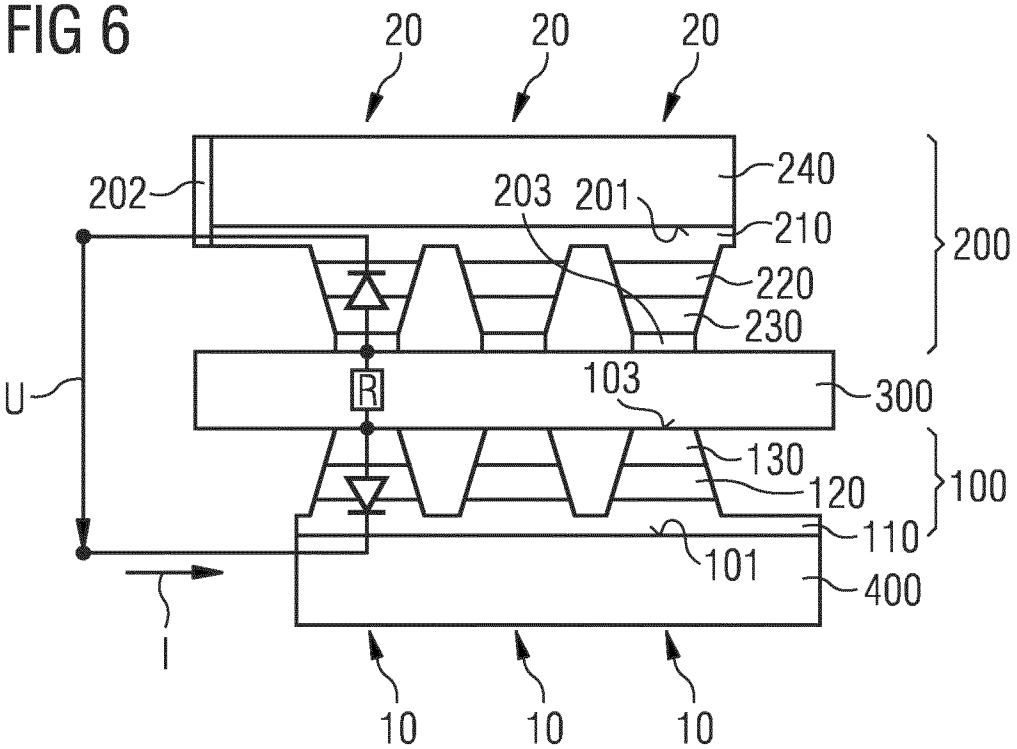

20
20
20
202
203
201
240
210
200
220
230
U
R
103
300
130
120
100
110
101
400
I
10
10
10

FIG 7a

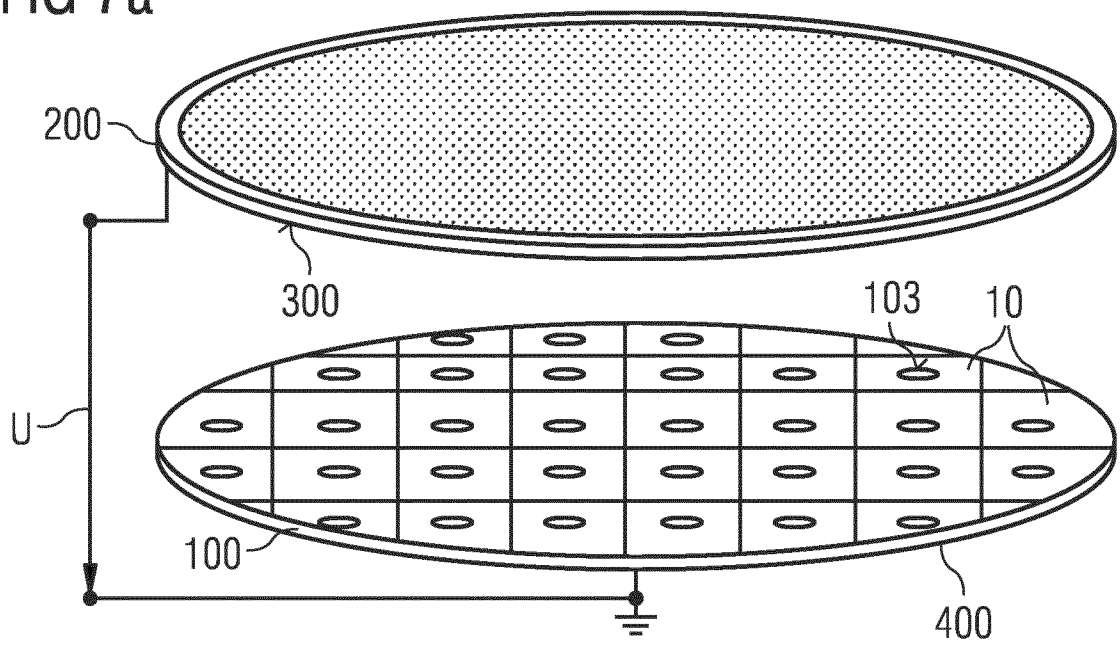
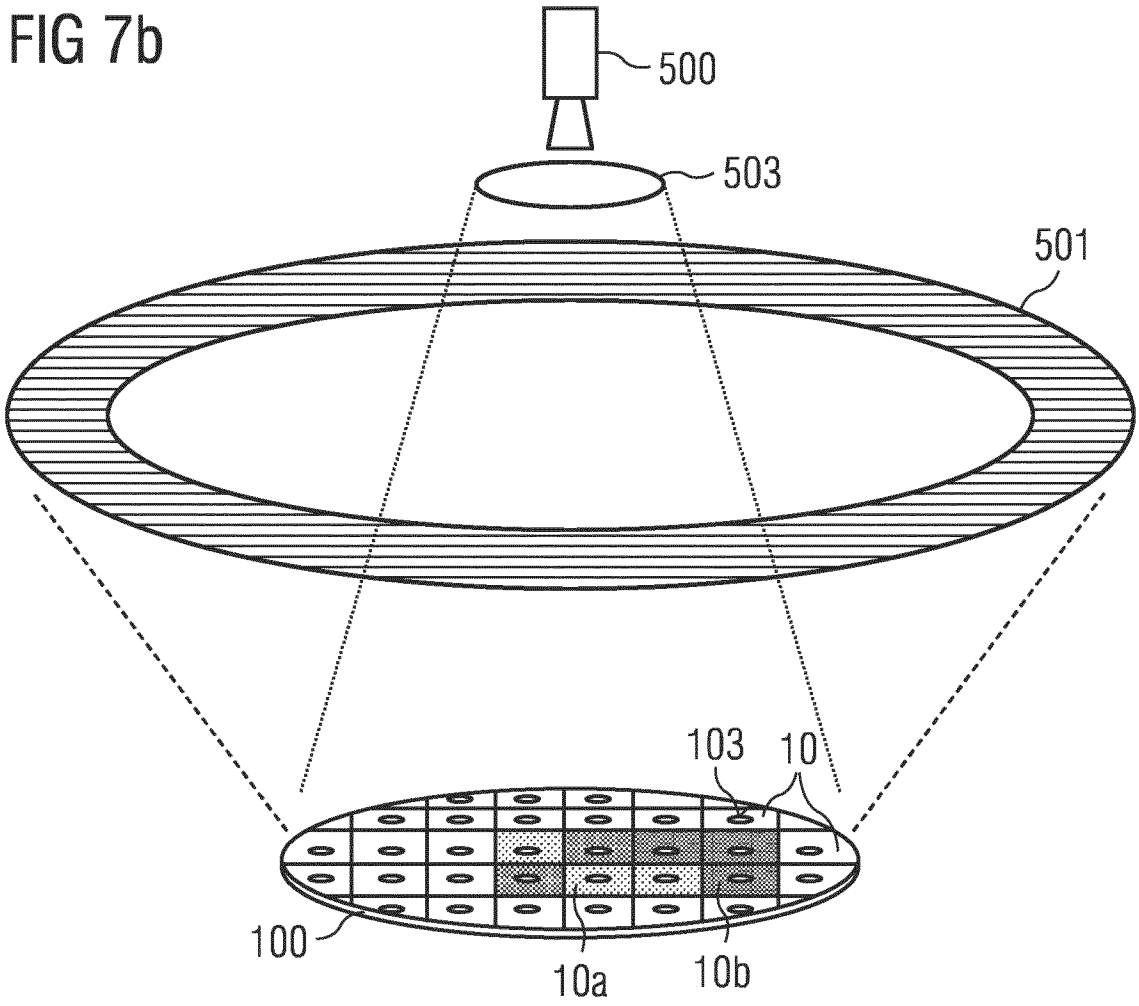


FIG 7b



INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2017/068786

A. CLASSIFICATION OF SUBJECT MATTER
INV. G01R31/311
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G01R

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 184 046 B1 (PATTERSON JOE [US]) 6 February 2001 (2001-02-06)	1-5, 10-17, 19,20
A	the whole document	6-9,18

X	DE 44 00 949 C1 (FRAUNHOFER GES FORSCHUNG [DE]) 14 June 1995 (1995-06-14)	1,6-9,18
A	the whole document	2-5, 10-17, 19,20

A	US 2004/085083 A1 (TAN KEVAN [US] ET AL) 6 May 2004 (2004-05-06) the whole document	1-20

A	US 2004/027149 A1 (AITKEN JOHN M [US] ET AL) 12 February 2004 (2004-02-12) paragraph [0030] - paragraph [0042]	1-20

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
11 October 2017	09/11/2017

Name and mailing address of the ISA/	Authorized officer
European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Jedlicska, István

1

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/EP2017/068786

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 6184046 B1	06-02-2001	NONE	
DE 4400949 C1	14-06-1995	NONE	
US 2004085083 A1	06-05-2004	NONE	
US 2004027149 A1	12-02-2004	NONE	

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/EP2017/068786

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
INV. G01R31/311
ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
G01R

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)
EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 6 184 046 B1 (PATTERSON JOE [US]) 6. Februar 2001 (2001-02-06)	1-5, 10-17, 19,20
A	das ganze Dokument	6-9,18

X	DE 44 00 949 C1 (FRAUNHOFER GES FORSCHUNG [DE]) 14. Juni 1995 (1995-06-14)	1,6-9,18
A	das ganze Dokument	2-5, 10-17, 19,20

A	US 2004/085083 A1 (TAN KEVAN [US] ET AL) 6. Mai 2004 (2004-05-06) das ganze Dokument	1-20

A	US 2004/027149 A1 (AITKEN JOHN M [US] ET AL) 12. Februar 2004 (2004-02-12) Absatz [0030] - Absatz [0042]	1-20

☐ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen ☒ Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :
"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist
"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden
"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist
"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche	Absendedatum des internationalen Recherchenberichts
11. Oktober 2017	09/11/2017

Name und Postanschrift der Internationalen Recherchenbehörde	Bevollmächtigter Bediensteter
Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Jedlicska, István

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen
PCT/EP2017/068786

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 6184046 B1	06-02-2001	KEINE	
DE 4400949 C1	14-06-1995	KEINE	
US 2004085083 A1	06-05-2004	KEINE	
US 2004027149 A1	12-02-2004	KEINE	