

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

C30B 25/12

C30B 29/06

C30B 25/02

C23C 16/44



[12] 发明专利说明书

专利号 ZL 01810809.1

[45] 授权公告日 2005 年 10 月 19 日

[11] 授权公告号 CN 1223709C

[22] 申请日 2001.4.19 [21] 申请号 01810809.1

[30] 优先权

[32] 2000. 5. 8 [33] US [31] 09/566,890

[86] 国际申请 PCT/US2001/012668 2001.4.19

[87] 国际公布 WO2001/086034 英 2001.11.15

[85] 进入国家阶段日期 2002.12.6

[71] 专利权人 MEMC 电子材料有限公司

地址 美国密苏里州

[72] 发明人 R·W·斯坦德利 C·C·扬

审查员 刘晓静

[74] 专利代理机构 北京市中咨律师事务所

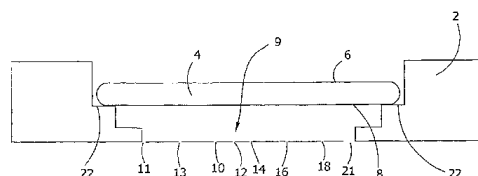
代理人 于 静 李 峥

权利要求书 3 页 说明书 9 页 附图 5 页

[54] 发明名称 在化学汽相淀积工艺中使用的改进的基座

[57] 摘要

公开了在外延淀积装置和工艺中使用的改进基座。改进基座具有能够支撑半导体晶片的内环形架，并且在表面中有多个孔，在外延淀积工艺期间使用的清洁气体穿过基座并接触基本上整个半导体晶片的背面，并除去了自然氧化层。此外，基座上的多个孔使外延淀积工艺期间从背面向外扩散的掺杂剂原子被惰性气体流从正面带走并送入到排气装置内，由此减少了正面的自掺杂。



ISSN 1008-4274

1. 一种在半导体晶片上生长外延硅层的工艺，半导体晶片具有正面和背面，该工艺包括：

将清洁气体引入到含有半导体晶片的外延淀积室内，由此使清洁气体平行于半导体晶片正面和背面流动，并接触半导体晶片的正面和基本上整个背面；以及

引导含硅源气流入外延淀积室内并与半导体晶片的正面接触，在半导体晶片的正面上生长外延硅层，同时引导净化气体流入外延淀积室内并与半导体晶片的背面接触。

2. 根据权利要求1的工艺，其中外延层在约0.1微米和约200微米厚之间。

3. 一种在化学汽相淀积期间支撑半导体晶片的基座，其中外延硅层生长在半导体晶片上，半导体晶片具有正面和背面，该基座包括：

多孔面，通常与基座支撑的半导体晶片的背面相对地并排设置，以使流体穿过基座接触半导体晶片的背面，多孔面具有约0.2开口/cm²和约4开口/cm²之间的开口密度；以及

环绕基座周边的边缘环。

4. 一种在化学汽相淀积期间支撑半导体晶片的基座，其中外延硅层生长在半导体晶片上，半导体晶片具有正面和背面，该基座包括：

多孔面，通常与基座支撑的半导体晶片的背面相对地并排设置，以使流体穿过基座接触半导体晶片的背面，多孔面具有约0.2开口/cm²和约4开口/cm²之间的开口密度，多孔面上的开口面积的总百分比在约0.5%和约4%之间。

5. 根据权利要求4的基座，其中多孔面上的开口面积的总百分比在约1%和约3%之间。

6. 根据权利要求4的基座，其中构形基座以与基座的至少部分多孔面间隔开的关系支撑半导体晶片。

7. 根据权利要求4的基座,还包括多孔面中的起模针孔,使起模针穿过基座。

8. 根据权利要求4的基座,其中开口具有约0.1毫米和约3毫米之间的直径。

9. 根据权利要求4的基座,其中开口具有约0.1毫米和约1毫米之间的直径。

10. 根据权利要求4的基座,其中开口具有约0.5毫米和约1毫米之间的直径。

11. 根据权利要求4的基座,其中开口间距在约2毫米和约2厘米之间。

12. 根据权利要求4的基座,其中多孔面具有约0.8开口/cm²和约1.75开口/cm²之间的开口密度。

13. 根据权利要求4的基座,其中构形基座使基座支撑的半导体晶片直接位于多孔面上。

14. 一种在室中支撑半导体晶片的装置,室具有内部空间,引导气体流入室内部空间的进气口,以及从室内部空间排出气体的排气口,晶片具有正面和背面,所述装置包括:

按规定尺寸制作和构形以在室的内部空间内支撑其上半导体晶片的基座,基座具有开口密度约为0.2开口/cm²和约4开口/cm²之间的多孔面,多孔面通常与半导体晶片的背面相对地并排设置,并暴露到室的内部,以使气体流入穿过多孔面接触半导体晶片的背面,并进一步向外流出穿过多孔面借助它的排气口排出,同时半导体由基座支撑。

15. 根据权利要求14的装置,还包括室内部空间内支撑基座的支架,使基座的多孔面基本上暴露到在室内部空间流动的气体。

16. 根据权利要求15的装置,其中在室内部空间内支架可旋转,以在室内旋转基座。

17. 根据权利要求14的装置,其中所述多孔面的开口密度约为0.5开口/cm²和约2开口/cm²之间。

18. 一种在外延淀积工艺中使用的装置,其中外延硅层生长在半导体晶片上,半导体晶片具有正面和背面,该装置包括:

限定了内部空间的淀积室,具有引导气体流入室内部空间的进气口,以及从室内部空间排出气体的排气口;

基座设置在室内部空间内,并具有多孔部分,多孔部分其内具有从基座的第一面延伸穿过达到基座第二面的开口,按规定尺寸制作和构形基座以支撑半导体晶片使半导体晶片的背面与基座的多孔部分的第一面相对设置;以及

在室内支撑基座的基座支架,使基座的第二面暴露到室的内部,以帮助所述气体自由地向内穿过基座的多孔面接触半导体晶片的背面,并进一步向外流出穿过基座的所述多孔面借助室的排气口从它中排出。

19. 一种用气体处理半导体晶片背面的工艺,半导体晶片具有正面和背面,该工艺包括:

将晶片装入基座内,基座设置在室内部空间内,基座具有多孔部分,多孔部分其内具有从基座的第一面延伸穿过达到基座第二面的开口,所述装载步骤包括将晶片装入基座内,使晶片的背面与基座的多孔部分的第一面相对设置;

在室内部空间内支撑基座,使基座的第二面暴露到室的内部空间;

引导气体流入室内部空间以有助于所述气体自由地向内穿过基座的多孔面接触半导体晶片的背面,以处理所述背面,以有助于所述气体进一步向外流出穿过基座的所述多孔面进入室的内部空间内;以及

从室的内部空间内排出所述气体。

20. 根据权利要求 19 的工艺,还包括随着引导气体流入室的内部空间,在室的内部空间内旋转基座。

在化学汽相淀积工艺中使用的改进的基座

发明背景

本发明涉及在化学汽相淀积工艺中使用的改进的基座。具体地，本发明涉及在外延淀积反应器和工艺中使用的具有多个孔的改进的基座，由此半导体晶片正面的自动掺杂以及半导体晶片背面上不连续的硅生长显著减少或消除。

在通过切克劳斯基（Czochralski）法生长单晶硅的制造中，首先在带或不带掺杂剂的石英坩埚中融化多晶硅。多晶硅融化并且温度均衡之后，籽晶浸在熔融体内，随后提取形成单晶硅锭，同时旋转石英坩埚。随后单晶硅锭被切成各半导体晶片，半导体晶片要进行多个处理步骤，包括研磨/摩擦，腐蚀和抛光以制备正面具有镜面光泽的成品半导体晶片。要制备用于器件制造的成品晶片，可以对晶片进行化学汽相淀积工艺例如外延淀积工艺，在晶片的正面上生长通常在约 0.1 和约 200 微米厚之间的硅薄层，由此器件可以直接制备在外延层上。常规的外延淀积工艺公开在 U.S.专利 No.5,904,769 和 5,769,942 中。

外延淀积工艺通常由两个步骤组成。第一步骤为半导体晶片装载到淀积室内并放到基座上之后，在约 1150℃向晶片的正面送入清洁气体例如氢气或氢气/氢氟酸的混合物以“预烘焙”和清洁半导体晶片的正面，并除去该表面上的任何自然氧化物，使外延硅层连续和均匀地生长在正面上。在外延淀积工艺的第二步骤中，在约 800℃或更高温度下向晶片的正面送入汽相硅源例如硅烷或三氯硅烷并且在正面生长硅的外延层。在外延淀积工艺的两个步骤期间，在外延淀积室中半导体晶片由基座支撑，基座在工艺期间通常旋转，以确保均匀生长外延层。基座通常由高纯度的石墨组成，并具有完全覆盖石墨的碳化硅层，以减少高温工艺期间从石墨释放到周围环境内的如铁等污染物的量。在外延淀积工艺中使用的常规基座在本领域中已公知，介绍在 U.S.专利 No.4,322,592, 4,496,609, 5,200,157 和 5,242,501

中。

当常规的基座用在外延淀积工艺中时，晶片放到基座上的装载期间，气体截流在基座和晶片之间使晶片“浮起”并滑落到基座倾斜位置中。这导致不均匀的外延生长。此外，预烘焙步骤期间，如氢气等少量清洁气体在晶片和基座之间的晶片边缘周围流动并进入到晶片和基座之间的空间内。如果用氧化层例如低温氧化层密封晶片的背面，那么流动的氢气不能充分地氧化层反应，在层中产生针孔或不能完全除去氧化层。如果根据许多器件制造商的需要背面为腐蚀或抛光表面并且仅含有薄的自然氧化层，氢气或氢气/氢氟酸的混合物能完全除去清洁气体在晶片周围流动的背面外边缘附近的自然氧化层，随着腐蚀离开晶片的外边缘在自然氧化层中产生针孔开口露出硅表面。这些针孔开口通常在晶片周围形成环或“晕圈”。

在外延淀积工艺期间，少量的含硅源气也流动在晶片和基座之间的晶片边缘周围，并进入到晶片和基座之间的空间内。如果晶片的背面被氧化物密封，那么基本上抑制了硅膜的成核和生长。在自然氧化物已完全被清洁气体腐蚀掉的区域中，生长平滑的硅连续层。然而在清洁气体没有完全除去自然氧化层并且形成针孔露出硅的区域中，含硅源气能在针孔中淀积硅并能在外延淀积期间在晶片背面上生成不均匀的硅膜。由此，对于具有仅有自然氧化层的腐蚀或抛光背面的晶片，预烘焙步骤期间在自然氧化层中产生的针孔导致背面上不连续的硅生长，在强光照射下显得图像模糊。晶片背面上的这种模糊或“晕圈”由直径约 0.5 微米和约 10 纳米高的小的硅生长点或突点组成。这些硅的突点散射光并导致模糊并且是不希望的，是由于它们会干扰机械影象和器件处理期间观察晶片背面的光学高温测量系统。

外延硅层的高温生长期间遇到的另一问题是高温预烘焙和外延生长步骤期间如硼或磷等掺杂剂原子向外扩散穿过半导体晶片的背面。采用常规的基座，从背面向外扩散的掺杂剂原子陷在基座和晶片自身之间并在晶片边缘和基座之间朝晶片的正面渗出。这些掺杂剂原子引入并沾污了生长的淀积层并降低了晶片边缘附近的电阻率均匀性。如果使用例如低温氧化物密封半导体晶片的背面，那么掺杂剂原子基本上不会从背面向外扩散。然

而，具有腐蚀或抛光背面的半导体晶片在外延淀积工艺期间会受到掺杂剂原子从背面向外扩散会导致正面不希望的自动掺杂。

现已提出几种方法尝试消除背面晕圈和自动掺杂。为消除背面晕圈，Nakamura（日本待审专利申请 No.JP11-16844）公开了在将晶片装载到外延反应室内之前对背面进行至多 10 天的去除氟化氢和/或高温氢退火步骤。工艺增加了额外的处理步骤，极大地增加了复杂性和淀积工艺的成本。Deaton 等人（U.S.专利 No.5,960,555）公开了一种利用沿晶片边缘的内置槽的基座将净化气体引导流向晶片边缘防止正面反应源气渗入到晶片背面的方法。该工艺需要大量修改现有的外延淀积室，并增加了净化气体流使净化气体溢出到正面并与源气混合，使所得外延膜退化。

为减少自动掺杂，Hoshi（日本待审专利申请 No.JP11-87250）公开了在基座的边缘使用真空吸引排出基座边缘上的硼掺杂剂并防止自动掺杂。该工艺影响了晶片边缘的均匀性和厚度，并且需要大量修改现有的外延淀积系统。Nakamura（日本待审专利申请 No.JP10-223545）公开了一种改进的基座，在基座的边缘上有狭缝，由此向外扩散的掺杂剂原子被下压穿过狭缝并进入到排气装置内。该方法也使大量的淀积气体排到晶片的背面下面，导致以前介绍过的晕圈效应并且过早腐蚀了排气系统，存在安全性的问题。

到目前为止，现有技术没有公开令人满意的外延淀积工艺期间控制半导体背面上晕圈效应以及与掺杂剂从背面向外扩散相关的自动掺杂问题的方法。由此，在半导体工业中需要一种简单、低成本的有效措施以解决外延淀积工艺期间的晕圈效应和半导体晶片正面不希望的自动掺杂。

发明概述

因此本发明的目的是提供一种改进的基座，使清洁气体基本上接触半导体晶片的整个背面；提供一种改进的基座，在外延硅生长期间显著地减少半导体晶片正面的自动掺杂；提供一种改进的基座，外延淀积的预烘焙步骤期间基本上能完全除去半导体晶片背面的自然氧化物，并基本上消除晕圈效应；提供一种改进的基座，具有多个孔，由此使采用基座制造的外

延晶片质量提高；以及提供一种改进的基座，减少或消除了装载期间晶片的“浮动”。

因此，简而言之，本发明涉及一种在化学汽相淀积工艺中使用的装置，其中外延层生长在半导体晶片上。该装置包括按规定尺寸制作和构形以支撑半导体晶片的基座。基座的表面具有约 0.2 开口/cm² 和约 4 开口/cm² 之间的开口密度，该表面通常与晶片相对地并排设置，以使流体穿过。

本发明还涉及一种在化学汽相淀积工艺中使用的装置，其中外延层生长在半导体晶片上。该装置包括按规定尺寸制作和构形以支撑半导体晶片的基座。该基座的表面具有约 0.5 开口/cm² 和约 2 开口/cm² 之间的开口密度，该表面通常与晶片相对地并排设置，以使流体穿过。该装置还包括一种支撑基座和晶片的旋转装置，加热元件、环绕基座周边的边缘环、以及进气口和出气口。

本发明还涉及在半导体晶片上生长外延硅层的工艺。工艺包括将清洁气体引入到含有晶片的外延淀积室内，由此气体平行于正面和反面流动，并接触晶片的正面和基本上整个背面，以从表面上除去自然氧化层。清洁气体之后，含硅源气引入到淀积室内，在正面上生长外延硅层。

本发明的其它目的和特点部分将很显然，部分在下文中指出。

附图简介

图 1 为沿图 2 的线 1-1 面截取的本发明的改进基座的截面图。

图 2 为本发明的改进基座的俯视图。

图 3 为外延反应室，示出了沿图 2 的线 1-1 面截取的本发明的改进基座。

图 4 为本发明的改进基座的截面图。

图 5 为本发明的改进基座的截面图。

在所有图中对应的参考数字表示对应的部件。

优选实施例的详细说明

根据本发明，现已发现利用引入具有多个开口的改进基座的外延淀积室可以制造在正面上有外延硅层的高质量半导体晶片。有利的是，改进的基座基本上消除了装载期间的“浮动”，允许流体朝晶片背面输送和离开

晶片背面，使外延淀积工艺的预烘焙步骤中使用的清洁气体基本上接触半导体晶片的整个背面，并化学地除去了基本上整个自然氧化层，由此在外延层生长期间，当源气接触半导体晶片背面时，生长了光滑连续的硅层，显著减少或消除了背面上的晕圈效应。此外，改进的基座使含在半导体晶片中的掺杂剂原子在外延淀积工艺期间从晶片的背面向外扩散，被净化气体流从晶片正面带走并进入到排气装置内，使大量掺杂剂不会从晶片和基座边缘渗出并接触正面导致正面不希望的自动掺杂。

现在参考附图，特别是图 1，示出了本发明的改进基座 2 的剖面图。改进基座 2 具有内环形架 22，能够支撑具有正面 6 和背面 8 的半导体晶片 4。改进基座 2 具有多孔面 9，带有多个孔或开口 10,11,12,13,14,16 和 18 以及晶片起模针 (lift pin) 孔 21。在这里术语开口和孔可以互换，都指多孔面 9 中的开放通路。具有开口的多孔面 9 直接位于半导体晶片 4 下。这里所使用的术语“多个”是指两个或多个孔。在施加覆层之前在改进的基座 2 中钻出孔 10,11,12,13,14,16 和 18。在外延淀积工艺的预烘焙步骤期间，孔 10,11,12,13,14,16 和 18 使清洁气体基本上接触半导体晶片 4 的整个背面 8，使清洁气体反应并除去半导体晶片 4 背面 8 上的所有自然氧化物。接触基座 2 的内环形架 22 的半导体晶片 4 的部分背面 8 也基本上被清洁气体腐蚀，是由于气体在晶片和基座之间渗出，基本上完全除去了背面上的自然氧化层。从背面 8 上除去自然氧化层显著减少或消除了半导体晶片背面上的任何晕圈效应，是由于在外延生长工艺期间在晶片和基座之间渗出并接触背面 8 的任何源气光滑并连续地生长在硅表面顶部。孔 10,11,12,13,14,16 和 18 使外延淀积工艺的高温清洁步骤和外延淀积步骤期间从半导体晶片 4 的背面 8 向外扩散的掺杂剂原子穿过孔排入到净化气体或氢气流内或从半导体晶片 4 的正面 6 离开进入到排出系统内。由此，在外延淀积工艺期间显著减少了正面的自动掺杂。

现在参考图 2，示出了具有内环形架 22 和具有多个孔的多孔面 24 的改进基座 2 的俯视图。在外延淀积工艺期间和之后，多孔面 24 上的晶片起模针孔 28,30 和 32 使改进的基座 2 下的起模针 (未示出) 将半导体晶片升起和降低到改进基座上 and 离开改进基座。边缘环 26 环绕改进基座 2 的周边，

并在整个外延淀积工艺期间被使用以确保半导体晶片上温度均匀，由此在晶片上不会形成温度梯度并负面地影响淀积工艺。边缘环 26 通常具有 4 厘米到约 10 厘米的直径，大于改进基座 2 的直径，边缘环 26 由具有碳化硅或玻璃碳覆层的高纯度石墨组成。

本发明的改进基座 2 可以按尺寸制作和构形，以便基座的内环形架 22 可以容纳任何直径的半导体晶片，例如 150 毫米，200 毫米以及 300 毫米的晶片。改进的基座可以由常规的材料构成，例如高纯度石墨，并具有覆盖石墨的碳化硅或玻璃碳层，以减少高温外延淀积工艺期间从石墨释放到周围环境内的污染物量。构成基座的石墨通常至少约 99%，优选至少约 99.9%，最好至少约 99.99% 的纯石墨。此外，石墨优选含有少于约 20ppm 总量的金属，例如铁、钼、铜和镍更优选地少于 5ppm 总量的金属，例如铁、钼、铜和镍。覆盖石墨的碳化硅或玻璃碳覆层通常具有约 75 微米和约 150 微米之间，优选约 125 微米的厚度。

直接位于半导体晶片下改进基座的多孔面中的孔优选具有的直径使在基座中钻出孔之后附加到基座的碳化硅或玻璃碳覆层基本上不会堵住或塞住孔从而限制流体流过。本领域的技术人员应该理解通常称做通孔的开口可以是方形、狭缝、钻石形或允许流体流过的其它任何形状。开口优选具有约 0.1 毫米和约 3 毫米之间的宽度，较优选在约 0.1 毫米和约 1 毫米之间，最优选在约 0.5 毫米和约 1 毫米之间。如果开口为圆形，开口的宽度限定为开口的两个角之间的最大距离或直径。孔设置在改进基座上，使外延淀积工艺的预烘焙步骤期间使用的清洁气体接触并腐蚀半导体晶片的基本上整个背面。约 0.5 毫米和约 4 厘米之间，较优选约 2 毫米和约 2 厘米之间，最优选约 6 毫米和约 1.5 厘米之间改进基座的孔间距使清洁气体基本上接触半导体晶片的整个背面，由此可以腐蚀背面上基本上所有的自然氧化物。基座表面上的开口面积的总的百分比为基座总面积的约 0.5% 和约 4% 之间，较优选为基座总面积的约 1% 和约 3% 之间。基座表面优选具有约 0.2 孔/cm² 和约 4 孔/cm² 之间的密度，较优选在约 0.8 孔/cm² 和约 1.75 孔/cm² 之间的密度。这里使用的密度是指均匀或不均匀的密度。

通常优选改进基座中的孔具有较小而且实用的直径，不会使碳化硅或

玻璃碳覆层限制流体流过孔到达半导体晶片的背面。如果基座中的孔钻得太大，那么由于背面上局部温度不均匀在晶片正面产生纳米形貌问题。通过位于半导体晶片下面的加热灯直接照射背面，改进基座中的大直径孔导致半导体晶片背面上产生热点或冷点。这些热点或冷点在半导体晶片的正面上形成温度梯度，导致半导体晶片正面上不均匀的外延硅生长。不均匀的外延层生长显著降低了晶片质量。在改进基座上将孔以倾斜角钻入基座内，进一步减少了由加热灯直接照射背面以及形成热点或冷点导致正面上不均匀外延生长的可能性，仍然可以使气体穿过基座并接触背面，使掺杂剂向外扩散从背面离开。要进一步减少通过穿过孔直接照射晶片在半导体晶片上形成热或冷点以及产生温度梯度的可能性并减少或消除由起模针孔引起的任何热或冷点，可以调节和调整半导体晶片上和下的加热灯的灯功率比，以使灯的加热平衡。

本发明的改进基座可以作为用于化学汽相淀积例如外延淀积工艺的装置的一部分。现在参考图 3，示出了使用本发明的改进基座 36 的外延生长工艺期间使用的外延反应室 34。改进基座 36 安装到可旋转支撑装置 58 和 59 上，并按尺寸制作和构形以在外延淀积工艺期间在内环形架 42 上支撑半导体晶片。半导体晶片 38 与改进基座 36 中多孔面 49 中的孔 44,45,46,47,48,49 和 51 间隔开。起模针孔 62 使起模针（未示出）穿过改进基座 36 的多孔面 9 到达半导体晶片 38，由此在外延淀积工艺之前和之后将半导体晶片 38 放置到改进基座 36 上和提升离开改进基座 36。在外延淀积室 34 还包括位于改进基座 36 上和下的加热灯阵列 50 和 52，外延淀积期间分别用于加热。外延淀积的预烘焙步骤期间，进气口 54 和 56 引入清洁气体，由此清洁气体被引入到半导体晶片 38 上和下，以帮助去除半导体晶片 38 正面和背面 62 上的自然氧化物。外延生长步骤期间，进气口 54 引入在晶片 38 上流动的含硅源气，进气口 56 在晶片 38 下引入氢气或惰性气体接触半导体晶片 38 的背面，将向外扩散的掺杂剂原子从正面带走。如图 3 所示，注入到外延淀积室内的气体与半导体晶片的正面和背面平行流动。这种流动方式使注入气体接触正面并通过基座表面中的孔穿过基座接触晶片的背面。由于气流平行于而不是垂直于半导体表面流动，显著减少

或消除了由晶片边缘和环形架的之间气体渗出造成半导体晶片离开环形架并且变形的可能性。从进气口 54 和 56 引入到室 34 内的气体从室 34 通过排气口 64 排出。

在清洁步骤期间，改进基座中的孔使清洁气体穿过改进基座和基本上接触半导体晶片的整个背面，由此通过清洁气体除去背面上存在的自然氧化物。从背面上除去自然氧化物使光滑连续的外延硅层在外延层生长期间生长在与源气接触的半导体晶片背面上的任何部分，由此基本上消除了背面上形成任何晕圈。此外，改进基座中的孔使惰性气体或氢气接触晶片的背面接触，由此从晶片表面带走清洁步骤和外延生长步骤期间从背面向外扩散的掺杂剂原子并送入排气装置内，由此基本上减少了从晶片正面自动掺杂的可能性。

包含以上介绍的本发明的改进基座的外延反应室可以用于外延淀积工艺的清洁和生长步骤。在根据本发明的外延淀积工艺中，外延硅层生长在半导体晶片的正面上。在本发明的优选实施例中，在环境压力下将硅晶片引入到外延淀积室内，在约 1000℃和约 1300℃之间的温度，在约 1 升/分钟和约 50 升/分钟之间，优选在约 10 升/分钟和约 20 升/分钟之间的流速下，清洁气体例如氢气或氢气和盐酸的混合物被引入到室内至少约 10 秒钟，以除去半导体晶片正面和背面上的自然氧化层。

一旦在从半导体晶片的正面和背面上除去自然氧化层之后，断开清洁气体，调节反应室内的温度到约 600℃和约 1200℃之间，以约 1 升/分钟和约 20 升/分钟之间的流速将含硅源气例如硅烷或二氯甲硅烷引入到半导体晶片的正面上足够的时间，在半导体晶片的正面上生长外延硅层，厚度约 0.1 和约 200 微米之间，优选约 1 和约 100 微米之间。同时，含硅源气引入到半导体晶片正面上的淀积室内，以约 1 升/分钟和约 50 升/分钟之间，优选约 10 升/分钟和约 20 升/分钟之间的流速，将气体例如氮气、氩气、氢气、它们的混合物或源气引入到半导体晶片背面下，由此净化气体接触半导体晶片的背面，从背面带走向外扩散的掺杂剂原子到排气口。本优选实施例显著减少或消除了任何背面的晕圈效应，减少了正面的自动掺杂。虽然在环境压力下进行优选的外延淀积工艺，但减压化学汽相淀积也在本发明的

范围内。

在本发明的另一实施例中，改进基座可以按尺寸制作和构形以使半导体晶片直接位于多孔面上，省却了图1所示的内环形架22。现在参考图4，示出了半导体晶片直接位于多孔面上的改进基座的剖面。半导体晶片70的背面76直接位于改进基座74的多孔面72上。虽然晶片70的背面76直接接触多孔面72，但在改进基座74下流动的气体能够通过孔78,80,82,84,86,88和90穿过多孔面72并基本上接触晶片70的整个背面76。

在又一实施例中，图4所示本发明的改进基座可以进一步修改，使多孔面72构形成盘形或圆顶形，仅使半导体晶片的外边缘接触改进基座。现在参考图5，示出了半导体晶片直接位于基座多孔面上的改进基座的剖面。半导体晶片70的背面76直接位于改进基座74的多孔面72上。使多孔面72构形成盘形或圆顶形，使半导体晶片70的外边缘92和94直接接触多孔面72和背面76的剩余部分，或者晶片70不直接接触多孔面72。使用期间，孔78,80,82,84,86,88和90使流体流过晶片的背面。

本领域的技术人员应该理解，本发明的改进基座可以与多种类型的淀积反应室一起使用，包括筒型、扁平型和小型分批处理反应器，而与使用的基座的形状无关。

鉴于以上，可以看出实现了本发明的几个目的。可以在本发明的范围内对以上介绍的改进基座进行各种修改，以上说明中包含的所有内容旨在说明示例而不是限定。

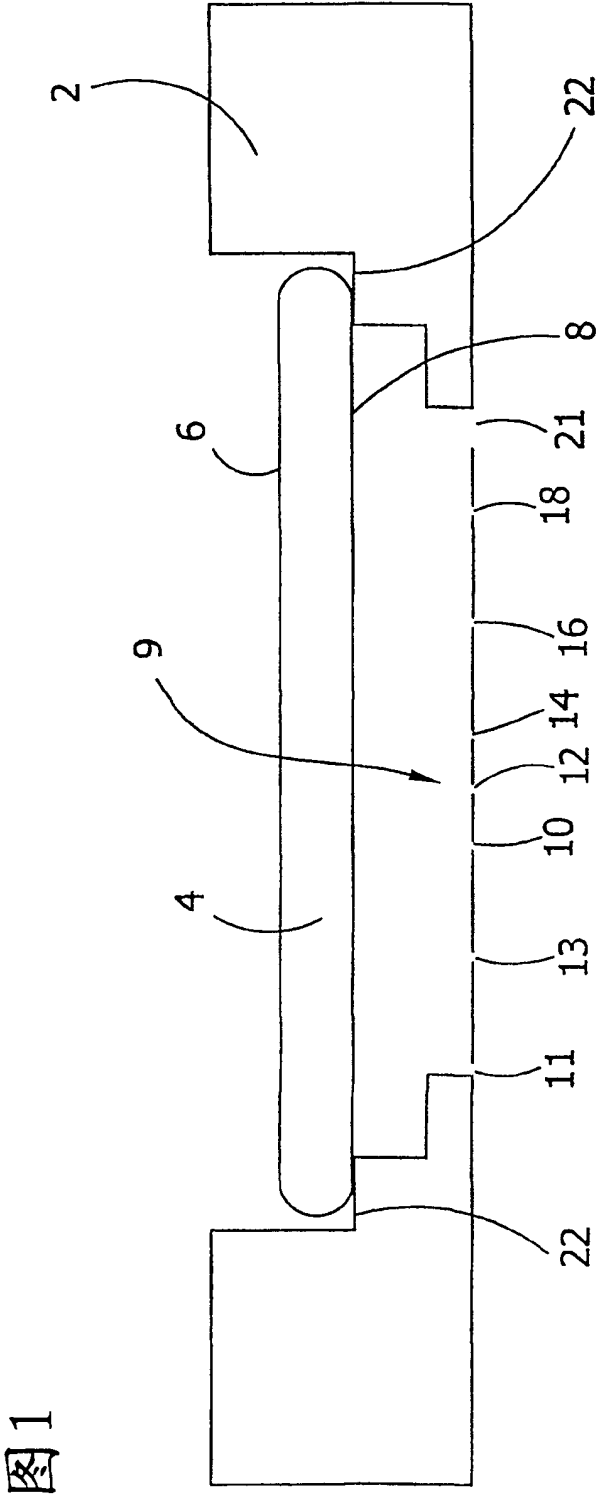
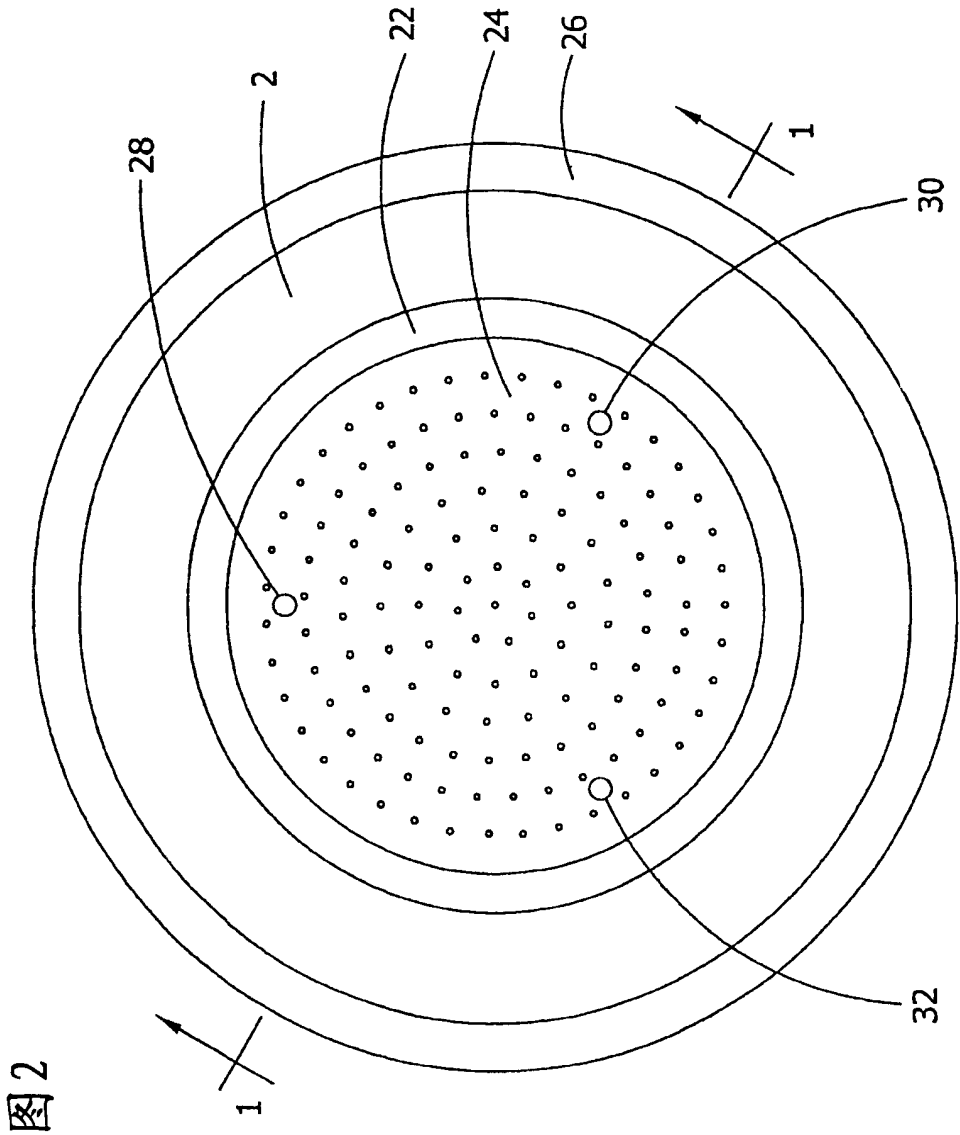


图1



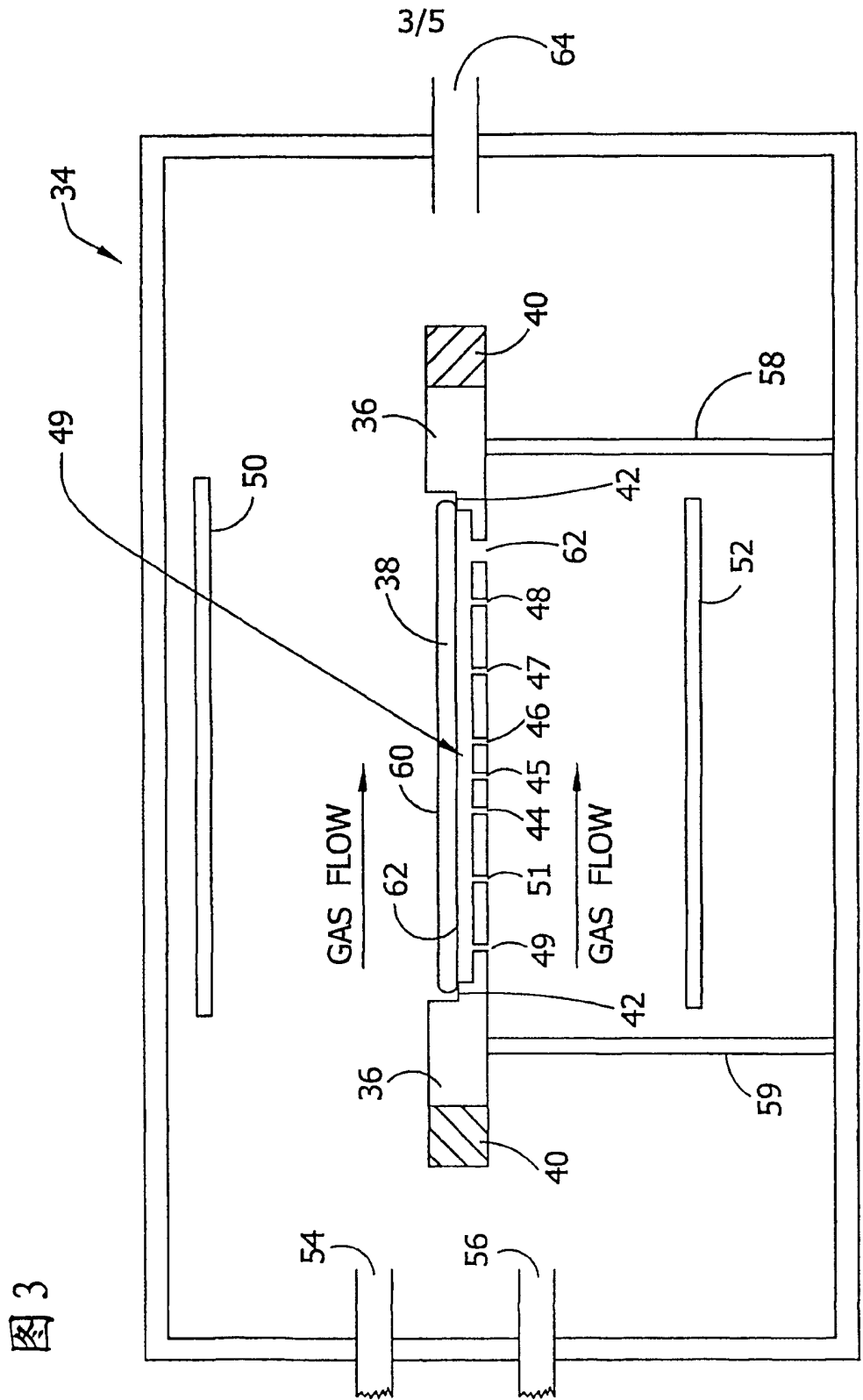


图 3

图 4

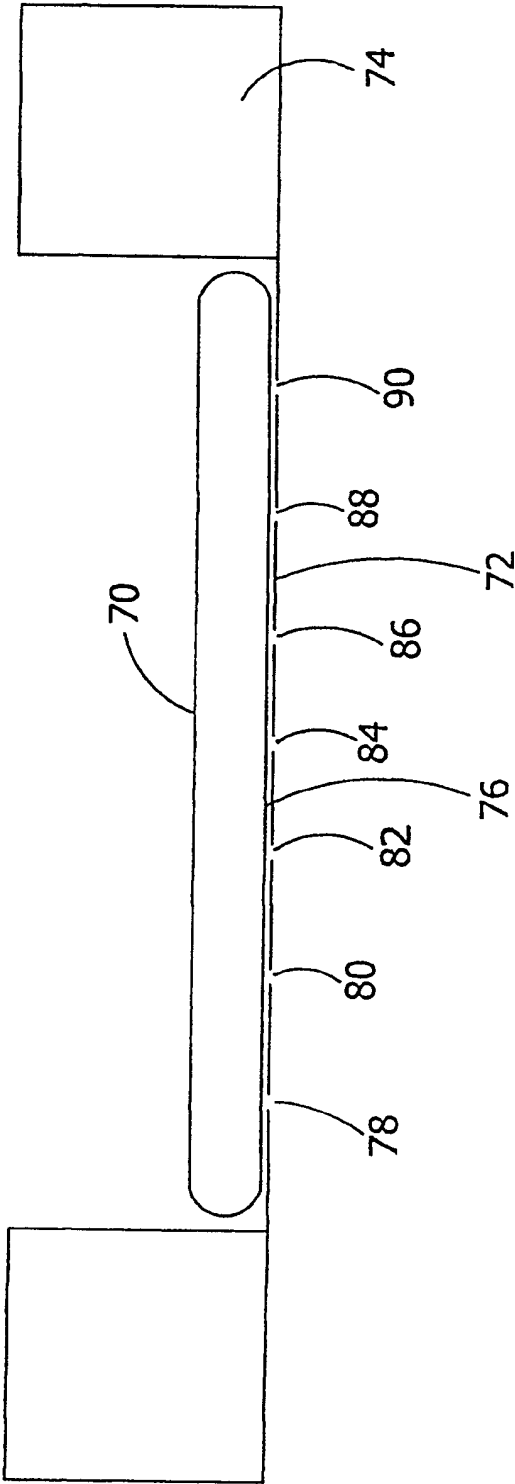


图5

