



(12)发明专利申请

(10)申请公布号 CN 111270223 A

(43)申请公布日 2020.06.12

(21)申请号 202010090413.9

(51)Int.CI.

(22)申请日 2015.04.23

C23C 16/458(2006.01)

(30)优先权数据

C23C 16/455(2006.01)

61/984,691 2014.04.25 US

C23C 14/22(2006.01)

14/693,745 2015.04.22 US

C23C 14/08(2006.01)

(62)分案原申请数据

C23C 14/06(2006.01)

201580017814.9 2015.04.23

C23C 16/32(2006.01)

(71)申请人 应用材料公司

C23C 28/04(2006.01)

地址 美国加利福尼亚州

(72)发明人 V·菲鲁兹多尔 B·P·卡农戈

J·Y·孙 M·J·萨里纳斯

J·A·李

(74)专利代理机构 上海专利商标事务所有限公司 31100

代理人 侯颖婧 张鑫

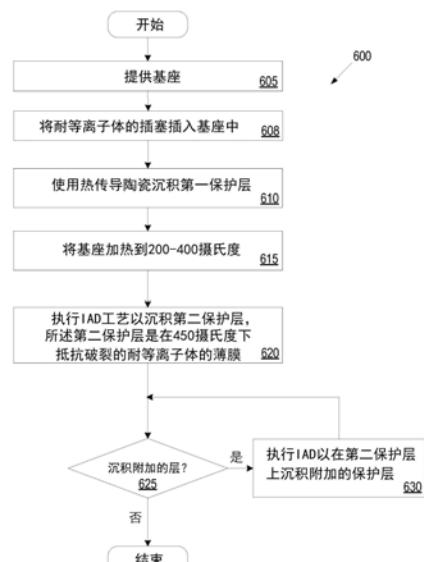
权利要求书2页 说明书11页 附图8页

(54)发明名称

用于高温应用的耐等离子体腐蚀的薄膜涂层

(57)摘要

诸如基座之类的制品包括热传导材料的主体，所述主体由所述主体表面上方的第一保护层与第二保护层涂覆。第一保护层是热传导陶瓷。第二保护层覆盖第一保护层，并且是可在650°C温度下抵抗破裂的耐等离子体的陶瓷薄膜。



1. 一种制品，包括：

主体，所述主体包括热传导材料，其中所述主体包括孔；

耐等离子体插塞，所述耐等离子体插塞插入在所述孔中；

第一保护层，所述第一保护层在所述主体的表面上，所述第一保护层是热传导陶瓷；以及

第二保护层，所述第二保护层在所述第一保护层上，所述第二保护层包括耐等离子体的陶瓷薄膜，所述耐等离子体的陶瓷薄膜在高达650°C的温度下抵抗破裂。

2. 如权利要求1所述的制品，其特征在于，所述热传导材料包括石墨。

3. 如权利要求1所述的制品，其特征在于，所述热传导材料包括热传导半金属，并且所述第一保护层包括碳化硅。

4. 如权利要求1所述的制品，其特征在于，所述制品是用于原子层沉积腔室的基座。

5. 如权利要求1所述的制品，其特征在于，所述第二保护层包括从由 $\text{Er}_3\text{Al}_5\text{O}_{12}$ 、 $\text{Y}_3\text{Al}_5\text{O}_{12}$ 和 YF_3 构成的组中选出的陶瓷。

6. 如权利要求1所述的制品，其特征在于，所述第二保护层具有5–50微米的厚度。

7. 如权利要求1所述的制品，其特征在于，所述耐等离子体插塞由烧结陶瓷构成，所述烧结陶瓷包括以下各项中的至少一者： AlN 、 Y_2O_3 或包括 $\text{Y}_4\text{Al}_2\text{O}_9$ 与 Y_2O_3 – ZrO_2 固体–溶液的陶瓷化合物。

8. 如权利要求1所述的制品，其特征在于，所述孔具有第一直径，所述第一直径对应于所述耐等离子体插塞的外径，且其中所述耐等离子体插塞包括第二孔，所述第二孔具有小于所述第一直径的第二直径。

9. 如权利要求1所述的制品，其特征在于：

所述第一保护层不覆盖所述耐等离子体插塞；且

所述第二保护层覆盖所述耐等离子体插塞。

10. 如权利要求1所述的制品，其特征在于：

所述耐等离子体插塞的基底具有小于所述耐等离子体插塞的顶部的外径。

11. 如权利要求1所述的制品，其特征在于：

在所述耐等离子体插塞的外壁与被插入所述耐等离子体插塞的所述孔的壁之间有间隙；且

所述第一保护层覆盖所述耐等离子体插塞并至少部分地填充所述孔的所述壁与所述耐等离子体插塞的所述外壁之间的所述间隙。

12. 一种方法，包括以下步骤：

在热传导主体中钻孔；

在所述孔中插入耐等离子体插塞；

在所述热传导主体的表面上沉积第一保护层，所述第一保护层是热传导陶瓷；以及

执行离子辅助沉积以在所述第一保护层上沉积第二保护层，所述第二保护层包括耐等离子体的陶瓷薄膜，所述耐等离子体的陶瓷薄膜在高达650°C的温度下抵抗破裂。

13. 如权利要求12所述的方法，进一步包括以下步骤：

将所述热传导主体加热至近似200–400°C的温度；以及

在加热所述热传导主体的同时，执行所述离子辅助沉积。

14. 如权利要求12所述的方法,其特征在于,沉积所述第一保护层的步骤包括:执行化学气相沉积工艺。

15. 如权利要求12所述的方法,其特征在于,所述热传导主体包括用于原子层沉积腔室的基座,所述基座包括石墨,所述第一保护层包括碳化硅,且所述第二保护层包括从由 $\text{Er}_3\text{Al}_5\text{O}_{12}$ 、 $\text{Y}_3\text{Al}_5\text{O}_{12}$ 和 YF_3 构成的组中选出的陶瓷。

16. 如权利要求12所述的方法,其特征在于,所述第二保护层具有5-50微米的厚度。

17. 如权利要求12所述的方法,其特征在于,在沉积所述第一保护层之后和在执行所述离子辅助沉积之前,将所述耐等离子体插塞插入所述孔中。

18. 如权利要求12所述的方法,其特征在于,所述耐等离子体插塞由烧结陶瓷构成,所述烧结陶瓷包括以下各项中的至少一者: AlN 、 Y_2O_3 或包括 $\text{Y}_4\text{Al}_2\text{O}_9$ 与 $\text{Y}_2\text{O}_3-\text{ZrO}_2$ 固体-溶液的陶瓷化合物,且其中所述耐等离子体插塞包括附加孔,所述附加孔具有的直径小于被插入所述耐等离子体插塞的所述孔。

19. 如权利要求12所述的方法,其特征在于,在沉积所述第一保护层之前将所述耐等离子体插塞插入所述孔中,其中在所述耐等离子体插塞的外壁与被插入所述耐等离子体插塞的所述孔的壁之间有间隙,且其中所述第一保护层覆盖所述耐等离子体插塞并至少部分地填充所述孔的所述壁与所述耐等离子体插塞的所述外壁之间的所述间隙。

20. 一种用于原子层沉积腔室的部件,包括:

石墨主体;

多个孔,所述多个孔在所述石墨主体中;

多个耐等离子体插塞,其中所述多个耐等离子体插塞中的每一个被插入所述多个孔中的一个;

第一保护层,所述第一保护层在所述石墨主体的表面上,所述第一保护层包括碳化硅;以及

第二保护层,所述第二保护层在所述第一保护层上,所述第二保护层包括耐等离子体的陶瓷薄膜,所述耐等离子体的陶瓷薄膜在高达650°C的温度下抵抗破裂,其中所述第二保护层包括从由 $\text{Er}_3\text{Al}_5\text{O}_{12}$ 、 $\text{Y}_3\text{Al}_5\text{O}_{12}$ 和 YF_3 构成的组中选出的陶瓷,

其中,所述第一保护层或所述第二保护层中的至少一个覆盖所述多个耐等离子体插塞。

用于高温应用的耐等离子体腐蚀的薄膜涂层

[0001] 本申请是2015年4月23日提交的申请号为201580017814.9、题为“用于高温应用的耐等离子体腐蚀的薄膜涂层”的申请的分案申请。

技术领域

[0002] 一般而言，本发明的实施例总体上关于频繁地暴露于高温以及直接或远程等离子体环境的保护性腔室部件。

背景技术

[0003] 在半导体产业中，通过生产不断减小尺寸的结构的多个制造工艺来制造器件。一些制造工艺（诸如，等离子体蚀刻与等离子体清洁工艺）使基板暴露于高速等离子体流以蚀刻或清洁基板。等离子体可以是高度侵蚀性的，并且可侵蚀暴露于等离子体的处理腔室和其他表面。因此，等离子体喷涂的保护涂层常用来保护处理腔室部件免于侵蚀。

[0004] 一些制造工艺在高温（例如，超过400°C的温度）下执行。传统的等离子体喷涂的保护涂层对于用于此类工艺的一些腔室部件可能是不适合的。

发明内容

[0005] 在示例实施例中，制品包括具有热传导材料的主体。制品进一步包括主体表面上的第一保护层，第一保护层是热传导陶瓷。制品进一步包括第一保护层上的第二保护层，第二保护层包括可在高达650°C温度下抵抗破裂的耐等离子体陶瓷薄膜。

[0006] 在另一示例实施例中，方法包括：提供包括热传导材料主体的制品。方法进一步包括：在热传导材料主体的表面上沉积第一保护层，第一保护层是热传导陶瓷。方法进一步包括：执行离子辅助沉积以在第一保护层上方沉积第二保护层，第二保护层包括可在高达650°C温度下抵抗破裂的耐等离子体的陶瓷薄膜。

[0007] 在另一示例实施例中，用于原子层沉积腔室的基座包括石墨主体。基座进一步包括石墨主体的表面上的第一保护层，第一保护层包括碳化硅。基座进一步包括第一保护层上的第二保护层，第二保护层包括可在高达650°C温度下抵抗破裂的耐等离子体的陶瓷薄膜，其中第二保护层包括从由 $\text{Er}_3\text{Al}_5\text{O}_{12}$ 、 $\text{Y}_3\text{Al}_5\text{O}_{12}$ 与 YF_3 构成的组中选出的陶瓷。

附图说明

[0008] 在所附附图的图中通过示例而非限制方式来阐释本发明，所附附图中，相似的附图标记指示相似的元件。应当注意，在本公开对“一”或“一个”实施例的不同的引用不一定是指相同的实施例，并且此类引用意味着至少一个实施例。

[0009] 图1描绘处理腔室的一个实施例的剖面图。

[0010] 图2A描绘用于原子层沉积(ALD)且在一个表面上具有薄膜保护涂层的基座。

[0011] 图2B描绘用于原子层沉积腔室且具有插入到孔中的耐等离子体的插塞的基座的放大的横剖面图。

- [0012] 图3-5描绘在一个表面上具有保护层叠层的示例制品的横剖面侧视图。
- [0013] 图6阐释在制品上方形成一个或多个保护层的工艺的一个实施例。
- [0014] 图7A描绘适用于利用高能粒子的各种沉积技术(例如,离子辅助沉积(IAD))的沉积机制。
- [0015] 图7B描绘IAD沉积设备的示意图。
- [0016] 图8阐释根据本发明的实施例而形成的薄膜保护层的腐蚀速率。

具体实施方式

[0017] 本发明的实施例提供在制品的一个或多个表面上具有薄膜保护层的制品,诸如,用于原子层沉积(ALD)腔室的腔室部件。保护层可具有低于约50微米的厚度,并且可提供等离子体侵蚀抗性以保护制品。在晶片处理期间,可将腔室部件暴露至高温。例如,可将腔室部件暴露至超过450°C的温度。以能够在这些高温下抵抗破裂或有效地对破裂免疫的方式来形成薄膜保护层。薄膜保护层可以是使用离子辅助沉积(IAD)而沉积在经加热的基板上的致密的共形薄膜。薄膜保护层可由 $\text{Y}_3\text{Al}_5\text{O}_{12}$ 、 $\text{Er}_3\text{Al}_5\text{O}_{12}$ 或 YF_3 形成。由薄膜保护层提供的改善的腐蚀抗性可改善制品的使用寿命,同时降低维持与制造成本。

[0018] 图1是根据本发明的一个实施例的处理腔室100的剖面图,处理腔室100具有以薄膜保护层涂覆的一个或多个腔室部件。处理腔室100可以是ALD处理腔室。在一个实施例中,处理腔室100利用远程等离子体单元以将氟自由基(F^*)递送到处理腔室100中以进行腔室清洁。或者,其他类型的处理腔室可用于本文所述的实施例。

[0019] 处理腔室100可用于高温ALD工艺。例如,处理腔室100可用于氮化钛(TiN)的沉积。TiN沉积工艺典型地是在450°C或高于450°C的温度下执行的ALD工艺。另一示例高温ALD工艺是二氯硅烷(DCS)硅化钨的沉积。DCS硅化钨工艺通过 WF_6 、DCS与 SiH_4 在约500–600°C温度下的反应来执行。可通过处理腔室100执行其他高温ALD工艺。

[0020] 可包括薄膜保护层的腔室部件的示例包括基座134、腔室主体105、喷淋头110,等等。在下文中更详细地描述的薄膜保护层可包括 $\text{Y}_3\text{Al}_5\text{O}_{12}$ (YAG)、 $\text{Er}_3\text{Al}_5\text{O}_{12}$ (EAG)和/或 YF_3 。在一些实施例中,薄膜保护层也可包括其他陶瓷。此外,薄膜保护层可以是保护层叠层中的一层。如图所示,根据一个实施例,基座134具有薄膜保护层(第二保护层136)。然而,应当理解,其他腔室部件中任何一者(例如,上文列举的那些)也可包括薄膜保护层。

[0021] 在一个实施例中,处理腔室100包括封围内部容积106的腔室主体105与喷淋头110。腔室主体105可由铝、不锈钢或其他适当的材料制造。腔室主体105通常包括侧壁与底部。喷淋头110、侧壁和/或底部中的任何一者可包括薄膜保护层。

[0022] 腔室排放装置125以及一个或多个排放端口137可将废气排出腔室的内部容积106。排放端口137可连接至泵系统,所述泵系统包括一个或多个泵160以及节流阀156和/或闸阀154,用于排空并调节处理腔室100的内部容积106的压力。

[0023] 喷淋头110可支撑在腔室主体105的侧壁上。喷淋头110(或盖)可经开启以允许对处理腔室100的内部容积106的接取,并且可在关闭时提供对处理腔室100的密封。喷淋头110可包括气体分配板以及一个或多个注入器122、123、124。喷淋头110可由铝、不锈钢或其他适当的材料制成。或者,在一些实施例中,喷淋头110可由盖与喷嘴取代。

[0024] 气体面板152可经由一个或多个气体递送管线138–146、通过喷淋头110而将工艺

和/或清洁气体提供至内部容积106。取决于待沉积的层,可用于执行CVD操作以将层沉积在基板上的处理气体的示例包括NH₃、TiCl₄、四(二甲胺基)钛(TDMAT)、WF₆、DCS、SiH₄等等。远程等离子体源(RPS)150可在清洁期间生成氟自由基(F*) ,并且可经由一个或多个气体递送管线138-146来递送氟自由基。气体递送管线138-146、排放端口137与喷淋头110可由圆盖180覆盖,圆盖180可以是铝或另一适当的材料。

[0025] 腔室部件(诸如,腔室主体105的内壁、喷淋头110、基座134等)在处理期间累积沉积的材料层。为了减轻沉积性质的改变和微粒污染,可使用远程等离子体清洁工艺来周期性地将此类沉积的层从腔室部件上清洁掉。可用于将沉积的材料从腔室部件的表面清洁掉的清洁气体示例包括含卤素气体(诸如,C₂F₆、SF₆、SiCl₄、HBr、NF₃、CF₄、CHF₃、CH₂F₃、F、NF₃、Cl₂、CCl₄、BCl₃与SiF₄等等)与其他气体(诸如,O₂或N₂O)。载气的示例包括N₂、He、Ar与其他对清洁气体呈现惰性的气体(例如,非反应性气体)。在一个实施例中,NF₃与Ar用于执行等离子体清洁工艺。

[0026] 基座134设置在处理腔室100的内部容积106中,且在喷淋头110下方,并且由底座132支撑。基座134在处理期间固持一个或多个基板。基座134配置成在ALD工艺期间围绕轴向中心自旋以确保与一个或多个基板相互作用的工艺气体的均匀分布。此类均匀的分布改善沉积在一个或多个基板上的层的厚度均匀性。

[0027] 基座134配置成在工艺期间被加热,并且遍布整个基座134维持均匀的热。因此,基座134可具有由对热冲击具有高度抵抗性的热传导材料构成的主体。在一个实施例中,所述主体是半金属材料,诸如,石墨。基座134也可具有由其他具有高热冲击抗性材料(诸如,玻璃-碳)构成的主体。

[0028] 基座134具有多个凹部。每一个凹部大约是将固持在此凹部中的基板(例如,晶片)的尺寸。在处理器件,基板可被真空附着(夹持)至基座134。

[0029] 在一个实施例中,基座134的主体在至少一个表面上具有第一保护层135,并且在此第一保护层135上方具有第二保护层136。在一个实施例中,第一保护层是SiC,而第二保护层是Y₃Al₅O₁₂(YAG),Er₃Al₅O₁₂(EAG)或YF₃中的一者。在另一实施例中,基座134仅具有单个保护层,所述单个保护层是Y₃Al₅O₁₂(YAG)、Er₃Al₅O₁₂(EAG)或YF₃中的一者。在其他实施例中,也可使用附加的保护层。参照图2A-2B更详细地示出一个示例基座。

[0030] 在一个实施例中,一个或多个加热元件130设置在基座134下方。一个或多个热遮蔽件也可设置在加热器件130附近以保护不应当被加热至高温的部件。在一个实施例中,加热元件130是电阻式或电感式加热器件。在另一实施例中,加热元件是辐射加热灯。在一些实施例中,加热元件130可将基座134加热至高达700°C或更高的温度。

[0031] 图2A描绘用于ALD腔室的示例基座200。基座200具有薄膜保护涂层。在一个实施例中,薄膜保护涂层仅涂覆基座的上表面。或者,薄膜保护涂层涂覆基座的上表面与下表面。薄膜保护层也可涂覆基座的侧壁。基座200的目的在于同时支撑并均匀地加热多个晶片。可使用电阻式加热元件或灯来辐射地加热基座200。在处理期间,经由原子单层沉积(ALD)或其他CVD工艺沿来涂覆基座200(以及所制成的晶片)。为了增加多次清洁之间的平均时间(MTBC),应当周期性地清洁基座200以避免涂层由于在顺序的处理期间而产生的内部膜应力而剥落。可通过热或远程等离子体工艺来清洁基座200。在使用NF₃的远程等离子体清洁的情况下,远程地生成氟自由基(F*) ,并将氟自由基递送到工艺区域中以去除沉积膜。然

而,高温下的F*也将腐蚀基座材料(例如,CVD的SiC与石墨)。因此,施加对所使用的化学品具有腐蚀抗性的保护涂层。保护涂层也允许“过度蚀刻”时段以确保去除沉积膜的整体。

[0032] 在一个实施例中,基座200包括半金属热传导底座,诸如,石墨。基座200可具有可能大到足以支撑多个基板(例如,多个晶片)的圆盘状形状。在一个实施例中,基座具有超过1米的直径。

[0033] 基座200可包括一个或多个凹部(也称为袋部)201-206,凹部中的每一个都可配置成在处理期间支撑晶片或其他基板。在所阐释的示例中,基座200包括6个凹部201-206。然而,其他基座可具有更多或更少的凹部。

[0034] 凹部201-206中的每一个都包括许多表面特征。凹部201中的表面特征的示例包括外环208、多个凸台206以及凸台206之间的沟槽或气体通道。在一些实施例中,特征的高度约为10-80微米。

[0035] 在一个实施例中,基座200进一步包括在热传导半金属底座的一个或多个表面上方的CVD沉积的SiC或SiN层。凹部201-206与表面特征(诸如,凸台206与外环208)可经由在基座200中钻出的孔而流体地耦接至热传递(或背侧)气体源(例如,He)。在操作中,可在受控的压力下将背侧气体到气体通路中以增强基座200与基板之间的热传递。

[0036] 在沉积第一保护层之前,可在基座200的主体中形成凹部与表面特征。或者,当上方沉积了第一保护层之后,可在第一保护层中形成凹部和/或表面特征。第二保护层可以是与凹部和表面特征共形的共形薄膜保护层。或者,可在第二保护层中形成表面特征。因此,所有的表面特征(诸如,凸台206与外环208)都存在于第二保护层的表面处。在一个实施例中,第二保护层具有约5-50微米的厚度。在另一实施例中,第二保护层具有小于20微米的厚度。在另一实施例中,第二保护层的具有高达1000微米的厚度。

[0037] 基座200附加地包括举升销孔210。例如,基座200可包括支撑举升销(例如,Al₂O₃举升销)的三个举升销孔。举升销能够将晶片装载到基座200上,并能够从基座200上卸载晶片。基座200可包括凹部215,所述凹部215可用于将基座夹持至旋转轴杆。凹部215可包括孔220,所述孔220可用于将基座200机械地紧固至旋转轴轴。

[0038] 图2B描绘具有插入到孔中的耐等离子体的插塞250的基座200的放大的横剖面图。IAD与PVD是视线(line of sight)工艺。因此,薄膜保护涂层可能不涂覆基座中的孔(诸如,举升销孔210、孔220或氦气孔)的内部。在一个实施例中,初始孔以过大的尺度形成在基座中。耐等离子体的插塞(例如,耐等离子体插塞250)可分开制造,并且可插入到过大尺寸的孔中。耐等离子体的插塞250可被按压配合(例如,机械地按压)到过大尺寸的孔中。耐等离子体的插塞250可由块状烧结耐等离子体陶瓷材料(诸如,AlN、Y₂O₃、包括Y₄Al₂O₉与Y₂O₃-ZrO₂的固体-溶液的陶瓷化合物或另一稀土氧化物)形成。

[0039] 耐等离子体的插塞250本身可在耐等离子体的插塞250的中心处具有最终孔,其中最终孔具有期望的直径。CVD沉积的层和/或薄膜保护层可仅涂覆基座,或涂覆基座与耐等离子体的插塞250两者。在一个实施例中,在插入耐等离子体的插塞250之前,沉积CVD沉积的层。随后,可在插入了耐等离子体的插塞250之后沉积薄膜保护层。薄膜保护层可填充和/或桥接插塞250的外壁与插塞250插入其中的初始孔之间的任何间隙。在一些实例中,薄膜保护层可能不够厚而无法桥接插塞与插塞插入到其中的初始孔之间的间隙。因此,可在插入插塞之后沉积CVD涂层以桥接任何间隙。随后,可在CVD涂层上方沉积薄膜保护层。

[0040] 在一个实施例中,耐等离子体的插塞的基底比耐等离子体的插塞的顶部窄(如图所示)。这使得耐等离子体的插塞能够被按压配合到基座200中的预定深度。

[0041] 图3-5阐释由一个或多个薄膜保护层覆盖的制品(例如,腔室部件)的横剖面侧视图。图3阐释具有第一保护层330与第二保护层308的制品300的一个实施例的横剖面侧视图。第一保护层可以是SiC、SiN或另一陶瓷材料。可能已经通过CVD工艺将第一保护层330沉积至主体305上。第一保护层可具有高达200微米的厚度。在一个实施例中,第一保护层约为5-100微米厚。

[0042] 第二保护层308可以是使用IAD而施加在第一保护层330上方的陶瓷薄膜保护层。可用于沉积第二保护层308的两个示例IAD工艺包括电子束IAD(EB-IAD)与离子束溅射IAD(IBS-IAD)。第二保护层308可充当顶涂层,并且可充当耐腐蚀阻挡层,并且可密封第一保护层330的被暴露表面(例如,密封第一保护层330中的固有的表面破裂与孔)。

[0043] IAD沉积的第二保护层308可具有相对低(例如,相比由等离子体喷涂或建设而导致的膜应力)的膜应力。IAD沉积的第二保护层308可附加地具有低于1%的孔隙率,并且在一些实施例中具有低于约0.1%的孔隙率。因此,IAD沉积的保护层是致密的结构,这对于在腔室部件上的应用具有性能益处。此外,可在无需先粗糙化第一保护层330或执行其他耗时的表面制备步骤的情况下沉积IAD沉积的第二保护层308。

[0044] 可用于形成第二保护层308的陶瓷的示例包括 $\text{Y}_3\text{Al}_5\text{O}_{12}$ (YAG)、 $\text{Er}_3\text{Al}_5\text{O}_{12}$ (EAG)与 YF_3 。可使用的另一示例陶瓷为 $\text{Y}_4\text{Al}_2\text{O}_9$ (YAM)。前述陶瓷中的任一者可包括微量的其他材料,诸如, ZrO_2 、 Al_2O_3 、 SiO_2 、 B_2O_3 、 Er_2O_3 、 Nd_2O_3 、 Nb_2O_5 、 CeO_2 、 Sm_2O_3 、 Yb_2O_3 或其他氧化物。

[0045] 制品300的主体305和/或第一保护层330可包括一个或多个表面特征。对于基座,表面特征可包括凹部、凸台、密封带、气体通道、氦气孔,等等。对于喷淋头,表面特征可包括数百或数千个用于气体分配的孔、围绕气体分配孔的凹陷(divot)或凸块(bump)等等。其他腔室部件可具有其他表面特征。

[0046] 第二保护层308可共形于主体305与第一保护层330的表面特征。例如,第二保护层308可维持第一保护层330的上表面的相对形状(例如,流露第一保护层330中的特征的形状)。此外,第二保护层308可以足够薄而不至于塞住主体305和/或第一保护层330中的孔。第二保护层可具有小于1000微米的厚度。在一个实施例中,第二保护层308具有小于约20微米的厚度。在进一步的实施例中,第二保护层具有在约0.5微米至约7微米之间的厚度。

[0047] 在替代实施例中,可省略第一保护层330。因此,可在主体305的一个或多个表面上方仅沉积单个的 $\text{Y}_3\text{Al}_5\text{O}_{12}$ (YAG)、 $\text{Er}_3\text{Al}_5\text{O}_{12}$ (EAG)、 YF_3 或 $\text{Y}_4\text{Al}_2\text{O}_9$ (YAM)保护层。

[0048]

性质	YAM	YF ₃	YAG	EAG
击穿电压(V/5 μm 涂层)	695	522	1080	900
1.6 mm 氧化铝上方堆叠的介电常数		9.2	9.76 +/- 0.01	9.54
1.6 mm 氧化铝上方堆叠的损耗正切		9E-4	4E-4	4E-4
1.6 mm 氧化铝上堆叠的热传导率 (W/m-K)			20.1	19.2
92% Al ₂ O ₃ 上方的附着(MPa)	> 27	> 27	> 27	> 27
密封性(漏率) (cm ³ /s)	< 1E-10	2.6E-9	4.4E-10	9.5E-10
硬度(GPa)		3.411	8.5	9.057
磨耗率(nm/RFhr)			0.28	0.176

[0049]

晶体结构	A	A	A	A
------	---	---	---	---

[0050] 表1:IAD沉积的YAM、YF₃、YAG与EAG的材料性质

[0051] 表1示出IAD沉积的YAM、YF₃、YAG与EAG的材料性质。如表所示,5微米(μm)的IAD沉积的YAM涂层具有695伏(V)的击穿电压。5μm的IAD沉积的YF₃涂层具有522V的击穿电压。5μm的IAD沉积的YAG涂层具有1080V的击穿电压。5μm的IAD沉积的EAG涂层具有900V的击穿电压。

[0052] 1.6mm的氧化铝上方的YF₃的介电常数约为9.2,YAG薄膜的介电常数约为9.76,而EAG薄膜的介电常数约为9.54。1.6mm的氧化铝上方的YF₃薄膜的损耗正切约为9E-4,YAG薄膜的损耗正切约为4E-4,而EAG薄膜的损耗正切约为4E-4。YAG薄膜的热传导率约为20.1W/m-K,而EAG薄膜的热传导率约为19.2W/m-K。

[0053] 对于所标示的陶瓷材料中的每一种材料,薄膜保护层对氧化铝基板的附着强度可以是高于27兆帕(MPa)。可通过测量将薄膜保护层从基板分开所使用的力的量来测量附着强度。

[0054] 密封性衡量使用薄膜保护层可实现的密封能力。如表所示,使用YF₃可实现每秒约2.6E-9立方厘米(cm³/s)的He漏率,使用YAG可实现约4.4E-10的He漏率,而使用EAG可实现约9.5E-10的He漏率。较低的He渗漏率指示改善的密封。示例薄膜保护层中的每一个具有低于典型Al₂O₃的He漏率。

[0055] Y₃Al₅O₁₂、Y₄Al₂O₉、Er₃Al₅O₁₂与YF₃中的每一个都具有可抵抗等离子体处理期间的磨损的硬度。如表所示,YF₃具有约3.411千兆帕(GPa)的维氏(Vickers)硬度(5Kgf),YAG具有约8.5GPa的硬度,而EAG具有约9.057GPa的硬度。YAG的所测量的磨耗率约为每射频小时0.28纳米(nm/RFhr),而EAG的磨耗率约为0.176nm/RFhr。

[0056] 值得注意的是,在一些实施例中,可修改 $\text{Y}_3\text{Al}_5\text{O}_{12}$ 、 $\text{Y}_4\text{Al}_2\text{O}_9$ 、 $\text{Er}_3\text{Al}_5\text{O}_{12}$ 与 YF_3 ,使得上方标示的材料性质与特性可变化高达30%。因此,这些材料性质的所描述的值应当理解为示例可实现的值。本文所述的陶瓷薄膜保护层不应被解读为受限于所提供的值。

[0057] 图4阐释制品400的一个实施例的横剖面侧视图,制品400具有沉积于制品400的主体405上方的薄膜保护层叠层406。在替代实施例中,薄膜保护层叠层406可沉积在 SiC 或 SiN 的第一保护层上方。

[0058] 薄膜保护层叠层406中的一个或多个薄膜保护层(诸如,第一层408和/或第二层410)可以是 YAG 、 YAM 、 EAG 或 YF_3 中的一者。此外,保护层中的一些可包括 Er_2O_3 、 Gd_2O_3 、 $\text{Gd}_3\text{Al}_5\text{O}_{12}$ 或包括 $\text{Y}_4\text{Al}_2\text{O}_9$ 与 Y_2O_3 - ZrO_2 的固体-溶液(solid-solution)的陶瓷化合物。在一个实施例中,相同的陶瓷材料不用于两个相邻的薄膜保护层。然而,在另一实施例中,相邻层可由相同的陶瓷构成。

[0059] 图5阐释制品500的另一实施例的横剖面侧视图,制品500具有沉积在制品500的主体505上方的薄膜保护层叠层506。或者,薄膜保护层叠层506可沉积在 SiC 或 SiN 层上方。制品500与制品400类似,例外在于,薄膜保护层叠层506具有四个薄膜保护层508、510、515、518。

[0060] 薄膜保护层叠层(例如,所阐释的那些叠层)可具有任何数目的薄膜保护层。叠层中的薄膜保护层可都具有相同的厚度,或者它们可具有不同的厚度。薄膜保护层中的每一层可具有低于约50微米的厚度,并且在一些实施例中可具有低于约10微米的厚度。在一个示例中,第一层408可具有3微米的厚度,而第二层410可具有3微米的厚度。在另一示例中,第一层508可以是具有2微米厚度的 YAG 层,第二层510可以是具有1微米厚度的化合物陶瓷层,第三层515可以是具有1微米厚度的 YAG 层,而第四层518可以是具有1微米厚度的化合物陶瓷层。

[0061] 选择要使用的陶瓷层的数目与陶瓷层的组合物可基于经涂覆的制品的期望应用和/或类型。由IAD形成的 EAG 、 YAG 与 YF_3 薄膜保护层典型地具有非晶结构。相比之下,IAD沉积的化合物陶瓷与 Er_2O_3 层典型地具有结晶或纳米结晶结构。结晶与纳米结晶结构陶瓷层一般可比非晶陶瓷层更能抵抗腐蚀。然而,在一些实例中,具有结晶结构或纳米结晶结构的薄膜陶瓷层可能经历偶发性竖直破裂(大约在膜厚度方向中且大致上垂直于经涂覆的表面行进的破裂)。此类竖直破裂可能由晶格失配导致,并且可以是等离子体化学物的攻击点。每当加热与冷却制品时,薄膜保护层与薄膜保护层所涂覆的基板之间的热膨胀系数的失配便导致薄膜保护层上的应力。此类应力可能集中在竖直破裂处。这会导致薄膜保护层最终从薄膜保护层所涂覆的基板剥离。相比之下,如果没有竖直破裂,则应力跨薄膜大致均匀地分布。

[0062] 因此,在一个实施例中,薄膜保护层叠层406中的第一层408是非晶陶瓷(诸如, YAG 或 EAG),而薄膜保护层叠层406中的第二层410是结晶或纳米结晶陶瓷(诸如,陶瓷化合物或 Er_2O_3)。在此类实施例中,第二层410可提供相比第一层408更大的等离子体耐受性。通过在第一层408上方而不是直接在主体405上方(或在 SiC 或 SiN 保护层上方)形成第二层410,第一层408充当缓冲物以使后续层上的晶格失配最小化。因此,可增加第二层410的寿命。

[0063] 在另一示例中,主体、 $\text{Y}_3\text{Al}_5\text{O}_{12}$ (YAG)、 $\text{Y}_4\text{Al}_2\text{O}_9$ 、 Er_2O_3 、 Gd_2O_3 、 $\text{Er}_3\text{Al}_5\text{O}_{12}$ 、 $\text{Gd}_3\text{Al}_5\text{O}_{12}$ 以及包括 $\text{Y}_4\text{Al}_2\text{O}_9$ 与 Y_2O_3 - ZrO_2 的固体-溶液的陶瓷化合物中的每一个可具有不同的热膨胀系数。

两种相邻的材料之间的热膨胀系数的失配越大,那些材料中的一种材料最终破裂、剥离或其他方式失去至其他材料的粘结的可能性就越大。能以使相邻的层之间(或层与主体405、505之间)的热膨胀系数的失配最小化的方式来形成保护层叠层406、506。例如,主体505可以是石墨,而EAG可具有最接近石墨的热膨胀系数的热膨胀系数,接着是YAG的热膨胀系数,接着是化合物陶瓷的热膨胀系数。因此,在一个实施例中,第一层508可以是EAG,第二层510可以是YAG,而第三层515可以是化合物陶瓷。

[0064] 在另一示例中,保护层叠层506中的层可以是两种不同陶瓷的交替层。例如,第一层508与第三层515可以是YAG,而第二层510与第四层518可以是EAG或 YF_3 。此类交替层可提供与上文在用于交替层中的一种材料为非晶的而用于交替层中的另一材料为结晶或纳米结晶的情况下所陈述的优点类似的优点。

[0065] 在另一示例中,可在薄膜保护层叠层406或506中的某点处沉积具有可辨别颜色的薄膜涂层。例如,可在薄膜叠层的底部沉积具有可辨别的颜色的薄膜涂层。例如,具有可辨别的颜色的薄膜涂层可以是 Er_2O_3 或 SmO_2 。当技术员看见此可辨别的颜色时,可警觉到应当替换或修整基座。

[0066] 在一些实施例中,薄膜保护层叠层406、506中的一个或多个层是使用热处理而形成的过渡层。如果主体405、505是陶瓷主体,则可执行高温热处理以促进薄膜保护层与主体之间的相互扩散。此外,可执行热处理以促进相邻的薄膜保护层之间、或厚保护层与薄膜保护层之间的相互扩散。值得注意的是,过渡层可以是非多孔层。过渡层可充当两个陶瓷之间的扩散接合,并且可提供相邻的陶瓷之间的改善的附着。这可有助于在等离子体处理期间防止保护层破裂、剥落或剥除。

[0067] 热处理可以是在高达约1400–1600°C下持续高达约24小时的持续时间(例如,在一个实施例中,3–6小时)的热处理。这可在第一薄膜保护层与以下各者中的一者或多者之间产生相互扩散层:相邻的陶瓷主体、厚保护层或第二薄膜保护层。

[0068] 图6阐释用于在制品上形成一个或多个保护层的工艺600的一个实施例。工艺600的框605处,提供基座。基座可用于ALD处理腔室。在一个实施例中,基座具有热传导半金属主体(具有良好热传导率的半金属主体)。在一个实施例中,热传导半金属主体是石墨主体。或者,可提供非热传导基座。非热传导基座可具有碳–玻璃构成的主体。在其他实施例中,可提供除基座以外的制品。例如,可提供用于ALD处理腔室的铝喷淋头。

[0069] 在一个实施例中,在框608处,将耐等离子体的陶瓷插塞插入基座中的孔中。耐等离子体陶瓷插塞可被压配合到孔中。在替代实施例中,在框610之后,将耐等离子体的陶瓷插塞插入基座中的孔中。在另一实施例中,没有耐等离子体的陶瓷插塞被插入基座中的孔中。

[0070] 在框610处,执行CVD工艺以在所提供的基座上方沉积第一保护层。在一个实施例中,第一保护层仅覆盖基座的面向等离子体的表面。在另一实施例中,第一保护层覆盖基座的正面与背面。在另一实施例中,第一保护层覆盖基座的正面、背面与侧面。在一个实施例中,第一保护层是SiC。或者,第一保护层可以是SiN或另一适当的材料。第一保护层可具有高达约200微米的厚度。可将基座的表面特征加工到石墨中。在一个实施例中,在沉积之后,抛光第一保护层。

[0071] 在框615处,将基座加热至高于200°C的温度。例如,可将基座加热至200–400°C的

温度。在一个实施例中，基座被加热至300℃的温度。

[0072] 在框620处，当加热基座时，执行IAD以在第一保护层的一个或多个表面上方沉积第二保护层。在一个实施例中，第二保护层仅覆盖第一保护层的面向等离子体的表面。在另一实施例中，第二保护层覆盖基座的正面与背面上的第一保护层。在另一实施例中，第二保护层覆盖第一保护层的每一个表面。在一个实施例中，在IAD沉积之前，通过离子枪将氧和/或氩离子引导至基座。氧与氩离子可烧蚀掉第一保护层上的任何表面有机污染物，并且驱散任何残余微粒。

[0073] 可执行的两种IAD类型包括EB-IAD与IBS-IAD。可通过蒸镀来执行EB-IAD。可通过溅射固体靶材材料来执行IBS-IAD。第二保护层可以是 $\text{Y}_3\text{Al}_5\text{O}_{12}$ 、 $\text{Y}_4\text{Al}_2\text{O}_9$ 、 $\text{Er}_3\text{Al}_5\text{O}_{12}$ 或 YF_3 。第二保护层可以是非晶的，并且可在450℃温度下抵抗破裂。在一个实施例中，甚至在高达550℃的重复的热循环之后，保护层可能不经历任何破裂。在进一步的实施例中，第二保护层在高达650℃的室温温度下抵抗破裂。虽然第二保护层沉积在第一保护层与基座上方(第一保护层与基座两者都具有与第二保护层不同的热膨胀系数)，但是第二保护层可抵抗破裂。

[0074] 第二保护层的沉积速率可以约为每秒1-8埃，并且可通过调谐沉积参数来加以改变。在一个实施例中，沉积速率为每秒1-2埃(A/s)。沉积速率也可在沉积过程中改变。在一个实施例中，使用约0.25-1A/s的初始沉积速率以实现基板上的共形良好的附着涂层。随后，使用2-10A/s的沉积速率以在较短且较具成本效益的涂覆轮次(run)中实现较厚的涂层。

[0075] 第二保护层可以是符合以下各项的薄膜保护层：可以是共形性非常好的，可以是厚度均匀的，并且可具有至此薄膜保护层沉积在其上的材料的良好附着。在一个实施例中，第二保护层具有低于1000微米的厚度。在进一步的实施例中，第二保护层具有5-50微米的厚度。在更进一步的实施例中，第二保护层具有低于20微米的厚度。

[0076] 在框625处，进行关于是否将沉积任何附加的保护层(例如，任何附加的薄膜保护层)的判定。如果将沉积附加的保护层，则工艺继续进行至框630。在框630处，使用IAD在第二保护层上方形成另一保护层。

[0077] 在一个实施例中，另一保护层由与第二保护层的陶瓷的不同陶瓷构成。在一个实施例中，另一保护层是以下各项中的一者： $\text{Y}_3\text{Al}_5\text{O}_{12}$ 、 $\text{Y}_4\text{Al}_2\text{O}_9$ 、 Er_2O_3 、 Gd_2O_3 、 $\text{Er}_3\text{Al}_5\text{O}_{12}$ 、 $\text{Gd}_3\text{Al}_5\text{O}_{12}$ 、 YF_3 或 $\text{Y}_4\text{Al}_2\text{O}_9$ 与 $\text{Y}_2\text{O}_3-\text{ZrO}_2$ 的固体-溶液的陶瓷化合物。

[0078] 在另一实施例中，另一保护层由与第二保护层的陶瓷相同的陶瓷构成。例如，在第二保护层形成之后，可将掩模放置在基座上方。此掩模可具有开口，在所述开口处，特征(诸如凸台与密封)将形成于基座上(例如，在基座中的凹部中)。随后，可沉积附加的保护层以形成这些特征。在一个实施例中，特征(例如，凸台)具有10-20微米的高度。

[0079] 方法随后返回框625。如果在框625处，没有附加的薄膜保护层将被施加，则工艺结束。

[0080] 图7A描绘适用于利用高能微粒的各种沉积技术(诸如，离子辅助沉积(IAD))的沉积机制。示例性IAD方法包括并入离子轰击的沉积工艺，诸如，在离子轰击存在的情况下蒸镀(诸如，活性反应蒸镀(activated reactive evaporation, ARE)或EB-IAD)与溅射(例如，IBS-IAD)以形成本文所述的耐等离子体的涂层。可在反应性气体物质(诸如， O_2 、 N_2 、卤素等)存在的情况下执行IAD方法中的任一种。

[0081] 如图所示,通过在高能微粒703(例如,离子)存在的情况下累积沉积材料702来形成薄膜保护层715。沉积材料702包括原子、离子、自由基或上述各项的混合物。高能微粒703在薄膜保护层715形成时撞击并压紧薄膜保护层715。

[0082] 在一个实施例中,如先前在本文中别处所述,利用IAD来形成薄膜保护层715。图7B描绘IAD沉积设备的示意图。如图所示,材料源752(也称为靶材主体)提供沉积材料702的通量,同时高能微粒源755提供高能微粒703的通量,这两者贯穿IAD工艺撞击在制品750上。高能微粒源755可以是氧或其他离子源。高能微粒源755也可提供其他类型的高能微粒,诸如,来自微粒生成源(诸如,来自等离子体、反应性气体或来自提供沉积材料的材料源)的惰性自由基、中子原子和纳米尺寸的微粒。用于提供沉积材料702的材料源(例如,靶材主体)752可以是对应于将构成薄膜保护层715的相同陶瓷的块状烧结陶瓷。例如,材料源可以是块状烧结的陶瓷化合物主题,或块状烧结的YAG、 Er_2O_3 、 Gd_2O_3 、 $\text{Er}_3\text{Al}_5\text{O}_{12}$ 、 YF_3 或 $\text{Gd}_3\text{Al}_5\text{O}_{12}$ 。IAD可利用一个或多个等离子体或射束来提供材料源与高能离子源。或者,材料源可以是金属。

[0083] 也可在沉积耐等离子体的涂层期间提供反应性物质。在一个实施例中,高能微粒703包括非反应性物质(例如,Ar)或反应性物质(例如,O)中的至少一者。在进一步的实施例中,在形成耐等离子体涂层期间,也可引入反应性物质(诸如,C0与卤素(C1、F、Br等),以进一步增加选择性地去除最弱地接合至薄膜保护层715的所沉积材料的倾向。

[0084] 利用IAD工艺,可独立于其他沉积参数、通过高能离子(或其他微粒)源755来控制高能微粒703。可调整高能离子通量的能量(例如,速度)、密度与入射角来控制薄膜保护层的组成、结构、结晶取向与晶粒尺寸。可调整的附加参数是沉积期间制品的温度以及沉积的持续时间。

[0085] 使用离子辅助能量来使涂层致密,并且加速材料在基板表面上的沉积。可使用离子源的电压与电流两者来改变离子辅助能量。可调整电压与电流以实现高涂层密度与低涂层密度,以操控涂层的应力以及涂层的结晶度。离子辅助能量的范围为约50–500V以及约1–50安培(A)。也可利用离子辅助能量以刻意地改变涂层的化学计量。例如,可在沉积期间应用金属靶材,并将此金属靶材转化成金属氧化物。

[0086] 可通过使用加热器来加热沉积腔室和/或基板并通过调整沉积速率来控制涂层温度。沉积期间的基板(制品)温度可粗略地分成低温(约为120–150°C,在一个实施例中为典型的室温)与高温(在一个实施例中,约为270°C或更高)。在一个实施例中,使用约300°C的沉积温度。或者,可使用较高(例如,高达450°C)或较低(例如,低至室温)的沉积温度。可使用沉积温度来调整膜应力、结晶度与其他涂层性质。

[0087] 工作距离使电子束(或离子束)枪与基板之间的距离。可改变工作距离以实现具有最高均匀性的涂层。此外,工作距离可影响涂层的沉积速率与密度。

[0088] 沉积角度是电子束(或离子束)与基板之间的角度。可通过改变基板的位置和/或取向来改变沉积角度。通过优化沉积角度,可实现三维几何结构的均匀涂层。

[0089] EB-IAD与IBS-IAD沉积适用于广泛范围的表面条件。然而,优选经抛光的表面以实现均匀的涂层覆盖。可使用各种固定装置以在IAD沉积期间固持基板。

[0090] 图8阐释根据本发明实施例而形成的薄膜保护层的腐蚀速率。图8示出薄膜保护层在暴露于 NF_3 等离子体化学物时的腐蚀速率。如图所示,IAD沉积的薄膜保护层显示出相比SiC的改善的腐蚀抗性。例如,SiC显示出每射频小时超过 $2.5\mu\text{m}$ ($\mu\text{m}/\text{RFHr}$)的腐蚀速率。相比

之下,IAD沉积的EAG、YAG与YF₃薄膜保护层都显示出低于0.2μm/RFHr的腐蚀速率。

[0091] 前文描述陈述了众多特定细节(诸如,特定系统、部件、方法等的实施例)以提供对本发明的若干实施例的良好理解。然而,对本领域技术人员将显而易见的是,可在不具有这些特定细节的情况下实践本发明的至少一些实施例。在其他实例中,未详细地描述或仅以简单的框图格式呈现公知的部件或方法以避免不必要的使本发明含糊。因此,陈述的特定细节仅是示例性的。特定的实现方式可与这些示例性细节不同,并仍然被视为在本发明的范围内。

[0092] 本说明书通篇提及“一个实施例”或“实施例”意指结合该实施例所描述的特定的特征、结构或特性被包含在至少一个实施例中。因此,在说明书通篇不同地方出现短语“在一个实施例中”或“在实施例中”不一定全都是指相同的实施例。此外,术语“或”旨在意味着包括性的“或”而非排他性的“或”。当本文中使用术语“约”或“大致”时,旨在意味着所呈现的标称值在±30%内时精确的。

[0093] 虽然以特定的顺序示出并描述了本文中方法的操作,但是可改变每一个方法的操作顺序,使得可逆序地执行一些操作,或者使得可至少部分地与其他操作并发地执行某些操作。在另一实施例中,不同操作的指令或子操作可以是间歇性和/或交替性方式的。

[0094] 可理解,上文描述旨在是描述性而非限制性的。在本领域技术人员阅读并理解了上述描述之后,许多其他实施例对于他们将是明显的。因此,本发明的范围应当参照所附权利要求书以及所附权利要求书被授予的等效方案的完整范围来确定。

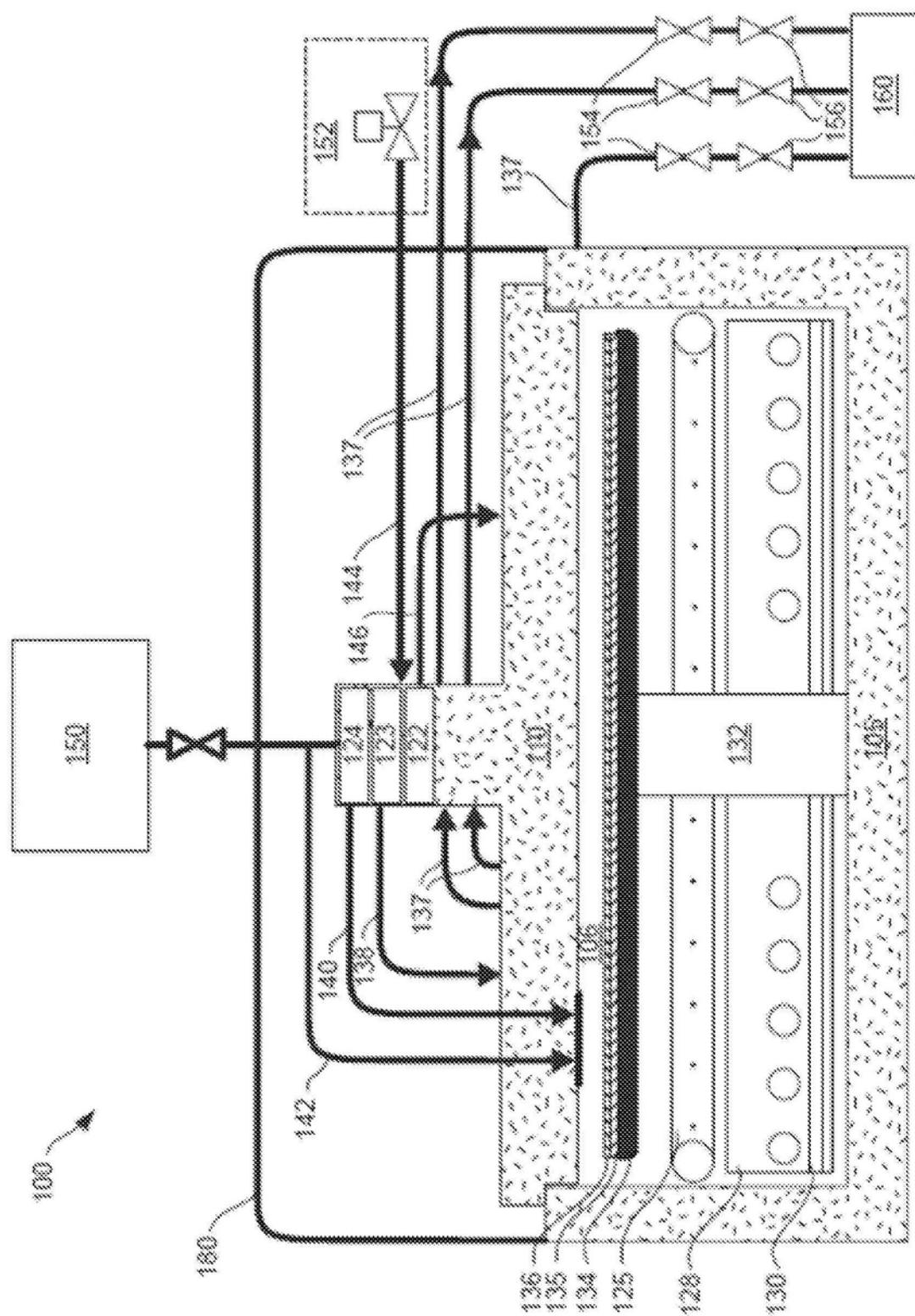


图1

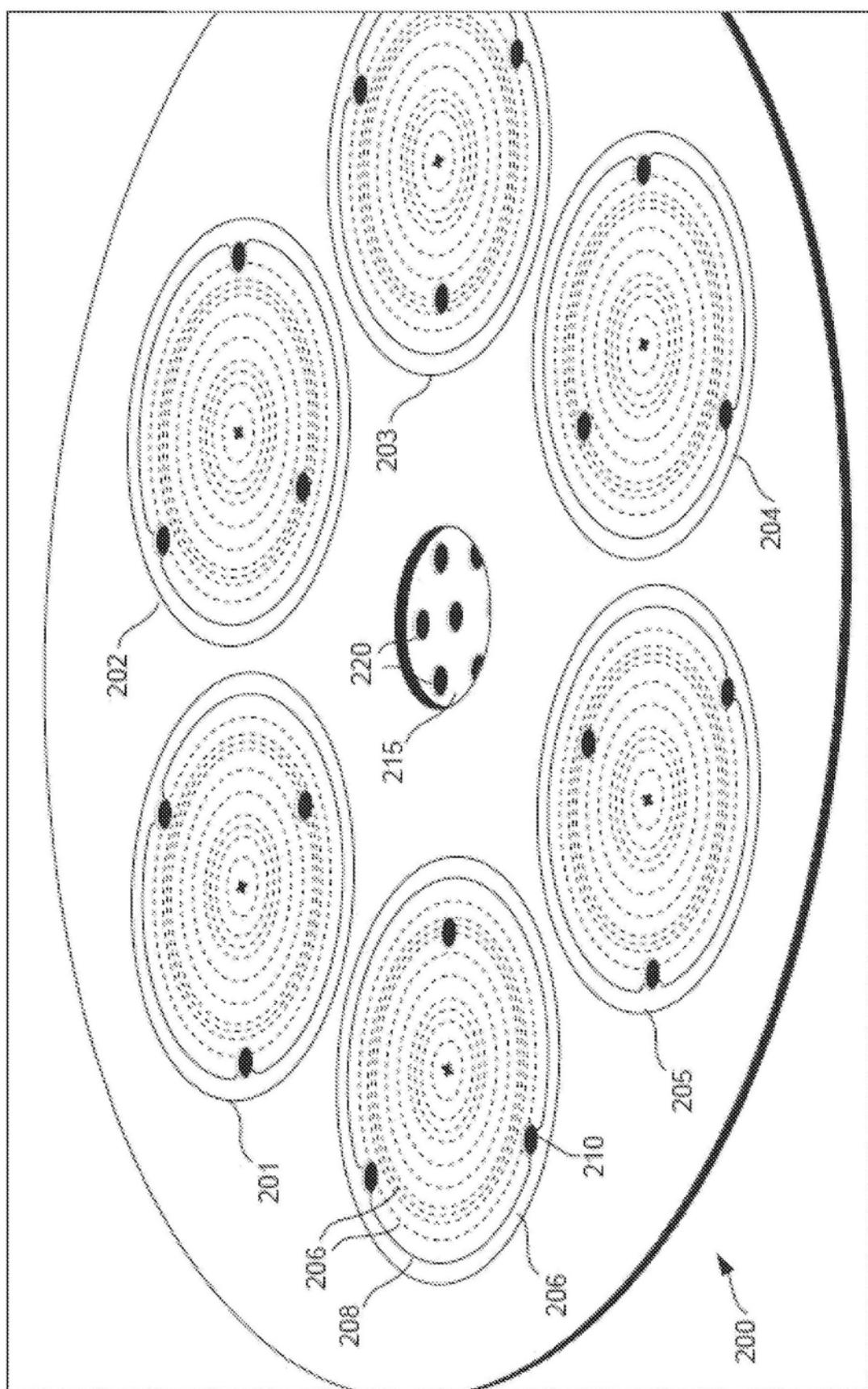


图2A

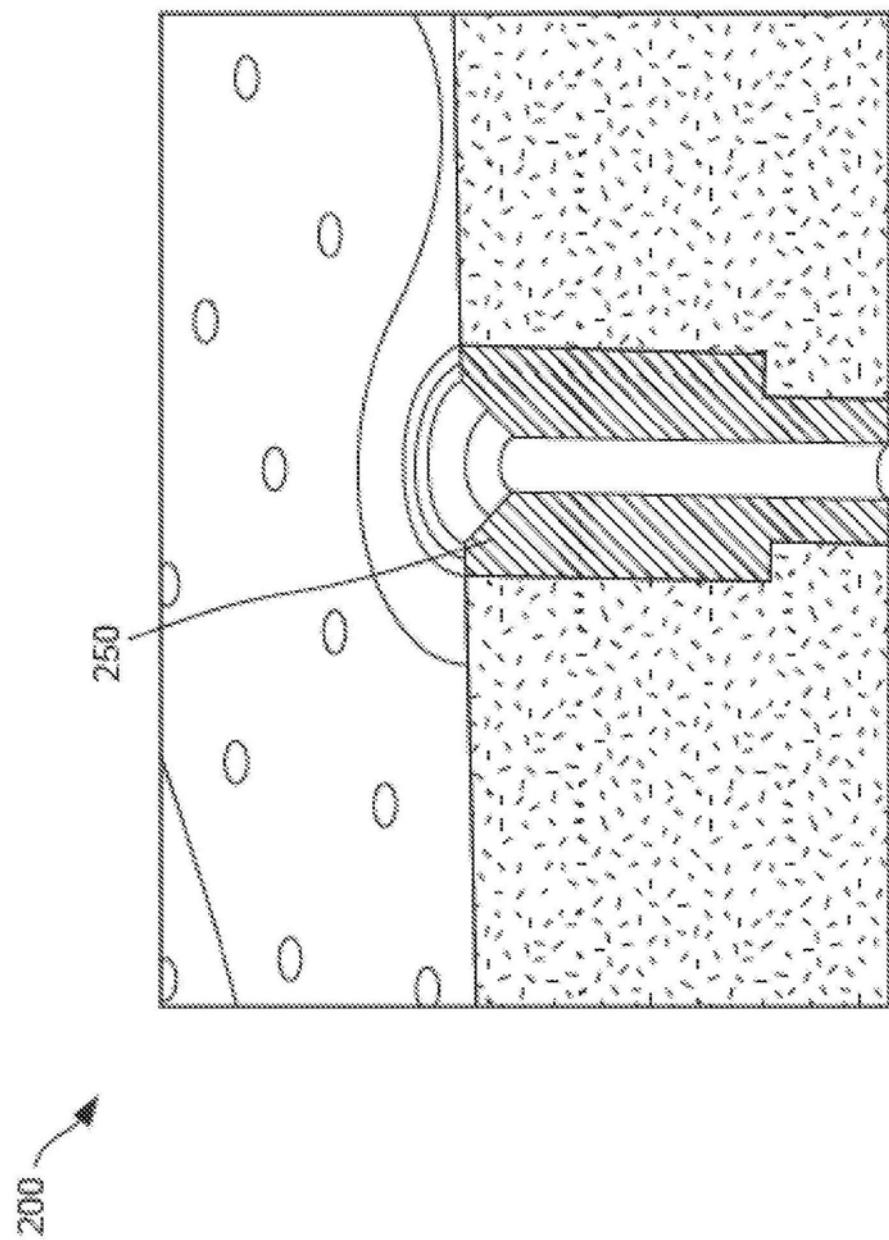


图2B

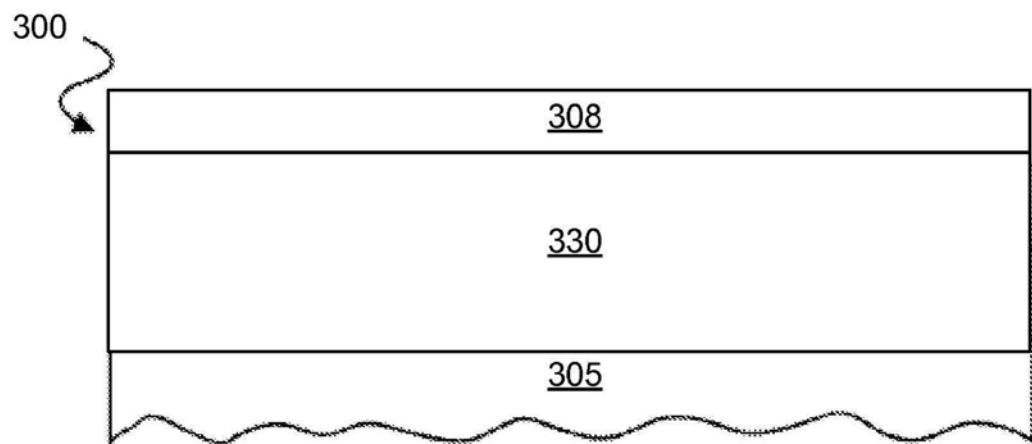


图3

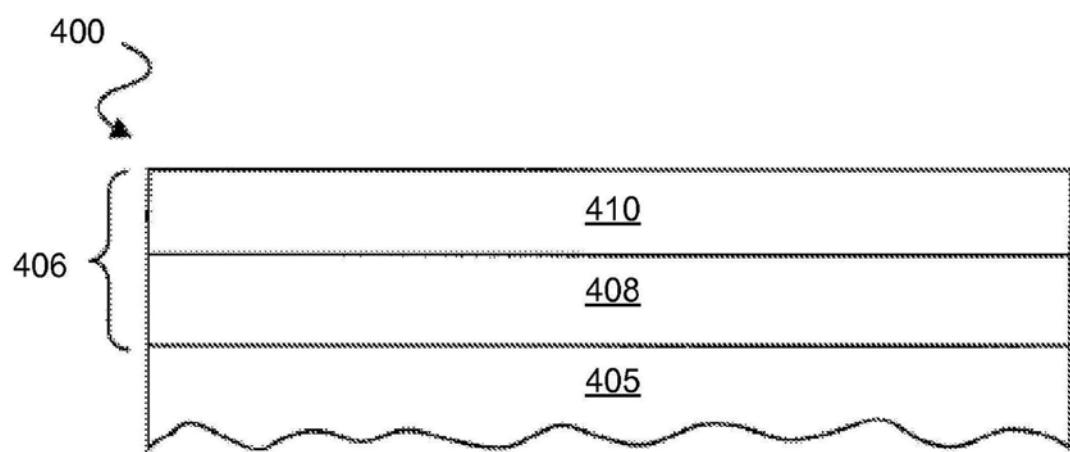


图4

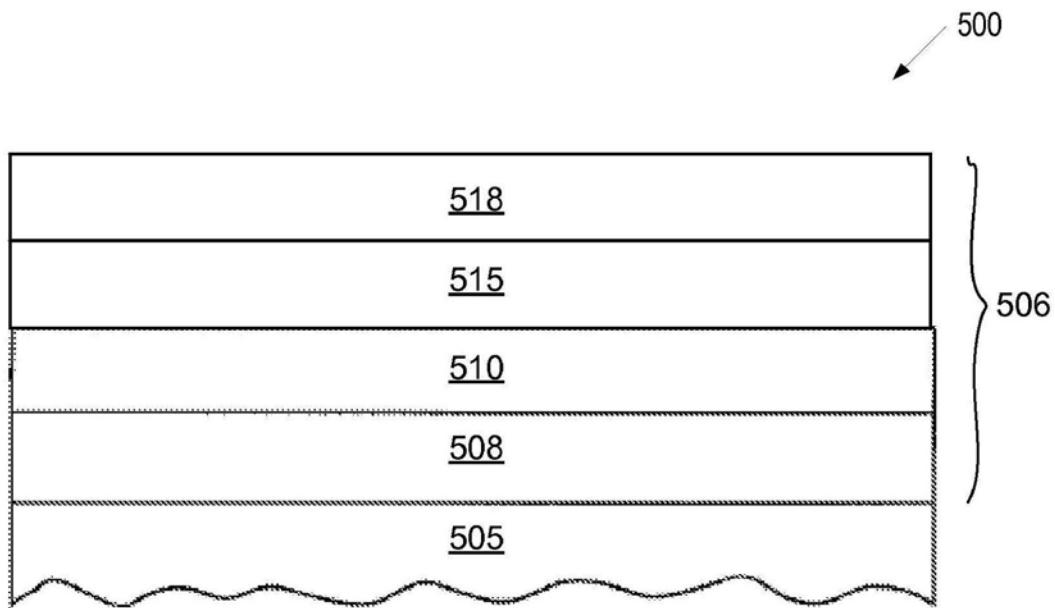


图5

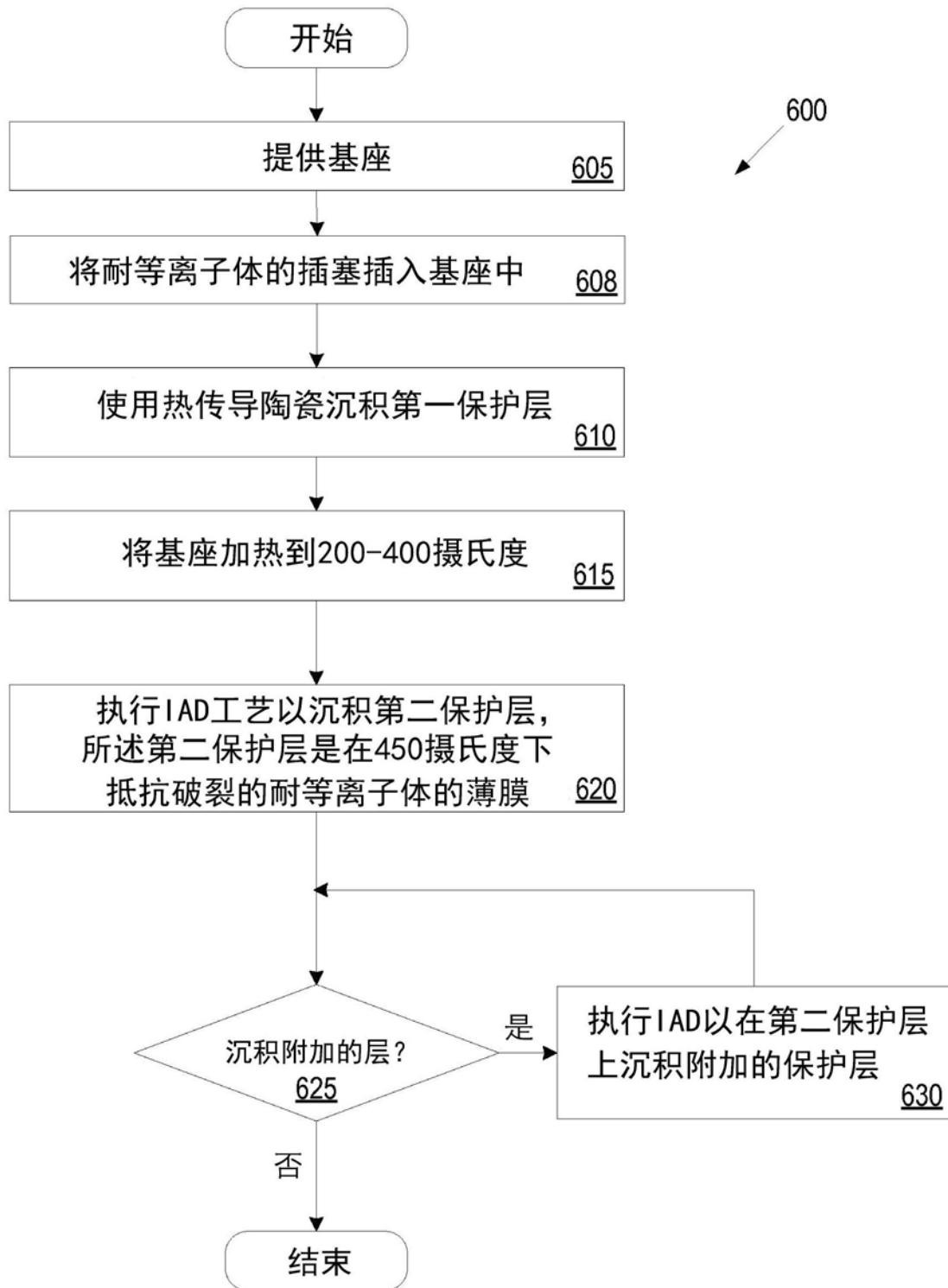


图6

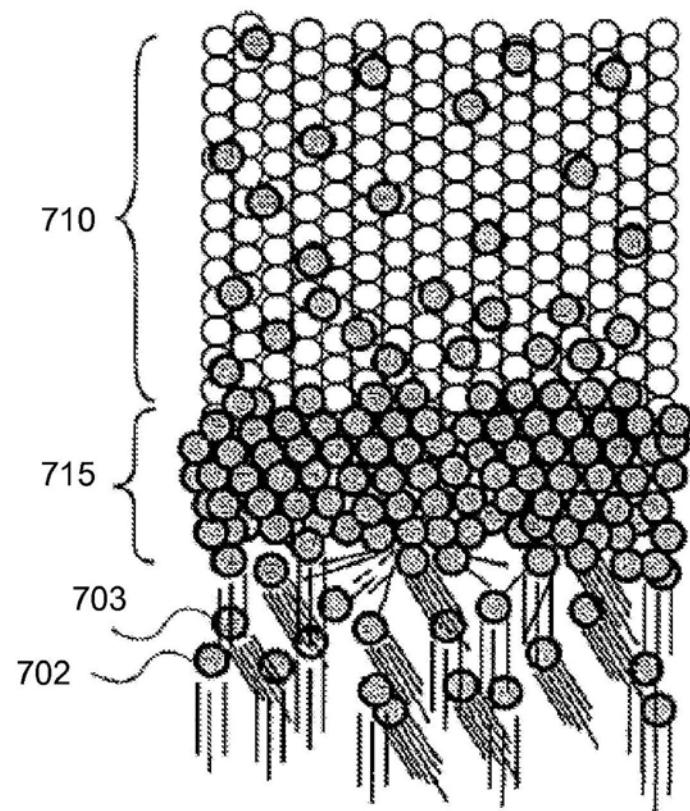


图7A

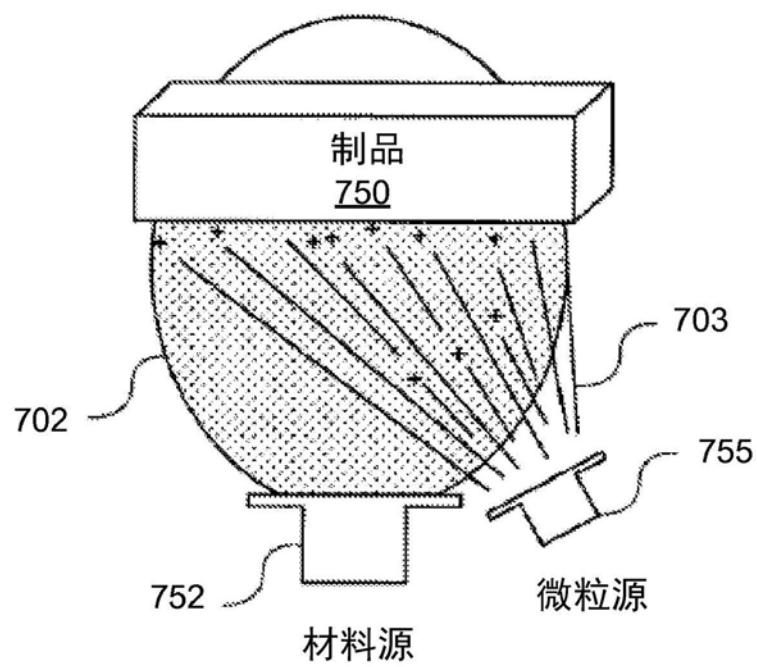


图7B

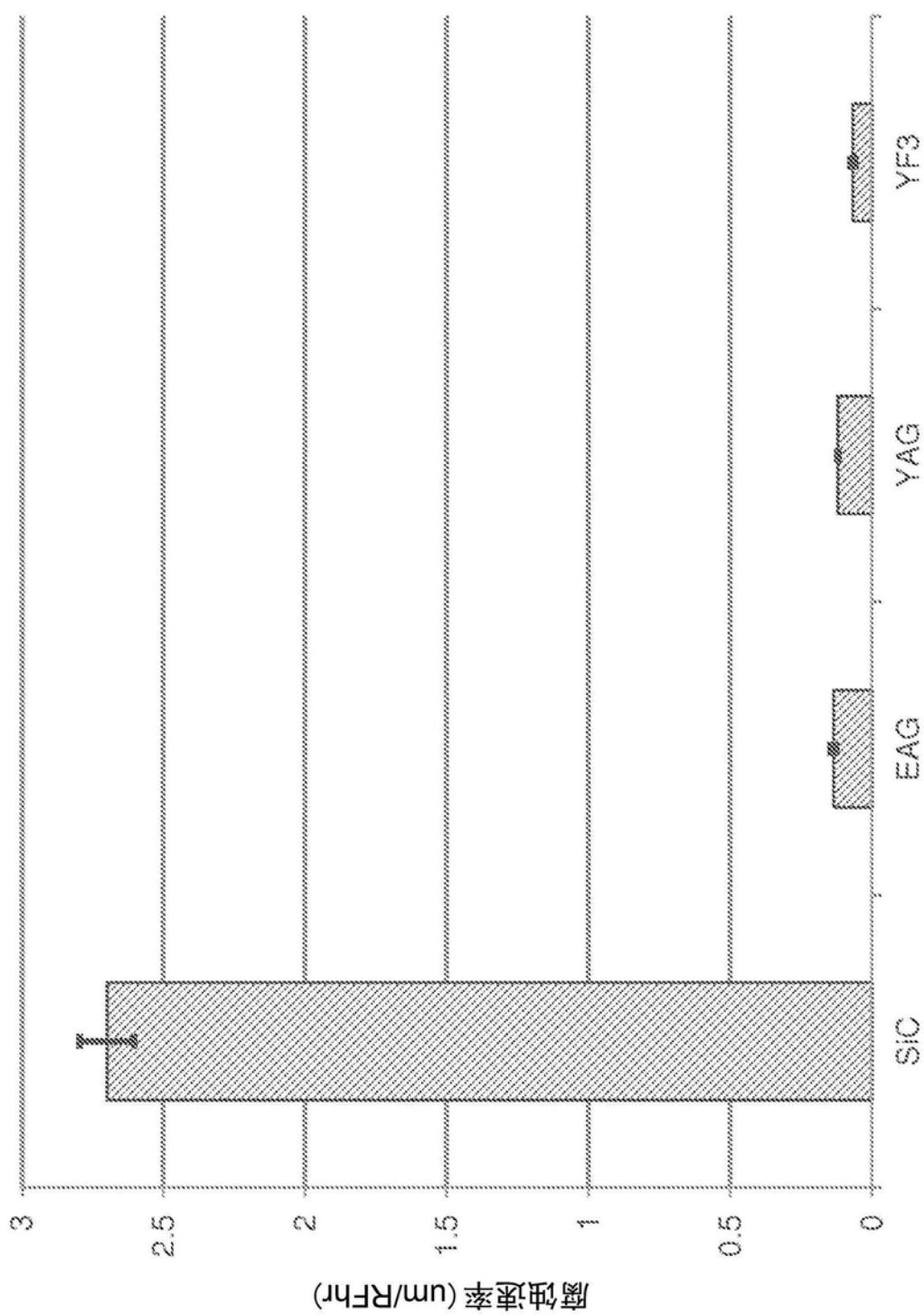


图8