

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 21/00 (2006.01)



[12] 发明专利说明书

专利号 ZL 02140930.7

[45] 授权公告日 2007 年 1 月 10 日

[11] 授权公告号 CN 1294619C

[22] 申请日 2002.7.10 [21] 申请号 02140930.7

[30] 优先权

[32] 2001. 7. 10 [33] JP [31] 209877/01

[32] 2001. 8. 1 [33] JP [31] 234302/01

[73] 专利权人 株式会社半导体能源研究所

地址 日本神奈川县

[72] 发明人 山崎舜平 三津木亨 笠原健司

[56] 参考文献

JP9-82639A 1997.3.28 H01L21/20

JP8-316485A 1996.11.29 H01L29/786

JP2000-114172A 2000.4.21 H01L21/20

JP11-204435A 1999.7.30 H01L21/20

JP11-284199A 1999.10.15 H01L29/786

审查员 高 伟

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 邹光新 梁 永

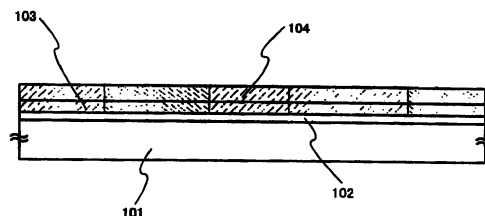
权利要求书 8 页 说明书 58 页 附图 41 页

[54] 发明名称

半导体器件及其制造方法

[57] 摘要

本发明的目的是提高结晶半导体薄膜的取向比,这种半导体薄膜是通过让非晶半导体薄膜结晶,同时将玻璃这种不太耐热的材料用作基底获得的,从而利用结晶半导体薄膜提供跟单晶器件具有同样高质量的半导体器件。在基底上形成第一层结晶半导体薄膜和第二层结晶半导体薄膜,它们一起构成一层结晶半导体。第一层和第二层结晶半导体薄膜是具有多个晶粒聚集在一起的多晶体。



1. 一种制造半导体器件的方法，包括：

形成第一层非晶半导体薄膜，其中锗占硅的比例为 0.1 - 10 原子百分比；

在第一层非晶半导体薄膜中添加具有催化作用的金属元素用于结晶；

在惰性气体中通过加热处理进行第一结晶处理；

在氧化气体中通过激光照射进行第二结晶处理，以形成第一层结晶半导体薄膜；

通过腐蚀处理降低第一层结晶半导体薄膜的厚度；

在第一层结晶半导体薄膜上形成包括硅的第二层非晶半导体薄膜；和

在惰性气体中使第二层非晶半导体薄膜结晶，以形成第二层结晶半导体薄膜。

2. 权利要求 1 中制造半导体器件的方法，其中的腐蚀处理通过湿腐蚀来进行。

3. 权利要求 1 中制造半导体器件的方法，其中的腐蚀处理通过干腐蚀来进行。

4. 权利要求 2 中制造半导体器件的方法，其中的湿腐蚀是利用包括 HNO_3 、 HF 、 CH_3COOH 和 Br_2 的腐蚀溶液进行的。

5. 权利要求 2 中制造半导体器件的方法，其中的湿腐蚀是利用包括 HNO_3 、 HF 、 CH_3COOH 和 I_2 的腐蚀溶液进行的。

6. 权利要求 1 中制造半导体器件的方法，其中第二层非晶半导体薄膜的结晶是利用熔炉退火或者快速热退火进行的。

7. 权利要求 1 中制造半导体器件的方法，其中第二层非晶半导体薄膜的结晶是通过激光照射进行的。

8. 权利要求 1 中制造半导体器件的方法，其中在第二结晶处理以后进行消气处理。

9. 权利要求 1 中制造半导体器件的方法，其中在形成第二层结晶半导体薄膜以后进行消气处理。

10. 权利要求 1 中制造半导体器件的方法，其中第一层结晶半导体薄膜的表面是在形成第二层非晶半导体薄膜之前用包括氟化氢的溶

液进行处理的。

11. 一种制造半导体器件的方法，包括：

形成第一层非晶半导体薄膜，其中锗占硅的比例为 0.1 - 10 原子百分比；

在第一层非晶半导体薄膜中添加具有催化作用的金属元素用于结晶；

在惰性气体中通过加热处理进行第一结晶处理；

在氧化气体中通过激光照射进行第二结晶处理，以形成第一层结晶半导体薄膜；

通过腐蚀处理降低第一层结晶半导体薄膜的厚度；

按顺序多次重复第一结晶处理、第二结晶处理和腐蚀处理；

在第一层结晶半导体薄膜上形成包括硅的第二层非晶半导体薄膜；和

在惰性气体中使第二层非晶半导体薄膜结晶，以形成第二层结晶半导体薄膜。

12. 权利要求 11 中制造半导体器件的方法，其中的腐蚀处理通过湿腐蚀来进行。

13. 权利要求 11 中制造半导体器件的方法，其中的腐蚀处理通过干腐蚀来进行。

14. 权利要求 12 中制造半导体器件的方法，其中的湿腐蚀是利用包括 HNO_3 、 HF 、 CH_3COOH 和 Br_2 的腐蚀溶液进行的。

15. 权利要求 12 中制造半导体器件的方法，其中的湿腐蚀是利用包括 HNO_3 、 HF 、 CH_3COOH 和 I_2 的腐蚀溶液进行的。

16. 权利要求 11 中制造半导体器件的方法，其中第二层非晶半导体薄膜的结晶是利用熔炉退火或者快速热退火进行的。

17. 权利要求 11 中制造半导体器件的方法，其中第二层非晶半导体薄膜的结晶是通过激光照射进行的。

18. 权利要求 11 中制造半导体器件的方法，其中在第二结晶处理以后进行消气处理。

19. 权利要求 11 中制造半导体器件的方法，其中在形成第二层结晶半导体薄膜以后进行消气处理。

20. 权利要求 11 中制造半导体器件的方法，其中第一层结晶半导

体薄膜的表面是在形成第二层非晶半导体薄膜之前用包括氟化氢的溶液进行处理的。

21. 一种制造半导体器件的方法, 包括:

形成第一层非晶半导体薄膜, 其中锗占硅的比例为 0.1 - 10 原子百分比;

在第一层非晶半导体薄膜中添加具有催化作用的金属元素用于结晶;

在惰性气体中通过加热处理进行第一结晶处理;

在氧化气体中通过激光照射进行第二结晶处理, 以形成第一层结晶半导体薄膜;

通过化学机械抛光降低第一层结晶半导体薄膜的厚度;

在第一层结晶半导体薄膜上形成包括硅的第二层非晶半导体薄膜; 和

在惰性气体中使第二层非晶半导体薄膜结晶, 以形成第二层结晶半导体薄膜。

22. 权利要求 21 中制造半导体器件的方法, 其中第二层非晶半导体薄膜的结晶是利用熔炉退火或者快速热退火进行的。

23. 权利要求 21 中制造半导体器件的方法, 其中第二层非晶半导体薄膜的结晶是通过激光照射进行的。

24. 权利要求 21 中制造半导体器件的方法, 其中在第二结晶处理以后进行消气处理。

25. 权利要求 21 中制造半导体器件的方法, 其中在形成第二层结晶半导体薄膜以后进行消气处理。

26. 权利要求 21 中制造半导体器件的方法, 其中第一层结晶半导体薄膜的表面是在形成第二层非晶半导体薄膜之前用包括氟化氢的溶液进行处理的。

27. 一种制造半导体器件的方法, 包括:

形成第一层非晶半导体薄膜, 其中锗占硅的比例为 0.1 - 10 原子百分比;

在第一层非晶半导体薄膜中添加具有催化作用的金属元素用于结晶;

在惰性气体中通过加热处理进行第一结晶处理;

在氧化气体中通过激光照射进行第二结晶处理，以形成第一层结晶半导体薄膜；

通过化学机械抛光降低第一层结晶半导体薄膜的厚度；

按顺序多次重复第一结晶处理、第二结晶处理和化学机械抛光；

在第一层结晶半导体薄膜上形成包括硅的第二层非晶半导体薄膜；和

在惰性气体中使第二层非晶半导体薄膜结晶，以形成第二层结晶半导体薄膜。

28. 权利要求 27 中制造半导体器件的方法，其中第二层非晶半导体薄膜的结晶是利用熔炉退火或者快速热退火进行的。

29. 权利要求 27 中制造半导体器件的方法，其中第二层非晶半导体薄膜的结晶是通过激光照射进行的。

30. 权利要求 27 中制造半导体器件的方法，其中在第二结晶处理以后进行消气处理。

31. 权利要求 27 中制造半导体器件的方法，其中在形成第二层结晶半导体薄膜以后进行消气处理。

32. 权利要求 27 中制造半导体器件的方法，其中第一层结晶半导体薄膜的表面是在形成第二层非晶半导体薄膜之前用包括氟化氢的溶液进行处理的。

33. 一种制造半导体器件的方法，包括：

在绝缘表面上形成包括锗的第一层半导体；

将催化剂元素添加到第一层半导体中；

通过加热处理使第一层半导体结晶，以形成第一层结晶半导体；

在氧化气体中对第一层结晶半导体进行第一激光照射；

去掉第一层结晶半导体表面上形成的氧化物薄膜；

在第一层结晶半导体上形成第二层半导体；

对第二层半导体进行第二激光照射，以形成第二层结晶半导体；

在第二层结晶半导体上形成消气处理区；

进行加热处理，以将第一层结晶半导体中包括的催化剂元素移动到消气处理区；和

去掉消气处理区。

34. 权利要求 33 中制造半导体器件的方法，其中第一激光照射步

骤是在包括氧气的氧化气体中或者在空气中进行的。

35. 权利要求 33 中制造半导体器件的方法，其中第二激光照射步骤是在氮气中或者真空中进行的。

36. 权利要求 33 中制造半导体器件的方法，其中的催化剂元素是从 Fe、Co、Ni、Al、Ru、Rh、Pd、Os、Ir、Pt、Cu、Ag、Au、Sn 和 Sb 这一组中选择出来的一种或者多种元素。

37. 权利要求 33 中制造半导体器件的方法，其中在氧化气体中通过对第一层结晶半导体进行第一激光照射，而在第一层结晶半导体的表面上形成突起。

38. 一种制造半导体器件的方法，包括：

在绝缘表面上形成包括锗的第一层半导体；

在第一层半导体上形成有开孔的模板绝缘薄膜；

有选择地给第一层半导体添加催化剂；

通过加热处理使第一层半导体结晶，以形成第一层结晶半导体；

在氧化气体中对第一层结晶半导体进行第一激光照射；

去掉第一层结晶半导体表面上形成的氧化物薄膜；

在第一层结晶半导体上形成第二层半导体；

对第二层半导体进行第二激光照射，以形成第二层结晶半导体；

在第二层结晶半导体上形成消气处理区；

进行加热处理，以将第一层结晶半导体中包含的催化剂元素移动到消气处理区；和

去掉消气处理区。

39. 权利要求 38 中制造半导体器件的方法，其中第一激光照射步骤是在包括氧气的氧化气体中或者在空气中进行的。

40. 权利要求 38 中制造半导体器件的方法，其中第二激光照射步骤是在氮气中或者真空中进行的。

41. 权利要求 38 中制造半导体器件的方法，其中的催化剂元素是从 Fe、Co、Ni、Al、Ru、Rh、Pd、Os、Ir、Pt、Cu、Ag、Au、Sn 和 Sb 这一组中选择出来的一种或者多种元素。

42. 权利要求 38 中制造半导体器件的方法，其中在氧化气体中通过对第一层结晶半导体进行第一激光照射，而在第一层结晶半导体的表面上形成突起。

43. 一种制造半导体器件的方法，包括：

在绝缘表面上形成包括锗的第一层半导体；

给第一层半导体添加催化剂；

通过加热处理使第一层半导体结晶，以形成第一层结晶半导体；

在氧化气体对第一层结晶半导体进行第一激光照射；

在第一层结晶半导体上形成消气处理区；

进行加热处理，以将第一层结晶半导体中包含的催化剂元素移动到消气处理区；

去掉消气处理区；

去掉第一层结晶半导体表面上形成的氧化物薄膜；

第一层结晶半导体上形成第二层半导体；和

对第二层半导体进行第二激光照射。

44. 权利要求 43 中制造半导体器件的方法，其中第一激光照射步骤是在包括氧气的氧化气体中或者在空气中进行的。

45. 权利要求 43 中制造半导体器件的方法，其中第二激光照射步骤是在氮气中或者真空中进行的。

46. 权利要求 43 中制造半导体器件的方法，其中的催化剂元素是从 Fe、Co、Ni、Al、Ru、Rh、Pd、Os、Ir、Pt、Cu、Ag、Au、Sn 和 Sb 这一组中选择出来的一种或者多种元素。

47. 权利要求 43 中制造半导体器件的方法，其中在氧化气体中通过对第一层结晶半导体进行第一激光照射，而在第一层结晶半导体的表面上形成突起。

48. 一种制造半导体器件的方法，包括：

在绝缘表面上形成包括锗的第一层半导体；

在第一层半导体上形成有开孔的模板绝缘薄膜；

有选择地给第一层半导体添加催化剂；

通过加热处理使第一层半导体结晶，以形成第一层结晶半导体；

在氧化气体中对第一层结晶半导体进行第一激光照射；

在第一层结晶半导体上形成消气处理区；

进行加热处理，以将第一层结晶半导体中包含的催化剂元素移动到消气处理区；和

去掉消气处理区；

去掉第一层结晶半导体表面上形成的氧化物薄膜；
在第一层结晶半导体上形成第二层半导体；和
对第二层半导体进行第二激光照射。

49. 权利要求 48 中制造半导体器件的方法，其中第一激光照射步骤是在包括氧气的氧化气体中或者在空气中进行的。

50. 权利要求 48 中制造半导体器件的方法，其中第二激光照射步骤是在氮气中或者真空中进行的。

51. 权利要求 48 中制造半导体器件的方法，其中的催化剂元素是从 Fe、Co、Ni、Al、Ru、Rh、Pd、Os、Ir、Pt、Cu、Ag、Au、Sn 和 Sb 这一组中选择出来的一种或者多种元素。

52. 权利要求 48 中制造半导体器件的方法，其中在氧化气体中通过对第一层结晶半导体进行第一激光照射，而在第一层结晶半导体的表面上形成突起。

53. 一种半导体器件，包括：

包括锗和硅的第一层半导体；和

包括硅的第二层半导体，位于第一层半导体上；

其中第一层半导体有一个 (101) 面取向比为 30% 或者更大的半导体区。

54. 一种半导体器件，包括：

包括硅和锗的第一层结晶半导体薄膜；和

包括硅的第二层结晶半导体薄膜，位于第一层结晶半导体薄膜上并与其接触；

其中第一层结晶半导体薄膜的 (101) 面取向比为 30% 或者更大。

55. 权利要求 54 的半导体器件，其中第一层结晶半导体薄膜和第二层结晶半导体薄膜的晶体取向比相同，都是 60% 或者更高。

56. 一种半导体器件，包括：

包括硅和锗的第一层结晶半导体薄膜；和

包括硅的第二层结晶半导体薄膜，位于第一层结晶半导体薄膜上并与其接触；

其中第二层结晶半导体薄膜的 (101) 面取向比为 20% 或者更大。

57. 权利要求 56 的半导体器件，其中第一层结晶半导体薄膜和第二层结晶半导体薄膜的晶体取向比相同，都是 60% 或者更高。

58. 一种半导体器件，包括：

包括硅和锗的第一层结晶半导体薄膜；和

包括硅的第二层结晶半导体薄膜，位于第一层结晶半导体薄膜上并与其接触；

其中第一层结晶半导体薄膜的（101）面取向比为 30%或者更大，第二层结晶半导体薄膜的（101）面取向比为 20%或者更大。

59. 权利要求 58 的半导体器件，其中第一层结晶半导体薄膜包括浓度为 $1 \times 10^{20}/\text{cm}^3$ 或者更低的锗。

60. 权利要求 58 的半导体器件，其中第二层结晶半导体薄膜包括浓度为 $1 \times 10^{19}/\text{cm}^3$ 或者更低的锗。

61. 权利要求 58 的半导体器件，其中第一层结晶半导体薄膜和第二层结晶半导体薄膜的晶体取向比相同，都是 60%或者更高。

半导体器件及其制造方法

技术领域

本发明涉及晶体结构的半导体薄膜、用它做成的半导体器件以及制造这些器件的方法，具体而言，涉及具有良好结晶度，具有单一晶体取向的半导体薄膜、利用它制作的半导体器件以及制造这些器件的方法。

背景技术

有一种技术叫做激光退火技术，用于让玻璃之类的绝缘基底上形成的非晶硅薄膜结晶。在这种激光退火技术里，将能量为大约 $100 - 500 \text{ mJ/cm}^2$ 的激光照射在非晶硅薄膜上，从而实现结晶。

为了让非晶硅结晶，需要将它加热到 600 摄氏度或者更高。但是激光工艺具有一种良好的特性，那就是它能够使非晶硅薄膜结晶，同时将基底保持为接近室温。这里的激光器是固体激光器，以激发物激光器或者 YAG 激光器为代表。不管怎样，由于光束大小有限，大面积基底的处理需要进行光束扫描。因此，在连接处结晶度会发生变化，无法获得均匀的晶体。与此同时，进行激光退火处理的时候因为激光振荡器的输出不稳定而很难获得均匀晶体。这种晶体质量的变化会影响薄膜晶体管（以后叫做 TFT）的特性。

另一方面，公开的第 7-231100 号日本专利、公开的第 7-130652 号日本专利、公开的第 8-78329 号日本专利等等公开了一种技术，这种技术利用催化剂元素加速非晶硅薄膜结晶，在 450 - 650 摄氏度的温度下进行加热处理，在部分或者全部非晶硅薄膜上引起结晶，还用比这一温度高的温度获得大颗粒的结晶硅薄膜。

为了获得高质量的结晶硅薄膜，除了增大晶粒尺寸外，还应该控制晶体方向。人们认为在激光退火工艺里，在非晶硅薄膜和基底之间的交界面上自发地形成晶核，在此基础之上发生结晶。用 X 射线衍射技术分析晶体结构的时候发现，用这种方法形成的结晶硅薄膜通常在 (111)、(220)、(311) 等处出现衍射峰。已经证实它是一种多晶体，具有各种取向。在这种多晶体里，一个一个的晶体颗粒落在任意晶体面上。在这种情况下，晶体落在 (111) 晶面上的概率最大，在这个结

晶面上，界面能量最小，跟下面的二氧化硅一样。

如果利用加速硅结晶的催化剂元素在非晶硅薄膜中引发结晶，形成的就是低于自发形成结晶核的温度的时候引入的元素的硅化物，导致在这种硅化物上面形成晶体生长。例如，下面形成的 NiSi_2 没有一种特定的取向。但是，如果非晶半导体薄膜的厚度下降到 200 纳米甚至更薄，那么基本上只允许在平行于基底表面的方向上生长。在这种情况下，在 NiSi_2 和结晶硅 (111) 面之间的界面能量最小。这样，跟结晶硅薄膜表面平行的面是一个 (110) 面，在最佳取向的晶格面上。跟基底表面平行的一个方向上晶体生长成柱体形状的地方，在沿着柱状晶体轴线的方向上有一个自由度。这样，取向不是总在 (110) 面上，沉积同样发生在其它晶格面上。但是 (110) 面上的总取向百分比仍然小于 20%。

如果取向比很低，在不同取向的晶体互相交错的地方几乎不可能在晶体的边界保持晶格连续性。很容易假设会形成许多不饱和键。晶粒边界上不饱和键的作用是作为一个复合中心或者捕获中心，减弱载流子（电子/空洞）输运特性。结果，由于晶体缺陷中的复合或者捕获，载流子会消失，用这种结晶半导体薄膜无法获得很高的迁移率。

公开的第 2000-114172 号日本专利公开了一种技术，通过在硅薄膜中添加适当量的锗进行结晶，提高晶体取向比。这篇专利文献说明获得的半导体薄膜基本上可以被看作一种单晶，它具有这样的结晶度，使得每一个晶体颗粒都在一个平面内，尽管它是多个晶体颗粒聚集形成的半导体。但是为了获得它，除了锗以外，还需要在 900-1200 摄氏度的温度下进行热处理。

通过这种方式，可以通过在超过 900 摄氏度的高温下进行热处理来提高晶体质量。但是在耐热能力较差的玻璃基底上形成的结晶硅薄膜不能采用这种热处理。还有，即使通过添加锗提高了取向比，跟氢的化合能力较低的锗不容易氢化。也就是说，氢化处理不能补偿锗引出的不饱和键。

本发明的一个目的是提供装置用来解决上述问题，通过利用玻璃这种不太耐热的基底，对非晶半导体薄膜进行结晶处理，提高结晶半导体薄膜的取向比，从而利用跟单晶一样高质量的结晶半导体薄膜，获得半导体器件。

发明内容

为了解决上述问题，本发明形成第一层结晶半导体薄膜，它包括第一种和第二种元素，具有很强的晶体取向，依赖于一种晶体取向，在第一种元素的基础之上形成具有很高取向比的第二层结晶半导体。第二种元素用于提高取向比。为了获得高质量的结晶半导体薄膜和利用它制作的半导体器件，可以使用只有第一种元素的结晶半导体薄膜。从这一点上看，本发明具有以下结构。

本发明将具有绝缘表面的基底上形成的第一层非晶半导体薄膜进行结晶处理，然后在它上面沉积第二层非晶半导体薄膜，并让它结晶。第二层非晶半导体薄膜是外延结晶的，具体取决于下面第一层结晶半导体薄膜的晶体特性。

因此，第一层结晶半导体薄膜的结晶度是一个重要的特性参数。增强第一层结晶半导体薄膜取向的装置包括利用一种非晶半导体薄膜，它包括跟占据硅 0.1 - 10 原子百分比的锗，还包括催化剂元素，用来加速非晶半导体薄膜的结晶。

加速结晶的元素（催化剂元素）包括从 Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu 和 Au 中选择出来的一种或者多种。与此同时，形成厚度为 10 纳米到 200 纳米的非晶半导体薄膜。在非晶硅薄膜中添加金属元素并且进行热处理，就会形成硅和金属元素的化合物（硅化物）。将它进行扩散实现结晶。添加到非晶硅薄膜中的锗没有跟这一化合物反应，存在于它周围，导致局部应变。这一应变会增大晶核的临界半径，降低晶核密度，限制晶体取向。

人们在实验中发现，要这样做所需要的锗的密度可以占据硅 0.1 原子百分比或者更大，以及 10 原子百分比或者更小，最好是 1 原子百分比或者更大，以及 5 原子百分比或者更小。如果锗的密度超过上限，就作为硅和锗的合金自发地形成晶核（形成结晶核而不管添加了金属元素的化合物），从而无法提高所得多晶半导体薄膜中的取向比。与此同时，如果低于下限，就不能形成足够的应变，同样不能提高取向比。

添加了锗的非晶硅薄膜是利用间歇或者脉冲放电采用等离子体 CVD 工艺形成的。间歇或者脉冲放电是利用 10 Hz - 10 kHz 的重复频率调制振荡频率为 1 - 120 MHz，最好是 13.56 - 60 MHz 的射频功率，然后将它提供给阴极形成的。一个重复周期里射频功率所占的时间，

也就是工作比，为 1 - 50%。

通过这种间歇或者脉冲放电，选中的是非晶半导体薄膜沉积过程中的一种原子团（在这里叫做电中性、化学活性原子或者分子），从而能够用寿命较长的原子团来生长薄膜。例如，在放电空间里分解 SiH_4 的时候，会产生各种原子团或者离子。这些原子团重复产生和消失反应。在稳定地维持的放电过程中，原子团保持恒定比例。但是如果间歇放电或者脉冲放电存在一个放电终止时刻，由于原子团或者离子之间存在寿命差别，只有长寿命的原子团被提供给薄膜沉积表面，对薄膜的沉积起作用。

选择长寿命原子团的原因是要钝化薄膜生长表面。锗适合用于扩散在非晶硅薄膜里。因为锗的来源， GeH_4 的分解能比 SiH_4 的分解能低，如果在同样的电源下分解，会产生原子锗，因为气相或者表面反应而形成锗簇。按照以上晶体生长模型，因为最好是用锗来进行扩散，因此需要间歇放电，以免产生簇。

当非晶半导体薄膜结晶的时候，薄膜体积由于原子重新排列而缩小。结果，在基底上形成的多晶半导体薄膜产生很强的应力。但是，通过在硅中包括进原子半径范围在 0.1 原子百分比或者更大，以及 10 原子百分比或者更小，最好是 1 原子百分比或者更大和 5 原子百分比或者更小，这样的锗，结晶过程中造成的体积收缩就能得到抑制，从而减小产生的内部应力。在这种情况下，为了整个薄膜均匀，锗最好是处于扩散状态。

但是跟硅相比，锗具有更大的原子半径。包括在硅里的时候，这一点导致晶体中出现应变。与此同时，因为锗很难补偿氢化产生的缺陷，因此结晶以后的密度降低到一个很低的值，这一点是需要的。具体而言，利用的是包括硅和锗的半导体进行熔融固化的时候锗会发生分离这一现象。利用激光照射很容易熔融固化这种半导体薄膜。有锗分离的高密度锗区域可以通过化学腐蚀或者化学机械抛光去掉，降低第一层结晶半导体薄膜的厚度。最好是利用包括氟化氢的溶液处理第一层结晶半导体薄膜的表面，形成清洁的表面，然后在它上面沉积第二层非晶半导体薄膜。但是，构成空气的元素，比方说吸收的氧气、碳和氮，有可能留在表面上。

通过这种方式，在取向比很高的第一层结晶半导体薄膜上形成第

二层非晶半导体薄膜，用加热工艺进行结晶，比方说利用熔炉退火或者快速热退火（RTA）或者激光照射。允许晶体在同一个取向面上生长，具体情况取决于下面的晶体取向。

如上所述，本发明中制造半导体器件的方法包括以下步骤：形成第一层非晶半导体薄膜，包括占据硅 0.1 - 10 原子百分比的锗；添加一种元素，这种元素对于第一层非晶半导体薄膜的结晶具有催化作用；接下来在惰性气体里用热处理进行第一次结晶，然后在氧化气体里利用激光照射进行第二次结晶，形成第一层结晶半导体薄膜；在第一层结晶半导体薄膜表面上去掉预定厚度；然后在第一层结晶半导体薄膜上的硅上面形成第二层非晶半导体薄膜；在惰性气体里让第二层非晶半导体薄膜结晶，形成第二层结晶半导体薄膜。

另一种结构包括以下步骤：形成第一层非晶半导体薄膜，其中的锗占据硅 0.1 - 10 原子百分比；在第一层非晶半导体薄膜上添加具有结晶催化作用的一种元素；然后在惰性气体中通过加热处理进行第一次结晶，在氧化气体中用激光照射进行第二次结晶，形成第一层结晶半导体薄膜；在第一层结晶半导体薄膜表面去掉预定厚度；按照顺序多次重复第一个结晶过程、第二个结晶过程和腐蚀过程；在第一层结晶半导体薄膜上的硅上面形成第二层非晶半导体薄膜；在惰性气体中让第二层非晶半导体薄膜结晶，形成第二层结晶半导体薄膜。

去掉第一层结晶半导体薄膜预定厚度的方式可以是湿腐蚀、干腐蚀和化学机械抛光中的任意一种。如果采用湿腐蚀方法，可以利用包括 HNO_3 、 HF 、 CH_3COOH 和 Br_2 的腐蚀溶液，或者是包括 HNO_3 、 HF 、 CH_3COOH 和 I_2 的腐蚀溶液。

与此同时，通过消气处理去掉第一层非晶半导体薄膜结晶的时候使用的催化剂元素。消气处理可以在第二次结晶以后进行，或者在形成第二层结晶半导体薄膜以后进行。

获得的结晶半导体层有：在跟包括硅和锗的第一层结晶半导体薄膜紧密接触的硅的基础之上的第二层结晶半导体薄膜；其中第一层结晶半导体薄膜具有 30% 或者更大取向比的 (101) 面，第二层结晶半导体薄膜具有 20% 或者更大的 (101) 面取向比。与此同时，第一层结晶半导体薄膜中锗的密度为 $1 \times 10^{20}/\text{cm}^3$ 或者更小，第二层结晶半导体薄膜中锗的密度为 $1 \times 10^{19}/\text{cm}^3$ 或者更小。还有，获得一层结晶半导体，

其中第一层结晶半导体薄膜和第二层结晶半导体薄膜的晶体取向比相同，都是 60% 或者更高。

与此同时，本发明在基底上形成取向比很高的第一层结晶半导体薄膜，在它上面形成一层非晶硅薄膜，作为第二层半导体。通过激光照射结晶，在第一层结晶半导体高取向比的影响下，获得具有很高取向比的一层半导体。第一层半导体采用硅-锗 ($\text{Si}_{1-x}\text{Ge}_x$) 薄膜。

通过在等离子体 CVD 工艺形成的 $\text{Si}_{1-x}\text{Ge}_x$ ($x=0.001-0.05$) 薄膜中添加一种催化剂元素，在它上面进行加热，获得在同一个面内具有很高取向比的 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜。通过添加催化剂元素和热处理获得的第一层结晶半导体 (结晶 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜) 具有很高的 (110) 面取向比。

然后，在第一层结晶半导体上形成一层非晶硅薄膜，作为第二层半导体，并且用激光照射它。此时，第一层结晶半导体的取向对第二层半导体 (非晶硅薄膜) 的晶体取向有影响，从而获得具有很高 (110) 面取向比的一层结晶半导体薄膜。将第一层结晶半导体用作第二层半导体结晶过程中的种子 (核)，就能够形成具有很高取向比的结晶半导体层。

由于用于形成第一层结晶半导体，并且留在这层半导体中的催化剂元素有可能对利用这一层半导体制作的 TFT 的特性具有不良影响，因此要从这层半导体上去掉催化剂元素。

在第二层半导体上形成一个消气处理区。顺便提一句，在形成消气处理区以前，可以采用一层化学氧化物薄膜，利用臭氧溶液对它进行处理，可以将它用作第二层半导体上的隔离层。在隔离层上，通过溅射或者等离子体 CVD 处理形成一层半导体作为消气处理区。顺便提一句，由于以后要通过腐蚀去掉，消气处理区最好采用低密度的薄膜，比方说非晶硅薄膜，相对于结晶半导体层具有很高的选择余地。

因此，在消气处理区中添加一种惰性气体元素。这种惰性气体元素可以采用 He、Ne、Ar、Kr 和 Xe 中的一种或者多种。顺便提一句，形成消气处理区半导体层的时候，惰性气体就能够形成一个消气处理区，如果它被引入这一层半导体。

下一步，通过加热处理将催化剂元素移动到消气处理区。加热方法可以是利用光的热量加热、利用加热了的惰性气体加热以及利用熔炉加热。通过加热进行消气处理，催化剂元素被移动到消气处理区里，

从而将这层半导体中催化剂元素的密度减小到 $1 \times 10^{17}/\text{cm}^3$ 或者更小。
消气处理过程结束以后，去掉消气处理区。

通过这种方式，形成具有很高取向比的第一层结晶半导体，在它上面形成第二层半导体，接下来用激光照射，进行结晶处理。由于这一点，在第一层结晶半导体取向的影响下，可以将第二层半导体做进具有很高取向比的结晶半导体层里。

在本发明的一个方面，提供了一种制造半导体器件的方法，包括：
形成第一层非晶半导体薄膜，其中锗占硅的比例为 0.1 - 10 原子百分比；

在第一层非晶半导体薄膜中添加具有催化作用的金属元素用于结晶；

在惰性气体中通过加热处理进行第一结晶处理；

在氧化气体中通过激光照射进行第二结晶处理，形成第一层结晶半导体薄膜；

通过腐蚀降低第一层结晶半导体薄膜的厚度；

在第一层结晶半导体薄膜上形成包括硅的第二层非晶半导体薄膜；和

在惰性气体中使第二层非晶半导体薄膜结晶，形成第二层结晶半导体薄膜。

在本发明的另一个方面，提供了一种制造半导体器件的方法，包括：

形成第一层非晶半导体薄膜，其中锗占硅的比例为 0.1 - 10 原子百分比；

在第一层非晶半导体薄膜中添加具有催化作用的金属元素用于结晶；

在惰性气体中通过加热处理进行第一结晶处理；

在氧化气体中通过激光照射进行第二结晶处理，形成第一层结晶半导体薄膜；

通过腐蚀降低第一层结晶半导体薄膜的厚度；

按顺序多次重复第一结晶处理、第二结晶处理和腐蚀处理；

在第一层结晶半导体薄膜上形成包括硅的第二层非晶半导体薄膜；和

在惰性气体中让第二层非晶半导体薄膜结晶，形成第二层结晶半导体薄膜。

在本发明的另一个方面，提供了一种制造半导体器件的方法，包括：

形成第一层非晶半导体薄膜，其中锗占硅的比例为 0.1 - 10 原子百分比；

在第一层非晶半导体薄膜中添加具有催化作用的金属元素用于结晶；

在惰性气体中通过加热处理进行第一结晶处理；

在氧化气体中通过激光照射进行第二结晶处理，形成第一层结晶半导体薄膜；

通过化学机械抛光降低第一层结晶半导体薄膜的厚度；

在第一层结晶半导体薄膜上形成包括硅的第二层非晶半导体薄膜；和

在惰性气体中让第二层非晶半导体薄膜结晶，形成第二层结晶半导体薄膜。

在本发明的另一个方面，提供了一种制造半导体器件的方法，包括：

形成第一层非晶半导体薄膜，其中锗占硅的比例为 0.1 - 10 原子百分比；

在第一层非晶半导体薄膜中添加具有催化作用的金属元素用于结晶；

在惰性气体中通过加热处理进行第一结晶处理；

在氧化气体中通过激光照射进行第二结晶处理，形成第一层结晶半导体薄膜；

通过化学机械抛光降低第一层结晶半导体薄膜的厚度；

按顺序多次重复第一结晶处理、第二结晶处理和化学机械抛光；

在第一层结晶半导体薄膜上形成包括硅的第二层非晶半导体薄膜；和

在惰性气体中让第二层非晶半导体薄膜结晶，形成第二层结晶半导体薄膜。

在本发明的另一个方面，提供了一种制造半导体器件的方法，包

括:

在绝缘表面上形成包括锗的第一层半导体;
将催化剂元素添加到第一层半导体中;
通过加热处理让第一层半导体结晶, 形成第一层结晶半导体;
在氧化气体中对第一层结晶半导体进行第一激光照射处理;
去掉第一层结晶半导体表面上形成的氧化物薄膜;
在第一层结晶半导体上形成第二层半导体;
对第二层半导体进行第二激光照射处理, 形成第二层结晶半导体;

在第二层结晶半导体上形成消气处理区;
进行加热处理, 以将第一层结晶半导体中包括的催化剂元素移动到消气处理区里; 和
去掉消气处理区。

在本发明的另一个方面, 提供了一种制造半导体器件的方法, 包括:

在绝缘表面上形成包括锗的第一层半导体;
在第一层半导体上形成有开孔的模板绝缘薄膜;
有选择地给第一层半导体添加催化剂;
通过加热处理让第一层半导体结晶, 形成第一层结晶半导体;
在氧化气体中对第一层结晶半导体进行第一激光照射处理;
去掉第一层结晶半导体表面上形成的氧化物薄膜;
在第一层结晶半导体上形成第二层半导体;
对第二层半导体进行第二激光照射处理, 形成第二层结晶半导体;

在第二层结晶半导体上形成消气处理区;
进行加热处理, 以将第一层结晶半导体中包含的催化剂元素移动到消气处理区里; 和
去掉消气处理区。

在本发明的另一个方面, 提供了一种制造半导体器件的方法, 包括:

在绝缘表面上形成包括锗的第一层半导体;
给第一层半导体添加催化剂;

通过加热处理让第一层半导体结晶，形成第一层结晶半导体；
在氧化气体对第一层结晶半导体进行第一激光照射处理；
在第一层结晶半导体上形成消气处理区；
进行加热处理，以将第一层结晶半导体中包含的催化剂元素移动到消气处理区里；
去掉消气处理区；
去掉第一层结晶半导体表面上形成的氧化物薄膜；
第一层结晶半导体上形成第二层半导体；和
对第二层半导体进行第二激光照射处理。
在本发明的另一个方面，提供了一种制造半导体器件的方法，包括：

在绝缘表面上形成包括锗的第一层半导体；
在第一层半导体上形成有开孔的模板绝缘薄膜；
有选择地给第一层半导体添加催化剂；
通过加热处理让第一层半导体结晶，形成第一层结晶半导体；
在氧化气体中对第一层结晶半导体进行第一激光照射处理；
在第一层结晶半导体上形成消气处理区；
进行加热处理，以将第一层结晶半导体中包含的催化剂元素移动到消气处理区里；
去掉消气处理区；
去掉第一层结晶半导体表面上形成的氧化物薄膜；
在第一层结晶半导体上形成第二层半导体；和
对第二层半导体进行第二激光照射处理。
在本发明的另一个方面，提供了一种半导体器件，包括：
包括锗和硅的第一层半导体；和
包括硅的第二层半导体，位于第一层半导体上；
其中第一层半导体有一个(101)面取向比为30%或者更大的半导体区域。

在本发明的另一个方面，提供了一种半导体器件，包括：
包括硅和锗的第一层结晶半导体薄膜；和
包括跟第一层结晶半导体薄膜紧密接触的硅的第二层结晶半导体薄膜；

其中第一层结晶半导体薄膜的(101)面取向比为30%或者更大。

在本发明的另一个方面,提供了一种半导体器件,包括:

包括硅和锗的第一层结晶半导体薄膜;和

包括硅的第二层结晶半导体薄膜,位于第一层结晶半导体薄膜上并与其接触;

其中第二层结晶半导体薄膜的(101)面取向比为20%或者更大。

在本发明的另一个方面,提供了一种半导体器件,包括:

包括硅和锗的第一层结晶半导体薄膜;和

包括硅的第二层结晶半导体薄膜,位于第一层结晶半导体薄膜上并与其接触;

其中第一层结晶半导体薄膜的(101)面取向比为30%或者更大,第二层结晶半导体薄膜的(101)面取向比为20%或者更大。

在本发明的另一个方面,提供了一种半导体器件,包括:

包括硅和锗的第一层结晶半导体薄膜;和

包括硅的第二层结晶半导体薄膜,位于第一层结晶半导体薄膜上并与其接触;

其中第一层结晶半导体薄膜包括浓度为 $1 \times 10^{20}/\text{cm}^3$ 或者更低的锗。

附图说明

图1是本发明一个实施方案的一个剖面图;

图2A和2B是说明相邻晶核间距的一个的累计频率图;

图3说明添加的 GeH_4 的量跟结晶核密度之间的关系;

图4说明激光退火前后第一层结晶半导体薄膜中锗的密度分布;

图5说明用于本发明的等离子体CVD装置的结构;

图6A-6F说明本发明中结晶半导体薄膜的制作工艺;

图7A-7C说明本发明中结晶半导体薄膜的制作工艺;

图8A-8D说明本发明中结晶半导体薄膜的制作工艺;

图9A-9C说明本发明中结晶半导体薄膜的制作工艺;

图10A-10E说明本发明中TFT的制作工艺;

图11说明有源阵列基底的结构;

图12说明有源阵列基底的电路结构;

图13A和13B说明采用发光元件的有源阵列显示器的像素结构;

图 14 说明包括锗的结晶半导体薄膜的拉曼谱;
图 15A 和 15B 是 EBSP 结晶半导体薄膜表面的观察结果;
图 16A 和 16B 是说明采用发光元件的有源阵列显示器的电路图;
图 17A 和 17B 是采用发光元件的有源阵列显示器的顶视图和剖面图;

图 18A - 18F 是电器实例;
图 19A - 19D 是投影仪的一个实例;
图 20A - 20C 是电器的一个实例;
图 21A - 21E 说明本发明的一个实施方案;
图 22A - 22B 说明本发明的一个实施方案;
图 23 说明 EBSP 的观察结果;
图 24 说明 EBSP 的观察结果;
图 25A - 25D 说明利用本发明如何制作 TFT;
图 26A - 26D 说明利用本发明如何制作 TFT;
图 27A - 27C 说明利用本发明如何制作 TFT;
图 28A - 28C 说明利用本发明如何制作 TFT;
图 29 说明应用本发明的一个实例;
图 30 说明本发明的一个应用实例;
图 31A - 31E 说明本发明的一个应用实例;
图 32A - 32B 说明本发明的一个应用实例;
图 33A - 33G 说明本发明的一个应用实例;
图 34A - 34G 说明本发明的一个应用实例;
图 35 说明本发明的一个应用实例;
图 36 说明发光器件的一个实例;
图 37A 和 37B 说明发光器件的一个实例;
图 38A - 38F 说明本发明的一个应用实例;
图 39A - 39E 说明本发明的一个应用实例;
图 40A - 40F 说明本发明的一个应用实例;
图 41A - 41D 说明本发明的一个应用实例。

具体实施方式

实施方案 1

本发明中要获得的具有很高 (101) 面取向比的结晶半导体层的特

征在于包括多层硅基半导体薄膜。在典型实施方案中，这层结晶半导体是利用硅上面包括锗的第一层结晶半导体薄膜以及硅上面的第二层半导体薄膜形成的。第一层结晶半导体薄膜是通过在绝缘体表面形成第一层非晶半导体薄膜，然后通过添加催化剂元素加速结晶对它进行结晶处理形成的。第二层结晶半导体薄膜是通过在第一层结晶半导体薄膜上形成第二层非晶半导体薄膜，然后在它上面通过热处理或者激光照射外延生长出晶体来形成的。

图 1 说明本发明中结晶半导体层的结构。在基底 101 上形成阻挡层 102，在它上面形成第一层结晶半导体薄膜 103 和第二层结晶半导体薄膜 104。它们一起构成一层结晶半导体。第一层和第二层结晶半导体薄膜是聚集了多个晶粒的多晶体。但是，晶粒以 30%或者更高，最好

是 80% 或者更高的 (101) 面取向对齐。根据第一层结晶半导体薄膜中晶粒面的取向, 第二层结晶半导体薄膜的面取向以 60% 或者更高的概率在同一方向上对齐。换句话说, 在第一层结晶半导体薄膜的晶体上外延生长出第二层结晶半导体薄膜。图 1 用不同的阴影说明一颗一颗的晶粒, 以便说明第一层和第二层半导体薄膜上晶粒在同一取向上的形成方式。

形成这种结晶半导体层的基底是硼硅酸铝玻璃或者硼硅酸钡玻璃。除了这些以外, 这一基底也可以采用在表面上用绝缘薄膜形成的石英、硅、锗、镓或者砷半导体基底。

如果采用玻璃基底, 就在半导体薄膜和玻璃基底之间用氮化硅、氧化硅、氮氧化硅形成一个阻挡层。这样就能够防止玻璃基底中包括的碱金属元素之类杂质元素扩散到半导体薄膜中去。在一个优选实例中, 阻挡层是利用 SiH_4 、 N_2O 和 NH_3 活性气体通过等离子体 CVD 工艺形成的氮氧化硅薄膜, 或者是利用 SiH_4 、 NH_3 和 N_2 的活性气体形成的氮化硅薄膜。阻挡层的厚度为 20 - 200 纳米。

阻挡层表面上形成的第一层非晶半导体薄膜是添加了 0.1 - 10 原子百分比, 最好是 1 - 5 原子百分比锗的硅。锗的含量可以通过混合作典型活性气体的 SiH_4 和 GeH_4 来加以调整。除了这些以外, 可以采用的活性气体包括 Si_2H_6 、 SiF_4 、 GeF_4 等等, 可以用它们适当的组合。第一层非晶半导体包括氮和密度小于 $5 \times 10^{18}/\text{cm}^3$ 的碳, 以及密度小于 $1 \times 10^{18}/\text{cm}^3$ 的氧。这样做是为了防止在非晶半导体薄膜的结晶过程中, 或者形成结晶半导体薄膜的过程中, 对电特性产生不利影响。

在形成第一层非晶半导体薄膜的过程中, 可以采用各种薄膜形成方法, 包括等离子体 CVD 工艺、低压 CVD 工艺和溅射工艺。如果将等离子体 CVD 工艺作为典型的薄膜形成方法, 最好是将 SiH_4 和 GeH_4 的活性气体或者 SiH_4 和用 GeH_4 稀释的 H_2 的活性气体引入反应室, 在重复频率为 10 Hz - 100 kHz 的 1 - 200 MHz 射频放电的间歇放电情况下进行沉积。通过间歇放电, 能够在径向生长形成均匀性更好的涂敷层薄膜。非晶半导体薄膜的沉积厚度为 20 - 100 纳米。

如果采用低压 CVD 工艺, 就可以采用类似的活性气体。最好用 He 稀释这一活性气体, 在 400 - 500 摄氏度的温度下在基底上沉积一层非晶半导体薄膜。无论如何, 本发明采用的气体是一种高纯度的气体,

以便减少氧、氮、碳这些杂质元素混杂在沉积的非晶半导体薄膜里。

在结晶过程中，将一种加速非晶半导体薄膜结晶的一种元素（催化剂元素）引入第一层非晶半导体薄膜的表面。该元素是 Fe、Ni、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu 和 Au 中的一种或者多种元素。在本说明书中描述的本发明的任意一个实施方案中，这些元素都可以用来加速非晶硅薄膜中的结晶。尽管通常都是采用具有相似效应的元素，镍。

将这一元素引入第二层非晶半导体薄膜的整个表面，或者第一层非晶半导体薄膜的整个表面，或者第二层非晶半导体薄膜上适当表面点中的缝隙或者非连续表面。在后一种情形里，最好在非晶半导体薄膜上形成一层绝缘薄膜，从而可以通过在绝缘薄膜中提供开孔来引入这一元素。这个开孔，虽然尺寸有限，但是它的宽度能够达到 10 - 40 微米。纵向长度可以任意确定，也就是从几十微米到几十厘米。

对引入这种方法没有特别限制，只要这一技术是用来制作表面或者非晶半导体薄膜中包括这种元素的薄膜。例如，可以采用溅射工艺、沉积工艺、等离子体处理法（包括等离子体 CVD 工艺）、吸气工艺或者利用金属盐溶液的方法。等离子体处理方法采用惰性气体辉光放电中阴极溅射的元素。与此同时，采用金属盐溶液的方法很简单，因为能够很容易地调整元素密度。

金属盐可以是各种盐。溶剂可以是水、酒精、乙醛、醚，也可以是这些有机溶剂跟水的混合物。还有，金属盐完全溶解的方法也没有限制，但是这种方法可以使金属盐部分或者全部处于悬浮状态。不管采用什么方法，这一元素总是扩散在非晶半导体薄膜的表面上。

采用任意方法引入加速硅结晶的元素以后，利用这一元素让非晶半导体薄膜结晶。除了采用退火熔炉的加热工艺以外，结晶工艺还可以是 RTA 工艺。RTA 工艺中的加热装置可以是卤素灯之类的辐射加热，也可以是利用加热气体加热半导体薄膜的装置。在 RTA 工艺中，加热温度是 600 - 750 摄氏度，因为加热过程只持续很短的时间。与此同时，如果采用退火熔炉，加热处理就是在 500 - 600 摄氏度中保持 1 - 12 个小时。加热可以在空气中进行，也可以在氢气中进行，但是最好是在氮气或者惰性气体中进行。

然后，通过强光照射，比如激光、紫外射线或者红外射线照射，进一步提高结晶度。只用加热工艺能够获得最好朝向{101}的结晶半导

体薄膜。但是，在加热过程以后最好是用激光这样的强光进行照射。加热以后，激光退火能够修复晶粒边界上留下的晶体缺陷。这是提高晶体质量的一种有效措施。

激光退火处理采用气体激光器，比方说激发物或者氩激光器，波长在 400 纳米或者更短，或者是采用 YAG、YVO₄、YA1O₃ 和 YLF 激光器这样的二次到四次谐波固体激光器。例如，在半导体能带间跃变的吸收带内使用 Nd: YAG 激光器的二次谐波，532 纳米。激光器本身可以是脉冲调制激光器，也可以是连续振荡激光器。激光聚焦在光学系统形成的一条直线上或者一个点上，以 100 - 700 mJ/cm² 的能量密度进行照射。用这样汇聚的激光在基底的预定区域扫描，从而实现这一过程。如果用卤素灯、氙灯、水银灯、金属卤化物灯或者激发物发光灯等光源取代激光，能够获得同样的效果。

连续振荡激光器的实例有连续振荡模式的 YVO₄ 激光振荡器。它 5 - 10 W 的二次谐波（波长为 532 纳米）输出聚焦成线状激光，光学系统的长宽比为 10 或者更大。此外还要进行聚焦，从而在长度方向均匀地分布能量密度，以 10 - 200 厘米每秒的速度进行扫描，进行结晶处理。均匀能量密度分布不排除恒定分布：允许能量密度分布有 ±10% 的偏差。

按照以上工艺获得 (101) 面上具有很高取向比的第一层结晶半导体薄膜的机制如下。

在脱氢过程中第一层非晶半导体薄膜中引进的催化剂元素在非晶半导体中迅速扩散。然后出现非均匀晶核。有关元素跟硅发生反应形成硅化物。它最终成为结晶核，在以后的晶体生长过程中起作用。例如，如果采用镍，就形成硅化镍（以后写成 NiSi₂）。在第一层非晶半导体薄膜里，因为锗在 NiSi₂ 固体中不那么容易溶解，所以会形成核，同时将锗排挤到第一层非晶半导体薄膜的边缘。

NiSi₂ 没有特定的取向。但是只允许它在平行于基底表面的方向上生长，在这种情况下第一层非晶半导体薄膜的厚度为 20 - 100 纳米。此时，因为界面能量在 NiSi₂ 和结晶半导体 (111) 面之间的界面上最小，所以跟结晶半导体薄膜的表面平行的平面是一个 (110) 面。在这个晶格面上出现最佳取向。如果晶体在跟形成柱形生长的基底表面平行的方向上生长，在柱形晶体的方向上就有一个自由度。因此，取向

并不总是在(110)面上。沉淀也发生在其它晶格面上。

从 NiSi_2 可以看出, 只在周围非晶区域里存在, 具有很大原子半径的锗会产生很大的应变(张应力)。应力能量使得结晶核的临界半径增大。此外, 应变(压应力)大概会限制结晶和取向, 从而提高特定晶面上(具体而言就是(101)面)的取向比。

NiSi_2 具有萤石的结构, 其中在钻石结构的硅晶格之间有镍原子。如果 NiSi_2 中的镍原子消失, 就留下硅晶体结构。一系列的实验发现这些镍原子向非晶半导体方向挪动。这可以被看成是因为非晶半导体中的固溶度高于结晶半导体中的固溶度。因此可以勾画出一个模型, 其中如果将镍从非晶半导体中挪走, 就形成结晶半导体。因此, 在第一层非晶半导体薄膜中, 通过加热工艺在(101)面上生长出具有很高取向比的晶体。

如果非晶半导体包括 0.1 - 10 原子百分比的锗, 晶体的核密度就下降。图 2A 和 2B 是添加 GeH_4 的实验结果, 取决于相邻晶核之间的距离, 它的累计频率画在垂直轴上。图 2A 是将具有 3 ppm 镍醋酸纤维的溶液用作加速硅结晶的元素的结果。图 2B 画出了 1 ppm 的结果。 GeH_4 的添加量意味着相应地提高非晶半导体薄膜中包括的锗的浓度。图 2A 和 2B 的结果同时说明相邻结晶核之间的距离随着 GeH_4 添加量的增加而增加。在这一结果的基础之上, 图 3 说明晶核密度随 GeH_4 添加量的变化。这张图说明晶核密度随着 GeH_4 添加量的增加而下降。这一结论正好支持以前的讨论, 也就是非晶半导体薄膜中存在锗会增大结晶核的临界半径。

锗的密度是否合适可以从形成的结晶半导体薄膜的特性来评估。图 14 给出了拉曼谱分析数据, 其中在沉积过程中改变了 GeH_4 的流速。通过 SIMS 发现在 GeH_4 的流速为 5 SCCM 的时候, 锗的含量是 1.5 原子百分比, 在 10 SCCM 的时候 3 原子百分比, 30 SCCM 的时候 11 原子百分比。但是从拉曼谱可以看出当锗的密度增大的时候, 峰的位置朝低频方向移动。单晶硅中 520.7 cm^{-1} 的偏移代表晶体应变, 其中的应变随着锗的含量增加而增大。至于没有添加 GeH_4 薄膜的 516 cm^{-1} , 5 SCCM 的时候 515 cm^{-1} , 10 SCCM 的时候 514 cm^{-1} 。因此, 在 30 SCCM 的时候偏离达到了 506 cm^{-1} 。所以, 从晶体应变的角度可以看出, 锗的最大含量是 10 原子百分比或者更小, 最好是 5 原子百分比或者更小。

利用激光退火通过熔融状态固化一次，会提高晶体取向比，熔点较低的锗聚集到薄膜的表面上。图 4 是固相生长以后以及激光退火以后锗密度分布的 SMIS 测量结果，它说明激光退火以后锗的密度增大到接近表面密度。因此，锗密度的下降在薄膜中得到证实。可以证实锗似乎聚集到了薄膜表面上。

可以认为，锗能够有效地提高上述晶体中的硅晶体取向比。但是，锗的存在会导致缺陷出现。这些缺陷来源于硅网络的不规则性，还来源于氢没有充分补偿锗本身这一事实。

如图 4 所示，由于锗在激光退火以后聚集到表面上，这一装置能够用来通过腐蚀去掉高密度层。可以用包括 HNO_3 、 HF 、 CH_3COOH 和 Br_2 （叫做 CP-4）或者 HNO_3 、 HF 、 CH_3COOH 和 I_2 （叫做 CP-8）的腐蚀溶液进行腐蚀。除此以外，还可以采用 Secco 溶液、达什溶液之类。

与此同时，通过多次重复激光退火和腐蚀过程，可以进一步降低第一层结晶半导体薄膜中锗的密度，同时保持晶体取向不变。当然，第一层结晶半导体薄膜中的厚度会减小。但是，在 50 纳米厚的薄膜上一刹那间腐蚀掉 5 纳米能够将剩余锗的密度降低到 $1 \times 10^{21}/\text{cm}^3$ 或者更低。

在这以后利用沉积技术，比方说等离子体 CVD 或者低压 CVD 工艺，在第一层结晶半导体薄膜上形成第二层非晶半导体薄膜。第二层非晶半导体薄膜是硅上面的半导体薄膜，通常是通过非晶硅薄膜形成的。第二层非晶半导体薄膜的厚度是 10 - 100 纳米，最好是 30 - 60 纳米。第一层结晶半导体薄膜表面被氟化氢去掉一层氧化物薄膜。但是，在这一过程里，氧、碳之类的附着元素由于空气而保留在薄膜表面上。它们维持在界面中。

第二层非晶半导体薄膜通过加热处理或者激光退火而结晶。这一结晶是通过外延生长来完成的，它跟下面的晶体有关。也就是说，能够获得具有很高取向比的结晶半导体层而不影响下面层的取向。

下面给出本发明中形成结晶半导体层的一个方法实例。形成第一层非晶半导体薄膜的活性气体采用被氢稀释到 10% 的 SiH_4 和 GeH_4 。使用的活性气体被提纯到很高的纯度，以便降低形成的非晶半导体薄膜中包括的氧、氮和碳的杂质的浓度。 SiH_4 的纯度达到 99.9999% 或者

更高，而 GeH_4 中有 1 ppm 或者更少的氮/烃化合物和 2 ppm 或者更少的 CO_2 。如果改变第一层非晶半导体薄膜中锗相对于硅的含量，就改变被 H_2 稀释到 10% 的 SiH_4 和 GeH_4 的气体流速混合比，而总的流速保持不变。此外，共同的条件是用 1 - 10 kHz 重复频率调制成脉冲放电的 $0.2 - 0.5 \text{ W/cm}^2$ 的射频功率（工作比 30%）被提供给平行板类型等离子体 CVD 装置的阴极。反应压力是 20 - 50 Pa，最好是 33.25 Pa，基底温度是 300 摄氏度，电极间隔是 35 纳米。

图 5 说明用于形成第一层和第二层非晶半导体薄膜的时候使用的等离子体 CVD 装置的结构。等离子体 CVD 装置是一种平行板结构的装置，在反应室 501 中，阴极 502 跟射频功率源 505 和阳极 503 连接。阴极 502 是一种淋浴器似的平板形式，因此，来自供气装置 506 的活性气体通过淋浴器板进入反应室。阳极 503 有一个加热装置 504，在它上面放置一个基底 515。虽然省去了细节，但是供气系统有一个圆柱 514，其中充满了 SiH_4 、 GeH_4 之类，还有质量流量控制器 512，用于控制气流速度，以及一个顶阀 513。排放装置 507 用一个气阀 508、一个自动压力控制阀 509、一个涡轮分子泵（或者组合分子泵）510 和一个干泵 511 组成。涡轮分子泵（或者组合分子泵）510 和干泵 511 不使用润滑油，以便完全去除反应室内油扩散造成的污染。对于 13 升容积的反应室，第一级采用流量为 300 升每秒的涡轮分子泵，第二级采用流量为 40 立方米每小时的干泵，以便防止有机物蒸汽从排放系统反向扩散，提高反应室内的真空度。这样，就能够避免形成非晶半导体薄膜的过程中杂质元素混入其中。

要在绝缘表面上形成的第一层非晶半导体薄膜的厚度是 5 - 30 纳米。在第一层非晶半导体薄膜上添加原子直径大于硅的锗，从而降低结晶核的密度。利用 Ar、Kr 或者 Xe 能够获得相似的效果，它们是不会跟锡和硅化合的惰性气体。在这种情况下，虽然硅很难结晶，但是这个问题可以利用催化剂元素促进结晶来解决。

在第一层非晶半导体薄膜结晶的时候，将镍用作加速硅结晶的元素，在 500 - 600 摄氏度的温度下进行热处理。可以在 550 摄氏度的氮气中进行 4 个小时的热处理和激光退火。利用浓度为 10 ppm 的乙酸镍溶液用喷嘴喷射镍。与此同时，在激光退火过程中，采用 XeCl 激发物激光器（波长是 308 纳米），以 90 - 95% 的重叠比， $300 - 600 \text{ mJ/cm}^2$

的照射能量密度进行照射。通过激光退火加热让结晶薄膜的非结晶部分结晶，或者是修补晶粒边界的缺陷。与此同时，这样做是为了让锗集中在薄膜表面上。

从第一层结晶半导体薄膜上去掉表面上的 1-10 纳米，最好是大约 5 纳米。通过化学腐蚀来减小厚度，比如湿腐蚀或者干腐蚀，或者采用化学机械抛光技术来做到这一点。去掉聚集了锗的表面层以后，第一层结晶半导体薄膜的厚度被减小，同时降低了锗的浓度。通过重复激光退火和腐蚀过程，能够降低第一层结晶半导体薄膜中剩余锗的浓度。

去掉的是第一层半导体薄膜表面上形成的一层氧化膜。这层氧化膜是利用氟化氢或者缓冲剂氟化氢去掉的。然后，通过等离子体 CVD 过程形成第二层非晶半导体薄膜。第二层非晶半导体薄膜是利用 SiH_4 、 SiH_4 和氢的一种混合物，或者 Si_2H_6 形成的。沉积厚度是 10-50 纳米。然后利用激光退火或者热处理通过固相生长进行结晶。在这种情况下，可以进行外延晶体生长，具体情况取决于下面第一层结晶半导体薄膜的晶体取向。

通过这种方式能够获得一层结晶半导体，采用玻璃这样的低热阻材料作为基底，相对于 (101) 面，它具有很高的取向特性。这层半导体包括第一层结晶半导体薄膜和第二层结晶半导体薄膜。通过上述激光退火和腐蚀过程，能够获得取向比很高、锗含量很低的结晶半导体层。这样就能够获得质量跟单晶相同的结晶半导体层。

当然，结晶半导体层不限于两层，而是可以是三层或者更多层的一种叠层结构。在这种情况下，最好是在基底上形成锗含量逐渐降低的多层半导体。这种结构能够形成锗含量逐渐减小，(101) 面取向比很高的结晶半导体薄膜。具有很高的 (101) 面取向比的这种结晶半导体薄膜能够被用作沟道区域，决定器件特性，比方说光生伏打器件的沟道区和光电转换层。

实施方案 2

如图 21A 所示，在基底 10 上形成下面的绝缘薄膜 11，在下面的绝缘薄膜 11 上面形成一层非晶硅-锗 ($\text{Si}_{1-x}\text{Ge}_x$; $x = 0.001 - 0.05$) 薄膜 12 作为第一层半导体。下面的绝缘薄膜 11 利用通过将 SiH_4 、 NH_3 和 N_2O 用作活性气体形成的氮氧化硅薄膜和将 SiH_4 和 N_2O 用作活性气体沉积

而成的氮氧化硅薄膜构成的叠层结构。

第一层半导体 12 是等离子体 CVD 工艺或者低压 CVD 工艺形成的一层非晶硅-锗薄膜，跟实施方案 1 相似。这层非晶半导体薄膜的厚度为 20 - 100 纳米。

接下来让第一层半导体进行结晶。在结晶过程中，将跟实施方案 1 中相似的催化剂元素 13 添加到第一层半导体 12 的表面。采用上述任意一种元素都能够获得等价、相似的效果。但是通常采用镍。将这种催化剂元素添加到半导体层上去并不局限于这一种方法，跟实施方案相似（图 21A），只要这种技术能够让它在半导体层内或者表面存在。

用上述任意方法在半导体层添加了催化剂元素以后，通过加热处理形成第一层结晶半导体（ $\text{Si}_{1-x}\text{Ge}_x$ ； $x = 0.001 - 0.005$ ）14。利用光源照射热、利用加热的惰性气体加热和利用熔炉（图 21C）加热的任何加热方法都可以。

下一步在氧气或者空气中对第一层结晶半导体（ $\text{Si}_{1-x}\text{Ge}_x$ ； $x = 0.001 - 0.005$ ）14 进行第一次激光照射。在这种情况下，在（101）上面形成最佳取向，获得大尺寸晶粒的第一层结晶半导体 15（图 21D）。注意，第一层结晶半导体 15 的表面通过在包括氧气的空气中进行激光照射形成凹凸形状。还形成一层氧化膜 16。

将波长为 400 纳米波长或者更短波长的激发物激光器或者 YAG 或者 YVO_4 激光器的二次谐波（波长 532 纳米）到四次谐波（波长 266 纳米）用作光源。用光学系统将激光聚焦成能量密度为 200 - 500 mJ/cm^2 的线状或者点状。用聚焦以后的激光扫描基底的预定区域，以 90 - 98% 的重叠比照射结晶半导体薄膜。

用激光照射完以后，去掉第一层结晶半导体 15 表面上形成的氧化膜 16，在第一层结晶半导体上形成第二层半导体 17。通过等离子体 CVD 工艺利用非晶硅薄膜形成厚度为 20 - 100 纳米的第二层半导体 17。

随后，如图 22A 所示，用激光照射第二层半导体，让它在第一层结晶半导体取向的影响下结晶。第二次激光照射是在氮气或者真空中进行的。第二次激光照射将波长为 400 纳米或者更短的激发物激光器，或者 YAG 或 YVO_4 激光器的二次谐波（波长 532 纳米）到四次谐波（波长 266 纳米）用作光源。用光学系统将激光聚焦成能量密度为 400 - 800

mJ/cm² 的线状或者点状。用聚焦以后的激光扫描基底的预定区域，以 90 - 98% 的重叠比照射结晶半导体薄膜。

通过这种方式形成重叠了第一层结晶半导体（结晶硅-锗薄膜）和第二层结晶半导体 18（结晶硅薄膜）的结晶半导体层 19。顺便提一句，在第二次激光照射过程中，在获得的结晶半导体层表面没有任何凹凸。

下面说明如何去掉图 22B 所示半导体层中包括的催化剂元素。在结晶半导体上形成一层隔离层 20。虽然对隔离层的厚度没有特别要求，但是它可以通过用包括臭氧的溶液进行处理，用化学氧化膜来替换。与此同时，可以用混合了过氧化氢水的硫酸、酰基氯或者硝酸溶液进行处理，类似地形成一层化学氧化膜。另一种方法是在氧气中通过等离子体处理，或者在包括氧的空气中用紫外线照射产生臭氧来进行氧化。与此同时，可以用清洁的熔炉加热到大约 200 - 350 摄氏度，形成很薄的氧化物薄膜用作隔离层。否则，可以通过等离子体 CVD 工艺、溅射工艺或者沉积工艺沉积大约 1 - 5 纳米的氧化膜形成隔离层。

在隔离层上，用等离子体 CVD 工艺或者溅射工艺形成一层半导体膜用作消气处理区 21。一般情况下，通过溅射工艺形成的是包括 0.01 - 20 原子百分比 Ar 的非晶硅薄膜。因为在消气处理过程以后要去掉，这层半导体薄膜应该是一层低密度薄膜，以便提高腐蚀选择余地。如果将惰性气体添加到非晶硅薄膜中，同时混合薄膜中的惰性气体，就可以这样来形成消气处理区。消气处理元素可以是 He、Ne、Ar、Kr 和 Xe 中选出来的一个或者多个。

下一步进行加热处理以便进行消气处理。加热处理可以采用熔炉法（在 450 - 600 摄氏度的氮气中 0.5 - 12 小时）、利用加热光源（薄膜瞬间达到 600 - 1000 摄氏度并保持 1 - 60 秒）的 RTA 工艺、利用加热惰性气体（550 - 700 摄氏度 1 - 5 分钟）的 RTA 工艺这些方法中的任何一种方法。加热过程导致催化剂元素通过扩散移到消气处理区。

在这以后有选择地腐蚀掉半导体薄膜 21。可以用 ClF₃ 进行干腐蚀，而不需要等离子体或者利用包括联氨或者氢氧化四乙铵（化学分子式：(CH₃)₄NOH）的溶液这样的碱溶液进行湿腐蚀。在这种情况下，隔离层 20 被用作腐蚀停止剂。可以在稍后用氟化氢去掉隔离层 20。

通过利用上面描述的本发明，结晶半导体层中包括的催化剂元素

的浓度可以下降到 1×10^{17} 每立方厘米或者更低。与此同时，通过高取向比的第一层结晶半导体和第一层结晶半导体影响下生长成的第二层结晶半导体叠加起来形成结晶半导体层。这是一层非常好的结晶半导体，它具有很高的取向比，聚集了大尺寸的晶粒。

图中示出的是通过电子后向散射衍射图形（以后叫做 EBSP）获得的半导体薄膜的观察结果。

EBSP 是这样一种装置，在扫描电子显微镜（SEM）上有一个监测器，用来通过一次电子后向散射分析晶体取向。移动样本的位置，让电子束打中它（绘图测量），以此来分析取向，获得平面样本的晶体取向或者对齐的有关信息。在一个实例中，每个测量点上晶粒表面上的晶体取向可以用颜色表示，就象这个实施方案一样。图 23 和 24 上部附注里三个顶端的颜色说明的分别是（111）面、（001）面和（101）面。在这些附注中，当说明晶体取向的颜色接近三个顶点颜色的时候，取向比就很高。在本发明中，（111）面大部分被蓝色区域占据，（001）面大部分被红色区域占据，（101）面大部分被绿色区域占据。与此同时，考虑一个测量点，观察者设置的晶体取向偏离角（允许的偏离角）范围内一个点中的区域能够单独表示出来。

允许的偏离角由观察者自由地设置。将允许的偏离角设置为 10 度，考虑某个点，叫做晶粒的是相邻点上晶体取向偏离角在 10 度或者更小的范围内的一个区域，其中多个晶粒聚集起来，在多晶结构中形成一层晶体半导体薄膜。

在图 23 和 24 中，相同颜色的区域可以看成一个晶粒。顺便提一句，虽然实际晶粒是由多个晶粒组成的，但是仍然可以在宏观上将它们看成一个晶粒，因为晶体取向允许偏离角在晶粒内很小。

图 23 是对本发明中的结晶半导体层的观察结果。下面将简短地说明它的制作方法。首先利用 CVD 工艺形成包括 3.5 原子百分比锗的硅-锗薄膜，作为第一层半导体，它的薄膜厚度是 55 纳米。然后在第一层半导体上添加镍作为催化剂元素。用旋涂技术将包括 10 ppm 重量镍的溶液涂在第一层半导体表面。在 500 摄氏度的温度下加热第一层半导体 1 小时，吸收其中的氢，然后用熔炉在 580 摄氏度的温度下加热 4 小时。这样就使第一层半导体结晶，形成（101）面取向比很高的第一层结晶半导体。

然后去掉第一层结晶半导体表面形成的氧化膜。表面被清理干净以后，用激光进行第一次照射。在氧化气体中进行第一次激光照射。通过这一过程，在第一层结晶半导体表面上形成凹凸形状。接下来再一次去掉第一层结晶半导体表面上形成的氧化膜。清理干净表面以后，形成非晶硅薄膜，作为第二层半导体，它的薄膜厚度是 30 纳米。然后，对第二层半导体进行第二次激光照射，使第二层半导体结晶。顺便提一句，第二次激光照射可以在包括氮的空气中进行。在这一过程中，第二层半导体在第一层结晶半导体取向的影响下进行晶体生长，从而聚集起取向比很高，尺寸很大的晶粒。用 EBSD 观察这样一层结晶半导体可以发现，如图 23 所示，具有 (101) 面颜色的区域很多，(101) 面取向比高达 30 - 40%。为了进行比较，图 24 给出了结晶半导体薄膜的观察结果，它是通过让非晶硅薄膜结晶用作第一层半导体，通过采用催化剂元素（跟本发明的工艺相似）的结晶方法再一次形成一层非晶硅薄膜作为第二层半导体，然后进行类似的激光照射制作出来的。

比较图 23 和 24 可以知道，利用本发明制作的结晶半导体薄膜具有很高的 (101) 面取向比，并且晶粒很大。这样，结晶半导体薄膜聚集了这样的大颗粒晶粒，具有很高的结晶度。

实例

实例 1

下面参考图 6A - 6F 和 7A - 7C 介绍本发明的一个实例。首先，如图 6A 所示，将 SiH_4 、 NH_3 和 N_2O 用作活性气体形成一层氮氧化硅薄膜，将 SiH_4 和 N_2O 用作活性气体形成一层氮氧化硅薄膜，它们按顺序重叠起来在基底 10 上形成一层绝缘层作为阻挡层 11。在它上面将薄膜用作硅的第一层非晶半导体薄膜 12，其中添加了 3 原子百分比的锗。利用 9:1 流速比的 SiH_4 和 H_2 稀释到 10% 的 GeH_4 通过等离子体 CVD 工艺形成这一层非晶半导体薄膜。基底加热温度是 300 摄氏度，反应室压力是 33.25 Pa，用 27 MHz, 0.35 W/cm^2 的射频功率分解活性气体，从而沉积非晶半导体薄膜。此时，放电是重复频率为 10 kHz，工作比为 30%（电源开关时间比）的间歇放电。

无论如何，用于本发明的气体是高纯度的气体，以便降低氧、氮、碳之类杂质元素的浓度，防止它们混合在沉积的非晶硅-锗薄膜中。沉

积的第一层非晶半导体薄膜 12 的厚度是 20 - 100 纳米。

接下来, 如图 6B 所示, 在第一层非晶半导体薄膜 12 上进行结晶处理。在结晶过程中, 将镍作为催化剂元素添加到第一层非晶半导体薄膜表面上。添加镍的时候使用镍材料形成的阴极, 通过 Ar 这样的惰性气体进行辉光放电溅射阴极, 在第一层非晶半导体薄膜 12 上沉积少量的镍。在另一项技术中也可以应用金属盐溶液。

添加了催化剂元素以后, 进行加热结晶。可以利用光源照射热、加热惰性气体和退火炉进行加热。通过这种方式, 形成第一层结晶半导体薄膜 14, 如图 6C 所示。

下一步在氧气或者空气中将激光照射在第一层结晶半导体薄膜 14 上。采用波长为 400 纳米或者更短的激发物激光器, 或者 YAG 激光器二次谐波 (波长 532 纳米) 到四次谐波 (波长 266 纳米) 的脉冲或者连续振荡激光器。用光学系统将激光聚焦成 $200 - 500 \text{ mJ/cm}^2$ 能量密度的线状或者点状。用聚焦以后的激光扫描基底的预定区域, 以 90 - 98% 的重叠比照射第一层结晶半导体薄膜。顺便提一句, 通过在包括氧的空气中进行激光照射, 在第一层结晶半导体薄膜 15 中形成一个突起 (也叫做脊)。由于在空气中发生了溶解和固化, 在表面上还形成了一层氧化膜 (图 6D)。

在激光照射完成以后, 用缓冲剂氟化氢去掉第一层结晶半导体 15 表面上形成的氧化膜 16。然后用混合了 5HNO_3 、 3HF 、 $3\text{CH}_3\text{COOH}$ 和 0.1Br_2 (叫做 CP-4) 的腐蚀溶液将第一层结晶半导体薄膜 15 的表面去掉大约 5 纳米厚。这样能够去掉聚集了锗的一个高密度区域, 其中能够将第一层结晶半导体薄膜其余部分锗的密度降低。通过以上过程就能够获得第一层结晶硅-锗薄膜 17, 具有 (101) 取向, 晶粒尺寸很大, 如图 6E 所示。

然后, 在第一层结晶半导体薄膜 17 上形成第二层非晶半导体薄膜。第二层非晶半导体薄膜 18 是用等离子体 CVD 工艺用非晶硅形成的, 它的厚度为 50 纳米 (图 6F)。

接下来, 跟前面一样用激光照射, 让第二层非晶半导体薄膜 18 结晶。从下面的第一层结晶半导体薄膜向同一个方向进行外延晶体生长。这样就能够获得具有很高 (101) 取向比的第二层结晶半导体薄膜 19 (图 7A)。

由于发生了结晶，因此有可能第一层结晶半导体薄膜中的一部分镍扩散到第二层结晶半导体薄膜中去。无论如何，最好是通过结晶以后对结晶半导体层中剩余的镍进行消气处理。

图 7B 说明消气处理工艺过程，其中在第二层结晶半导体薄膜的表面上形成一薄层隔离层 20。这一薄层隔离层 20 是用氧化膜形成的，比方说化学氧化物、在臭氧或者空气中提炼的氧化物、通过沉积或者溅射工艺形成的薄层氧化物薄膜等等。厚度大约是 1-5 纳米。在它上面形成的是包括 $1 \times 10^{20}/\text{cm}^3$ 或者更多 Ar 的一层非晶硅薄膜 21。通过包括高浓度的 Ar，在非晶硅薄膜上形成一个应变层，用作消气处理区。

消气处理的加热工艺采用气体加热类型的热处理装置在 650 摄氏度下处理 10 分钟。在采用退火熔炉的情况下，在 550 摄氏度下进行 4 小时热处理。结晶半导体层上剩余的镍可以通过这一过程积聚到非晶硅薄膜 21 上（图中的箭头方向）。镍的含量可以降低到 $1 \times 10^{18}/\text{cm}^3$ 或者更低。

然后，通过腐蚀有选择地去除非晶硅薄膜 21。腐蚀方法可以是使用 ClF_3 进行干腐蚀而不使用等离子体，或者用包括联氨或者氢氧化四乙铵（化学式： $(\text{CH}_3)_4\text{NOH}$ ）的溶液这种碱溶液进行湿腐蚀。在这种情况下，很薄的绝缘薄膜 20 被用作腐蚀停止剂。绝缘薄膜 20 可以用氟化氢去除。这样就能够获得结晶半导体层的一个清洁表面。

此外，最好是进行热处理来释放结晶半导体层中剩余的应变，如图 7C 所示。热处理温度是 400-500 摄氏度，这一热处理是用 RTA 工艺进行的。通过这种方式，获得的是具有很高取向比的结晶半导体薄膜。

下面利用跟图 23 和 24 相同的附注说明图 15A 和 15B。图 15A 是薄膜上 EPSP 测量的结果，作为第一层结晶半导体薄膜，包括 3.5 原子百分比的锗。薄膜厚度是 55 纳米。用旋涂技术使用包括 10 ppm 重量镍的溶液，在 500 摄氏度下进行 1 个小时的热处理，释放出氢。然后，利用退火熔炉在 580 摄氏度下进行 4 个小时的热处理，然后是激光退火。用 EBSP 观察的时候，结晶半导体薄膜有许多颜色跟 (101) 面一样的区域具有图 15A 所示的颜色，其中 (101) 面的取向比大约是 60%。

接下来，在第一层结晶半导体薄膜表面上形成的氧化物薄膜被再一次去除，清理干净表面以后，形成 30 纳米厚的一层非晶硅薄膜，作

为第二层非晶半导体薄膜。然后，在 580 摄氏度下进行 4 小时的热处理使薄膜结晶，它的 EBSD 测量结果在图 15B 中给出。虽然 (101) 取向比有些下降，但是仍然获得了 30 - 40% 的取向比。在第一层结晶半导体薄膜取向的影响下，生长出第二层结晶半导体薄膜。这样就能够获得高取向比的晶体生长，积聚大尺寸的晶粒。

从图 15A 和 15B 可以看出，本发明中结晶半导体薄膜的 (101) 面取向比很高，并且具有大尺寸的晶粒。这样就能够获得高结晶度，积聚了这种大尺寸晶粒的结晶半导体薄膜。

实例 2

跟实例 1 相似，可以在形成第二层结晶半导体薄膜 15 以后进行消气处理。如图 8A 所示，通过隔离层 30 用具有应变场的非晶硅薄膜 31 形成一个消气处理区。隔离层 30 可以用于激光退火形成的氧化物薄膜，或者可以采用前面提到过的化学氧化物。

然后，在 650 摄氏度下在惰性气体中进行 30 分钟的热处理，完成消气处理。去掉了非晶硅薄膜 31 和隔离层 30 以后，将具有 HNO_3 、 HF 、 CH_3COOH 和 I_2 (叫做 CP-8) 的腐蚀溶液用于腐蚀第一层结晶半导体薄膜 15 的表面大约 5 个纳米，使这个表面平整，去掉聚集了高浓度锗的层。这样能够降低第一层结晶半导体薄膜中锗的密度。

然后，在第一层结晶半导体薄膜 32 上形成第二层非晶半导体薄膜 33。用等离子体 CVD 工艺利用非晶硅薄膜形成 50 纳米厚的第二层非晶半导体薄膜 33。

然后用激光进行照射，让第二层非晶半导体薄膜 33 结晶。在第一层结晶半导体薄膜的基础之上，在同一个方向上进行外延晶体生长。利用以上工艺，能够获得高 (101) 取向比的第二层结晶半导体薄膜 34。

实例 3

如图 9A 所示，跟实例 1 相似，形成基底 10、下面的绝缘薄膜 11 和第一层非晶半导体薄膜 12 以后，形成 100 纳米厚的一层模板绝缘薄膜 40，在其中获得一个开孔 41。然后利用旋涂技术将包括 1 - 100 ppm 重量的催化剂元素 (在这个实例中是镍) (醋酸镍溶液) 的溶液形成包括层 42 的催化剂元素 (镍)。在它上面，催化剂元素在开孔 41 那里跟第一层非晶半导体薄膜 12 接触。

如图 9B 所示，下一步进行热处理，以便让第一层非晶半导体薄膜

12 结晶。热处理可以采用光照射法、惰性气体加热法以及熔炉加热法。在这里，用熔炉在 580 摄氏度的温度下进行 4 个小时的热处理，形成第一层结晶半导体薄膜。加热以后，去掉第一层结晶半导体薄膜 43 上的模板绝缘薄膜 40。从这里开始，可以利用实例 1 或者实例 1 跟实例 2 的结合来获得结晶半导体层。

实例 4

这个实例参考图 31A - 31E、32A 和 32B，说明通过部分地添加催化剂元素给第一层半导体，形成本发明的结晶半导体薄膜。

在基底 300 上形成下面的氮氧化硅绝缘薄膜 301，在它上面形成 $\text{Si}_{1-x}\text{Ge}_x$ ($x = 0.001 - 0.05$) 薄膜作为第一层半导体 302。顺便提一句，下面的绝缘薄膜 301 可以使用 1 - 10 纳米厚的氮化硅薄膜。下一步，在第一层半导体 302 上形成具有一个开孔的氧化硅的一个模板绝缘薄膜 303。

下一步，通过旋涂技术利用包括 1 - 100 ppm 重量催化剂元素（在这个实例中是镍）的溶液，添加包括催化剂元素（镍）的一层 305。在模板绝缘薄膜 303 中的开孔 304 处，在第一层半导体 302 上形成包括层 305 的催化剂元素。与此同时，虽然这一实例采用旋涂技术来添加催化剂元素，但是也可以在第一层半导体 302 上通过沉积或者溅射工艺（图 31A）形成包括催化剂元素的薄膜。

然后进行加热处理，使第一层半导体结晶。加热工艺可以是光照射法、加热惰性气体加热法和熔炉加热法。在这里，用熔炉在 580 摄氏度加热 4 小时，在那里形成第一层结晶半导体（图 31B）。

在加热处理以后，去掉了第一层结晶半导体 306 上的模板绝缘薄膜 303。然后，第一次用激光照射第一层结晶半导体 306。第一次用激光照射可以采用脉冲或者连续振荡类型的激发物激光器或者 YAG 激光器、YVO₄ 激光器之类。如果使用激光器，需要用光学系统将激光振荡器辐射出来的激光聚焦成线状，照射在半导体薄膜上。激光照射状态可以由做这件事的人来确定。如果使用激发物激光器，脉冲振荡频率就是 300 Hz，激光能量密度是 200 - 500 mJ/cm²。与此同时，在使用 YAG 激光器的时候，采用它的二次谐波，其中脉冲振荡频率是 10 - 300 Hz，激光能量密度是 250 mJ/cm²。通过第一次激光照射，第一层结晶半导体 306 成为结晶半导体层 307，它的表面有凹凸形状。此外，还形

成一层氧化物薄膜 308 (图 31D)。

下一步,对第一层半导体上添加了催化剂元素的消气处理区进行处理。顺便提一句,虽然在第一次激光照射的过程中在第一层结晶半导体上形成一层氧化物薄膜 308,但是也可以在氧化物薄膜 308 上形成隔离层 309 之前或者在形成隔离层 309 以后去掉氧化物薄膜 308。

用作消气处理区 310 的半导体层是在隔离层 309 上形成的。消气处理区是在利用等离子体 CVD 或者溅射工艺在厚度为 25 - 250 纳米的半导体层上形成的。在典型情况下,通过溅射工艺形成包括 0.01 - 20 原子百分比 Ar 的非晶硅薄膜。因为以后要去除掉,所以这个半导体薄膜应该用低密度的薄膜(例如非晶硅薄膜)来制作,以便增加结晶半导体的选择余地,能够通过腐蚀很容易地去除。通过非晶硅薄膜中添加惰性气体,在薄膜中同时引入 Ar 作为惰性气体元素,就能够形成一个消气处理区。

下一步进行热处理以便进行消气处理。热处理可以采用熔炉(在 450 - 600 摄氏度的氮气中处理 0.5 - 12 小时)、利用光的 RTA 处理(硅薄膜瞬间达到 600 - 1000 摄氏度并维持 1 - 60 秒)以及加热惰性气体的 RTA 处理(550 - 700 摄氏度 1 - 5 分钟)。加热处理导致催化剂元素移动到消气处理区。第一层结晶半导体薄膜中包括的催化剂元素的密度可以降低到 $1 \times 10^{17}/\text{cm}^3$ 或者更低(图 31E)。

下面有选择地腐蚀和去掉半导体薄膜 310。可以利用 ClF_3 进行干腐蚀来实现腐蚀,而不需要利用等离子体或者利用包括联氨或者氢氧化四乙铵(化学式: $(\text{CH}_3)_4\text{NOH}$) 的溶液这种碱溶液进行湿腐蚀。在这种情况下,隔离层 309 被用作腐蚀阻挡剂。隔离层 309 可以以后用氟化氢去除。

然后在第一层结晶半导体 307 上形成非晶硅薄膜 311 作为第二层半导体。可以采用已知的方法形成 20 - 100 纳米厚度的非晶硅薄膜(图 32A),比如等离子体 CVD 工艺或者溅射工艺。

随后用激光照射第二层半导体层 311,让第二层非晶半导体在第一层结晶半导体的影响下进行结晶。在第二次激光照射过程中,是在氮气或者真空中进行照射。第二次激光照射采用波长为 400 纳米或者更短的激发物激光,或者 YAG 激光器的二次或者三次谐波。与此同时,也可以采用紫外灯发出的光来替代激发物激光。顺便提一句,第二次

激光照射的能量密度大于第一次激光照射的能量密度，也就是 $400 - 800 \text{ mJ/cm}^2$ 。通过这种方式形成的是第一层结晶半导体 307（结晶硅-锗薄膜）和第二层结晶半导体 312（结晶硅薄膜）（图 32B）层叠起来形成的结晶半导体 313。

实例 5

这个实例是通过在第一层半导体上部分地添加催化剂元素来形成本发明的结晶半导体薄膜，参考图 33A - 33G。

按照实例 4（图 31A - 31E），形成第一层半导体，然后添加催化剂元素。下面的绝缘薄膜 401 是用基底上的氮氧化硅形成的，在下面的绝缘薄膜 401 上形成一层 $\text{Si}_x\text{Ge}_{1-x}$ 薄膜作为第一层半导体 402。顺便提一句，绝缘薄膜 401 可以是 1 - 10 纳米厚的氮化硅薄膜。

然后在第一层半导体 402 上用氧化硅形成有开孔 404 的一个模板绝缘薄膜 403。用旋涂技术涂上一层包括 1 - 100 ppm 重量催化剂元素（在这个实例中是镍）的溶液，增加包括层 405 的一层催化剂元素（镍）。在第一层半导体 402 上模板绝缘薄膜 403 的开孔上有选择地形成包括层 405 的催化剂元素（图 33A）。

接下来，如图 33B 所示，对第一层半导体进行热处理，形成第一层结晶半导体。加热方法可以是光照射法、加热惰性气体加热法以及熔炉加热法。在这里，利用熔炉在 580 摄氏度下进行 4 个小时的加热，形成第一层结晶半导体 406（图 33C）。

下面，跟实例 4 相似，进行激光照射，形成表面上有凹凸痕迹的第一层结晶半导体 407，在第一层结晶半导体 407 的表面上形成一层氧化物薄膜 408（图 33D）。

接下来，去掉第一层结晶半导体表面上形成的氧化物薄膜 408，在第一层结晶半导体上形成非晶硅薄膜作为第二层半导体 409。通过等离子体 CVD 工艺（图 33E）用非晶硅薄膜形成厚度为 20 - 100 纳米的非晶硅薄膜。

接下来对第二层半导体 409 进行第二次激光照射。在第二次激光照射过程中，去掉第二层半导体（硅层）中的催化剂。在 400 - 500 摄氏度下进行 1 小时加热，释放出非晶硅薄膜中包括的氢。注意，溅射过程中形成的含有少量氢的非晶半导体层不需要释放氢这一过程。然后，对第二层半导体 409 进行激光照射，让它在第一层结晶半导体的

影响下结晶。第二次激光照射可以按照类似于实例 4 的方式进行。第二次激光照射使第二层半导体结晶，形成具有第一层结晶半导体 ($\text{Si}_{1-x}\text{Ge}_x$) 和第二层结晶半导体 (Si) 401 (图 33F) 的结晶半导体 411。

接下来，为了减少用于第一半导体层上晶化处理中所用的催化剂元素浓度还有一个从结晶半导体层中除去催化剂的处理。

首先在结晶半导体层上形成一个隔离层 412。隔离层 412 不一定需要达到某个厚度。简单的方法有利用臭氧水处理结晶半导体层的表面。这一处理在结晶半导体层表面形成一层化学氧化物。同时可以通过利用混合了过氧化氢水的硫酸、酰基氯或者硝酸溶液进行类似的化学氧化处理。形成隔离层的另一种方法是在氧化气体中通过等离子体处理，或者在包括氧的空气中用紫外线照射产生臭氧来进行氧化，用清洁的熔炉加热到大约 200 - 350 摄氏度形成一薄层氧化物薄膜，用等离子体 CVD 工艺、溅射工艺或者沉积工艺沉积大约 1 - 5 纳米厚的氧化物薄膜。

然后在隔离层上，跟实例 4 相似，形成一层半导体用作消气处理区 413。具体而言，可以通过在非晶硅薄膜中添加 Ar，同时在薄膜中引入惰性气体元素形成消气处理区 413 (图 33G)。

下一步进行加热处理将结晶半导体层中剩余的催化物元素移动到消气处理区里去。加热处理可以采用利用熔炉 (在 450 - 600 摄氏度的氮气中 0.5 - 12 小时)、利用加热光源 (硅薄膜瞬间达到 600 - 1000 摄氏度并保持 1 - 60 秒) 的 RTA 工艺、利用加热惰性气体 (550 - 700 摄氏度 1 - 5 分钟) 的 RTA 工艺的任何一种方法。加热过程导致催化剂元素通过扩散移到消气处理区。结晶半导体层中包括的催化剂元素的密度可以下降到 $1 \times 10^{17}/\text{cm}^3$ 或者更低。顺便提一句，利用这一加热工艺，包括密度为 $1 \times 10^{20}/\text{cm}^3$ 或者更密的惰性气体元素的消气处理区不会结晶。

在这以后，如同实例 4 一样，有选择地腐蚀掉作为消气处理区 413 的半导体薄膜 21。在这种情况下，隔离层 412 被用作腐蚀停止剂，保护结晶半导体层不被腐蚀。结束了消气处理区的腐蚀过程以后，可以用氟化氢去除隔离层 412。

通过这种方式形成第一层结晶半导体和第二层结晶半导体叠起来的一层结晶半导体，其中的催化剂元素密度下降了，它具有很高的取

向比，聚集了大尺寸的晶粒。

实例 6

这个实例参考图 34A - 34G 说明本发明如何通过在第一层半导体整个表面添加催化剂元素形成结晶半导体薄膜。

在基底 1550 上形成下面的绝缘薄膜 1551，在下面的绝缘薄膜 1551 上形成非晶硅-锗 ($\text{Si}_{1-x}\text{Ge}_x$; $x = 0.001 - 0.05$) 薄膜 1552 作为第一层半导体。下面的绝缘薄膜 1551 是利用 SiH_4 、 N_2O 和 NH_3 活性气体的氮氧化硅薄膜，跟利用 SiH_4 和 N_2O 活性气体形成的氮化硅薄膜构成的叠层。

非晶硅-锗薄膜（第一层半导体）1552 可以采用等离子体 CVD 工艺、低压 CVD 工艺和合适的其它工艺形成。非晶半导体薄膜的厚度为 20 - 100 纳米。

接下来在第一层半导体 1552 上进行结晶处理。在结晶过程中，将镍作为催化剂元素添加到第一层半导体 1552 表面上，形成包括催化剂元素的层 1553（图 34A）。

给半导体层添加了催化剂元素以后，进行加热形成第一层结晶半导体 ($\text{Si}_{1-x}\text{Ge}_x$; $x = 0.001 - 0.05$) 1554。可以采用光照射加热法、加热惰性气体加热法和熔炉加热法（图 34B）。

类似于实例 4，下一步在氧气或者空气中对第一层结晶半导体 1554 进行第一次激光照射。以上过程给出第一层结晶半导体 1555，它的取向最好是 (101)，具有大尺寸的晶粒。这样形成的第一层结晶半导体 1555 的表面具有凹凸氧化物薄膜 1556。

于是进行消气处理来降低在第一层结晶半导体 1555 中催化剂元素的密度。在第一层结晶半导体上形成一个隔离层 1557。在第一层结晶半导体的表面上形成化学氧化物作为隔离层 1557。

下一步在隔离层 1557 上形成一层半导体薄膜作为消气处理区 1558。作为消气处理区，用等离子体 CVD 工艺或者溅射工艺形成厚度为 25 - 250 纳米的一层半导体薄膜。典型情况下，非晶硅薄膜是通过溅射工艺形成的具有 0.01 - 20 原子百分比 Ar 的薄膜（图 34E）。

然后，跟实例 5 一样，进行加热处理，将第一层结晶半导体中剩下的催化剂元素移动到消气处理区里。

下一步有选择地腐蚀掉消气处理区 1558 中的半导体薄膜。结束了消气处理区上的腐蚀处理以后，利用氟化氢去掉隔离层 1557。去掉了

第一层结晶半导体表面上形成的氧化物薄膜，清理干净它的表面以后，用等离子体 CVD 工艺或者溅射工艺在第一层结晶半导体层 1555 上形成一层非晶硅薄膜作为第二层半导体。

接下来，在第二次激光照射以前进行加热处理，去掉第二层半导体（硅薄膜）中包括的氢。在 400 - 500 摄氏度下用接近 1 小时进行热处理，释放非晶硅薄膜中包括的氢。但是，没有必要在溅射工艺形成的非晶半导体层上进行氢释放处理，因为它的氢含量太低。接下来用激光照射第二层半导体，在第一层结晶半导体取向的影响下进行结晶。可以跟实施方案 4 一样进行第二次激光照射。第二次激光照射让第二层半导体结晶，形成第一层结晶半导体 1555 和第二层结晶半导体 1560 构成的一层结晶半导体 1561。

通过第二次激光照射，第二层半导体可以在具有很高（101）面取向比的第一层结晶半导体的影响下结晶。整层结晶半导体的取向比都很高。结果就能够形成聚集了大尺寸晶粒的结晶半导体层。

实例 7

下面参考图 10A - 10E 利用实例 1 - 4 中制作的结晶半导体层形成 TFT。首先在图 10A 中，在硼硅酸铝玻璃或者硼硅酸钡玻璃基底 200 上从实例 2 中制作的半导体薄膜形成岛屿一样分开的半导体层 202、203。在基底 200 和半导体层之间，用氮氧化硅形成厚度为 200 纳米的一层阻挡层 201。通过腐蚀利用实例 1 - 4 所示方法形成的结晶半导体层形成半导体层 202、203。

此外，形成厚度是 80 纳米的栅极绝缘薄膜 204。这个栅极绝缘薄膜 204 是用氮氧化硅，将 SiH_4 、 N_2O 和 O_2 作为活性气体，采用等离子体 CVD 处理形成的。因为这个实例中的结晶半导体层具有很高的（101）面取向比，因此能够减少它上面形成的栅极绝缘薄膜的薄膜质量发生的变化。因此能够减小 TFT 门限电压的变化。

在栅极绝缘薄膜 204 上，形成第一层导体薄膜 205 和第二层导体薄膜 206，用于形成栅极电极。第一层导体薄膜是用 30 纳米厚的氮化钽或者氮化钛形成的。第二层导体薄膜用 300 纳米厚的导体材料 Al、Ta、Ti、W、Mo 之类做成。然后，如图 10B 所示，用干腐蚀形成一个电阻图形 207，从而形成栅极电极 208、209 的第一种形状。还有，虽然没有画出，可以同时形成跟栅极电极的连接。

栅极电极被用作一个模板以自对准方法形成一个 n 型半导体区。在掺杂的时候,通过离子注入技术或者离子掺杂技术(以后叫做没有质量分离的注入离子法)注入磷。这个区域中磷的密度在 $1 \times 10^{20} - 1 \times 10^{21}/\text{cm}^3$ 之间。通过这种方式形成第一个杂质区 210、211。

然后如图 10C 所示,通过干腐蚀有选择地腐蚀栅极电极的第二层导体薄膜,形成栅极电极 212、213 的第二种形状。然后在暴露出第一层导体薄膜的表面区域注入磷离子,形成第二个杂质区 214、215。

接下来如图 10D 所示,形成一个模板 216,覆盖一层半导体 203,形成第三个杂质区 217,这层半导体薄膜 203 注入了硼原子。以 1.5 - 3 倍于磷的密度添加硼杂质,将它翻转为 p 型半导体。这个区域的硼密度是 $1.5 \times 10^{20} - 3 \times 10^{21}/\text{cm}^3$ 。

以后,如图 10E 所示,通过等离子体 CVD 工艺形成氮化硅薄膜 218 和氧化硅薄膜 219。然后进行热处理,激活第一到第三个杂质区并且恢复其结晶度。适合于激活的温度是 450 ± 50 摄氏度,热处理可以持续 1 - 10 分钟。加热气体可以是氮、氢之类。这一处理可以在添加了氢的减压气体中进行。也可以通过添加的氢同时进行氢化。

下一步形成接触孔,到达半导体层的杂质区。用 Al、Ti、Ta 之类形成互连 220、221。通过这种方式形成 n 型 TFT 222 和 p 型 TFT 223。虽然只画出了相应的 TFT,但是也可以用 TFT 形成 CMOS 电路、NMOS 电路和/或 PMOS 电路。

虽然这个实例说明的是 LDD 结构的 TFT,但是当然可以形成单漏极结构。本发明中形成的具有很高 (101) 面取向比的结晶半导体层能够减少颗粒边界的缺陷密度,获得很高的场效应迁移率。这样做出来的 TFT 能够用于制造有源阵列液晶显示器或者采用发光元件的显示器,或者用于形成玻璃基底上的存储器或者微处理器的 TFT。

下面参考图 11 描述一个实例,在这个实例中形成一个 TFT 基底(用 TFT 形成的基底),用这样的 TFT 实现有源阵列驱动类型的显示器。在图 11 中,在同一基底上形成的是一个驱动电路部分 1506,它有一个 n 沟道 TFT 1501、一个 p 沟道 TFT 1502 和一个 n 沟道 TFT 1503,以及一个像素部分 1507,它有一个 n 沟道 TFT 1504 和一个电容元件 1505。

驱动电路部分 1506 中的 n 沟道 TFT 1501 有一个沟道区域 1262,

部分地跟栅极电极 1210 重叠的第二个杂质区 1263 以及用作源极或者漏极区的第一个杂质区 1264。p 沟道 TFT 1502 有一个沟道区 1265、部分地跟栅极电极 1211 重叠的第四个杂质区 1266 以及用作源极或者漏极区的第三个杂质区 1267。这个 n 沟道 TFT 1503 有一个沟道区 1268、部分地跟栅极电极 1212 重叠的第二个杂质区 1269 以及用作源极区或者漏极区的第一个杂质区 1270。利用这种 n 沟道和 p 沟道 TFT，能够形成移位寄存器、缓冲器电路、电平变换器电路、锁存器电路等等。特别是对于高电压驱动的缓冲器电路，n 沟道 TFT 1501 或者 1503 的这种结构适合于防止热载流子效应造成损坏。

像素部分 1507 中的像素 TFT 1504 有一个沟道区 1271、栅极电极 1213 外面形成的第二个杂质区 1272 以及用作源极或者漏极区的第一个杂质区 1273。与此同时，在半导体薄膜上形成添加了硼的第三个杂质区 1276，用作电容元件 1505 的一个电极。具有绝缘薄膜（同时用作栅极绝缘薄膜）用作电介质的电容元件 1505 上形成电极 1214 和半导体薄膜 1206。注意，1253 - 1260 是各种互连，1261 对应于一个像素电极。

形成这些 TFT 沟道和杂质区的半导体层具有很高的取向比。因为（101）面具有良好的取向，所以在它上面形成的栅极绝缘薄膜的质量变化很小，从而能够减少 TFT 门限电压的变化。因此可以用低电压驱动这个 TFT，从而降低功耗。还有，因为表面得到了平整，因此电场不会集中在一个凸起的区域上，因此能够抑制漏极端因为热载流子导致的性能变坏。与此同时，虽然源极和漏极之间流动的载流子的密度分布在跟栅极绝缘薄膜的界面附近增大，但是因为比较平整仍然允许载流子平滑地移动，所以能够提高电场迁移率。

图 12 说明这种有源阵列基底的一个电路结构。用于驱动像素部分 701 的 TFT 700 的驱动电路部分有一个 X 驱动器 702 和一个 Y 驱动器 703。只要需要，就提供移位寄存器电路、缓冲器电路、电平变换器电路、锁存器电路等等。在这种情况下，将控制器 704 提供的视频信号和时序信号发生器 707 提供的 X 驱动时序信号输入增强视频信号的 X 驱动器 702。将时序信号发生器 707 提供的 Y 驱动器的时序信号输入 Y 驱动器 703，输出一个信号给扫描线。微处理器 706 控制控制器 704，将视频信号这样的数据写入存储器 705，输入外部接口 708 并从中输出，并且管理整个系统的工作过程。

构成这些电路的 TFT 可以用这个实例中的 TFT 结构来形成。通过提高形成 TFT 沟道区的结晶半导体层中的取向比, 能够提高 TFT 特性, 在玻璃基底之类上形成各种功能电路。

实例 8

下面参考图 25A - 28C 介绍利用实例 4 - 6 中的结晶半导体层制作的 TFT 排成有源阵列基底的一个实例。在这里, 详细介绍同时制作一个像素部分以及同一基底上像素部分四周一个驱动电路的 TFT (n 沟道和 p 沟道 TFT) 的一种方法。

在图 25A 中, 基底 110 采用硼硅酸铝玻璃。在基底 110 上形成下面的绝缘薄膜。在这个实例中形成用 SiH_4 、 NH_3 和 N_2O 作为活性气体沉积起来 50 纳米厚的第一层氮氧化硅薄膜 111a, 以及用 SiH_4 和 N_2O 作为活性气体沉积起来 100 纳米厚的第二层氮氧化硅薄膜 111b, 重叠起来的这两层。

然后, 在下面的绝缘薄膜 111 上形成非晶半导体薄膜, 并进行结晶处理, 然后形成半导体层 120 - 123 (在这个实例中是第一层半导体 120、第二层半导体 121、第三层半导体 122 和第四层半导体 123)。

结晶方法如下。在下面的绝缘薄膜 111 上形成非晶硅-锗薄膜 ($\text{Si}_{1-x}\text{Ge}_x$; $x = 0.001 - 0.05$) 作为第一层半导体 112。第一层非晶半导体薄膜采用硅基非晶半导体薄膜, 其中包括 0.1 原子百分比或者更多但是 75 原子百分比或者更少的锗 (在这个实例中形成的 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜包括 3.5 原子百分比的锗)。锗的含量可以通过用作典型活性气体的 SiH_4 和 GeH_4 的混合比加以调整。

用等离子体 CVD 工艺或者低压 CVD 工艺这样的适当方法形成第一层半导体 112。在采用等离子体 CVD 工艺的情况下, 将活性气体 SiH_4 和 GeH_4 或者活性气体 SiH_4 和 H_2 稀释过的 GeH_4 引进反应室, 通过 1 - 200 MHz 的射频放电进行分解, 在基底上沉积一层非晶半导体薄膜。沉积的第一层半导体 112 的厚度是 20 - 100 纳米 (图 25A)。

然后将镍作为催化剂元素添加到第一层半导体 112 中。接下来进行加热处理, 让第一层半导体结晶, 形成第一层结晶半导体 ($\text{Si}_{1-x}\text{Ge}_x$) 113。加热处理可以利用光加热、加热惰性气体加热和熔炉加热法。在这里用熔炉在 580 摄氏度的温度下加热 4 小时, 形成第一层结晶半导体 (图 25b)。

接下来第一次用激光照射第一层结晶半导体 113, 跟实例 4 类似。在第一次激光照射过程中, 第一层结晶半导体 113 的表面变成凹凸形状。在表面上形成一层氧化物薄膜 114 (图 25C)。

在第一次激光照射以后, 去掉第一层结晶半导体 113 表面上形成的氧化物薄膜 114, 形成一层非晶硅薄膜, 作为第一层结晶半导体上的第二层半导体 115。这层非晶硅薄膜是利用等离子体 CVD 工艺用 20 - 100 纳米厚的非晶硅形成的。顺便提一句, 在形成第二层半导体 115 之前, 可以利用 TMAH (四甲基氢氧化氨) 湿腐蚀工艺、 ClF_3 干腐蚀工艺或者 CMP 工艺减小第一层结晶半导体 113 的厚度。因为这样做能够抑制整个半导体层的厚度, 所以能够省去形成栅极绝缘薄膜的容易发生问题的步骤。

随后在第二次激光照射处理之前进行加热处理, 去掉第二层半导体 (硅薄膜) 中包括的氢。在 400 - 500 摄氏度的温度下加热 1 小时, 然后释放非晶硅薄膜中包括的氢。注意, 用溅射工艺形成的含氢量低的非晶半导体薄膜不需要释放氢的步骤。于是, 跟实例 4 相似, 用激光照射第二层半导体, 在第一层结晶半导体的取向的影响下进行结晶处理。第二次激光照射还使得第二层半导体结晶, 形成第一层结晶半导体 ($\text{Si}_{1-x}\text{Ge}_x$) 113 和第二层结晶半导体 (Si) 116 构成的一层结晶半导体 117 (图 26A)。

接下来为了降低第一层半导体结晶过程中使用的结晶半导体层中包含的催化剂元素的密度, 对它进行处理将催化剂元素从结晶半导体层中去除。首先, 在结晶半导体层上形成一个隔离层 118。对隔离层 118 的厚度没有特别要求。也就是说, 作为一种简单的形成方法, 可以采用臭氧水对结晶半导体层的表面进行处理。这一处理在结晶半导体层的表面形成一层化学氧化物。形成隔离层的另一种方法可以是氧化气体中的等离子体处理、在包括氧气的气体中用紫外线照射产生臭氧进行氧化处理、用干净的烤箱加热到大约 200 - 350 摄氏度形成一薄层氧化物薄膜、通过等离子体 CVD 工艺、溅射工艺或者沉积工艺沉积大约 1 - 5 纳米厚的一层氧化物薄膜。

然后在隔离层上形成一层半导体 119 作为消气处理区。对于消气处理区 119, 通过等离子体 CVD 工艺或者溅射工艺形成厚度是 25 - 250 纳米的一层半导体薄膜。在典型情况下, 通过溅射工艺形成包括 0.01

- 20 原子百分比的氢的一层非晶硅薄膜。

然后进行加热处理，将结晶半导体层中剩余的催化剂元素移到消气处理区里。加热方法可以是熔炉法（在氮气中加热到 450 - 600 摄氏度并维持 0.5 - 12 小时）、利用光的 RTA 工艺（一瞬间将硅薄膜加热到 600 - 1000 摄氏度并维持 1 - 60 秒）以及利用加热气体的 RTA 工艺（550 - 700 摄氏度下 1 - 5 分钟）。由于扩散作用，加热过程导致催化剂元素移动到消气处理区里。结晶半导体层中包括的催化剂元素的密度可以降低到 $1 \times 10^{17}/\text{cm}^3$ 或者更低。顺便提一句，利用加热处理，包括密度为 $1 \times 10^{20}/\text{cm}^3$ 或者更浓的惰性气体元素的消气处理区不会结晶。

消气处理工艺结束以后，跟实例 5 一样，有选择地腐蚀掉消气处理区 119 里的半导体薄膜。结束了消气处理区上的腐蚀过程以后，可以用氟化氢去掉隔离层 118。

通过这种方式形成第一层结晶半导体和第二层结晶半导体构成的一层结晶半导体，其中的催化剂元素密度得到了降低，具有很高的取向比，聚集了大尺寸的晶粒。顺便提一句，在结晶以后，作为受体类型杂质的硼被离子掺杂技术添加到半导体薄膜中，以便控制 TFT 的门限电压。添加密度可以由实践者适当地加以确定。

通过腐蚀划分这样形成的多晶硅薄膜，形成半导体薄膜 120 - 123。形成要用 SiH_4 和 N_2O 通过等离子体 CVD 工艺制作的一层氮氧化硅薄膜 110，作为 110 纳米厚的一层栅极绝缘薄膜 124（图 26C）。

此外，通过溅射工艺在栅极绝缘薄膜 124 上形成 30 纳米厚的一层氮化钽薄膜，作为第一层导体薄膜 125，进一步形成 300 纳米厚的钨薄膜作为第二层导体薄膜 126（图 26D）。

下面利用光敏电阻材料形成模板 127 - 130，如图 27A 所示。然后在第一层导体薄膜 125 和第二层导体薄膜 126 上进行第一次腐蚀处理。这一腐蚀处理利用 ICP（电感耦合等离子体）腐蚀技术。腐蚀 W 薄膜或者氮化钽薄膜的时候，腐蚀气体可以是 CF_4 、 Cl_2 和 O_2 。通过提供 500 W 的射频（13.56 MHz）功率给一个线圈形状的电极，在 1 Pa 的压力和 25:25:10 的气体流速比下进行腐蚀处理。在这种情况下，同时将 150 W 的射频（13.56 MHz）功率提供给基底端（样本级），给的基本上是一个负的自偏压。在第一种方式处理中，将 W 薄膜腐蚀成预先确定的形状。

然后将腐蚀气体换成 CF_4 和 Cl_2 ，气体流速比是 30:30。在 1 Pa 的压力下，将 500 W 的射频 (13.56 MHz) 功率提供给线圈一样的电极，产生等离子体，腐蚀大约 30 秒。还将 20 W 的射频 (13.56 MHz) 功率提供给基底一端 (样本级)，基本上采用负的自偏压。 CF_4 和 Cl_2 的混合气体以及相同的速率腐蚀氮化钽薄膜和 W 薄膜。通过这种方式形成第一种形状的栅极电极，它有锥形的第一电极 131a - 134a 和第二电极 131b - 134b。锥形的锥角是 45 - 75 度。顺便提一句，第一种形状的栅极电极 131 - 134 没有覆盖的表面区域上的栅极绝缘薄膜 124 被腐蚀掉大约 20 - 50 纳米，形成较薄的一个区域 (图 27A)。

下一步进行第一次腐蚀处理，而不去掉模板 127 - 130，如图 27B 所示。腐蚀气体是 CF_4 、 Cl_2 和 O_2 ，气体流速比为 20: 20: 20。在 1 Pa 的压力下，将 500 W 的射频 (13.56 MHz) 功率提供给线圈一样的电极，产生等离子体，进行腐蚀。将 20 W 的射频 (13.56 MHz) 功率提供给基底端 (样本级)，施加比第一次腐蚀过程中低的自偏压。在这种情况下，腐蚀用作第二层导体薄膜的钨薄膜。通过这种方式形成第二种形状具有第三电极 135a - 138a 和第四电极 135b - 138b 的栅极电极 135 - 138。第二种形状的栅极电极 135 - 138 没有覆盖的表面区域上，栅极绝缘薄膜 124 被腐蚀掉大约 20 - 50 纳米的厚度。为了方便起见，第三电极和第四电极也叫做电极 (A) 和电极 (B)。

随后进行第一次掺杂处理，给半导体层提供 n 型 (n 型杂质元素) 杂质元素。通过离子掺杂技术注入离子进行第一次掺杂处理而没有质量分离。在掺杂过程中，将第一种形状的电极 135 - 138 用作模板。利用用氢稀释过的磷化氢 (PH_3) 气体或者惰性气体稀释过的磷化氢气体，在半导体薄膜 120 - 123 中形成包括第一密度的 n 型杂质元素的 n 型杂质区 139 - 142。通过这样掺杂，做成包括第一密度 n 型杂质元素的 n 型杂质区，其中磷的密度为 $1 \times 10^{16} - 1 \times 10^{17} / \text{cm}^3$ (图 27B)。

然后形成一个模板 143 覆盖第二层半导体 121，将第三层半导体 122 的一部分暴露出来的一个模板 144 以及覆盖第四层半导体 123 的一个模板 145，进行第二次掺杂。在第二次掺杂过程中，通过第三个电极 (电极 (A)) 135a，在第一层半导体 120 中形成包括第二密度的 n 型杂质元素的一个 n 型杂质区 146。通过这样掺杂，在磷的密度为 $1 \times 10^{17} - 1 \times 10^{19} / \text{cm}^3$ 的情况下做成包括第二密度的 n 型杂质元素的 n 型杂质

区。

随后不去移动模板 143、144、145，进行第三次掺杂。通过栅极绝缘薄膜 124 将一种 n 型杂质元素添加到第一层半导体 120 中和第三层半导体 122 中，形成包括第三密度 n 型杂质元素的 n 型杂质区 147、148。这样掺杂以后，在磷的密度为 $1 \times 10^{20} - 1 \times 10^{21}/\text{cm}^3$ 的情况下，做成包括第三种密度 n 型杂质元素的 n 型杂质区（图 27C）。

顺便提一句，虽然在这个实例中通过控制栅极绝缘薄膜或者形成栅极电极的第三电极的薄膜厚度，或者通过调整掺杂的加速电压，分成两次进行掺杂，但是仍然能够通过一次掺杂处理形成包括第二密度的 n 型杂质元素的 n 型杂质区以及包括第三密度的 n 型杂质元素的 n 型杂质区。

下一步，如图 28A 所示，形成模板 149、150，覆盖第一层半导体 120 和第三层半导体 122，进行第四次掺杂处理。这一掺杂过程利用氢稀释过的乙硼烷气体（ B_2H_6 ）或者惰性气体稀释过的乙硼烷气体，在第二层半导体 121 中形成第一密度的 p 型杂质区 152 和第二密度的 p 型杂质区 151。还在形成像素部分中保持电容的第四层半导体 123 中形成第一密度的 p 型杂质区 154 和第二密度的 p 型杂质区 153。在重叠电极（A）136a、138a 的一个区域内形成第一密度的 p 型杂质区 152、154，在它上面添加密度为 $1 \times 10^{18} - 1 \times 10^{20}/\text{cm}^3$ 的硼。第二密度的 p 型杂质区 151、153 中添加密度为 $2 \times 10^{20} - 3 \times 10^{21}/\text{cm}^3$ 的硼。

在到此为止的处理过程中，在相应的半导体薄膜中形成添加了磷或者硼的区域。将第二种形状的栅极电极 135-137 做成栅极电极。与此同时，将第二种形状的电极 138 做成构成像素部分保持电容的一个电容电极。

然后，如图 28B 所示，用 YAG 激光器的二次谐波（532 纳米）照射这些半导体薄膜，以便激活添加到相应半导体薄膜中的杂质元素。顺便提一句，激活半导体层中添加的杂质元素的方法可以用熔炉加热到 550 摄氏度并维持 4 小时，或者是利用 RTA 进行加热（包括利用气体或者光作为热源的 RTA）。

如此同时，通过结合消气处理工艺和加热工艺进行激活，让半导体薄膜结晶的过程中使用的催化剂元素可以被移到 TFT 源极或者漏极区（添加了高浓度磷的区域），从而降低沟道区里催化剂元素的浓度。

然后,如图 28B 所示,通过等离子体 CVD 工艺用氮化硅或者氮氧化硅形成厚度为 50 纳米的第一层层间绝缘薄膜 155。利用清洁的熔炉,在 410 摄氏度下进行加热处理,利用氮化硅薄膜或者氮氧化硅薄膜中释放的氢对半导体薄膜进行氢化。

接下来,在第一层层间绝缘薄膜 155 上用丙烯形成第二层层间绝缘薄膜 156。然后形成接触孔。在腐蚀过程中,在外部输入端中去掉第一层层间绝缘薄膜和第三层层间绝缘薄膜。然后用钽薄膜和铝薄膜形成互连 157-164 (图 28C)。

通过这种方式,在同一个基底上形成了具有 n 沟道 TFT 81 和 p 沟道 TFT 82 的驱动电路 85,以及具有 TFT 83 和保持电容 84 的像素部分 86。保持电容 84 是用半导体 123、栅绝缘薄膜 124 和电容互连 168 形成的。

驱动电路 205 的 n 沟道 TFT 81 具有沟道区 165、包括第二密度的 n 型杂质元素跟形成栅极电极重叠的电极 (A) 135a 的 n 型杂质区 146 (L_{0V} 区域)以及包括第三密度 n 型杂质元素作为源极或者漏极区域的一个 n 型杂质区 147。 L_{0V} 区域是用纵向长度为 0.5-2.5 微米的沟道形成的,最好是用 1.5 微米的沟道形成的。 L_{0V} 的区域结构主要是为了防止 TFT 因为热载流子效应而损坏。这样的 n 沟道和 p 沟道 TFT 可以形成移位寄存器电路、缓冲器电路、电平变换电路、锁存器电路等等。特别是对于驱动电压很高的缓冲器电路, n 沟道的 TFT 81 的结构适合用于防止因为热载流子效应造成损坏。

驱动电路 85 的 p 沟道 TFT 82 有一个沟道区 166,在形成栅极电极的电极 (A) 136a 外面的第二密度 p 型杂质元素的一个 p 型杂质区 151 (用作源极或者漏极区域的区域),以及包括第一密度 p 型杂质元素跟电极 (A) 136a 重叠的一个 p 型杂质区 152。

像素部分 86 的 TFT (像素 TFT) 83 有一个沟道区 167,包括沟道区域外面形成的第一密度 n 型杂质元素的一个 n 型杂质区 141,以及包括用作源极或者漏极区域的第三密度 n 型杂质元素的一个 n 型杂质区 148。还在半导体层 123 形成 p 型杂质区 153、154,用作保持电容 214 的一个电极。

通过这种方式,本发明能够适应不同操作状况下的电路,例如驱动电路部分和像素部分。

图 29 中的电路框图说明有源阵列基底的一个电路结构实例。结合 TFT，形成像素部分 601、数据信号线驱动电路 602 和扫描信号线驱动电路 606。数据信号线驱动电路 602 有一个移位寄存器 603、锁存器 604、605 以及缓冲器电路等等。将时钟信号和开始信号输入移位寄存器 603，而锁存器则被输入数字数据和锁存信号。扫描信号线驱动电路 606 有移位寄存器、缓冲器电路等等。像素部分 601 有任意数量的像素，其中对于 XGA 有 1024×768 个像素。

利用这样一个有源阵列基底，可以形成一个显示器用于有源阵列驱动。由于要形成反光材料的像素电极，如果用于液晶显示器，这个实例能够形成反射式显示器。从这样一个基底能够形成液晶显示器或者发光器件，形成具有有机发光元件的像素部分。这样，可以按照反射式显示器制作有源阵列基底。

从有源阵列基底制作有源阵列液晶显示器的过程如下。

首先，在图 28C 所示的状态中制作出有源阵列基底以后，在有源阵列基底上形成对准薄膜 180，并进行摩擦处理。下一步准备计数器基底 181，在计数器基底 180 上形成彩色层 182、183 和平面薄膜 184。通过红色层 182 跟蓝色层 183 部分地重叠，将它们用作阴影薄膜。注意，虽然图 30 中没有画出，但是有一些区域，其中的红色和绿色层互相重叠，被用作阴影薄膜。

然后，在像素部分中形成计数器电极 185 以后，在整个表面形成一层对准薄膜 186，进行摩擦处理。然后，用密封材料 187 粘合在一起的是用像素部分和驱动电路形成的有源阵列基底，以及用彩色层和像素电极形成的计数器基底。密封材料 187 混合了一种填充剂，从而使这些填充剂和圆柱间隔，能够用均匀的间隔粘合这两种基底。然后，将液晶材料 188 倒进粘合的基底之间，用密封剂完全密封（没有画出）。这种液晶材料 188 可以采用已知的液晶材料。通过这种方式，有源阵列液晶显示器完全如图 30 所示。

实例 9

不管 TFT 的形式如何都可以应用本发明。在这个实例中，将本发明用于制造底部栅极 TFT，参考图 38A - 38F 和 39A - 39E。

在基底 50 上形成一层绝缘薄膜，比方说氧化硅薄膜、氮化硅薄膜或者氮氧化硅薄膜（没有画出）。形成一层导体薄膜，从而形成栅极电

极,构成需要的图案,获得栅极电极 51。导体薄膜可以采用从 Ta、Ti、W、Mo、Cr 和 Al 中选择出来的一个或者多个制作出来的导体薄膜。

然后形成一层栅极绝缘薄膜 52。这层栅极绝缘薄膜可以是单层的氧化硅薄膜、氮化硅薄膜或者氮氧化硅薄膜,或者是这些薄膜的重叠结构。用硅-锗 53 形成非晶半导体薄膜作为第一层半导体。用 SiH_4 和 GeH_4 作为活性气体,通过等离子体 CVD 工艺、低压 CVD 工艺等等可以形成 20 - 100 纳米厚的薄膜。

接下来将催化剂元素添加到第一层半导体中形成包括催化剂元素的层 54。进行加热处理形成第一层结晶半导体。加热工艺可以是光照射法、加热惰性气体加热法以及熔炉加热法(图 38C)。

接下来类似于实例 4,对第一层结晶半导体进行第一次激光照射。第一次激光照射将波长为 400 纳米或者更短的激发物激光或者 YAG 激光器或 YVO_4 激光器的二次谐波(波长 532 纳米)到四次谐波(波长 266 纳米)。用光学系统将激光汇聚成线状或者点状,提供 460 mJ/cm^2 的能量密度。用这样聚集起来的激光扫描基底的预定区域,用 90 - 98% 的重叠比照射第一层结晶半导体,形成它表面上有凹凸形状的第一层结晶半导体 55。与此同时,在第一层结晶半导体 55 的表面上形成一层氧化物薄膜 56(图 38D)。

下一步,在去掉氧化物薄膜 56 以后,形成一层非晶硅薄膜 57 作为第二层半导体。可以利用等离子体 CVD 工艺形成 20 - 100 纳米的薄膜(图 38E)。

接下来,类似于实例 4,对第二层半导体 57 进行第二次激光照射,让第二层半导体 57 结晶。第二层半导体受到第一层结晶半导体 55 的高取向影响,形成的第二层结晶半导体 58 具有很高的取向比。顺便提一句,第二次激光照射的能量密度高于第一次激光照射的能量密度。在这个实例中是 553 mJ/cm^2 。通过第二次激光照射,第二层半导体结晶形成具有第一层结晶半导体($\text{Si}_{1-x}\text{Ge}_x$) 55 和第二层结晶半导体(Si) 58 的一层结晶半导体 59(图 38F)。

然后将第一层半导体结晶过程中使用的催化剂元素移动到吸气区。在结晶半导体层 59 上形成一个隔离层 60。在隔离层 60 上形成吸气区 61。对隔离层 60 的厚度没有特殊要求。有一种简单的方法,利用臭氧水来处理结晶半导体的表面。因为这一过程会在结晶半导体层的

表面形成一层化学氧化物,因此可以使用这一薄膜。用等离子体 CVD 工艺或者溅射工艺在包括 $0.01 \sim 50$ 原子百分比氢,厚度为 $25 \sim 250$ 纳米的非晶硅薄膜上形成吸气区的半导体层 61。这层半导体薄膜,因为以后要去除掉,应该采用低密度的薄膜(例如非晶硅薄膜),增大结晶半导体层的选择余地,方便将它腐蚀去除。

接下来进行加热处理,将催化剂元素移动到吸气区中。可以采用辐射加热法、加热惰性气体加热法和熔炉加热法中的任意一种方法。由于进行了加热处理,催化剂元素因为扩散被移动到吸气区中,从而将结晶半导体层中包括的催化剂元素的浓度降低到 $1 \times 10^{17}/\text{cm}^3$ 或者更低(图 39A)。

结束了吸气处理以后,可以按顺序去掉吸气区 61 和隔离层 60。这样就形成一层结晶半导体,它是由第一层结晶半导体和第二层结晶半导体层叠而成的,其中催化剂元素的浓度得以将低,具有很高的取向比,积聚了大尺寸的晶粒。

结束了结晶处理以后,形成厚度为 $100 \sim 400$ 纳米的绝缘薄膜 26,用于在后面的掺杂过程中保护结晶硅薄膜(沟道区域)。然后用一个电阻模板在以后的 n 沟道 TFT 有源层区域内的结晶硅薄膜中添加浓度为 $1 \times 10^{20} \sim 1 \times 10^{21}/\text{cm}^3$ 的 n 型杂质元素,在以后的 p 沟道 TFT 有源层区域内的结晶硅薄膜中添加浓度为 $1 \times 10^{20} \sim 5 \times 10^{21}/\text{cm}^3$ 的 p 型杂质元素,以及浓度为 $1 \times 10^{19} \sim 1 \times 10^{22}/\text{cm}^3$ 的惰性气体元素,从而形成源极、漏极和 LDD 区域(图 39B)。

下面去掉结晶硅薄膜上的绝缘薄膜,将结晶硅薄膜做成需要的形状,然后形成层间绝缘薄膜 63。层间绝缘薄膜是利用氧化硅薄膜、氮化硅薄膜或者氮氧化硅薄膜这样的绝缘薄膜形成的,厚度为 $500 \sim 1500$ 纳米。然后形成接触孔,到达 TFT 的源极或者漏极区域,形成连接 TFT 的电互连 64~67。

顺便提一句,虽然这个实例中在进行消气处理降低第一层半导体中包括的催化剂元素的含量以前先形成第二层半导体,但是这一制造过程可以结合实例 4-6 中的任何工艺。通过这种方式,可以应用本发明而不管 TFT 是什么形状。

实例 10

这个实例参考图 40A-40F 和 41A-41D,说明如何将本发明用于

制造半导体层夹在一堆栅极连线中间的 TFT。

跟实例 6 相似，在基底 1000 上形成氧化硅薄膜、氮化硅薄膜或者氮氧化硅薄膜这样的绝缘薄膜（图中没有画出）。为了形成栅极电极，形成一个导体薄膜，做成预定形状的图案，获得第一个栅极互连 1001。

然后形成下面的绝缘薄膜 1002。下面的绝缘薄膜可以是单层氧化硅薄膜、氮化硅薄膜或者氮氧化硅薄膜或者这些薄膜形成的层状结构。形成一层硅-锗薄膜 1003，作为第一层半导体。将 SiH_4 和 GeH_4 用作活性气体，采用等离子体 CVD 工艺或者低压 CVD 工艺形成厚度为 20 - 100 纳米的一层薄膜。

随后将催化剂元素添加到第一层半导体中，形成包括催化剂元素的层 54。进行加热处理，形成第一层结晶半导体。加热方法可以是光照射法、加热惰性气体加热法以及熔炉加热法（图 40C）。

下面，跟实例 6 相似，对第一层结晶半导体进行第一次激光照射，形成表面上有凹凸形状的第一层结晶半导体 1004。还在第一层结晶半导体 1004 的表面形成一层氧化物薄膜 1005（图 40D）。

然后，在去掉了氧化物薄膜 1005 以后，形成一层非晶硅薄膜 1006，作为第二层半导体。可以用等离子体 CVD 工艺形成 20 - 100 纳米厚的薄膜。

接下来跟实例 6 相似，对第二层半导体 1006 进行第二次激光照射，让第二层半导体 1006 结晶。在第一层结晶半导体 1004 高取向比的影响下，让第二层半导体变成高取向比的第二层结晶半导体 1007。这样就形成一层结晶半导体 1008，它有第一层结晶半导体（ $\text{Si}_{1-x}\text{Ge}_x$ ）1004 和第二层结晶半导体（Si）1007（图 38F）。

然后将第一层半导体 1003 结晶过程中使用的催化剂元素移动到消气处理区里去。在结晶半导体层 1008 上形成一层隔离层 1009，构成隔离层 1009 上的消气处理区 1010。消气处理区的半导体层 1010 是利用包括 0.01 - 20% 原子百分比氢，厚度为 25 - 250 纳米的非晶硅薄膜形成的。因为以后要去除掉，所以这一层半导体薄膜应该用低密度薄膜制作（例如非晶硅薄膜），以增加结晶半导体层的选择余地，使腐蚀去除更加容易。

在这以后进行加热处理，将催化剂元素移动到消气处理区中去，如同实例 6 一样（图 41A）。

结束了消气处理以后，可以按顺序去掉消气处理区 1010 和隔离层 1009。通过这种方式形成一层结晶半导体，这层结晶半导体由第一层结晶半导体和第二层结晶半导体构成，降低了其中的催化剂元素浓度，具有很高的取向比，聚集了大尺寸的晶粒。

接下来形成一层栅极绝缘薄膜 1011，覆盖结晶半导体层 1008。栅极绝缘层 1011 是用包括硅的绝缘体采用 CVD 工艺或者溅射工艺形成的，它的厚度是 40 - 150 纳米。在它上面形成第二个栅极互连 1012、1013。虽然对形成第二个栅极互连的材料没有限制，但是它可以具有分层结构，第一层用高熔点金属，比方说钼或者钨，以及高熔点金属或者低电阻金属，比方说铝或者铜，或者它上面形成的多晶硅，形成。

然后利用离子注入法将用于导电的杂质元素添加到半导体薄膜中去，为将来的源极、漏极和 LDD 区形成杂质区。此外还进行加热处理，进行激活和氢化。下一步，用丙烯、聚酰亚胺这样的有机树脂材料形成层间绝缘薄膜 1014。层间绝缘薄膜的表面用 CMP 平整。然后形成接触孔，到达结晶半导体层 1008，形成互连 1015 - 1018。

顺便提一句，虽然这个实例在进行消气处理降低第一层半导体中催化剂元素的含量之前形成了第二层半导体，但是这一制造过程可以跟实例 4 - 6 中的任意一样组合。

实例 11

图 35 说明本发明能够使用的激光处理装置的一种形式。这个装置有激光器 1400、光学系统 1401、基底平台 1402、基底输送装置 1404、鼓风机 1410 等等。与此同时，还有一些附件，包括暗盒 1408 用于储存基底 1411、暗盒支架 1407 和喷嘴 1409，用于利用鼓风机提供的气体替换基底上的激光照射区。

采用激发物激光器这样的气体激光器在 400 纳米或者更短的波长上振荡，或者在用 YAG 或者 YLF 激光器这样的固体激光器。除了基波（1060 纳米）以外，YAG 激光器还可以使用二次谐波（532 纳米）和三次谐波（353.3 纳米）等等。至于激光器，将采用脉冲振荡类型的，采用大约 5 - 300 赫兹的振荡频率。

光学系统 1401 用于将激光器 1400 发射的激光聚焦，将断面形状很小的线状激光照射在照射表面。虽然不是任意的，但是这一结构可以采用圆柱形透镜阵列 1412、圆柱形透镜 1413、反射镜 1414、片状圆柱

形透镜 1415 等等。虽然依赖于透镜大小，但是仍然能够产生长度方向 100 - 400 毫米，宽度方向 100 - 500 微米的线状激光。

支架 1402 用于支撑基底 1411 进行处理，并且移动它使它跟激光同步。从暗盒 1408 拉出基底 1411，用输送装置 1404 移动它供激光进行处理。输送装置 1404 有一个臂 1405。这个臂 1405 抓住基底 1411 的一端，朝一个方向移动，让线状激光照射基底的整个表面。

这种结构的激光照射装置在处理一面超过 1000 毫米，厚度为 1 毫米或者更薄的玻璃基底的时候特别有用。例如，可以处理大小为 1200 毫米×160 毫米或者 2000 毫米×2500 毫米，厚度为 0.4 - 0.7 毫米的玻璃基底。

利用氧化气体或者惰性气体通过喷嘴喷出，将这个实例中的激光照射装置应用于实例 1 - 5 所示的工艺。这个激光照射装置的结构不需要激光照射气体控制室。即使基底尺寸增大，激光发射装置也能够缩小。这个实例能够用于实例 1 - 10。

实例 12

下面参考附图描述利用发光元件的一个显示器实例，作为使用 TFT 基底的另一个实例。图 13A 和 13B 是一个像素一个像素地排列 TFT 形成的显示器的像素结构顶视图。顺便提一句，图 13A 和 13B 所示的 n 沟道 TFT 1600、1602 和 p 沟道 TFT 1601 在结构上类似于实例 5，因此省去了详细说明。

图 13A 说明通过阻挡层 1102 在像素基底 1101 上形成 n 沟道 TFT 1600 和 p 沟道 TFT 1601 的一种结构。在这种情况下，n 沟道 TFT 1600 是一个开关 TFT，而 p 沟道 TFT 1601 则是一个电流控制 TFT，它的漏极跟发光元件 1605 的一个电极连接。p 沟道 TFT 1602 的目的是控制流经发光元件的电流。当然，一个像素上要采用的 TFT 的数量是有限制的，可以按照显示器驱动方案提供适当的任意电路结构。

图 13A 所示的发光元件 1605 是利用上面形成钝化层 1114 的阳极层 1111、包括磷的有机化合物层 1112 和阴极层 1113 形成的。有机化合物层包括发光层、空穴注入层、电子注入层、空穴输运层、电子输运层等等。与此同时，有机化合物上的发光层包括从单一激励态返回基态的时候的光辐射（荧光）以及从三重激励态返回基态的时候的光辐射（磷光）。可以包括其中的任意一样或者全部。

阳极形成材料采用逸出功很高的材料。阴极采用逸出功很低的材料，用 MgAg、AlMg、Ca、Mg、Li、AlLi 或者 AlLiAg 这样的碱金属或者碱土金属形成。与此同时，阴极可以用厚度 1 - 20 纳米的氟化锂层和 Al 层或者一薄层铯跟 Al 层的结合来形成。阳极跟 p 沟道 TFT 1601 的漏极互连 1110 连接，形成的分区层 1103 覆盖着阳极 1111 的一段。

在发光元件 1605 上面形成一层钝化薄膜 1114。钝化层 1114 是用对氧气或者水汽具有良好隔离作用的材料做成的，例如氮化硅、氮氧化硅或者钻石一样的炭（DLC）材料。这种结构使得发光元件发射的光能够照射在阳极一侧。

另一方面，图 13B 说明通过基底 1101 上的阻挡层 1102 如何在像素中形成 n 沟道的 TFT 1600 和 n 沟道的 TFT 1602。在这种情况下，n 沟道 TFT 1600 是一个开关 TFT，n 沟道 TFT 1602 是一个电流控制 TFT，它的漏极跟发光元件 1606 的一个电极连接。

用逸出功很高的薄膜材料形成发光元件 1606，比方说氧化铟、氧化锡或者氧化锌，作为互连 1115 上的阳极材料，跟 n 沟道 TFT 1602 的漏极一侧连接。要在它上面形成的有机化合物层的结构类似于图 13A 的有机化合物层 1112。

阴极是用逸出功很低，1 - 2 纳米厚的材料用第一个阴极层 1118 形成的，第二个阴极层 1119 用于减小阴极层 1118 的阴极电阻。除了铯以外，第一个阴极层是用铯银合金或者氟化锂、碱金属或者碱土金属形成的，比方说 MgAg、AlMg、Ca、Mg、Li、AlLi 或者 AlLiAg，通常是一种镁化合物。第二个阴极层 1119 是用一种金属材料形成的，它具有 10 - 20 纳米的厚度，包括 Al、Ag 等等，或者用 10 - 100 纳米氧化铟、氧化锡或者氧化锌这样的透明导体薄膜形成的。在发光元件 1606 上形成一层钝化薄膜 1120。利用这种结构就能够让发光元件发出的光照射到阴极一侧。

与此同时，图 13B 所示的发光元件 1606 可以具有另一种形式，除了铯以外，还有阴极材料形成的一个阴极层 1116，铯和银的合金或者氟化锂，MgAg、AlMg、Ca、Mg、Li、AlLi 或者 AlLiAg 这样的碱金属或者碱土金属，通常是镁化合物，有机化合物层 1117，厚度大约是 1 - 2 纳米的第一个阳极层 1118，跟 n 沟道 TFT 1602 漏极一侧连接的互连 1115 上，透明导体薄膜形成的第二个阳极层 1119。第一个阳极层是

用逸出功很大的金属通过真空沉积形成的，比如镍、铂或者铅。

通过这种方式，可以用有源阵列驱动的发光元件形成显示器。由于具有很高的(101)面取向比，用本发明获得的结晶半导体层中晶体边界缺陷密度较低，从而能够获得很高的场效应迁移率。因为需要跟发光元件连接的电流控制 TFT 需要很高的电流驱动能力，所以这一显示器适合于这一应用。与此同时，虽然这里没有画出，但是像素部分周围提供驱动电路部分的结构可以用类似于实例 6 的方法制作。

实例 13

图 16A 和 16B 说明采用具有电压补偿电路的发光元件的显示器的一个像素结构。如图 16A 所示，跟平常一样有开关 TFT 1301、驱动 TFT 1302、发光元件 1304、源信号线(S)、栅极信号线(G)和电流源线(电流)。像素结构的特征在于在开关 TFT 1301 的输出电极和驱动 TFT 1302 的栅极电极之间的电压补偿电路。

图 16B 是一个电路图，它包括电压补偿电路 1310。电压补偿电路 1310 有第一个 TFT 1351、第二个 TFT 1352、第三个 TFT 1353、第一个电容 1354 和第二个电容 1355。与此同时，G(m)是要作为第 m 条线扫描的一根栅极信号线，G(m-1)是要作为第(m-1)根线扫描的一根栅极信号线。

第一个电容 1354 和第二个电容 1355 串联。第一个电容 1354 的第一个电极跟开关 TFT 1301 的一个输出电极连接。第一个电容 1354 的第二个电极跟第二个电容 1355 的第一个电极连接。第二个电容 1355 的第二个电极跟电流源线连接。

第一个 TFT 1351 的栅极电极跟栅极信号线 G(m-1)连接，输出电极跟栅极信号线 G(m)连接，输出电极跟开关 TFT 1301 的输出电极连接。第二个 TFT 1352 有一个栅极电极跟栅极信号线 G(m-1)连接，输入电极跟栅极信号线 G(m)连接，输出电极跟第一个电容 1354 的第二个电极连接，还跟第二个电容 1355 的第一个电极连接。第三个 TFT 1353 的栅极电极跟开关 TFT 1351 的一个输出电极连接，输入电极跟电流源信号线连接，输出电极跟第一个电容 1354 的第二个电极连接，还跟第二个电容 1355 的第一个电极连接。

顺便提一句，构成像素的 TFT 1301、1302、1351 - 1353 全都采用同一种极性的 TFT，这种极性可以是 n 沟道类型的，也可以是 p 沟道

类型的。如果这种 TFT 是在本发明的结晶半导体层上形成的，因为（101）面取向比很高，所以晶粒边界的缺陷密度得到了降低，能够获得很高的场效应迁移率。发光元件可以用很高的速度工作，具有很高的电流驱动能力。

与此同时，第一个电容 1354 在输出端和第三个 TFT 1353 的栅极电极之间，用于利用它的电容耦合提高驱动 TFT 1302 的栅极电位。第二个电容 1355 跟第一个电容 1354 串联，用于耦合稳压电流源线和驱动 TFT 1302 之间的电容，从而保持驱动 TFT 1302 栅极电极上的电位。

第二个电容 1355 的另一个功能是作为一个负载，总是作为电压补偿电路的自举元件。如果没有这个负载，当第三个 TFT 1353 的栅极电极上的电位因为源极信号线输入了数字视频信号而开始上升的时候，第三个 TFT 1353 输出电极上的电位因为这一电容耦合而立即上升。如果发生这种情况，自举有可能无法工作。因此，利用第二个电容 1355，第三个 TFT 1353 输出电极上电位的上升相对于第三个 TFT 1353 栅极电位的上升因为电容耦合而延迟。因此，第三个 TFT 输出电极上电位的上升由于第三个 TFT 1353 的导通而被漏极电流所主宰，从而使正常的自举成为可能。

通过以上方法，栅极信号选择脉冲，通常需要大于要输入源极信号线的数字视频信号电压幅度的电压幅度，能够降低到等于数字视频信号的电压幅度。因此能够降低栅极信号驱动电路一侧的功耗。顺便提一句，对于这里的操作，因为电源线上的电位应该很高，因此发光元件 1304 在电极方向上应该使得引用数字 1305 表示阳极，引用数字 1306 表示阴极。此时，跟传统实例相反，在 n 沟道 TFT 中光发射是在较低的面上，而 p 沟道 TFT 中的光发射则是在较高的面上。

实例 14

在这个实例中，图 17A 和 17B 中的显示器有实例 6 或者 7 中描述的有机发光元件。图 17A 是显示器的顶视图，图 17B 是沿着图 17A 中线段 A-A' 的剖面图。在拥有绝缘表面的基底 250 上（例如玻璃基底、结晶玻璃基底、或者塑料基底），形成像素 252、源极一侧的驱动器电路 251 以及栅极一侧的驱动器电路 253。还有，在像素电极 262 的两端形成分区墙 265，在发光元件的电极 262 上形成有机化合物层 266 和有机发光元件的阴极 267。

引用数字 268 指的是密封膜, 269 指的是 DLC 薄膜。像素区和驱动器电路覆盖了密封膜 268, 密封膜覆盖了保护膜 269。此外, 通过粘合剂用盖子 270 密封它。应该利用跟基底 250 一样的材料形成盖子 270, 例如用玻璃基底, 以便抵抗热、外力之类导致的形变。通过喷沙使盖子 270 有一个凹形(深度为 3-10 微米), 如图 17B 所示。需要对盖子 270 进行进一步处理, 形成一个凹形部分(深度为 50-200 微米), 其中可以放进干燥剂 271。顺便提一句, 引用数字 258 表示输入源极一侧驱动器电路 251 和栅极一侧驱动器电路的发射信号的导线, 这根导线从外部输入端 FPC(柔性印刷电路) 259 接收视频信号和时钟信号。

下一步参考图 17B 描述剖面结构。在基底 250 上有绝缘薄膜 260, 在绝缘薄膜 260 上形成像素区域 252 和栅极一侧驱动器电路 253。像素区域 252 有多个像素, 包括电流控制 TFT 261 以及跟电流控制 TFT 261 漏极连接的发光元件的一个电极 262。此外, 用结合了 n 沟道 TFT 263 和 p 沟道 TFT 264 的 CMOS 电路形成栅极驱动器电路 253。可以按照已知技术制造这些 TFT(包括 261、263 和 264)。

像素电极 262 作为有机发光元件的阳极。还在像素电极 262 的两端形成分区墙 265, 在发光元件电极 262 上形成有机化合物层 266 和有机发光元件的阴极 267。有机化合物层 267 可以通过自由地结合空洞注入层、发光层、电子注入层之类形成。有机化合物层也可以用喷墨打印或者结合旋涂和喷墨法来形成。

例如, 包括 PEDOT 的第一层有机化合物可以作为空洞注入层, 可以利用本发明的喷墨打印装置在它上面形成线状或者条状第二层有机化合物层。在这种情况下, 第二层有机化合物成为发光层。可以采用聚合物或者中间分子重量的有机化合物材料。

阴极 267 还被用作所有像素的公共导线, 通过连接导线 258 跟 FPC 259 连接。此外, 像素区 252 和栅极一侧驱动器电路 253 中包括的所有元件都被阴极 267、密封膜 268 和保护膜 269 覆盖。利用密封膜 268 完全覆盖了有机发光元件以后, 最好在密封膜 268 表面(暴露表面)上至少提供钻石一样的炭(DLC)薄膜之类的保护膜 269, 如图 17A 和 17B 所示。还有, 可以在包括基底后表面的整个表面上提供保护膜。在这里, 必须注意不在外部输入端(FPC)部分形成这样的保护膜。不能用模板形成保护薄膜。另外, 不能用屏蔽带覆盖外部输入端部分。

用上述结构的密封膜 268 和保护膜密封有机发光元件，有机发光元件能够完全跟外界隔离。这样就能够防止由于有机化合物层发生氧化，比如由于湿气和氧气，而使性能变坏的基底，在整个有机发光元件中发生。因此能够获得高可靠性的显示器。另外，可以采用这种结构，其中的像素电极是阴极，有机化合物层和阳极被分层，以便在图 17B 所示方向的相反方向传输光。

实例 15

在这个实例中用实例 8 所示的有源阵列基底形成发光元件。发光元件指的是在基底和盖子之间的一个基底上密封的显示器面板跟发光元件，以及显示器面板上跟 IC 一起安装的显示模块。顺便提一句，发光元件的一层中有有机化合物，施加了电场以后，能够发出电光（EL 层）。与此同时，有机化合物上的光包括从单激励态返回基态的时候的光辐射（荧光），以及从三激励态返回基态的时候的光辐射（磷光）。可以包括它们中间的任意一种，或者将它们全包括。

EL 层肯定有一个发光层、一个空穴注入层、一个电子注入层、一个空穴输运层和一个电子输运层等等。发光元件的结构按顺序是阳极、发光层和阴极。除了这一结构以外，它也可以是阳极层、空穴注入层、发光层和阴极层，或者阳极层、空穴注入层、发光层、电子输运层和阳极层等等。

图 36 是这个实例中发光元件的一个剖面图。在图 36 中，用图 28C 上的像素 TFT 83 形成基底上的开关 TFT 73。因此，这一结构可能指的是对像素 TFT 的说明。用图 28C 所示的驱动电路形成基底 1650 上的驱动电路。因此，n 沟道 TFT 71 和 p 沟道 TFT 72 的结构可能指的是 n 沟道 TFT 81 和 p 沟道 TFT 82。用图 28C 所示的 p 沟道 TFT 82 形成电流控制 TFT 74。因此，这个结构可以是指对 p 沟道 TFT 82 的说明。

与此同时，互联 1658 是电流控制 TFT 的源极互连（对应于电流源线）。引用数字 1657 指的是跟电流控制 TFT 的像素电极 1660 重叠，从而跟像素电极 1660 有电连接的互连。顺便提一句，像素电极 1660 是用透明导体薄膜形成的一个像素电极（发光元件的阳极）。透明导体薄膜可以采用氧化铟和氧化锡的化合物、氧化铟和氧化锌的化合物、氧化锌、氧化锡或者氧化铟。与此同时，透明导体薄膜可以采用添加了

铯的透明导体薄膜。在形成互连之前在平坦的层间绝缘薄膜 1659 之间形成像素电极。后面要形成的 EL 层非常薄，从而能够因为台阶的存在而出现反常光辐射。因此，在形成像素电极之前需要平整，从而能够使 EL 层成为尽可能平的表面。

形成互联 1651 - 1658 之后，形成一个堤岸 1661，如图 36 所示。堤岸 1661 可以通过在 100 - 400 纳米的绝缘薄膜或者有机树脂薄膜上做上图形来形成。注意，因为堤岸 1661 是一个绝缘薄膜，因此在形成薄膜的时候要特别注意防止静电击穿元件。在这个实例中，将碳粒或者金属颗粒引入绝缘薄膜，作为堤岸 1661 的材料，以便降低电阻，抑制静电。在这种情况下，引入碳粒或者金属颗粒的量可以调整为使电阻达到 $1 \times 10^6 - 1 \times 10^{12}$ 欧姆米（最好是 $1 \times 10^8 - 1 \times 10^{10}$ 欧姆米）。

在像素电极 1660 上形成发光层 1662。虽然图 36 中只画出了一个像素，但是发光层可以分别用 R(红)、G(绿)和 B(蓝)制作。具体而言，用铜酞菁 (CuPc) 薄膜做成厚度为 20 纳米的空穴注入层，在它上面用 70 纳米厚的三(8-羟基喹啉)(tris-8-quinilinato)铝配合物 (Alq_3) 薄膜作为发光层。光的颜色可以通过引入 Alq_3 、二羟基喹啉并吡啶、二萘嵌苯或者 DCM1 这样的荧光颜料来加以控制。

但是，以上实例中采用的是有机发光材料，用作发光层，但是并不限于它。可以通过将发光层、电荷输运层和电荷注入层自由地结合起来形成。例如，虽然在这个实例中采用的是低分子有机发光材料，但是也可以采用中分子或者高分子有机发光材料。此外，提供有机发光材料作为中分子有机发光材料，这种有机发光材料没有上限，但是分子数在 20 或者更小，或者链接在一起的分子的长度为 10 微米或者更短。与此同时，作为采用高分子发光材料的一个实例，可以用 20 纳米厚作为空穴注入层利用旋涂技术形成的多噻吩 (PEDOT) 薄膜、在它上面作为发光层的大约 100 纳米厚的对三联苯 1,2 亚乙烯基 (PPV) 薄膜构成分层结构。与此同时，还可以将碳化硅这样的无机材料用做电荷输运层或者电荷注入层。这些有机发光材料和无机材料可以是已知材料。

下一步在 EL 层 1662 上提供铝和锂的合金作为阴极 1663。形成阴极 1663 的时候就形成了发光元件 1664。发光元件 1664 由像素电极 1660、EL 层 1662 和阴极 1663 构成。

让钝化薄膜 1665 完全覆盖发光元件 1664。钝化薄膜 1665 是用包括碳薄膜、氮化硅薄膜或者氮氧化硅薄膜的绝缘薄膜形成的。绝缘薄膜是单独的一层或者结合了多层。具体而言,采用 DLC(钻石一样的碳)薄膜是有效的。因为可以在室温到 100 摄氏度或者更低的范围内形成 DLC 薄膜,可以在热阻很低的 EL 层 1662 上很容易地形成。对氧气具有很强阻挡效应的 DLC 薄膜能够抑制 EL 层 1662 的氧化。因此,可以防止 EL 层 1662 在以后的密封过程中发生氧化。

此外,在钝化薄膜 1665 上有一层密封膜 1666,用于跟盖子 1667 粘合起来。密封薄膜 1666 可以采用紫外固化树脂,其中有吸湿或者抗氧化物质。盖子 1667 采用玻璃基底、合成石英玻璃基底或者相应表面上用碳薄膜(最好是钻石一样的碳薄膜)形成的塑料基底(包括塑料薄膜)。

通过这种方式得到的是具有图 36 所示结构的发光元件。顺便提一句,在形成堤岸 1661 以后直到形成钝化薄膜 1665 连续地利用多腔方案(成一条直线)沉积装置而不暴露在空气中是非常有效的。此外,还可以连续地粘合盖子 1667,而不暴露在空气中。通过这种方式,在基底上形成 n 沟道 TFT 71、p 沟道 TFT 72、开关 TFT(n 沟道 TFT) 73 和电流控制 TFT(p 沟道 TFT)74。

虽然这个实例只是说明像素部分和驱动电路的结构,但是有可能在同一个绝缘体上形成逻辑电路,比如信号除法电路、D/A 变换器、运算放大器和 γ 校正电路。此外还可以形成存储器或者微处理器。

此外将参考图 37A 和 37B 说明完成保护发光元件的密封处理以后这个实例中的发光元件。顺便提一句,需要的时候要参考图 36。

图 37A 是已经密封好的发光元件的一个顶视图。图 37B 是图 37A 中沿着直线 C-C'的一个剖面图。用虚线说明的引用数字 801 是一个源极驱动电路,引用数字 806 是一个像素部分,引用数字 807 表示栅极驱动电路。引用数字 901 表示一个盖子,引用数字 902 表示第一个密封膜,引用数字 901 表示第二个密封膜。用第一个密封膜 902 包围密封剂 716。顺便提一句,引用数字 904 是跟输入源极驱动电路 801 和栅极驱动电路 807 的发射信号的一个互连,用来从 FPC(柔性印刷电路) 905 接收视频和时钟信号作为外部输入端。顺便提一句,虽然在这里只画出了 FPC,但是这个 FPC 也可以是一个印刷导线板(PWB)。

下一步参考图 37B 描述剖面结构。在基底 700 上形成像素部分 806 和栅极驱动电路 807。像素部分 806 是用包括跟电流控制 TFT1604 和它的漏极连接的像素电极 710 的多个像素形成的。用 CMOS 电路结合 n 沟道 TFT 1601 和 p 沟道 TFT 1602 形成栅极驱动电路 807 (参考图 36)。

像素电极 710 被用作发光元件的阳极。在像素电极 710 两端形成一个堤岸 711。在像素电极 710 上形成发光元件的 EL 层 712 和阴极 713。阴极 713 同时被用作跟所有像素的公共互连,通过互联 904 跟 FPC 905 连接。此外,包括在像素部分 806 和栅极驱动电路 807 中的元件被阴极 713 和钝化薄膜 715 覆盖。

与此同时,用第一层密封膜 902 粘合盖子 901。顺便提一句,可以用一个树脂薄膜垫片保证盖子 901 和发光元件之间的距离。将密封剂 716 填充在第一层密封膜 902 内部。第一层密封膜 902 和密封剂 716 最好是环氧树脂。第一层密封膜 902 应该尽可能地不能透过水和氧气。此外,密封剂 716 还可以包括吸湿或者抗氧化材料。

用于覆盖发光元件的密封剂 716 被用作粘合剂来粘合盖子 901。与此同时,这个实例可以使用 FRP (光纤玻璃增强型塑料)、PVF (聚乙烯氟)、miller、聚酯或者丙烯,作为构成盖子 901 的塑料基底 901a。还有,用密封剂 716 粘合好盖子 901 以后,用第二层密封薄膜 903 覆盖密封剂 907 的侧表面 (暴露的表面)。第二层密封膜 903 可以将同样的材料用作第一层密封膜 902。

利用以上结构,通过用密封剂 716 密封发光元件,就能够将发光元件跟环境完全隔离,防止外界水汽和氧气的侵入,从而避免 EL 层因为氧化而性能变坏。这样就能够获得可靠的发光器件。这样的发光器件可以被用作各种电气的一部分。这个实例可以跟实例 1-13 一起应用。

实例 16

半导体器件和显示器可以应用于各种电器。这些电器包括摄像机、数码相机、投影仪 (背投式投影仪和正投式投影仪)、头戴式显示器 (眼镜一样的显示器)、个人电脑、便携式信息终端 (移动计算机、便携式电话、电子记事本等等)。图 18A-20C 给出了它们的实例。

图 18A 中的个人电脑包括主体 2001、图像输入部分 2002、显示部

分 2003、键盘 2004 等等。可以将本发明中有源阵列驱动的显示器应用于个人电脑的显示部分 2003。

图 18B 画出了一台摄像机，它包括主体 2101、显示部分 2102、语音输入部分 2103、操作开关 2104、电池 2105、图像接收部分 2106 等。可以将本发明中有源阵列驱动的显示器用于摄像机的显示部分 2102。

图 18C 画出了一台移动计算机，它包括主体 2201、摄像部分 2202、图像接收部分 2203、操作开关 2204、显示部分 2205 等等。可以将本发明中有源阵列驱动的显示器用于移动计算机的显示部分。

图 18D 画出了一个眼镜一样的显示器，它包括主体 2301、显示部分 2302、腿部分 2303 等等。可以将本发明中有源阵列驱动的显示器用于眼镜一样的显示器的显示部分 2302。

图 18E 画出了一个播放机，它采用记录了程序的记录媒介（在这里叫做记录媒介），包括主体 2401、显示部分 2402、扬声器部分 2403、记录媒介 2404、操作开关 2405 等等。播放器用 DVD（数字多功能盘）、CD 之类作为记录媒介，能够用来欣赏音乐、观看电影、玩游戏和上网。可以将本发明中有源阵列驱动的显示器用于播放器的显示部分 2402。

图 18F 画出了一个数码相机，它包括主体 2501、显示部分 2502、眼睛接触部分 2503、操作开关 2504、图像接收部分（没有画出）等等。可以将本发明中有源阵列驱动的显示器用于数码相机的显示部分 2502。

图 19A 画出了一个正投式投影仪，它包括投影设备 2601、屏幕 2602 等等。图 19B 画出了一个背投式投影仪，它包括主体 2701、投影设备 2702、镜子 2703、屏幕 2704 等。

此外，图 19C 说明图 19A 和 19B 所示投影设备 2601 和 2702 的结构。投影设备 2601 或者 2702 包括光源光学系统 2801、反射镜 2802 和 2804 - 2806、分色镜 2803、棱镜 2807、液晶显示设备 2808、相差板 2809 和投影光学系统 2810。投影光学系统 2810 包括投影透镜。虽然在这个实例中只画出了三个板，但是它并不限于此，而是还可以采用单板类型的。此外，实践这一实例的人也可以象图 19C 的箭头所示一样在光学路径中采用光学透镜这样的光学系统、极化薄膜、调整相差的薄膜或者红外薄膜。

此外，图 19D 说明的是图 19C 所示光源光学系统 2801 的结构。在

这个实例中，光源光学系统 2801 包括反射镜 2811、光源 2812、透镜阵列 2813 和 2814、极化转换元件 2815 和聚焦透镜 2816。此外，图 19D 中的光源光学系统只是一个实例，光源光学系统并不限于此。例如，实践这一实例的人可以在光源光学系统中采用光学透镜、极化膜、相差调节膜或者红外薄膜之类的光学系统。但是，图 19 所示的投影仪中采用了透光类型的电光装置，而反光类型的电光装置在这里没有画出。

图 20A 画出的是一个便携式电话，它包括显示板 3001、操作板 3002。显示板 3001 和操作板 3002 通过连接部分 3003 互相连接。在连接板 3003 中，显示板 3001 显示部分 3004 跟操作板 3002 操作按键 3006 之间的角度可以任意改变。此外还有语音输入部分 3005、操作键 3006、电源开关 3007 和声音输入部分 3008。可以将本发明中有源阵列驱动的显示器用于个人便携式电话的显示部分 3004。

图 20B 画出了一本便携式书（电子笔记本），它包括主体 3101、显示部分 3102 和 3013、记录媒介 3104、操作开关 3105、天线 3106 等等。便携式书可以利用本发明中有源阵列驱动的显示器。

图 20C 画出了一台电视机，它包括主体 3201、底座 3202、显示部分 3203 等等。本发明的显示器最好是采用大屏幕，它的对角线长度为 10 英寸或者更长（最好是 30 英寸或者更长）。电视机的显示部分 3203 可以采用本发明中有源阵列驱动的显示器。

如上所述，本发明的应用范围很广，可以应用于所有领域中的电子设备。

本发明采用包括锗的硅薄膜作为第一层非晶半导体薄膜，以便形成具有很高取向比的第一层结晶半导体薄膜。利用催化剂元素让第一层非晶半导体薄膜结晶，就能够形成（110）面取向比很高的第一层结晶半导体薄膜。此外，通过激光照射，提高了结晶度，消除非晶区，去掉锗含量很高的区域。

因此，在第一层结晶半导体上形成一层硅薄膜作为第二层半导体。通过加热或者激光处理，在第一层结晶半导体薄膜上形成第二层结晶半导体薄膜作为结晶种子（核）。在第一层结晶半导体薄膜取向的影响之下，第二层结晶半导体薄膜晶体以很高的取向比生长。

通过这种方式，高取向比的晶体生长能够减少相邻不同取向晶核

导致的晶体生长之间的晶体边界，从而增大晶粒尺寸。与此同时，形成第一层结晶半导体的催化剂元素被消气处理过程移动到消气处理区，从而降低结晶半导体层中包括的催化剂元素的浓度。如上所述，本发明中的结晶半导体薄膜中催化剂元素浓度很低，取向比很高，聚集了大尺寸的晶粒。

此外，本发明将硅-锗薄膜用作第一层半导体，以便形成取向比很高的第一层半导体。通过利用催化剂元素让硅-锗薄膜结晶，就能够获得(110)面取向比很高的第一层结晶半导体。此外，通过激光照射能够提高结晶度，消除非晶区。在第一层结晶半导体上形成一层硅薄膜作为第二层半导体。通过激光照射，第二层半导体将第一层结晶半导体作为结晶种子(晶核)进行晶体生长。顺便提一句，在第一层结晶半导体取向的影响下，第二层半导体生长出来的晶体具有很高的取向比。

通过这种方式，高取向比的晶体生长会减少相邻不同取向晶核导致的晶体生长之间的边界，增大晶粒尺寸。与此同时，形成第一层结晶半导体的时候使用的催化剂元素被消气处理过程移动到消气处理区，从而降低结晶半导体层中催化剂元素的浓度。如上所述，本发明能够提供良好的结晶半导体薄膜，它的催化剂元素浓度很低，取向比很高，聚集了大尺寸的晶粒。

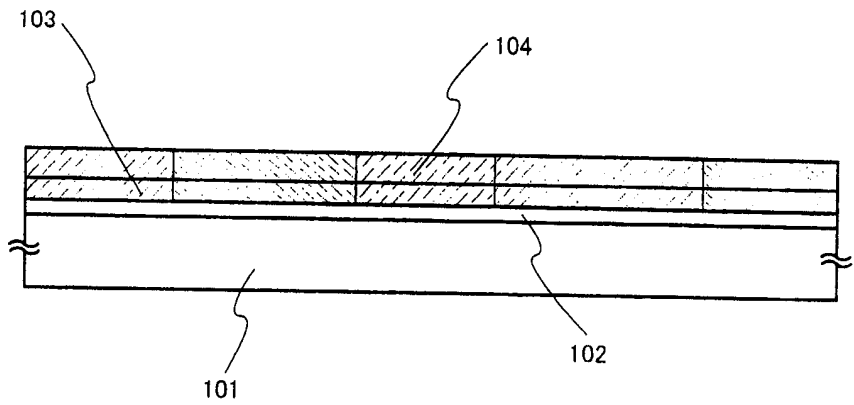


图 1

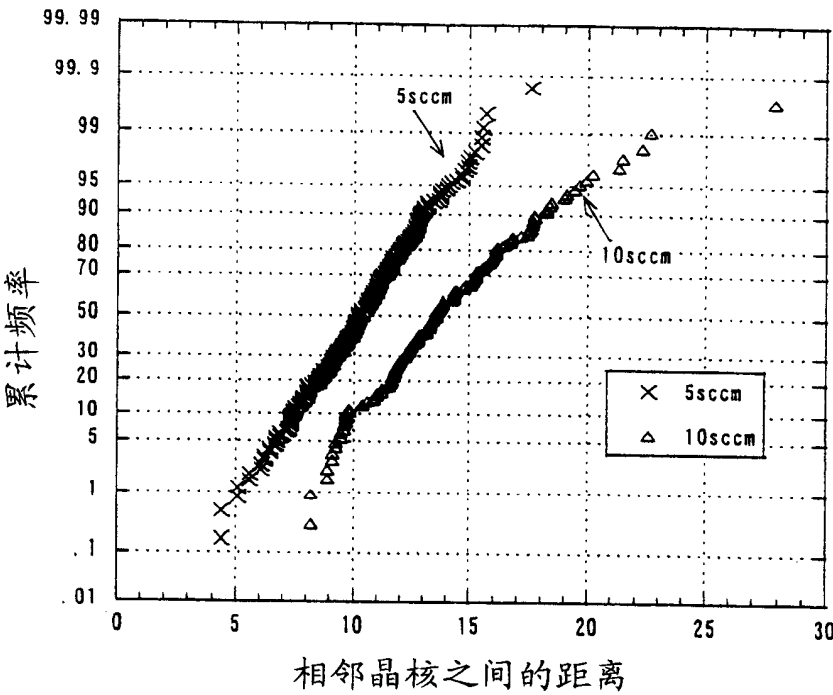


图 2A

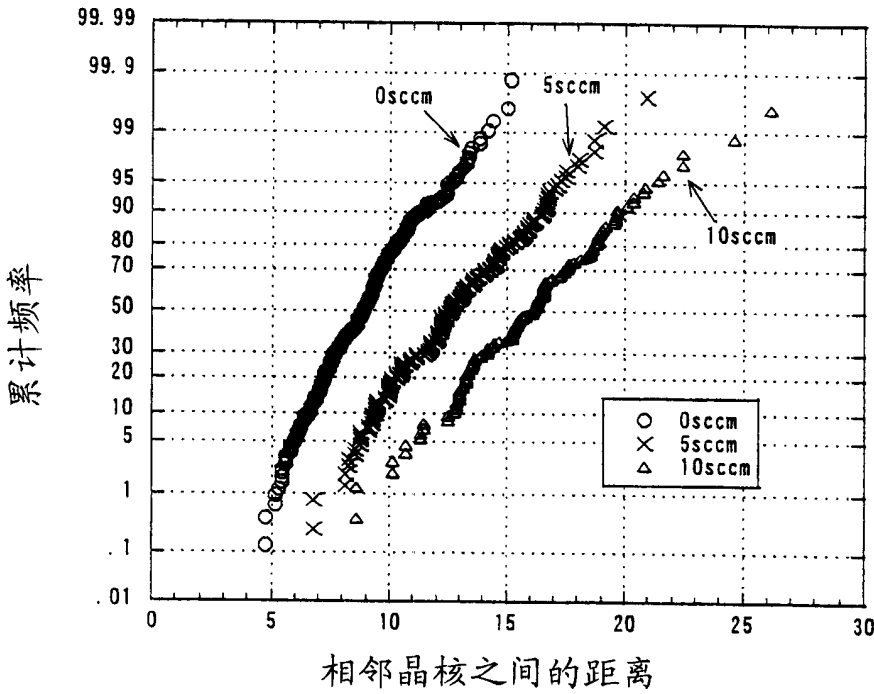


图 2B

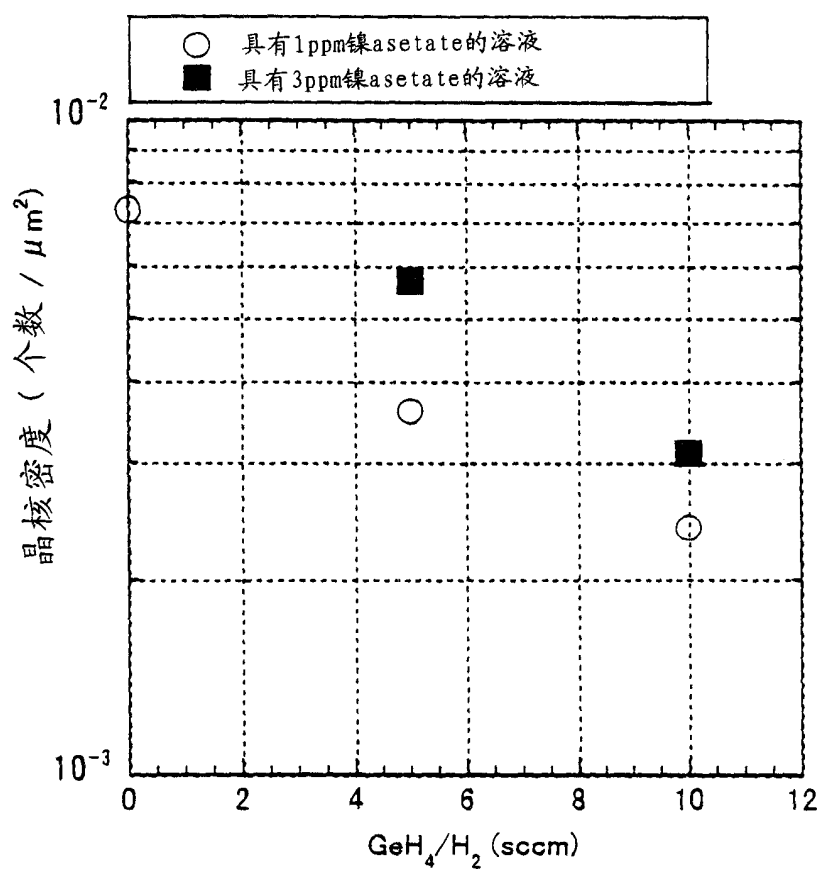


图 3

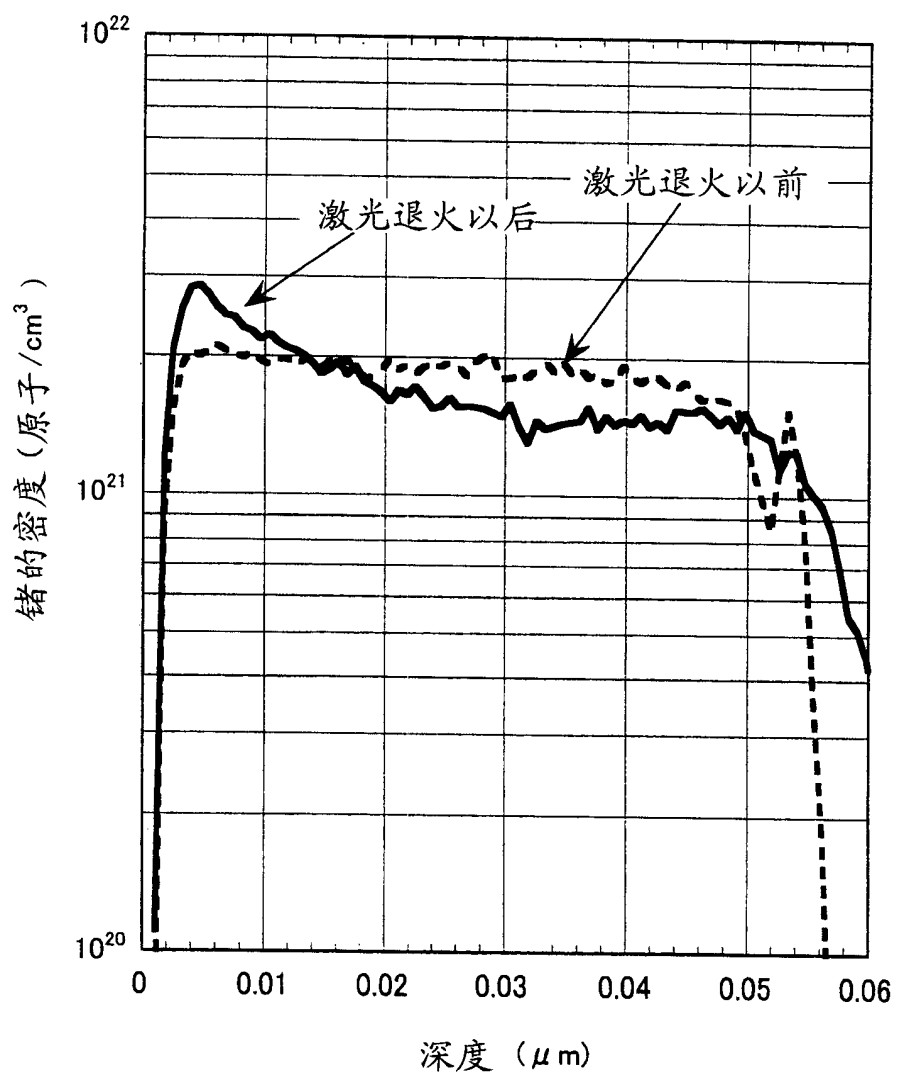


图 4

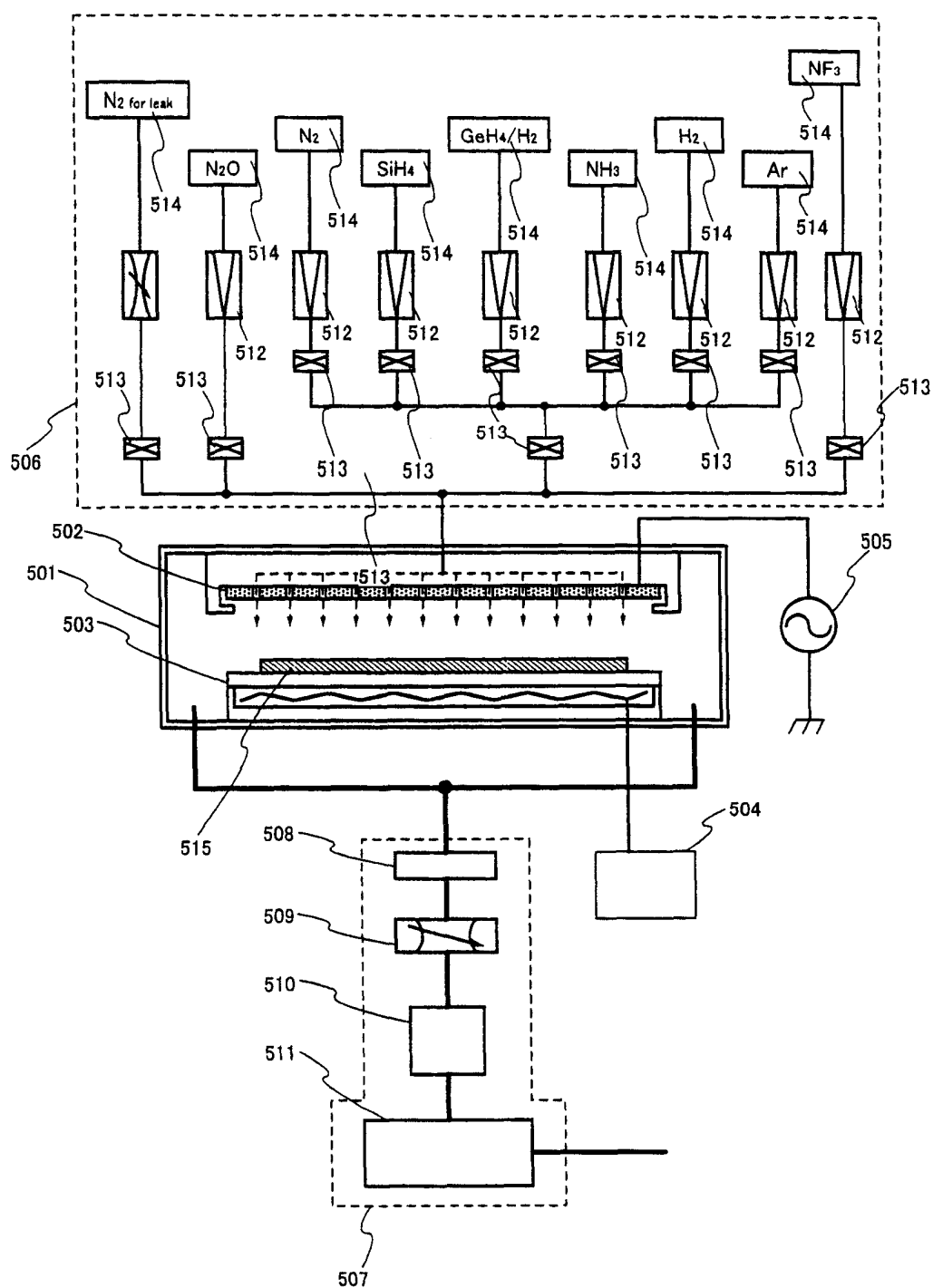
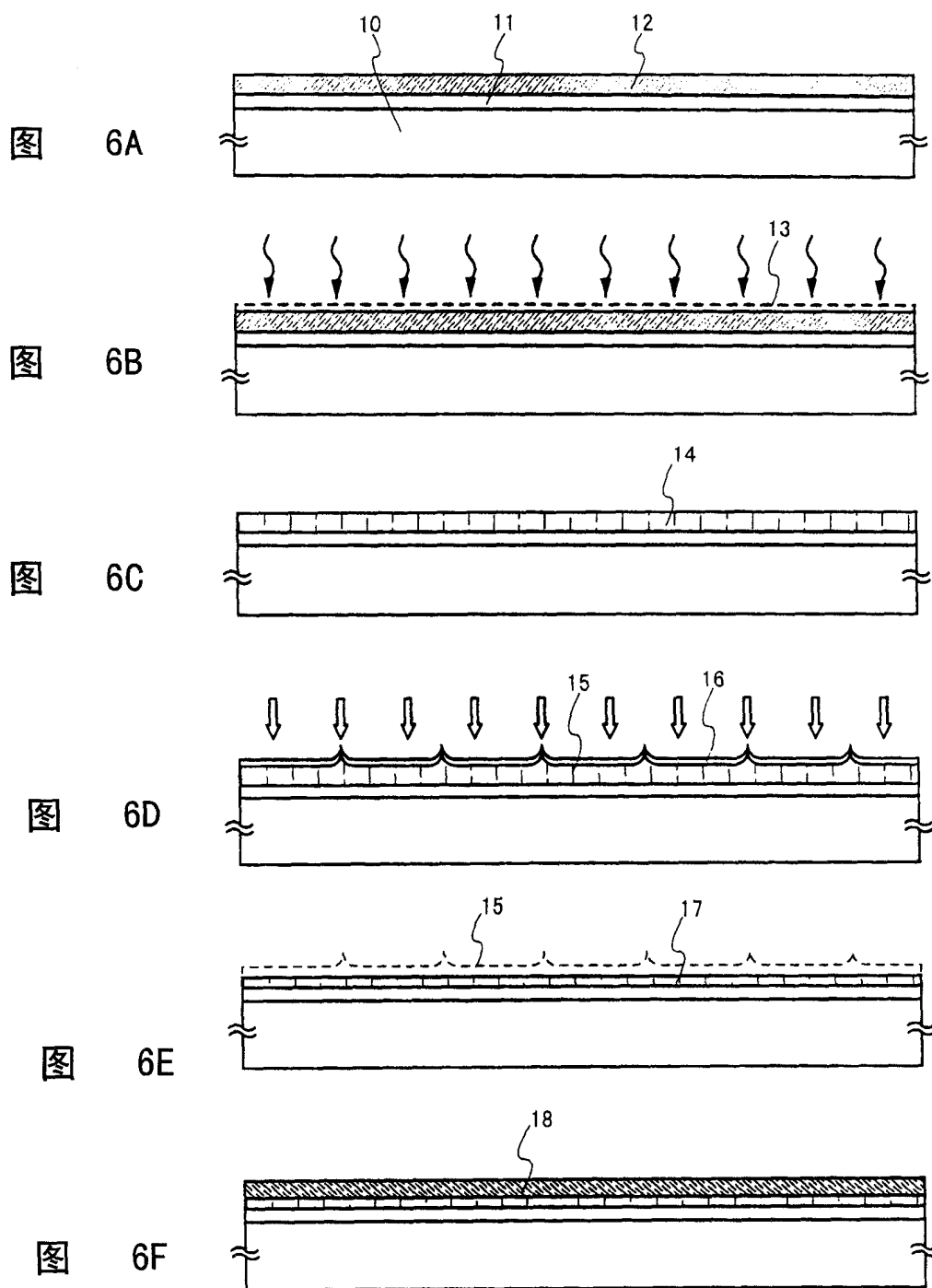


图 5



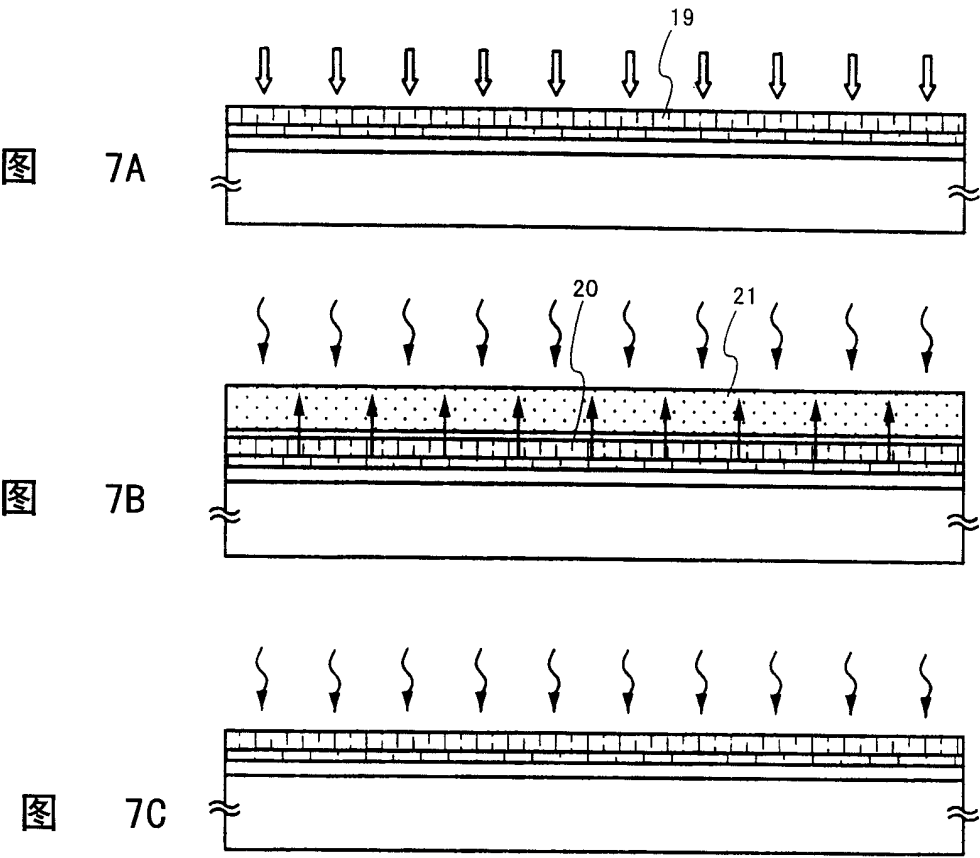


图 8A

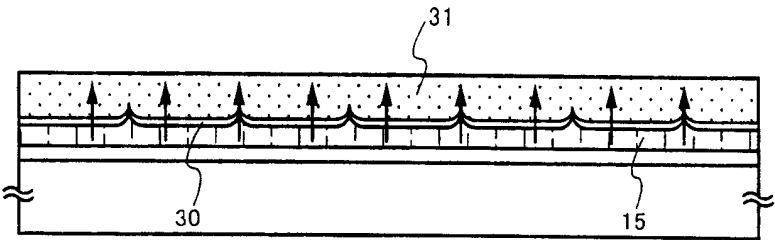


图 8B

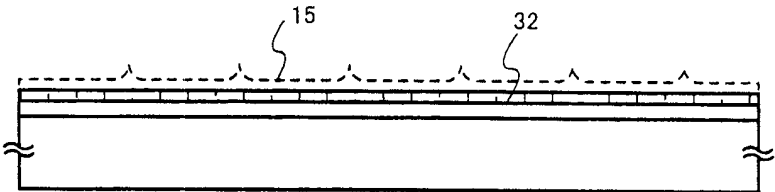


图 8C

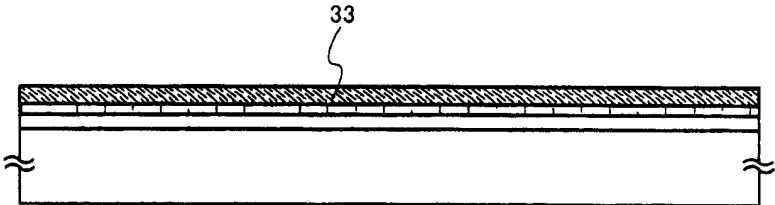
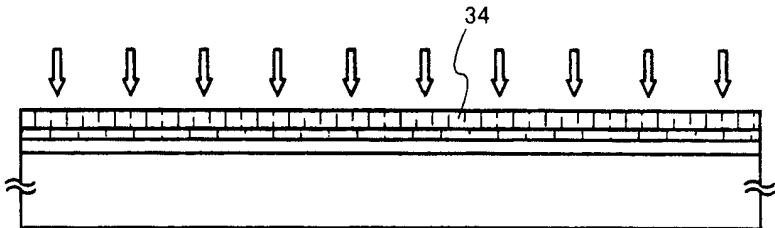
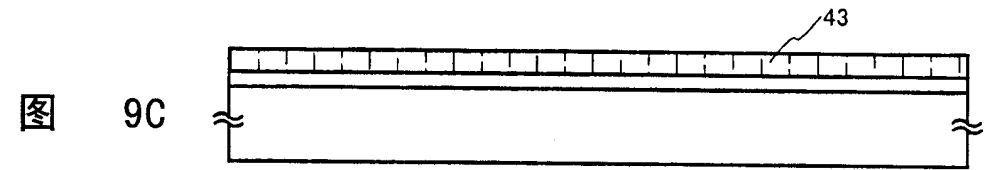
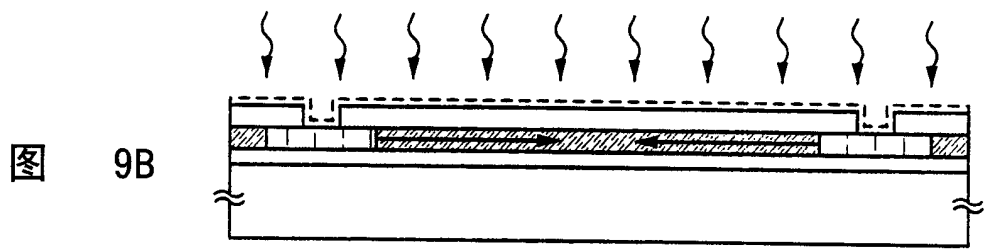
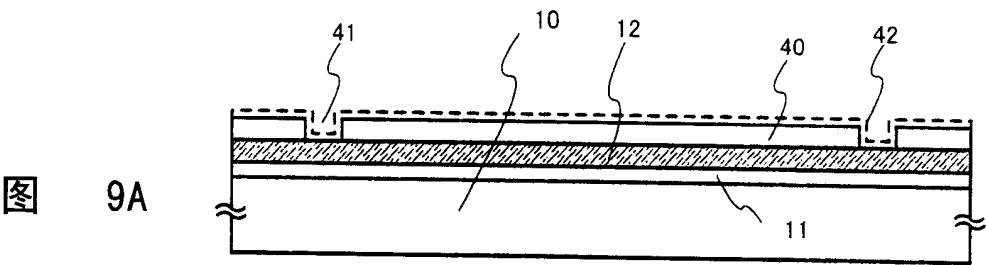
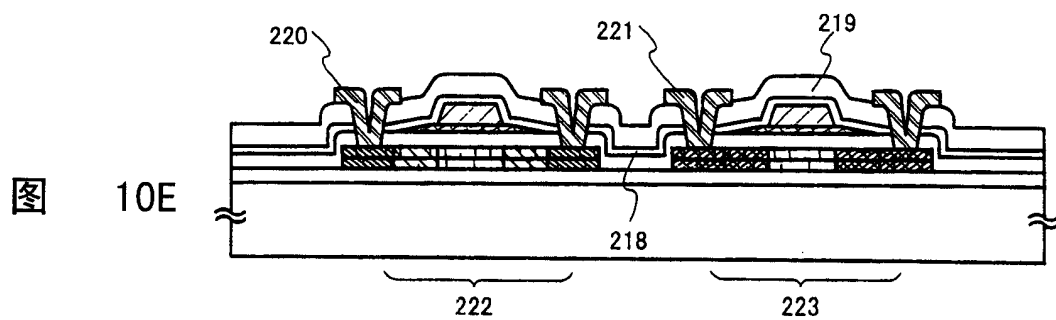
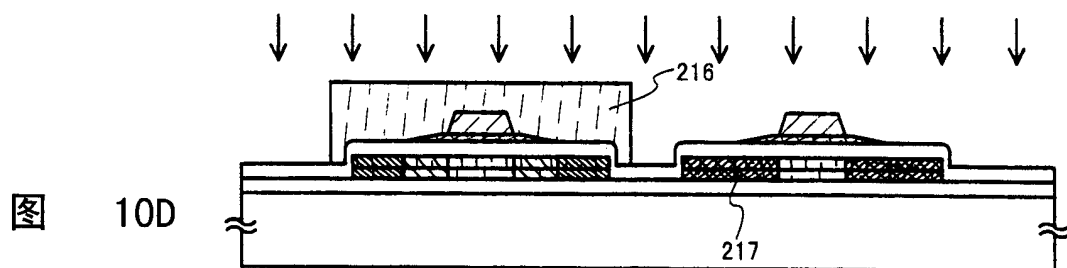
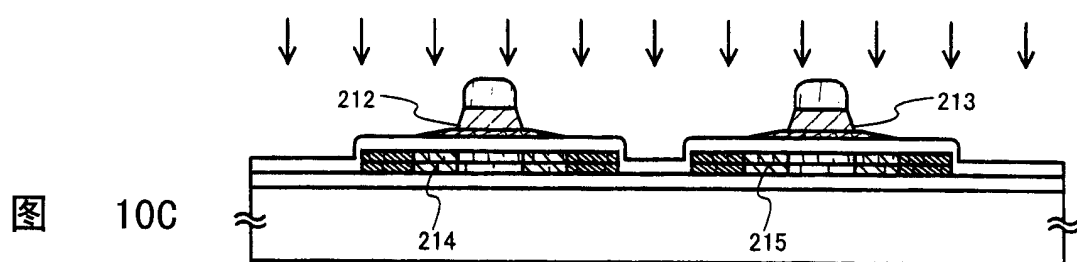
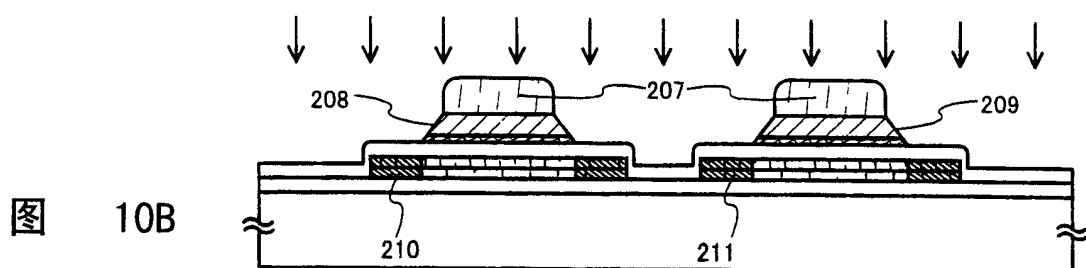
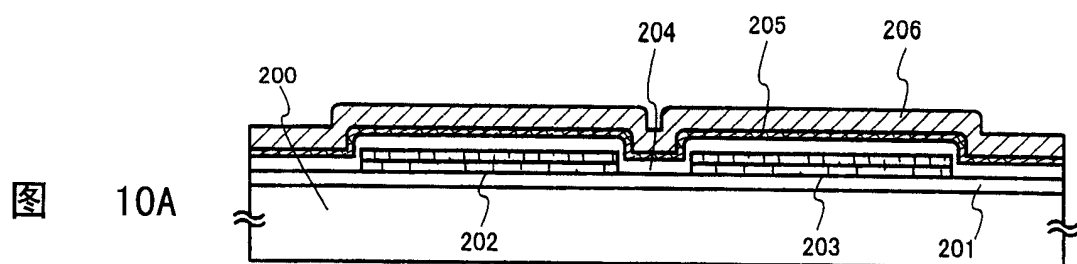


图 8D







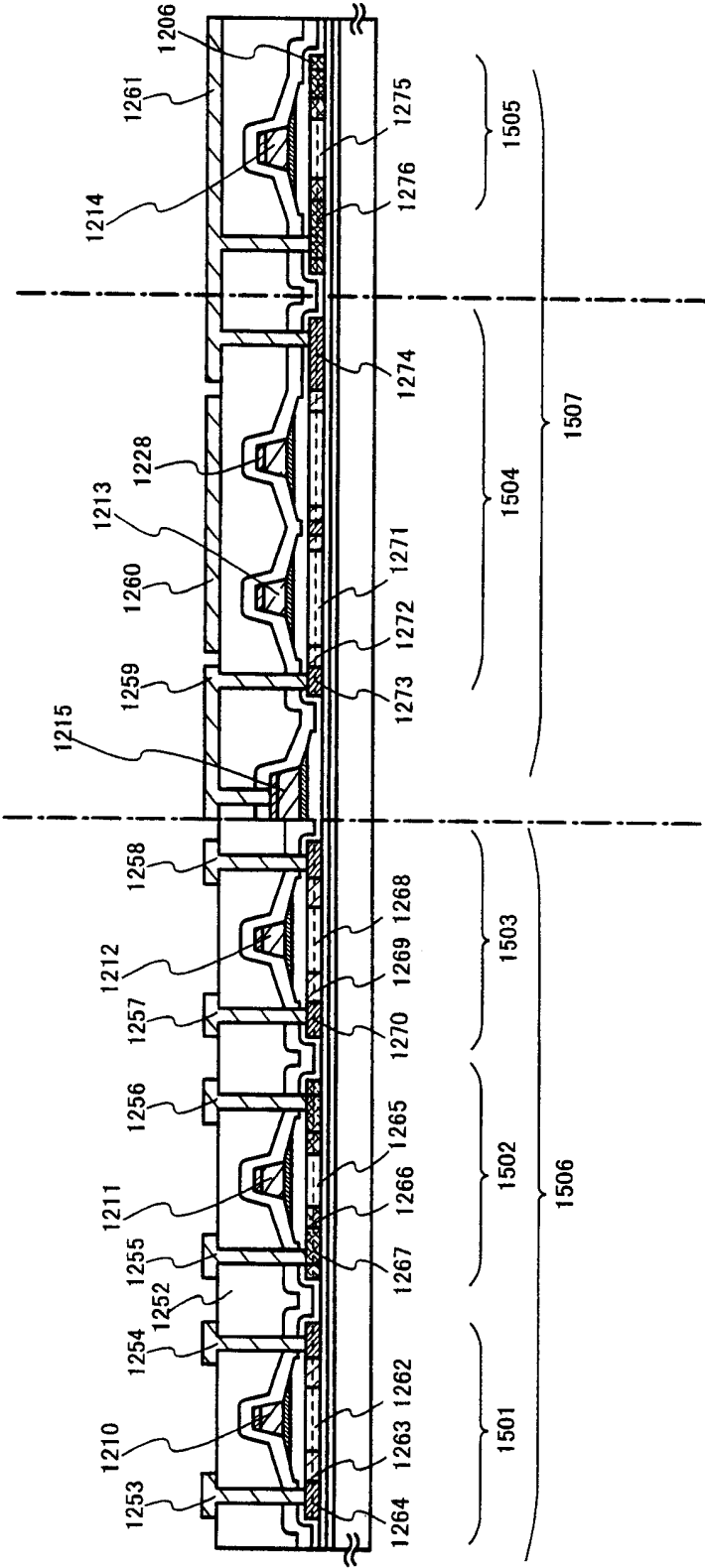


图 11

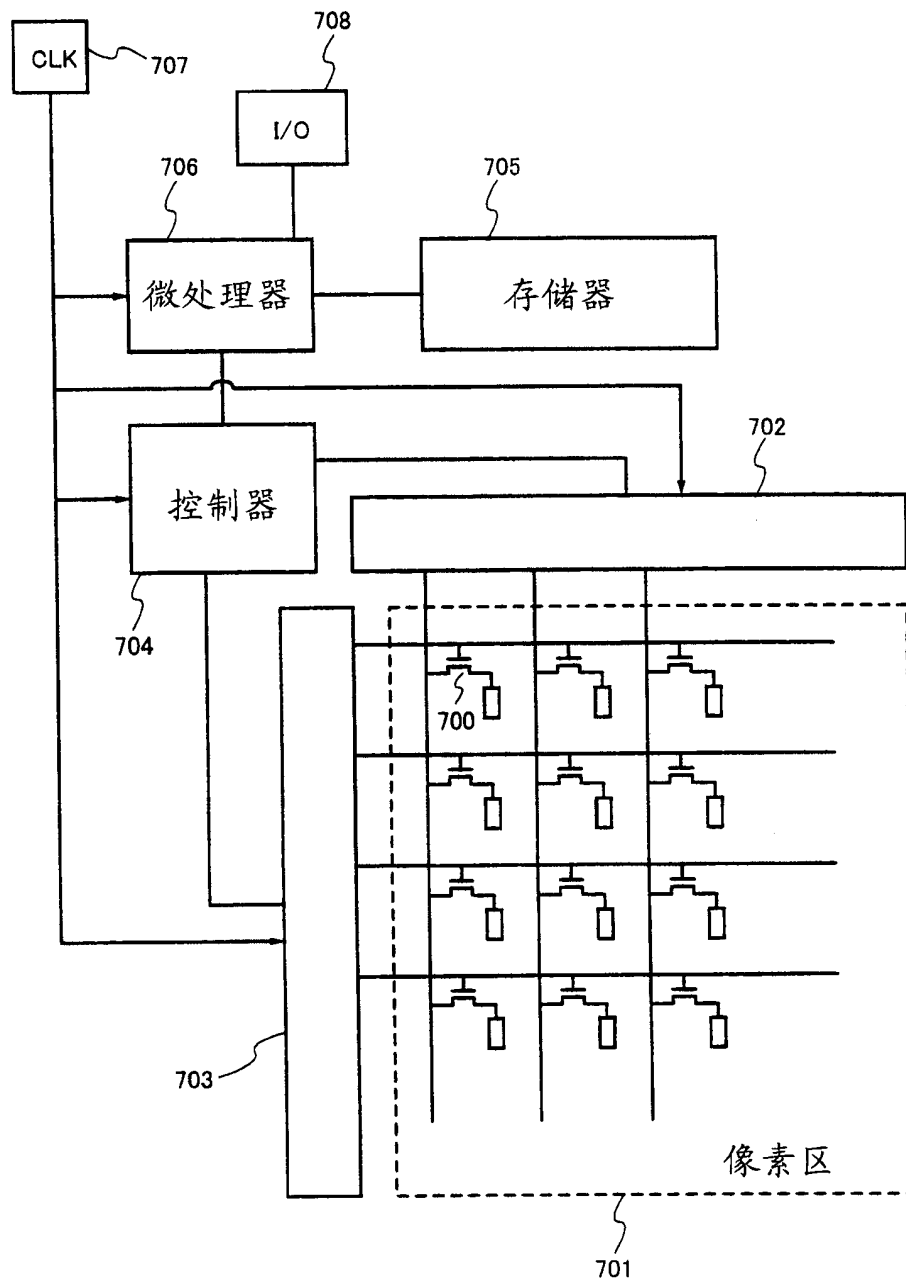


图 12

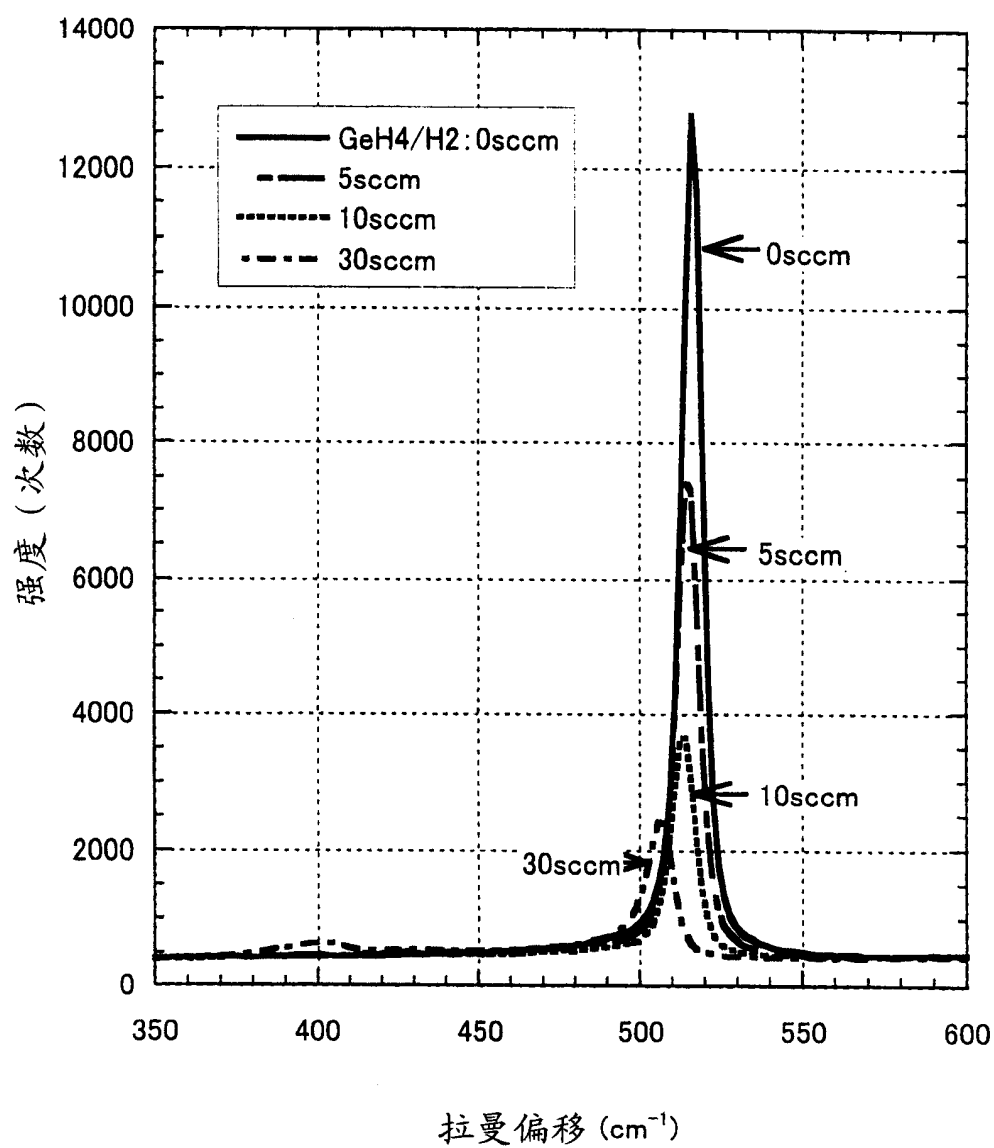


图 14

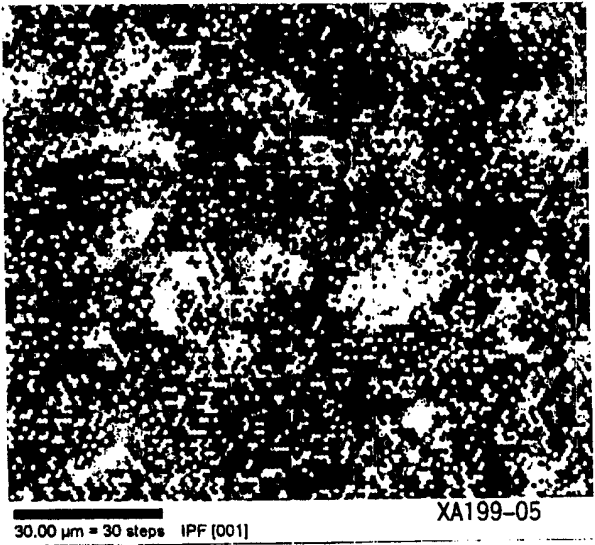
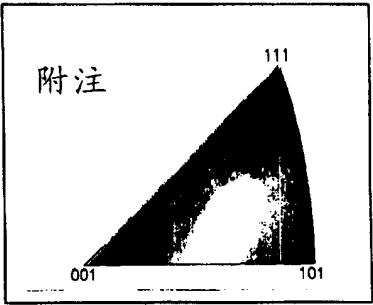


图 15A

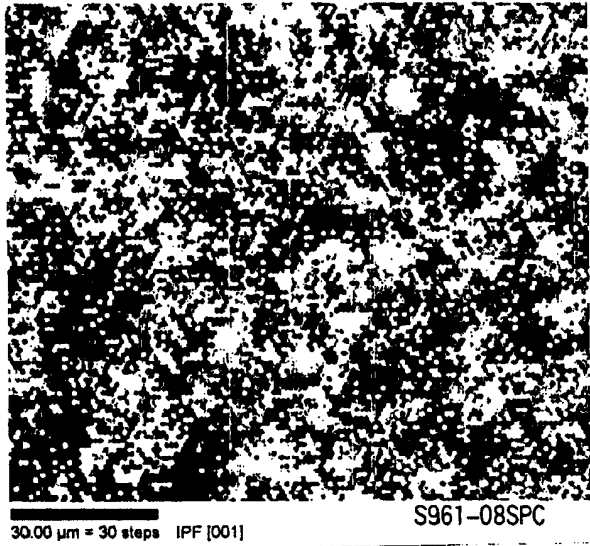


图 15B

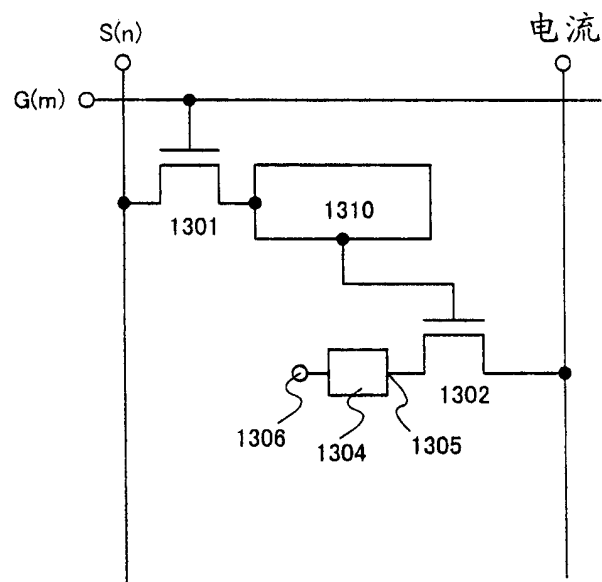


图 16A

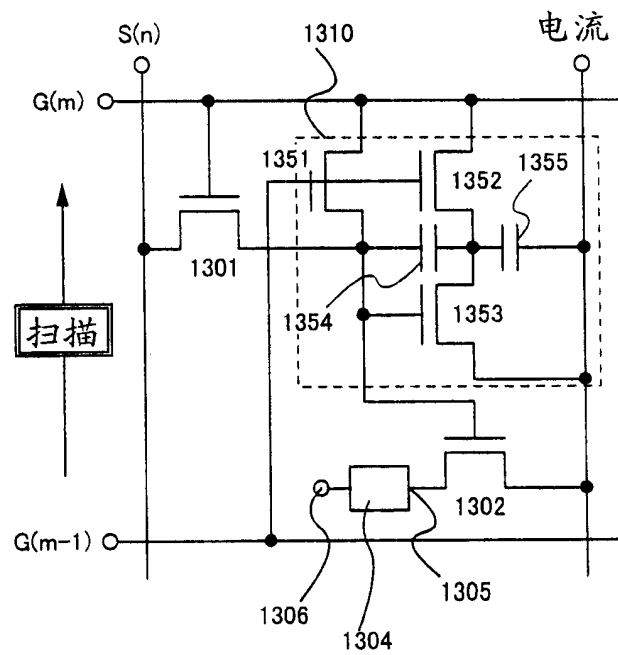


图 16B

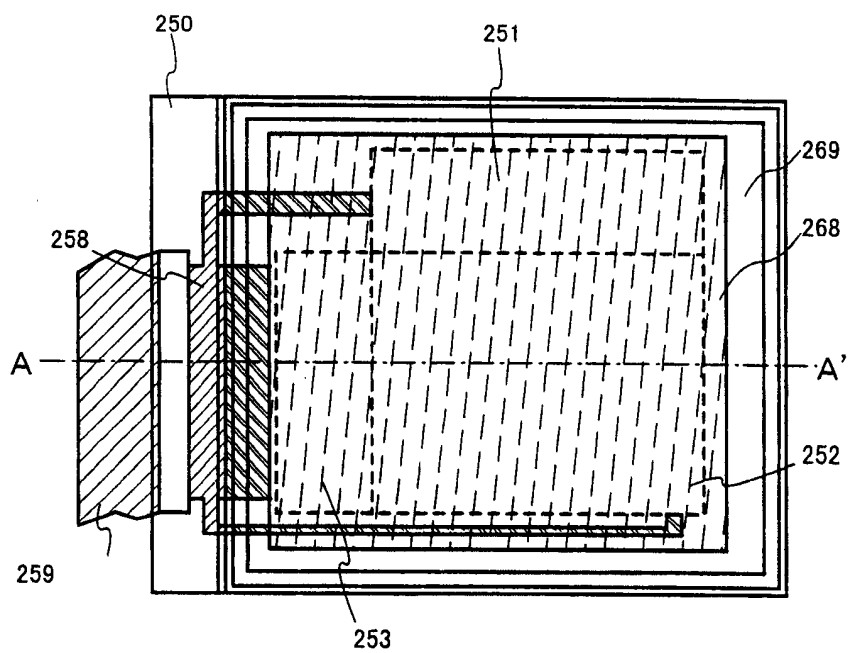


图 17A

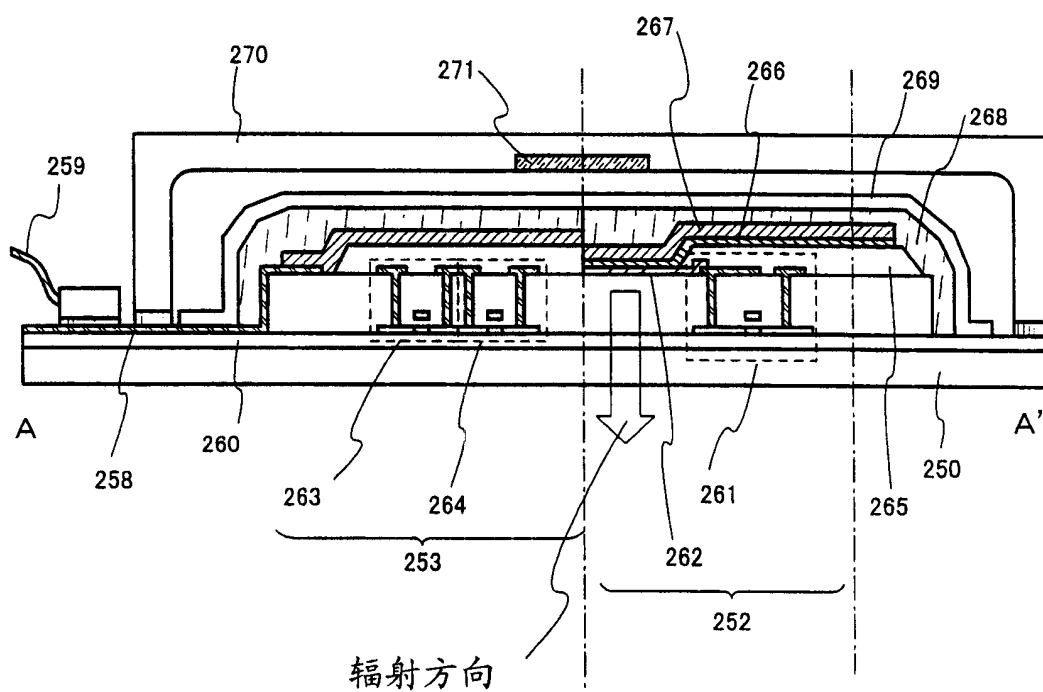


图 17B

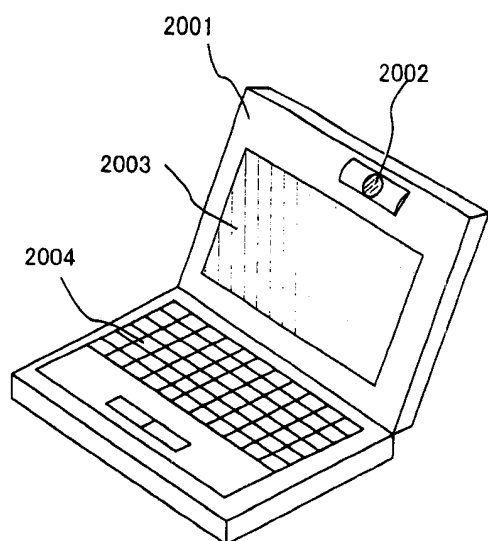


图 18A

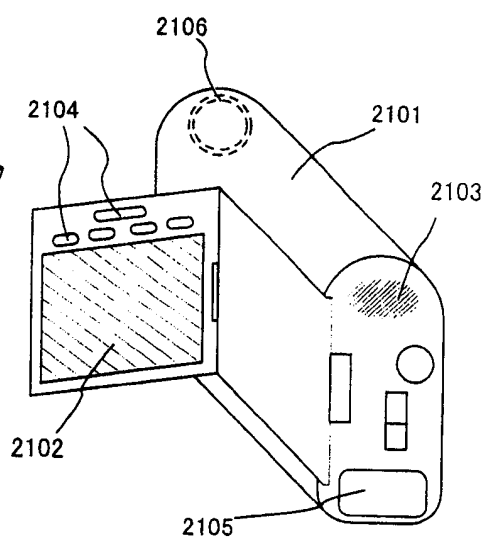


图 18B

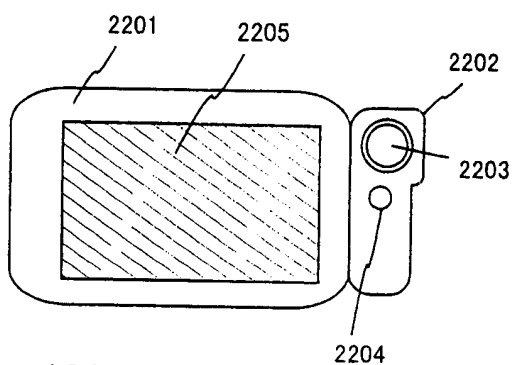


图 18C

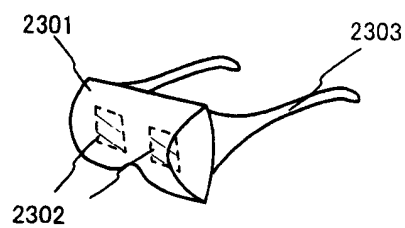


图 18D

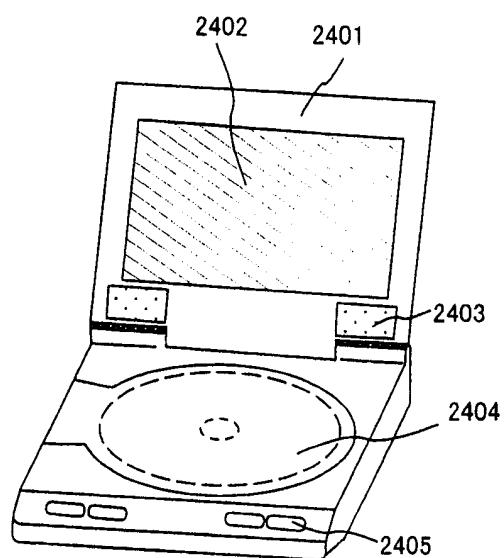


图 18E

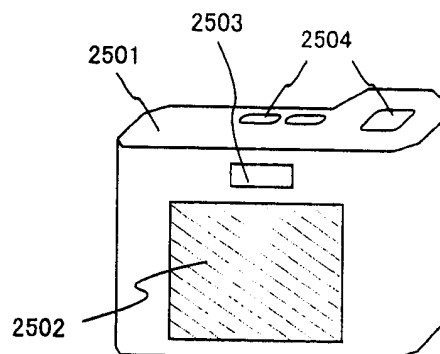


图 18F

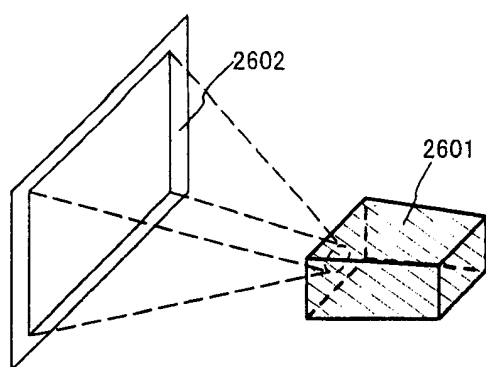


图 19A

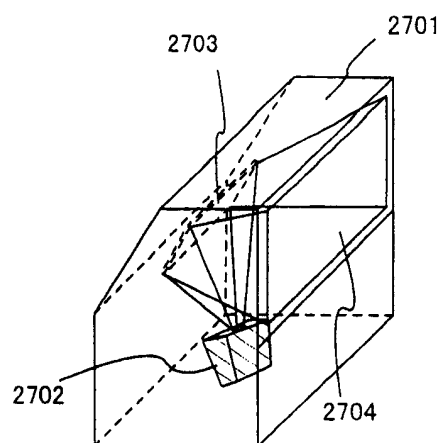


图 19B

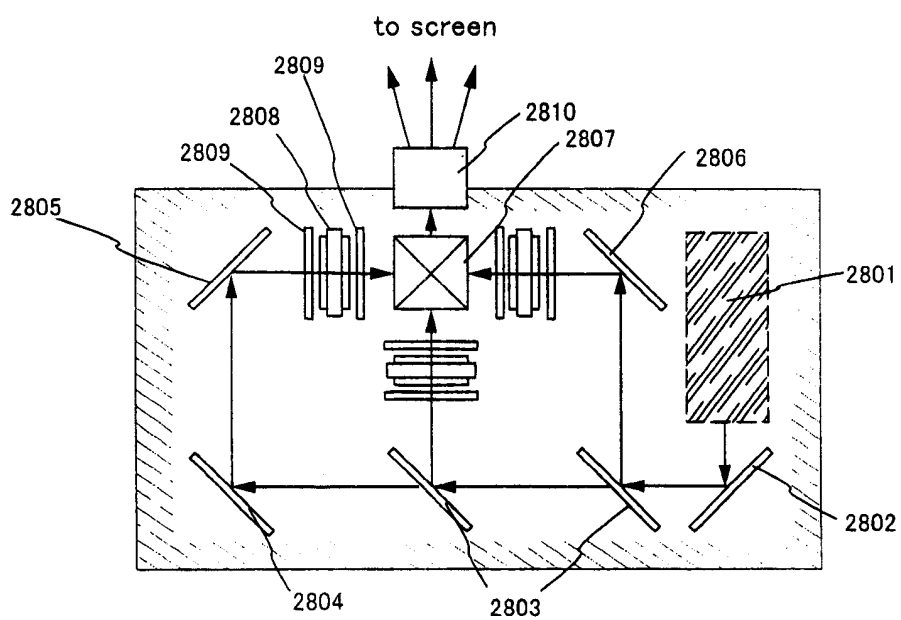


图 19C

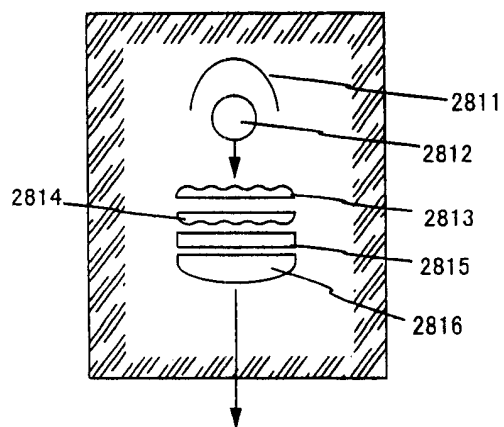


图 19D

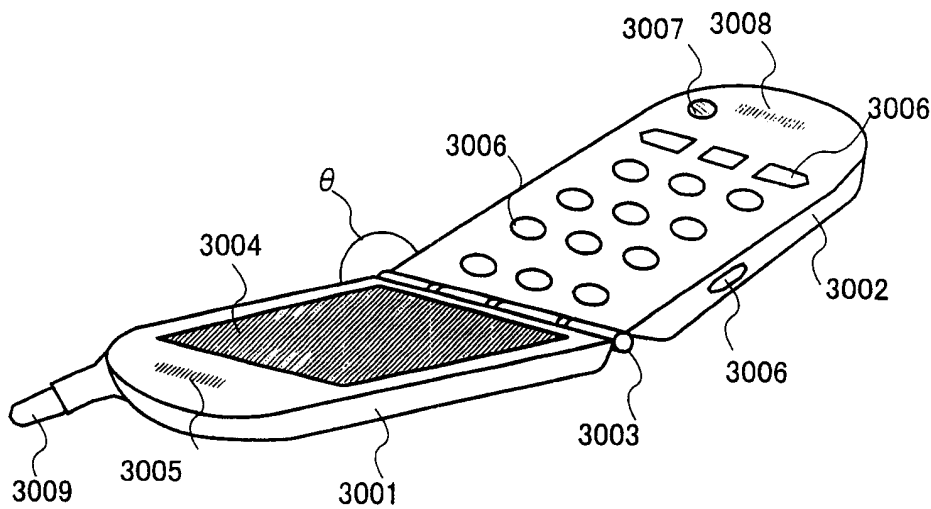


图 20A

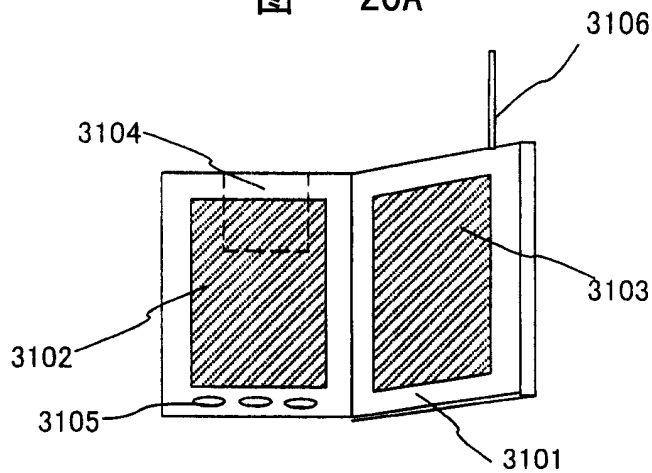


图 20B

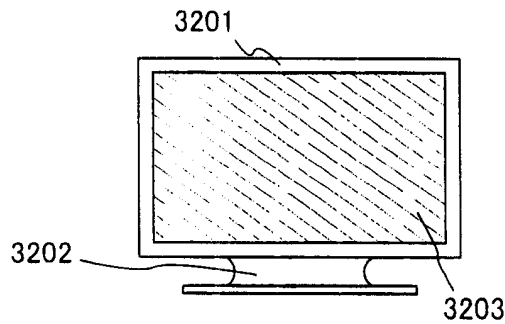
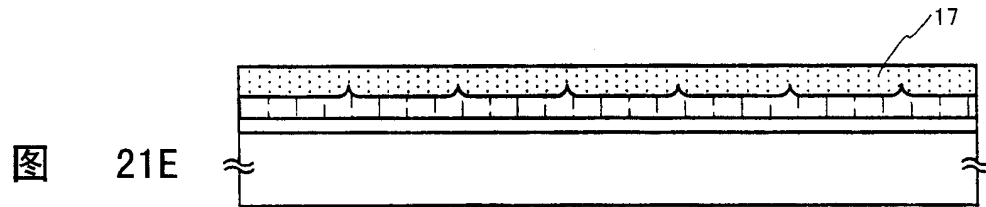
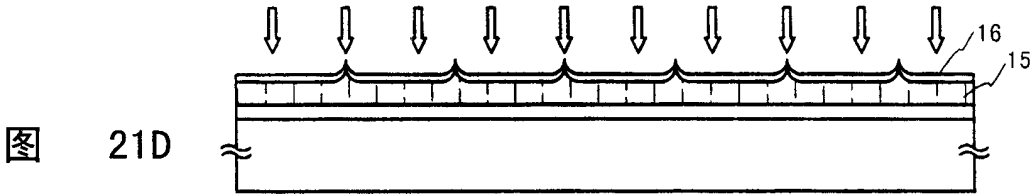
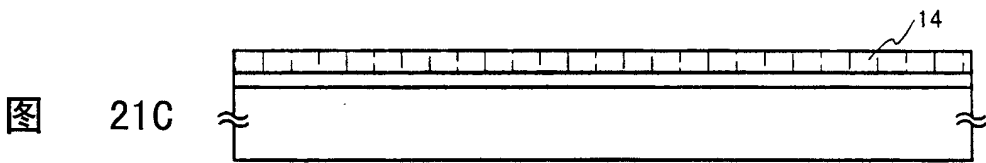
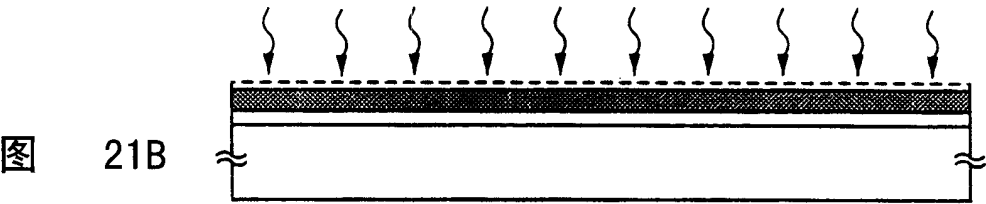
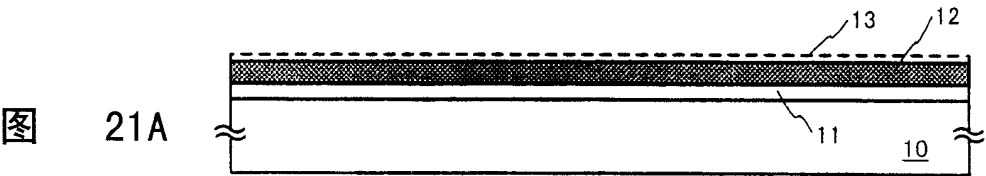


图 20C



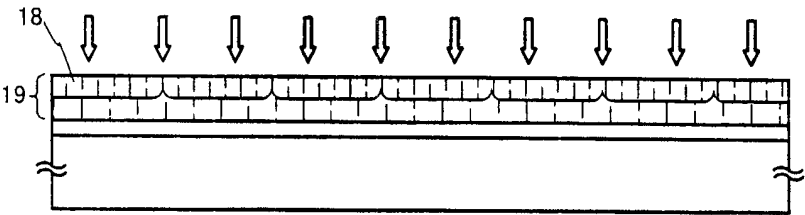


图 22A

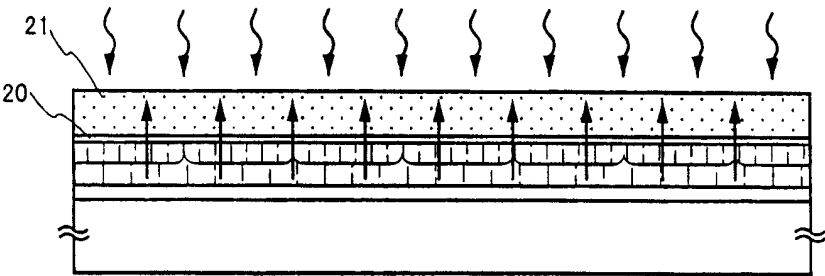


图 22B

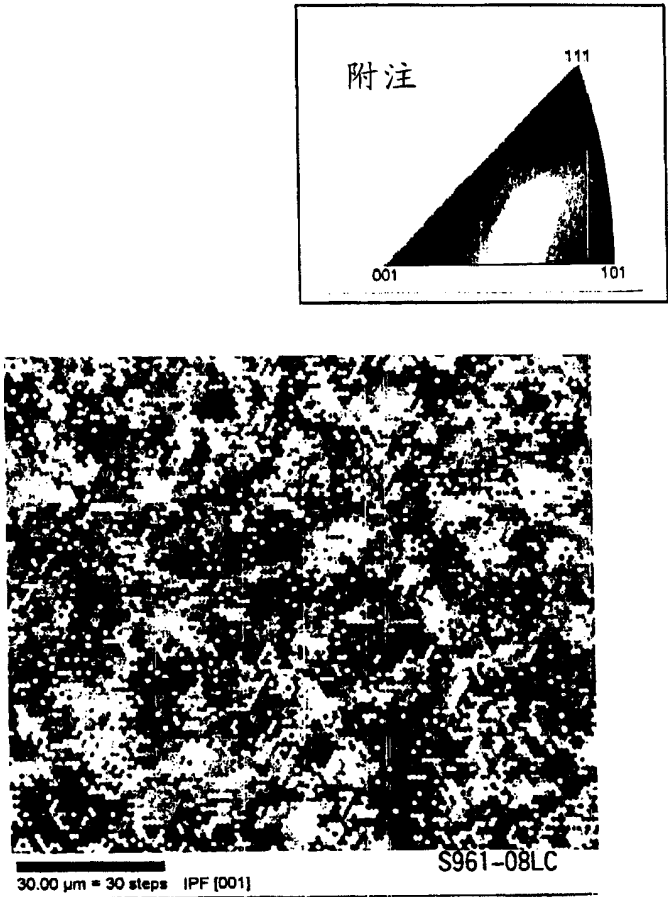


图 23

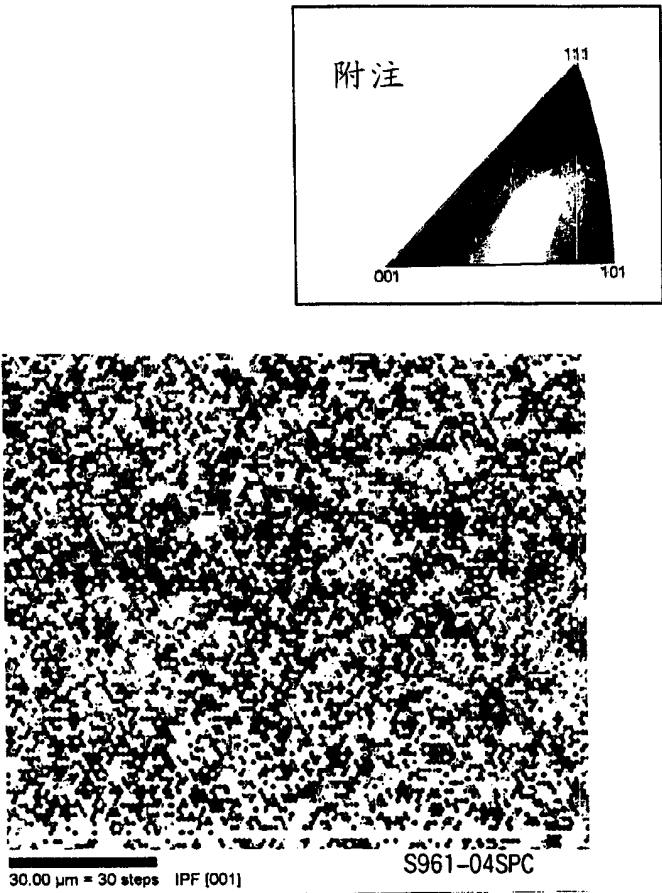
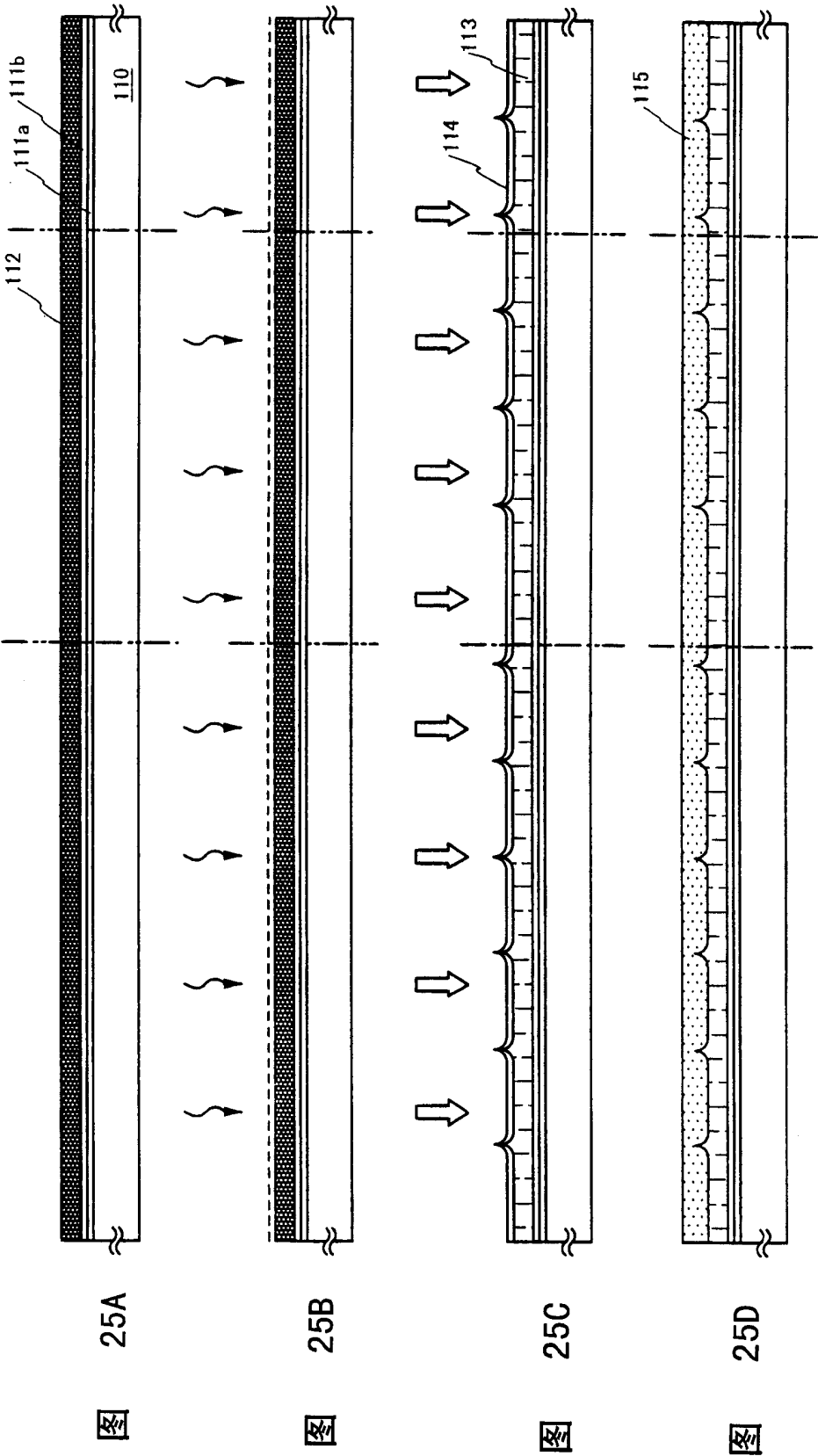
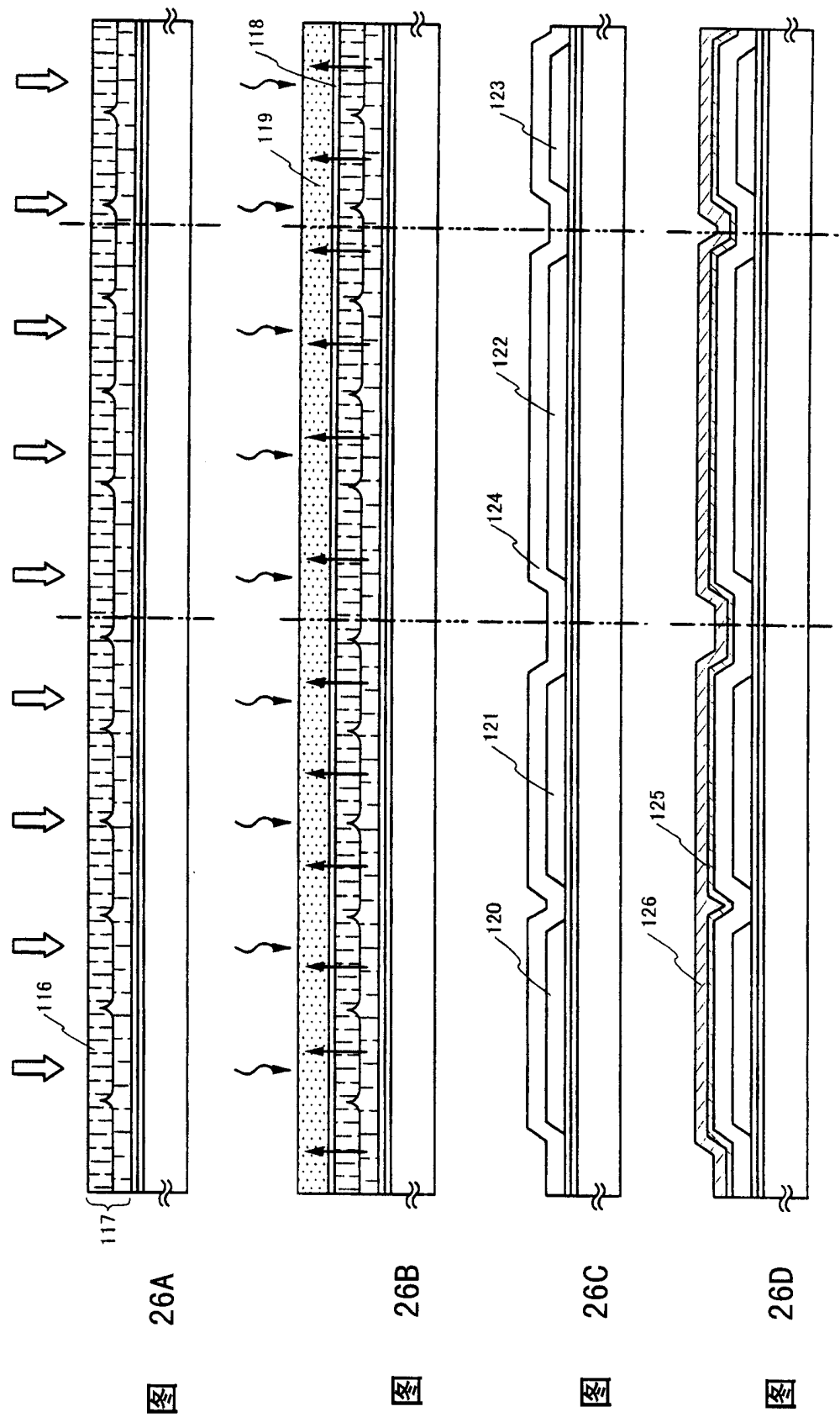


图 24





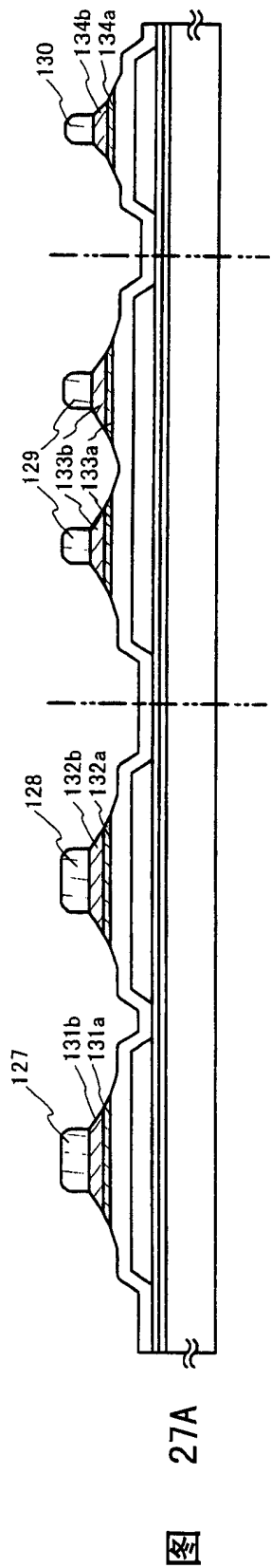


图 27A

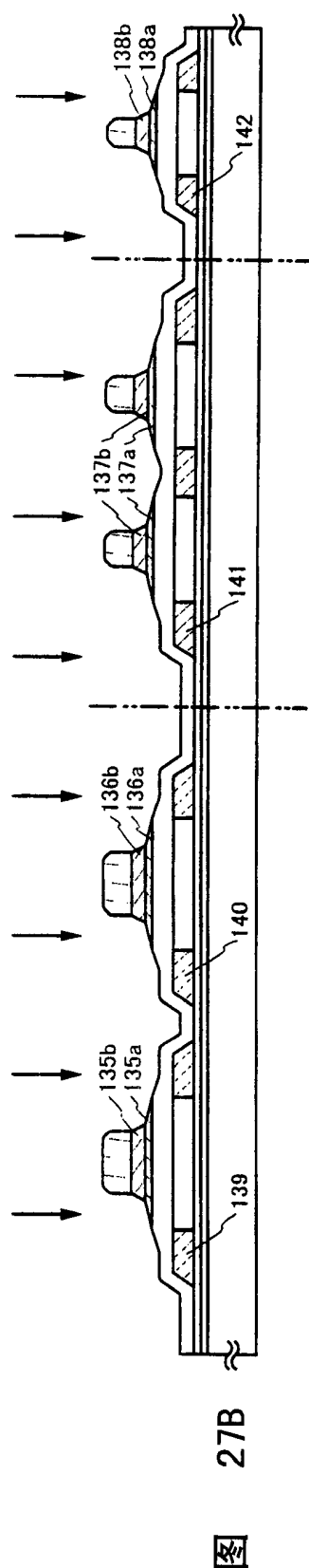


图 27B

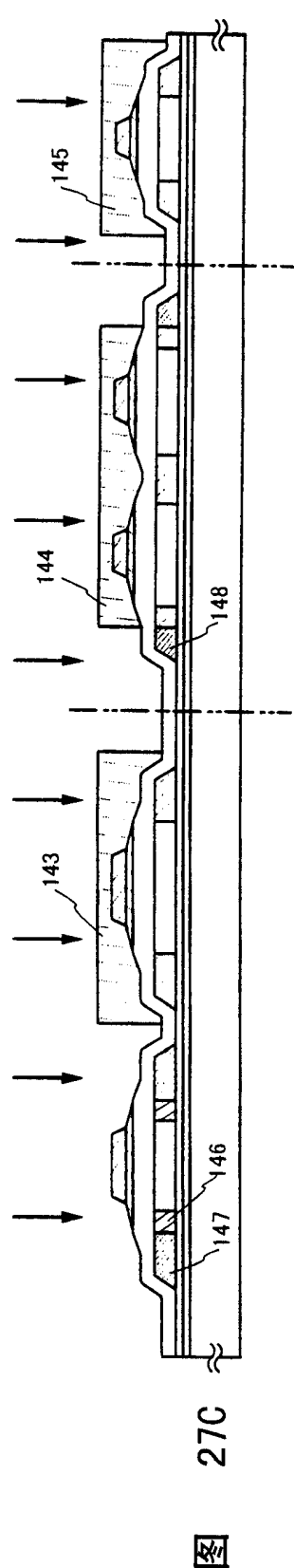
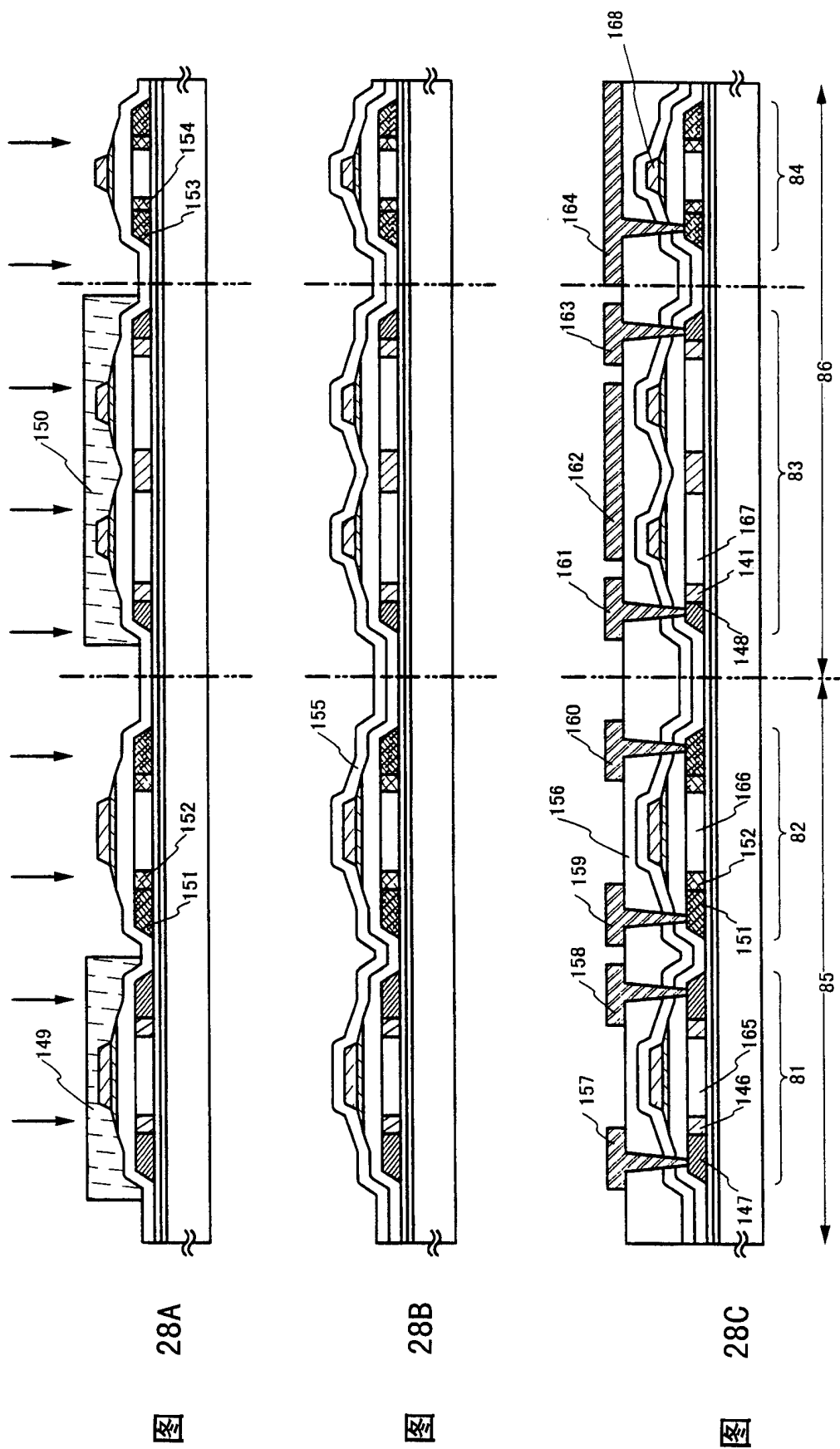


图 27C



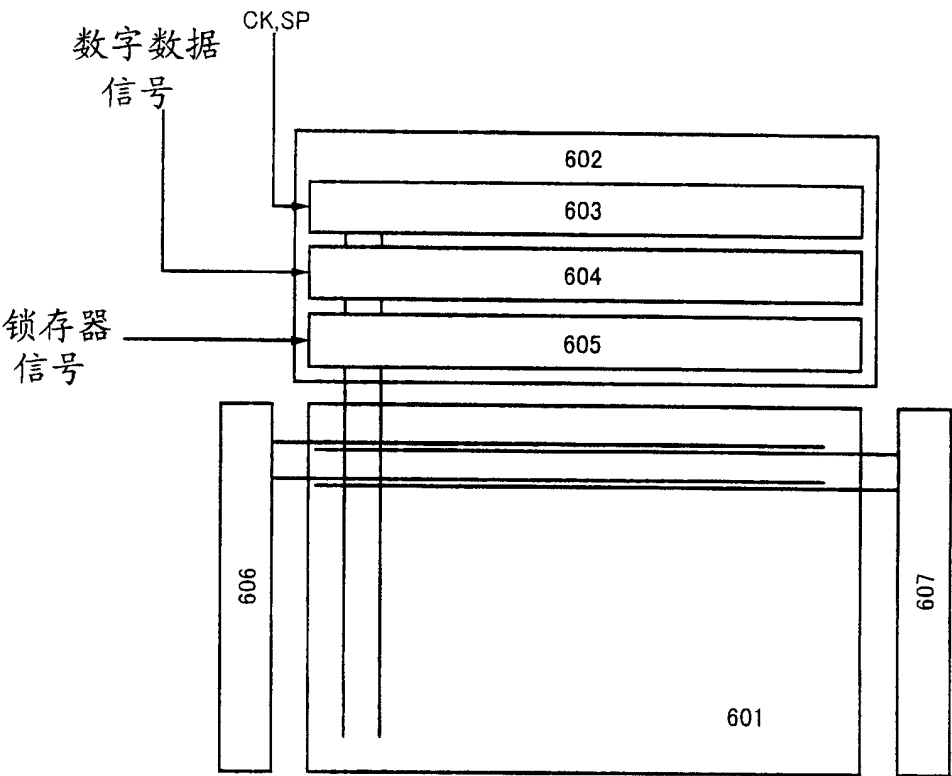


图 29

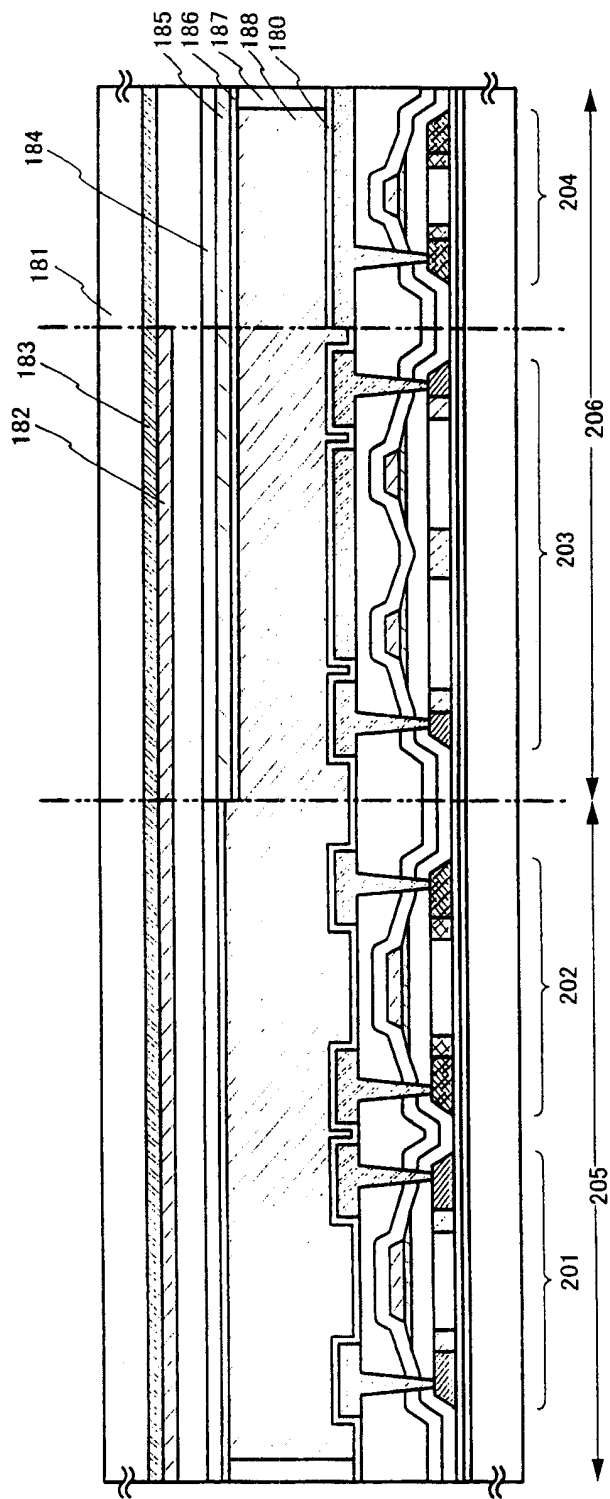


图 30

图 31A

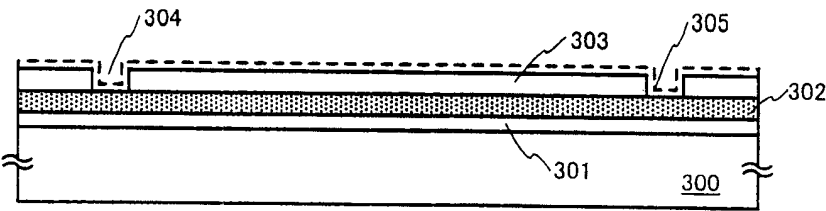


图 31B

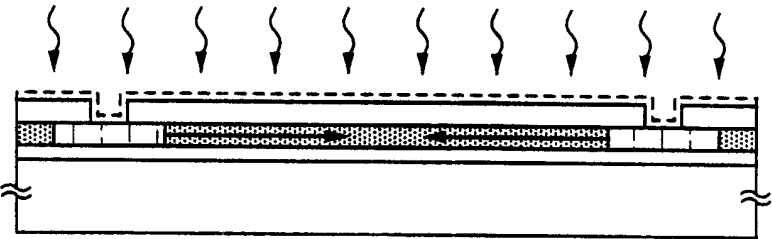


图 31C

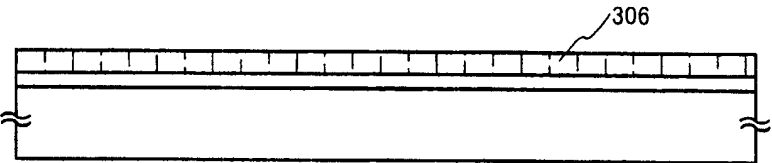


图 31D

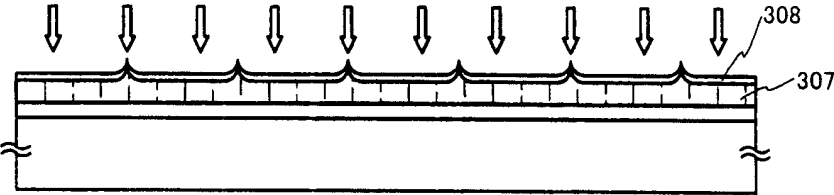
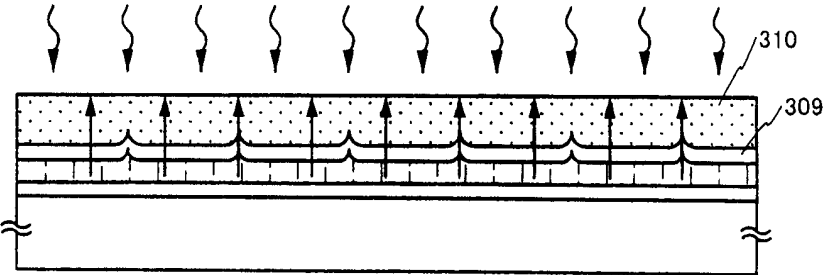


图 31E



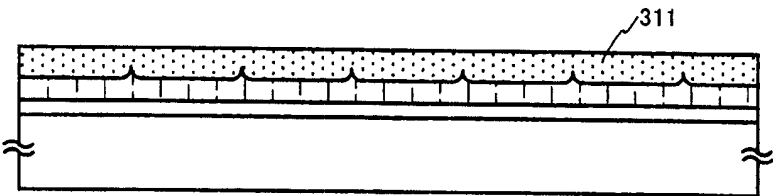


图 32A

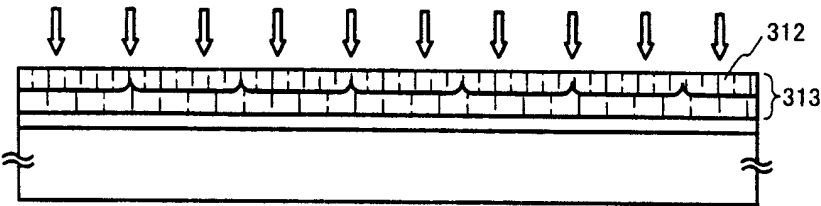
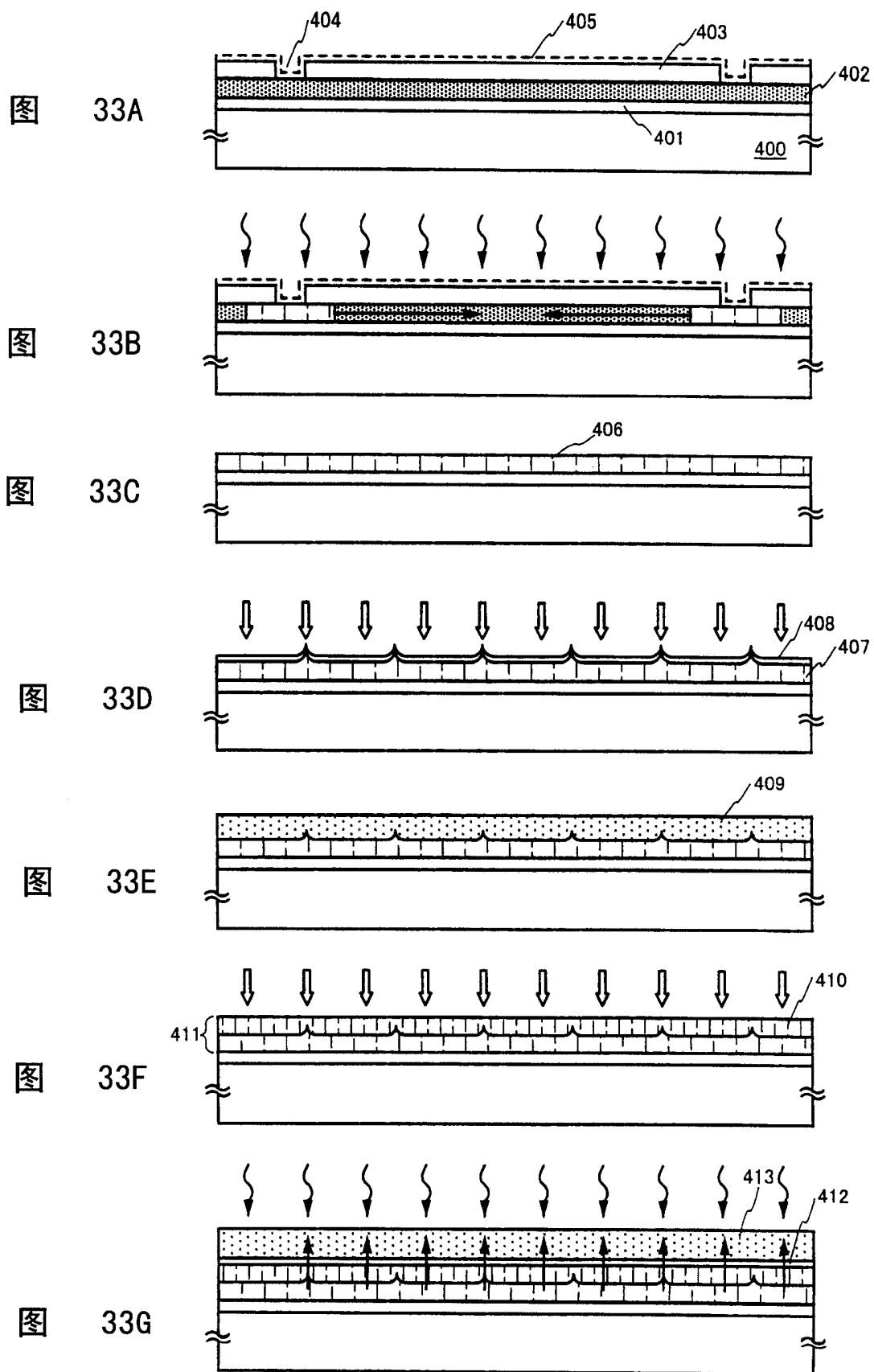
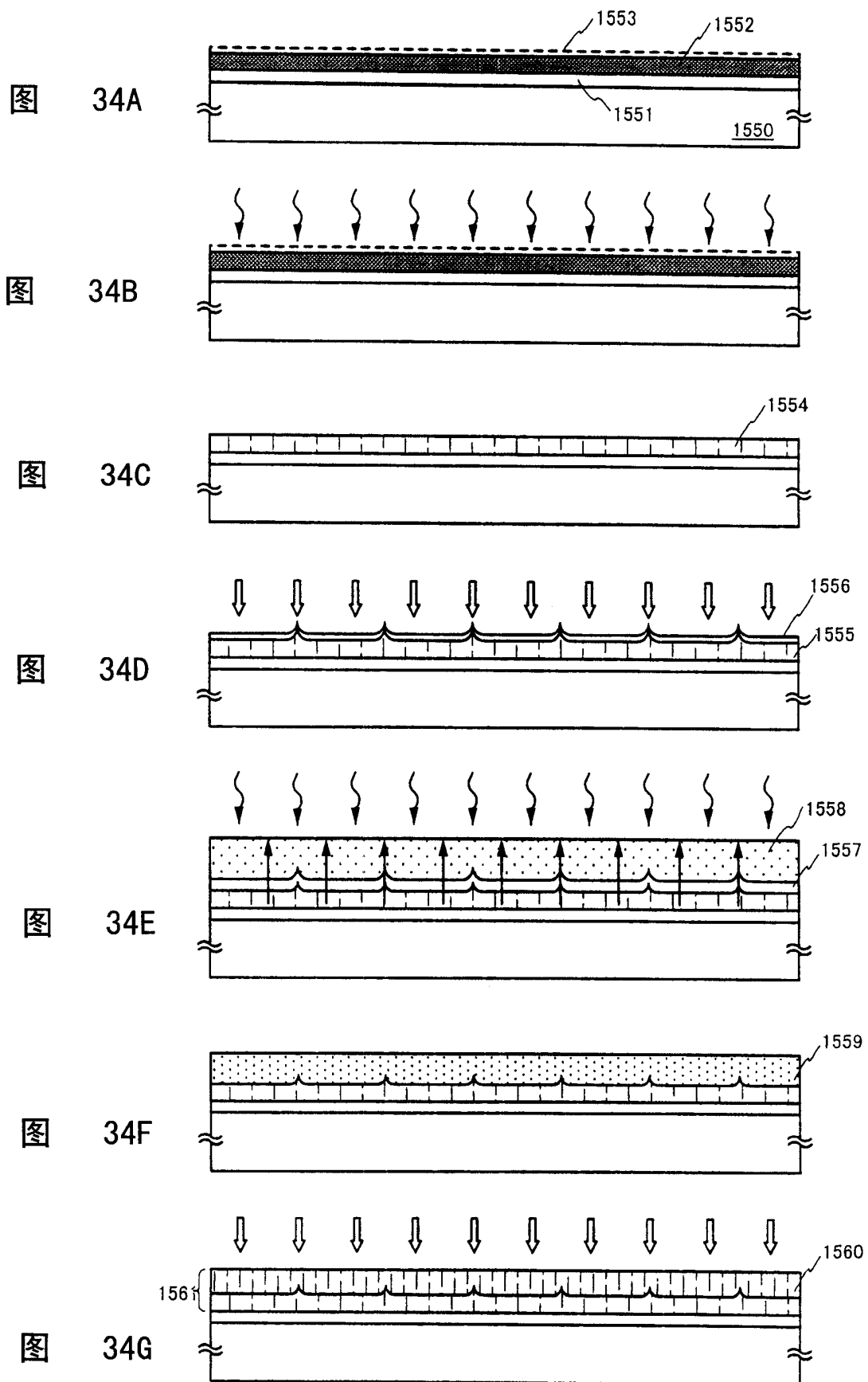


图 32B





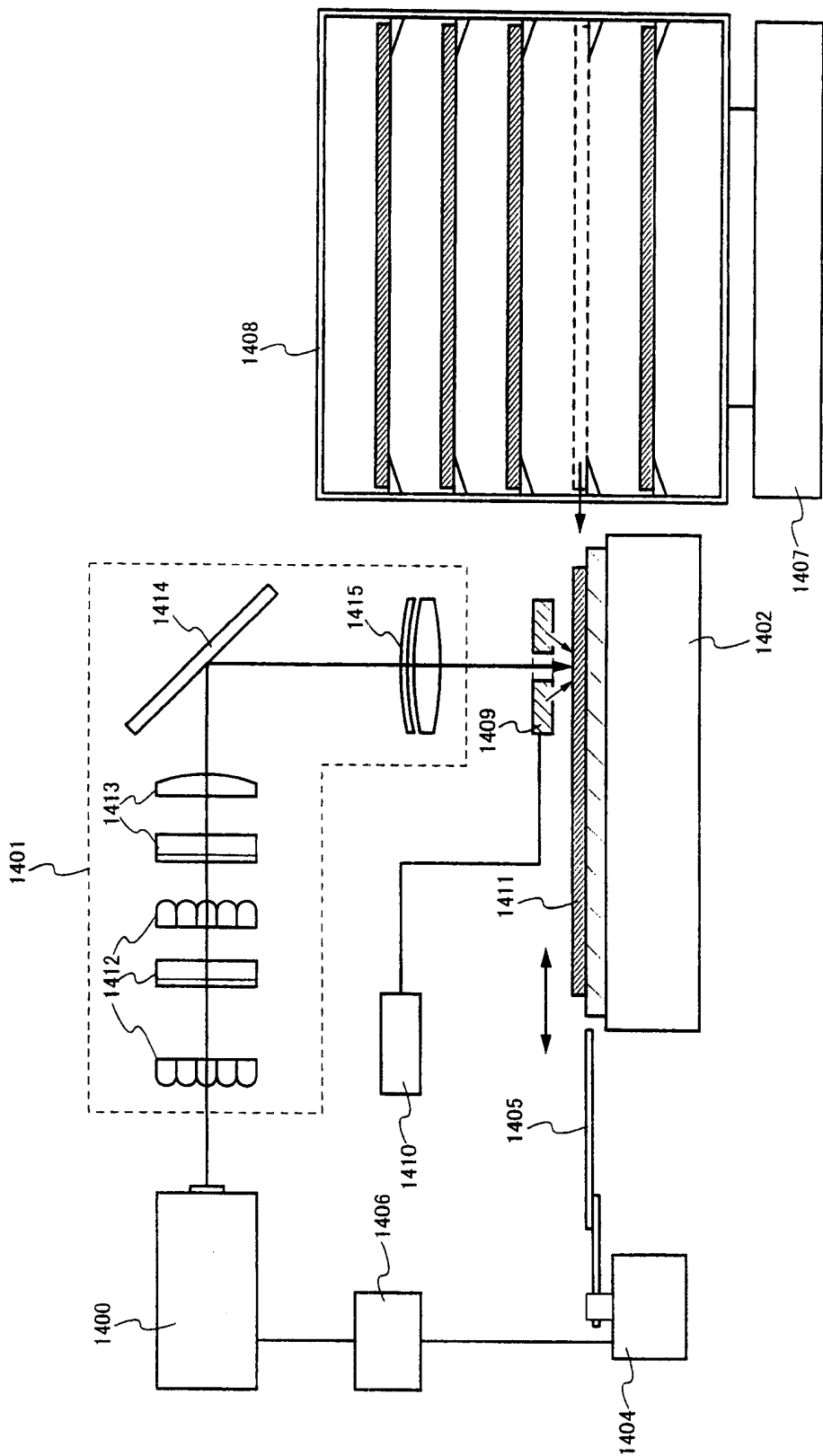


图 35

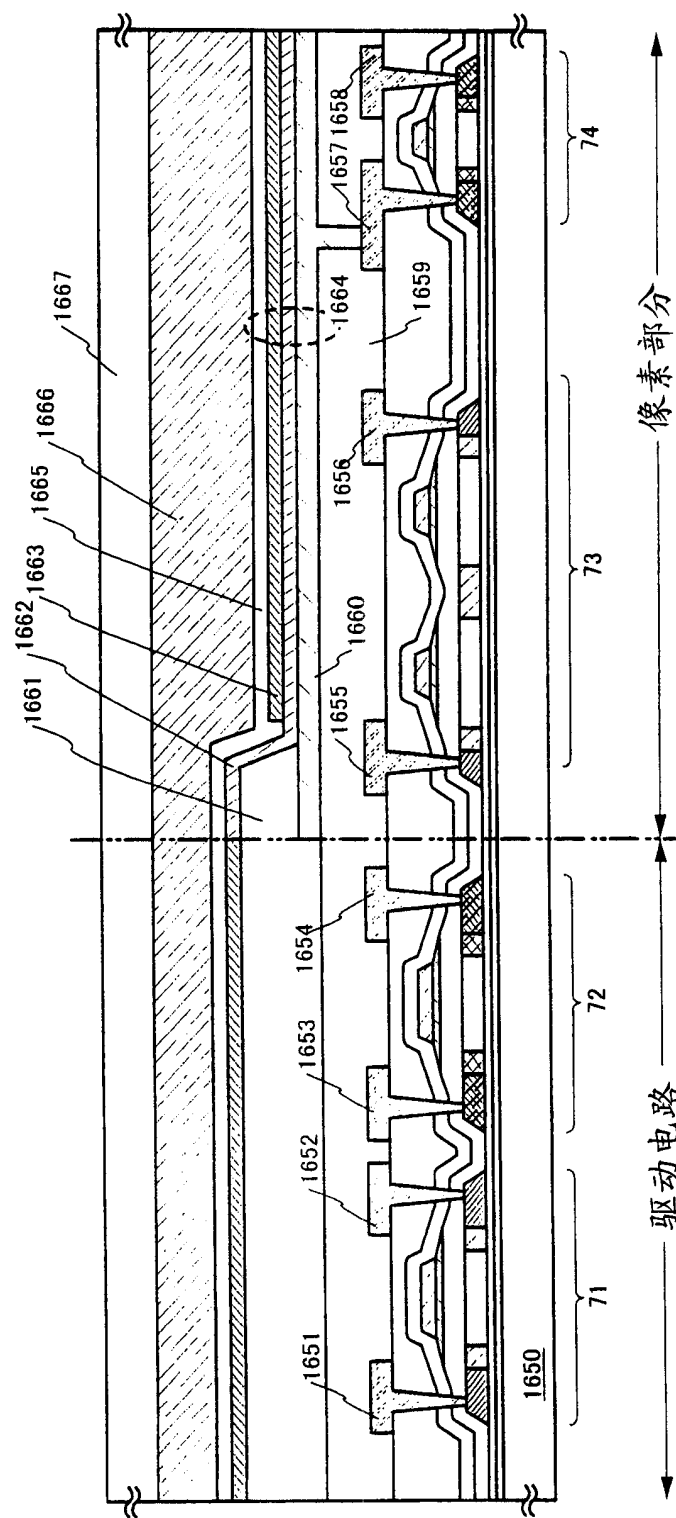
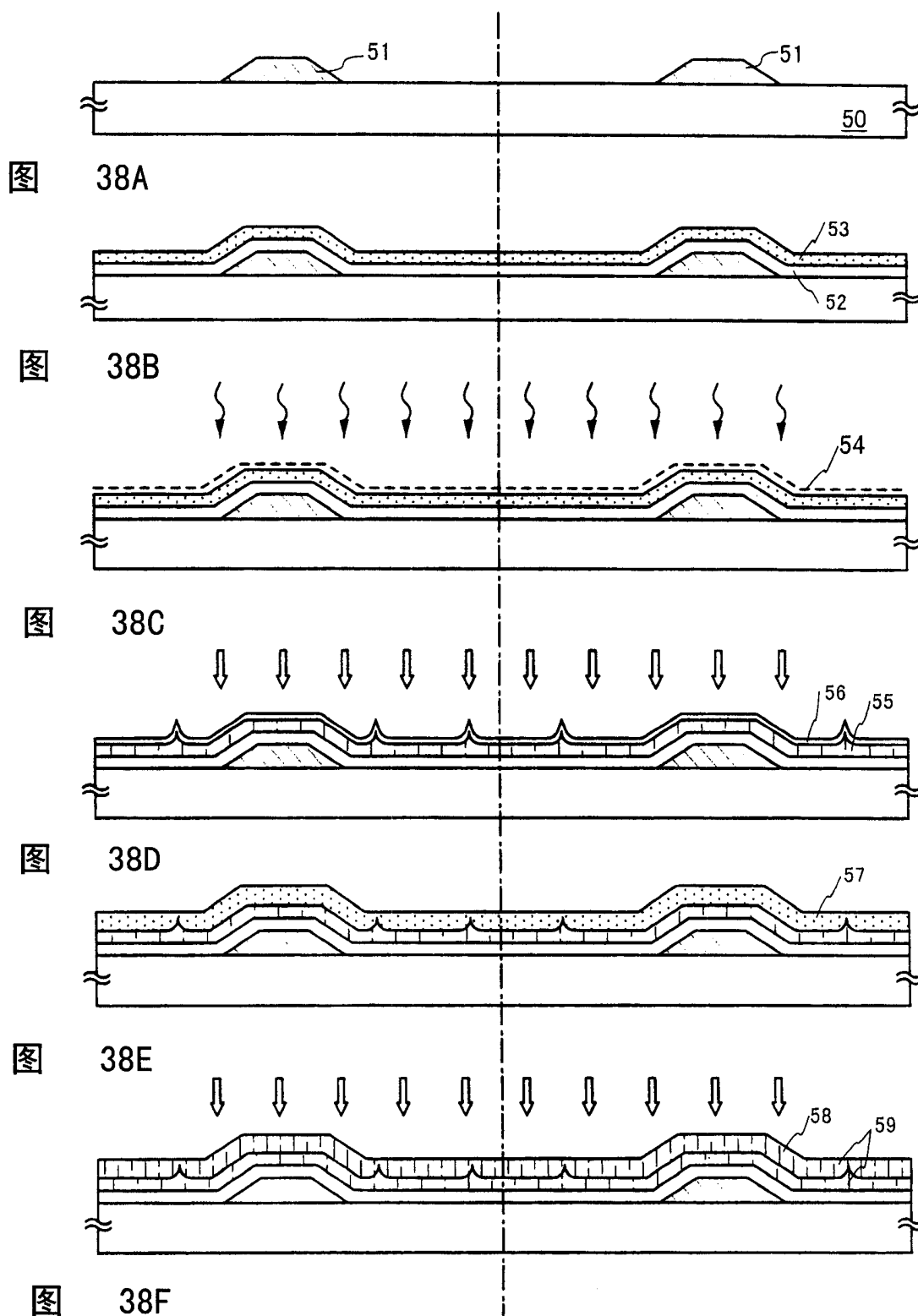


图 36



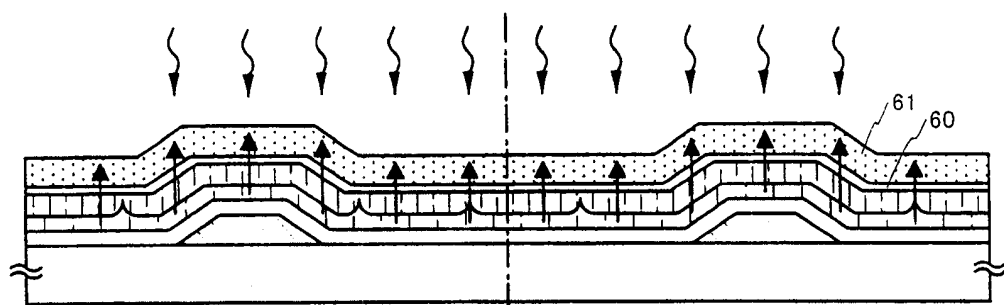


图 39A

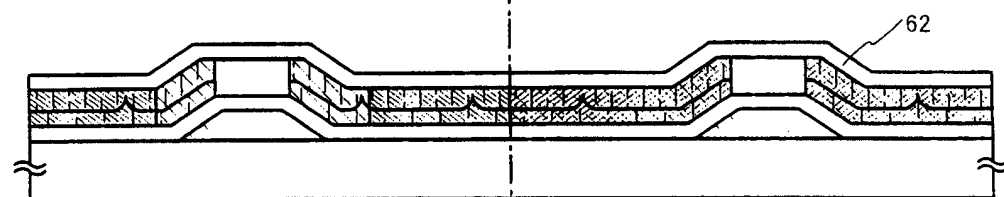


图 39B

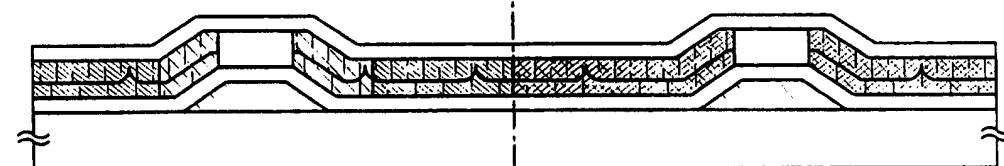


图 39C

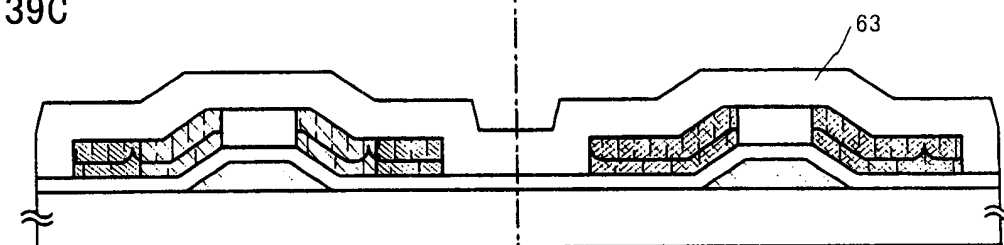


图 39D

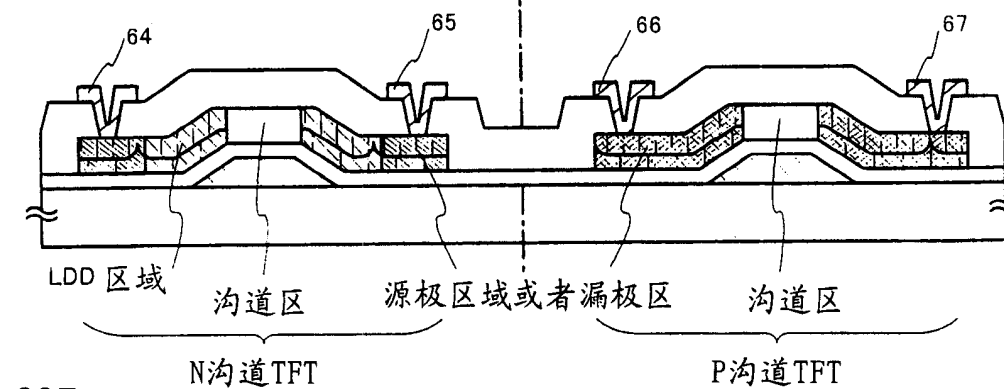
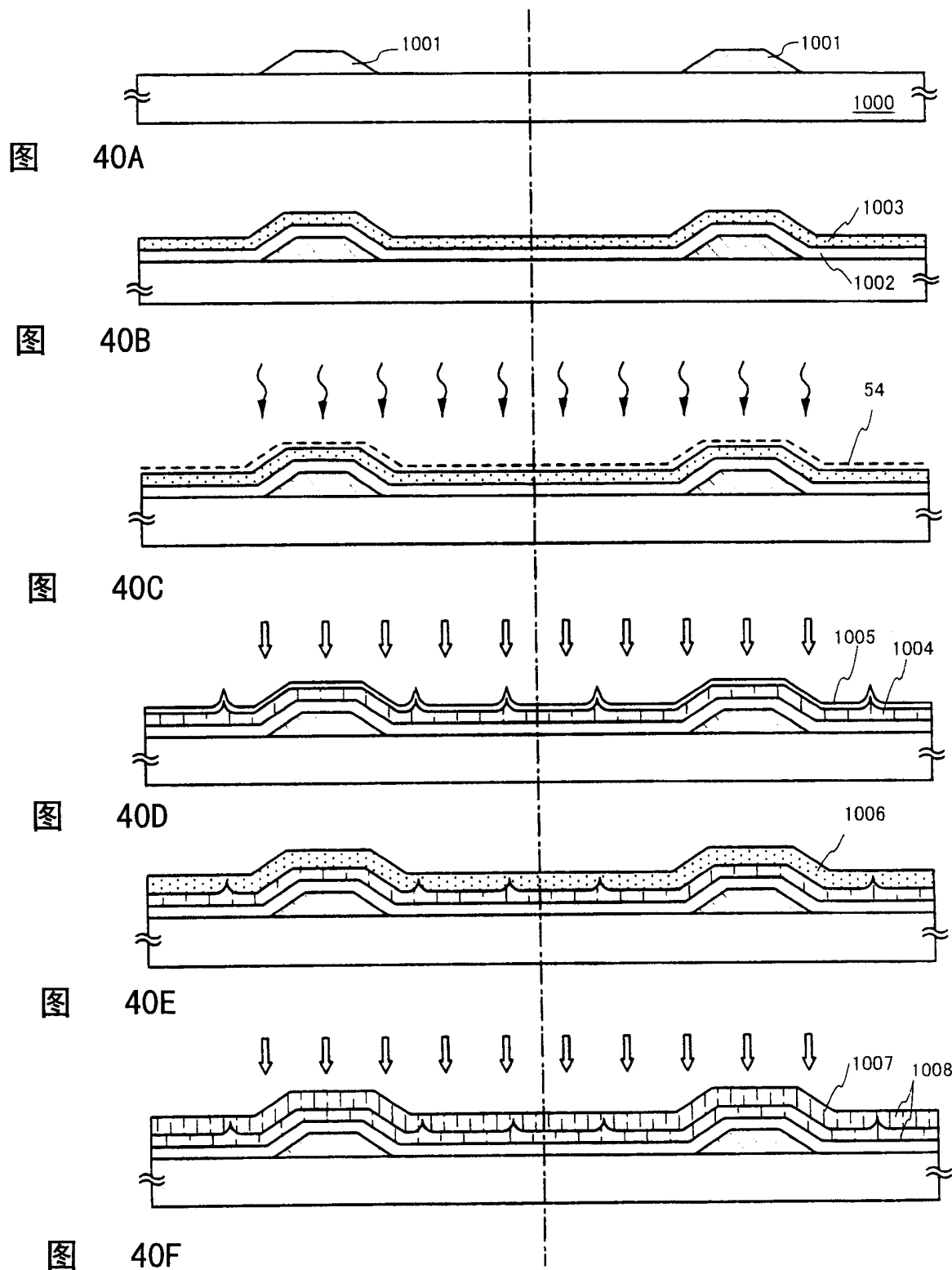


图 39E



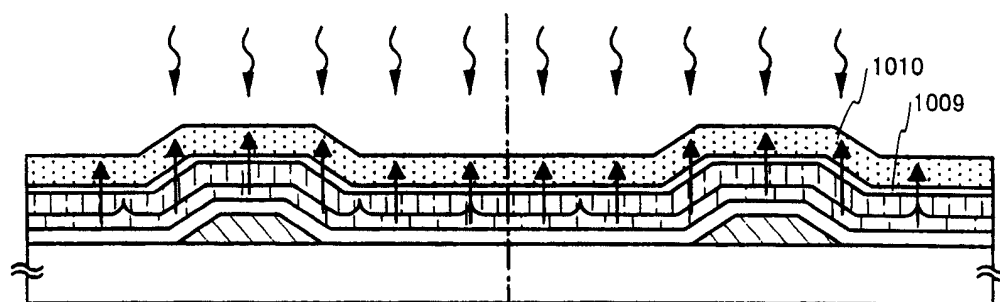


图 41A

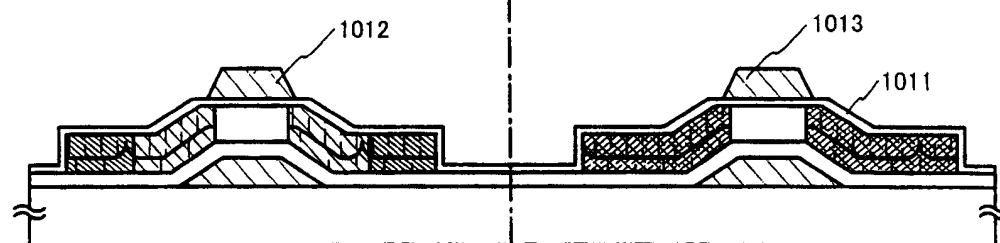


图 41B

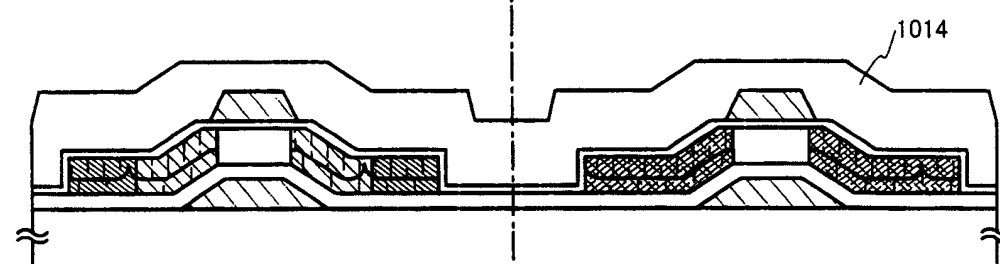


图 41C

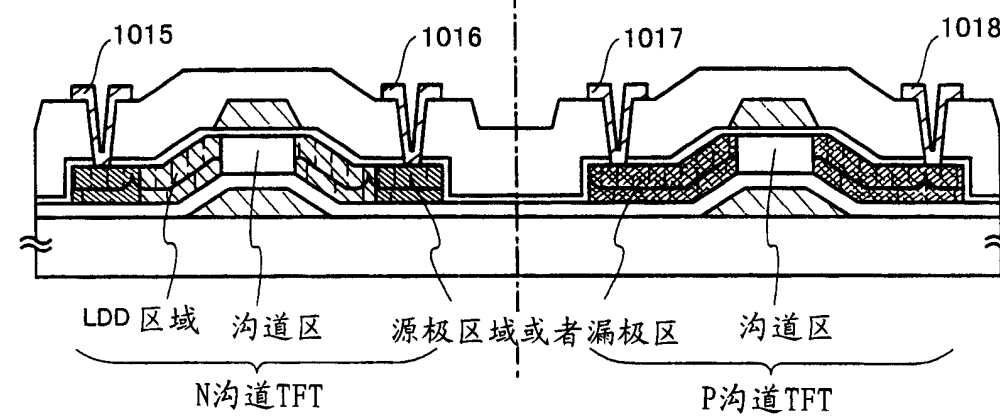


图 41D