

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 4 月 20 日 (20.04.2017)



(10) 国际公布号
WO 2017/063204 A1

- (51) 国际专利分类号:
G02F 1/133 (2006.01) *G02F 1/1337* (2006.01)
- (21) 国际申请号: PCT/CN2015/092359
- (22) 国际申请日: 2015 年 10 月 21 日 (21.10.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510659148.0 2015 年 10 月 12 日 (12.10.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 陈政鸿 (CHEN, Cheng-hung); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 姜佳丽 (JIANG, Jiali); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市威世博知识产权代理事务所 (普通合伙) (CHINA WISPRO INTELLECTUAL

PROPERTY LLP.); 中国广东省深圳市南山区高新区粤兴三道 8 号中国地质大学产学研基地中地大楼 A806, Guangdong 518057 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: DISPLAY PANEL, LIQUID CRYSTAL DISPLAY AND PREPARATION METHOD FOR DISPLAY PANEL

(54) 发明名称: 一种显示面板、液晶显示器及显示面板的制备方法

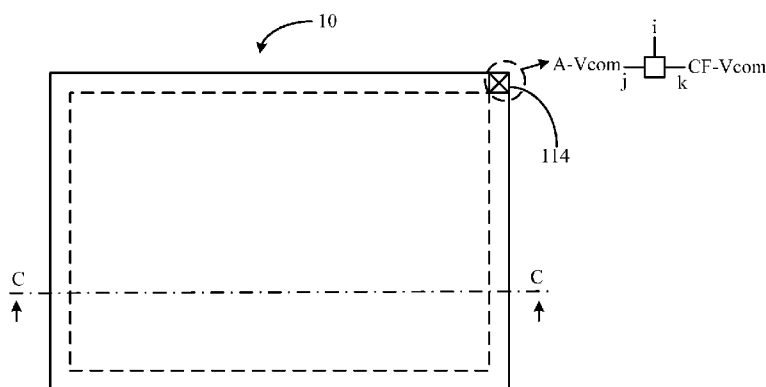


图 1

(57) Abstract: A display panel (10), a liquid crystal display (70), and a preparation method for a display panel (10). The display panel (10) is provided with at least one semiconductor switch tube (114), and the semiconductor switch tube (114) comprises a control end (i), an input end (j), and an output end (k). One of the input end (j) and the output end (k) is connected to a common voltage (A-Vcom) of an array substrate (111), and the other one is connected to a common voltage (CF-Vcom) to a color film substrate (112); and the connection and disconnection of the common voltage (A-Vcom) of the array substrate (111) and the common voltage (CF-Vcom) of the color film substrate (112) are controlled by controlling signals applied to the control end (i). When the common voltage (A-Vcom) of the array substrate (111) and the common voltage (CF-Vcom) of the color film substrate (112) are disconnected, a voltage difference used for alignment of a liquid crystal layer (113) can be formed between the color film substrate (112) and the array substrate (111) of the liquid crystal display (70) that adapts to the common voltages; and during connection, the common voltage (A-Vcom) of the array substrate (111) can be transmitted to the color film substrate (112).

(57) 摘要:

[见续页]



WO 2017/063204 A1

**本国际公布:**

— 包括国际检索报告(条约第 21 条(3))。

显示面板(10)、液晶显示器(70)及显示面板(10)的制备方法。显示面板(10)上设有至少一个半导体开关管(114)，且半导体开关管(114)包括控制端(i)、输入端(j)和输出端(k)，将输入端(j)和输出端(k)中的一个接入阵列基板(111)的公共电压(A-Vcom)，另一个接入彩膜基板(112)的公共电压(CF-Vcom)，且通过控制施加到控制端(i)的信号来控制阵列基板(111)的公共电压(A-Vcom)和彩膜基板(112)的公共电压(CF-Vcom)之间的导通和断开。阵列基板(111)的公共电压(A-Vcom)和彩膜基板(112)的公共电压(CF-Vcom)之间断开时，能够在自适应公共电压的液晶显示器(70)的彩膜基板(112)与阵列基板(111)之间形成用于液晶层(113)配向的电压差，在导通时，能够将阵列基板(111)的公共电压(A-Vcom)传递至彩膜基板(112)上。

一种显示面板、液晶显示器及显示面板的制备方法

[1] 【技术领域】

[2] 本发明涉及液晶显示技术领域，特别是涉及一种显示面板、液晶显示器及显示面板的制备方法。

[3] 【背景技术】

[4] 液晶显示器具有两大主流显示技术，一种是平面转换 (In-Plane Switching, IPS) 技术，另一种是垂直配向 (Vertical Alignment, VA) 技术，其中，垂直配向型液晶显示器因具有响应速度快、对比度高等优点而得到广泛应用。

[5] 现有技术中液晶显示器的显示面板周边设有传导片 (Transfer Pad)，用于在显示面板组立后，将显示面板中阵列基板上的公共电压Array-Vcom与彩膜基板上的公共电压CF-Vcom导通在一起。液晶显示器在实现液晶层中液晶分子的配向固化时，通常采用的制程是将显示面板中子像素单元连接的扫描线进行充电（或打开），子像素单元连接的数据线接地，同时向阵列基板的公共电压Array-Vcom接入交流信号(或其他适合液晶分子进行配向固化的信号)，使得子像素单元的像素电极与数据线电位保持一致为接地电位，而彩膜基板的公共电压CF-Vcom与阵列基板的公共电压Array-Vcom保持一致为交流信号，进而在子像素单元的像素电极与彩膜基板的公共电极（其上具有的信号为彩膜基板的公共电压CF-Vcom）之间的液晶层的两端形成合适的电压差，进而液晶层中的液晶分子能够按照预设的倾角排列，然后在适合的光照下进行固化以实现液晶层的配向。

[6] 近来，出现了自适应公共电压 (Self-adjust Vcom) 的液晶显示器，其阵列基板的公共电压是通过一功能电路模块实现，而该功能电路模块分别与阵列基板中子像素单元对应的像素电极、数据线和阵列基板的公共电压直接或间接连接，此时阵列基板的公共电压的变化将直接影响像素电极的电压变化，因此像素电极与彩膜基板之间不能形成适于液晶层配向的电压差，进而导致配向不良，甚至无法实现配向。

[7] 综上，现有在液晶显示面板组立后，在其周边设置传导片实现阵列基板的公共

电压与彩膜基板的公共电压导通的技术不能满足自适应公共电压的液晶显示器在配向时的要求。

[8] **【发明内容】**

[9] 本发明主要解决的技术问题是提供一种显示面板、液晶显示器及显示面板的制备方法，使得彩膜基板与阵列基板之间能够形成用于液晶层配向的稳定的电压差。

[10] 为解决上述技术问题，本发明采用的一个技术方案是提供一种显示面板，该显示面板包括相对间隔设置的阵列基板和彩膜基板，显示面板还包括至少一个半导体开关管，半导体开关管包括控制端、输入端和输出端，其中，输入端和输出端中的一个接入阵列基板的公共电压，另一个接入彩膜基板的公共电压，且通过控制施加至控制端的信号来控制阵列基板的公共电压和彩膜基板的公共电压之间的导通和断开。

[11] 其中，在显示面板进行配向时，通过向控制端施加第一控制电压使得输入端和输出端之间呈现关闭状态，进而使得阵列基板的公共电压和彩膜基板的公共电压之间断开；在完成配向后显示面板正常工作时，通过向控制端施加第二控制电压使得输入端和输出端呈现导通状态，进而使得阵列基板的公共电压和彩膜基板的公共电压之间导通。

[12] 其中，半导体开关管为薄膜晶体管，控制端为薄膜晶体管的栅极，输入端为薄膜晶体管的源极，输出端为薄膜晶体管的漏极。

[13] 其中，第一控制电压为低电压，第二控制电压为高电压。

[14] 其中，第一控制电压为-8v~0v的信号，第二控制电压为25v~35v的信号。

[15] 其中，半导体开关管设置在显示面板的非显示区域。

[16] 其中，多个半导体开关管间隔设置在阵列基板上，且位于非显示区域的周边边缘。

[17] 可选的，多个半导体开关管间隔设置在彩膜基板上，且位于非显示区域的周边边缘。

[18] 为解决上述技术问题，本发明采用的另一个技术方案是提供一种液晶显示器，该液晶显示器包括显示面板，该显示面板包括相对间隔设置的阵列基板和彩膜

基板，显示面板还包括至少一个半导体开关管，半导体开关管包括控制端、输入端和输出端，其中，输入端和输出端中的一个接入阵列基板的公共电压，另一个接入彩膜基板的公共电压，且通过控制施加至控制端的信号来控制阵列基板的公共电压和彩膜基板的公共电压之间的导通和断开。

[19] 其中，在显示面板进行配向时，通过向控制端施加第一控制电压使得输入端和输出端之间呈现关闭状态，进而使得阵列基板的公共电压和彩膜基板的公共电压之间断开；在完成配向后显示面板正常工作时，通过向控制端施加第二控制电压使得输入端和输出端呈现导通状态，进而使得阵列基板的公共电压和彩膜基板的公共电压之间导通。

[20] 其中，半导体开关管为薄膜晶体管，控制端为薄膜晶体管的栅极，输入端为薄膜晶体管的源极，输出端为薄膜晶体管的漏极。

[21] 其中，第一控制电压为低电压，第二控制电压为高电压。

[22] 其中，第一控制电压为-8v~0v的信号，第二控制电压为25v~35v的信号。

[23] 其中，半导体开关管设置在显示面板的非显示区域。

[24] 其中，多个半导体开关管间隔设置在阵列基板上，且位于非显示区域的周边边缘。

[25] 可选的，多个半导体开关管间隔设置在彩膜基板上，且位于非显示区域的周边边缘。

[26] 为解决上述技术问题，本发明采用的又一个技术方案是提供一种显示面板的制备方法，该显示面板包括相对间隔设置的阵列基板和彩膜基板，该制备方法包括以下步骤：

[27] 在显示面板上设置至少一个半导体开关管，半导体开关管包括控制端、输入端和输出端；

[28] 将输入端和输出端中的一个接入阵列基板的公共电压，另一个接入彩膜基板的公共电压；

[29] 在显示面板进行配向时，通过向控制端施加第一控制电压使得输入端和输出端之间呈现关闭状态，进而使得阵列基板的公共电压和彩膜基板的公共电压之间断开；

[30] 在完成配向后显示面板正常工作时，通过向控制端施加第二控制电压使得输入端和输出端呈现导通状态，进而使得阵列基板的公共电压和彩膜基板的公共电压之间导通。

[31] 本发明的有益效果是：本发明提供的显示面板、液晶显示器及显示面板的制备方法，通过在显示面板上设置至少一个半导体开关管，且该半导体开关管包括控制端、输入端和输出端，将输入端和输出端中的一个接入阵列基板的公共电压，另一个接入彩膜基板的公共电压，且通过控制施加至控制端的信号来控制阵列基板的公共电压和彩膜基板的公共电压之间的导通和断开。本发明提供的显示面板组立后，在其周边边缘不再设置传导片实现阵列基板的公共电压与彩膜基板的公共电压导通，与现有技术相比，本发明通过控制半导体开关管的控制端的信号能够使得阵列基板的公共电压与彩膜基板的公共电压之间的导通和断开，在断开时能够实现阵列基板的像素电极的电压与彩膜基板的公共电压为互相独立的、可单独控制的信号，进而使得彩膜基板与阵列基板之间能够形成用于液晶层配向的电压差，实现自适应公共电压的液晶显示器能够正常配向，以改善其显示品质及显示效果；在导通时能够将阵列基板的公共电压传递至彩膜基板上。

[32] **【附图说明】**

[33] 图1是本发明提供的显示面板一实施方式的结构示意图；

[34] 图2是图1中显示面板沿C-C的截面结构示意图；

[35] 图3是图1中半导体开关管为薄膜晶体管的结构示意图；

[36] 图4是图1中显示面板包括多个子像素单元的等效电路示意图；

[37] 图5是图4中在液晶层形成预设交流电压差的时序示意图；

[38] 图6是本发明提供的显示面板的另一实施方式的结构示意图；

[39] 图7是本发明提供的液晶显示器一实施方式的结构示意图；

[40] 图8是本发明提供的显示面板的制备方法一实施方式的流程示意图。

[41] **【具体实施方式】**

[42] 下面结合附图和实施方式对本发明进行详细说明。

[43] 请参阅图1和图2，其中图1是本发明提供的显示面板一实施方式的结构示意图

，图2是图1中显示面板沿C-C的截面结构示意图。如图2所示，该显示面板10包括相对间隔设置的阵列基板111和彩膜基板112，及位于彩膜基板112和阵列基板111之间的液晶层113，结合图1所示，显示面板10还包括至少一个半导体开关管114，图1中示例为包括一个半导体开关管114，其包括控制端i、输入端j和输出端k，其中，输入端j和输出端k中的一个接入阵列基板111的公共电压Array-Vcom，另一个接入彩膜基板112的公共电压CF-Vcom，图1中示例为输入端j接入阵列基板111的公共电压Array-Vcom（图1中示为A-Vcom），输出端k接入彩膜基板112的公共电压CF-Vcom，且通过控制施加至控制端i的信号来控制阵列基板111的公共电压Array-Vcom和彩膜基板112的公共电压CF-Vcom之间的导通和断开。

[44] 其中，控制阵列基板111的公共电压Array-Vcom和彩膜基板112的公共电压CF-Vcom之间的导通和断开具体是通过在显示面板10上不设置传导片，而设置半导体开关管114来实现。

[45] 请继续参阅图2，进一步的，阵列基板111的上表面设置有像素电极115和与像素电极115绝缘设置的公共电极117，彩膜基板112的表面上设置有公共电极116。其中阵列基板111的公共电极117上施加或具有的信号为阵列基板111的公共电压Array-Vcom，彩膜基板112的公共电极116上施加或具有的信号为彩膜基板112的公共电压CF-Vcom。

[46] 其中，在显示面板10进行配向时，通过向控制端i施加第一控制电压使得输入端j和输出端k之间呈现关闭状态，进而使得阵列基板111的公共电压Array-Vcom和彩膜基板112的公共电压CF-Vcom之间断开，此时半导体开关管114的输入端j和输出端k之间呈现关闭状态，且漏电流较小，若通过向彩膜基板112的公共电极116上施加用于配向的公共电压CF-Vcom，则该公共电压CF-Vcom无法经由半导体开关管114传递至阵列基板111的公共电极117上以形成公共电压Array-Vcom，进而无法对像素电极115的电压产生影响，即像素电极115的电压呈现出与彩膜基板112的公共电压CF-Vcom不同的压差，用于在阵列基板111和彩膜基板112之间形成能够实现液晶层113配向的预设电压差；在完成配向后显示面板10正常工作时，通过向控制端i施加第二控制电压使得输入端j和输出端k呈现导通状态，进而使得阵列基板111的公共电压Array-Vcom和彩膜基板112的公共电压CF-Vc

om之间导通，以实现显示面板10的正常显示。

[47] 请参阅图3，图3是图1中半导体开关管为薄膜晶体管的结构示意图。结合图1和图3所示，在一具体实施例中，半导体开关管114为薄膜晶体管TFT，图3中示例为N型薄膜晶体管TFT，此时控制端i为薄膜晶体管TFT的栅极G，输入端j为薄膜晶体管TFT的源极S，输出端k为薄膜晶体管TFT的漏极D。在其他实施方式中，也可选输入端j为薄膜晶体管TFT的漏极D，输出端k为薄膜晶体管TFT的源极S。

[48] 其中，当薄膜晶体管TFT为N型时，施加至栅极G的电压为低电压时，该薄膜晶体管TFT的源极S和漏极D为关闭状态；施加至栅极G的电压为高电压时，该薄膜晶体管TFT的源极S和漏极D为导通状态。

[49] 可以理解的是，施加至控制端i的第一控制电压为低电压，使得输入端j和输出端k之间呈现关闭状态；而施加至控制端i的第二控制电压为高电压，使得输入端j和输出端k之间呈现导通状态。在一具体实施例中，第一控制电压为-8v~0v的信号，第二控制电压为25v~35v的信号。

[50] 其中，当薄膜晶体管TFT为P型时，施加至栅极G的电压为高电压时，该薄膜晶体管TFT的源极S和漏极D为关闭状态；施加至栅极G的电压为低电压时，该薄膜晶体管TFT的源极S和漏极D为导通状态。

[51] 在其他实施方式中，半导体开关管114可选是场效应管FET，如结型场效应管(JFET)或绝缘栅型场效应管(MOSFET)，此时控制端i为场效应管FET的栅极G，输入端j为场效应管FET的源极S，输出端k为场效应管FET的漏极D，其与上述半导体开关管114为薄膜晶体管TFT的工作原理相似，此处不再赘述。

[52] 请一并参阅图4，图4是图1中显示面板包括多个子像素单元的等效电路示意图。如图4所示，显示面板10包括沿行方向和列方向阵列式排布的多个子像素单元Pixel、沿列方向设置的多条数据线和沿行方向设置的多条扫描线，图4中以Dn表示第n条数据线，Gn表示第n条扫描线，n为正整数，其中每个子像素单元Pixel包括像素场效应管T和电容单元M，像素场效应管T包括栅极(G)、源极(S)和漏极(D)，像素场效应管T的栅极G连接对应的扫描线以接收行驱动信号，像素场效应管T的源极S连接对应列的数据线以接收列驱动信号，电容单元M包括并列的液晶层113中液晶分子形成的液晶电容C_{lc}和存储电容C_s，其中每个子

像素单元T的液晶电容C_{lc}和存储电容C_s的同一端连接对应像素场效应管T的漏极D，具体的，像素场效应管T的漏极D连接像素电极115（如图2中所示），使得液晶电容C_{lc}的一端连接像素电极115，液晶电容C_{lc}的另一端通过连接彩膜基板112的公共电极116而接入彩膜基板112的公共电压CF-V_{com}，存储电容C_s的另一端通过连接阵列基板111的公共电极117而接入阵列基板111的公共电压Array-V_{com}（图4中以A-V_{com}示例），可选在将彩膜基板112、阵列基板111与液晶层113组立为显示面板10之前或之后，且在配向前，当阵列基板111的公共电压Array-V_{com}和彩膜基板112的公共电压CF-V_{com}之间断开时，通过将每个所述像素场效应管T的栅极G打开，且通过向像素场效应管T连接的数据线上输入第三控制电压，使得对应的像素电极115的电压为第三控制电压，同时向彩膜基板112的公共电压CF-V_{com}接入第四控制电压，以在液晶层113的两端形成预设的交流电压差。

- [53] 其中，显示面板10的阵列基板111上包括沿列方向设置的多条数据线和沿行方向设置的多条扫描线，设置在相邻的数据线和扫描线围合区域的像素场效应管T及像素电极115。其中，每个像素场效应管T包括栅极G、源极S和漏极D，像素场效应管T的栅极S连接对应的扫描线以接收行驱动信号，像素场效应管T的源极S连接对应列的数据线以接收列驱动信号，漏极D连接对应的像素电极115，其中每个像素电极115与彩膜基板112具体是其上的公共电极116之间夹设液晶层113中液晶分子以形成液晶电容C_{lc}，液晶电容C_{lc}的一端连接像素电极115，液晶电容C_{lc}的另一端接入彩膜基板112的公共电压CF-V_{com}，在彩膜基板112、阵列基板111与液晶层113组立为显示面板10之前或之后，且在进行配向之前，当阵列基板111的公共电压Array-V_{com}和彩膜基板112的公共电压CF-V_{com}之间断开时，通过将每个像素场效应管T的栅极G打开，通过向像素场效应管T连接的数据线上输入第三控制电压，则与对应的数据线连接的像素场效应管T的源极S也为第三控制电压，对应的像素场效应管T的漏极D也为第三控制电压，进而使得对应的像素电极115的电压为第三控制电压，同时向彩膜基板112的公共电压CF-V_{com}接入第四控制电压，以在液晶层113的两端形成预设的交流电压差。

- [54] 请参阅图5，图5是图4中在液晶层形成预设交流电压差的时序示意图。如图5所

示，以第三控制电压为接地零电压、第四控制电压为交流电压为例进行说明。当向沿行方向设置的多条扫描线（图5中以Scan line表示）上施加直流电压使得每个子像素单元Pixel中的像素场效应管T的栅极G打开，向对应的数据线（图5中以Data line表示）上施加接地零电压，此时像素电极115上也为接地零电压，而自适应公共电压的液晶面板是将数据线上的信号传递到阵列基板111的公共电极117上，此时阵列基板111的公共电压Array-Vcom（图5中以A-Vcom表示）也是接地零电压，在彩膜基板112的公共电极116上施加交流电压作为公共电压CF-Vcom时，使得像素电极115与彩膜基板112的公共电极116之间即液晶层113的两端具有交流电压差，进而液晶层113中的液晶分子能够在交流电压差的作用下按照预设倾角排列，在合适的光照下将按照预设倾角排列的液晶分子固化以实现液晶层的配向。

[55] 在其他实施方式中，可选第三控制电压为交流电压，第四控制电压为接地零电压，或其他能够使得第三控制电压和第四控制电压形成适合液晶层配向的预设的交流电压差的电压信号。

[56] 请继续参阅图1，半导体开关管114设置在显示面板10的非显示区域，如图1中所示，虚线内部的区域为显示面板110的显示区域，该区域在阵列基板111和彩膜基板112之间夹设有液晶层113，其他区域为非显示区域，其在阵列基板111和彩膜基板112之间通常不含有液晶层113，主要用于与外部电路进行线路连接。

[57] 可以理解的是，阵列基板111和彩膜基板112也可选分为显示区域和非显示区域，分别用于与相对设置的彩膜基板112或阵列基板111夹设或不夹设液晶层113。

[58] 请参阅图6，图6是本发明提供的显示面板的另一实施方式的结构示意图。如图6所示，该显示面板60包括与图1所示的显示面板10基本相同的元件并由相同的附图标记进行标示。该显示面板60与图1的区别在于，其包括多个半导体开关管114，该多个半导体开关管114间隔设置在显示面板60的非显示区域，具体可选是设置在非显示区域的周边边缘。

[59] 进一步的，该多个半导体开关管114间隔设置在阵列基板111上，且位于阵列基板111的非显示区域的周边边缘。可选的，多个半导体开关管114间隔设置在彩膜基板112上，且位于彩膜基板112的非显示区域的周边边缘。

- [60] 请参阅图7，图7是本发明提供的液晶显示器一实施方式的结构示意图。如图7所示，该液晶显示器70包括上述本发明提供的显示面板，即包括与图1或图6所示的显示面板10或60基本相同的元件并由相同的附图标记进行标示。其中图7中示例为包括图6的显示面板60。
- [61] 进一步的，该液晶显示器70还包括柔性电路板71，柔性电路板71用于设置显示面板10的驱动电路，其中，柔性电路板71例如可为COF(Chip On Flim)柔性基板及设置在柔性基板上的驱动芯片。
- [62] 请继续参阅图7，柔性电路板71包括位于显示面板60天侧的多个源极子柔性电路板711和位于显示面板60水平两侧的多个栅极子柔性电路板712，图7中示例为4个源极子柔性电路板711和6个栅极子柔性电路板712，分别用于向显示面板60具体是阵列基板111的数据线上施加列驱动信号和向显示面板60具体是阵列基板111的扫描线上施加行驱动信号。
- [63] 其中，通常情况下，液晶显示器70中源极子柔性电路板711和栅极子柔性电路板712数目分别为至少两个，具体数值不限。在其他实施方式中，若液晶显示器70的显示面板60的尺寸较小，也可选源极子柔性电路板711和栅极子柔性电路板712数目分别为1个。
- [64] 其中，显示面板10进行液晶配向后，柔性电路板71与显示面板60进行邦定（Bonding），在邦定后也位于显示面板10的非显示区域。进一步的，如图7所示，源极子柔性电路板711和栅极子柔性电路板712与半导体开关114间隔设置。
- [65] 请参阅图8，图8是本发明提供的显示面板的制备方法一实施方式的流程示意图。该显示面板包括相对间隔设置的阵列基板和彩膜基板，该制备方法包括以下步骤：
- [66] 步骤801：在显示面板上设置至少一个半导体开关管，半导体开关管包括控制端、输入端和输出端；
- [67] 步骤802：将输入端和输出端中的一个接入阵列基板的公共电压，另一个接入彩膜基板的公共电压；
- [68] 步骤803：在显示面板进行配向时，通过向控制端施加第一控制电压使得输入端和输出端之间呈现关闭状态，进而使得阵列基板的公共电压和彩膜基板的公

共电压之间断开；

[69] 步骤804：在完成配向后显示面板正常工作时，通过向控制端施加第二控制电压使得输入端和输出端呈现导通状态，进而使得阵列基板的公共电压和彩膜基板的公共电压之间导通。

[70] 其中，本实施方式中的显示面板与上述图1或图6所示的显示面板10或60具有相同的结构，步骤801至步骤804对应制备上述显示面板时的各个组成部分进行的操作，此处不再赘述。

[71] 其中，步骤803在使得阵列基板的公共电压与彩膜基板的公共电压断开时，具体是通过在显示面板上不设置传导片，而设置半导体开关管且控制其输入端和输出端断开来实现。

[72] 其中，在步骤803之后、步骤804之前该制备方法进一步包括以下步骤：

[73] 将每个像素场效应管的栅极打开；

[74] 向每个像素场效应管连接的数据线上输入第三控制电压，使得像素场效应管连接的像素电极的电压为第三控制电压，同时向彩膜基板的公共电压接入第四控制电压，以在液晶层上形成预设的交流电压差。

[75] 其中，第三控制电压为接地零电压，第四控制电压为交流电压。在其他实施方式中，可选第三控制电压为交流电压，第四控制电压为接地零电压，或其他能够使得第三控制电压和第四控制电压形成适合液晶层配向的预设的交流电压差的电压信号。

[76] 进一步的，在液晶层上形成预设的交流电压差的步骤之后、在步骤804之前，该制备方法进一步包括以下步骤：

[77] 施加光照在具有预设电压差的液晶层上使得液晶层中的液晶分子能够按照预设倾角排列的方式进行固化。该步骤是实现液晶层的配向固化的步骤。

[78] 区别于现有技术，本发明提供的显示面板、液晶显示器及显示面板的制备方法，通过在显示面板上设置至少一个半导体开关管，且该半导体开关管包括控制端、输入端和输出端，将输入端和输出端中的一个接入阵列基板的公共电压，另一个接入彩膜基板的公共电压，且通过控制施加至控制端的信号来控制阵列基板的公共电压和彩膜基板的公共电压之间的导通和断开。本发明提供的显示

面板组立后，在其周边边缘不再设置传导片实现阵列基板的公共电压与彩膜基板的公共电压导通，与现有技术相比，本发明通过控制半导体开关管的控制端的信号能够使得阵列基板的公共电压与彩膜基板的公共电压之间的导通和断开，在断开时能够实现阵列基板的像素电极的电压与彩膜基板的公共电压为互相独立的、可单独控制的信号，进而使得彩膜基板与阵列基板之间能够形成用于液晶层配向的电压差，实现自适应公共电压的显示面板或液晶显示器能够正常配向，以改善其显示品质及显示效果；在导通时能够将阵列基板的公共电压传递至彩膜基板上。

- [79] 以上仅为本发明的实施方式，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权利要求书

- [权利要求 1] 一种显示面板，所述显示面板包括相对间隔设置的阵列基板和彩膜基板，其中，所述显示面板还包括至少一个半导体开关管，所述半导体开关管包括控制端、输入端和输出端，其中，所述输入端和所述输出端中的一个接入所述阵列基板的公共电压，另一个接入所述彩膜基板的公共电压，且通过控制施加至所述控制端的信号来控制所述阵列基板的公共电压和所述彩膜基板的公共电压之间的导通和断开。
- [权利要求 2] 根据权利要求1所述的显示面板，其中，在所述显示面板进行配向时，通过向所述控制端施加第一控制电压使得所述输入端和所述输出端之间呈现关闭状态，进而使得所述阵列基板的公共电压和所述彩膜基板的公共电压之间断开；
在完成配向后所述显示面板正常工作时，通过向所述控制端施加第二控制电压使得所述输入端和所述输出端呈现导通状态，进而使得所述阵列基板的公共电压和所述彩膜基板的公共电压之间导通。
- [权利要求 3] 根据权利要求1所述的显示面板，其中，所述半导体开关管为薄膜晶体管，其中所述控制端为所述薄膜晶体管的栅极，所述输入端为所述薄膜晶体管的源极，所述输出端为所述薄膜晶体管的漏极。
- [权利要求 4] 根据权利要求2所述的显示面板，其中，所述第一控制电压为低电压，所述第二控制电压为高电压。
- [权利要求 5] 根据权利要求4所述的显示面板，其中，所述第一控制电压为-8v~0v的信号，所述第二控制电压为25v~35v的信号。
- [权利要求 6] 根据权利要求1所述的显示面板，其中，所述半导体开关管设置在所述显示面板的非显示区域。
- [权利要求 7] 根据权利要求6所述的显示面板，其中，多个所述半导体开关管间隔设置在所述阵列基板上，且位于所述非显示区域的周边边缘。

- [权利要求 8] 根据权利要求6所述的显示面板，其中，多个所述半导体开关管间隔设置在所述彩膜基板上，且位于所述非显示区域的周边边缘。
- [权利要求 9] 一种液晶显示器，其中，所述液晶显示器包括显示面板，所述显示面板包括相对间隔设置的阵列基板和彩膜基板，所述显示面板还包括至少一个半导体开关管，所述半导体开关管包括控制端、输入端和输出端，其中，所述输入端和所述输出端中的一个接入所述阵列基板的公共电压，另一个接入所述彩膜基板的公共电压，且通过控制施加至所述控制端的信号来控制所述阵列基板的公共电压和所述彩膜基板的公共电压之间的导通和断开。
- [权利要求 10] 根据权利要求9所述的液晶显示器，其中，在所述显示面板进行配向时，通过向所述控制端施加第一控制电压使得所述输入端和所述输出端之间呈现关闭状态，进而使得所述阵列基板的公共电压和所述彩膜基板的公共电压之间断开；
在完成配向后所述显示面板正常工作时，通过向所述控制端施加第二控制电压使得所述输入端和所述输出端呈现导通状态，进而使得所述阵列基板的公共电压和所述彩膜基板的公共电压之间导通。
- [权利要求 11] 根据权利要求9所述的液晶显示器，其中，所述半导体开关管为薄膜晶体管，其中所述控制端为所述薄膜晶体管的栅极，所述输入端为所述薄膜晶体管的源极，所述输出端为所述薄膜晶体管的漏极。
- [权利要求 12] 根据权利要求10所述的液晶显示器，其中，所述第一控制电压为低电压，所述第二控制电压为高电压。
- [权利要求 13] 根据权利要求12所述的液晶显示器，其中，所述第一控制电压为-8v~0v的信号，所述第二控制电压为25v~35v的信号。
- [权利要求 14] 根据权利要求9所述的液晶显示器，其中，所述半导体开关管设置在所述显示面板的非显示区域。
- [权利要求 15] 根据权利要求14所述的液晶显示器，其中，多个所述半导体开关

管间隔设置在所述阵列基板上，且位于所述非显示区域的周边边缘。

[权利要求 16] 根据权利要求14所述的液晶显示器，其中，多个所述半导体开关管间隔设置在所述彩膜基板上，且位于所述非显示区域的周边边缘。

[权利要求 17] 一种显示面板的制备方法，所述显示面板包括相对间隔设置的阵列基板和彩膜基板，其中，所述制备方法包括以下步骤：
在所述显示面板上设置至少一个半导体开关管，所述半导体开关管包括控制端、输入端和输出端；
将所述输入端和所述输出端中的一个接入所述阵列基板的公共电压，另一个接入所述彩膜基板的公共电压；
在所述显示面板进行配向时，通过向所述控制端施加第一控制电压使得所述输入端和所述输出端之间呈现关闭状态，进而使得所述阵列基板的公共电压和所述彩膜基板的公共电压之间断开；
在完成配向后所述显示面板正常工作时，通过向所述控制端施加第二控制电压使得所述输入端和所述输出端呈现导通状态，进而使得所述阵列基板的公共电压和所述彩膜基板的公共电压之间导通。

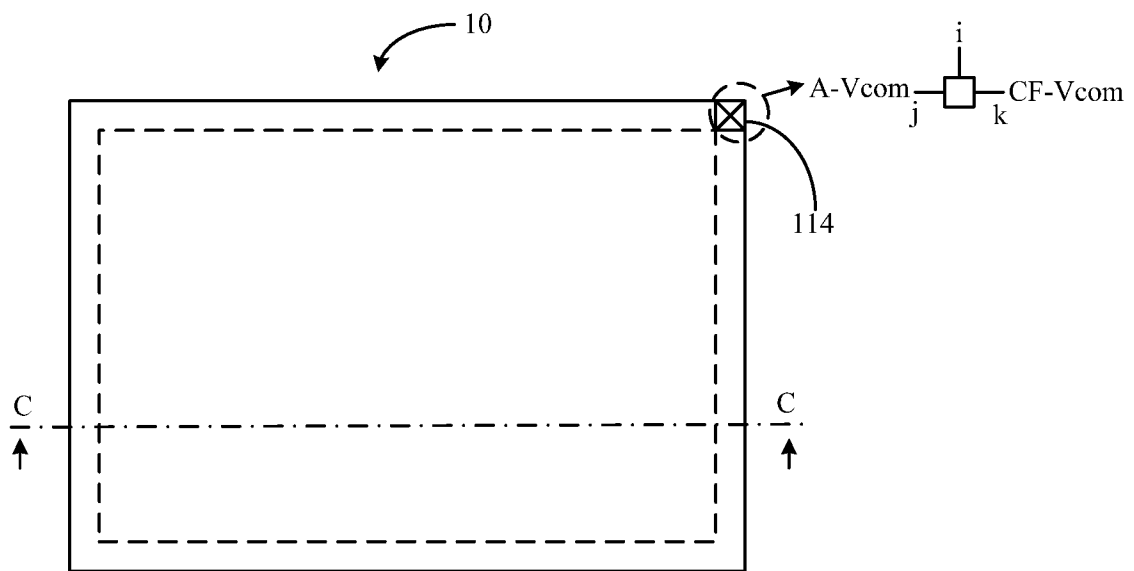


图 1

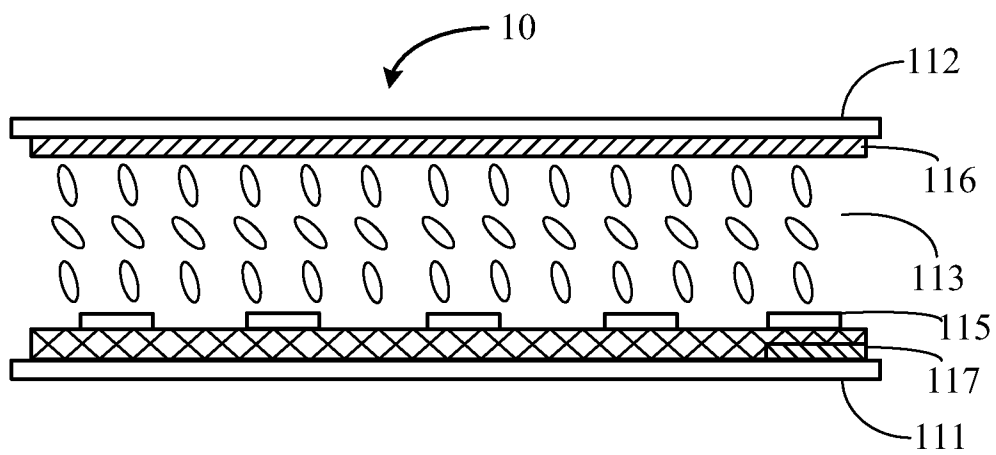


图 2

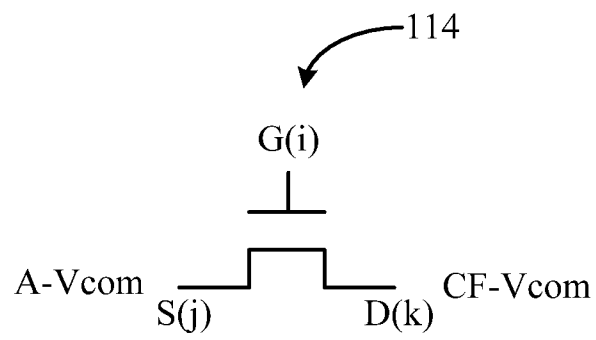


图 3

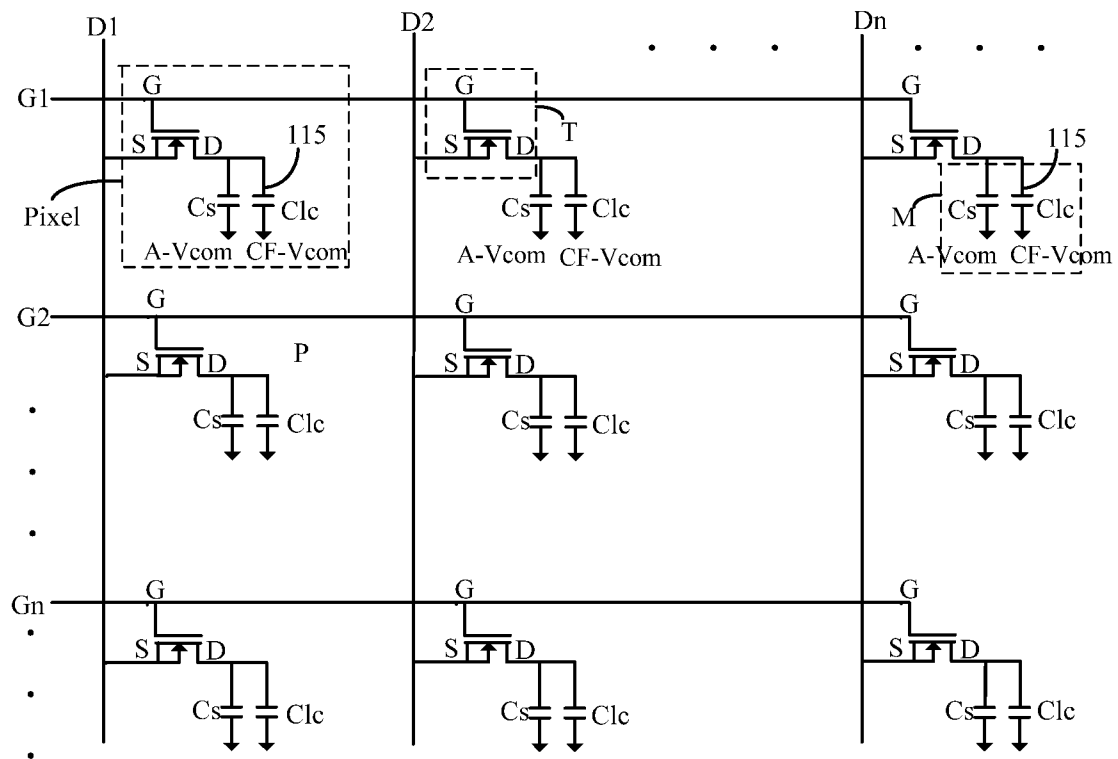


图 4

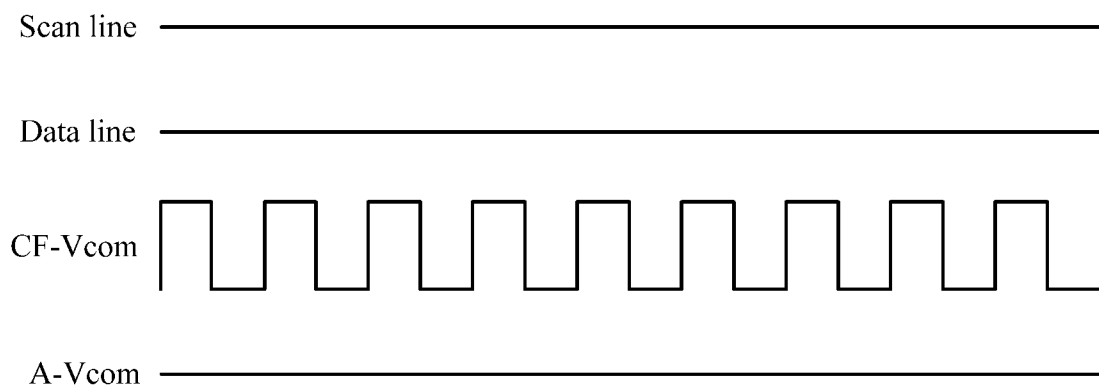


图 5

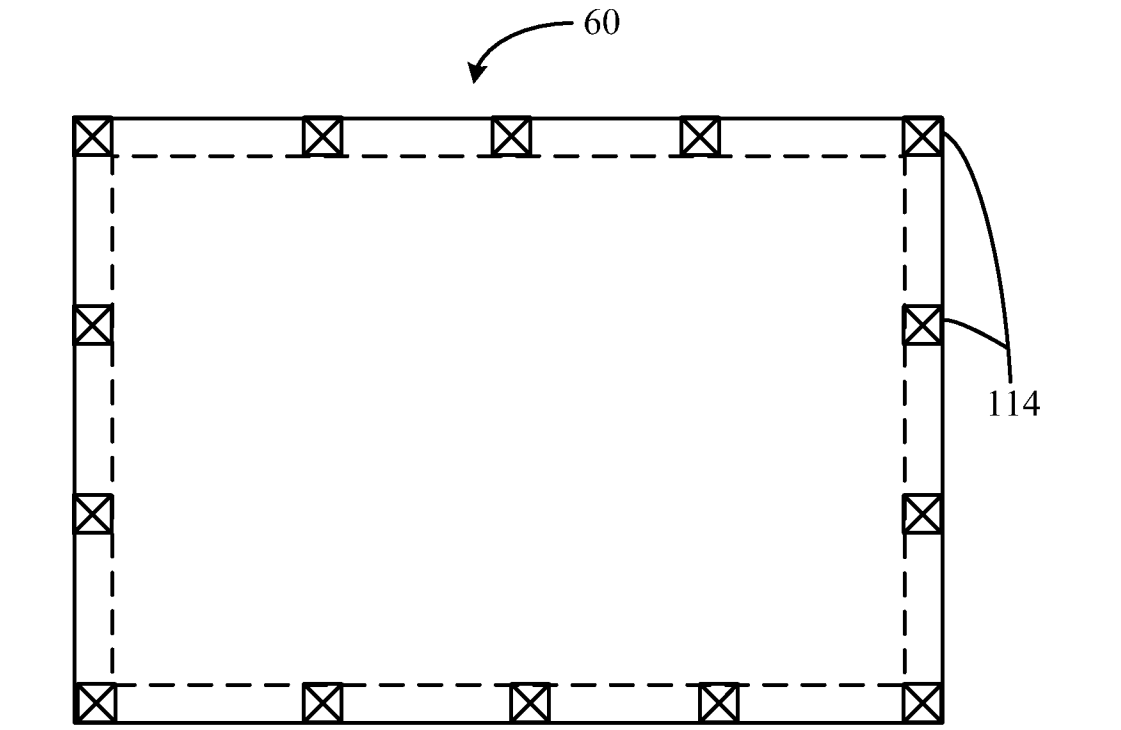


图 6

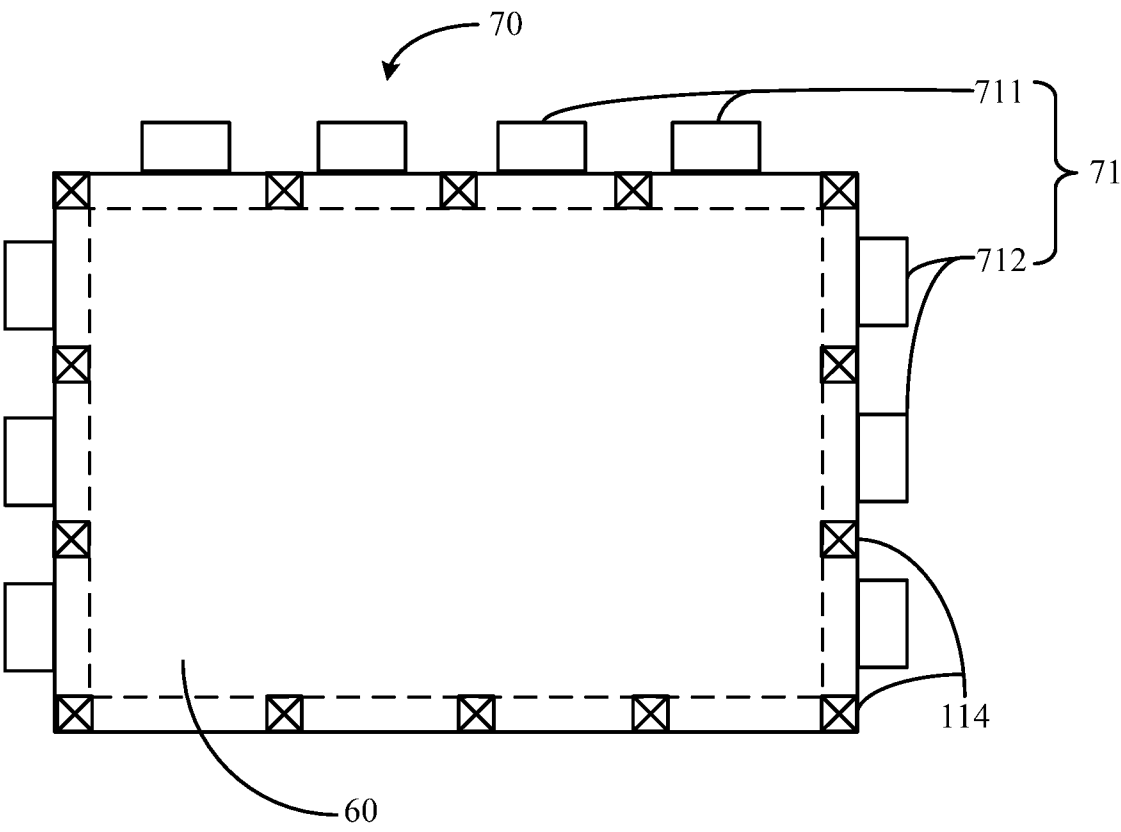


图 7

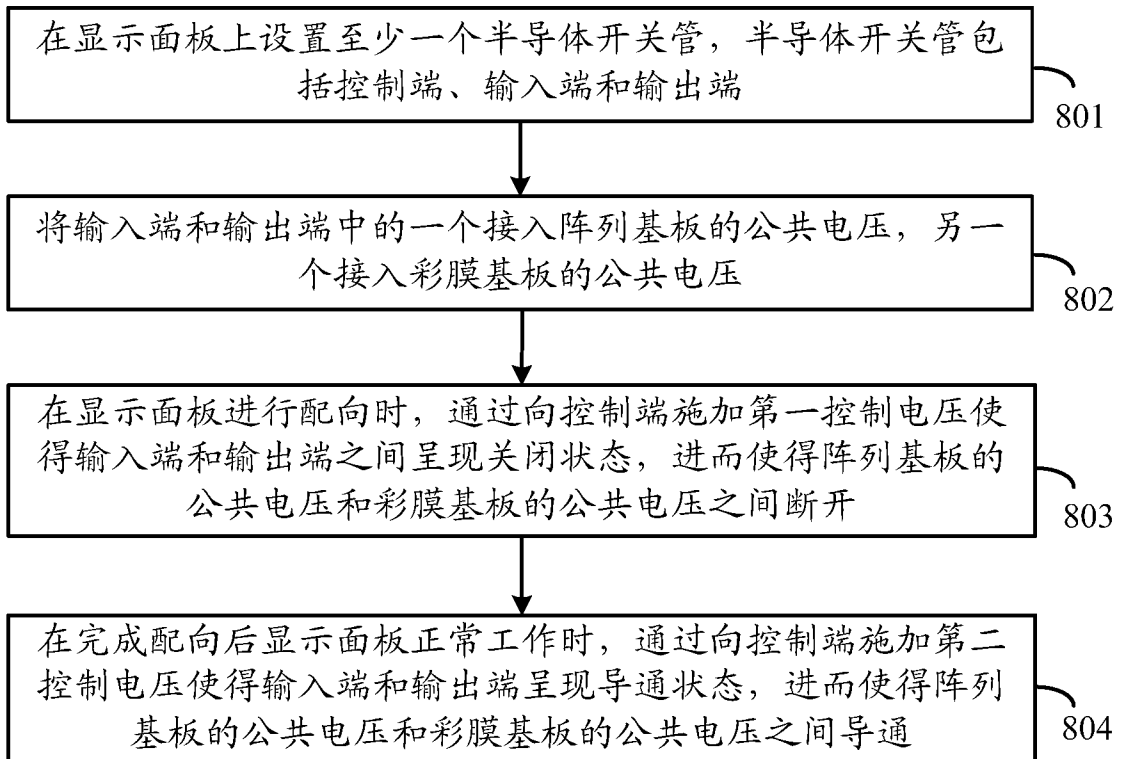


图 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/092359

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/133 (2006.01) i; G02F 1/1337 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CPRSABS, VEN, CNTXT, CNKI: dip angle, thin film transistor, field-effect tube, audion, align+, orient+, arrang+, light, photo, UV, ultraviolet, cur+, tilt+, pretilt+, angle?, voltage?, potential?, level?, common, electrode?, switch+, TFT?, transistor?, FET?, MOSFET?, JFET?, polymer+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 104007581 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 27 August 2014 (27.08.2014), description, paragraphs 31-33 and 45-51, and figures 5a-7d	1-17
A	CN 102681269 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 19 September 2012 (19.09.2012), the whole document	1-17
A	CN 102402084 A (AU OPTRONICS CORP.), 04 April 2012 (04.04.2012), the whole document	1-17
A	US 2008030636 A1 (AU OPTRONICS CORP.), 07 February 2008 (07.02.2008), the whole document	1-17
A	CN 102854672 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 02 January 2013 (02.01.2013), the whole document	1-17
A	WO 2011155143 A1 (SHARP KK), 15 December 2011 (15.12.2011), the whole document	1-17

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 12 July 2016 (12.07.2016)	Date of mailing of the international search report 20 July 2016 (20.07.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer GAO, Wang Telephone No.: (86-10) 62084085

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/092359

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104007581 A	27 August 2014	WO 2015168960 A1	12 November 2015
CN 102681269 A	19 September 2012	CN 102681269 B	07 January 2015
		WO 2013166741 A1	14 November 2013
		US 2013293819 A1	07 November 2013
CN 102402084 A	04 April 2012	TW I465821 B	21 December 2014
		CN 102402084 B	22 January 2014
		TW 201312239 A	16 March 2013
US 2008030636 A1	07 February 2008	US 8134653 B2	13 March 2012
		TW I325512 B	01 June 2010
		US 7733430 B2	08 June 2010
		US 2010201935 A1	12 August 2010
		TW 200809349 A	16 February 2008
CN 102854672 A	02 January 2013	WO 2014029121 A1	27 February 2014
		US 2014055733 A1	27 February 2014
WO 2011155143 A1	15 December 2011	None	

A. 主题的分类 G02F 1/133 (2006.01) i; G02F 1/1337 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类		
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G02F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNABS, CPRSABS, VEN, CNTXT, CNKI: 取向, 定向, 排列, 配向, 光, 紫外, 固化, 倾斜, 预倾, 倾角, 电压, 电平, 电势, 电位, 公共, 共通, 电极, 开关, 薄膜晶体管, 场效应管, 三极管, 聚合物, align+, orient+, arrang+, light, photo, UV, ultraviolet, cur+, tilt+, pretilt+, angle?, voltage?, potential?, level?, common, electrode?, switch+, TFT?, transistor?, FET?, MOSFET?, JFET?, polymer+		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 104007581 A (深圳市华星光电技术有限公司) 2014年 8月 27日 (2014 - 08 - 27) 说明书31—33, 45—51段, 图5a—7d	1—17
A	CN 102681269 A (深圳市华星光电技术有限公司) 2012年 9月 19日 (2012 - 09 - 19) 全文	1—17
A	CN 102402084 A (友达光电股份有限公司) 2012年 4月 4日 (2012 - 04 - 04) 全文	1—17
A	US 2008030636 A1 (AU OPTRONICS CORP) 2008年 2月 7日 (2008 - 02 - 07) 全文	1—17
A	CN 102854672 A (深圳市华星光电技术有限公司) 2013年 1月 2日 (2013 - 01 - 02) 全文	1—17
A	WO 2011155143 A1 (SHARP KK) 2011年 12月 15日 (2011 - 12 - 15) 全文	1—17
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2016年 7月 12日		国际检索报告邮寄日期 2016年 7月 20日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 高望 电话号码 (86-10)62084085

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/092359

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104007581	A	2014年 8月 27日	WO	2015168960	A1	2015年 11月 12日
CN	102681269	A	2012年 9月 19日	CN	102681269	B	2015年 1月 7日
				WO	2013166741	A1	2013年 11月 14日
				US	2013293819	A1	2013年 11月 7日
CN	102402084	A	2012年 4月 4日	TW	I465821	B	2014年 12月 21日
				CN	102402084	B	2014年 1月 22日
				TW	201312239	A	2013年 3月 16日
US	2008030636	A1	2008年 2月 7日	US	8134653	B2	2012年 3月 13日
				TW	I325512	B	2010年 6月 1日
				US	7733430	B2	2010年 6月 8日
				US	2010201935	A1	2010年 8月 12日
				TW	200809349	A	2008年 2月 16日
CN	102854672	A	2013年 1月 2日	WO	2014029121	A1	2014年 2月 27日
				US	2014055733	A1	2014年 2月 27日
WO	2011155143	A1	2011年 12月 15日	无			