

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 6 月 22 日 (22.06.2017)



(10) 国际公布号
WO 2017/101177 A1

- (51) 国际专利分类号:
G09G 3/36 (2006.01)
- (21) 国际申请号: PCT/CN2016/070287
- (22) 国际申请日: 2016 年 1 月 6 日 (06.01.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510934336.X 2015 年 12 月 15 日 (15.12.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。
- (72) 发明人: 黄笑宇 (HUANG, Xiaoyu); 中国广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。
- (74) 代理人: 深圳翼盛智成知识产权事务所(普通合伙) (ESSEN PATENT&TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: GATE DRIVE DEVICE AND ARRAY SUBSTRATE THEREFOR

(54) 发明名称: 栅极驱动装置及其阵列基板

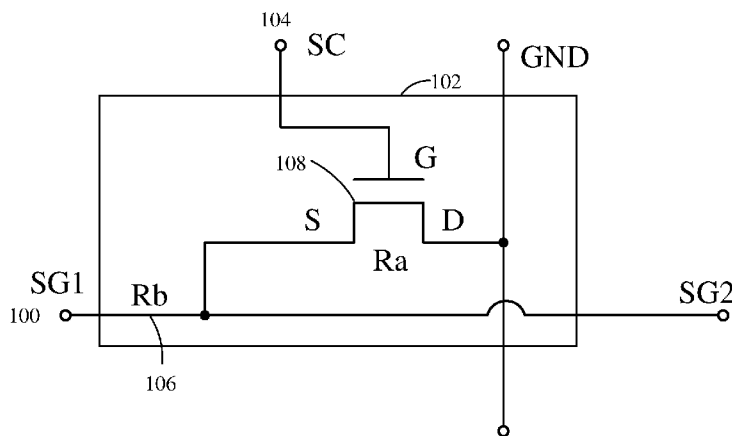


图 2

(57) Abstract: A gate drive device and an array substrate therefor. The gate drive device comprises: a drive circuit (100), used to output a first gate signal (SG1) within a signal period (T), the signal period (T) comprising a closed period (TC) and an open period (TO) next to the closed period (TC); a gate signal processing module (102), used to receive the first gate signal (SG1) in the signal period (T), and process the received first gate signal (SG1) to form a second gate signal (SG2), the second gate signal (SG2) having a first level (VL1) in the closed period (TC); a control component (104), used to produce a control signal (SC), and start up the gate signal processing module (102) within the open period (TO) or shut down the gate signal processing module (102) within the closed period (TC) via the control signal (SC). When the control component (104) starts up the gate signal processing module (102) within the open period (TO), the gate signal processing module (102) forms a first resistance value (Ra) so that the gate signal processing module (102) adjusts the received first gate signal (SG1) via the first resistance value (Ra), and the second gate signal (SG2) has a second level (VL2) in the open period (TO), the

second level (VL2) being less than the first level (VL1), thereby reducing the effect on a reference voltage.

(57) 摘要:

[见续页]



一种栅极驱动装置及其阵列基板，包括驱动电路（100）用以在信号周期（T）之内输出第一栅极信号（SG1），信号周期（T）包括关闭周期（TC）以及邻接关闭周期（TC）的开启周期（TO）；栅极信号处理模块（102）用以在信号周期（T）接收第一栅极信号（SG1），并且处理接收的第一栅极信号（SG1）以形成第二栅极信号（SG2），第二栅极信号（SG2）在关闭周期（TC）具有第一电平（VL1）；控制元件（104）用以产生控制信号（SC），通过控制信号（SC）在开启周期（TO）开启栅极信号处理模块（102）或是在关闭周期（TC）内关闭栅极信号处理模块（102）；其中当控制元件（104）在开启周期（TO）内开启栅极信号处理模块（102）时，栅极信号处理模块（102）形成第一电阻值（Ra），使栅极信号处理模块（102）通过第一电阻值（Ra）以调整接收的第一栅极信号（SG1），第二栅极信号（SG2）在开启周期（TO）具有第二电平（VL2），其中第二电平（VL2）小于第一电平（VL1），从而减少对基准电压的影响。

栅极驱动装置及其阵列基板

技术领域

- [1] 本专利申请涉及一种液晶显示器技术领域，且特别是涉及一种栅极驱动装置及其阵列基板，用于液晶显示器。

背景技术

- [2] 由于液晶显示器(liquid crystal display, LCD)具有低辐射、体积小及低耗能等优点，因此逐渐取代传统的阴极射线管(cathode ray tube, CRT)显示器，广泛地应用在笔记型计算机、个人数字助理(personal digital assistant, PDA)、平面电视，或行动电话等信息产品上。
- [3] 薄膜晶体管液晶显示器(Thin Film Transistor LCD, TFT-LCD)是当前平板显示的主要产品之一，已经成为了现代信息科技产品(IT)以及视讯产品中重要的显示平台。近年来，为了满足较窄的显示边框以及成本降低的需求，栅级驱动芯片集成于阵列基板(Gate On Array, GOA)上之技术快速发展。
- [4] 在实际运行中，栅极电压输出的下降沿变化过快（例：由33V下降至-7V）会影响面板内部的基准电压。传统的显示架构是通过连接阵列基板的外部印刷电路板(PCB)端来处理栅极的电压输出，但是无法在阵列基板上处理栅极的电压输出，而且所述印刷电路板(PCB)的栅极电压输出之电路较为复杂，因此需要发展一种新式的栅极驱动装置，以解决上述问题。

对发明的公开

技术问题

- [5] 有鉴于此，本专利申请的目的在于提供一种栅极驱动装置及其阵列基板，通过栅极信号处理模块实现栅极电压至少分成两级关启与关闭，使在单位时间内电压电平的变化减小，最终达到减少对基准电压影响的目的。

问题的解决方案

技术解决方案

- [6] 为达到上述发明目的，本专利申请第一实施例中提供一种栅极驱动装置及其阵

列基板，设置于液晶面板的阵列基板上，其中所述栅极驱动装置包括：一驱动电路，用以在一信号周期之内输出第一栅极信号，所述信号周期包括关闭周期以及邻接所述关闭周期的开启周期；一栅极信号处理模块，电性连接所述驱动电路，用以在所述信号周期接收所述第一栅极信号，并且处理接收的所述第一栅极信号以形成一第二栅极信号，所述第二栅极信号在所述关闭周期具有第一电平；一控制元件，电性连接所述栅极信号处理模块，用以产生一控制信号，通过所述控制信号在所述开启周期开启所述栅极信号处理模块或是在所述关闭周期内关闭所述栅极信号处理模块；其中，当所述控制元件在所述开启周期内开启所述栅极信号处理模块时，所述栅极信号处理模块形成一第一电阻值，使所述栅极信号处理模块通过所述第一电阻值以调整接收的所述第一栅极信号，所述第二栅极信号在所述开启周期具有第二电平，其中所述第二电平小于所述第一电平。

- [7] 在一实施例中，所述栅极信号处理模块包括：一电阻元件，具有一第二电阻值，所述电阻元件用以接收所述第一栅极信号；以及一晶体管，设有源极端、栅极端以及漏极端，所述源极端连接所述电阻元件，所述栅极端电性连接所述控制元件以接收控制信号，所述漏极端连接一接地端，所述源极端与所述电阻元件的电性连接处用以输出所述第二栅极信号。其中，所述控制信号用以控制所述晶体管的开启与关闭的状态，当所述控制信号开启所述晶体管时，所述晶体管在所述源极端与所述漏极端之间形成所述第一电阻值。
- [8] 在一实施例中，所述晶体管为N型金属氧化物半导体场效晶体管。
- [9] 在一实施例中，所述控制信号包括周期性方波信号。
- [10] 在一实施例中，所述电阻元件的第二电阻值等于所述驱动电路的输出端与所述晶体管的源极端之间的阻抗值。
- [11] 在一实施例中，所述第二栅极信号在所述开启周期的第二电平与所述第一电阻值正相关。
- [12] 在一实施例中，当所述控制元件在所述开启周期内开启所述晶体管时，所述第二栅极信号以下列公式表示， $S_{out} = S_{in} * (R1 / (R1 + R2))$ ，其中 S_{out} 表示所述第二栅极信号， S_{in} 表示所述第一栅极信号， $R1$ 表示所述第一电阻值， $R2$ 表示所

述第二电阻值。

[13] 在一实施例中，所述第一栅极信号的电平等于所述第二栅极信号在所述关闭周期的第一电平。

[14] 本专利申请第二实施例中提供一种阵列基板，包括栅极驱动装置，其中所述栅极驱动装置采用上述第一的栅极驱动装置。

[15] 在一实施例中，所述栅极信号处理模块包括：一电阻元件，具有一第二电阻值，所述电阻元件用以接收所述第一栅极信号；以及一晶体管，设有源极端、栅极端以及漏极端，所述源极端连接所述电阻元件，所述栅极端电性连接所述控制元件以接收控制信号，所述漏极端连接一接地端，所述源极端与所述电阻元件的电性连接处用以输出所述第二栅极信号。其中，所述控制信号用以控制所述晶体管的开启与关闭的状态，当所述控制信号开启所述晶体管时，所述晶体管在所述源极端与所述漏极端之间形成所述第一电阻值。

[16] 在一实施例中，所述晶体管为N型金属氧化物半导体场效晶体管。

[17] 在一实施例中，所述控制信号包括周期性方波信号。

[18] 在一实施例中，所述电阻元件的第二电阻值等于所述驱动电路的输出端与所述晶体管的源极端之间的阻抗值。

[19] 在一实施例中，所述第二栅极信号在所述开启周期的第二电平与所述第一电阻值正相关。

[20] 在一实施例中，当所述控制元件在所述开启周期内开启所述晶体管时，所述第二栅极信号以下列公式表示， $S_{out} = S_{in} * (R1 / (R1 + R2))$ ，其中 S_{out} 表示所述第二栅极信号， S_{in} 表示所述第一栅极信号， $R1$ 表示所述第一电阻值， $R2$ 表示所述第二电阻值。

[21] 在一实施例中，所述第一栅极信号的电平等于所述第二栅极信号在所述关闭周期的第一电平。

发明的有益效果

有益效果

[22] 本专利提供一种栅极驱动装置及其阵列基板，通过栅极信号处理模块实现栅极电压至少分成两级开启与关闭，使在单位时间内电压电平的变化减小，最终达

到减少对基准电压影响的目的。

对附图的简要说明

附图说明

- [23] 图1:为根据本专利申请实施例中栅极驱动装置的电路示意图。
- [24] 图2:为根据本专利申请实施例中栅极驱动装置的栅极信号处理模块的等效电路示意图。
- [25] 图3:为根据本专利申请实施例中栅极信号处理模块的等效电阻电路之示意图。
- [26] 图4:为根据本专利申请实施例中栅极信号处理模块的波形信号时序图。

实施该发明的最佳实施例

本发明的最佳实施方式

- [27] 本专利申请说明书提供不同的实施例来说明本专利申请不同实施方式的技术特征。实施例中的各元件的配置是为了清楚说明本专利申请揭示的内容，并非用以限制本专利申请。在不同的图式中，相同的元件符号表示相同或相似的元件。
- [28] 参考图1至图4，图1为根据本专利申请实施例中栅极驱动装置的电路示意图。图2为根据本专利申请实施例中栅极驱动装置的栅极信号处理模块的等效电路示意图。图3为根据本专利申请实施例中栅极信号处理模块的等效电阻电路之示意图。图4为根据本专利申请实施例中栅极信号处理模块的波形信号时序图。栅极驱动装置包括驱动电路100、栅极信号处理模块102以及控制元件104，所述驱动电路100电性连接所述栅极信号处理模块102，所述栅极信号处理模块102电性连接所述控制元件104。
- [29] 驱动电路100用以在一信号周期 T 之内输出第一栅极信号 $SG1$ ，所述信号周期 T 包括关闭周期 TC 以及邻接所述关闭周期 TC 的开启周期 TO 。栅极信号处理模块102用以在所述信号周期 T 接收所述第一栅极信号 $SG1$ ，并且处理接收的所述第一栅极信号 $SG1$ 以形成第二栅极信号 $SG2$ ，所述第二栅极信号 $SG2$ 在所述关闭周期 TC 具有第一电平 $VL1$ 。
- [30] 控制元件104用以产生一控制信号 SC ，通过所述控制信号 SC 在所述开启周期 TO 开启所述栅极信号处理模块102或是在所述关闭周期 TO 内关闭所述栅极信号处

理模块102，所述控制信号SC例如是周期性方波信号，方波信号的准位例如是3.3V或是0V，但是不限于此电压值。其中，当所述控制元件104在所述开启周期 T_O 内开启所述栅极信号处理模块102时，所述栅极信号处理模块102形成一第一电阻值 R_a ，使所述栅极信号处理模块102通过所述第一电阻值 R_a 以调整接收的所述第一栅极信号SG1，所述第二栅极信号SG2在所述开启周期 T_O 具有第二电平VL2，其中所述第二电平VL2小于所述第一电平VL1。栅极信号处理模块102是栅级驱动芯片集成于阵列基板(GOA)的电路。

- [31] 具体来说，所述栅极信号处理模块102包括电阻元件106以及晶体管108，电阻元件106具有一第二电阻值，所述电阻元件106用以接收所述第一栅极信号SG1。晶体管108设有源极端S、栅极端G以及漏极端D，所述源极端S连接所述电阻元件106，所述栅极端G电性连接所述控制元件104以接收控制信号SC，所述漏极端D连接一接地端GND，所述源极端G与所述电阻元件104的电性连接处用以输出所述第二栅极信号SG2。所述晶体管108为N型金属氧化物半导体场效晶体管(NMOS)或是P型金属氧化物半导体场效晶体管。其中，所述控制信号SC用以控制所述晶体管108的开启与关闭的状态，当所述控制信号SC开启所述晶体管108时，所述晶体管108在所述源极端S与所述漏极端D之间形成所述第一电阻值 R_a 。本专利申请的栅极信号处理模块102经由一受周期性方波控制的晶体管108的漏极端D接地，以使栅极电压下降过程由一级变为至少两级，本专利申请以两级为例。
- [32] 在一实施例中，所述控制信号SC包括周期性方波信号。所述电阻元件106的第二电阻值 R_b 等于所述驱动电路100的输出端与所述晶体管108的源极端S之间的阻抗值。所述第二栅极信号SG2在所述开启周期 T_O 的第二电平VL2与所述第一电阻值 R_a 正相关，即，第一电阻值 R_a 越高，所述开启周期 T_O 的第二电平VL2越高。
- [33] 在一实施例中，当所述控制元件104在所述开启周期内开启所述晶体管108时，所述第二栅极信号SG2以下列公式表示， $S_{out} = S_{in} * (R_a / (R_a + R_b))$ ，其中 S_{out} 表示所述第二栅极信号SG2， S_{in} 表示所述第一栅极信号SG1， R_a 表示所述第一电阻值， R_b 表示所述第二电阻值。所述第一栅极信号SG1的电平等于所述第二栅极信号SG2在所述关闭周期 T_C 的第一电平VL1。本专利申请的栅极信号处理模块102解决了现有技术中在阵列基板上处理栅极的电压输出而且所述印刷电路板(P

CB)的栅极电压输出之电路较为复杂的问题。

- [34] 本专利申请第二实施例中提供一种阵列基板，包括栅极驱动装置，其中所述栅极驱动装置包括上述的栅极驱动装置。
- [35] 本专利申请之栅极驱动装置及其阵列基板，通过栅极信号处理模块实现栅极电压至少分成两级关启与关闭，使在单位时间内电压电平的变化减小，最终达到减少对基准电压影响的目的。
- [36] 虽然本专利申请已用较佳实施例揭露如上，然其并非用以限定本专利申请，本专利申请所属技术领域中具有通常知识者，在不脱离本专利申请的精神和范围内，当可作各种的更动与润饰，因此本专利申请的保护范围当视后附的权利要求范围所界定者为准。

权利要求书

[权利要求 1]

一种栅极驱动装置，设置于液晶面板的阵列基板上，其中所述栅极驱动装置包括：

一驱动电路，用以在一信号周期之内输出第一栅极信号，所述信号周期包括关闭周期以及邻接所述关闭周期的开启周期；

一栅极信号处理模块，电性连接所述驱动电路，用以在所述信号周期接收所述第一栅极信号，并且处理接收的所述第一栅极信号以形成一第二栅极信号，所述第二栅极信号在所述关闭周期具有第一电平；

一控制元件，电性连接所述栅极信号处理模块，用以产生一控制信号，通过所述控制信号在所述开启周期开启所述栅极信号处理模块或是在所述关闭周期内关闭所述栅极信号处理模块；

其中，当所述控制元件在所述开启周期内开启所述栅极信号处理模块时，所述栅极信号处理模块形成一第一电阻值，使所述栅极信号处理模块通过所述第一电阻值以调整接收的所述第一栅极信号，所述第二栅极信号在所述开启周期具有第二电平，其中所述第二电平小于所述第一电平。

[权利要求 2]

根据权利要求1所述的栅极驱动装置，其中所述栅极信号处理模块包括：

一电阻元件，具有一第二电阻值，所述电阻元件用以接收所述第一栅极信号；以及

一晶体管，设有源极端、栅极端以及漏极端，所述源极端连接所述电阻元件，所述栅极端电性连接所述控制元件以接收控制信号，所述漏极端连接一接地端，所述源极端与所述电阻元件的电性连接处用以输出所述第二栅极信号。

其中，所述控制信号用以控制所述晶体管的开启与关闭的状态，当所述控制信号开启所述晶体管时，所述晶体管在所述源极端与所述漏极端之间形成所述第一电阻值。

- [权利要求 3] 根据权利要求2所述的栅极驱动装置，其中所述晶体管为N型金属氧化物半导体场效晶体管。
- [权利要求 4] 根据权利要求2所述的栅极驱动装置，其中所述控制信号包括周期性方波信号。
- [权利要求 5] 根据权利要求2所述的栅极驱动装置，其中所述电阻元件的第二电阻值等于所述驱动电路的输出端与所述晶体管的源极端之间的阻抗值。
- [权利要求 6] 根据权利要求2所述的栅极驱动装置，其中所述第二栅极信号在所述开启周期的第二电平与所述第一电阻值正相关。
- [权利要求 7] 根据权利要求6所述的栅极驱动装置，其中当所述控制元件在所述开启周期内开启所述晶体管时，所述第二栅极信号以下列公式表示， $S_{out} = S_{in} * (R1 / (R1 + R2))$ ，其中 S_{out} 表示所述第二栅极信号， S_{in} 表示所述第一栅极信号， $R1$ 表示所述第一电阻值， $R2$ 表示所述第二电阻值。
- [权利要求 8] 根据权利要求1所述的栅极驱动装置，其中所述第一栅极信号的电平等于所述第二栅极信号在所述关闭周期的第一电平。
- [权利要求 9] 一种阵列基板，包括栅极驱动装置，其中所述栅极驱动装置采用权利要求1-8中任意一项所述的栅极驱动装置。

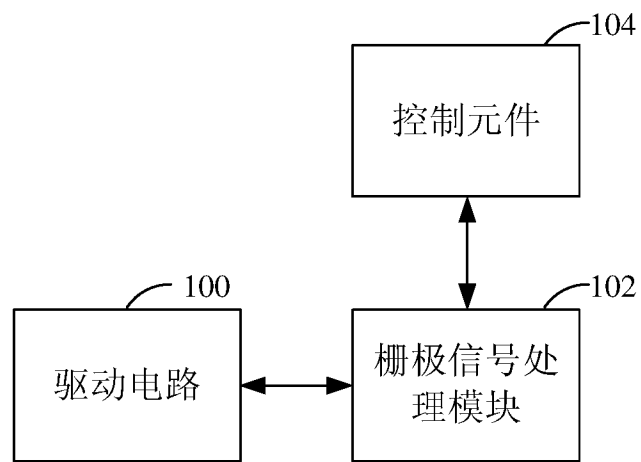


图 1

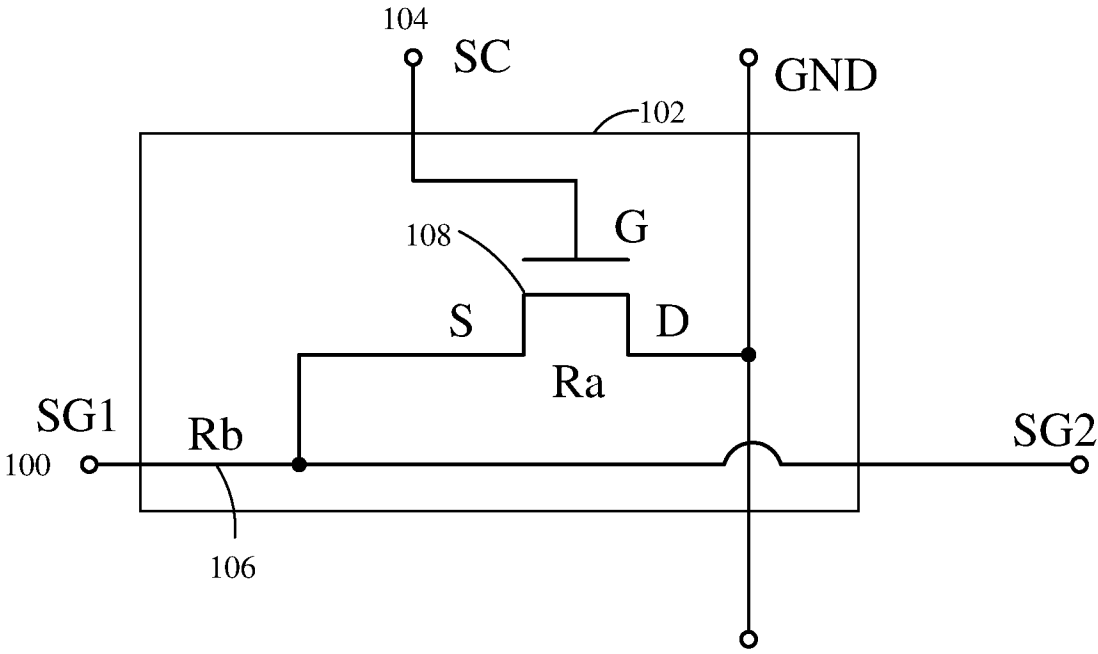


图 2

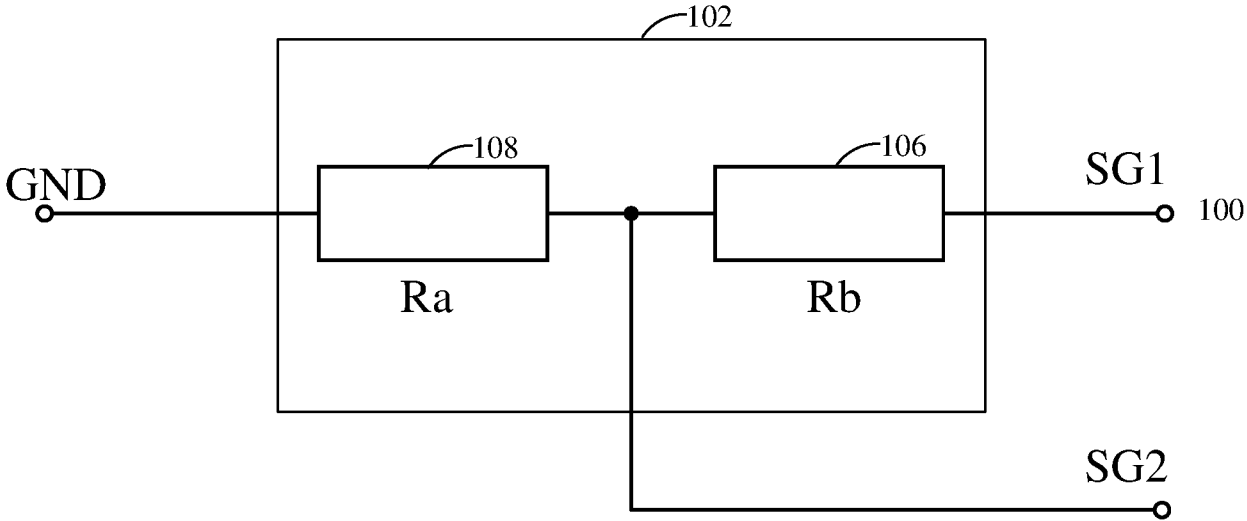


图 3

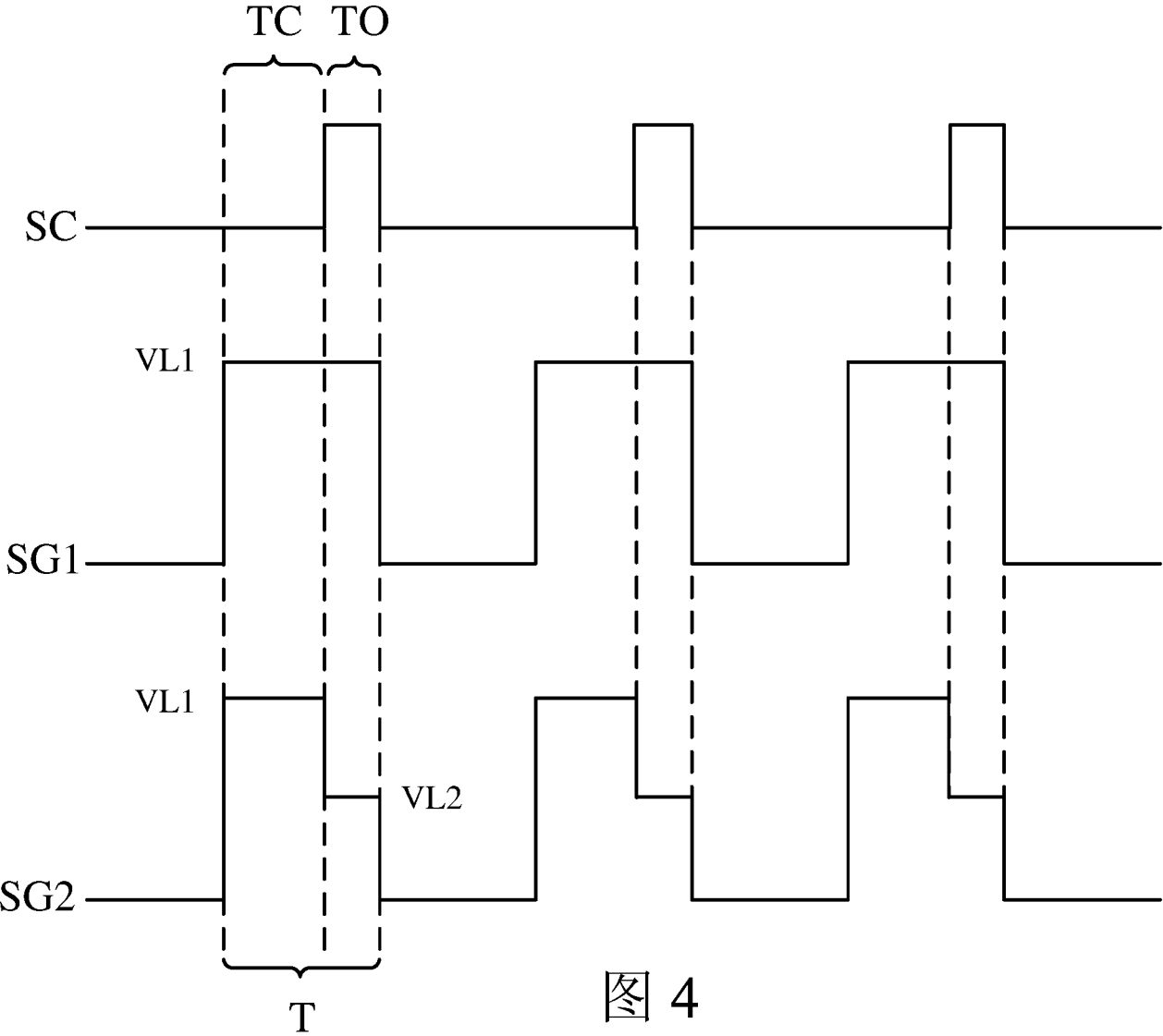


图 4

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2016/070287

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPDOCO: GOA, integrat+, array, scan+, gate, level, slope, ramp, inclin+, declin+, decreas+, fall, feedthrough, transistor, switch, resistance, drive, partial pressure, chamfering, include two steps, step-by-step

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103366822 A (AU OPTRONICS CO., LTD.) 23 October 2013 (23.10.2013) description, paragraphs [0002]-[0006] and [0042]-[0078], and figures 1-5	1-9
E	CN 105469754 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 06 April 2016 (06.04.2016) description, paragraphs [0006], [0036]-[0057], and figures 3-6	1, 8, 9
A	CN 101917179 A (AU OPTRONICS CO., LTD.) 15 December 2010 (15.12.2010) the whole document	1-9
A	CN 1963896 A (NEC ELECTRONICS CORP.) 16 May 2007 (16.05.2007) the whole document	1-9
A	US 2011158377 A1 (HSU, KUO-HUA et al.) 30 June 2011 (30.06.2011) the whole document	1-9

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 28 July 2016	Date of mailing of the international search report 26 August 2016
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer YAN, Jingwen Telephone No. (86-10) 62414451

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/070287

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103366822 A	23 October 2013	US 2014219412A1	07 August 2014
		TW 201433091 A	16 August 2014
		TW I520493 B	01 February 2016
CN 105469754 A	06 April 2016	None	
CN 101917179 A	15 December 2010	CN 101917179 B	23 May 2012
CN 1963896 A	16 May 2007	US 2007103458 A1	10 May 2007
		JP 2007127992 A	24 May 2007
US 2011158377 A1	30 June 2011	TW 201123730 A	01 July 2011
		TW I502893 B	01 October 2015
		TW 201351883 A	16 December 2013
		TW I425771 B	01 February 2014
		US 8098792 B2	17 January 2012
		US 2011216877 A1	08 September 2011
		US 8331524 B2	11 December 2012

国际检索报告

国际申请号

PCT/CN2016/070287

A. 主题的分类

G09G 3/36(2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPDOC: GOA, 驱动, 集成, 整合, 基板, 栅极, 扫描, 闸极, 分级, 分两级, 分二级, 切角, 削角, 斜坡, 逐步, 阶梯, 逐渐, 降, 馈通, 晶体管, 开关, 电阻, 阻值, 分压, integrat+, array, scan+, gate, level, slope, ramp, inclin+, declin+, decreas+, fall, feedthrough, transistor, switch, resistance

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 103366822 A (友达光电股份有限公司) 2013年 10月 23日 (2013 - 10 - 23) 说明书第[0002]-[0006]、[0042]-[0078]段, 附图1-5	1-9
E	CN 105469754 A (武汉华星光电技术有限公司) 2016年 4月 6日 (2016 - 04 - 06) 说明书第[0006]、[0036]-[0057]段, 附图3-6	1, 8, 9
A	CN 101917179 A (友达光电股份有限公司) 2010年 12月 15日 (2010 - 12 - 15) 全文	1-9
A	CN 1963896 A (恩益禧电子股份有限公司) 2007年 5月 16日 (2007 - 05 - 16) 全文	1-9
A	US 2011158377 A1 (HSU, KUO-HUA 等) 2011年 6月 30日 (2011 - 06 - 30) 全文	1-9

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 7月 28日

国际检索报告邮寄日期

2016年 8月 26日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10) 62019451

受权官员

晏静文

电话号码 (86-10) 62414451

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/070287

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103366822	A	2013年 10月 23日	US	2014219412	A1	2014年 8月 7日
				TW	201433091	A	2014年 8月 16日
				TW	I520493	B	2016年 2月 1日
CN	105469754	A	2016年 4月 6日	无			
CN	101917179	A	2010年 12月 15日	CN	101917179	B	2012年 5月 23日
CN	1963896	A	2007年 5月 16日	US	2007103458	A1	2007年 5月 10日
				JP	2007127992	A	2007年 5月 24日
US	2011158377	A1	2011年 6月 30日	TW	201123730	A	2011年 7月 1日
				TW	I502893	B	2015年 10月 1日
				TW	201351883	A	2013年 12月 16日
				TW	I425771	B	2014年 2月 1日
				US	8098792	B2	2012年 1月 17日
				US	2011216877	A1	2011年 9月 8日
				US	8331524	B2	2012年 12月 11日

表 PCT/ISA/210 (同族专利附件) (2009年7月)