(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2020 年 3 月 26 日 (26.03.2020)

WIPO | PCT

(10) 国际公布号
WO 2020/056906 A1

(51) 国际专利分类号:
H01L 27/12 (2006.01)

(21) 国际申请号: PCT/CN2018/116669

(22) 国际申请日: 2018 年 11 月 21 日 (21.11.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201811111892.7 2018年9月21日 (21.09.2018) CN

(71) 申请人: 惠科股份有限公司(HKC CORPORATION LIMITED) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房1、2、3栋, 九州阳光1号厂房5、7楼, Guangdong 518000 (CN)。

(72) 发明人: 何怀亮 (HE, Huailiang); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房1、2、3栋, 九州阳光1号厂房5、7楼, Guangdong 518000 (CN)。

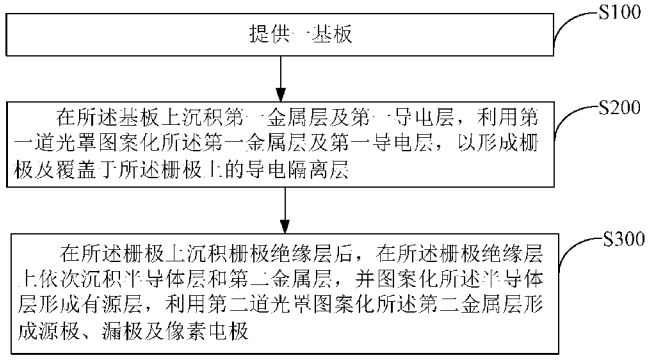
(74) 代理人: 深圳市世纪恒程知识产权代理事务所 (CENFO INTELLECTUAL PROPERTY AGENCY); 中国广东省深圳市南山区粤海街道高新技术产业园北区松坪山路3号奥特讯电力大厦201, Guangdong 518057 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,

(54) **Title:** ARRAY SUBSTRATE, MANUFACTURING METHOD THEREFOR, AND DISPLAY PANEL

(54) **发明名称**: 阵列基板及其制作方法，以及显示面板



S100 PROVIDE A SUBSTRATE
S200 DEPOSIT A FIRST METAL LAYER AND A FIRST CONDUCTIVE LAYER ON THE SUBSTRATE, AND PATTERN THE FIRST METAL LAYER AND THE FIRST CONDUCTIVE LAYER BY MEANS OF A FIRST PHOTOMASK SO AS TO FORN A GATE ELECTRODE AND A CONDUCTIVE INSULATION LAYER COVERING THE GATE ELECTRODE
S300 UPON DEPOSITING A GATE INSULATION LAYER ON THE GATE ELECTRODE, DEPOSIT A SEMICONDUCTOR LAYER AND A SECOND METAL LAYER SEQUENTIALLY ON THE GATE INSULATION LAYER, PATTERN THE SEMICONDUCTOR LAYER SO AS TO FORM AN ACTIVE LAYER, AND PATTERN THE SECOND METAL LAYER BY MEANS OF A SECOND PHOTOMASK SO AS TO FORM A SOURCE ELECTRODE, A DRAIN ELECTRODE, AND A PIXEL ELECTRODE.

图 1

(57) **Abstract:** The present application discloses an array substrate, a manufacturing method therefor, and a display panel. The method comprises: patterning a first metal layer and a first conductive layer by means of a first photomask so as to form a gate electrode and a conductive insulation layer covering the gate electrode.

(57) **摘要**: 本申请公开一种阵列基板及其制作方法，以及显示面板，该方法包括：利用第一道光罩图案化第一金属层及第一导电层，以形成栅极及覆盖于栅极上的导电隔离层。

WO 2020/056906 A1

[见续页]

RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

发明名称: 阵列基板及其制作方法，以及显示面板

[1] 技术领域

[2] 本申请涉及电子电路技术领域，特别涉及一种阵列基板及其制作方法，以及显示面板。

[3] 背景技术

[4] 在显示装置的阵列基板中，一般设置有一个或多个薄膜晶体管，在薄膜晶体管制程中，通常会采用金属层来制作栅极，然而金属离子在后续的高温制程中，容易扩散，影响薄膜晶体管的开关特性，导致显示异常，或者在栅极的容易出现不平整的现象，形成尖端放电，影响薄膜晶体管寿命。

[5] 申请内容

[6] 本申请的主要目的是提出阵列基板及其制作方法，以及显示面板，旨在保证阵列基板的薄膜晶体管的稳定性。

[7] 为实现上述目的，本申请提出一种阵列基板的制作方法，所述阵列基板的制作方法包括：

[8] 提供一基板；

[9] 在所述基板上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层；

[10] 在所述栅极上沉积栅极绝缘层后，在所述栅极绝缘层上依次沉积半导体层和第二金属层，并图案化所述半导体层形成有源层，利用第二道光罩图案化所述第二金属层形成源极、漏极及像素电极。

[11] 可选地，所述在所述基板上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层的步骤具体包括：

[12] 在所述基板上沉积第一金属层，利用第一道光罩图案化所述第一金属层以形成栅极；以及

[13] 在所述栅极上沉积第一导电层，利用所述第一道光罩图案化所述第一金属层以

形成导电隔离层。

[14] 可选地，所述在所述基板上沉积第一金属层的步骤具体包括：

[15] 采用物理气相沉积方法成膜，或者采用溅射沉积工艺将所述第一金属层形成于所述基板上。

[16] 可选地，所述在所述栅极上沉积第一导电层的步骤具体包括：

[17] 采用物理气相沉积将导第一导电层覆盖于所述栅极上。

[18] 可选地，所述在所述基板上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层的步骤具体包括：

[19] 所述第一金属层为铜或者铜质合金；以及

[20] 所述第一导电层为氧化铟锡、氧化铟锌、铝掺杂的氧化锌、铟镓锌氧化物、氧化锌锡等多元金属氧化物导电材料中的一种或多种多元金属氧化物导电材料的叠层结构。

[21] 可选地，所述在所述基板上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层的步骤具体包括：

[22] 在所述基板上依次沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层。

[23] 可选地，所述在所述基板上依次沉积第一金属层及第一导电层的步骤具体包括：

[24] 采用物理气相沉积方法成膜，或者采用溅射沉积工艺将第一金属层形成于基板上，再采用物理气相沉积将第一导电层覆盖于所述第一金属层上。

[25] 可选地，所述在所述基板上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层的步骤具体包括：

[26] 所述第一金属层为铜或者铜质合金；以及

[27] 所述第一导电层为氧化铟锡、氧化铟锌、铝掺杂的氧化锌、铟镓锌氧化物、氧化锌锡等多元金属氧化物导电材料中的一种或多种多元金属氧化物导电材料的

叠层结构。

[28] 可选地，图案化所述半导体层形成所述有源层的过程包括：

[29] 利用第三道光罩图案化所述半导体层形成所述有源层。

[30] 可选地，在形成所述源极、所述漏极及所述像素电极后，所述阵列基板的制作方法还包括：

[31] 在所述源极、所述漏极及所述像素电极的表面沉积钝化层，并利用第四道光罩图案化所述钝化层。

[32] 本申请还提出一种阵列基板，所述阵列基板包括：

[33] 基板；

[34] 栅极及覆盖于所述栅极上的导电隔离层；

[35] 栅极绝缘层，设置于所述基板面对所述栅极和所述导电隔离层的一侧并覆盖所述导电隔离层；

[36] 有源层及第二金属层，依次层叠于所述栅极绝缘层上，所述第二金属层包括源极、漏极及像素电极，所述源极和所述漏极通过所述有源层电连接。

[37] 可选地，所述栅极由铜或者铜质合金材料制得；以及

[38] 所述导电隔离层为氧化铟锡、氧化铟锌、铝掺杂的氧化锌、铟镓锌氧化物、氧化锌锡 等多元金属氧化物导电材料中的一种或多种多元金属氧化物导电材料的叠层结构。

[39] 可选地，所述第二金属层还包括数据线，所述数据线可以是通过第二道光罩图案化第二金属层形成数据线。

[40] 可选地，所述像素电极还包括钝化层，钝化层层叠设置于所述第二金属层上。

[41] 本申请还提出一种显示面板，包括彩膜基板、液晶层及如上所述的阵列基板，

[42] 所述阵列基板上形成有像素电极，所述彩膜基板上形成有公共电极；

[43] 所述液晶层，设置于所述彩膜基板与所述阵列基板之间；

[44] 所述显示面板通过所述像素电极与所述公共电极之间的电压差控制所述液晶层的液晶分子转动，并通过所述彩膜基板显示图像。

[45] 可选地，所述栅极由铜或者铜质合金材料制得；以及

[46] 所述导电隔离层为氧化铟锡、氧化铟锌、铝掺杂的氧化锌、铟镓锌氧化物、氧

化锌锡 等多元金属氧化物导电材料中的一种或多种多元金属氧化物导电材料的叠层结构。

[47] 可选地，所述第二金属层还包括数据线，所述数据线可以是通过第二道光罩图案化第二金属层形成数据线。

[48] 可选地，所述像素电极还包括钝化层，钝化层层叠设置于所述第二金属层上。

[49] 本申请阵列基板的制作方法通过在提供的一基板上沉积第一金属层及第一导电层，利用第一道光罩图案化第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层，并在在栅极上沉积形成栅极绝缘层后，在所述栅极绝缘层上依次沉积半导体层和第二金属层，并图案化所述半导体层形成有源层，利用第二道光罩图案化所述第二金属层形成源极、漏极及像素电极，以完成阵列基板的制作。本申请通过图案化第一导电层形成的导电隔离层包裹覆盖于栅极层上，以使导电隔离层可以对栅极形成完全覆盖于包裹，从而阻止后续高温制程中金属离子，例如铜离子扩散到薄膜晶体管的有源层，影响薄膜晶体管的开关特性，以及对薄膜晶体管的其他电性能造成影响，保证薄膜晶体管的稳定性。本申请还通过在栅极上覆盖导电隔离层，以在栅极的侧边在光刻后形成的坡度角上具有金属毛刺时，可以对栅极上的金属毛刺进行覆盖，有利于防止金属毛刺裸露在栅极外，从而产生尖端放电。

[50] 附图说明

[51] 为了更清楚地说明本申请实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图示出的结构获得其他的附图。

[52] 图1为本申请阵列基板的制作方法一实施例的流程图；

[53] 图2为本申请阵列基板的制作方法中步骤S200所制作的阵列基板一实施例的示意图。

[54] 图3和图4为本申请阵列基板的制作方法的步骤S300所制作的阵列基板一实施例的示意图。

[55] 图5为本申请阵列基板一实施例的结构示意图；

[56] 图6为本申请显示面板一实施例的结构示意图。

[57] 附图标号说明：

[58] [表1]

标号	名称	标号	名称
10	基板	70	漏极
20	栅极	80	像素电极
30	导电隔离层	90	钝化层
40	栅极绝缘层	100	阵列基板
50	有源层	200	彩膜基板
60	源极	300	液晶层

[59] 本申请目的的实现、功能特点及优点将结合实施例，参照附图做进一步说明。

[60] 具体实施方式

[61] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本申请的一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[62] 需要说明，若本申请实施例中有涉及方向性指示（诸如上、下、左、右、前、后……），则该方向性指示仅用于解释在某一特定姿态（如附图所示）下各部件之间的相对位置关系、运动情况等，如果该特定姿态发生改变时，则该方向性指示也相应地随之改变。

[63] 另外，若本申请实施例中有涉及“第一”、“第二”等的描述，则该“第一”、“第二”等的描述仅用于描述目的，而不能理解为指示或暗示其相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括至少一个该特征。另外，各个实施例之间的技术方案可以相互结合，但是必须是以本领域普通技术人员能够实现为基础，当技术方案的结合出现相互矛盾或无法实现时应当认为这种技术方案的结合不存在，也不在本申请要

求的保护范围之内。

[64] 本申请提出一种阵列基板的制作方法。

[65] 用于制作显示装置的阵列基板，该显示装置可以是电视、手机、电脑等具有显示面板的显示装置。阵列基板一般设置有薄膜晶体管(Thin- film transistor，TFT)、像素电极、公共电极、公共信号线、数据线、扫描线等元件，其中，扫描线电连接至薄膜晶体管的栅极，数据线和像素电极分别电连接至薄膜晶体管的源极或漏极之一，扫描线提供扫描信号控制源极与漏极的连通或断开状态，当源极与漏极连通时，数据线传递数据信号控制像素电极的电压大小，公共信号线电连接公共电极并控制公共电极的电压大小，通过控制像素电极与公共电极的电压差控制液晶分子转动，以使显示面板显示图像的内容。

[66] 参照图1至图4，在本申请一实施例中，该阵列基板100的制作方法包括：

[67] 步骤S100、提供一基板10；

[68] 本实施例中，基板10为透明基板10，透明基板10可以是玻璃或塑料等透明材料制得的刚性基板10。

[69] 步骤S200、在所述基板10上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极20及覆盖于所述栅极20上的导电隔离层30；

[70] 第一金属层可通过物理气相沉积(Physical Vapor Deposition，PVD)方法成膜于基板10上，或者采用溅射沉积工艺制备形成于基板10上，并对金属层进行退火处理以对金属层进行活化，当然也可以是本领域技术人员所知的其它工艺来实现，此处不做限制。

[71] 第一金属层可为铜Cu、钼Mo、钛Ti、铝Al、铬Cr、银Ag、金Au等金属材料制得，例如可以采用上述金属的单层金属层来实现，或者采用任意两种或两种以上的金属组合构成的复合金属层来实现。本实施例可选为单层铜金属层制得。导电隔离层30可以为氧化铟锡(ITO)、氧化铟锌(IZO)、铝掺杂的氧化锌(AZO)、铟镓锌氧化物(IGZO)、氧化锌锡(ZTO) 等多元金属氧化物导电材料中的一种或多种多元金属氧化物导电材料的叠层结构。

[72] 第一道光罩包括与需要形成的栅极20和覆盖在栅极20上的导电隔离层30的图案

对应的曝光区，紫外光、黄光或其他光源从第一道光罩背离基板10的一侧向基板10方向照射，并通过曝光区对第一金属层及第一导电层曝光后，再通过刻蚀工艺来形成特定图案的栅极20和导电隔离层30，其中刻蚀工艺可以采用干刻工艺或者湿刻工艺来实现。具体可在光刻胶掩膜版的保护下，应用湿刻工艺刻蚀金属 层及导电隔离层30，以刻蚀去除金属层和导电隔离层30中未被光刻胶掩膜版覆盖的部分。图案化第一金属层形成的栅极20用于后续形成薄膜晶体管。图案化第一导电层形成的导电隔离层30包裹覆盖于栅极20层上，由于栅极20刻蚀后的线宽损失小于导电隔离层30，因此导电隔离层30可以对栅极20形成完全覆盖于包裹，从而阻止后续高温制程中金属离子，例如铜离子扩散到薄膜晶体管的有源层50，影响薄膜晶体管的开关特性，以及对薄膜晶体管的其他电性能造成影响，保证薄膜晶体管的稳定性。栅极20的侧边在光刻后形成的坡度角上，从微结构来看可能具有金属毛刺的现象，通过设置导电隔离层30，能够更好的对栅极20上的金属毛刺进行覆盖，有利于防止金属毛刺裸露在栅极20外，从而产生尖端放电。

[73] 步骤S300、在栅极20上沉积栅极绝缘层40后，在所述栅极绝缘层40上依次沉积半导体层和第二金属层，并图案化所述半导体层形成有源层50，利用第二道光罩图案化所述第二金属层形成源极60、漏极70及像素电极80。

[74] 本实施例中，栅极绝缘层40的材料可以为SiOx、SiNx、HfO2、Al2O3等绝缘介电材料中的一种或多种绝缘介电材料的叠层结构，并通过化学气相沉积工艺或其他工艺来形成栅极绝缘层40，也可以是本领域技术人员所知的其它工艺。在沉积有涂布光刻胶于所述栅极绝缘层40上。通过一光罩进行曝光，其中，上述光罩将所述栅极绝缘层40区分为非曝光区和曝光区，

所述曝光区位于所述栅极20层上。对曝光后的基板10进行显影，保留非曝光区的光刻胶。对未被光刻胶覆盖的栅极绝缘层40进行不完全刻蚀，从而形成栅极绝缘层40，以将栅极20与后续形成于栅极绝缘层40上的有源层50相互隔绝。

[75] 半导体层可选为氧化物薄膜层，氧化物薄膜层可以采用铟镓锌氧化物 (IGZO)、铝掺杂的氧化锌(AZO)、氧化铟锌(IZO)、铟镓锌氧化物(IGTO)、氧化锌锡(ZTO)等多元金属氧化物导电材料中的一种或多种多元金属氧化物导电材料的叠层

结构，并通过化学气相沉积工艺形成。当然也可以是本领域技术人员所知的其它工艺。在形成半导体层后，可以应用灰色调光罩工艺对光刻胶层进行曝光、显影，获得光刻胶掩膜版，在光刻胶掩膜版的保护下，应用干刻工艺，刻蚀半导体层，以刻蚀去除所述半导体层中未被所述光刻胶掩膜版覆盖的部分，从而形成薄膜晶体管20的有源层50。

[76] 第二金属层可为铜Cu、钼Mo、钛Ti、铝Al、铬Cr、银Ag、金Au等金属材料制得，例如可以采用上述金属的单层金属层来实现，或者采用任意两种或两种以上的金属组合构成的复合金属层来实现。并采用物理气相沉积(Physical Vapor Deposition，PVD)方法，或者磁控溅射方法形成金属薄膜。

[77] 在成膜后，可以利用第二道光罩图案化第二金属层形成源极60和漏极70的同时，通过第二道光罩图案化第二金属层形成数据线，数据线与源极60或漏极70电连接。具体的，第二道光罩包括与数据线对应的曝光区图案，从而在曝光形成源极60和漏极70的同时，数据线也同步形成。数据线向源极60或漏极70输出数据电压，从而控制像素电极80的像素电压大小。数据线、源极60和漏极70在同一次光罩曝光中形成，可以有效的减少显示面板的阵列基板100的制作过程，从而降低了阵列基板100及液晶显示器的制作成本。

[78] 源极60和漏极70的侧边从微结构来看都有金属毛刺的现象，通过设置钝化层90，能够更好的对源极60和漏极70上 的金属毛刺进行覆盖，非常有效的防止金属毛刺裸露在保护层外，使得保护层能够更好的 对源极60和漏极70进行保护，有效的避免后续的制程对源极60和漏极70的影响，从而非常好的提高 显示面板的良品率；而且将彩色光阻层设在两层钝化层90之间，能够非常好的对彩色光阻层 进行保护，有效的防止后续制程使彩色光阻层的有机材料释放出一些有害杂质气体，从而 实现对显示面板的有效保护，增加其效率及寿命。

[79] 可以理解的是，上述一次光罩工序，是指使用一张掩膜版Mask的构图工艺。在上述光罩工序中，分别包括有涂胶、曝光、显影、刻蚀和剥离等工艺，并且在刻蚀工艺时，可以采用干法刻蚀或湿法刻蚀来实现，本领域技术人员可以采用所知的阵列基板100制作工艺来实现上述阵列基板100的制成，此处不再赘述。

[80] 本申请阵列基板100的制作方法通过在提供的一基板10上沉积第一金属层及第

一导电层，利用第一道光罩图案化第一金属层及第一导电层，以形成栅极20及覆盖于所述栅极20上的导电隔离层30；并在在栅极20上沉积形成栅极绝缘层40后，在所述栅极绝缘层40上依次沉积半导体层和第二金属层，并图案化所述半导体层形成有源层50；利用第二道光罩图案化所述第二金属层形成源极60、漏极70及像素电极80，以完成阵列基板100的制作。本申请通过图案化第一导电层形成的导电隔离层30包裹覆盖于栅极20层上，以使导电隔离层30可以对栅极20形成完全覆盖于包裹，从而阻止后续高温制程中金属离子，例如铜离子扩散到薄膜晶体管的有源层50，影响薄膜晶体管的开关特性，以及对薄膜晶体管的其他电性能造成影响，保证薄膜晶体管的稳定性。本申请还通过在栅极20上覆盖导电隔离层30，以在栅极20的侧边在光刻后形成的坡度角上具有金属毛刺时，可以对栅极20上的金属毛刺进行覆盖，有利于防止金属毛刺裸露在栅极20外，从而产生尖端放电。

[81] 参照图1，在一可选实施例中，所述在所述基板10上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极20及覆盖于所述栅极20上的导电隔离层30的步骤具体包括：

[82] 在所述基板10上依次沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极20及覆盖于所述栅极20上的导电隔离层30。

[83] 本实施例中，可以采用物理气相沉积(Physical Vapor Deposition，PVD)方法成膜，或者采用溅射沉积工艺将制备第一金属层形成于基板10上，再采用物理气相沉积将导电隔离层30覆盖于第一金属层后，利用第一道光罩工序，也即通过涂胶、曝光、显影、刻蚀和剥离等工艺，图案化第一金属层及第一导电层，以形成栅极20及覆盖于所述栅极20上的导电隔离层30。

[84] 参照图1，在一可选实施例中，所述在所述基板10上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极20及覆盖于所述栅极20上的导电隔离层30的步骤具体包括：

[85] 在所述基板10上沉积第一金属层，利用第一道光罩图案化所述第一金属层以形成栅极20；

[86] 在所述栅极20上沉积第一导电层，利用所述第一道光罩图案化所述第一金属层以形成导电隔离层30。

[87] 本实施例中，可以采用物理气相沉积(Physical Vapor Deposition，PVD)方法成膜，或者采用溅射沉积工艺将第一金属层形成于基板10上，利用第一道光罩工序，也即通过涂胶、曝光、显影、刻蚀和剥离等工艺，图案化第一金属层，以形成栅极20。然后采用物理气相沉积将导电隔离层30覆盖于栅极20上，再利用第一道光罩工序，也即通过涂胶、曝光、显影、刻蚀和剥离等工艺，图案化第一导电层，以形成导电隔离层30。

[88] 参照图4，在一可选实施例中，图案化所述半导体层形成所述有源层50的过程包括:

[89] 利用第三道光罩（图未示出）图案化所述半导体层形成所述有源层50。

[90] 本实施例中，可以采用铟镓锌氧化物 (IGZO)、铝掺杂的氧化锌(AZO)、氧化铟锌(IZO)、铟镓锌氧化物(IGTO)、氧化锌锡(ZTO)等透 明氧化物半导体材料，利用磁控溅射方法成膜，在制得的栅极绝缘层40上沉积半导体层，利用第三道光罩图案化半导体层形成有源层50，其中第三道光罩包括与有源层50对应的图案对应的曝光区， 紫外光或其他光源从第三道光罩背离基板10的一侧向基板10方向照射，并通过曝光区对半导体层曝光后形成特定图案的有源层50。

[91] 在制得有源层50后，可以在有源层50上沉积第二金属层，利用第二道光罩图案化第二金属层形成源极60、漏极70及像素电极80。第二道光罩包括与需要形成的源极60、漏极70及像素电极80的图案对应的曝光区，紫外光或其他光源从第二道光罩背离基板10的一侧向基板10方向照射，并通过曝光区对第二金属层曝光后形成特定图案的源极60、漏极70及像素电极80。其中，像素电极80与源极60及漏极70可以在同一次光罩曝光中形成，即将形成像素电极80的制程与源极60及漏极70的制程结合，省略了单独形成像素电极80的光罩曝光步骤，从而减少了一次光罩曝光步骤，从而降低了阵列基板100及显示面板的制作成本。也可以分别采用两道光罩来制得，将形成像素电极80的制程与源极60及漏极70的制程分部进行。在一些实施例中，还可以将有源层50、源极60、漏极70及像素电极80在一次光罩曝光过程中形成，具体可根据设计需求来实现，此处不做限制。

[92] 本申请还提出一种阵列基板。

[93] 参照图5，在本申请一实施例中，该阵列基板100包括：

[94] 基板10；

[95] 栅极20及覆盖于所述栅极20上的导电隔离层30；

[96] 栅极绝缘层40，设置于所述基板10面对所述栅极20和所述导电隔离层30的一侧并覆盖所述导电隔离层30；

[97] 有源层50及第二金属层，依次层叠于所述栅极绝缘层40上，所述第二金属层包括源极60、漏极70及像素电极80，所述源极60和所述漏极70通过所述有源层50电连接。

[98] 本实施例中，栅极20和导电隔离层30可以是在基板10上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层形成，第一金属层可通过物理气相沉积(Physical Vapor Deposition，PVD)方法成膜于基板10上，或者采用溅射沉积工艺制备形成于基板10上。第一金属层还包括扫描线，扫描线与栅极20电连接，扫描线向栅极20输出栅极20电压，从而控制薄膜晶体管的连通或断开状态。其中，所述栅极20由铜或者铜质合金材料制得；

[99] 所述导电隔离层30为氧化铟锡(ITO)、氧化铟锌(IZO)、铝掺杂的氧化锌(AZO)、铟镓锌氧化物(IGZO)、氧化锌锡(ZTO) 等多元金属氧化物导电材料中的一种或多种多元金属氧化物导电材料的叠层结构。

[100] 栅极绝缘层40设置为将栅极20与后续形成于栅极绝缘层40上的有源层50相互隔绝。

[101] 有源层50通过在栅极绝缘层40上形成半导体层后，应用灰色调光罩工艺对光刻胶层进行曝光、显影，获得光刻胶掩膜版，在光刻胶掩膜版的保护下，应用干刻工艺，刻蚀半导体层，以刻蚀去除半导体层中未被所述光刻胶掩膜版覆盖的部分而形成。

[102] 源极60、漏极70及像素电极80可以在有源层50上磁控溅射方法形成金属薄膜，也即第一金属层后，利用第二道光罩图案化第二金属层形成源极60和漏极70

[103] 第二金属层还包括数据线，数据线可以是通过第二道光罩图案化第二金属层形成数据线，数据线与源极60或漏极70电连接，在栅极20输出有栅极20电压而使

源极60和漏极70连通，从而控制数据线向源极60或漏极70输出数据电压，进而控制像素电极80的像素电压大小。

[104] 像素电极80还包括钝化层90，钝化层90层叠设置于第二金属层上。钝化层90用于保护源极60、漏极70及像素电极80，避免金属材料的源极60、漏极70及像素电极80氧化。

[105] 本实施例中，像素电极80的数量为多个，从而在相邻的像素电极80与上CF基板（彩膜基板200）之间形成电场控制液晶分子的转动。

[106] 本申请通过图案化第一导电层形成的导电隔离层30包裹覆盖于栅极20层上，以使导电隔离层30可以对栅极20形成完全覆盖于包裹，从而阻止后续高温制程中金属离子，例如铜离子扩散到薄膜晶体管的有源层50，影响薄膜晶体管的开关特性，以及对薄膜晶体管的其他电性能造成影响，保证薄膜晶体管的稳定性。本申请还通过在栅极20上覆盖导电隔离层30，以在栅极20的侧边在光刻后形成的坡度角上具有金属毛刺时，可以对栅极20上的金属毛刺进行覆盖，有利于防止金属毛刺裸露在栅极20外，从而产生尖端放电。

[107] 本申请还提出一种显示面板。

[108] 参照图1至图6，在本申请一实施例中，该显示面板包括彩膜基板200、液晶层300及如上所述的阵列基板100，可以理解的是，该阵列基板100的详细结构可参照上述实施例，此处不再赘述；由于在本申请显示面板中使用了上述阵列基板100，因此，本申请显示面板的实施例包括上述阵列基板100全部实施例的全部技术方案，且所达到的技术效果也完全相同，在此不再赘述。

[109] 其中，所述阵列基板100上形成有像素电极80，所述彩膜基板200上形成有公共电极；

[110] 所述液晶层300，设置于所述彩膜基板200与所述阵列基板100之间；

[111] 所述显示面板通过所述像素电极80与所述公共电极（图未示出）之间的电压差控制所述液晶层300的液晶分子转动，并通过所述彩膜基板200显示图像。

[112] 本实施例中，可以理解的是，公共电极还可以设置于阵列基板100上，并通过栅极绝缘层40与栅极20间进行隔离。在显示面板上电工作后，阵列基板100上的各薄膜晶体管的栅极20经阵列基板100上的扫描线与显示面板的栅极20驱动器连

接；薄膜晶体管上的源极60（或者漏极70）经阵列基板100上的数据线与和显示面板的源极60驱动器连接的像素电极80连接，薄膜晶体管上的漏极70（或者源极60）与彩膜基板200上的公共电极电连接。在显示面板上对应扫描行的薄膜晶体管基于栅极20驱动器的控制而导通，并控制数据驱动器输出对应的数据信号经数据线输出至像素电极80时，显示面板通过像素电极80与公共电极之间的电压差控制所述液晶层300的液晶分子转动，并通过所述彩膜基板200显示图像。

[113] 以上所述仅为本申请的可选地实施例，并非因此限制本申请的专利范围，凡是在本申请的申请构思下，利用本申请说明书及附图内容所作的等效结构变换，或直接/间接运用在其他相关的技术领域均包括在本申请的专利保护范围内。

权利要求书

[权利要求 1] 一种阵列基板的制作方法，其中，所述阵列基板的制作方法包括：

提供一基板；

在所述基板上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层；以及

在所述栅极上沉积栅极绝缘层后，在所述栅极绝缘层上依次沉积半导体层和第二金属层，并图案化所述半导体层形成有源层，利用第二道光罩图案化所述第二金属层形成源极、漏极及像素电极。

[权利要求 2] 如权利要求1所述的阵列基板的制作方法，其中，所述在所述基板上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层的步骤具体包括：

在所述基板上沉积第一金属层，利用第一道光罩图案化所述第一金属层以形成栅极；以及

在所述栅极上沉积第一导电层，利用所述第一道光罩图案化所述第一金属层以形成导电隔离层。

[权利要求 3] 如权利要求2所述的阵列基板的制作方法，其中，所述在所述基板上沉积第一金属层的步骤具体包括：

采用物理气相沉积方法成膜，或者采用溅射沉积工艺将所述第一金属层形成于所述基板上。

[权利要求 4] 如权利要求2所述的阵列基板的制作方法，其中，所述在所述栅极上沉积第一导电层的步骤具体包括：

采用物理气相沉积将导第一导电层覆盖于所述栅极上。

[权利要求 5] 如权利要求2所述的阵列基板的制作方法，其中，所述在所述基板上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层的步骤具体包括：

所述第一金属层为铜或者铜质合金；以及

所述第一导电层为氧化铟锡、氧化铟锌、铝掺杂的氧化锌、铟镓锌氧化物、氧化锌锡等多元金属氧化物导电材料中的一种或多种多元金属氧化物导电材料的叠层结构。

[权利要求 6] 如权利要求1所述的阵列基板的制作方法，其中，所述在所述基板上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层的步骤具体包括：

在所述基板上依次沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层。

[权利要求 7] 如权利要求6所述的阵列基板的制作方法，其中，所述在所述基板上依次沉积第一金属层及第一导电层的步骤具体包括：

采用物理气相沉积方法成膜，或者采用溅射沉积工艺将第一金属层形成于基板上，再采用物理气相沉积将第一导电层覆盖于所述第一金属层上。

[权利要求 8] 如权利要求6所述的阵列基板的制作方法，其中，所述在所述基板上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层的步骤具体包括：

所述第一金属层为铜或者铜质合金；以及

所述第一导电层为氧化铟锡、氧化铟锌、铝掺杂的氧化锌、铟镓锌氧化物、氧化锌锡等多元金属氧化物导电材料中的一种或多种多元金属氧化物导电材料的叠层结构。

[权利要求 9] 如权利要求1所述的阵列基板的制作方法，其中，图案化所述半导体层形成所述有源层的过程包括：

利用第三道光罩图案化所述半导体层形成所述有源层。

[权利要求 10] 如权利要求1所述的阵列基板的制作方法，其中，在形成所述源极、

所述漏极及所述像素电极后，所述阵列基板的制作方法还包括：

在所述源极、所述漏极及所述像素电极的表面沉积钝化层，并利用第四道光罩图案化所述钝化层。

[权利要求 11] 一种阵列基板，其中，所述阵列基板包括：

基板；

栅极及覆盖于所述栅极上的导电隔离层；

栅极绝缘层，设置于所述基板面对所述栅极和所述导电隔离层的一侧并覆盖所述导电隔离层；以及

有源层及第二金属层，依次层叠于所述栅极绝缘层上，所述第二金属层包括源极、漏极及像素电极，所述源极和所述漏极通过所述有源层电连接。

[权利要求 12] 如权利要求11所述的阵列基板，其中，

所述栅极由铜或者铜质合金材料制得；以及

所述导电隔离层为氧化铟锡、氧化铟锌、铝掺杂的氧化锌、铟镓锌氧化物、氧化锌锡 等多元金属氧化物导电材料中的一种或多种多元金属氧化物导电材料的叠层结构。

[权利要求 13] 如权利要求11所述的阵列基板，其中，所述第二金属层还包括数据线，所述数据线可以是通过第二道光罩图案化第二金属层形成数据线。

[权利要求 14] 如权利要求11所述的阵列基板，其中，所述像素电极还包括钝化层，钝化层层叠设置于所述第二金属层上。

[权利要求 15] 一种显示面板，其中，包括彩膜基板、液晶层及如权利要求8所述的阵列基板，

所述阵列基板上形成有像素电极，所述彩膜基板上形成有公共电极；

所述液晶层，设置于所述彩膜基板与所述阵列基板之间；以及

所述显示面板通过所述像素电极与所述公共电极之间的电压差控制所述液晶层的液晶分子转动，并通过所述彩膜基板显示图像；

所述阵列基板包括：

基板；

栅极及覆盖于所述栅极上的导电隔离层；

栅极绝缘层，设置于所述基板面对所述栅极和所述导电隔离层的一侧并覆盖所述导电隔离层；以及

有源层及第二金属层，依次层叠于所述栅极绝缘层上，所述第二金属层包括源极、漏极及像素电极，所述源极和所述漏极通过所述有源层电连接。

[权利要求 16] 如权利要求15所述的显示面板，其中，所述栅极由铜或者铜质合金材料制得；

所述导电隔离层为氧化铟锡、氧化铟锌、铝掺杂的氧化锌、铟镓锌氧化物、氧化锌锡 等多元金属氧化物导电材料中的一种或多种多元金属氧化物导电材料的叠层结构。

[权利要求 17] 如权利要求15所述的显示面板，其中，所述第二金属层还包括数据线，所述数据线可以是通过第二道光罩图案化第二金属层形成数据线。

[权利要求 18] 如权利要求15所述的显示面板，其中，所述像素电极还包括钝化层，钝化层层叠设置于所述第二金属层上。

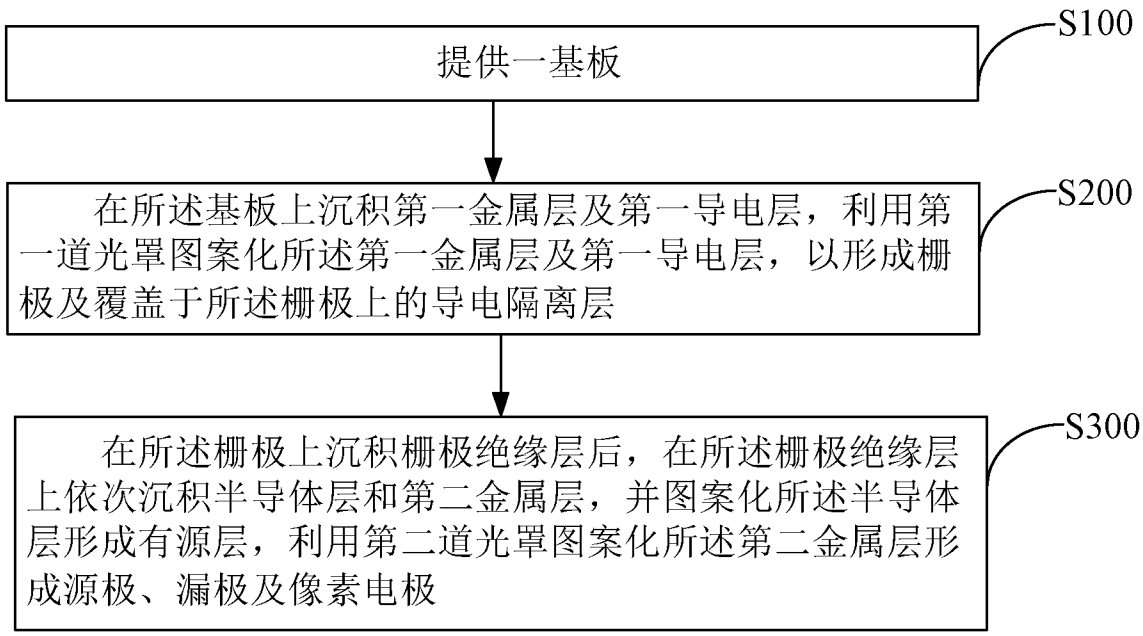

S100
提供一基板
S200
在所述基板上沉积第一金属层及第一导电层，利用第一道光罩图案化所述第一金属层及第一导电层，以形成栅极及覆盖于所述栅极上的导电隔离层
S300
在所述栅极上沉积栅极绝缘层后，在所述栅极绝缘层上依次沉积半导体层和第二金属层，并图案化所述半导体层形成有源层，利用第二道光罩图案化所述第二金属层形成源极、漏极及像素电极

图 1

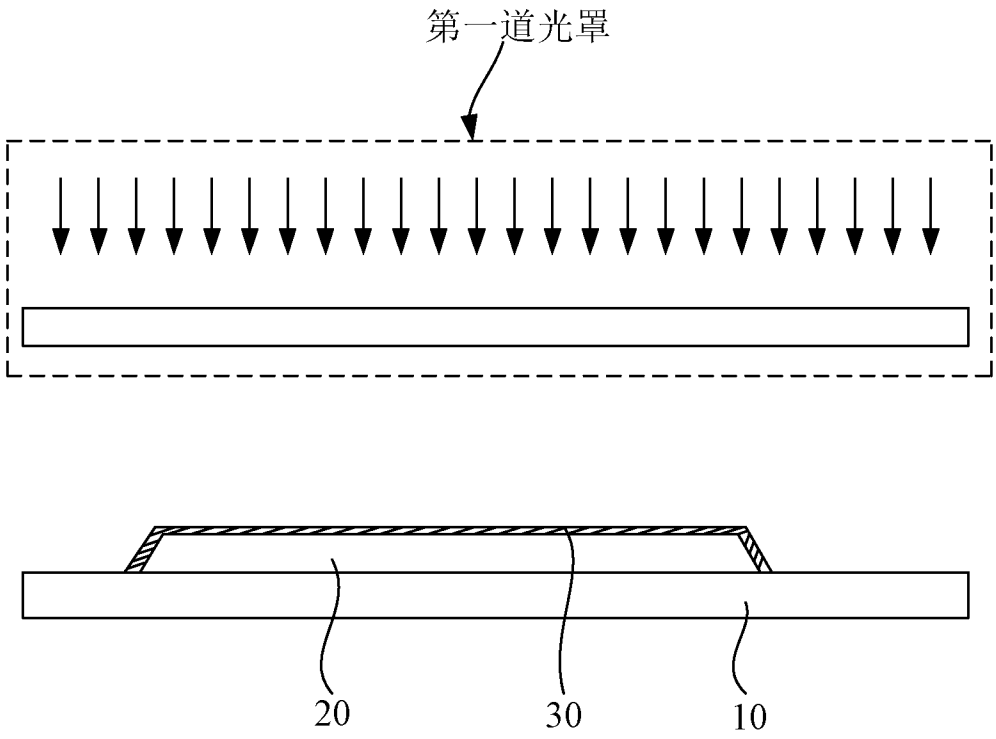

第一道光罩
20
30
10

图 2

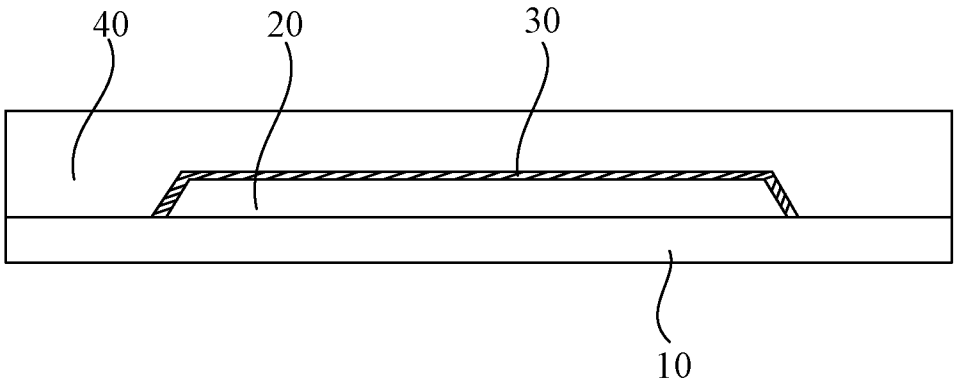


图 3

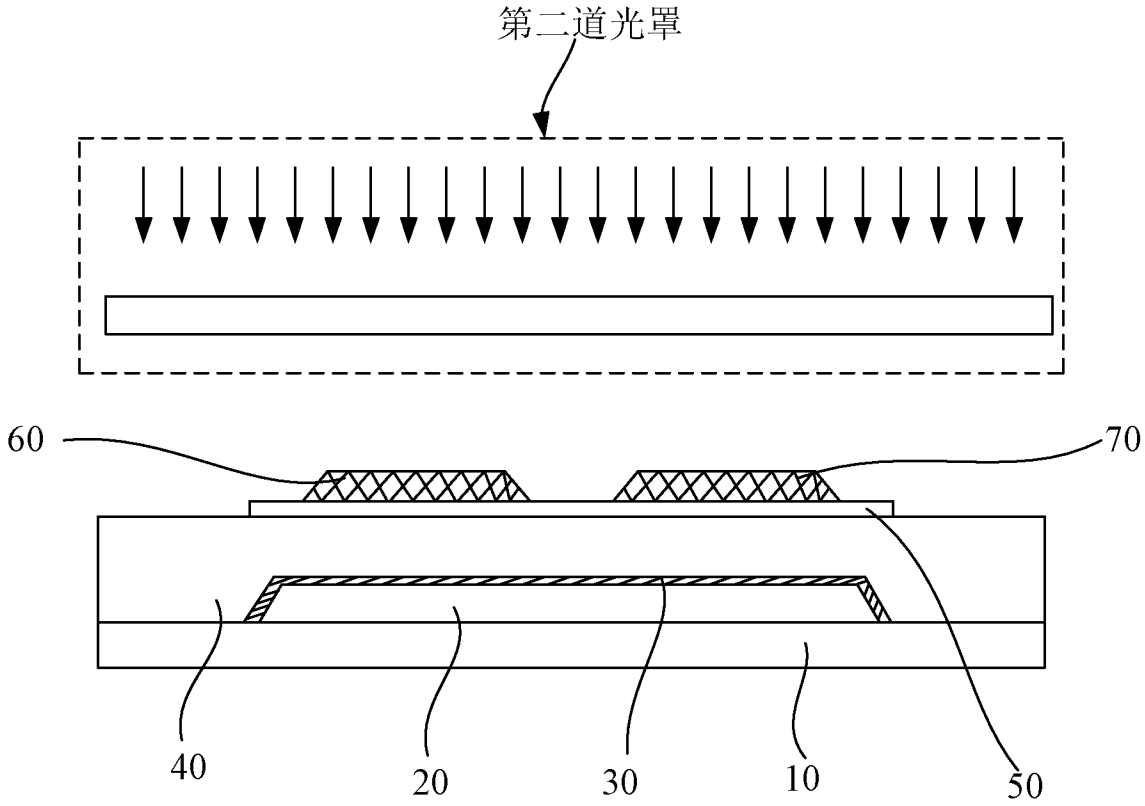


图 4

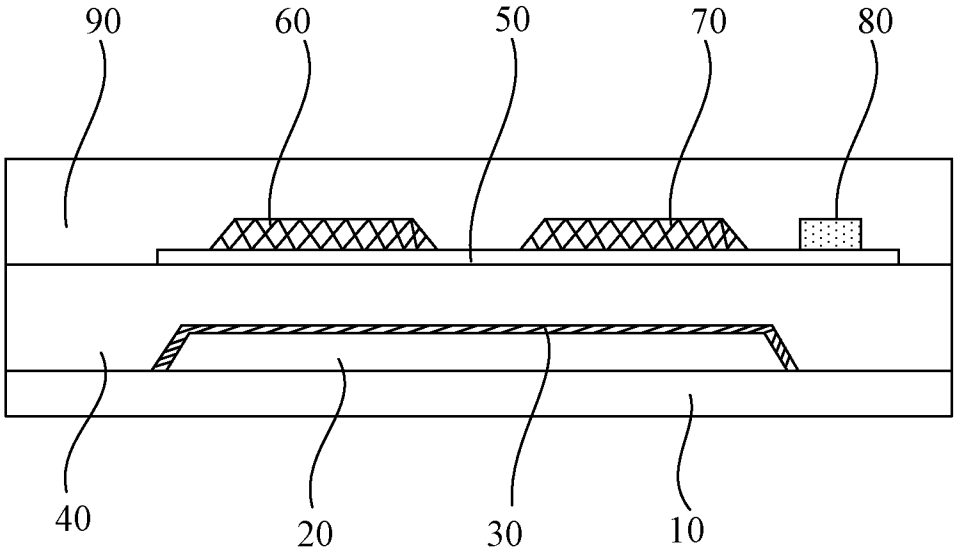


图 5

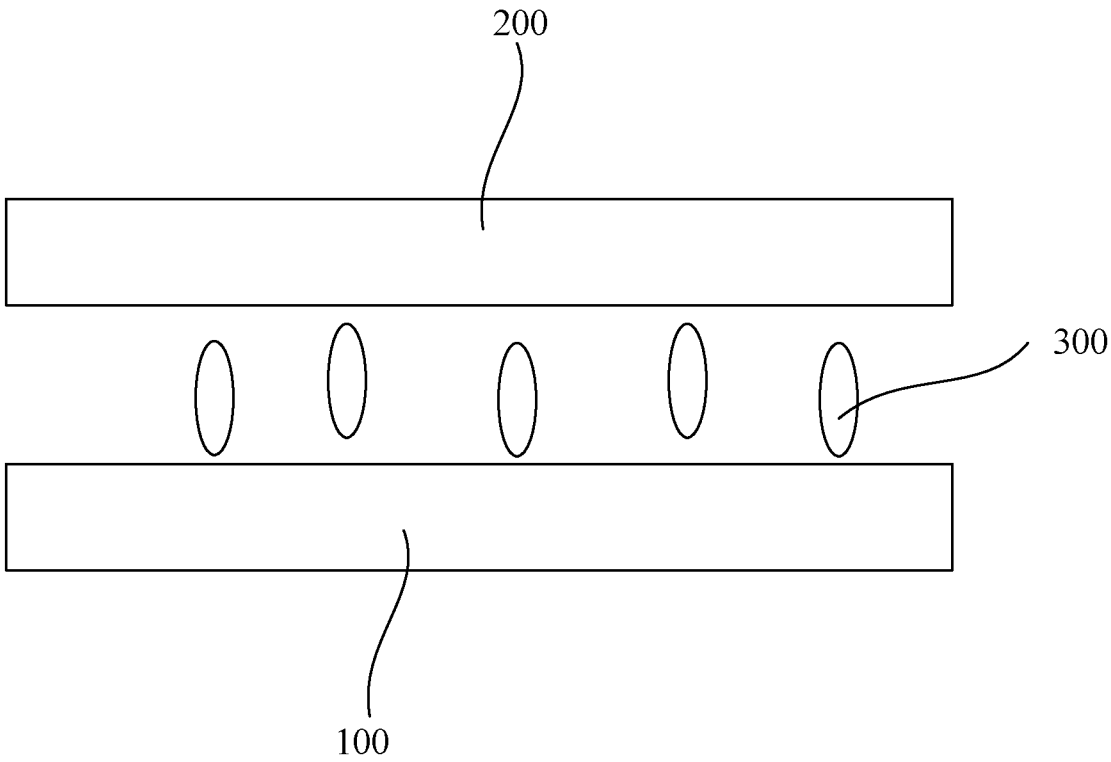


图 6

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2018/116669

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/-;H01L29/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

VEN; CNABS; WOTXT; EPTXT; USTXT; CNTXT; CNKI: 防止, 金属, 离子, 铜, 扩散, 栅, prevent, metal, ion, copper, diffuse, gate

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 1766701 A (SAMSUNG ELECTRONICS CO., LTD.) 03 May 2006 (2006-05-03) description, page 3, line 30 to page 13, line 5, and figures 1-3	1-18
Y	CN 1776513 A (SAMSUNG ELECTRONICS CO., LTD.) 24 May 2006 (2006-05-24) description, page 4, line 12 to page 11, line 2, and figures 1-6	1-18
Y	CN 107316875 A (SHENZHEN CSOT SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 03 November 2017 (2017-11-03) description, paragraphs [0032]-[0066], and figures 1-9	1-18
A	CN 106784013 A (BOE TECHNOLOGY GROUP CO., LTD.) 31 May 2017 (2017-05-31) entire document	1-18
A	KR 20000040732 A (LG PHILIPS LCD CO., LTD.) 05 July 2000 (2000-07-05) entire document	1-18

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
15 May 2019	**25 June 2019**

Name and mailing address of the ISA/CN	Authorized officer
China National Intellectual Property Administration (ISA/CN) **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088** **China**	
Facsimile No. **(86-10)62019451**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2018/116669

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	1766701	A	03 May 2006	CN	100516986	C	22 July 2009
				KR	101051015	B1	21 July 2011
				US	2006091392	A1	04 May 2006
				KR	20060037690	A	03 May 2006
				JP	2006128595	A	18 May 2006
				TW	200618314	A	01 June 2006
CN	1776513	A	24 May 2006	US	7619254	B2	17 November 2009
				US	8372701	B2	12 February 2013
				US	2010022041	A1	28 January 2010
				US	2006102907	A1	18 May 2006
				TW	I385803	B	11 February 2013
				CN	1776513	B	04 July 2012
				US	9431426	B2	30 August 2016
				KR	20060053505	A	22 May 2006
				US	2015357349	A1	10 December 2015
				TW	200618311	A	01 June 2006
				US	9111802	B2	18 August 2015
				US	2013056740	A1	07 March 2013
				JP	2006148040	A	08 June 2006
				US	2014167054	A1	19 June 2014
				US	8637869	B2	28 January 2014
				KR	101054344	B1	04 August 2011
CN	107316875	A	03 November 2017		None		
CN	106784013	A	31 May 2017		None		
KR	20000040732	A	05 July 2000	KR	100480368	B1	05 September 2005

国际检索报告

国际申请号
PCT/CN2018/116669

A. 主题的分类

H01L 27/12(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L27/-;H01L29/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

VEN;CNABS;WOTXT;EPTXT;USTXT;CNTXT;CNKI:防止，金属，离子，铜，扩散，栅，prevent，metal，ion，copper，diffuse，gate

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
Y	CN 1766701 A (三星电子株式会社) 2006年 5月 3日 (2006-05-03) 说明书第3页第30行-第13页第5行，图1-3	1-18
Y	CN 1776513 A (三星电子株式会社) 2006年 5月 24日 (2006-05-24) 说明书第4页第12行-第11页第2行，图1-6	1-18
Y	CN 107316875 A (深圳市华星光电半导体显示技术有限公司) 2017年 11月 3日 (2017-11-03) 说明书第32-66段，图1-9	1-18
A	CN 106784013 A (京东方科技集团股份有限公司) 2017年 5月 31日 (2017-05-31) 全文	1-18
A	KR 20000040732 A (LG PHILIPS LCD CO LTD) 2000年 7月 5日 (2000-07-05) 全文	1-18

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2019年 5月 15日	2019年 6月 25日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 张雄娥 电话号码 86-(20)-28958369

表 PCT/ISA/210 (第2页) (2015年1月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2018/116669

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	1766701	A	2006年 5月 3日	CN	100516986	C	2009年 7月 22日
				KR	101051015	B1	2011年 7月 21日
				US	2006091392	A1	2006年 5月 4日
				KR	20060037690	A	2006年 5月 3日
				JP	2006128595	A	2006年 5月 18日
				TW	200618314	A	2006年 6月 1日
CN	1776513	A	2006年 5月 24日	US	7619254	B2	2009年 11月 17日
				US	8372701	B2	2013年 2月 12日
				US	2010022041	A1	2010年 1月 28日
				US	2006102907	A1	2006年 5月 18日
				TW	I385803	B	2013年 2月 11日
				CN	1776513	B	2012年 7月 4日
				US	9431426	B2	2016年 8月 30日
				KR	20060053505	A	2006年 5月 22日
				US	2015357349	A1	2015年 12月 10日
				TW	200618311	A	2006年 6月 1日
				US	9111802	B2	2015年 8月 18日
				US	2013056740	A1	2013年 3月 7日
				JP	2006148040	A	2006年 6月 8日
				US	2014167054	A1	2014年 6月 19日
				US	8637869	B2	2014年 1月 28日
				KR	101054344	B1	2011年 8月 4日
CN	107316875	A	2017年 11月 3日		无		
CN	106784013	A	2017年 5月 31日		无		
KR	20000040732	A	2000年 7月 5日	KR	100480368	B1	2005年 9月 5日