



(12) 发明专利

(10) 授权公告号 CN 110400792 B

(45) 授权公告日 2023. 05. 19

(21) 申请号 201811623772.5
(22) 申请日 2018.12.28
(65) 同一申请的已公布的文献号
 申请公布号 CN 110400792 A
(43) 申请公布日 2019.11.01
(30) 优先权数据
 10-2018-0047915 2018.04.25 KR
(73) 专利权人 韩国科学技术研究院
 地址 韩国首尔
(72) 发明人 金成根 李愚澈 金相兑 宋眩澈
 白承协 崔志远 金镇相 姜钟铨
 C·W·比尔劳斯基 廉政桓
 E·S·拉森
(74) 专利代理机构 北京鸿元知识产权代理有限公司 11327
 专利代理师 姜虎 陈英俊
(51) Int.Cl.
 H01L 23/64 (2006.01)
 H10B 12/00 (2023.01)
(56) 对比文件
 KR 20000008014 A, 2000.02.07

CN 104992777 A, 2015.10.21
US 2003129307 A1, 2003.07.10
CN 104303286 A, 2015.01.21
US 2012127629 A1, 2012.05.24
CN 102132367 A, 2011.07.20
Longxing Su 等.《Wide Range Bandgap Modulation Based on ZnO-based Alloys and Fabrication of Solar Blind UV Detectors with High Rejection Ratio》.《APPLIED MATERIALS&INTERFACES》.2014,第14153-14154 页.
Longxing Su 等.《Wide Range Bandgap Modulation Based on ZnO-based Alloys and Fabrication of Solar Blind UV Detectors with High Rejection Ratio》.《APPLIED MATERIALS&INTERFACES》.2014,第14153-14154 页. (续)

审查员 张思秘

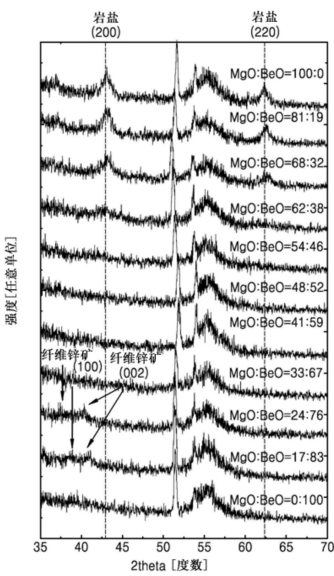
(54) 发明名称

介电膜、具备该介电膜的半导体存储元件以及制造方法

(57) 摘要

本发明提供一种介电膜，其由化学式为 $\text{Be}_x\text{M}_{1-x}\text{O}$ 的化合物构成，所述M是碱土金属中的一种，所述x的值大于0且小于0.5，所述介电膜具有岩盐 (rocksalt) 结构作为常温稳定相。

权利要求书2页 说明书10页 附图8页



CN 110400792 B

[转续页]

[接上页]

(56) 对比文件

Kanghoon Yim等.《Novel high-k dielectrics for next-generation

electronic devices screened by automated ab initio calculations》.《NPG Asia Materials》.2015,第3页右栏第1行至第5页右栏第7行.

1. 一种介电膜,其特征在于,

由化学式为 $\text{Be}_x\text{M}_{1-x}\text{O}$ 的化合物构成,所述M是碱土金属中的一种,所述x的值大于0且小于0.5,且所述介电膜具有岩盐结构作为常温稳定相,

其中,所述介电膜是铍氧化物和碱土金属氧化物各不发生相分离而形成岩盐结构固溶体的化合物。

2. 根据权利要求1所述的介电膜,其特征在于,

所述M是Mg、Ca、Sr以及Ba中的一种。

3. 根据权利要求1所述的介电膜,其特征在于,

所述M是碱土金属,该碱土金属的氧化物能够具有岩盐结构作为常温稳定相。

4. 根据权利要求1所述的介电膜,其特征在于,

所述x的值大于0且小于等于0.38。

5. 根据权利要求4所述的介电膜,其特征在于,

所述x的值大于等于0.1且小于等于0.32。

6. 根据权利要求1至5中任一项所述的介电膜,其特征在于,

所述介电膜是半导体存储元件的电容器介电膜。

7. 一种介电膜的制造方法,其特征在于,包括如下步骤:

通过原子层蒸镀工序蒸镀铍氧化物以及碱土金属氧化物的叠层结构体;

对所述叠层结构体进行热处理,从而形成介电膜,

所述介电膜由化学式为 $\text{Be}_x\text{M}_{1-x}\text{O}$ 的化合物构成,所述M是碱土金属中的一种,所述x的值大于0且小于0.5,且所述介电膜具有岩盐结构作为常温稳定相,

其中,所述介电膜是铍氧化物和碱土金属氧化物各不发生相分离而形成岩盐结构固溶体的化合物。

8. 根据权利要求7所述的介电膜的制造方法,其特征在于,

所述原子层蒸镀工序在常温至350℃内的温度范围下进行,所述热处理在300℃至600℃的温度范围下进行。

9. 根据权利要求7所述的介电膜的制造方法,其特征在于,

所述M是Mg、Ca、Sr以及Ba中的一种。

10. 一种半导体存储元件,其特征在于,

所述半导体存储元件具备电容器,所述电容器包括:下部电极;介电膜,位于所述下部电极上;以及上部电极,位于所述介电膜上,

所述介电膜由化学式为 $\text{Be}_x\text{M}_{1-x}\text{O}$ 的化合物构成,所述M是碱土金属中的一种,所述x的值大于0且小于0.5,且所述介电膜具有岩盐结构作为常温稳定相,

其中,所述介电膜是铍氧化物和碱土金属氧化物各不发生相分离而形成岩盐结构固溶体的化合物。

11. 根据权利要求10所述的半导体存储元件,其特征在于,

所述M是Mg、Ca、Sr以及Ba中的一种。

12. 根据权利要求10所述的半导体存储元件,其特征在于,

所述M是碱土金属,该碱土金属的氧化物能够具有岩盐结构作为常温稳定相。

13. 根据权利要求10所述的半导体存储元件,其特征在于,

所述x的值大于0且小于等于0.38。

14. 根据权利要求13所述的半导体存储元件,其特征在于,
所述x的值大于等于0.1且小于等于0.32。

15. 根据权利要求10所述的半导体存储元件,其特征在于,
所述下部电极包括由TiN、TaN、Ru、Pt、Au、Ag、Al、Rh、Mo、Pd、Co、Cu、Ir、SnO₂、RuO₂、IrO₂、MoO₂以及SrRuO₃中的一种来构成的电极。

16. 一种半导体存储元件的制造方法,其特征在于,包括如下步骤:
形成下部电极;

通过原子层蒸镀工序,在所述下部电极上蒸镀铍氧化物以及碱土金属氧化物的叠层结构体;

在所述叠层结构体上形成上部电极;以及

对所述叠层结构体进行热处理,从而形成介电膜,

所述介电膜由化学式为Be_xM_{1-x}O的化合物构成,所述M是碱土金属中的一种,所述x的值大于0且小于0.5,所述介电膜具有岩盐结构作为常温稳定相,

其中,所述介电膜是铍氧化物和碱土金属氧化物各不发生相分离而形成岩盐结构固溶体的化合物。

17. 根据权利要求16所述的半导体存储元件的制造方法,其特征在于,

所述原子层蒸镀工序在常温至350℃内的温度范围下进行,所述热处理在300℃至600℃的温度范围下进行。

18. 根据权利要求16所述的半导体存储元件的制造方法,其特征在于,
所述M是Mg、Ca、Sr以及Ba中的一种。

介电膜、具备该介电膜的半导体存储元件以及制造方法

技术领域

[0001] 本发明涉及一种介电膜、具备该介电膜的半导体存储元件以及它们的制造方法，更详细而言，涉及一种同时具有存储器电容器的高介电常数以及高带隙的介电膜、具备该介电膜的半导体存储元件以及它们的制造方法。

背景技术

[0002] 最近半导体产业发展迅猛，与此同时半导体元件的集成度呈几何级数的增长。对于DRAM存储元件，正在开发适用20nm以下级别的设计规则的超微细集成元件。超越20nm的10nm级别的设计规则的超微细集成DRAM元件的研发核心在于，具有高静电容量以及低泄漏电流的电容器技术。在DRAM元件中发挥记录信息作用的电容器要求具有与其元件大小无关的规定量以上的静电容量，然而随着元件的微细化，电容器的大小在变小。随着电容器的大小变小，与面积成比例的静电容量值必然变小，为了克服这种问题，需要采用具有高介电常数的介电体。并且，电容器介电体除了高介电常数以外，由于储存电荷的电容器的特性，为了减少电荷的损失，需要能够保持低泄漏电流。

[0003] 因此，为了提升DRAM元件的集成度，对具有高介电常数的绝缘膜进行了很多研发。早期使用介电常数在10以下的硅氧化物(SiO_2)、铝氧化物(Al_2O_3)等，如今发展到介电常数大约为40左右的锆氧化物(ZrO_2)等，并且为了确保更大的静电容量，正在研发金红石(rutile)结构的 TiO_2 (介电常数约为80)或者 SrTiO_3 (介电常数>100)等薄膜材料。

[0004] 对介电体的泄漏电流产生重要影响的因素为介电薄膜的带隙。带隙越大的物质越能够在电极与介电体的界面形成高能障，因此能够确保低泄漏电流。但是一般来说介电常数与带隙成反比关系，因此物质的介电常数越大，其带隙就越小。例如，介电常数为3.9的 SiO_2 具有大约9eV的高带隙，而介电常数为80以上的 TiO_2 或者 SrTiO_3 具有大约3eV左右的小带隙。因此当使用具有高介电常数的物质时，为了减少泄漏电流，不得不使用厚度大的薄膜。

[0005] 随着DRAM元件的设计规则降至20nm以下，出现了以往未曾有的薄膜厚度限制问题。DRAM元件大小骤减至20nm以下意味着可置介电薄膜以及上下部电极的空间极为有限。特别是考虑到堆叠(stack)结构的三维电容器形状，介电薄膜的厚度限制在大约5nm左右，非常薄。这种制约意味着采用介电常数更高的材料的以往的研发方向不再有效，必须采用能够在薄的厚度下也确保大带隙的材料。因此难以继续采用要求10nm以上厚度的 SrTiO_3 等高介电物质，必须采用能够在大约5nm的厚度下也确保低泄漏电流的新型物质。

[0006] 【在先技术文献】

[0007] (专利文献1) 韩国公开专利公报KR19990080412A (1999-11-05)

发明内容

[0008] 所要解决的技术问题

[0009] 本发明是为了解决上述的现有技术的问题而提出的，其目的在于，提供一种能够

在确保电容器的低泄漏电流特性的同时提高介电常数的介电膜、具备该介电膜的半导体存储元件以及它们的制造方法。但是这些技术问题仅为例示，并不由此限定本发明的范围。

[0010] 解决技术问题的方案

[0011] 本发明的一实施方式提供一种用于解决上述技术问题的介电膜。所述介电膜由化学式为 $\text{Be}_x\text{M}_{1-x}\text{O}$ 的化合物构成，所述M是碱土金属中的一种，所述x的值大于0且小于0.5，且具有岩盐 (rocksalt) 结构作为常温稳定相。

[0012] 所述介电膜的所述化学式中M可以是碱土金属，该碱土金属的氧化物能够具有岩盐 (rocksalt) 结构作为常温稳定相，例如，所述M可以是Mg、Ca、Sr以及Ba中的一种。

[0013] 所述介电膜可以是铍氧化物和碱土金属氧化物各不发生相分离而形成岩盐结构固溶体的化合物。

[0014] 所述介电膜中，所述x的值可以大于0且小于等于0.38。更严格来说，所述x的值可以大于等于0.1且小于等于0.32。

[0015] 所述介电膜可以是半导体存储元件的电容器介电膜。

[0016] 本发明的一实施方式提供一种用于解决上述技术问题的介电膜的制造方法。所述介电膜的制造方法包括如下步骤：通过原子层蒸镀工序蒸镀铍氧化物以及碱土金属氧化物的叠层结构体；对所述叠层结构体进行热处理，从而形成介电膜，所述介电膜由化学式为 $\text{Be}_x\text{M}_{1-x}\text{O}$ 的化合物构成，所述M是碱土金属中的一种，所述x的值大于0且小于0.5，所述介电膜具有岩盐 (rocksalt) 结构作为常温稳定相。

[0017] 在所述介电膜的制造方法中，所述原子层蒸镀工序可以在常温至350℃内的温度范围下进行，所述热处理可以在300℃至600℃的温度范围下进行。

[0018] 在所述介电膜的制造方法中，所述化学式中的M可以是碱土金属，该碱土金属的氧化物能够具有岩盐 (rocksalt) 结构作为常温稳定相，例如，所述M可以是Mg、Ca、Sr以及Ba中的一种。

[0019] 本发明的另一实施方式提供一种用于解决上述技术问题的半导体存储元件。所述半导体存储元件具备电容器，所述电容器包括：下部电极；介电膜，位于所述下部电极上；以及上部电极，位于所述介电膜上，所述介电膜由化学式为 $\text{Be}_x\text{M}_{1-x}\text{O}$ 的化合物构成，所述M是碱土金属中的一种，所述x的值大于0且小于0.5，所述介电膜具有岩盐 (rocksalt) 结构作为常温稳定相。

[0020] 所述半导体存储元件中，所述化学式中的M可以是碱土金属，该碱土金属的氧化物能够具有岩盐 (rocksalt) 结构作为常温稳定相，例如，所述M可以是Mg、Ca、Sr以及Ba中的一种。

[0021] 所述半导体存储元件中，所述介电膜可以是铍氧化物和碱土金属氧化物各不发生相分离而形成岩盐结构固溶体的化合物。

[0022] 所述半导体存储元件中，所述x的值可以大于0且小于等于0.38，更严格来说，所述x的值可以大于等于0.1且小于等于0.32。

[0023] 所述半导体存储元件中，所述下部电极可以包括由TiN、TaN、Ru、Pt、Au、Ag、Al、Rh、Mo、Pd、Co、Cu、Ir、 SnO_2 、 RuO_2 、 IrO_2 、 MoO_2 以及 SrRuO_3 中的一种来构成的电极。

[0024] 本发明的另一实施方式提供一种用于解决上述技术问题的半导体存储元件的制造方法。所述半导体存储元件的制造方法包括如下步骤：形成下部电极；通过原子层蒸镀工

序,在所述下部电极上蒸镀铍氧化物以及碱土金属氧化物的叠层结构体;在所述叠层结构体上形成上部电极;对所述叠层结构体进行热处理,从而形成介电膜,所述介电膜由化学式为 $\text{Be}_x\text{M}_{1-x}\text{O}$ 的化合物构成,所述M是碱土金属中的一种,所述x的值大于0且小于0.5,所述介电膜具有岩盐(rocksalt)结构作为常温稳定相。

[0025] 所述半导体存储元件的制造方法中,所述原子层蒸镀工序可以在常温至350℃内的温度范围下进行,所述热处理可以在300℃至600℃的温度范围下进行。

[0026] 所述半导体存储元件的制造方法中,所述化学式中的M可以是碱土金属,该碱土金属的氧化物能够具有岩盐(rocksalt)结构作为常温稳定相,例如,所述M可以是Mg、Ca、Sr以及Ba中的一种。

[0027] 有益效果

[0028] 根据如上构成的本发明的各种实施例,能够开发出同时具有高介电常数和大带隙的介电膜、具备该介电膜的半导体存储元件以及它们的制造方法,最终能够实现10nm级别DRAM元件。当然,这些效果并不限定本发明的范围。

附图说明

[0029] 图1是图解具备本发明的实施例涉及的介电膜的电容器的剖视图。

[0030] 图2是示出通过本发明一实验例涉及的介电膜的制造方法中的原子层蒸镀法形成的 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜中,BeO循环和MgO循环之比所对应的薄膜的组分的图表。

[0031] 图3是示出本发明的一实验例涉及的介电膜即 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜的组分变化所对应的X射线衍射图谱的图。

[0032] 图4是示出本发明的一实验例涉及的介电膜即 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜中,BeO的组分(x)占0~38at.%的薄膜的组分变化所对应的X射线衍射图谱的图。

[0033] 图5是示出本发明的一实验例涉及的介电膜即 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜的组分所对应的岩盐(rocksalt)结构的晶格常数变化的图表。

[0034] 图6至图9分别为通过本发明的一实验例涉及的介电膜的制造方法中的原子层蒸镀法形成的MgO、 $\text{Be}_{0.19}\text{Mg}_{0.81}\text{O}$ 、 $\text{Be}_{0.52}\text{Mg}_{0.48}\text{O}$ 、BeO薄膜的HRTEM(high-resolution transmission electron microscope,高分辨率透射电子显微镜)图像。

[0035] 图10至图13分别为图6至图9的MgO、 $\text{Be}_{0.19}\text{Mg}_{0.81}\text{O}$ 、 $\text{Be}_{0.52}\text{Mg}_{0.48}\text{O}$ 、BeO薄膜的HRTEM图像中用四边形来表示的区域的SADP(selected area diffraction pattern,选区衍射图案)图像。

[0036] 图14是示出通过本发明的一实验例涉及的介电膜的制造方法中的原子层蒸镀法形成的 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜的组分所对应的带隙变化的图表。

[0037] 图15是示出通过本发明的一实验例涉及的介电膜的制造方法中的原子层蒸镀法形成的 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜的组分所对应的介电常数变化的图表。

具体实施方式

[0038] 下面,参照附图对本发明的实施例进行详细的说明。但是本发明并不限定于以下公开的实施例,而是可以实现为各种不同的形式,提供以下实施例的目的在于,使本发明的公开完整,并且向普通技术人员完整地告知发明的范畴。此外为了便于说明,附图中至少一

部分构成要素的大小有可能放大或缩小。附图中相同的附图标记表示相同的要素。

[0039] 本说明书中提及的‘常温’表示未进行人为的加热或冷却的、自然状态下的温度，例如，可以包括0℃至50℃的温度。

[0040] 本说明书中提及的岩盐 (rocksalt) 结构中，正离子和负离子的配位数同样都是6，并且正离子与负离子的半径之比范围大约可以是0.414~0.732。此结构的单位晶格中负离子呈面心立方 (FCC) 排列，正离子位于立方体的中心和12个立方体角落的中心。盐 (NaCl) 构成代表性的岩盐结构。

[0041] 岩盐 (rocksalt) 结构的铍氧化物 (BeO) 具有高介电常数 (约为270) 的同时具有高带隙 (>10eV)，因此很有可能成为下一代DRAM电容器元件的介电膜材料。特别是，对于10nm级别存储元件，严格地限制介电体的物理薄膜厚度，因而预期仅有BeO薄膜能够在薄膜厚度薄的环境下同时确保高静电容量以及低泄漏电流。但是不同于MgO、CaO、SrO等碱土金属氧化物所具有的稳定相为岩盐 (rocksalt) 结构，BeO的常温稳定相为六方晶系纤维锌矿 (hexagonal wurtzite) 结构，并且不同于岩盐 (rocksalt) 结构的BeO，纤维锌矿 (wurtzite) 结构的BeO具有低介电常数 (约为8)。因此为了将BeO薄膜用在DRAM电容器中，要求进行结构控制，以实现常温下也具有岩盐 (rocksalt) 结构作为稳定相的BeO。

[0042] 基于BeO的薄膜的形成工序中，重要的不仅是实现具有上述的岩盐 (rocksalt) 结构的BeO的结构控制，还要求岩盐 (rocksalt) 结构的高介电薄膜形成工序对现有的DRAM工序友好。特别是，预料10nm级别DRAM中三维结构电容器的纵横比 (aspect ratio) 会超过100，必须采用能够在相应结构中形成厚度均匀的薄膜的工序。此外还为了防止形成在前端 (Front-end) 的晶体管等的劣化，基于BeO的薄膜形成以及结构控制工序中，存在大约500~600℃左右的工序温度限制，因而需要在600℃以下的工序温度下进行薄膜形成以及结构控制。

[0043] 为了满足这些要求。本发明在原子层蒸镀工序温度范围内通过使岩盐 (rocksalt) 结构稳定化的方法，形成与BeO不同的氧化物的化合物薄膜。此时所述不同的氧化物可以是MgO、CaO、SrO、BaO等岩盐 (rocksalt) 结构作为稳定相的碱土金属氧化物，但是并不限定于所记载的物质。不同于所述BeO的所述不同的氧化物的化合物用作DRAM电容器的介电体，为了在DRAM元件的三维结构电容器中形成均匀的薄膜，采用台阶覆盖性优异的原子层蒸镀法 (atomic layer deposition, ALD)。

[0044] 具体而言，本发明的一实施例涉及的介电膜由化学式为 $\text{Be}_x\text{M}_{1-x}\text{O}$ 的化合物构成，所述M是碱土金属中的一种，所述x的值大于0且小于0.5，具有岩盐 (rocksalt) 结构作为常温稳定相。在所述介电膜中，所述化学式中的M可以是其氧化物能够具有岩盐 (rocksalt) 结构作为常温稳定相的碱土金属，例如，所述M可以是Mg、Ca、Sr以及Ba中的一种。所述介电膜可以是铍氧化物和碱土金属氧化物各不发生相分离而形成岩盐结构固溶体的化合物。在所述介电膜中，所述x的值可以大于0且小于等于0.38，更严格来说，所述x的值可以大于等于0.1且小于等于0.32。所述介电膜可以是半导体存储元件的电容器介电膜。

[0045] 另一方面，本发明的一实施例涉及的介电膜的制造方法包括如下步骤：通过原子层蒸镀工序，蒸镀铍氧化物以及碱土金属氧化物的叠层结构体；对所述叠层结构体进热处理，从而形成介电膜，所述介电膜可以由化学式为 $\text{Be}_x\text{M}_{1-x}\text{O}$ 的化合物构成，所述M是碱土金属中的一种，所述x的值大于0且小于0.5，具有岩盐 (rocksalt) 结构作为常温稳定相。所述原

子层蒸镀工序可以在常温至350℃内的温度范围下进行,所述热处理可以在300℃至600℃的温度范围下进行。所述化学式中的M可以是碱土金属,该碱土金属的氧化物能够具有岩盐(rocksalt)结构作为常温稳定相,例如,所述M可以是Mg、Ca、Sr以及Ba中的一种。

[0046] 参照图1,本发明的另一实施例涉及的半导体存储元件具备电容器1,所述电容器1包括:下部电极10;介电膜20,位于所述下部电极10上;以及上部电极30,位于所述介电膜20上。所述介电膜20由化学式为 $\text{Be}_x\text{M}_{1-x}\text{O}$ 的化合物构成,所述M是碱土金属中的一种,所述x的值大于0且小于0.5,具有岩盐(rocksalt)结构作为常温稳定相。所述化学式中的M是碱土金属,该碱土金属的氧化物能够具有岩盐(rocksalt)结构作为常温稳定相,例如,所述M可以是Mg、Ca、Sr以及Ba中的一种。所述介电膜20可以是铍氧化物和碱土金属氧化物各不发生相分离而形成岩盐结构固溶体的化合物。所述半导体存储元件中,所述x的值可以大于0且小于等于0.38,更严格来说,所述x的值可以大于等于0.1且小于等于0.32。所述下部电极可以包括由TiN、TaN、Ru、Pt、Au、Ag、Al、Rh、Mo、Pd、Co、Cu、Ir、 SnO_2 、 RuO_2 、 IrO_2 、 MoO_2 以及 SrRuO_3 中的一种来构成的电极。

[0047] 另一方面,本发明的另一实施例涉及的半导体存储元件的制造方法可以包括如下步骤:形成下部电极;通过原子层蒸镀工序,在所述下部电极上蒸镀铍氧化物以及碱土金属氧化物的叠层结构体;在所述叠层结构体上形成上部电极;对所述叠层结构体进行热处理,从而形成介电膜,所述介电膜由化学式为 $\text{Be}_x\text{M}_{1-x}\text{O}$ 的化合物构成,所述M是碱土金属中的一种,所述x的值大于0且小于0.5,具有岩盐(rocksalt)结构作为常温稳定相。所述原子层蒸镀工序可以在常温至350℃内的温度范围下进行,所述热处理可以在300℃至600℃的温度范围下进行。所述化学式中的M可以是碱土金属,该碱土金属的氧化物能够具有岩盐(rocksalt)结构作为常温稳定相,例如,所述M可以是Mg、Ca、Sr以及Ba中的一种。

[0048] 下面,进一步具体地说明采用上述的本发明技术思想的介电膜、具备该介电膜的半导体存储元件以及它们的制造方法。

[0049] 本发明涉及一种复合氧化物介电膜及其制造方法,所述复合氧化物介电膜包括用作下一代半导体存储元件的电容器介电膜物质的岩盐(rocksalt)结构的BeO。此外涉及一种半导体存储元件及其制造方法,所述半导体存储元件具备电容器,所述电容器包括:下部电极;复合氧化物介电膜,位于所述下部电极上;上部电极,形成在所述介电膜上。

[0050] 特别是,本发明的特征在于,介电膜包括铍氧化物,而为了岩盐(rocksalt)结构的稳定化,与MgO、CaO、SrO、BaO等岩盐(rocksalt)结构作为稳定相的碱土金属氧化物形成化合物。

[0051] 为了进行具体的说明,以下例示出所述碱土金属氧化物为MgO的情形,形成 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ ($0 \leq x \leq 1$) 薄膜以作为介电薄膜,确认薄膜的状态。由用作商用DRAM电容器的电极物质的TiN构成下部电极,通过原子层蒸镀法(ALD)形成了 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜。

[0052] 在本发明的一实施方式中,所使用的Be反应原料为 $\text{Be}(\text{CH}_3)_2$,Mg的反应原料为 $\text{Mg}(\text{EtCp})_2$ 。氧原料为 H_2O 。关于组分比,控制BeO和MgO的ALD子循环(subcycle)之比,从而调节了 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜的组分。

[0053] 本发明中Be反应原料可以是 $\text{Be}(\text{CH}_3)_2$ 、 $\text{Be}(\text{C}_2\text{H}_5)_2$ 、二叔丁基铍(di-tert-butylberyllium)以及 $\text{Be}(\text{acac})_2$ 中的一种,Mg的反应原料是 $\text{Mg}(\text{EtCp})_2$ 、 $\text{Mg}(\text{Cp})_2$ 以及 $\text{Mg}(\text{thd})_2$ 中的一种,但限于此。此外,所述氧原料可以包括选自水、氧气、空气、氮气与氧气的混合

气体、甲醇、乙醇、异丙醇、臭氧、过氧化氢以及氧等离子体中的一种以上。

[0054] 在本发明的一实施方式中,可以通过原子层蒸镀工序,在对象膜上蒸镀铍氧化物以及碱土金属氧化物的叠层结构体,然后对所述叠层结构体进行热处理,由此形成介电膜,通过原子层蒸镀工序形成所述铍氧化物的步骤可以包括进行一次以上子循环的步骤,该子循环依次包括如下步骤:向对象膜提供Be反应原料(例如, $\text{Be}(\text{CH}_3)_2$),从而使所述Be反应原料的至少一部分吸附在所述对象膜上;清除未被吸附的所述Be反应原料的剩余部分;向吸附有所述Be反应原料的对象膜提供氧原料(例如, H_2O),以使所述氧原料和所述Be反应原料发生反应,从而在对象膜上形成铍氧化物的单位蒸镀膜;清除未反应的所述氧原料的剩余部分。

[0055] 此外,通过原子层蒸镀工序形成所述碱土金属氧化物的步骤可以包括进行一次以上子循环的步骤,该子循环依次包括如下步骤:向对象膜提供碱土金属反应原料(例如, $\text{Mg}(\text{EtCp})_2$),从而使所述碱土金属反应原料的至少一部分吸附在所述对象膜上;清除未被吸附的所述碱土金属反应原料的剩余部分;向吸附有所述碱土金属反应原料的对象膜提供氧原料(例如, H_2O),以使所述氧原料和所述碱土金属反应原料发生反应,从而在对象膜上形成碱土金属氧化物的单位蒸镀膜;清除未反应的所述氧原料的剩余部分。

[0056] 在本发明的一实施方式中,形成 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜的蒸镀温度可以是常温至 350°C 以内,但无须限定于此。此外,在本发明的一实施方式中,将TiN基板用作下部电极,形成 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜后形成上部电极,由此制作电极-介电膜-电极的电容器。形成上部电极后在 400°C 下进行30分钟的热处理。热处理温度并不限定为 400°C ,可以在 300°C 至 600°C 的范围内进行。

[0057] 在本发明中,基板可以是TiN、TaN、Ru、Pt、Au、Ag、Al、Rh、Mo、Pd、Co、Cu、Ir、 SnO_2 、 RuO_2 、 IrO_2 、 MoO_2 以及 SrRuO_3 中的一种,但是并不限定于此。

[0058] 在本发明的一实施方式中, $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜的厚度在10nm以内,为了实际用在DRAM电容器中,尤其可以使用厚度在6nm以内的 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜。

[0059] 下面,具体说明本发明的实验例涉及的各种介电膜的组分、结晶结构、晶格常数、带隙、介电常数等。

[0060] 图2以及表1是示出本发明的实验例涉及的介电膜的制造方法的原子层蒸镀法工序中,BeO和MgO的ALD子循环(cycle)次数之比所对应的 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜的实际组分变化的图表以及表格。

[0061] 【表1】

[0062]	MgO 循环/(MgO 循环+BeO 循环)	MgO/(MgO+BeO) [at.%]
	0	0
	10	17.58009
	20	24.48273
	30	33.15265
	40	41.39726
	50	48.48047
	60	54.76649
	70	62.08071
	80	68.69637
[0063]	90	81.55212
	100	100

[0064] 通过式 $[\text{MgO ALD循环}]/[\text{BeO ALD循环}+\text{MgO ALD循环}]$ 求出了MgO ALD子循环次数与BeO ALD子循环次数之比。基于通过XPS(x-ray photoelectron spectroscopy,X射线光电子能谱)测定的各元素的面积比和各元素的RSF(relative sensitivity factors,相对灵敏度因子)求得了实际组分。已确认,在循环比为0至100%的整个范围下,通过脉冲次数之比, $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 氧化薄膜的组分得到了良好的控制。

[0065] 图3是本发明的实验例涉及的介电膜即 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜的组分所对应的X射线衍射图谱。按照所述图2中明示的方法,进行原子层蒸镀法蒸镀时通过控制BeO、MgO各自的子循环次数,能够改变 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜的组分。图3中可观察到,对于 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜,MgO大约占54at.%的组分到MgO达到100at.%的组分区域内主要出现岩盐(rocksalt)结构的(200)峰(peak)和(220)峰。这表示在相应组分区域内 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜形成为岩盐(rocksalt)结构。与此相反,BeO的组分比为相对较高的76至83at.%的薄膜中观察到纤维锌矿(wurtzite)决定峰,由此可知当BeO的组分比变大时薄膜发生结晶化而形成纤维锌矿(wurtzite)。

[0066] 参照图3的结果即可确认,本发明的一实施例涉及的介电膜由化学式为 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 的化合物构成,当所述x的值大于0且小于0.5时,具有岩盐(rocksalt)结构作为常温稳定相。

[0067] 图4是在图3中主要观察到岩盐(rocksalt)峰的BeO的组分(x)占0至38at.%的薄膜中, $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜的组分变化所对应的X射线衍射图谱。为了更加明确地观察能够表现出高介电常数的岩盐(rocksalt)结构中的结构变化,详细观察了相应组分区域的X射线衍射图谱。以岩盐MgO(200)峰的位置即(42.948)和(220)峰的位置即(62.360)为基准,观察到随着添加BeO,相应的岩盐(rocksalt)峰的位置向右移。可以理解为,这种峰的变化是因为岩盐(rocksalt)结构MgO的晶格常数为0.4212nm而岩盐(rocksalt)结构BeO的晶格常数为更小的0.3630nm,因此随着添加BeO,晶面间距变小。

[0068] 图5以及表2是示出图4中作为本发明的实验例涉及的介电膜的、BeO的组分(x)占0至38at.%的薄膜中,Be_xMg_{1-x}O薄膜的组分变化所对应的晶格常数变化的图表以及表格。

[0069] 【表2】

Be _x Mg _{1-x} O中的x	晶格常数[A] (200)	晶格常数[A] (220)
0	4.2112	4.2112
18.44	4.1895	4.198
31.3	4.183	4.191

[0071] Be_xMg_{1-x}O的晶格常数如下:纯净的MgO为0.42112nm,随着添加BeO而变小,Be_{0.18}Mg_{0.82}O为0.41895nm至0.4198nm,Be_{0.31}Mg_{0.69}O为0.4183nm至0.4191nm,Be_{0.38}Mg_{0.62}O为0.4182nm。当在Be_xMg_{1-x}O薄膜内发生BeO和MgO的相分离时,无法期待这样的晶格常数减小效果,因此这样的组分变化所对应的晶格常数变化表示BeO的组分(x)占0至38at.%的区域内Be_xMg_{1-x}O薄膜形成固溶体,并且形成为立方晶系岩盐(cubic rocksalt)结构。

[0072] 参照图4以及图5的结果即可确认,本发明的一实施例涉及的介电膜由化学式为Be_xMg_{1-x}O的化合物构成,当所述x的值大于0且小于等于0.38时,铍氧化物和碱土金属氧化物各自不会发生相分离,Be_xMg_{1-x}O薄膜形成固溶体,并且形成为立方晶系岩盐(cubic rocksalt)结构。

[0073] 图6至图9分别为通过本发明一实验例涉及的介电膜制造方法中的原子层蒸镀法形成的MgO、Be_{0.19}Mg_{0.81}O、Be_{0.52}Mg_{0.48}O、BeO薄膜的HRTEM(high-resolution transmission electron microscope,高分辨率透射电子显微镜)图像。参照图6即可确认,MgO薄膜在TiN基板上形成为岩盐(rocksalt)结构。所测定的岩盐(rocksalt)结构的MgO(200)面的平均晶面间距为0.211至0.212nm。参照图7可确认,Be_{0.19}Mg_{0.81}O薄膜同样在TiN基板上形成岩盐(rocksalt)结构,(200)面的平均晶面间距为0.208至0.209nm,小于MgO的平均晶面间距。由于岩盐(rocksalt)结构的BeO的晶面间距小于岩盐(rocksalt)结构的MgO的晶面间距,Be_{0.19}Mg_{0.81}O的晶面间距得以减小,这表示BeO和MgO进行化学结合而形成了岩盐(rocksalt)结构固溶体。相反,参照图8,难以确认在Be_{0.52}Mg_{0.48}O薄膜发生结晶化而形成岩盐(rocksalt)结构。参照图9,确认了纯净的BeO具有非岩盐(rocksalt)结构的纤维锌矿(wurtzite)结构的(002)平均晶面间距即0.2183nm,由此确认了纯净的BeO发生结晶化而形成纤维锌矿(wurtzite)结构。

[0074] 图10至图13分别为图6至图9的HRTEM图像中用四边形来表示的区域的SADP(selected area diffraction pattern,选区衍射图案)图像。在SADP中根据薄膜的组分,观察到对应于岩盐(rocksalt)结构和纤维锌矿(wurtzite)的点。参照图10至图11,MgO和Be_{0.19}Mg_{0.81}O的SADP选区衍射图案显示相应组分的薄膜为岩盐(rocksalt)结构。相反,参照图12,通过Be_{0.52}Mg_{0.48}O的SADP则可确认,混有对应于岩盐(rocksalt)结构MgO的点和对应于纤维锌矿(wurtzite)结构BeO的点。这表示Be_{0.52}Mg_{0.48}O的组分下发生了岩盐(rocksalt)结构的MgO和纤维锌矿(wurtzite)结构的BeO的相分离。参照图13,纯净的BeO的SADP显示对应于纤维锌矿(wurtzite)的单一相的点。

[0075] 参照图3、图6至图13的结果即可确认,本发明的一实施例涉及的介电膜由化学式为Be_xMg_{1-x}O的化合物构成,当所述x值大于0且小于0.5时,所呈现的常温稳定相并非纤维锌矿(wurtzite)结构而是岩盐(rocksalt)结构。

[0076] 图14以及表3是示出本发明的实验例涉及的介电膜即 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜的组分所对应的带隙变化的图表以及表格。

[0077] 【表3】

[0078]	$\text{Be}_x\text{Mg}_{1-x}\text{O}$ 中的 x	带隙 (eV)
	0	7.978
	0.1	8.041
	0.19	8.179
	0.32	8.292
	0.38	8.302
	0.46	8.638
	0.52	8.363
	0.59	8.3919
	0.67	8.2124
	0.76	8.4147
	0.83	8.548
	1	9.2124

[0080] 在整个组分区域内表现出了非常高的(>8eV)带隙,随着BeO的比值变大,带隙也变大。已知MgO大约具有7.8eV的带隙,BeO具有10eV以上的带隙。 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 的带隙远高于作为下一代介电物质而受到关注的 TiO_2 (3eV) 以及 SrTiO_3 (3eV) 等的带隙,与目前主要使用的 ZrO_2 (5.8eV)、 HfO_2 (5.3~5.7eV) 等物质相比,也是高出许多。与具有高带隙的代表性物质、即 SiO_2 (9eV)、非晶质 Al_2O_3 (7.5eV) 相比,依然是较高的值,可知 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 是非常有利于抑制泄漏电流并减小薄膜厚度的物质。

[0081] 图15以及表4是示出本发明的实验例涉及的 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜的组分所对应的介电常数变化的图表以及表格。

[0082] 【表4】

[0083]	$\text{Be}_x\text{Mg}_{1-x}\text{O}$ 中的x	介电常数
	0	9.723
	0.1	18.40925
	0.19	17.96076
	0.32	17.7717
	0.38	10.29567
	0.46	11.32174
	0.52	10.17506

0.59	12.64091
0.67	11.70892
0.76	11.27718
0.83	9.28745
1	9.4849

[0084] 确认了与其它组分相比,在 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 中 $x=0.1\sim 0.32$ 的组分区域内介电常数大约上升了两倍左右。 BeO 以及 MgO 各单一薄膜的介电常数在10以下,单纯地混合两种物质无法期待这种介电常数的上升。可以认为出现这种结果的原因在于, $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 薄膜在相应组分区域内结晶结构变为岩盐 (rocksalt) 结构。当 BeO 的组分进一步增加时 (BeO 比值 $>60\text{at.}\%$),如图6至图9以及图10至图13中所示,发生岩盐 (rocksalt) 结构 MgO 和纤维锌矿 (wurtzite) 结构 BeO 的相分离,因此不存在通过对于薄膜内 BeO 的岩盐 (rocksalt) 结构控制来实现的介电常数上升效果。

[0085] 参照图15的结果即可确认,本发明的一实施例涉及的介电膜由化学式为 $\text{Be}_x\text{Mg}_{1-x}\text{O}$ 的化合物构成,当所述 x 的值大于等于0.1且小于等于0.32时,具有非常高的($>8\text{eV}$)带隙的同时具有高介电常数(>17)。

[0086] 以上,参考附图中所示的实施例对本发明进行了说明,但这仅为例示,本领域技术人员能够在此基础上进行各种变形以及等同的其它实施例。因此本发明的实际技术保护范围应当由所附的权利要求书中的技术思想来确定。

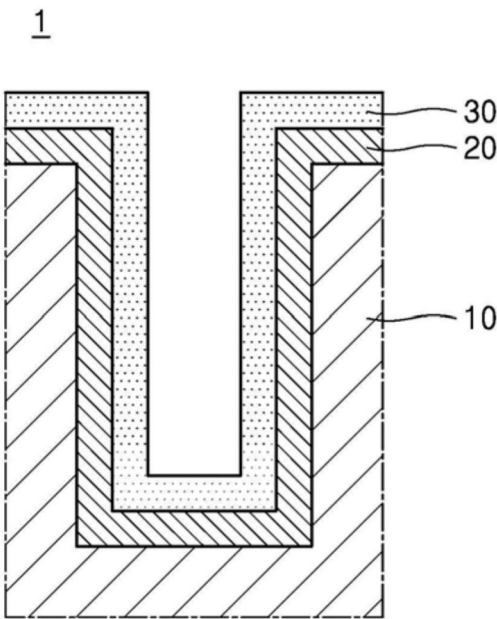


图1

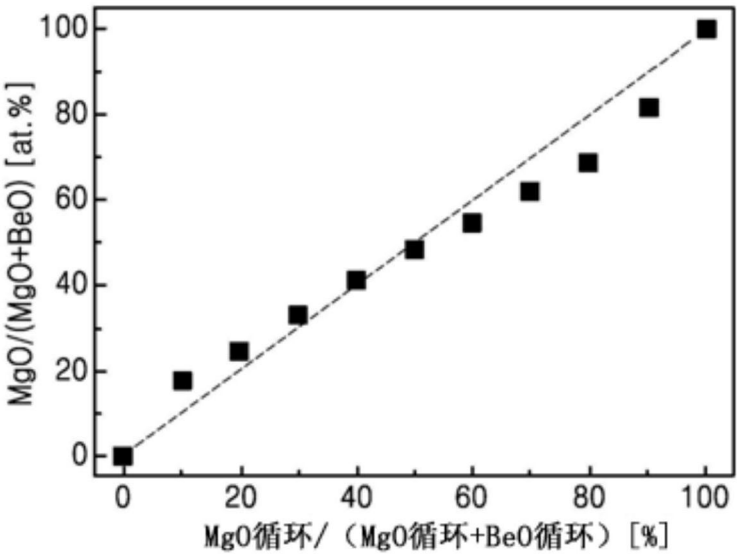


图2

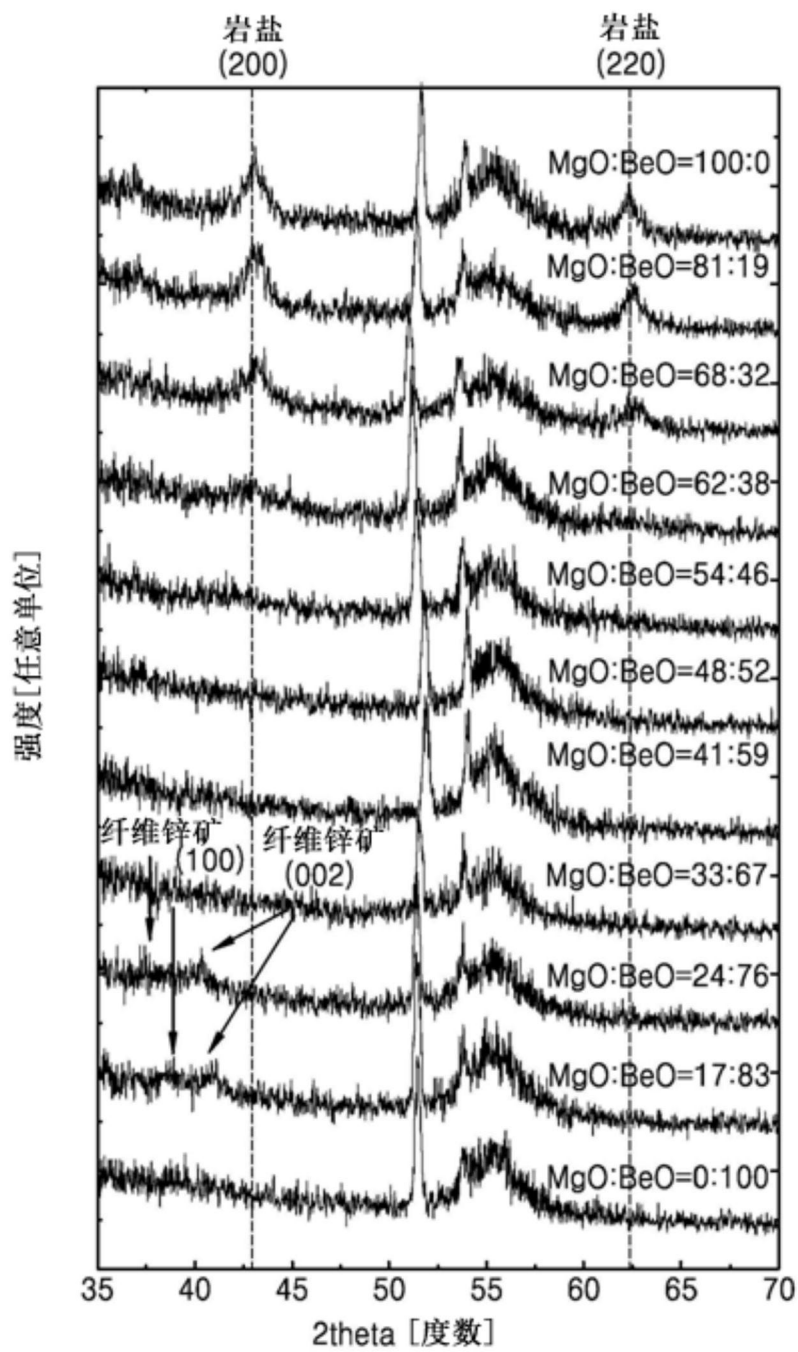


图3

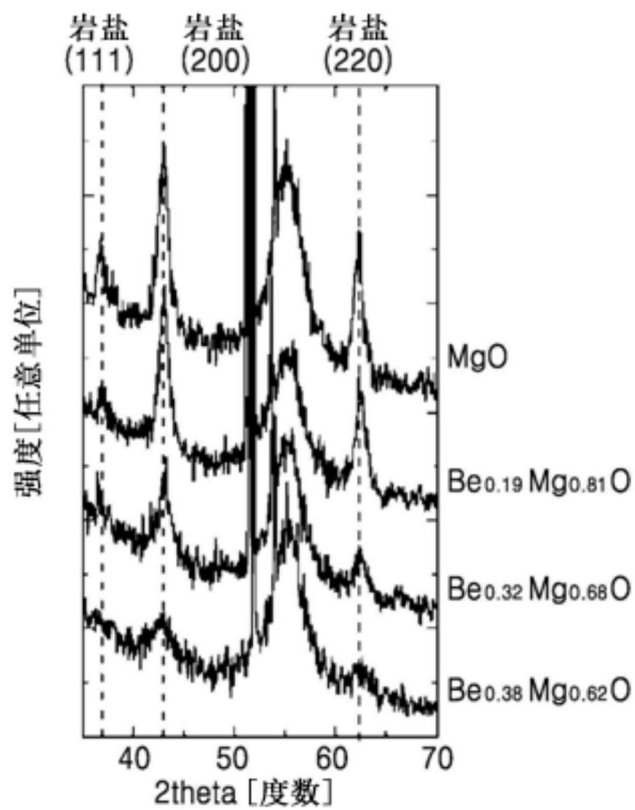


图4

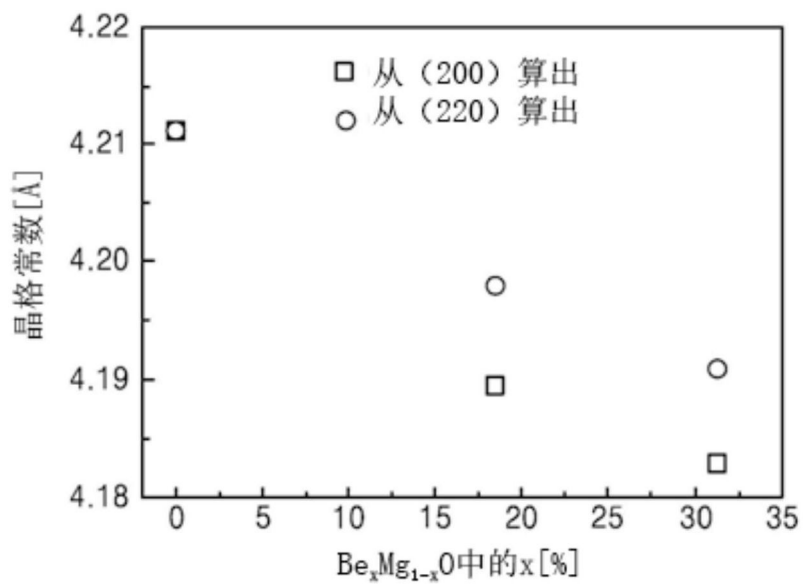


图5

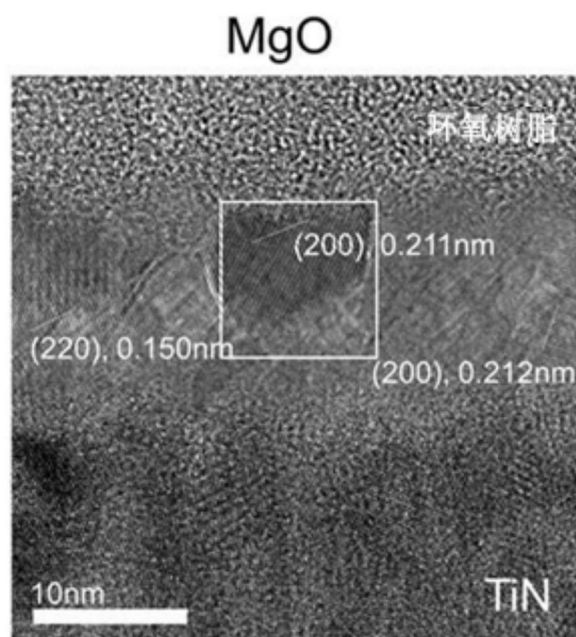


图6

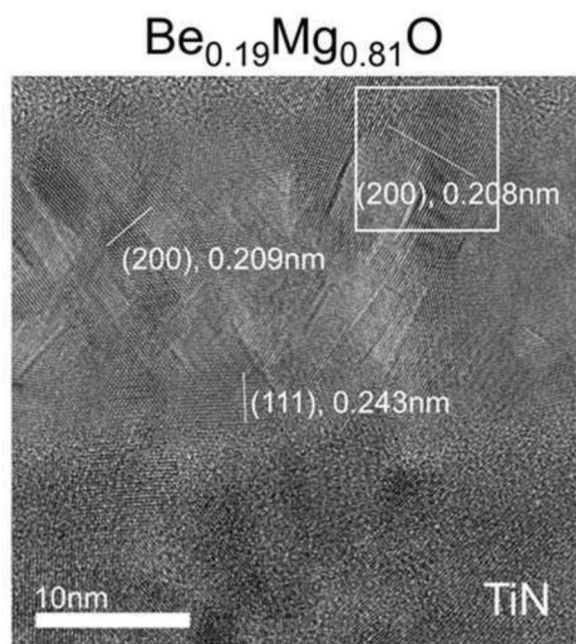


图7

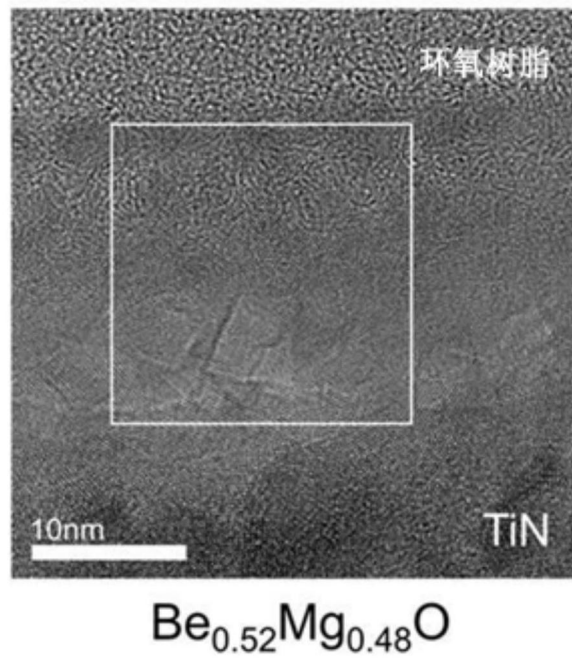


图8

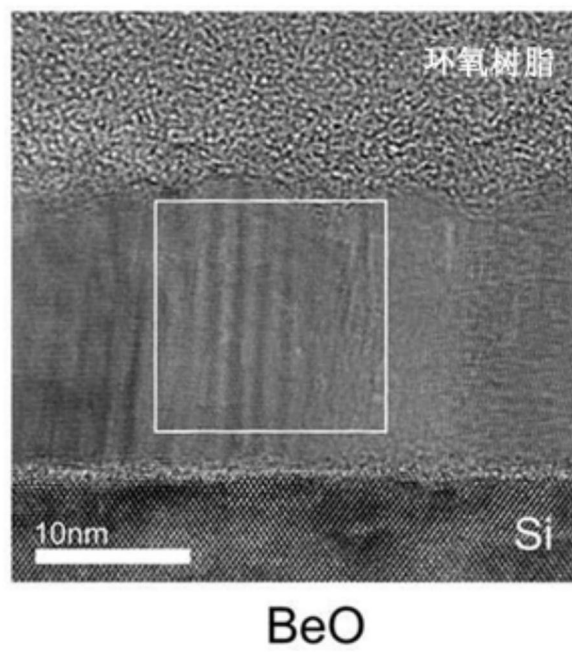


图9

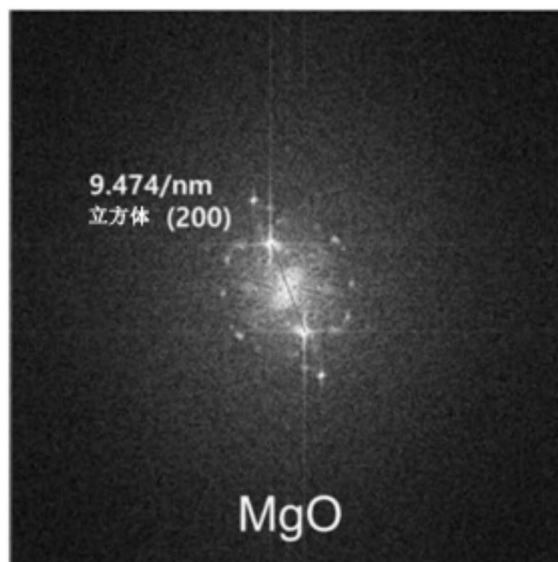


图10

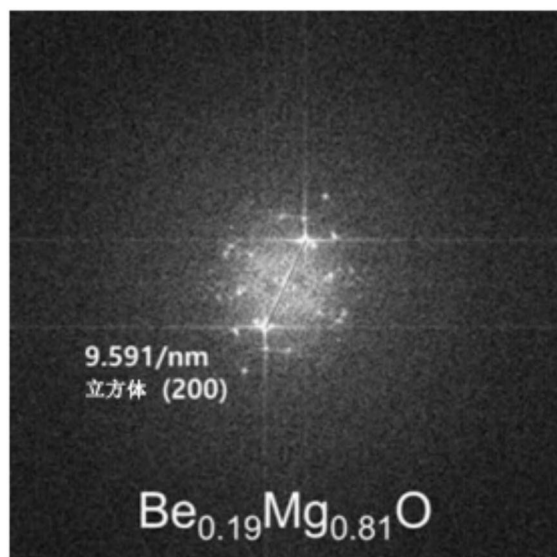


图11

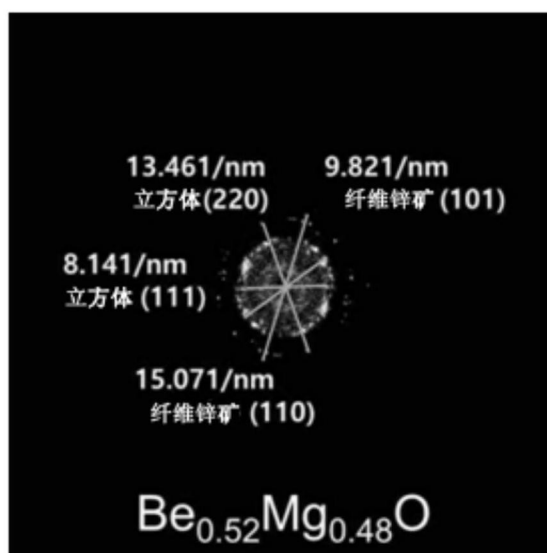


图12

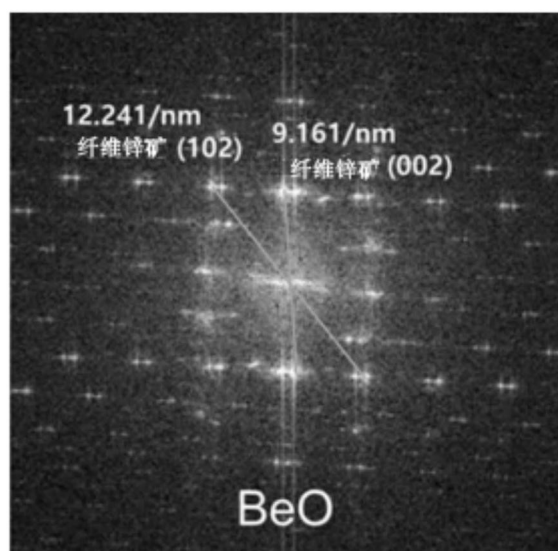


图13

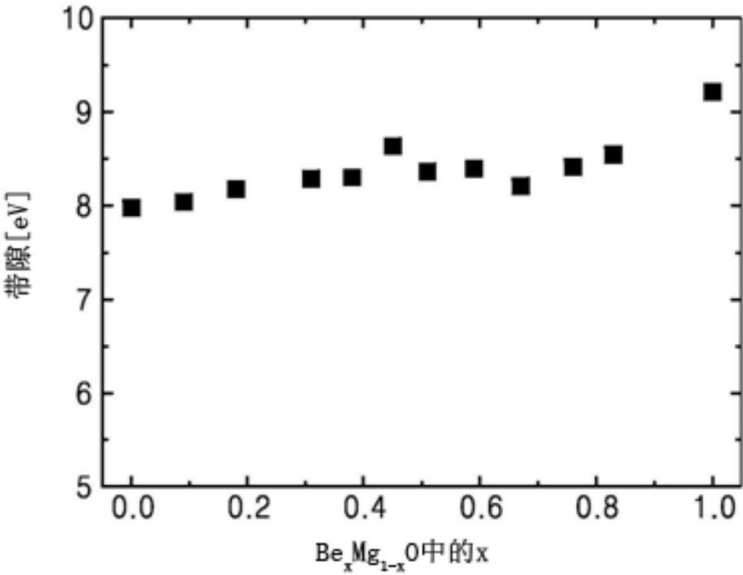


图14

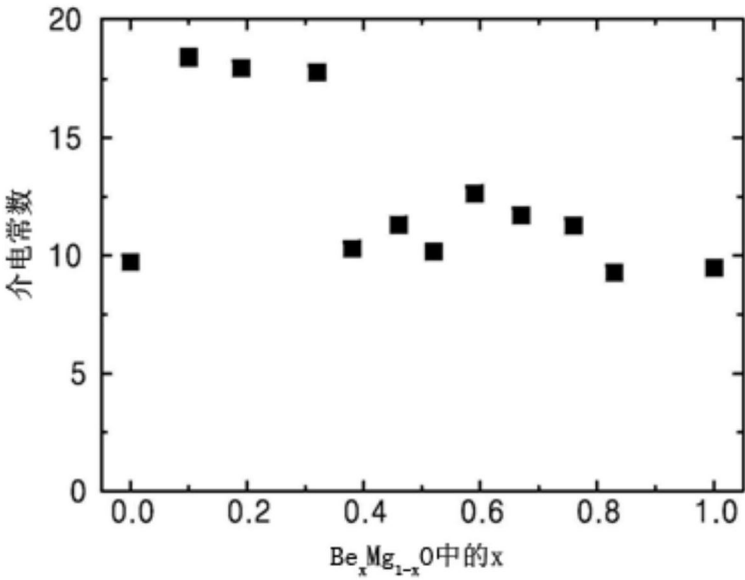


图15