

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5850931号  
(P5850931)

(45) 発行日 平成28年2月3日(2016.2.3)

(24) 登録日 平成27年12月11日(2015.12.11)

(51) Int.Cl. F I  
H O 1 L 33/62 (2010.01) H O 1 L 33/00 4 4 0

請求項の数 14 (全 12 頁)

(21) 出願番号	特願2013-520021 (P2013-520021)	(73) 特許権者	599133716 オスラム オプト セミコンダクターズ ゲゼルシャフト ミット ベシュレンクテ ル ハフツング Osram Opto Semicond uctors GmbH ドイツ連邦共和国、93055 レーゲ ン スブルグ、ライプニッツシュトラッセ 4 Leibnizstrasse 4, D -93055 Regensburg, Germany
(86) (22) 出願日	平成23年5月25日(2011.5.25)	(74) 代理人	100105050 弁理士 鷲田 公一
(65) 公表番号	特表2013-532900 (P2013-532900A)		
(43) 公表日	平成25年8月19日(2013.8.19)		
(86) 国際出願番号	PCT/EP2011/058573		
(87) 国際公開番号	W02012/010352		
(87) 国際公開日	平成24年1月26日(2012.1.26)		
審査請求日	平成26年5月21日(2014.5.21)		
(31) 優先権主張番号	102010027679.0		
(32) 優先日	平成22年7月20日(2010.7.20)		
(33) 優先権主張国	ドイツ(DE)		

最終頁に続く

(54) 【発明の名称】 オプトエレクトロニクス部品

(57) 【特許請求の範囲】

【請求項1】

オプトエレクトロニクス部品であって、

放射を生成するのに適している活性層(4)を有するエピタキシャル積層体(2)を備えた半導体ボディ(1)と、半導体材料からなり、はんだ層(7)によって前記半導体ボディ(1)に接続されているキャリア基板(6)と、を備えており、

- 前記キャリア基板(6)が、第1の貫通接続部(9a)および第2の貫通接続部(9b)を備えており、前記貫通接続部(9a, 9b)それぞれが、前記半導体ボディ(1)の側の前記キャリア基板(6)の第1の主面(11)から、前記半導体ボディ(1)とは反対側の前記キャリア基板(6)の第2の主面(12)まで延在しており、

- 前記エピタキシャル積層体(2)が、p型ドープ半導体領域(3)およびn型ドープ半導体領域(5)を備えており、前記第1の貫通接続部(9a)が前記はんだ層(7)の第1のサブ領域(7a)を介して前記p型ドープ半導体領域(3)に導電的に接続されており、前記第2の貫通接続部(9b)が前記はんだ層の第2のサブ領域(7b)を介して前記n型ドープ半導体領域(5)に導電的に接続されており、

- 前記キャリア基板(6)が、前記第1の主面(11)に沿って延在している表面ドーピングゾーン(14)を備えており、

- 前記表面ドーピングゾーン(14)が、p型ドーパントを含んでいるp導電型領域(14a)を備えており、

- 前記表面ドーピングゾーン(14)がn導電型領域(14b)を備えており、前記n

導電型領域(14b)が、前記p導電型領域(14a)に隣接しており、かつn型ドーパントおよびp型ドーパントを含んでおり、したがって、前記p導電型領域(14a)と前記n導電型領域(14b)との間にpn接合部(16)が形成されており、

- 前記n導電型領域(14b)が、前記はんだ層(7)の前記第1のサブ領域(7a)に電氣的に接続されており、前記p導電型領域(14a)が、前記はんだ層(7)の前記第2のサブ領域(7b)に電氣的に接続されており、したがって、前記表面ドーピングゾーン(14)における前記pn接合部(16)が、前記半導体ボディ(1)のための保護ダイオードを形成しており、

前記n導電型領域(14b)が、前記第1の貫通接続部(9a)の周囲にリングとして配置されている、

10

オプトエレクトロニクス部品。

【請求項2】

前記表面ドーピングゾーン(14)が、前記貫通接続部(9a, 9b)を除いて前記キャリア基板(6)の前記第1の主面(11)全体に沿って延在している、

請求項1に記載のオプトエレクトロニクス部品。

【請求項3】

前記n導電型領域(14b)が、 $5\mu\text{m} \sim 20\mu\text{m}$ の幅を有する、

請求項1または請求項2に記載のオプトエレクトロニクス部品。

【請求項4】

前記キャリア基板(6)がシリコン基板またはゲルマニウム基板である、

請求項1から請求項3のいずれかに記載のオプトエレクトロニクス部品。

20

【請求項5】

前記キャリア基板(6)が、 $100\mu\text{m} \sim 150\mu\text{m}$ の範囲内(両端値を含む)の厚さを有する、

請求項1から請求項4のいずれかに記載のオプトエレクトロニクス部品。

【請求項6】

前記表面ドーピングゾーン(14)が、 $0.5\mu\text{m} \sim 4\mu\text{m}$ の深さを有する、

請求項1から請求項5のいずれかに記載のオプトエレクトロニクス部品。

【請求項7】

前記表面ドーピングゾーン(14)が、 $10^{18}\text{cm}^{-3}$ より高い自由電荷キャリアの濃度を有する、

請求項1から請求項6のいずれかに記載のオプトエレクトロニクス部品。

30

【請求項8】

前記キャリア基板(6)が、前記表面ドーピングゾーン(14)の外側において、 $10^{16}\text{cm}^{-3}$ 未満の自由電荷キャリアの濃度を有する、

請求項1から請求項7のいずれかに記載のオプトエレクトロニクス部品。

【請求項9】

前記キャリア基板(6)が、前記表面ドーピングゾーン(14)の外側において、 $200\text{cm}$ より高い比抵抗を有する、

請求項1から請求項8のいずれかに記載のオプトエレクトロニクス部品。

40

【請求項10】

前記キャリア基板(6)が、被覆されていない横側面を備えている、

請求項1から請求項9のいずれかに記載のオプトエレクトロニクス部品。

【請求項11】

前記p導電型領域(14a)がp<sup>+</sup>導電型領域(14c)を含んでおり、前記p<sup>+</sup>導電型領域(14c)が、残りの前記p導電型領域(14a)よりも高いp型ドーパント濃度を有する、

請求項1から請求項10のいずれかに記載のオプトエレクトロニクス部品。

【請求項12】

前記はんだ層(7)の前記第2のサブ領域(7b)が、前記p<sup>+</sup>導電型領域(14c)

50

において前記 p 導電型領域 ( 1 4 a ) に接続されている、  
請求項 1 1 に記載のオプトエレクトロニクス部品。

【請求項 1 3】

前記 p<sup>+</sup> 導電型領域 ( 1 4 c ) が、前記第 1 の貫通接続部 ( 9 a ) の周囲にリングとして配置されている、

請求項 1 1 または請求項 1 2 に記載のオプトエレクトロニクス部品。

【請求項 1 4】

前記 n 導電型領域 ( 1 4 b ) と前記 p<sup>+</sup> 導電型領域 ( 1 4 c ) との間に、前記 p 導電型領域 ( 1 4 a ) の一部が配置されている、

請求項 1 3 に記載のオプトエレクトロニクス部品。

10

【発明の詳細な説明】

【技術分野】

【0001】

本出願は、半導体ボディと、半導体ボディにはんだ層によって接続されたキャリア基板とを備えたオプトエレクトロニクス部品に関する。

[関連出願]

【0002】

本特許出願は、独国特許出願第 1 0 2 0 1 0 0 2 7 6 7 9 . 0 号の優先権を主張し、この文書の開示内容は参照によって本出願に組み込まれている。

【発明の概要】

20

【発明が解決しようとする課題】

【0003】

本発明の目的は、改良されたオプトエレクトロニクス部品であって、半導体ボディがはんだ層によってキャリア基板に接続されており、オプトエレクトロニクス部品において短絡が発生しにくい、もしくは静電放電 ( E S D ) の影響を受けにくい、またはその両方であることを特徴とし、比較的簡単な方法で製造することのできる、オプトエレクトロニクス部品、を提供することである。

【課題を解決するための手段】

【0004】

この目的は、独立請求項 1 によるオプトエレクトロニクス部品によって達成される。本発明の有利な実施形態および発展形態は、従属請求項に記載されている。

30

【0005】

一実施形態によると、本オプトエレクトロニクス部品は半導体ボディを備えており、この半導体ボディは、放射を生成するのに適している活性層を有するエピタキシャル積層体を備えている。さらに、本オプトエレクトロニクス部品は、はんだ層によって半導体ボディに接続されているキャリア基板を備えている。本オプトエレクトロニクス部品のキャリア基板は、半導体材料から形成されていることが有利である。

【0006】

キャリア基板は、第 1 の貫通接続部および第 2 の貫通接続部を備えており、これらの貫通接続部それぞれは、半導体ボディの側のキャリア基板の第 1 の主面から、半導体ボディとは反対側のキャリア基板の第 2 の主面まで延在していることが有利である。

40

【0007】

貫通接続部が、キャリア基板 ( はんだ層を介して半導体ボディに接続されている ) の第 1 の主面から、これとは反対側の、キャリア基板の第 2 の主面まで延在していることにより、本オプトエレクトロニクス部品には、キャリア基板の第 2 の主面における電気接続部を設けることができ、これは有利である。特に、本オプトエレクトロニクス部品は、キャリア基板の第 2 の主面において、プリント基板の導体トラックに接続することができ、この場合、例えば、第 1 の貫通接続部がプリント基板の第 1 の導体トラックにはんだ層によって接続されており、第 2 の貫通接続部がプリント基板の第 2 の導体トラックに第 2 のはんだ層によって接続されている。したがって、本オプトエレクトロニクス部品は、有利な

50

方法において表面実装することができる。

【0008】

エピタキシャル積層体は、p型ドーパント半導体領域およびn型ドーパント半導体領域を備えており、第1の貫通接続部がはんだ層の第1のサブ領域を介してp型ドーパント半導体領域に導電的に接続されており、第2の貫通接続部がはんだ層の第2のサブ領域を介してn型ドーパント半導体領域に導電的に接続されていることが有利である。

【0009】

キャリア基板は、第1の主面に沿って延在している表面ドーピングゾーン (surface doping zone) を備えていることが有利である。したがって、表面ドーピングゾーンは、半導体ボディの側のキャリア基板の表面に配置されている。

10

【0010】

表面ドーピングゾーンは、p型ドーパントを含んでいるp導電型領域を備えていることが有利である。さらに、表面ドーピングゾーンは、p導電型領域に隣接するn導電型領域を備えており、したがって、p導電型領域とn導電型領域との間にpn接合部が形成されている。n導電型領域は、n型ドーパントおよびp型ドーパントを含んでいる。n導電型領域は、p型ドーパントよりも高い濃度でn型ドーパントを含んでいる (すなわち全体としてn導電型である) ことが有利である。

【0011】

n導電型領域は、はんだ層の第1のサブ領域に電気的に接続されており、p導電型領域は、はんだ層の第2のサブ領域に電気的に接続されている。はんだ層の第1のサブ領域がp型ドーパント半導体領域に導電的に接続されており、はんだ層の第2のサブ領域がn型ドーパント半導体領域に導電的に接続されているため、表面ドーピングゾーンにおけるpn接合部は、半導体ボディのための保護ダイオードを形成している。表面ドーピングゾーンにおけるpn接合部は、半導体ボディのpn接合部に逆並列に接続されている。

20

【0012】

表面ドーピングゾーンに形成されている保護ダイオードは、半導体ボディを静電放電から保護する。半導体ボディの逆方向の電圧パルス (静電放電によってトリガーされる) は、キャリア基板の表面ドーピングゾーンにおけるpn接合部を流れる電流によって解放される。

【0013】

表面ドーピングゾーンは、特に、比較的簡単な方法で形成できることを特徴とする。表面ドーピングゾーンは、特に、最初のステップで、キャリア基板の第1の主面において表面全体にわたりp型ドーパントを拡散させるまたは注入することによって、形成することができる。したがって、完成したオプトエレクトロニクス部品において、表面ドーピングゾーンは、貫通接続部を除いてキャリア基板の主面全体に沿って延在していることが好ましい。

30

【0014】

表面ドーピングゾーンにおけるn導電型領域は、前のステップで形成されたp導電型領域のサブ領域内に、マスクを用いてn型ドーパントを注入するまたは拡散させることによって形成することができる。n型ドーパントの注入または拡散は、n型ドーパントの濃度がp型ドーパントの濃度よりも高い (すなわちこの領域における半導体材料が全体としてn導電型である) ように行う。n導電型領域は、5  $\mu\text{m}$  ~ 20  $\mu\text{m}$  の幅を有することが好ましい。語「幅」は、キャリア基板の第1の主面に平行な方向における範囲を意味するものと理解されたい。

40

【0015】

本オプトエレクトロニクス部品のキャリア基板は、シリコン基板またはゲルマニウム基板であることが好ましい。半導体材料からなるキャリア基板は、例えばセラミック材料からなるキャリア基板と比べたときの利点として、標準化されている半導体工程を使用して比較的簡単かつ高い費用効率で加工・処理できる。特に、表面ドーピングゾーンを形成することによって、半導体ボディのための保護ダイオードを小さい製造コストで形成するこ

50

とができる。

【0016】

キャリア基板の厚さは、 $100\ \mu\text{m} \sim 150\ \mu\text{m}$ の範囲内（両端値を含む）であることが好ましい。

【0017】

表面ドーピングゾーンは、 $0.5\ \mu\text{m} \sim 4\ \mu\text{m}$ の深さを有することが好ましい。したがって、表面ドーピングゾーンは、キャリア基板の第1の主面から $0.5\ \mu\text{m} \sim 4\ \mu\text{m}$ だけキャリア基板内に延在している。したがって、表面ドーピングゾーンの深さは、キャリア基板の厚さよりも実質的に小さいことが有利である。

【0018】

表面ドーピングゾーンは、 $10^{18}\ \text{cm}^{-3}$ より高い自由電荷キャリア（free charge carrier）の濃度を有することが好ましい。特に、自由電荷キャリアの濃度は、 $10^{18}\ \text{cm}^{-3} \sim 10^{21}\ \text{cm}^{-3}$ の範囲内とすることができる。

【0019】

表面ドーピングゾーンの外側では、キャリア基板は、 $10^{16}\ \text{cm}^{-3}$ 未満の自由電荷キャリアの濃度を有することが好ましい。キャリア基板としては、特に、ドーピングされていない半導体基板、特に、ドーピングされていないシリコン基板またはゲルマニウム基板が使用される。

【0020】

表面ドーピングゾーンの外側におけるキャリア基板の比抵抗は、 $200\ \text{cm}$ より高いことが好ましい。

【0021】

表面ドーピングゾーンの外側においてキャリア基板の自由電荷キャリアの濃度が低く、これに起因して比抵抗が比較的高いことにより、キャリア基板は、表面ドーピングゾーンの外側においては電気絶縁体として機能する。この利点として、キャリア基板は、被覆されていない横側面（lateral flank）を有することができる。特に、キャリア基板の横側面を電氣的絶縁層によって不動態化する必要がない。キャリア基板が導電性材料からなる場合には不動態化が必要であり、なぜなら不動態化されていないと、キャリア基板の横側面における電氣的短絡の危険性が存在するためである。短絡の危険性が存在するのは、特に、貫通接続部が、キャリア基板の第2の主面において例えばプリント基板の導体トラックにはんだ接続によって接続されるときである。この場合、はんだ付け工程時に、はんだがキャリア基板の横側面まで達する可能性があり、すなわち、キャリア基板が導電性材料からなる場合、短絡が発生しうる。表面ドーピングゾーンの外側においてキャリア基板が好ましくはドーピングされておらず、したがって好ましくは $200\ \text{cm}$ より高い比抵抗と、好ましくは $10^{16}\ \text{cm}^{-3}$ 未満の低い電荷キャリア濃度を有することによって、この危険性を小さくすることができ、これは有利である。貫通接続部によって形成されるキャリア基板の裏面コンタクトに4Vの電圧が印加されるとき、漏れ電流は $1\ \mu\text{A}$ 未満であることが好ましい。

【0022】

好ましい実施形態においては、n導電型領域は、キャリア基板の第1の主面の平面視で見たと、第1の貫通接続部の周囲にリングとして配置されている。したがってこの場合、n導電型領域は円筒状に形成されており、この円筒の高さは表面ドーピングゾーンの深さに一致しており、好ましくは $0.5\ \mu\text{m} \sim 4\ \mu\text{m}$ であり、円筒の壁厚はn導電型領域の幅に一致しており、好ましくは $5\ \mu\text{m} \sim 20\ \mu\text{m}$ である。

【0023】

さらなる有利な実施形態においては、p導電型領域は $p^+$ 導電型領域（ $p^+$ -conductive region）を含んでおり、この場合、「 $p^+$ 導電型領域」とは、p導電型領域のうちp型ドーパント濃度が残りのp導電型領域よりも高い領域を意味するものと理解されたい。 $p^+$ 導電型領域におけるドーパント濃度は、少なくとも $1 \times 10^{20}\ \text{cm}^{-3}$ であることが好ましい。

10

20

30

40

50

## 【 0 0 2 4 】

この実施形態においては、はんだ層の第2のサブ領域が、 $p^+$ 導電型領域において $p$ 導電型領域に接続されている。例えば、はんだ層の第2のサブ領域を、コンタクトメタライゼーションによって $p^+$ 導電型領域に接続することができ、この場合、残りの $p$ 導電型領域は、電氣的絶縁層によって、はんだ層から隔てられている。 $p^+$ 導電型領域におけるドーパント濃度が高いことにより、半導体材料とコンタクトメタライゼーションとの間の境界面における低い接触抵抗が達成され、これは有利である。

## 【 0 0 2 5 】

はんだ層の第1のサブ領域は、さらなるコンタクトメタライゼーションによって $n$ 導電型領域に接続されており、残りの表面ドーピングゾーンからは電氣的絶縁層によって電氣的に絶縁されていることが好ましい。

10

## 【 0 0 2 6 】

$p^+$ 導電型領域は、キャリア基板の第1の主面の平面視で見たとき、第1の貫通接続部の周囲にリングとして配置されていることが好ましく、この場合、環状の $p^+$ 導電型領域が環状の $n$ 導電型領域よりも大きい半径を有することが好ましい。したがって、環状の $p^+$ 導電型領域は、環状の $n$ 導電型領域の外側に配置されている。

## 【 0 0 2 7 】

環状の $n$ 導電型領域と環状の $p^+$ 導電型領域の間には、残りの $p$ 導電型領域の一部を配置することができる。したがって、環状の $n$ 導電型領域の外側に、 $pn$ 接合部（保護ダイオードを形成している）が配置されている。 $n$ 導電型領域が環状に設計されている利点として、比較的大きい表面を有する $pn$ 接合部を、小さい製造コストで形成することができる。したがって、このようにして形成される保護ダイオードは、高い許容電流を有する。

20

## 【 0 0 2 8 】

以下では、本発明について、例示的な実施形態に基づき、図1～図3を参照しながらさらに詳しく説明する。

## 【 図面の簡単な説明 】

## 【 0 0 2 9 】

【 図1 】 例示的な一実施形態によるオプトエレクトロニクス部品の概略断面図を示している。

30

【 図2 】 例示的な実施形態における、第1の貫通接続部の領域におけるキャリア基板の第1の主面の一部の概略平面図を示している。

【 図3 】 図2の平面図に示したキャリア基板の一部の概略断面図を示している。

## 【 発明を実施するための形態 】

## 【 0 0 3 0 】

図面に示した要素と、要素の互いのサイズの比率は、正しい縮尺ではないものとみなされたい。

## 【 0 0 3 1 】

図1に示した、本発明によるオプトエレクトロニクス部品の例示的な実施形態は、LEDである。このLEDは半導体ボディ1を備えており、半導体ボディ1は、放射を放出するのに適している活性層4を有するエピタキシャル積層体2を備えている。エピタキシャル積層体は、例えば、窒化物化合物半導体材料をベースとすることができる。「窒化物化合物半導体をベースとする」という表現は、本明細書においては、半導体積層体または少なくともその層が、III族窒化物化合物半導体材料、好ましくは $In_xAl_yGa_{1-x-y}N$  ( $0 < x < 1$ ,  $0 < y < 1$ ,  $x + y < 1$ ) を含んでいることを意味するものと理解されたい。この材料は、上の化学式に従った数学的に正確な組成を有する必要はない。この材料は、1種類または複数種類のドーパントと、 $In_xAl_yGa_{1-x-y}N$ 材料の特徴的な物理特性を実質的に変化させることのない追加の構成成分とを含んでいることができる。しかしながら、説明を簡潔にする目的で、上の化学式は、結晶格子の本質的な構成成分 ( $In$ ,  $Al$ ,  $Ga$ ,  $N$ ) のみを含んでおり、これらの構成成分は、その一部分

40

50

を少量のさらなる物質によって置き換えることができる。

【0032】

活性層4は、例えば、放射を放出するためのpn接合部、単一量子井戸構造、または多重量子井戸構造を備えていることができる。活性層4は、p型ドープ半導体領域3とn型ドープ半導体領域5との間に配置されている。半導体ボディ1の横側面には、絶縁層13が設けられていることが有利である。

【0033】

半導体ボディ1からの放射の取り出しを改善する目的で、半導体ボディ1は、その放射出口面22において粗面化する、または放射出口面22に構造化部17を設けることができる。放射出口面22における半導体ボディ1の構造化または粗面化は、特に、エッチング工程によって行うことができる。

10

【0034】

この例示的な実施形態によるLEDは、いわゆる薄膜LEDであり、エピタキシャル積層体2を成長させるために使用された成長基板は、後からエピタキシャル積層体2から除去されている。元の成長基板は、完成時に放射出口面22が上に位置する半導体ボディ1の面から、除去される。

【0035】

半導体ボディ1は、放射出口面22とは反対側の表面において、はんだ層7によってキャリア基板6に接続されている。半導体ボディ1とキャリア基板6との接続は、本製品の製造時において、完成時に放射出口面22として使用される半導体ボディ1の表面から元の成長基板を除去する前に行われることが好ましい。キャリア基板6は、成長基板とは異なり、エピタキシャル積層体2をエピタキシャル成長させるのに適している必要がないため、キャリア基板6の材料は比較的自由に選択することができる。特に、比較的低コストである、もしくは熱伝導率が良好である、またはその両方を特徴とするキャリア基板6を選択することができる。

20

【0036】

はんだ層7は、金属または金属合金（これらは特に、Au、Sn、またはAuSnを含んでいることができる）から形成されていることが好ましい。

【0037】

キャリア基板6は、半導体ボディ1の側の第1の主面11と、半導体ボディとは反対側の第2の主面12とを備えている。キャリア基板6は、第1の貫通接続部9aおよび第2の貫通接続部9bを備えており、これらの貫通接続部は、それぞれ、キャリア基板6の第1の主面11から第2の主面12まで延在している。貫通接続部9a、9bは、例えば、Ag、Au、またはCuWを含んでいることができる。

30

【0038】

キャリア基板6は、半導体材料から形成されている。特に、キャリア基板6は、シリコン基板またはゲルマニウム基板とすることができる。例えばシリコンなどの半導体材料からなるキャリア基板6を使用することの利点として、キャリア基板6の費用効率が比較的高く、さらには、標準化された半導体工程を使用して比較的簡単な方法で加工・処理することができる。

40

【0039】

オプトエレクトロニクス部品における短絡を回避する目的で、キャリア基板6の第1の主面11および第2の主面12には、貫通接続部9a、9bを除いて、電氣的絶縁層13が設けられている。さらに、キャリア基板6の半導体材料を貫通接続部9a、9bから絶縁する目的で、貫通接続部9a、9bの内壁それぞれに、電氣的絶縁層13が設けられている。

【0040】

導電性の貫通接続部9a、9bは、例えば、キャリア基板6における開口部に液体金属または液体金属合金を満たすことによって、キャリア基板6に形成することができる。

【0041】

50

2つの貫通接続部9a, 9bは、半導体ボディ1との電氣的接觸を形成する目的で使用されている。例えば、第1の貫通接続部9aは、エピタキシャル積層体2のp型ドーブ半導体領域3に導電的に接続されており、第2の貫通接続部9bは、n型ドーブ半導体領域5に導電的に接続されている。

【0042】

第1の貫通接続部9aと、エピタキシャル積層体2のp型ドーブ領域3との間の導電接続は、半導体ボディ1とキャリア基板6との間に配置されているはんだ層7によって形成することができる。特に、第1の貫通接続部9aは、はんだ層7の第1のサブ領域7aに隣接しており、この第1のサブ領域7aはp型ドーブ半導体領域3に電氣的に接続されている。p型ドーブ半導体領域3は、必ずしも図1に示したように、はんだ層7に直接隣接している必要はない。p型ドーブ半導体領域3とはんだ層7の間には、さらなる層、特に、活性層4からキャリア基板の方に放出される放射を放射出口面22に方向転換する反射層(図示していない)を、配置することができる。p型ドーブ半導体領域3とはんだ層7の間には、反射層に加えて、さらなる層として、例えば、障壁層(はんだ層7のはんだ材料が反射層の中に拡散することを防止する)、ウェット層(はんだ材料による半導体ボディ1の濡れを改善する)、または接合促進層を配置することができる。

【0043】

第2の貫通接続部9bは、n型ドーブ半導体領域5に導電的に接続されていることが有利である。この接続は、例えば、はんだ層7の第2のサブ領域7bが、残りのはんだ層7およびp型ドーブ半導体領域3から絶縁層23によって絶縁されるように、行うことができる。貫通コンタクト(through-going contact)15は、はんだ層7のサブ領域7bから、エピタキシャル積層体2内の開口部の中を、n型ドーブ半導体領域5の中まで延在している。貫通コンタクト15は、p型ドーブ半導体領域3および活性層4から、絶縁層23によって絶縁されている。

【0044】

本オプトエレクトロニクス部品との接觸を、活性領域4を貫いている貫通コンタクト15によって形成する利点として、n型ドーブ半導体領域5との接觸と、p型ドーブ半導体領域3との接觸が、キャリア基板6の側の半導体ボディ1の面から行われる。したがって、本オプトエレクトロニクス部品の放射出口面22には、電気コンタクト要素(例えば、ボンディングパッド、コンタクトメタライゼーション、または接続ワイヤ)が存在せず、これは有利である。このようにすることで、放射出口面22におけるコンタクト要素によって放射が吸収されることが防止される。

【0045】

貫通接続部9a, 9bとの接続は、半導体ボディ1とは反対側のキャリア基板6の第2の主面12において、外側から行うことができ、これは有利である。特に、導電性の貫通接続部9a, 9bを、キャリア基板6の第2の主面12において、例えば、プリント基板18の導体トラック19に接続することができる。貫通接続部9a, 9bそれぞれには、例えばキャリア基板6の第2の主面12において、メタライズ層21(例:ニッケル層)を設けることができ、メタライズ層21それぞれは、プリント基板18の導体トラック19にはんだ層20によって接続されている。したがって、本オプトエレクトロニクス部品は、有利な方法において表面実装することができる。

【0046】

キャリア基板6の第1の主面11には、第1の表面ドーピングゾーン14が形成されている。表面ドーピングゾーン14は、貫通接続部9a, 9bを除いて、キャリア基板6の第1の主面11全体に沿って延在している。表面ドーピングゾーン14は、p型ドーパントを含んでいるp導電型領域14aを備えている。p導電型領域14aにはn導電型領域14bが隣接しており、すなわち、p導電型領域14aとn導電型領域14bとの間にpn接合部16が形成されている。

【0047】

図2の平面図から理解できるように、n導電型領域14bは、第1の貫通接続部9aの

10

20

30

40

50

周囲にリングとして配置されている。表面ドーピングゾーン 14 において n 導電型領域 14 b が環状に設計されている利点として、pn 接合部 16 が比較的大きい表面を有し、したがって本オプトエレクトロニクス部品の逆方向における許容電流が高い。

【0048】

表面ドーピングゾーン 14 の p 導電型領域 14 a は、サブ領域 14 c を含んでおり、このサブ領域 14 c は、残りの p 導電型領域 14 a よりも高い p 型ドーパント濃度を有する。以下では、このサブ領域 14 c を p<sup>+</sup> 導電型領域 14 c と称する。p<sup>+</sup> 導電型領域 14 c は、n 導電型領域 14 b と同様に、第 1 の貫通接続部 9 a の周囲にリングとして配置することができる。環状の p<sup>+</sup> 導電型領域 14 c は、環状の n 導電型領域 14 b の外側に配置されていることが好ましい。

10

【0049】

図 1 に示したように、n 導電型領域 14 b は、はんだ層 7 の第 1 のサブ領域 7 a にコンタクトメタライゼーション 8 a によって接続されている。このようにすることで、n 導電型領域 14 b は、エピタキシャル積層体 2 の p 型ドーパント半導体領域 3 に導電的に接続されている。p<sup>+</sup> 導電型領域 14 c は、はんだ層 7 の第 2 のサブ領域 7 b に、さらなるコンタクトメタライゼーション 8 b によって接続されている。このようにすることで、p<sup>+</sup> 導電型領域 14 c は、エピタキシャル積層体 2 の n 型ドーパント半導体領域 5 に導電的に接続されている。電氣的絶縁層 13 (貫通接続部 9 a, 9 b の外側においてキャリア基板 6 をはんだ層 7 から絶縁している) は、コンタクトメタライゼーション 8 a, 8 b の領域において途切れている。

20

【0050】

p<sup>+</sup> 導電型領域 14 c が、はんだ層の第 2 のサブ領域 7 b および貫通コンタクト 15 を介して、エピタキシャル積層体 2 の n 型ドーパント領域 5 に接続されており、n 導電型領域 14 b が、はんだ層の第 1 のサブ領域 7 a を介して、エピタキシャル積層体 2 の p 型ドーパント半導体領域 3 に接続されていることにより、ドーピングゾーン 14 の pn 接合部 16 は、本オプトエレクトロニクス部品の活性層 4 に逆並列に接続されている。したがって、キャリア基板 6 におけるドーピングゾーン 14 によって形成されている pn 接合部 16 は、本オプトエレクトロニクス部品の活性層 4 とは逆極性の電圧が貫通接続部 9 a, 9 b に印加されたとき、極性が順方向である。したがって、ドーピングゾーン 14 は、本オプトエレクトロニクス部品のための ESD 保護ダイオードを形成しており、これは有利である。

30

【0051】

表面ドーピングゾーン 14 は、特に、最初のステップにおいて第 1 の主面 11 全体にわたりキャリア基板 6 内に p 型ドーパントを注入するまたは拡散させることによって、形成することができる。表面ドーピングゾーン 14 は、0.5 μm ~ 4 μm の範囲内 (両端値を含む) の深さを有することが有利である。キャリア基板 6 の厚さは、100 μm ~ 150 μm の範囲内 (両端値を含む) であることが好ましい。したがって、表面ドーピングゾーンは、キャリア基板 6 の領域のうち、表面に近い比較的小さい領域にのみ形成されていることが有利である。

【0052】

表面ドーピングゾーン 14 の外側においては、キャリア基板 6 の自由電荷キャリアの濃度が  $10^{16} \text{ cm}^{-3}$  未満であることが有利である。表面ドーピングゾーンの外側における比抵抗は、 $200 \text{ } \Omega \cdot \text{cm}$  より高いことが好ましい。したがって、キャリア基板 6 は、表面ドーピングゾーン 14 の外側において有効な電気絶縁体である。この構造の利点として、横側面 10 における短絡を防止する目的で、キャリア基板 6 の横側面 10 に電気絶縁性のパッシベーション層を設ける必要がない。このような短絡は、例えば、はんだ層 20 の材料 (キャリア基板 6 をプリント基板 18 に接続している) が導電性のキャリア基板 6 の横側面に接触する場合に起こりうる。キャリア基板 6 の電気絶縁特性によって、横側面 10 を被覆する必要がなく、これは有利である。

40

【0053】

表面ドーピングゾーン 14 においては、自由電荷キャリアの濃度は、少なくとも  $10^{17}$

50

$8 \text{ cm}^{-3}$ 、特に、 $10^{18} \text{ cm}^{-3} \sim 10^{21} \text{ cm}^{-3}$  の範囲内であることが好ましい。

【0054】

n導電型領域14bは、前のステップで表面全体にわたりp型にドーピングされたキャリア基板6のサブ領域内に、n型ドーパントを注入するまたは拡散させることによって形成されることが有利である。n型ドーパントは、例えば、図2に示したように環状のn導電型領域14bが形成されるように、環状の開口部を有するマスクを用いて注入するまたは拡散させることができる。n導電型領域14bにおけるn型ドーパントの濃度は、前に注入または拡散させたp型ドーパントの濃度よりも高いように選択する。したがって、n導電型領域14bは、p型ドーパントおよびn型ドーパントを含んでおり、この場合、n型ドーパントの濃度の方がp型ドーパントの濃度よりも高く、すなわち、n導電型領域14bにおける半導体材料は、全体としてn導電型である。

10

【0055】

n導電型領域14bと同様の方法で、環状の開口部を有するマスクを用いて、p導電型領域14a内に $p^+$ 導電型領域14cを形成することができる。 $p^+$ 導電型領域が残りのp導電型領域14aよりも高いp型ドーパント濃度を有するように、環状の開口部を通じて $p^+$ 導電型領域14cにさらなるp型ドーパントを注入する。

【0056】

n導電型領域14bもしくは $p^+$ 導電型領域14cまたはその両方は、それぞれ、 $5 \mu\text{m} \sim 20 \mu\text{m}$ の範囲内(両端値を含む)の幅bを有することが好ましい。n導電型領域14bと $p^+$ 導電型領域14cとの間には、p導電型領域14aの類似する環状サブ領域を配置することができ、このサブ領域も、同様に $5 \mu\text{m} \sim 20 \mu\text{m}$ の範囲内(両端値を含む)の幅を有することが好ましい。

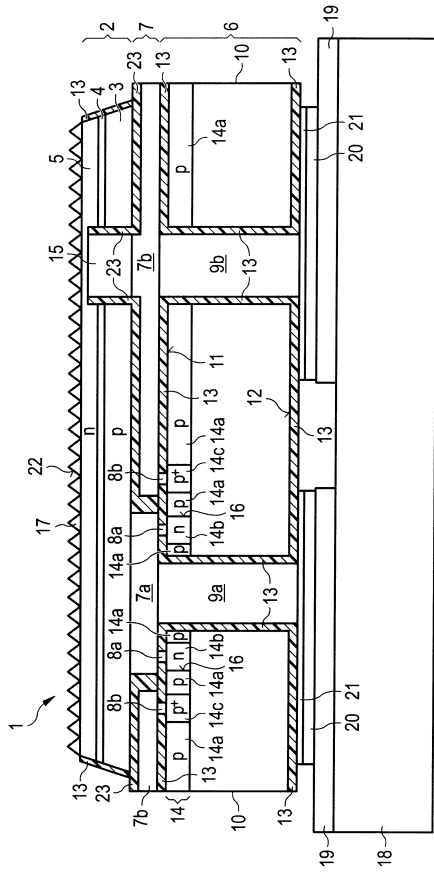
20

【0057】

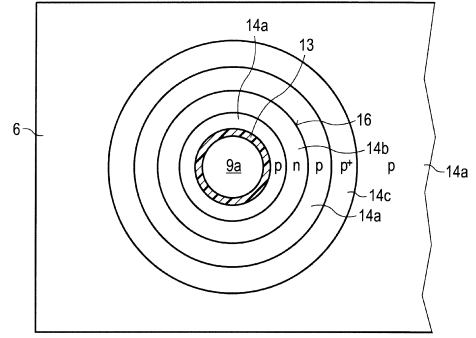
ここまで、本発明について例示的な実施形態に基づいて説明してきたが、本発明はこれらの実施形態に限定されない。本発明は、任意の新規の特徴および特徴の任意の組合せを包含しており、特に、請求項における特徴の任意の組合せを含んでいる。これらの特徴または特徴の組合せは、それ自体が請求項あるいは例示的な実施形態に明示的に記載されていない場合であっても、本発明に含まれる。

30

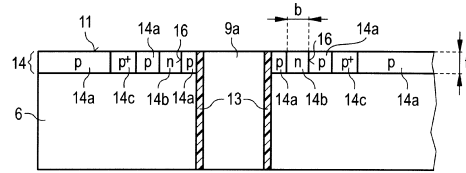
【 図 1 】



【 図 2 】



【 図 3 】



---

フロントページの続き

(72)発明者 ヘッペル ルッツ

ドイツ国 93087 アルテグロフスハイム レッシングシュトラッセ 1

審査官 森口 忠紀

(56)参考文献 特表2007-535130(JP,A)

特開平08-227941(JP,A)

国際公開第2009/106063(WO,A1)

特開2005-321790(JP,A)

特開平10-200159(JP,A)

特開2005-286328(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00 - 33/64

H01L 31/00 - 31/0264

H01L 31/08 - 51/42

H01S 5/00 - 5/50