



(12) 发明专利申请

(10) 申请公布号 CN 105549460 A

(43) 申请公布日 2016. 05. 04

(21) 申请号 201510896676. 8

(22) 申请日 2016. 03. 10

(71) 申请人 中国电子科技集团公司第十研究所

地址 610036 四川省成都市金牛区茶店子东街 48 号

(72) 发明人 杨海峰 黄小华 柴霖

(74) 专利代理机构 成飞（集团）公司专利中心

51121

代理人 郭纯武

(51) Int. Cl.

G05B 19/042(2006. 01)

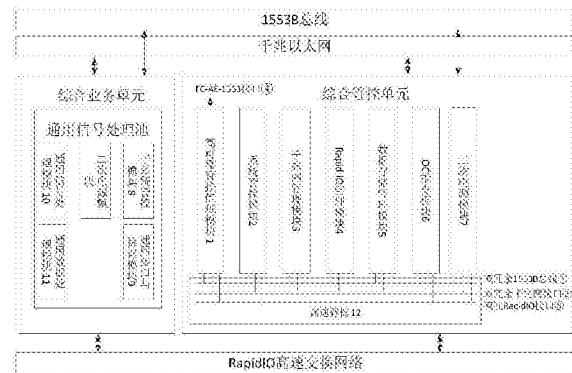
权利要求书2页 说明书7页 附图3页

(54) 发明名称

星载电子设备综合化管控系统

(57) 摘要

本发明公开了一种星载电子设备综合化管控系统，旨在提供一种集成度高、稳定可靠、能够减少设备数量与冗余遥测遥控接口的星载电子设备综合化管控系统。本发明通过下述技术方案予以实现：综合管控单元和综合业务单元内各模块通过模块内部的板级管理控制器连接至 1553B 总线进行监测数据与指令数据的传输，综合业务单元通过 J599 型连接器实现单元间外部千兆以太网数据的通信和管控数据的隔离与交互，综合管控单元通过管控值班模块对平台遥控、时间、姿态信息的接收与遥测、数传数据的发送；综合管控单元通过 Rapid IO 管理模块配置为 ×1 或 ×4 模式，单元内 Rapid IO 网拓扑结构通过 Rapid IO 管理模块配置单星或双模式。



1. 一种星载电子设备综合化管控系统,包括综合业务单元与综合管控单元,综合业务单元通过外部1553B总线①、Rapid I/O接口②、千兆以太网接口③互连综合管控单元,综合管控单元包括设置在高速背板上高可靠管控值班模块、系统管控模块、千兆网管理模块、Rapid I/O管理模块、数据存储管理模块、OC指令模块及二次电源模块,其特征在于:综合管控单元和综合业务单元内各模块通过模块内部的板级管理控制器连接至1553B总线进行监测数据与指令数据的传输,综合业务单元通过J599型连接器实现单元间外部1553B、Rapid I/O、千兆以太网数据的通信,实现高速、低速业务数据及管控数据的隔离与交互,综合管控单元通过管控值班模块中的FC-AE-1553接口实现对平台遥控、时间、姿态信息的接收与遥测和数传数据的发送;综合管控单元内的模块通过Rapid I/O接口进行高速、大容量业务数据的传输,Rapid I/O接口通过Rapid I/O管理模块配置为×1或×4模式,综合管控单元内Rapid I/O网拓扑结构通过Rapid I/O管理模块配置单星或双模式。

2. 根据权利要求1所述的星载电子设备综合化管控系统,其特征在于:综合管控单元和综合业务单元内的模块物理形态为标准VPX或LRM可插拔模块。

3. 根据权利要求1所述的星载电子设备综合化管控系统,其特征在于:综合管控单元和综合业务单元均采用在综合化载荷机箱进行放置,通过扩展,多个综合化载荷机箱组成综合化机柜。

4. 根据权利要求3所述的星载电子设备综合化管控系统,其特征在于:综合化载荷机箱侧壁与综合化机柜相应位置支撑铆钉连接,前面板用螺钉紧固,综合化载荷机箱通过安装滑轨与综合化机柜连接。

5. 根据权利要求1所述的星载电子设备综合化管控系统,其特征在于:综合业务单元与综合管控单元中使用FPGA+CPU结构的模块采用标准化设计,即CPU芯片上引出2路千兆网,其中1路千兆网通过CPU千兆网接口芯片总线连接FPGA;在FPGA内部进行逻辑扩展实现板级管理控制器、Rapid I/O接口、SRI0总线和2路1553B总线。

6. 根据权利要求5所述的星载电子设备综合化管控系统,其特征在于:板级管理控制器实现模块板级健康资源管理,并通过1553B总线接收本模块健康状态和接收管控值班模块的管理指令。

7. 根据权利要求6所述的星载电子设备综合化管控系统,其特征在于:CPU芯片带有看门狗电路,连接带ECC校验的DDR3L存储器资源与带ECC校验的互为备份的NOR FLASH BootRom存储器资源,1块通过SATA桥芯片连接的Nano SSD存储器资源,其中CPU芯片采用主频为1GHz,核心数为4,型号为Loongson 3A1000的国产CPU,DDR3L使用密度为3片8Gbits,时钟频率为800MHz,型号为Micron MT41K1G8的芯片组成,NOR FLASH BootRom使用2片密度为1Gbits,型号为Micron MT28FW01GABA1LJS-0AAT的NOR FLASH组成,NanoSSD使用1片容量为8Gbits,型号为Micron MT29F8G08ABABA WP-IT的SLC型NAND FLASH芯片组成。

8. 根据权利要求1所述的星载电子设备综合化管控系统,其特征在于:综合管控单元内高可靠管控值班模块在任务前一段时间控制综合管控单元内OC指令模块为综合业务单元与综合管控单元内各用电模块加电。

9. 根据权利要求1所述的星载电子设备综合化管控系统,其特征在于:综合管控单元内系统管控模块接受任务要求,载入相应的系统工作参数,依据系统任务完成设备资源分配;任务执行前,系统管控模块完成系统参数配置及工作参数分解,向各子系统管控模块下达

任务配置信息；如上述过程中出现故障，向地面控制中心发出错误指示信息，等待地面控制中心反馈信息，并使系统处于待机状态，若无故障，雷达微波成像功能任务开始执行：综合业务单元中的通用信号处理模块完成信号的采样、电光转换、传输、光电转换、下变频处理，并执行数字波束形成，得到雷达回波数据，完成微波信号收发处理；综合业务单元并行完成信号处理及数据预处理，并依据需要传输到通用数据处理模块及数据存储管控模块；通用数据处理模块接收雷达回波数据，并执行信息处理，输出图像数据，完成雷达微波成像功能。

10. 根据权利要求9所述的星载电子设备综合化管控系统，其特征在于：综合管控单元内数据存储管控模块完成数据存储，直到雷达微波成像功能任务结束，如运行过程中出现故障，向地面控制中心发出错误指示信息，等待地面控制中心反馈信息，并使系统处于待机状态，若无故障，雷达微波成像功能任务结束时间到达后，综合业务单元中子系统管控模块向综合管控单元中系统管控模块上报任务执行报告；系统管控模块完成任务综合评价，生成任务报告。

星载电子设备综合化管控系统

技术领域

[0001] 本发明属航天航空技术领域,具体涉及一种星载电子设备综合化管控系统,可提供一种集成度高、低功耗、稳定可靠、强扩展性的,能够减少设备数量与冗余遥测遥控接口的星载电子设备综合化管控系统。

[0002]

背景技术

[0003] 随着大型载人航天飞行器的发展,载人航天飞行器长期在轨,将不断扩充新任务及新硬件,对星载电子系统的集成度、可扩展性与综合化能力提出了更严苛的需求。传统的星载电子系统以联合式设计为主,以各个独立设备为基本单元构建系统,这种系统一旦建成,难以加入新的功能,系统不具备持续扩展、升级、成长能力,并且模块与接口以定制化为主,种类繁多,接口速度低,信息接口复杂且不清晰,资源利用率低,造成体积大、重量高、功耗大、操作性差、故障环节多、价格昂贵等问题,使实际工程型号任务,尤其载人航天任务面临高风险。基于以上的实际工程应用的迫切需求,目前,国内外开展了航天综合化电子系统的研究,但多针对小卫星及纳卫星平台,基本设计思想以单板计算机或单片嵌入式芯片为核心,接口速度与芯片性能受限,难以满足大型任务的功能指标需求,大多不具备可持续的扩展能力,对大型载人航天任务不具备指导意义,因而研究大规模深度星载电子设备综合化管控系统的需求非常迫切,势在必行。

[0004] 国外典型的航天综合化电子系统,如英国Surrey于2000年发射的“SNAP-1”微小卫星,电子系统以星载计算机系统为核心,业务数据及控制命令通过CAN总线与其他分系统进行交互。又如欧航局GIOVE-A的整星电子系统,分为通信系统、数管系统、姿轨控系统、推进系统、电源系统和基带有效载荷六大系统。整星由基于Intel 386CPU的数管计算机对CAN总线网络进行管理,姿轨控系统、推进系统、电源系统和基带载荷均设有CAN总线节点。两个典型系统均使用CAN总线进行所有数据的交互,接口备份手段单一,几乎不具备扩展能力,且无统一的大容量存储管理功能,其可综合管控的能力有限,不能实现多种功能在同一电子载荷加载,各系统构成独立、分散,对高性能、大规模航天任务的支撑能力有限。

[0005] 中国专利申请号为201410224895.7,中国科学院长春光学精密机械与物理研究所徐伟申请的专利《用于平台载荷一体化卫星的综合管理系统》提出了一种针对平台载荷一体化卫星的综合管理系统,但该综合管理系统更针对小卫星平台设计,单元间仅通过双冗余CAN总线进行数据交互,不具备业务数据、控制指令数据的接口分离能力,当CAN总线出现故障时,无额外接口进行数据传递,单元间无法进行有效通信,造成载荷单元失效,此外该专利申请涉及的综合管理系统无数据存储管理功能,无法对数据的存储与回读进行全局性的管理与控制,数据存储与回读、单粒子效应检测与恢复功能需依靠各模块独立完成,集成度较差,造成中间环节过多,故障环节增加的问题,另外该专利申请的实现OC指令的指令控制板与指令发送模块采用CAN总线传输指令,由于CAN总线为抢占式总线,将发生通信阻塞与延迟,将造成其余模块开关电等操作延时大及发生错误的问题,影响任务整体执行,并且

并未提到多种功能可在同一平台加载,无系统工作流程的综合化设计,对电子载荷利用率低,因而在大型航天平台中实际使用受限,工程应用性较差。

发明内容

[0006] 本发明针对现有技术星载电子管控系统设备种类繁多、功能独立,架构封闭,利用率低,难以统一调配,开放性和扩展性差问题,提供一种集成度高、低功耗、稳定可靠、强扩展性的,能够减少设备数量与冗余遥测遥控接口的星载电子设备综合化管控系统。

[0007] 本发明所采用的技术方案是:一种星载电子设备综合化管控系统,包括综合业务单元与综合管控单元,综合业务单元通过外部1553B总线①、Rapid I/O接口②、千兆以太网接口③互连综合管控单元,综合管控单元包括设置在高速背板上高可靠管控值班模块、系统管控模块、千兆网管理模块、Rapid I/O管理模块、数据存储管理模块、OC指令模块及二次电源模块,其特征在于:综合管控单元和综合业务单元内各模块通过模块内部的板级管理控制器连接至1553B总线进行监测数据与指令数据的传输,综合业务单元通过J599型连接器实现单元间外部1553B、Rapid I/O、千兆以太网数据的通信,实现高速、低速业务数据及管控数据的隔离与交互,综合管控单元通过管控值班模块中的FC-AE-1553接口实现对平台遥控、时间、姿态信息的接收与遥测和数传数据的发送;综合管控单元内的模块通过Rapid I/O接口进行高速、大容量业务数据的传输,Rapid I/O接口通过Rapid I/O管理模块配置为×1或×4模式,综合管控单元内Rapid I/O网拓扑结构通过Rapid I/O管理模块配置单星或双模式。

[0008] 本发明相比于现有技术具有如下有益效果是。

[0009] 本发明针对大型载人航天飞行器电子载荷系统的整体设计,改变了传统以联合式设计为主,以各个独立设备为基本单元构建系统的设计方法与思路,采用开放式体系架构,将电子载荷进行综合化设计,设计出一种用于大规模星载电子系统的深度综合化管控系统,其优点体现为:

集成度高、低功耗。本发明将高可靠管控值班模块、系统管控模块、千兆网管理模块、Rapid I/O管理模块、数据存储管理模块、OC指令模块及二次电源模块高集成度设置在综合管控单元的高速背板上,将包含子系统管控模块、通用协议与接口模块、通用信号处理模块、通用数据处理模块、二次电源模块高集成度设置综合业务单元,降低了功耗。将综合业务单元与综合管控单元间与单元内数据接口统一为高速业务数据接口、低速业务数据接口、监测与控制信息接口,避免了接口复杂、冗余过多、数据不清晰的问题。

[0010] 稳定可靠、增强扩展性。本发明基于模块化、开放式设计的理念,采用综合管控单元和综合业务单元内各模块通过模块内部的板级管理控制器连接至1553B总线进行监测数据与指令数据的传输,综合业务单元通过J599型连接器实现单元间外部1553B、Rapid I/O、千兆以太网数据的通信,实现高速、低速业务数据及管控数据的隔离与交互,综合管控单元通过管控值班模块中的FC-AE-1553接口实现对平台遥控、时间、姿态信息的接收与遥测、数传数据的发送;在统一的架构下实现多功能与任务加载的能力,对电子载荷系统实现较为完整的综合化管理与控制功能,性能稳定可靠、增强了扩展性。CPU+FPGA板卡中,CPU与FPGA间通过标准千兆网协议接口进行点对点信息、数据的传递,避免通过局部存储器FIFO方式带来的不可靠自定义协议传输,也避免了使用全局总线带来的竞争,克服了现有技术星载电子管控系统设备种类繁多、功能独立,架构封闭,利用率低,难以统一调配,开放性和扩展

性差问题。问题,降低实现复杂度,提高可靠性。

[0011] 能够减少设备数量与冗余遥测遥控接口。本发明综合管控单元通过管控值班模块中的FC-AE-1553接口实现对平台遥控、时间、姿态信息的接收与遥测、数传数据的发送;综合管控单元内的模块通过Rapid I/O接口进行高速、大容量业务数据的传输,Rapid I/O接口通过Rapid I/O管理模块配置为×1或×4模式,单元内Rapid I/O网拓扑结构通过Rapid I/O管理模块配置单星或双模式,通过综合化设计的板级管理控制器实现各模块对内部信息的监测、采集与上报,并在内部实现低速控制命令总线;可在一套综合化载荷平台中实现如微波成像、电子侦察、天基信息传输等多种功能的加载,提高载荷利用率与标准化程度。降低了模块数量,减少了设备数量与冗余遥测遥控接口。

[0012] 本发明可广泛应用于大型载人航天飞行平台与平台电子载荷的综合化集成。

附图说明

[0013] 图1本发明星载电子设备综合化管控系统结构原理框图。

[0014] 图2为图1高可靠管控值班模块电路原理框图。

[0015] 图3为图1综合业务单元与综合管控单元FPGA+CPU模块结构框图。

[0016] 图4为图1综合管控单元中千兆网管理模块与Rapid I/O管理模块结构框图。

[0017] 图5为星载电子设备综合化管控系统结构工作流程框图。

具体实施方式

[0018] 下面结合具体实施例对本发明进行详细说明。以下实施例将有助于本领域的技术人员进一步理解本发明,但不以任何形式限制本发明。应当指出的是,对本领域的普通技术人员来说,在不脱离本发明构思的前提下,还可以做出若干变形和改进。这些都属于本发明的保护范围。下面结合附图对本发明进一步说明。

[0019] 参阅图1。在以下描述的实施例中,星载电子设备综合化管控系统,包括:综合业务单元与综合管控单元。综合管控单元和综合业务单元内的模块物理形态为标准VPX或LRM可插拔模块。综合管控单元和综合业务单元均采用在综合化载荷机箱进行放置,通过扩展,多个综合化载荷机箱组成综合化机柜。综合化载荷机箱侧壁与综合化机柜相应位置支撑铆钉连接,前面板用螺钉紧固,综合化载荷机箱通过安装滑轨与综合化机柜连接。综合业务单元通过外部1553B总线①、Rapid I/O接口②、千兆以太网接口③与综合管控单元进行互连,实现高速、低速业务数据及管控数据的隔离与交互,系统内各模块通过模块内部的板级管理控制器连接至1553B总线进行监测数据与指令数据的传输。综合管控单元和综合业务单元内各模块通过模块内部的板级管理控制器连接至1553B总线进行监测数据与指令数据的传输,综合业务单元通过J599型连接器实现单元间外部1553B、Rapid I/O、千兆以太网数据的通信,实现高速、低速业务数据及管控数据的隔离与交互,综合管控单元通过管控值班模块中的FC-AE-1553接口实现对平台遥控、时间、姿态信息的接收与遥测、数传数据的发送;综合管控单元内的模块通过Rapid I/O接口进行高速、大容量业务数据的传输,Rapid I/O接口通过Rapid I/O管理模块配置为×1或×4模式,单元内Rapid I/O网拓扑结构通过Rapid I/O管理模块配置单星或双模式。

[0020] 本实施方式所述的综合管控单元由高可靠管控值班模块、系统管控模块、千兆网

管理模块、Rapid IO管理模块，数据存储管理模块、二次电源模块、OC指令模块组成，除OC指令模块外，各模块以1:1双冗余方式进行备份，其中高可靠管控值班模块为热备份方式。其中：

高可靠管控值班模块由1:1冗余备份的两块宇航级CPU+FPGA板卡组成，系统管控模块由1:1冗余备份的两块CPU+FPGA板卡组成。高可靠管控值班模块负责整星电子设备系统管理控制指令的接收、解译，提供处理、接口互连与等资源，通过上层软件实现对整星电子设备系统的状态监控、资源监控、热控管理等基本的管理控制等功能，并为外部遥测、遥控、任务调度、系统重构等功能提供支持。

[0021] 系统管控模块接收各综合业务单元反馈的状态、执行结果等信息，并向各综合业务单元发送管理与控制指令。

[0022] 千兆网管理模块由1:1冗余备份的两块千兆网交换板卡组成。千兆网管理模块用于实现系统管理信息传输与分发，为任务分配、代码加载、系统管理等功能提供支撑。

[0023] Rapid IO管理模块由1:1冗余备份的两块Rapid IO交换板卡组成。Rapid IO管理模块提供整星电子系统高速、大容量业务数据传输和通信的交换与管理。

[0024] 数据存储管理模块由1:1冗余备份的两块CPU+FPGA数据存储管理板卡组成，数据存储管理模块实现大容量数据记录、转储、删除、目录管理、故障监控、空间单粒子效应检测与容错等功能，当读取数据时，该模块可将接收的、存储的或按照某种算法产生的数据发送给其它模块。

[0025] 二次电源模块由1:1冗余备份的两块二次电源板卡组成，OC指令模块由一块器件与通道冗余的FPGA板卡组成。二次电源模块负责各用电模块的供配电，并接收、解析OC指令模块发送的指令。OC指令模块接收来自高可靠管控值班模块的指令，将指令解析为相应的OC输出指令，并控制OC输出电路，对二次电源模块输出OC指令，完成各用电模块开关电、主备切换等功能。

[0026] 高速背板为综合管控单元内的高可靠管控值班模块、系统管控模块、千兆网管理模块、Rapid IO管理模块、数据存储管理模块、OC指令模块及二次电源模块提供互连支持。

[0027] 本实施方式所述的高可靠管控值班模块、子系统管控模块、系统管控模块、数据存储管理模块、通用协议与接口模块、通用信号处理模块、通用数据处理模块组成均为以CPU为核心的CPU+FPGA及外围电路架构板卡组成，通过板级管理控制器进行各模块的实现接收、发送命令、监测接口功能，CPU与FPGA间通过标准千兆网协议接口进行点对点信息、数据的传递。

[0028] 综合业务单元包含子系统管控模块、通用协议与接口模块、通用信号处理模块、通用数据处理模块、二次电源模块。

[0029] 子系统管控模块接收、解析来自系统管控模块的控制指令，实现综合业务单元内硬件模块底层资源和功能线程构件软件两个部分的管理、调度功能，同时管理构件的参数和维护端口，发起功能线程自检，并统一收集、上报综合业务单元内各模块状态参数至系统管控模块。

[0030] 通用接口与协议模块由1553B总线电路、Rapid IO接口电路、千兆网接口电路及协议控制决策电路组成，其中协议控制电路实现光电、电光转换、三种接口协议的转换、数据分发与状态监测功能，并将监测数据上报子系统管控模块。

[0031] 通用信号处理模块由AD摸数转换电路、DA数模转换电路、信号处理电路组成,完成数据的信号级采集、发送与处理功能。

[0032] 通用数据处理模块接收通用信号处理模块输出的业务数据信息,并进行后处理,输出业务结果。

[0033] 板级管理控制器包含电压采集器、温度传感器、1553B接口控制电路与监控电路,完成基本控制功能、基本测试功能、硬件测试功能,用于实时监测模块被测对象的运行情况,对电压和温度监控,模块电压、电流、接口运行状态等信息进行采集,向系统管控模上报信息,并接收管控值班模块发送的控制命令。

[0034] 综合管控单元和综合业务单元均采用在综合化载荷机箱进行放置,通过扩展,多个综合化载荷机箱组成综合化机柜。

[0035] 综合化载荷机箱侧壁与综合化机柜相应位置支撑铆钉连接,前面板用螺钉紧固,综合化载荷机箱通过安装滑轨与综合化机柜连接。

[0036] 参阅图2。本实施方式所述的高可靠管控值班模块包括冗余备份的宇航FPGA+CPU结构,其中,FPGA采用一片Microsemi RTAX4000S/SL反熔丝架构芯片进行高可靠集成化设计,CPU可以采用国产或进口SPARC V8RICS架构的宇航级CPU处理器,带有复位/看门狗控制电路,板上具有冗余、ECC校验的FLASH存储资源和配置存储器PROM资源。CPU+FPGA两块板卡之间通过心跳线相互检测状态,进行板卡主备切换,心跳线的接口形式包含但不仅限于SPI、CAN、LVDS、UART。在FPGA内部进行逻辑扩展实现实现连接千兆网的板级管理控制器,具有1路对外接口FC-AE-1553、2路具有通道切换功能的Rapid IO点对点高速串行通道。对外接口FC-AE-1553,物理形式采用波长为850纳米的光电转换模块与850纳米的多模光纤组成,实现与卫星平台遥测遥控数据的打包、拆包与收发功能,数据传输速率达4Gbps,可配置为1Gbps、4Gbps、8Gbps三种模式;配置存储器资源由2片互为备份的PROM非易失存储器XCF32P芯片组成,用于完成配置文件的加载与固化存储,板级管理控制器具有1路双冗余1553B接口和2路支持TCP/IP和UDP的双冗余10/100/1000Mbps速度的对内接口自适应以太网。

[0037] 参阅图3。本实施方式描述的综合业务单元与综合管控单元中使用FPGA+CPU结构的模块采用标准化设计,即CPU芯片上引出2路千兆网,其中1路千兆网通过CPU千兆网接口芯片总线连接FPGA。在FPGA内部进行逻辑扩展实现板级管理控制器、Rapid IO接口、SRIO总线和2路1553B总线。板级管理控制器实现模块板级健康资源管理,并通过1553B总线接收本模块健康状态和接收管控值班模块的管理指令。CPU芯片带有看门狗电路,连接带ECC校验的DDR3L存储器资源与带ECC校验的互为备份的NORFLASH BootRom存储器资源,1块通过SATA桥芯片连接的Nano SSD存储器资源,其中CPU芯片采用主频为1GHz,核心数为4,型号为Loongson 3A1000的国产CPU,DDR3L使用密度为3片8Gbits,时钟频率为800MHz,型号为Micron MT41K1G8的芯片组成,NORFLASH BootRom使用2片密度为1Gbits,型号为Micron MT28FW01GABA1LJS-0AAT的NOR FLASH组成,NanoSSD使用1片容量为8Gbits,型号为Micron MT29F8G08ABABA WP-IT的SLC型NAND FLASH芯片组成,

通过NOR FLASH存储器资源实现对CPU固件和BIOS信息的储存,并进行三模冗余备份设计,通过对NOR FLASH数据,读取至少2个相同NORFLASH数据,有效防止空间单粒子翻转;通过SATA桥片连接Nano SSD存储器资源,实现对操作系统内核与文件系统的储存与访问。

[0038] 参阅图4。本实施方式所述的综合管控单元中千兆网管理模块与Rapid IO交换模块均以PowerPC+交换芯片及外围电路的方式实现,采用统一化设计降低系统实现复杂度。Rapid IO交换芯片选用CPS-1848,支持Rapid IO 2.1协议,交换容量达240Gbps,可配置为1×与4×模式,具有数据包统计、流量控制、数据包追踪和过滤等功能,组成12路交换端口输出到模块与背板接插件,单端口的最高传输速率为20Gbps。千兆以太网交换芯片选用VSC7429,对外最多支持20路千网网络接口,其中12路芯片内部集成网络PHY芯片,可以对外直接连接千兆网电口,另外8路均为高速串行收发器接口,通过外部连接2片网络PHY芯片扩展6路网口。RapidIO交换芯片和千兆以太网交换芯片可通过Rapid IO接口和千兆网接口进行初始化配置,MCU通过相应接口对交换芯片进行初始化配置、状态查询、故障检测诊断。

[0039] 下面以雷达微波成像功能说明该星载电子设备综合化管控系统的工作原理:

参阅图5,为星载电子设备综合化管控系统的工作流程框图,工作流程如下:

步骤S1:地面控制中心依据雷达微波成像任务需要,形成任务计划并通过遥控通道上注到卫星平台;高可靠管控值班模块通过FC-AE-1553接口接收卫星平台转发任务计划信息,并进入任务判定模式;

步骤S2:综合管控单元内高可靠管控值班模块进行任务分析和决策,将可行任务加入任务队列,等待执行。

[0040] 步骤S3:综合管控单元内高可靠管控值班模块在任务前一段时间控制综合管控单元内OC指令模块为综合业务单元与综合管控单元内各用电模块加电;

步骤S4:系统管控模块、子系统管控模块加电自检,并加载各自的管控软件;各子系统管控模块就绪后向主动向系统管控模块上报当前状态;

步骤S5:综合管控单元内高可靠管控值班模块下达任务要求;

步骤S6:综合管控单元内系统管控模块接受任务要求,载入相应的系统工作参数,依据系统任务完成设备资源分配;

步骤S7:任务执行前,系统管控模块完成系统参数配置及工作参数分解,向各子系统管控模块下达任务配置信息;

步骤S8:如上述过程中出现故障,向地面控制中心发出错误指示信息,等待地面控制中心反馈信息,并使系统处于待机状态,若无故障,进入步骤S9;

步骤S9:雷达微波成像功能任务开始执行:综合业务单元中的通用信号处理模块完成信号的采样、电光转换、传输、光电转换、下变频等处理,并执行数字波束形成,得到雷达回波数据,完成微波信号收发处理;过程中综合业务单元并行完成信号处理及数据预处理,并依据需要传输到通用数据处理模块及数据存储管控模块;通用数据处理模块接收雷达回波数据,并执行信息处理,输出图像数据,完成雷达微波成像功能;综合管控单元内数据存储管控模块完成数据存储,直到雷达微波成像功能任务结束,如运行过程中出现故障,向地面控制中心发出错误指示信息,等待地面控制中心反馈信息,并使系统处于待机状态,若无故障,进入步骤S10。

[0041] 步骤S10:雷达微波成像功能任务结束时间到达后,综合业务单元中子系统管控模块向综合管控单元中系统管控模块上报任务执行报告;

步骤S11:系统管控模块完成任务综合评价,生成任务报告;

步骤S12:高可靠管控值班模块控制综合管控单元内OC指令模块为综合业务单元与综

合管控单元内各用电模块断电，使系统处于待机状态，雷达微波成像功能任务结束。

[0042] 显然，本领域的技术人员可以对本发明的一种用于大规模星载电子系统的深度综合化管控系统的设计进行各种改动和变形而不脱离本发明的精神和范围。这样，倘若这些修改和变形属于本发明权利要求及其等同技术的范围之内，则本发明也意图包含这些改动和变形在内。

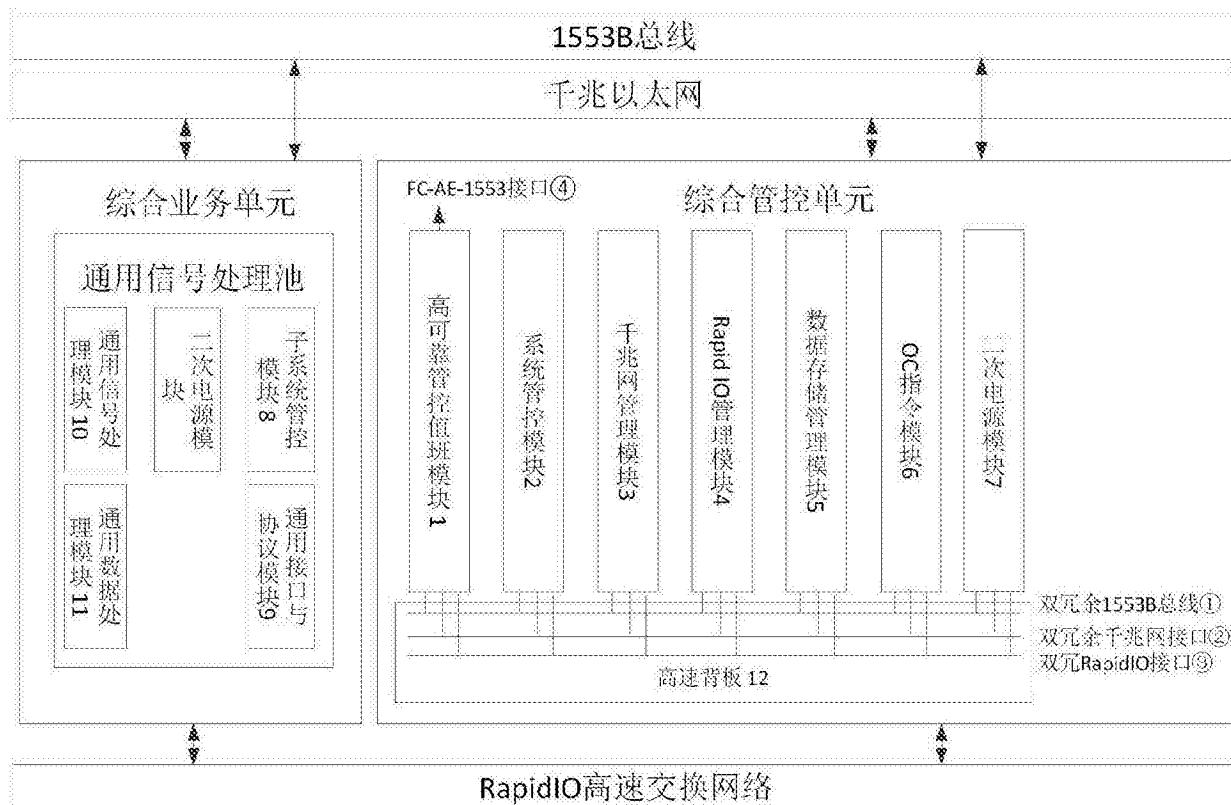


图1

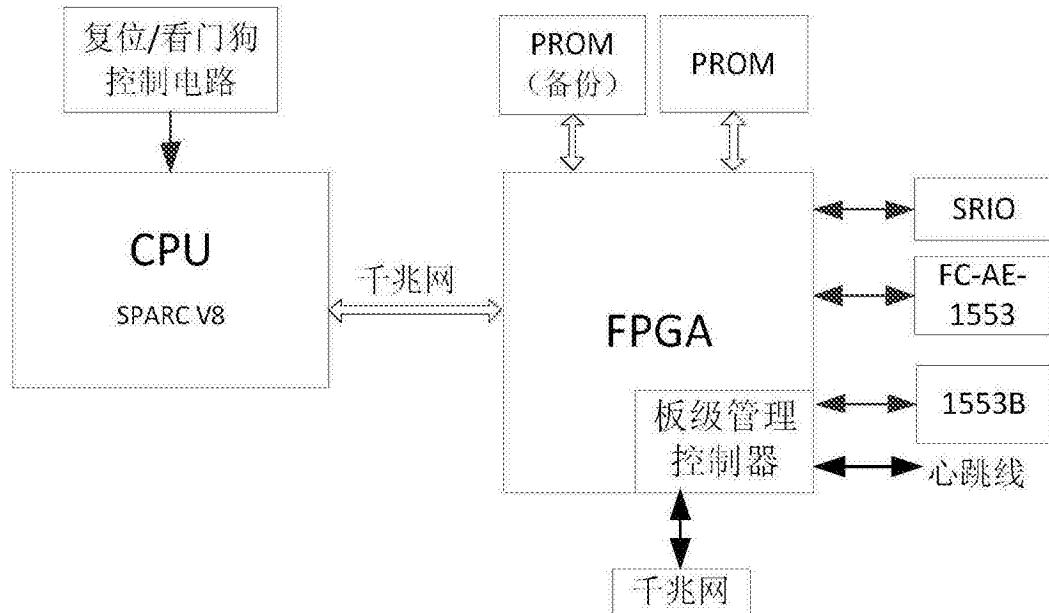


图2

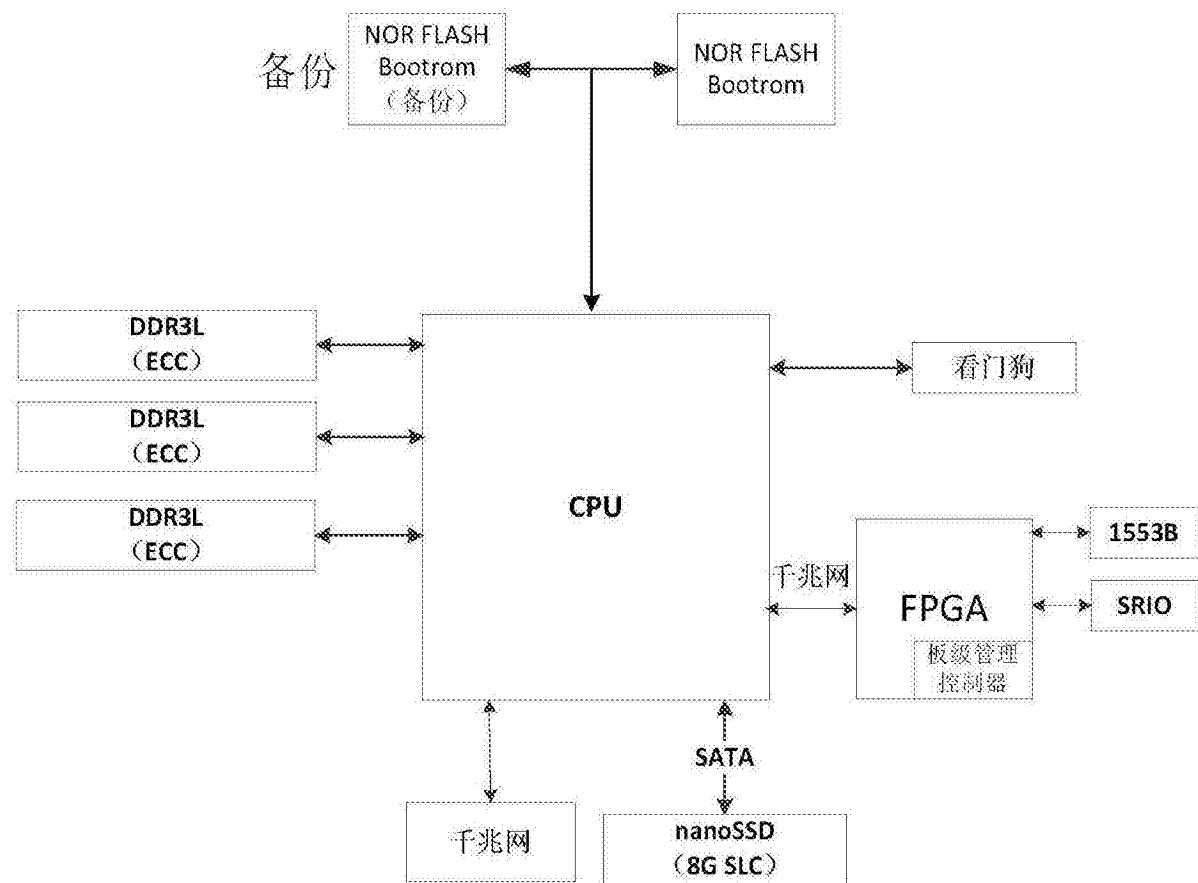


图3

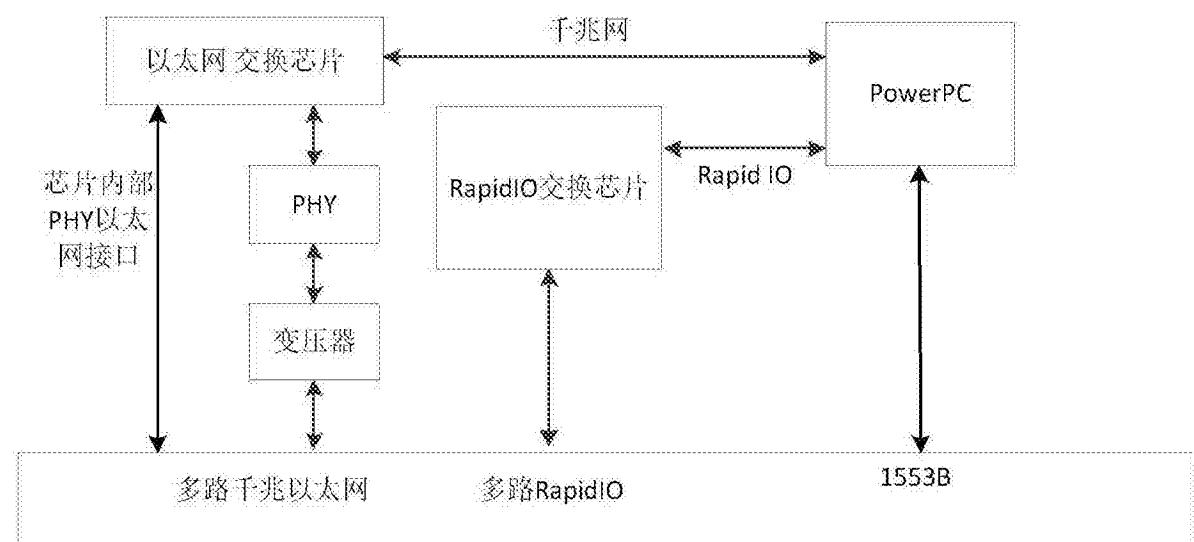


图4

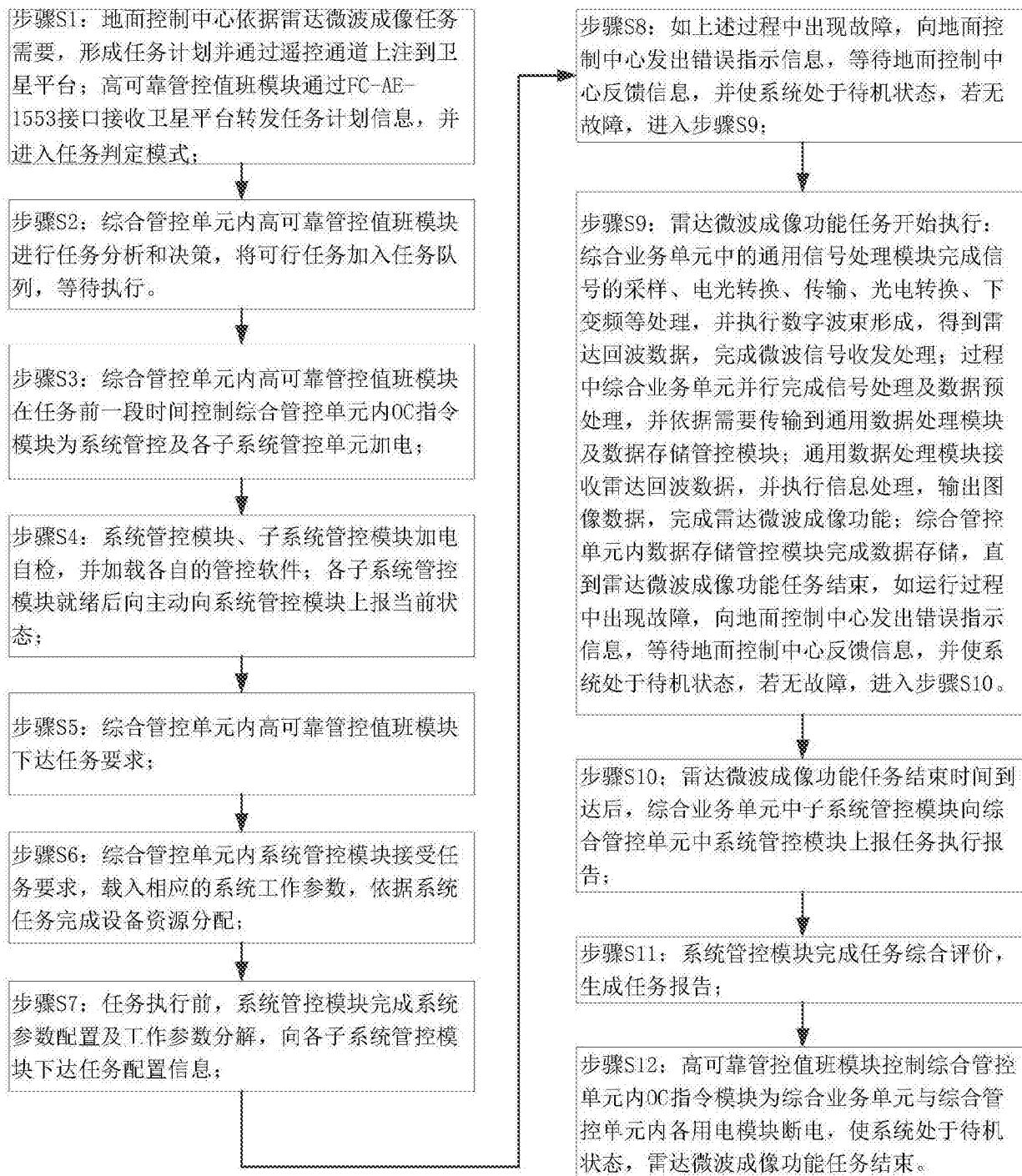


图5