



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

204216

(11)

(B1)

/22/ Přihlášeno 03 05 77
/21/ /PV 2112-78/

(51) Int. Cl.³
G 06 F 13/00
G 06 F 13/06

(40) Zveřejněno 31 07 80

(45) Vydáno 15 11 82

(75)
Autor vynálezu

KUBÍN PAVEL ing., PRAHA

(54) Zapojení řídicí elektroniky vnějšího paměťového stupně ve víceúrovňovém paměťovém systému

1

Vynález se týká zapojení řídicí elektroniky vnějšího paměťového stupně ve víceúrovňovém paměťovém systému provádějící autonomně výběr požadavku na přenos, respektive uklid stránky z výstupní fronty takovýchto požadavků.

Přenos stránek mezi vnitřním a vnějším paměťovým stupněm ve víceúrovňovém paměťovém systému je u dosud známých systémů řešen výhradně prostředky centrální jednotky výpočetního systému. To znamená, že vzniklé požadavky na přenos nové stránky z vnějšího paměťového stupně do vnitřního paměťového stupně nebo požadavky na uklid stránky vyřazované z vnitřního paměťového stupně do vnějšího paměťového stupně jsou prostředky centrální jednotky výpočetního systému (nejčastěji prostřednictvím rezidentní části operačního systému) pamatovány, řazeny do fronty a v okamžicích, kdy je vnější paměťový stupeň schopen spolupráce s centrální jednotkou, jednotlivě z této fronty vybírány a předávány k výkonu do vnějšího paměťového stupně víceúrovňového paměťového systému.

Nevýhodou tohoto řešení je jednak nutná a v případech takových disciplín výběru požadavku z fronty, které optimalizují činnost vnějšího paměťového stupně, i nezanedbatelná doba, spotřebovaná neproduktivní činností centrální jednotky počítače při výběru požadavku, jednak i nemožnost aplikace skutečně efektivních metod výběru požadavku z fronty, vzhledem k nedostupnosti informací o okamžitém stavu jak paměťového média, tak i vlastního paměťového zařízení, tvořícího vnější paměťový stupeň víceúrovňového paměťového systému. Tyto nevýhody lze odstranit různými způsoby.

V daném případě tyto nevýhody podle vynálezu odstraňuje zapojení řídicí elektroniky vnějšího paměťového stupně ve víceúrovňovém paměťovém systému provádějící autonomně výběr požadavků na přenos, respektive na uklid vyřazované stránky ze vstupní fronty takovýchto požadavků, jež spočívá v tom, že první skupina vstupů srovnávacího a vyhodnocovacího obvodu

je propojena první skupinou vodičů pro přenos vstupní adresy stránky volané požadavkem se skupinou vstupů registru adresy vybrané stránky a současně se skupinou vstupů registru adresy uklízené stránky a dále druhá skupina vstupů srovnávacího a vyhodnocovacího obvodu je propojena druhou skupinou vodičů se vstupními signály adresy posledně zpracovávaného místa na médiu vnějšího paměťového stupně a dále třetí vstup srovnávacího a vyhodnocovacího obvodu je propojen třetím vodičem pro přenos vstupního signálu typu požadavku přenos s čítacím vstupem prvního čítače a dále čtvrtý vstup srovnávacího a vyhodnocovacího obvodu je propojen čtvrtým vodičem pro přenos vstupního signálu typu požadavku úklid s prvním vstupem součinnového obvodu a s čítacím vstupem druhého čítače a dále výstup srovnávacího a vyhodnocovacího obvodu je propojen s vkládacím vstupem registru adresy vybrané stránky a současně s druhým vstupem součinnového obvodu a dále výstup tohoto součinnového obvodu je propojen s vkládacím vstupem registru adresy uklízené stránky a dále výstupy registru adresy vybrané stránky jsou propojeny s první skupinou vstupů multiplexorového obvodu a výstupy registru adresy uklízené stránky jsou propojeny s druhou skupinou vstupů multiplexorového obvodu, na jehož výstupy jsou připojeny vodiče pro přenos výstupních signálů adresy stránky vybrané ke zpracování a dále výstupy prvního čítače jsou propojeny s první skupinou vstupů rozdílového obvodu a výstupy druhého čítače jsou propojeny s druhou skupinou vstupů tohoto rozdílového obvodu, jehož výstup je propojen s přepínacím vstupem multiplexorového obvodu.

Tím, že funkce výběru požadavku na přenos, respektive úklid stránky, je převedena z centrální jednotky, u níž má doba neproduktivní činnosti určující vliv na výkonnost a efektivitu celého výpočetního systému, na řídicí elektroniku vnějšího paměťového stupně ve víceúrovňovém paměťovém systému, je možno dosáhnout jednak vyšší celkové účinnosti výpočetního systému, jednak možností aplikace komplexnějších algoritmů optimalizujících činnost vnějšího paměťového stupně zvýšit výkonnost celého výpočetního systému, zvláště pak v režimu činnosti v reálném čase.

Na připojeném obrázku je schematicky znázorněno řešení obvodů výběru požadavku z fronty vstupních požadavků, na němž jsou znázorněny tyto obvody výběru požadavku ze vstupní fronty požadavků, které jsou součástí řídicí elektroniky vnějšího paměťového stupně.

Obvody výběru požadavku sestávají ze srovnávacího a vyhodnocovacího obvodu 1, z registru 2 adresy vybrané stránky, z registru 3 adresy uklízené stránky, ze součinnového obvodu 5, z multiplexorového obvodu 6, z prvního čítače 7, z druhého čítače 8 a z rozdílového obvodu 9, přičemž první skupina 101 až 10N vstupních signálů adresy stránky volané vstupním požadavkem je připojena na první skupinu vstupů 111 až 11N srovnávacího a vyhodnocovacího obvodu 1 a současně na skupinu vstupů 221 až 22N registru 2 adresy vybrané stránky a současně na skupinu vstupů 321 až 32N registru 3 adresy uklízené stránky a dále druhá skupina 201 až 20M vstupních signálů adresy posledně zpracovávaného paměťového místa na médiu vnějšího paměťového stupně je připojena na druhou skupinu vstupů 121 až 12M srovnávacího a vyhodnocovacího obvodu 1 a dále třetí vstupní signál 40 typu požadavku přenos nové stránky je připojen na čítací vstup 711 prvního čítače 7 a současně na třetí vstup 140 srovnávacího a vyhodnocovacího obvodu 1 a dále čtvrtý vstupní signál 30 typu požadavku úklid je připojen na druhý vstup 520 součinnového obvodu 5, na čítací vstup 811 druhého čítače 8 a současně na čtvrtý vstup 150 srovnávacího a vyhodnocovacího obvodu 1 a dále výstup 130 srovnávacího a vyhodnocovacího obvodu 1 je připojen na vkládací vstup 210 registru 2 adresy vybrané stránky a současně na první vstup 510 součinnového obvodu 5 a dále výstup 530 součinnového obvodu 5 je připojen na vkládací vstup 310 registru 3 adresy uklízené stránky a dále výstupy 231 až 23N registru 2 adresy vybrané stránky jsou připojeny na první skupinu vstupů 621 až 62N multiplexorového obvodu 6 a výstupy 331 až 33N registru 3 adresy uklízené stránky jsou připojeny na druhou skupinu vstupů 631 až 63N multiplexorového obvodu 6, na jehož výstupy 641 až 64N jsou připojeny výstupní signály 701 až 70N adresy stránky vybrané ke zpracování a dále výstupy 721 až 72K prvního čítače 7 jsou připojeny na první skupinu vstupů 911 až 91K rozdílového obvodu 9 a výstupy 821 až 82K dru-

hého čítače 8 jsou připojeny na druhou skupinu vstupů 92I až 92K tohoto rozdílového obvodu 2, jehož výstup 930 je zapojen na přepínací vstup 611 multiplexorového obvodu 6.

Řídící elektronika vnějšího paměťového stupně ve víceúrovňovém paměťovém systému podle vynálezu pracuje takto:

V okamžiku, kdy je vnější paměťový stupeň schopen vykonat požadavek na úklid vyřazované, respektive přenos nové stránky, je do řídicí elektroniky vnějšího paměťového stupně přenesena celá fronta vstupních požadavků vytvořená ze všech požadavků na přenos nových stránek a ze všech požadavků na úklid vyřazovaných stránek. Adresy stránek volaných požadavky této fronty jsou postupně přiváděny první skupinou vstupních signálů 10I až 10N na první skupinu vstupů 11I až 11N srovnávacího a vyhodnocovacího obvodu 1. Na druhou skupinu vstupů 12I až 12M srovnávacího a vyhodnocovacího obvodu 1 je přivedena adresa poslední zpracovávané paměťového místa na médiu vnějšího paměťového stupně, to jest druhá skupina vstupních signálů 20I až 20M. Srovnávací a vyhodnocovací obvod 1 provádí porovnání adresy stránky, volané každým ze vstupních požadavků, s adresou poslední zpracovávané paměťového místa na médiu vnějšího paměťového stupně, a to tak, že na výstupu 130 generuje signál pouze tehdy, je-li na první skupině jeho vstupů 11I až 11N přítomna adresa stránky, jež má být uklizena, což je indikováno přítomností čtvrtého vstupního signálu 30 typu požadavku úklid přivedeného na čtvrtý vstup 150 srovnávacího a vyhodnocovacího obvodu 1 taková, že její úklid na paměťové médium vnějšího paměťového stupně je, vzhledem k parametrům a stavu paměťového zařízení tvořícího vnější paměťový stupeň výhodnější, než by byl úklid stránky na některou z adres volaných libovolným z požadavků na úklid stránky, porovnávaných před tímto požadavkem v tomto cyklu, nebo tehdy, je-li na první skupině vstupů 11I až 11N srovnávacího a vyhodnocovacího obvodu 1 přítomna adresa stránky, jež má být nově přenesena, což je indikováno přítomností třetího vstupního signálu 40 typu požadavku přenos nové stránky přivedeného na třetí vstup 140 srovnávacího a vyhodnocovacího obvodu 1 taková, že její přenos z paměťového média vnějšího paměťového stupně je, vzhledem k parametrům a stavu paměťového zařízení tvořícího vnější paměťový stupeň výhodnější, než by byl přenos nové stránky z některé z adres volaných libovolným z požadavků na přenos nové stránky porovnávaných před tímto požadavkem v tomto cyklu. Tento výstupní signál z výstupu 130 srovnávacího a vyhodnocovacího obvodu 1 je přiveden jednak na vkládací vstup 210 registru 2 adresy vybrané stránky, čímž způsobí, že v tomto registru 2 adresy vybrané stránky je zapamatována adresa stránky přítomná v tomto okamžiku na první skupině vstupních signálů 10I až 10N tohoto registru 2 adresy vybrané stránky, jednak na první vstup 510 součinnového obvodu, který, je-li současně přítomen čtvrtý vstupní signál 50 typu požadavku úklid přivedený na jeho druhý vstup 520 generuje na svém výstupu 530 vkládací signál, který tím, že je připojen na vkládací vstup 310 registru 3 adresy uklízené stránky způsobí, že v tomto registru 3 adresy uklízené stránky je pamatována adresa uklízené stránky přítomná v tomto okamžiku na první skupině vstupních signálů 10I až 10N a přivedená na vstupy 32I až 32N tohoto registru 3 adresy uklízené stránky.

Požadavky typu přenos nové stránky jsou během porovnávacího cyklu čítány prvním čítačem 7 tak, že na čítací vstup 711 tohoto prvního čítače 7 je přiveden třetí vstupní signál 40 typu požadavku přenos nové stránky, stejně i požadavky typu úklid jsou během porovnávacího cyklu čítány druhým čítačem 8 tak, že na čítací vstup 811 tohoto druhého čítače 8 je přiveden čtvrtý vstupní signál 30 typu požadavku úklid. Počet požadavků typu přenos nové stránky ve vstupní frontě požadavků je tedy po ukončení porovnávacího cyklu načítán v prvním čítači 7, stejně tak počet požadavků typu úklid ve vstupní frontě požadavků je po ukončení porovnávacího cyklu načítán v druhém čítači 8. Výstupy 72I až 72K prvního čítače 7 jsou připojeny na první skupinu vstupů 91I až 91K rozdílového obvodu 2, výstupy 82I až 82K druhého čítače 8 jsou připojeny na druhou skupinu vstupů 92I až 92K tohoto rozdílového obvodu 2.

Po ukončení porovnávacího cyklu je na výstupu 930 tohoto rozdílového obvodu 2 generován signál v tom případě, je-li počet požadavků typu úklid ve vstupní frontě požadavků

menší, než je počet požadavků typu přenos nové stránky. Tento výstupní signál z výstupu 930 rozdílového obvodu 9 je zapojen na přepínací vstup 611 multiplexorového obvodu 6, tím způsobí, že, je-li počet požadavků typu úklid ve vstupní frontě požadavků menší, než je počet požadavků typu přenos nové stránky, je na výstupní signály 701 až 70N adresy stránky vybrané ke zpracování přivedena z výstupů 641 až 64N multiplexorového obvodu 6 adresa vybrané stránky pamatovaná v registru 2 adresy vybrané stránky a zavedená z výstupů 231 až 23N tohoto registru 2 adresy vybrané stránky na první skupinu vstupů 621 až 62N multiplexorového obvodu 6 a naopak, je-li počet požadavků typu úklid ve vstupní frontě požadavků větší nebo roven počtu požadavků typu přenos nové stránky, je na výstupní signály 701 až 70N adresy stránky vybrané ke zpracování přivedena z výstupů 641 až 64N multiplexorového obvodu 6 adresa stránky požadavku na úklid stránky pamatovaná v registru 3 adresy uklízené stránky a zavedená z výstupů 331 až 33N tohoto registru 3 adresy uklízené stránky na druhou skupinu vstupů 631 až 63N multiplexorového obvodu 6. Řídící elektronika vnějšího paměťového stupně potom zpracovává požadavek určený adresou jím volané stránky přítomnou po ukončení porovnávacího cyklu na výstupních signálech 701 až 70N.

Vynález lze využívat u všech typů velkokapacitních pamětí s nekonstantní dobou dostupu k pamatování informací, v prvé řadě pak pamětí diskových, použitých jako vnější stupeň virtuální paměti. Jiné možné použití je v autonomních paměťových systémech s vícestupňovým hierarchickým uspořádáním paměťových zařízení.

PŘEDMĚT VYNÁLEZU

Zapojení řídicí elektroniky vnějšího paměťového stupně ve víceúrovňovém paměťovém systému, vyznačené tím, že první skupina vstupů (111 až 11N) srovnávacího a vyhodnocovacího obvodu je propojena první skupinou vodičů (101 až 10N) pro přenos vstupní adresy stránky volané požadavkem se skupinou vstupů (221 až 22N) registru (2) adresy vybrané stránky a současně se skupinou vstupů (321 až 32N) registru (3) adresy uklízené stránky a dále druhá skupina vstupů (121 až 12M) srovnávacího a vyhodnocovacího obvodu (1) je propojena druhou skupinou vodičů (201 až 20M) se vstupními signály adresy posledně zpracovávaného místa na médiu vnějšího paměťového stupně a dále třetí vstup (140) srovnávacího a vyhodnocovacího obvodu (1) je propojen třetím vodičem (40) pro přenos vstupního signálu typu požadavku přenos s čítacím vstupem (711) prvního čítače (7) a dále čtvrtý vstup (150) srovnávacího a vyhodnocovacího obvodu (1) je propojen čtvrtým vodičem (30) pro přenos vstupního signálu typu požadavku úklid s prvním vstupem (520) součinnového obvodu (5) a s čítacím vstupem (811) druhého čítače (8) a dále výstup (130) srovnávacího a vyhodnocovacího obvodu (1) je propojen s vkládacím vstupem (210) registru (2) adresy vybrané stránky a současně s druhým vstupem (510) součinnového obvodu (5) a dále výstup (530) tohoto součinnového obvodu (5) je propojen s vkládacím vstupem (310) registru (3) adresy uklízené stránky a dále výstupy (231 až 23N) registru (2) adresy vybrané stránky jsou propojeny s první skupinou vstupů (621 až 62N) multiplexorového obvodu (6) a výstupy (331 až 33N) registru (3) adresy uklízené stránky jsou propojeny s druhou skupinou vstupů (631 až 63N) multiplexorového obvodu (6), na jehož výstupy (641 až 64N) jsou připojeny vodiče (701 až 70N) pro přenos výstupních signálů adresy stránky vybrané ke zpracování a dále výstupy (721 až 72K) prvního čítače (7) jsou propojeny s první skupinou vstupů (911 až 91K) rozdílového obvodu (9) a výstupy (821 až 82K) druhého čítače (8) jsou propojeny s druhou skupinou vstupů (921 až 92K) tohoto rozdílového obvodu (9), jehož výstup (930) je propojen s přepínacím vstupem (611) multiplexorového obvodu (6).

1 výkres

