



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H04N 7/12 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년05월25일 10-0722088 2007년05월18일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2005-0071562 2005년08월05일 2005년08월05일	(65) 공개번호 (43) 공개일자	10-2006-0050229 2006년05월19일
----------------------------------	---	------------------------	--------------------------------

(30) 우선권주장 JP-P-2004-00230510 2004년08월06일 일본(JP)

(73) 특허권자 가부시키키가이샤 히다치 고쿠사이 덴키
일본국 도쿄도 치요다쿠 소토칸다 4초메 14반 1고 (우:101-8980)

(72) 발명자 미야시타 아츠시
일본 도쿄도 고다이라시 미유키쵸 32 히다치 고쿠사이 덴키아이피알 및
라이선싱부

(74) 대리인 장성구

(56) 선행기술조사문헌
KR1020040047524
KR1020050058966
KR1020040071586

심사관 : 김창균

전체 청구항 수 : 총 6 항

(54) 신호 변환 장치

(57) 요약

영상 신호에 MPEG 압축 등의 디지털압축 처리 등의 신호 처리를 실시하는 신호 처리부를 현용, 예비용으로 두 가지 갖는 신호 변환 장치에 있어서, 현용의 신호 처리부로부터의 출력의 전송레이트 및 위상과 예비용의 신호 처리부로부터의 출력의 전송레이트 및 위상을 일치시키는 것을 목적으로 한다.

현용의 인코더와 전환부와 사이 및 예비용의 인코더와 전환부와 사이에서 각기 마련되어, 영상 신호를 압축 처리하여 생성한 영상 데이터의 기록 및 관독이 행하여지는 현용 및 예비용의 기억부와, 무효 데이터의 관독이 행하여지는 무효 데이터 기억부와, 각 영상 데이터의 관독시 및 기록시보다도 높은 전송레이트로 실행함과 동시에 각 기억부에 축적된 영상 데이터가 소정량 미만이 되었을 때 대신에 상기 무효 데이터가 관독되도록 제어하는 제어부를 갖춘다.

대표도

도 2

특허청구의 범위

청구항 1.

전송레이트가 다른 복수의 전송 신호를 전환 선택하는 신호 변환 장치에 있어서,

상기 전송 신호의 전송레이트를 변환하는 전송레이트 변환 수단과, 해당 각 전송레이트 변환 수단의 출력의 위상을 일치하도록 제어하는 위상 제어 수단을 갖춘

신호 변환 장치.

청구항 2.

제 1 항에 있어서,

상기 전송레이트 변환 수단은, 상기 전송 신호에 포함되는 영상 데이터의 기록 및 판독이 행하여지는 기억부와, 무효 데이터의 판독이 행하여지는 무효 데이터 기억부와, 상기 영상 데이터의 판독 때의 전송레이트가 기록 때보다도 높은 경우에 상기 기억부에 축적된 상기 영상 데이터가 소정량 미만이 되었을 때 상기 영상 데이터 대신에 상기 무효 데이터를 판독하도록 제어하는 제어부를 갖춘

신호 변환 장치.

청구항 3.

제 2 항에 있어서,

상기 기억부는 현용과 예비용을 갖추고, 상기 현용 및 예비용의 기억부마다 상기 영상 데이터의 판독을 제어하는 현용 및 예비용의 상기 제어부를 각각 구비하며, 현용의 제어부가 상기 위상 제어 수단으로서 예비용의 제어부를 제어하여, 현용 및 예비용의 기억부에서 판독된 상기 영상 데이터의 위상이 일치하도록 구성한

신호 변환 장치.

청구항 4.

제 3 항에 있어서,

상기 영상 데이터는 선두 코드를 갖는 복수의 패킷으로 이루어지고, 상기 선두 코드를 검출하는 검출부를 상기 각 제어부의 전단에 각각 구비하며, 상기 각 제어부는 상기 각 기억부에서의 상기 영상 데이터의 기록 및 판독을 상기 패킷단위로 실행하는 동시에 현용과 예비용간의 전환을 상기 패킷의 틸새에서 실행하도록 구성한

신호 변환 장치.

청구항 5.

제 2 항 또는 제 3 항에 있어서,

상기 영상 데이터는 시각 정보를 갖는 패킷을 소정 패킷마다 갖추고, 상기 기억부로의 상기 영상 데이터의 입력 시각과, 상기 기억부에서의 상기 영상 데이터의 축적 시간으로부터, 상기 패킷에 중첩되어 있던 시각 정보를 보정하는 시각 정보 보정부를 갖춘

신호 변환 장치.

청구항 6.

제 4 항에 있어서,

상기 영상 데이터는 시각 정보를 갖는 패킷을 소정 패킷마다 갖추고, 상기 기억부로의 상기 영상 데이터의 입력 시각과, 상기 기억부에서의 상기 영상 데이터의 축적 시간으로부터, 상기 패킷에 중첩되어 있던 시각 정보를 보정하는 시각 정보 보정부를 갖춘

신호 변환 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 영상 신호를 MPEG(Moving Picture Experts Group) 압축 등의 디지털 압축 처리하는 신호 처리부를 예비의 목적으로 2계통 이상 갖는 신호 변환 장치의 출력 신호 전환에 관한 것이고, 더 상세하게는, 출력 신호 전환시의 쇼크 저감에 관한 것이다.

종래, 방송기기는, 신뢰성을 향상시키기 위해서 현용기 및 예비기를 갖추고 있어, 현용기에 불량이 발생했을 때는 현용기와 예비기를 전환하는 구성으로 되어 있다. 종래의 신호 변환 장치의 일례인 디지털방송에서의 MPEG 스트림 발생 시스템, 즉, 카메라 등으로부터의 영상 신호를 디지털방송용으로 MPEG 압축하는 시스템의 경우에 관해서도, 마찬가지로 현용기와 예비기를 갖추고 있다. 그리고, 현용기에 불량이 발생했을 때는 현용기와 예비기를 전환하는 구성으로 되어 있다.

종래의 MPEG 스트림 발생 시스템에 대하여, 도 7 및 8을 이용하여 설명한다. 도 7은, 종래의 MPEG 스트림 발생 시스템의 구성을 나타내는 블록도이다. 도 8은, 종래의 MPEG 스트림 발생 시스템의 각 인코더에 있어서 각기 MPEG 압축하는 것으로 생성되는 TS(transport stream) 신호의 타임 차트를 도시하는 도면이다. 도 8에서, (a)는 TS1신호, (b)는 TS2신호, (c)는 전환신호, 그리고 (d)는 전환스위치(23)의 TS 출력신호를 나타낸다. 인코더(21)의 출력인 TS1 신호와 인코더(22)의 출력인 TS2 신호는 전환 스위치(23)에 입력된다. 또, TS1 신호 및 TS2 신호는 같은 영상 신호를 각각 같은 방식의 인코더(21, 22)로 MPEG 압축하는 것에 의해 생성되는 TS 신호이다. 그러나, 종래의 MPEG 스트림 발생 시스템에서는, 같은 영상 신호를 같은 방식의 각 인코더로 MPEG 압축하더라도, 각 인코더로부터 출력되는 TS 신호의 전송레이트가 도 8과 같이 미세하게 다르다(예컨대, 인코더(21)의 출력인 TS1 신호의 전송레이트는 15.0 Mbps인데, 인코더(22)의 출력인 TS2 신호의 전송레이트는 14.9 Mbps이다). 그 결과, TS1 신호와 TS2 신호의 위상이 조금 어긋나 출력되는데, 이 위상의 어긋남에 의하여, 예컨대 TS1 신호의 패킷 3와 TS2 신호의 패킷 3는 동일 데이터임에도 불구하고 출력 타이밍이 일치하지 않게 된다.

TS1 신호의 패킷과 TS2 신호의 패킷의 출력 타이밍이 일치하지 않음으로써, 후술하는 바와 같이, 현용기와 예비기의 전환을 한 경우 패킷의 개시를 나타내는 선두 코드(각 패킷의 선두에 있는 코드)가 일정한 주기로 출력되지 않게 된다. 예컨대, 인코더(21)가 현용기이고 인코더(22)가 예비기인 경우, 인코더(21)에 불량이 발생하면 전환 스위치(23)를 조작하여 인코더(22)로 전환한다. 여기서, TS1 신호 및 TS2 신호의 각 패킷은 도 8에 나타내는 타이밍으로 출력되기 때문에, 예컨대 시각 ta에서 TS1 신호로부터 TS2 신호로 전환한 경우, 선두 코드(이 시스템에서는 47h(16진수의 47)를 사용하고 있다)가 일정한 주기로 출력되지 않게 된다. 그 때문에, 일정한 주기로 출력된다면 존재해야 할 시각에 있는 선두 코드가 존재하지 않게 된다. 선두 코드의 부재에 의해, 전환 스위치(23)의 후단에 있는 디지털 송신기(24)는, 패킷 데이터를 변조하여 얻어진 최종 TS 신호를 송신하는 처리를 중단하고, 다시 선두 코드의 탐색을 한다. 그 결과, 선두 코드를 검출할 때까지 디지털 송신기(24)는 최종 TS 신호의 송신을 일시적으로 정지해야만 하는 불량이 발생한다. 또한, 선두 코드가 일정한 주기로 출력된다면, 디지털 송신기(24)는 선두 코드에 계속되는 패킷 데이터를 변조하여 송신하는 처리를 한다.

발명이 이루고자 하는 기술적 과제

전술한 종래의 신호 변환 장치에서는, 전송레이트 및 위상이 다른 현용기와 예비기를 전환하면, 신호 변환 장치의 후단에 있는 디지털 송신기 등의 기기가 동작을 일시적으로 정지하는 불량이 발생한다. 이 불량을 방지하기 위해서는, 패킷의 개시를 나타내는 선두 코드의 출력주기가, 현용기와 예비기를 전환했을 때에도 일정한 주기(예컨대 도 8의 경우, 204 바이트)를 유지해야만 한다. 일정한 주기를 유지하기 위해서는, 현용기와 예비기로부터 각각 출력되는 영상 데이터(인코더로 디지털 압축 처리된 영상 신호(MPEG 스트림 발생 시스템에서는, 인코더로 MPEG 압축 처리된 영상 신호)이며, 이하, 영상 데이터라고 칭한다)의 전송레이트와 위상이 일치하도록 해야 한다.

그래서 본 발명에서는, 현용기와 예비기로부터 각각 출력되는 영상 데이터의 전송레이트와 위상을 일치시킴으로써, 현용기와 예비기를 전환했을 때 신호 변환 시스템의 후단에 있는 디지털 송신기에 의하여 최종 TS 신호의 송신이 일시적으로 정지하는 불량을 제거하는 것을 목적으로 한다.

전술한 목적을 달성시키기 위해서, 본 발명에서는 각 인코더와 전환부와의 사이에 각각 마련되어 각 영상 데이터의 전송레이트를 변환하는 전송레이트 변환 수단과, 각 전송레이트 변환 수단의 출력의 위상이 일치하도록 제어하는 위상 제어 수단을 구비한다.

또한, 전송레이트 변환 수단은, 영상 데이터의 기록 및 판독이 행하여지는 기억부와, 무효 데이터의 판독이 행하여지는 무효 데이터 기억부와, 영상 데이터의 판독 때의 전송레이트가 기록 때보다도 높은 경우에 기억부에 축적된 영상 데이터가 소정량 미만이 되었을 때 영상데이터 대신에 무효 데이터를 판독하도록 제어하는 제어부를 구비한다.

또한, 기억부는 현용과 예비용을 갖고, 현용 및 예비용의 기억부마다 영상 데이터의 판독을 제어하는 현용 및 예비용의 제어부를 각각 구비함으로써, 현용의 제어부가 위상 제어 수단으로서 예비용의 제어부를 제어하여, 현용 및 예비용의 기억부에서 판독된 영상 데이터의 위상이 일치하도록 한 것이다.

또한, 영상 데이터는 선두 코드를 갖는 복수의 패킷으로 이루어지고, 선두 코드를 검출하는 검출부를 각 제어부의 전단에 각각 구비함으로써, 각 제어부는 각 기억부에서의 영상 데이터의 기록 및 판독을 패킷단위로 실행함과 동시에 전환부에 의한 현용과 예비용의 전환을 패킷의 틸에서 실행하도록 한 것이다.

발명의 구성

이하, 본 발명의 일실시예인 신호 변환 장치에 대하여, 도 1 내지 6을 이용하여 설명한다. 도 1은 본 발명의 신호 변환 장치의 일실시예인 MPEG 스트림 발생 시스템의 구성을 나타내는 블록도이다. 도 2 및 3은 본 실시예의 MPEG 스트림 발생 시스템의 한 요소인 TS 전환부의 구성을 나타내는 블록도이다. 도 4는 본 실시예의 MPEG 스트림 발생 시스템에 있어서의 PCR(Program Clock Reference) 보정 처리 전후의 TS 신호의 타임 차트를 도시하는 도면이다. 도 5는 본 실시예의 MPEG 스트림 발생 시스템에 있어서의 현용기 및 예비기의 전송레이트 변환 전후의 TS 신호의 타임 차트를 도시하는 도면이다. 도 6은 본 실시예의 MPEG 스트림 발생 시스템에 있어서의 현용기와 예비기의 전환 전후의 TS 신호의 타임 차트를 도시하는 도면이다.

우선, 본 실시예의 MPEG 스트림 발생 시스템의 구성 및 동작에 대하여 도 1을 이용하여 설명한다. 인코더(11, 12)에서 같은 영상 신호를 각기 MPEG 압축하여 생성한 TS1 신호 및 TS2 신호는 TS 전환부(13)에 입력된다. 또, 인코더(11, 12)는 같은 방식의 인코더이다. 인코더(11, 12)에서 행하여지는 영상 신호의 MPEG 압축 처리는 MPEG 스트림의 디지털 신호 처리의 하나이기 때문에, 배경기술에 기재된 대로, TS1 신호와 TS2 신호의 전송레이트 및 위상이 일치하지 않게 되는 일이 있다. 그러나, 후술하는 바와 같이, TS 전환부(13)내의 전환부의 전단에서의 전송레이트 변환, 위상 합치에 의하여, 현용기와 예비기의 전환을 하더라도 패킷의 개시를 나타내는 코드의 출력주기를 일정하게 유지하도록 하고 있다. 현용기와 예비기의 전환은, 서버가 조작부(도시하지 않음)를 조작함으로써 조작부에서 전송된 전환 신호(도시하지 않음)에 의해, TS 전환부(13)가 수행한다. 또한, 인코더(11, 12)가 불량을 일으켰을 때 고장 신호를 TS 전환부(13)에 각각 전송하여, 현용기 측의 인코더로부터 고장 신호를 검출했을 때 TS 전환부(13)가 현용기와 예비기의 전환을 하도록 해도 좋다.

다음에, 본 실시예의 MPEG 스트림 발생 시스템의 한 요소인 TS 전환부의 구성 및 동작에 대하여, 도 2 및 5를 이용하여 설명한다. 또, 이하의 설명에서는, 인코더(11)로부터 출력된 TS1 신호의 전송레이트가 15.0 Mbps이고 인코더(12)로부터 출력되는 TS2 신호의 전송레이트가 14.9 Mbps인 경우에 대하여 설명한다.

인코더(11)로부터 출력된 TS1 신호는, ASI(Asynchronous Serial Interface) 리시버(31a)에서 신호형태를 시리얼로부터 패러렐로 변환한 후, 선두 코드 검출부(32a), 메모리(33a), PCR 재생부(34a)에 전송된다. 선두 코드 검출부(32a)는 TS1 신호의 패킷의 선두 코드를 검출했을 때, 메모리 컨트롤러(38a)에 검출 신호를 전송한다. 메모리 컨트롤러(38a)는 검출 신호가 전송되었을 때 TS1 신호의 영상 데이터 1패킷분(예컨대, 204 바이트분)을 메모리(33a)에 기입하게 한다. 여기서, 기록시의 전송레이트는 도 5(a)와 같이 예컨대 15.0 Mbps이다. 메모리컨트롤러(38a)는, 영상 데이터의 기록을 개시하고 나서 일정 시간 경과후, 메모리(33a)에서 TS1 신호의 1패킷분의 영상 데이터를 판독하게 한다. 여기서, 판독시의 전송레이트는 후술하는 TS2 신호의 전송레이트에 맞추기 위하여, 도 5(b)와 같이 예컨대 15.1 Mbps가 된다. 또, 메모리컨트롤러(38a)에 공급하는 판독 클럭(이하, CK라고 칭한다)의 주파수를 기록 CK의 주파수보다도 높게 함으로써, 높은 전송레이트로 변환된다. TS1 신호의 영상 데이터 1패킷분의 판독이 시작되고 나서 일정 시간 경과후, 다시 TS1 신호의 영상 데이터 1패킷분의 기록이 시작된다. 이후, 이 기록과 판독은 되풀이하여 실행된다.

한편, 인코더(12)로부터 출력된 TS2 신호도 전송한 TS1 신호와 마찬가지로 ASI 리시버(31b)에서 신호형태를 시리얼로부터 패러렐로 변환한 후, 선두 코드 검출부(32b), 메모리(33b), PCR 재생부(34b)에 전송된다. 선두 코드 검출부(32b)는 TS2 신호의 패킷의 선두 코드를 검출했을 때, 메모리컨트롤러(38b)에 검출 신호를 전송한다. 메모리컨트롤러(38b)는, 검출 신호가 전송되었을 때, TS2 신호의 영상 데이터 1패킷분을 메모리(33b)에 기입하게 한다. 여기서, 기록시의 전송레이트는, 도 5(c)와 같이 예컨대 14.9 Mbps 이다. 메모리컨트롤러(38b)는, 영상 데이터의 기록을 개시하고 나서 일정 시간 경과후, 메모리(33b)에서 TS2 신호의 영상 데이터 1패킷분을 판독하게 한다. 여기서, 판독시의 전송레이트는 전송한 TS1 신호의 전송레이트와 일치시키기 위하여, 도 5(d)와 같이 전송레이트 변환을 함으로써, 예컨대 15.1 Mbps가 된다. 또, 메모리컨트롤러(38b)에 공급하는 판독 CK의 주파수를 기록 CK의 주파수보다도 높게 함으로써, 높은 전송레이트로 변환된다. TS2 신호의 영상 데이터 1패킷분의 판독이 시작되고 나서 일정 시간경과후, 다시 TS2 신호의 영상 데이터 1패킷분의 기록이 시작된다. 이후, 이 기록과 판독은 되풀이하여 실행된다.

도 5(b) 및 도 5(d)와 같이, 전송레이트 변환후의 TS1 신호, TS2 신호는 같은 전송레이트(여기서는, 15.1 Mbps) 및 같은 위상이 된다. 여기서, 같은 전송레이트 및 동 위상으로 하기 위한 동작에 대하여 설명한다. 같은 전송레이트 및 같은 위상으로 하기 위해서는, 하기(1) 및 (2)가 함께 만족하도록 해야 한다.

(1) 전송레이트 변환후, TS1 신호의 출력 타이밍과 TS2 신호에서의 출력 타이밍이 일치할 것.

(2) 전송레이트 변환후, TS1 신호의 전송레이트와 TS2 신호의 전송레이트가 일치할 것.

초기단계에서는, 예컨대 전원을 켜 상태에서는 1호계가 현용기이고 2호계가 예비기이다. 현용기인 1호계는, 전원을 켜 후, 우선 판독의 동기 신호 RS를 2호계의 메모리컨트롤러(38b)에 출력한다. 판독의 동기 신호 RS가 메모리컨트롤러(38b)에 입력되면, 같은 2호계의 메모리(33b)에 판독 신호 R이 출력된다. 한편, 1호계의 메모리컨트롤러(38a)도 메모리(33a)에 판독 신호 R을 출력한다. 메모리컨트롤러(38a, 38b)가 각기 메모리(33a, 33b)에 판독 신호 R을 출력하면, 메모리(33a, 33b)는 각기 TS1 신호의 패킷 데이터 및 TS2 신호의 패킷 데이터를 출력한다. 여기서, 메모리컨트롤러(38a, 38b)에는 발진기(39)로부터 동일한 판독 CK가 공급된다. 그래서, 판독의 동기 신호 RS가 메모리컨트롤러(38a)에서 메모리컨트롤러(38b)로 출력하는 시점으로부터 소정 수의 클럭 펄스가 메모리컨트롤러(38a, 38b)에 출력된 후, 메모리컨트롤러(38a, 38b)로부터 판독 신호 R이 출력된다. 그렇게 하면, 메모리컨트롤러(38a, 38b)의 판독 신호 R의 출력 타이밍이 일치한다. 그리고, TS1 신호에서의 패킷 데이터의 출력 타이밍과 TS2 신호의 패킷 데이터의 출력 타이밍이 일치한다. 그 후도 마찬가지로 해서, 판독의 동기 신호 RS의 입출력 타이밍에 근거하여 메모리컨트롤러(38a, 38b)가 판독 신호를 출력하기 때문에, TS1 신호에서의 패킷 데이터의 출력 타이밍과, TS2 신호의 패킷 데이터의 출력 타이밍이 일치한다. 즉, 상기 (1)을 만족할 수 있다.

메모리(33a, 33b)에서 각기 출력되는 TS1 신호, TS2 신호의 전송레이트는, 메모리컨트롤러(38a, 38b)에 공급되는 판독 CK의 주파수에 의해서 결정된다. 판독 CK의 주파수가 클수록, 전송레이트가 증가한다. 또, 판독 CK의 주파수의 설정은 외부 SW(41)에 의해 실행된다. 본 실시예에서는 메모리컨트롤러(38a, 38b)에 발진기(39)로부터 동일한 판독 CK를 공급함으로써, 메모리(33a, 33b)에서 각기 출력되는 TS1 신호 및 TS2 신호의 전송레이트를 예컨대 15.1 Mbps로 함으로써 일치시키고 있다. 즉, 상기 (2)를 만족할 수 있다. 또, TS1 신호, TS2 신호의 전송레이트를 예컨대 15.0 Mbps로 해도 좋다. 또한, 본 실시예는 기록 CK(도시하지 않음)보다 판독 CK의 주파수를 크게 함으로써, 전송레이트를 올리고 있다. 예컨대, 메모리(33a, 33b)에 각기 입력되는 TS1 신호, TS2 신호의 전송레이트는 15.0 Mbps, 14.9 Mbps인데, 이들의 값보다 큰 15.1 Mbps를 메모리(33a, 33b)에서 각기 출력되는 TS1 신호, TS2 신호의 전송레이트로 하고 있다. 이렇게 전송레이트를 올리는 것에 의해 각기의 전송레이트를 일치시키는 경우는, 메모리(33a, 33b)에 축적되는 영상 데이터가 고갈하지 않도록 무효 데이터를 TS1 신호, TS2 신호에 삽입해야 한다.

본 실시예에서는 무효 데이터로서 NULL 패킷을 삽입한다. 메모리(33a, 33b)에 축적되는 영상 데이터가 소정량 미만이 됨으로써 소정 시간 이내에 고갈이 발생할 것이라고 예상되는 경우, 메모리컨트롤러(38a, 38b)는 메모리(33a, 33b)에 축적되는 영상 데이터의 판독을 하지 않는다. 그 대신에, NULL 기억부(35a, 35b)에서 NULL 패킷을 발생시킨다. 그리고, 메모리(33a, 33b)에 축적되는 영상 데이터가 소정량 이상으로 되었을 때, 메모리컨트롤러(38a, 38b)는 NULL 패킷의 발생을 정지시켜 메모리(33a, 33b)에 축적되는 영상 데이터의 판독을 한다. 그 결과, PCR 보정부(36a, 36b)에 각각 입력될 때의 TS1 신호 및 TS2 신호는 도 5와 같이 NULL 패킷이 중첩된다.

다음에, PCR 보정에 대하여 도 2 및 도 4를 이용하여 설명한다. PCR이란 TS1 신호 및 TS2 신호에 포함되는 영상 및 음성 압축데이터의 기준이 되는 시간 정보이고, 도 4와 같이 PCR을 포함하는 패킷이 소정 패킷마다 출력된다. 예컨대 PCR은 42 비트의 데이터량을 갖고, 1패킷의 데이터량이 204 바이트인 경우 소정패킷마다 PCR이 중첩된 패킷이 출력된다. 그러나, 전송레이트를 변환한 TS1 신호 및 TS2 신호는 각기 메모리(33a, 33b)로부터 출력되고, 메모리(33a, 33b)에 입력될 때와 메모리(33a, 33b)로부터 출력될 때의 시각이 다르기 때문에 PCR을 보정해야 한다. PCR 재생부(34a, 34b)는 각기 메모리(33a, 33b)에 입력되는 TS1 신호 및 TS2 신호에 포함되는 PCR을 PCR 보정부(36a, 36b)에 출력한다. PCR 보정부(36a, 36b)는 PCR 재생부(34a, 34b)에서 각기 전송된 PCR의 보정을 한다. PCR 보정부(36a, 36b)는 메모리(33a, 33b)로부터 각기 TS1 신호 및 TS2 신호가 입력된 시각, PCR 재생부(34a, 34b)로부터 각기 입력된 PCR의 값, 메모리(33a, 33b)에 영상 데이터로서 각기 TS1 신호 및 TS2 신호가 축적하고 있었던 시간으로부터 PCR를 보정한다. PCR의 보정을 한 후, TS1 신호 및 TS2 신호는 전환부(37)에 입력된다. 전환부(37)에서 TS1 신호 및 TS2 신호 중에서 어느 한 쪽이 선택된 후, ASI 드라이버(40)에서 신호형태를 패러렐로부터 시리얼로 변환되어 출력된다. 또한, 전환부(37)에서는 전환 신호가 입력되었을 때 현용기와 예비기의 전환을 한다.

다음에, 현용기와 예비기의 전환 타이밍에 대하여, 도 2 및 도 6을 이용하여 설명한다. 상술한 대로, 사용자가 조작기(도시하지 않음)를 조작함으로써 조작기로부터 전환부(37)에 전환 신호가 입력된다. 그러나, 전환부(37)는 전환 신호가 입력된 타이밍에서 현용기와 예비기의 전환을 하는 것은 아니다. 예컨대, 도 6에 있어서 시각 tb에 전환 신호가 입력된 경우, 이 타이밍에서는 메모리(33a)로부터 TS1 신호의 패킷(4)이 출력중임과 동시에 NULL 기억부(35b)로부터 TS2 신호의 NULL 패킷이 출력중에 있다. 따라서, 시각 tb의 타이밍에서는 현용기와 예비기의 전환은 실행하지 않는다. 시각 tb 이후 최초에 나타나는 패킷의 틸드에서, 즉 시각 tc의 타이밍에서 전환하도록 한다. 또, 시각 tc와 같은 패킷의 틸드에서는 판독 신호 R가 메모리컨트롤러(38a, 38b)로부터 출력된다. 그리고, 이 판독 신호 R은 메모리(33a, 33b)에 입력되는 것뿐만 아니라, 전환부(37)에도 입력된다. 따라서, 전환부(37)에 전환 신호가 입력된 후 판독 신호 R이 메모리컨트롤러(38a, 38b)로부터 전환부(37)에 입력되었을 때 현용기와 예비기의 전환을 하고 있다. 이 타이밍에서 전환함으로써, 각 패킷의 틸드에서 현용기와 예비기와의 전환을 할 수 있다.

이상과 같이, 본 실시예의 MPEG 스트림 발생 시스템에서는 각 메모리로부터 각기 출력되는 TS1 신호와 TS2 신호의 전송레이트 및 위상을 일치시킬 수 있으므로, 현용기와 예비기를 전환하더라도 패킷의 개시를 나타내는 코드의 출력주기를 일정하게 유지할 수 있다. 따라서, MPEG 스트림 발생 시스템의 후단에 있는 디지털 송신기에 의한 최종 TS 신호의 송신이 일시적으로 정지하는 것이 없어진다. 또, 본 실시예의 MPEG 스트림 발생 시스템에서는 전송레이트를 올리는 경우에 대하여 설명했지만, 반대로 전송레이트를 내리는 경우에도 마찬가지로 각 메모리로부터 각기 출력되는 TS1 신호 및 TS2 신호의 전송레이트 및 위상을 일치시킬 수 있다. 또, 전송레이트를 내리는 경우는, 후술하는 바와 같이 각 메모리에 각기 입력되는 TS1 신호 및 TS2 신호에 반드시 NULL 패킷이 존재하는 경우이며, 도 3과 같이 TS1 신호 및 TS2 신호내의 NULL 패킷을 삭제하는 NULL 삭제부(42a, 42b)를 메모리(33a, 33b)의 전단에 마련한다.

전송레이트를 내림으로써 각 메모리에 축적하는 영상 데이터의 양이 시간의 경과와 동시에 증가하기 때문에, 축적한 영상 데이터의 양이 각 메모리의 축적 용량에 빠르든 늦든 도달한다. 그리고, 축적 용량에 여유가 없을 때는 곧 축적 용량에 도달해 버려 더 이상 영상 데이터가 축적할 수 없게 되고, 그 결과 MPEG 스트림 발생 시스템의 동작이 정지하게 된다. 그래서, 도 3과 같이 각 메모리에 각기 입력되는 TS1 신호 및 TS2 신호내에 존재하는 NULL 패킷을 삭제하는 NULL 삭제부(42a, 42b)를 메모리(33a, 33b)의 전단에 마련한다. 그 결과, NULL 패킷 데이터와 같은 무효 데이터는 각 메모리에 축적시키지 않음으로써, 축적한 영상 데이터의 양이 축적 용량에 도달하여 MPEG 스트림 발생 시스템의 동작이 정지하는 것을 최대한 막도록 하고 있다.

본 실시예에서는 MPEG 스트림 발생 시스템을 예로 하여 설명했지만, 이것에 한정되는 것이 아니다. 영상 신호를 디지털 압축 처리하는 신호 처리부를 예비의 목적으로 2계통 이상 갖는 신호 변환 장치라면, 마찬가지로 방법으로, 현용기와 예비기를 전환하더라도 패킷의 개시를 나타내는 코드의 출력주기를 일정하게 유지할 수 있다. 따라서, 신호 변환 장치의 후단에 있는 기기에 의한 최종 TS 신호의 송신이 일시적으로 정지하는 것이 없어진다.

발명의 효과

본 발명에 의하면, 현용기와 예비기로부터 각기 출력되는 영상 데이터의 위상을 일치시킬 수 있음으로써, 현용기와 예비기를 전환하더라도 패킷의 선두 코드의 출력주기를 일정하게 유지할 수 있기 때문에, 신호 변환 장치의 후단에 있는 기기의 동작이 일시적으로 정지하는 것을 방지할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 신호 변환 장치의 일실시예인 MPEG 스트림 발생 시스템의 구성을 나타내는 블록도이다.

도 2는 본 발명의 신호 변환 장치의 일실시예인 MPEG 스트림 발생 시스템의 한 요소인 TS 전환부의 구성을 나타내는 블록도이다.

도 3은 본 발명의 신호 변환 장치의 일실시예인 MPEG 스트림 발생 시스템의 한 요소인 TS 전환부의 구성을 나타내는 블록도이다.

도 4는 본 발명의 신호 변환 장치의 일실시예인 MPEG 스트림 발생 시스템에 있어서의 PCR 보정 처리전과 PCR 보정 처리후의 TS 신호의 타임 차트를 도시한 도면이다.

도 5는 본 발명의 신호 변환 장치의 일실시예인 MPEG 스트림 발생 시스템에 있어서의 현용기 및 예비기의 전송레이트 변환, 전송레이트 변환후의 TS 신호의 타임 차트를 도시한 도면이다.

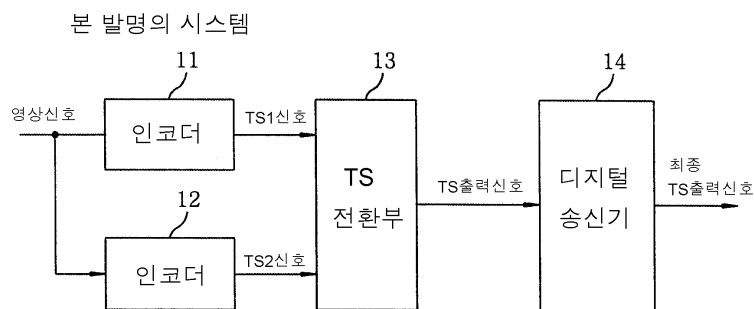
도 6은 본 발명의 신호 변환 장치의 하나의 실시예인 MPEG 스트림 발생 시스템에 있어서의 현용기와 예비기와의 전환전, 전환후의 TS 신호의 타임 차트를 도시한 도면이다.

도 7은 종래의 신호 변환 장치의 일례인 MPEG 스트림 발생 시스템의 구성을 나타내는 블록도이다.

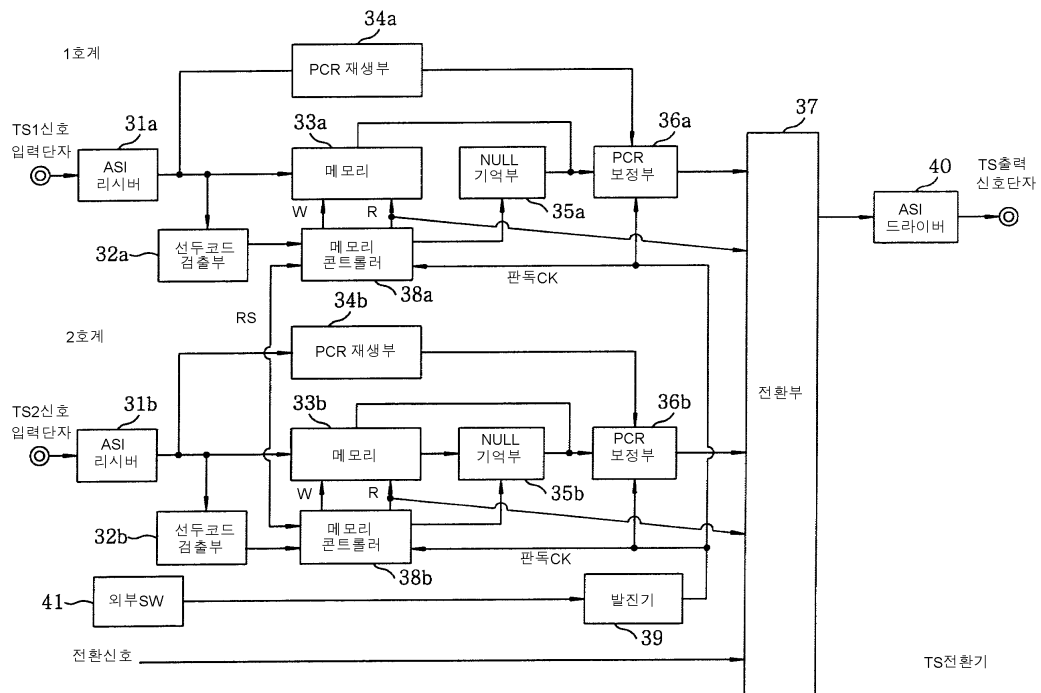
도 8은 종래의 신호 변환 장치의 일례인 MPEG 스트림 발생 시스템으로 생성되는 TS 신호의 타임 차트를 도시한 도면이다.

도면

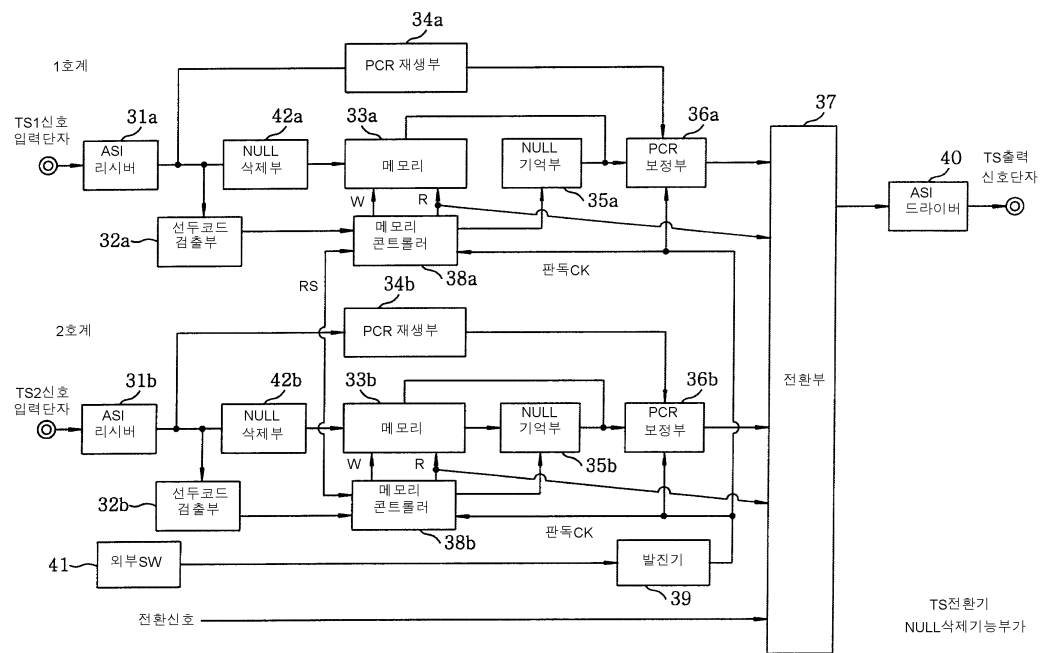
도면1



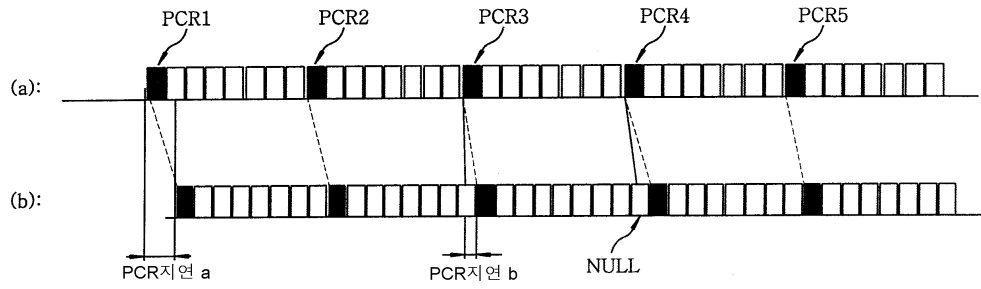
도면2



도면3



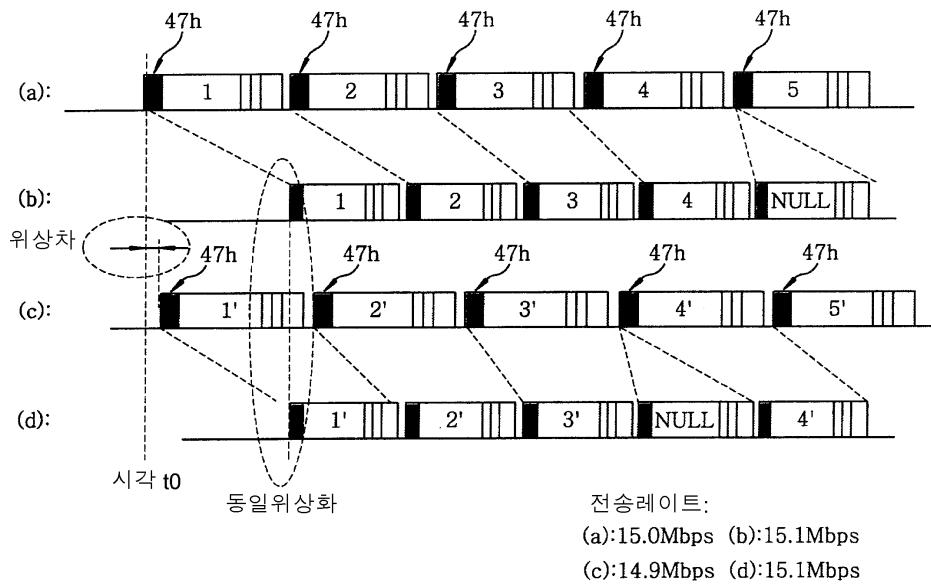
도면4



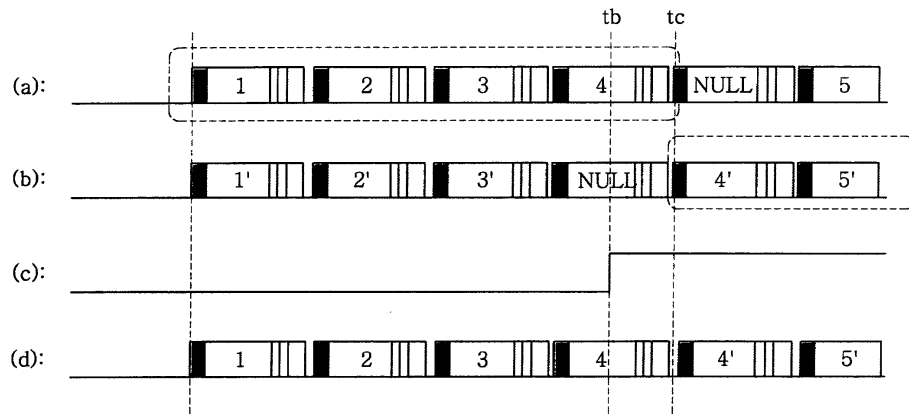
(a)는 TS1신호이고, 전송레이트는 예컨대 15.0 Mbps이다.

(b)는 전송레이트 변환후의 TS1신호이고, 전송레이트는 예컨대 15.1 Mbp이다.

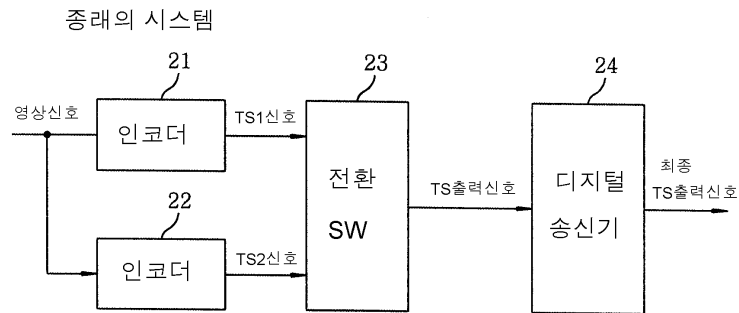
도면5



도면6



도면7



도면8

