(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2025 年 1 月 2 日 (02.01.2025)

WIPO | PCT

(10) 国际公布号
WO 2025/001610 A1

(51) 国际专利分类号:
H10K 59/131 (2023.01)

(21) 国际申请号: PCT/CN2024/093654

(22) 国际申请日: 2024 年 5 月 16 日 (16.05.2024)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202310801942.9 2023年6月30日 (30.06.2023) CN

(71) 申请人: 京东方科技集团股份有限公司(**BOE TECHNOLOGY GROUP CO., LTD.**) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。 成都京东方光电科技有限公司(**CHENGDU BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.**) [CN/CN]; 中国四川省成都市高新区（西区）合作路 1188 号, Sichuan 611731 (CN)。

(72) 发明人:张元其(**ZHANG, Yuanqi**); 中国北京市大兴区北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 黄炜赟(**HUANG, Weiyun**); 中国北京市大兴区北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 张毅(**ZHANG, Yi**); 中国北京市大兴区北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 初志文(**CHU, Zhiwen**); 中国北京市大兴区北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 马宏伟(**MA, Hongwei**); 中国北京市大兴区北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 李锡平(**LI, Xiping**); 中国北京市大兴区北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 杨凯(**YANG, Kai**); 中国北京市大兴区北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 刘莹(**LIU, Ying**); 中国北京市大兴区北京经

(54) **Title:** DISPLAY PANEL AND PREPARATION METHOD THEREFOR, AND DISPLAY APPARATUS

(54) 发明名称: 显示面板及其制备方法、显示装置

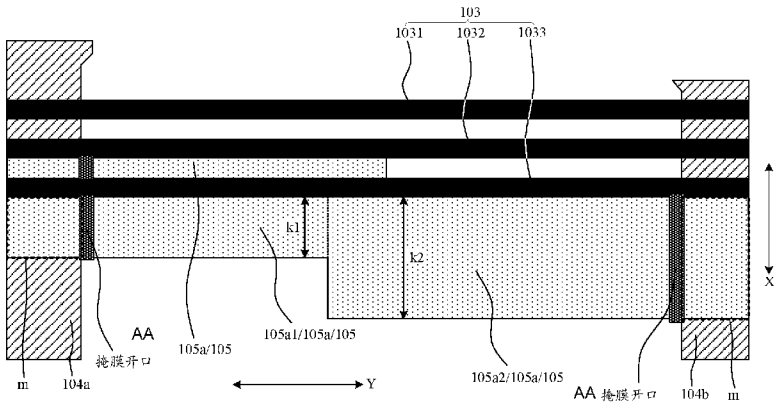


图 2

AA Mask opening

(57) **Abstract:** The present application relates to the technical field of display. Disclosed are a display panel and a preparation method therefor, and a display apparatus. A first trace layer of a power source trace in the display panel has a first target region that is exposed from a through groove region of a first organic film layer, and an orthographic projection, which is on a base substrate, of a third material layer, which is located in the first target region, of the first trace layer is located within an orthographic projection of a second material layer on the base substrate; and an orthographic projection, on the base substrate, of the second material layer, which is located in the first target region, of the first trace layer is located within an orthographic projection of a first material layer on the base substrate. In this way, an encapsulation film layer subsequently formed on the display panel can be prevented from cracks generating in the first target region, thereby preventing a display region from being invaded by water and oxygen along intrusion channels formed by the cracks. By means of the solution of the present application, the light emitting effect of pixel units in a display region can be guaranteed, the display region is prevented from dark-spot defects, the yield of display panels is high, and the display panels have a relatively good display effect.

(57) 摘要: 本申请公开了一种显示面板及其制备方法、显示装置，涉及显示技术领域。该显示面板中

WO 2025/001610 A1

[见续页]

济技术开发区地泽路9号, Beijing 100176 (CN)。范磊 **(FAN, Lei)**; 中国北京市大兴区北京经济技术开发区地泽路9号, Beijing 100176 (CN)。常柯 **(CHANG, Ke)**; 中国北京市大兴区北京经济技术开发区地泽路9号, Beijing 100176 (CN)。

(74) 代理人: 北京三高永信知识产权代理有限责任公司 **(BEIJING SAN GAO YONG XIN INTELLECTUAL PROPERTY AGENCY CO., LTD.)**; 中国北京市海淀区西直门北大街32号院1号楼4层503, Beijing 100088 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第21条(3))。

的电源走线的第一走线层具有被第一有机膜层的通槽区域露出的第一目标区域，第一走线层位于第一目标区域的第三材料层在衬底基板上的正投影位于第二材料层在衬底基板上的正投影内。第一走线层位于第一目标区域的第二材料层在衬底基板上的正投影位于第一材料层在衬底基板上的正投影内。由此，可以避免显示面板后续形成的封装膜层在第一目标区域产生裂纹，进而避免水氧沿着裂纹所产生的入侵通道入侵至显示区域。本申请的方案可以保证显示区域的像素单元的发光效果，避免显示区域出现黑斑不良，显示面板的良率较高，显示面板的显示效果较好。

显示面板及其制备方法、显示装置

本公开要求于2023年06月30日提交的申请号为202310801942.9，发明名称为“显示面板及其制备方法、显示装置”的中国专利申请的优先权，上述案件的全部内容通过引用结合在本公开中。

技术领域

本申请涉及显示技术领域，特别涉及一种显示面板及其制备方法、显示装置。

背景技术

有机发光二极管(organic light-emitting display，OLED)显示面板，由于其具有自发光、亮度高、画质好以及能耗低等优点，已经成为显示技术领域的主流发展方向。

发明内容

本申请提供了一种显示面板及其制备方法、显示装置，所述技术方案如下：

一方面，提供了一种显示面板，所述显示面板包括：

衬底基板，所述衬底基板具有显示区域以及围绕所述显示区域的周边区域；

多个像素单元，所述多个像素单元位于所述显示区域；

阻挡结构，所述阻挡结构围绕所述显示区域；

至少一条电源走线，位于所述衬底基板的一侧，每条所述电源走线用于接收电源信号，且与所述多个像素单元连接；

第一有机膜层，所述第一有机膜层位于所述电源走线远离所述衬底基板的一侧，且所述第一有机膜层具有至少一个通槽区域，所述通槽区域在所述衬底基板上的正投影和所述阻挡结构在所述衬底基板上的正投影相邻设置，且所述通槽区域用于露出所述电源走线的第一目标区域；

其中，所述电源走线至少包括第一走线层，所述第一走线层包括沿远离所述衬底基板的方向依次层叠的第一材料层，第二材料层以及第三材料层，所述

第一走线层位于所述第一目标区域的第三材料层在所述衬底基板上的正投影位于所述第二材料层在所述衬底基板上的正投影内，且所述第一走线层位于所述第一目标区域的第二材料层在所述衬底基板上的正投影位于所述第一材料层在所述衬底基板上的正投影内。

可选的，所述第一走线层位于所述第一目标区域的第一材料层具有沿第一方向延伸的第一边界，所述第一走线层位于所述第一目标区域的第二材料层具有沿第一方向延伸的第二边界，所述第一走线层位于所述第一目标区域的第三材料层具有沿第一方向延伸的第三边界；

其中，所述第一边界与所述第三边界在第二方向上的距离大于 3 微米，所述第二边界位于所述第一边界和所述第三边界之间，所述第二方向和所述第一方向垂直。

可选的，所述第一有机膜层具有凹槽区域，所述第一有机膜层位于所述凹槽区域的厚度，小于除所述凹槽区域之外的其他区域的厚度，所述凹槽区域用于覆盖所述第一走线层的第二目标区域；

其中，所述第二目标区域和所述第一目标区域在所述第一方向上相邻。

可选的，所述凹槽区域具有靠近所述第一走线层且沿第一方向延伸的第一凹槽边界，所述第一走线层位于所述第一目标区域的第三材料层具有沿所述第一方向延伸的第三边界；

其中，所述第一凹槽边界在所述衬底基板上的正投影，与所述第三边界在所述衬底基板上的正投影共线。

可选的，所述凹槽区域还具有远离所述通槽区域且沿第二方向延伸的第二凹槽边界，以及和所述通槽区域相邻且沿所述第二方向延伸的第三凹槽边界；其中，所述第二方向和所述第一方向垂直；

所述第二凹槽边界和所述第三凹槽边界在所述第一方向上的距离大于 3 微米。

可选的，所述电源走线包括沿远离所述衬底基板的方向依次层叠的第三走线层，第二走线层以及所述第一走线层；所述显示面板包括：位于所述第三走线层和所述第二走线层之间的第三有机膜层，以及位于所述第二走线层和所述第一走线层之间的第二有机膜层，所述第一有机膜层位于所述第一走线层远离所述衬底基板的一侧；

其中，所述第三走线层和所述第二走线层通过所述第三有机膜层中的开口连接，所述第二走线层和所述第一走线层通过所述第二有机膜层中的开口连接；所述通槽区域用于露出所述第一走线层的第一目标区域。

可选的，所述电源走线包括沿远离所述衬底基板的方向依次层叠的第二走线层以及所述第一走线层；所述显示面板包括：位于所述第二走线层和所述第一走线层之间的第二有机膜层，所述第一有机膜层位于所述第一走线层远离所述衬底基板的一侧；

其中，所述第二走线层和所述第一走线层通过所述第二有机膜层中的开口连接；所述通槽区域用于露出所述第一走线层的第一目标区域。

可选的，所述至少一条电源走线包括在所述第二方向上方间隔设置的第一信号电源走线和第二信号电源走线，所述通槽区域具有用于露出所述第一信号电源走线的第一子通槽区域和用于露出所述第二信号电源走线的第二子通槽区域；

其中，所述第一子通槽区域沿所述第一方向的长度，小于或等于所述第二子通槽区域沿所述第一方向的长度。

可选的，所述第二材料层位于所述第一目标区域的部分的厚度，小于或等于所述第二材料层位于所述其他区域的部分的厚度。

可选的，在所述第二材料层位于所述第一目标区域的部分的厚度小于所述第二材料层位于所述其他区域的部分的厚度的情况下，所述第二材料层位于所述第一目标区域的部分远离所述衬底基板的表面凹凸不平。

可选的，所述阻挡结构包括：沿远离所述显示区域依次设置的第一阻挡坝，第二阻挡坝以及第三阻挡坝；

其中，所述第一有机膜层具有两个所述通槽区域，其中一个所述通槽区域位于所述第三阻挡坝远离所述显示区域的一侧，另外一个所述通槽区域位于所述第二阻挡坝和所述第三阻挡坝之间。

可选的，所述阻挡结构中的每个阻挡坝均包括所述显示面板中的有机膜层中的至少一层，所述显示面板中的有机膜层包括：第三有机膜层，第二有机膜层以及所述第一有机膜层；

其中，所述第一有机膜层，所述第二有机膜层以及所述第三有机膜层中的其中一个有机膜层位于所述阻挡结构中的任一阻挡坝相邻且未设置所述通槽区

域的区域。

可选的，所述电源走线中被所述显示面板中的有机膜层覆盖的区域中，所述第三材料层，所述第二材料层以及所述第一材料层的侧边为平坦侧边，且所述平坦侧边相对于所述衬底基板的承载面倾斜；

其中，所述第三材料层在所述衬底基板上的正投影位于所述第二材料层在所述衬底基板上的正投影内，所述第二材料层在所述衬底基板上的正投影位于所述第一材料层在所述衬底基板上的正投影内。

另一方面，提供了一种显示面板的制备方法，所述方法包括：

提供一衬底基板，所述衬底基板具有显示区域以及围绕所述显示区域的周边区域；

在所述衬底基板的一侧形成多个像素单元，阻挡结构以及至少一条初始电源走线，所述多个像素单元位于所述显示区域，所述阻挡结构围绕所述显示区域，每条所述初始电源走线用于接收电源信号，且与所述多个像素单元连接；所述初始电源走线至少包括第一初始走线层，所述第一初始走线层包括沿远离所述衬底基板的方向依次层叠的第一材料层，第二材料层以及第三材料层；

在所述初始电源走线远离所述衬底基板的一侧形成初始有机膜层，所述初始有机膜层具有至少一个通槽区域，所述通槽区域在所述衬底基板上的正投影和所述阻挡结构在所述衬底基板上的正投影相邻设置，且所述通槽区域用于露出所述初始电源走线的第一目标区域；

采用刻蚀工艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域的第三材料层以及刻蚀所述初始有机膜层，得到至少一条电源走线的第一走线层和第一有机膜层，所述第一走线层位于所述第一目标区域的第三材料层在所述衬底基板上的正投影位于所述第二材料层在所述衬底基板上的正投影内，且所述电源走线位于所述第一目标区域的第二材料层在所述衬底基板上的正投影位于所述第一材料层在所述衬底基板上的正投影内。

可选的，形成多个像素单元包括：在所述初始有机膜层远离所述衬底基板的一侧依次形成阳极层，像素界定层，发光层以及阴极层；

所述采用刻蚀工艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域的第三材料层以及刻蚀所述初始有机膜层，包括：

在形成所述阳极层之后，且在形成所述像素界定层之前，所述采用刻蚀工

艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域的第三材料层以及刻蚀所述初始有机膜层。

可选的，形成所述阳极层之前，所述第一初始走线层位于所述第一目标区域的第一材料层的第一边界，第二材料层的第二边界以及第三材料层的第三边界共线；

形成所述阳极层之后，所述第一初始走线层位于所述第一目标区域的第二材料层在所述衬底基板上的正投影位于所述第三材料层在所述衬底基板上的正投影内，且所述第一初始走线层位于所述第一目标区域的第一材料层的第一边界以及第三材料层的第三边界共线；

其中，所述第一边界，所述第二边界以及所述第三边界均沿第一方向延伸。

可选的，形成多个像素单元包括：在所述第一有机膜层远离所述衬底基板的一侧依次形成阳极层，像素界定层，发光层以及阴极层；

所述采用刻蚀工艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域的第三材料层以及刻蚀所述初始有机膜层，包括：

在形成所述像素界定层之后，且在形成所述发光层之前，所述采用刻蚀工艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域的第三材料层以及刻蚀所述初始有机膜层。

可选的，形成所述像素界定层之前，第一初始走线层位于所述第一目标区域的第二材料层在所述衬底基板上的正投影位于所述第三材料层在所述衬底基板上的正投影内，且所述第一初始走线层位于所述第一目标区域的第一材料层的第一边界以及第三材料层的第三边界共线；

形成所述像素界定层之后，所述像素界定层的部分材料位于内缩区域，所述内缩区域为所述第一初始走线层具有第一材料层和第三材料层，且不具有第二材料层的区域；

在所述采用刻蚀工艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域的第三材料层以及刻蚀所述初始有机膜层之后，所述像素界定层位于所述内缩区域的部分材料被去除。

可选的，所述采用刻蚀工艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域的第三材料层以及刻蚀所述初始有机膜层，包括：

在所述第一初始走线层远离所述衬底基板的一侧涂覆光刻胶;

采用掩膜版对所述光刻胶进行曝光;

采用显影液对所述光刻胶进行显影，以去除所述光刻胶中被曝光的部分;

采用刻蚀工艺去除所述第一初始走线层位于所述第一目标区域的第三材料层以及所述初始有机膜层未被光刻胶保护的部分;

去除剩余的光刻胶。

可选的，所述掩膜版具有多个掩膜开口，每个掩膜开口在所述衬底基板上的正投影与所述通槽区域部分重叠，且和所述初始电源走线的第一目标区域部分重叠;

所述掩膜开口具有沿第一方向延伸的第一掩膜边界，所述第一掩膜边界用于形成刻蚀后的所述第三材料层的第三边界，且所述第一掩膜边界在所述衬底基板上的正投影位于所述第一材料层在所述衬底基板上的正投影内，所述第一掩膜边界与所述第三边界在第二方向上的距离大于 3 微米，所述第二方向和所述第一方向垂直。

可选的，所述第一掩膜边界还用于形成刻蚀后的所述第一有机膜层的凹槽区域的第一凹槽边界，所述第一凹槽边界靠近所述电源走线且沿所述第一方向延伸;

所述第一有机膜层位于所述凹槽区域的厚度，小于除所述凹槽区域之外的其他区域的厚度，所述凹槽区域用于覆盖所述电源走线的第二目标区域，所述第二目标区域和所述第一目标区域在所述第一方向上相邻。

可选的，所述掩膜开口还具有沿第二方向延伸的第二掩膜边界，所述通槽区域位于所述第二掩膜边界的一侧，所述第二掩膜边界用于形成所述第一有机膜层的凹槽区域远离所述通槽区域且沿所述第二方向延伸的第二凹槽边界;所述凹槽区域还具有和所述通槽区域相邻且沿所述第二方向延伸的第三凹槽边界;

其中，所述第二凹槽边界和所述第三凹槽边界在所述第一方向上的距离大于 3 微米。

可选的，形成所述电源走线包括：在所述衬底基板的一侧形成第一走线层;

或者，形成所述电源走线包括：在所述衬底基板的一侧依次形成第二走线层，第二有机膜层以及第一走线层，所述第一走线层和所述第二走线层通过所

述第二有机膜层中的开口连接;

又或者，形成所述电源走线包括：在所述衬底基板的一侧依次形成第三走线层，第三有机膜层，第二走线层，第二有机膜层以及第一走线层，所述第一走线层和所述第二走线层通过所述第二有机膜层中的开口连接，所述第二走线层和所述第三走线层通过所述第三有机膜层中的开口连接;

其中，所述通槽区域用于露出所述第一走线层的第一目标区域。

又一方面，提供了一种显示装置，所述显示装置包括供电组件以及如上述方面所述的显示面板;

其中，所述供电组件用于为显示面板供电。

附图说明

为了更清楚地说明本申请实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 是本申请实施例提供的一种显示面板的结构示意图;

图 2 是图 1 所示的显示面板的局部示意图;

图 3 是本申请实施例提供的一种衬底基板的示意图;

图 4 是本申请实施例提供的一种电源走线的层叠示意图;

图 5 是本申请实施例提供的一种电源走线被侧刻的示意图;

图 6 是本申请实施例提供的一种电源走线的示意图;

图 7 是图 2 的局部示意图;

图 8 是图 7 沿 AA 方向的截面图;

图 9 是图 7 沿 BB 方向的截面图;

图 10 是图 7 沿 CC 方向的截面图;

图 11 是图 7 沿 DD 方向的截面图;

图 12 是图 7 沿 EE 方向的截面图;

图 13 是本申请实施例提供的一种显示面板的制备方法的流程图;

图 14 是本申请实施例提供的另一种显示面板的制备方法的流程图;

图 15 是本申请实施例提供的一种刻蚀第三材料层的过程示意图;

图 16 是本申请实施例提供的又一种显示面板的制备方法的流程图;

图 17 是本申请实施例提供一种形成有源薄膜的示意图;

图 18 是本申请实施例提供的一种对有源薄膜进行图案化处理的示意图;

图 19 是本申请实施例提供的一种形成第一绝缘层的示意图;

图 20 是本申请实施例提供的一种形成第一栅极薄膜的示意图;

图 21 是本申请实施例提供的一种对第一栅极薄膜进行图案化处理的示意图;

图 22 是本申请实施例提供的一种形成第二绝缘层的示意图;

图 23 是本申请实施例提供的一种形成第二栅极薄膜的示意图;

图 24 是本申请实施例提供的一种对第二栅极薄膜进行图案化处理的示意图;

图 25 是本申请实施例提供的一种形成层间介电层的示意图;

图 26 是本申请实施例提供的一种形成第一源漏薄膜的示意图;

图 27 是本申请实施例提供的一种在第一源漏薄膜远离衬底基板的一侧涂覆光刻胶的示意图;

图 28 是本申请实施例提供的一种对光刻胶进行曝光和显影的示意图;

图 29 是本申请实施例提供的一种对第一源漏薄膜进行刻蚀的示意图;

图 30 是本申请实施例提供的一种去除光刻胶的示意图;

图 31 是本申请实施例提供的一种形成第一平坦薄膜的示意图;

图 32 是本申请实施例提供的一种对第一平坦薄膜进行图案化处理的示意图;

图 33 是本申请实施例提供的一种形成阳极薄膜的示意图;

图 34 是本申请实施例提供的一种对阳极薄膜进行图案化处理的示意图;

图 35 是本申请实施例提供的一种形成像素界定薄膜的示意图;

图 36 是本申请实施例提供的一种对像素界定薄膜进行图案化处理的示意图;

图 37 是本申请实施例提供的一种在阳极层制备完之后涂覆光刻胶的示意图;

图 38 是本申请实施例提供的一种对光刻胶曝光和显影的示意图;

图 39 是本申请实施例提供的一种对第三材料层进行刻蚀的示意图;

图 40 是本申请实施例提供的一种去除光刻胶的示意图；

图 41 是本申请实施例提供的一种在像素界定层制备完之后涂覆光刻胶的示意图；

图 42 是本申请实施例提供的一种对光刻胶曝光和显影的示意图；

图 43 是本申请实施例提供的一种对第三材料层进行刻蚀的示意图；

图 44 是本申请实施例提供的一种去除光刻胶的示意图；

图 45 是本申请实施例提供的再一种显示面板的制备方法的流程图；

图 46 是本申请实施例提供的再一种显示面板的制备方法的流程图；

图 47 是本申请实施例提供的再一种显示面板的制备方法的流程图；

图 48 是本申请实施例提供的再一种显示面板的制备方法的流程图；

图 49 是本申请实施例提供的一种第一走线层未被有机膜层覆盖的区域呈工字型结构的电镜示意图；

图 50 是本申请实施例提供的一种第一走线层被有机膜层覆盖的区域的电镜示意图；

图 51 是本申请实施例提供的一种工字型结构内存在残留的像素界定材料的电镜示意图；

图 52 是本申请实施例提供的一种对第三材料层进行刻蚀的电镜示意图；

图 53 是本申请实施例提供的另一种对第三材料层进行刻蚀的电镜示意图；

图 54 是图 53 所示的电镜示意图的局部放大示意图；

图 55 是本申请实施例提供的一种显示装置的结构示意图。

具体实施方式

为使本申请的目的、技术方案和优点更加清楚，下面将结合附图对本申请实施方式作进一步地详细描述。

相关技术中，显示面板具有显示区域以及围绕显示区域的周边区域。显示面板包括位于周边区域且围绕显示区域的阻挡结构，用于阻挡显示区域的有机材料溢流。为了避免水氧沿着有机材料从周边区域浸入至显示区域，需要将位于阻挡结构旁边区域的有机膜层去除。并且，显示面板包括电源走线，电源走线需从周边区域穿过阻挡结构和显示区域的像素单元的相关结构连接，进而为像素单元的相关结构提供电源信号。

但是，由于需要将位于阻挡结构旁边区域的有机膜层去除，因此会导致电源走线在有机膜层去除的位置暴露在外。在电源走线之后的膜层制备过程中，电源走线暴露在外的部分可能会被侧刻，进而影响显示面板的良率，显示面板的显示效果较差。

图 1 是本申请实施例提供的一种显示面板 10 的结构示意图。图 2 是图 1 所示的显示面板 10 的局部示意图。参考图 1 和图 2，显示面板 10 包括：衬底基板 101，多个像素单元 102，阻挡结构 103，至少一条电源走线 104，以及第一有机膜层 105。

图 3 是本申请实施例提供的一种衬底基板的示意图。参考图 3，该衬底基板 101 具有显示区域 101a 以及围绕显示区域 101a 的周边区域 101b。结合图 1 至图 3，多个像素单元 102 位于显示区域 101a，阻挡结构 103 位于周边区域 101b 且围绕显示区域 101a，用于避免显示区域 101a 的有机材料溢流。

至少一条电源走线 104 位于衬底基板 101 的一侧，每条电源走线 104 用于接收电源信号，且与像素单元 102 连接。由此每条电源走线 104 可以用于将电源信号传输至像素单元 102，进而驱动像素单元 102 发光。

第一有机膜层 105 位于电源走线 104 远离衬底基板 101 的一侧，且第一有机膜层 105 具有至少一个通槽区域 105a。通槽区域 105a 在衬底基板 101 上的正投影和阻挡结构 103 在衬底基板 101 上的正投影相邻设置，且通槽区域 105a 用于露出电源走线 104 的第一目标区域 m。

由于第一有机膜层 105 的材料为有机材料，因此外界的水氧可能会沿着第一有机膜层 105 入侵至显示区域 101a，导致显示区域 101a 的像素单元 102 失效。由此，为了避免像素单元 102 失效，可以将位于阻挡结构 103 的相邻位置的第一有机膜层 105 去除，即第一有机膜层 105 中设计的通槽区域 105a 和阻挡结构 103 相邻设置。进一步的，由于去除了阻挡结构 103 的相邻位置的第一有机膜层 105，因此电源走线 104 中位于去除了第一有机膜层 105 的第一目标区域 m 会暴露在外，即第一有机膜层 105 的通槽区域 105a 露出电源走线 104 的第一目标区域 m。

其中，电源走线 104 至少包括第一走线层。参考图 4，第一走线层包括沿远离衬底基板 101 的方向依次层叠的第一材料层 a1，第二材料层 a2 以及第三材料

层 a3。通常情况下，第一材料层 a1 的材料和第三材料层 a3 的材料相同，例如第一材料层 a1 和第三材料层 a3 的材料为钛（Ti），而第二材料层 a2 的材料和第一材料层 a1 以及第三材料层 a3 的材料不同，例如第二材料层 a2 的材料为铝（Al）。并且，显示面板 10 还包括位于电源走线 104 远离衬底基板 101 的一侧的其他膜层。在这些其他膜层的后续制备过程中，由于电源走线 104 的第一走线层位于第一目标区域 m 的部分暴露在外，因此电源走线 104 的第一走线层位于第一目标区域 m 的部分容易受到工艺影响。其中，由于第二材料层 a2 的材料相对于第一材料层 a1（第三材料层 a3）的材料而言更容易被刻蚀，因此参考图 5，第一走线层容易被侧刻，第一走线层呈工字型（undercut）结构。

进一步的，显示面板 10 还包括用于封装显示区域 101a 的封装膜层（图中未示出），且封装膜层包括的无机材料层容易在电源走线 104 呈工字型的位置发生裂纹（crack）。该裂纹的存在为水氧的入侵提供了入侵通道，水氧会沿着该入侵通道向显示区域 101a 扩散，进而导致显示区域 101a 的像素单元 102 失效，导致显示区域 101a 出现黑斑不良的问题。

通过上述分析可以看出，显示区域 101a 的像素单元 102 失效的主要原因就是电源走线 104 的第一走线层中位于第一目标区域 m（第一目标区域 m 没有第一有机膜层 105 保护）的部分的第二材料层 a2 被刻蚀，导致第一走线层呈工字型结构。

在相关技术中，为了解决第一走线层呈工字型结构而导致水氧入侵，进而导致像素单元失效，通常会在电源走线的第一走线层远离衬底基板 101 的一侧先形成一无机膜层（例如形成钝化层（passivation layer，PVX）），进而使得该无机膜层覆盖第一走线层被第一有机膜层露出的区域，避免后续膜层形成时导致第一走线层呈工字型结构。

但是，形成无机膜层的方案会导致工艺过程的增加，例如增加了无机膜层沉积、曝光以及显影等工序，进而影响显示面板的产能。并且，若显示面板包括多层源漏极层（例如包括第一源漏极层 SD1，第二源漏极层 SD2 以及第三源漏极层 SD3）的情况下，则该无机膜层只能设计在 SD1 和 SD2 之间，即只能采用 SD1 对电源走线进行布线（电源走线为单层走线），不利于降低显示面板的功耗，且电源走线的布线的灵活性较差。

由此，在本申请实施例中，参考图 6，为了解决电源走线 104 的第一走线层

呈工字型结构的这个问题，电源走线 104 的第一走线层位于第一目标区域 m 的第三材料层 a3 在衬底基板 101 上的正投影位于第二材料层 a2 在衬底基板 101 上的正投影内。电源走线 104 的第一走线层位于第一目标区域 m 的第二材料层 a2 在衬底基板 101 上的正投影位于第一材料层 a1 在衬底基板 101 上的正投影内。

需要说明的是，显示面板 10 包括的位于电源走线 104 远离衬底基板 101 的一侧的其他膜层制备完成之后，由于电源走线 104 的第一走线层位于第一目标区域 m 的第二材料层 a2 被刻蚀，因此可以使得电源走线 104 的第一走线层位于第一目标区域 m 的第二材料层 a2 在衬底基板 101 上的正投影位于第一材料层 a1 在衬底基板 101 上的正投影内。进一步的，参考图 6，在后续膜层制备完成之后，可以采用刻蚀工艺刻蚀电源走线 104 的第一走线层位于第一目标区域 m 的第三材料层 a3，以使得电源走线 104 位于第一目标区域 m 的第三材料层 a3 在衬底基板 101 上的正投影位于第二材料层 a2 在衬底基板 101 上的正投影内，进而避免电源走线 104 的第一走线层位于第一目标区域 m 的部分呈工字型结构。

进一步的，显示面板 10 包括的封装膜层中的无机材料层可以在第一目标区域 m 逐层爬坡，可以避免无机材料层发生裂纹，进而避免水氧入侵。由此，能够保证显示区域 101a 的像素单元 102 的发光效果，避免显示区域 101a 出现黑斑不良。

综上所述，本申请实施例提供了一种显示面板，该显示面板中的电源走线的第一走线层具有被第一有机膜层的通槽区域露出的第一目标区域，第一走线层位于第一目标区域的第三材料层在衬底基板上的正投影位于第二材料层在衬底基板上的正投影内。第一走线层位于第一目标区域的第二材料层在衬底基板上的正投影位于第一材料层在衬底基板上的正投影内。由此，可以避免显示面板后续形成的封装膜层在第一目标区域产生裂纹，进而避免水氧沿着裂纹所产生的入侵通道入侵至显示区域。本申请实施例的方案可以保证显示区域的像素单元的发光效果，避免显示区域出现黑斑不良，显示面板的良率较高，显示面板的显示效果较好。

图 7 是图 2 的局部示意图。图 8 是图 7 沿 AA 方向的截面图。图 9 至图 7 沿 BB 方向的截面图。图 10 是图 7 沿 CC 方向的截面图。图 11 是图 7 沿 DD 方向的截面图，图 12 是图 7 沿 EE 方向的截面图。结合图 7 至图 11，电源走线 104 的第一走线层位于第一目标区域 m 的第一材料层 a1 具有沿第一方向 X 延伸的

第一边界a11，该第一边界a11可以为第一材料层a1的侧面在其厚度上的中线。电源走线104的第一走线层位于第一目标区域m的第二材料层a2具有沿第一方向X的第二边界a21，第二边界a21可以为第二材料层a2的侧面在其厚度上的中线。电源走线104的第一走线层位于第一目标区域m的第三材料层a3具有沿第一方向X延伸的第三边界a31，第三边界a31可以为第三材料层a3的侧面在其厚度上的中线。其中，图8至图12中的无机膜层是指位于电源走线104靠近衬底基板的一侧的所有材料为无机材料的膜层。图8至图12中的有机膜层是指材料为有机材料的膜层，例如有机膜层包括位于电源走线104的第一走线层远离衬底基板101的一侧的第一有机膜层105。

通常，第二材料层a2在后续膜层制备过程中被侧刻的尺寸通常小于3微米（μm）。因此为了确保第三材料层a3在衬底基板101上的正投影位于第二材料层a2在衬底基板101上的正投影内，可以使得第一边界a11与第三边界a31在第二方向Y上的距离大于3μm。第二边界a21位于第一边界a11和第三边界a31之间，由此使得第一材料层a1，第二材料层a2以及第三材料层a3呈逐层增大的台阶结构。其中，第二方向Y和第一方向X垂直，例如，第一方向X为显示面板10的像素列方向，第二方向Y为显示面板10的像素行方向。

其中，第二边界a21位于第一边界a11和第三边界a31之间可以是指：第二边界a21在衬底基板101上的正投影，位于第一边界a11在衬底基板101上的正投影和第三边界a31在衬底基板101上的正投影之间。

假设图12所示的有机膜层为第一有机膜层105，参考图12，第一有机膜层105具有凹槽区域105b，第一有机膜层105位于凹槽区域105b的厚度h1，小于除凹槽区域105b之外的其他区域的厚度h2。凹槽区域105b用于覆盖电源走线104的第二目标区域n。其中，第二目标区域n和第一目标区域m在第一方向X上相邻。

可选的，可以采用同一次刻蚀工艺刻蚀电源走线104的第一走线层位于第一目标区域m的第三材料层a3，以及刻蚀形成第一有机膜层105的凹槽区域105b。例如，在进行刻蚀工艺时，可以采用掩膜版中的同一掩膜开口形成刻蚀后的第三材料层a3以及凹槽区域105b。例如进行刻蚀工艺时，刻蚀的区域沿第一方向X的长度w1可以稍大于第一目标区域m沿第一方向X的长度，沿第二方向Y的长度w2可以基于产品确定，只需保证第一走线层的第三边界a31相对

于第二边界 a21 远离第一边界 a11 即可。

参考图 7，凹槽区域 105b 具有靠近电源走线 104 的第一走线层且沿第一方向 X 延伸的第一凹槽边界 105b1。由于凹槽区域 105b 和第三材料层 a3 采用同一次刻蚀工艺形成，因此假设掩膜版中的掩膜开口为矩形开口，则第一凹槽边界 105b1 在衬底基板 101 上的正投影，与第三边界 a31 在衬底基板 101 上的正投影共线。

由于电源走线 104 的第一走线层的第二目标区域 n 和第一目标区域 m 在第一方向 X 上相邻，因此第一有机膜层 105 中覆盖第二目标区域 n 的凹槽区域 105b 以及露出第一目标区域 m 的通槽区域 105a 在第一方向 X 上相邻。参考图 7，凹槽区域 105b 还具有远离通槽区域 105a 且沿第二方向 Y 延伸的第二凹槽边界 105b2，以及和通槽区域 105a 相邻且沿第二方向 Y 延伸的第三凹槽边界 105b3。第二凹槽边界 105b2 和第三凹槽边界 105b3 在第一方向 X 上的距离 b 大于 3 μm。由此可以确保刻蚀电源走线 104 中位于第一目标区域 m 的第三材料层 a3，避免由于刻蚀范围较小，而导致电源走线 104 呈工字型结构。

在本申请实施例中，在采用刻蚀工艺刻蚀电源走线 104 的第一走线层位于第一目标区域 m 的第三材料层 a3 时，也可能会刻蚀掉第一走线层位于第一目标区域 m 的第二材料层 a2 的一部分，当然也可能不会刻蚀掉第一走线层位于第一目标区域 m 的第二材料层 a2。

若刻蚀掉第一走线层位于第一目标区域 m 的第二材料层 a2 的一部分，则第二材料层 a2 位于第一目标区域 m 的部分的厚度，小于第二材料层 a2 位于其他区域的部分的厚度。此种情况下，受到当前工艺的影响，第二材料层 a2 位于第一目标区域（m）的部分远离衬底基板 101 的表面凹凸不平。当然，后续随着工艺的改进，也可以使得第二材料层 a2 位于第一目标区域（m）的部分远离衬底基板 101 的表面为平整表面。

若未刻蚀掉第一走线层位于第一目标区域 m 的第二材料层 a2，则第二材料层 a2 位于第一目标区域 m 的部分的厚度，可以等于第二材料层 a2 位于其他区域的部分的厚度。

作为第一种可选的实现方式，显示面板 10 包括：有源层（poly），第一绝缘层，第一栅极层（gate1），第二绝缘层，第二栅极层（gate2），第三绝缘层，氧化物层（IGZO），第四绝缘层，第三栅极层（gate3），层间介电层（inter level

dielectric，ILD），第一源漏极层（SD1），第一平坦层（planarization layer，PLN），第二源漏极层（SD2），第二平坦层（PLN2），第三源漏极层（SD3）以及第三平坦层（PLN3）。也即是，显示面板 10 具有三层源漏极层。在该实现方式中，图 8 至图 12 中的有机膜层包括第一平坦层，第二平坦层，以及第三平坦层，图 8 至图 12 中的无机膜层包括第一绝缘层，第二绝缘层，第三绝缘层，第四绝缘层以及层间介电层。

在此种情况下，电源走线 104 可以采用第一源漏极层（SD1），第二源漏极层（SD2）以及第三源漏极层（SD3）中的一层，两层或者三层来布线。也即是，电源走线 104 可以包括一层走线，两层走线或者三层走线。若电源走线 104 为多层布线方案，则需要保证位于上层的走线覆盖位于下层的走线，以避免下层的走线暴露在外而导致后续膜层制备时对下层的走线造成影响。

可选的，电源走线 104 包括沿远离衬底基板 101 的方向依次层叠的第三走线层，第二走线层以及第一走线层。第三走线层位于显示面板 10 的第一源漏极层（SD1），第二走线层位于第二源漏极层（SD2），第一走线层位于第三源漏极层（SD3）。第一源漏极层和第二源漏极层之间的第一平坦层（第三有机膜层）具有开口，第三层走线和第二层走线通过第一平坦层中的开口连接。第二源漏极层和第三源漏极层之间的第二平坦层（第二有机膜层）具有开口，第二层走线和第一层走线通过第一平坦层中的开口连接。

可选的，第一有机膜层 105 具有通槽区域 105a 的位置，第二有机膜层和第三有机膜层也具有通槽区域 105a。也即是阻挡结构 103 旁边去除了第一有机膜层 105 的区域，也同样去除了第二有机膜层和第三有机膜层。也即是，通槽区域 105a 是指去除了显示面板 10 包括的所有的有机材料构成的膜层的区域。由于第一层走线覆盖第二层走线以及第三层走线，因此通槽区域 105a 的设计可以露出第一走线层的第一目标区域 m，而不会露出第二走线层以及第三走线层。

由此，在后续膜层的制备过程中，只有位于最上层的第一走线层可能会呈工字型结构，因此可以采用刻蚀工艺刻蚀第一层走线中位于第一目标区域 m 的第三层走线，避免第一层走线呈工字型即可。在该实现方式中，图 7 至图 12 中所示的电源走线 105 可以为电源走线 105 包括的第一层走线，且图 7 至图 12 未示出第二层走线和第三层走线。

在本申请实施例中，显示面板 10 具有三层源漏极层的情况下，显示面板 10

可以为氧化物（low temperature polycrystalline oxide，LTPO）显示面板，该氧化物显示面板包括氧化物薄膜晶体管。

作为第二种可选的实现方式，显示面板 10 包括：有源层（poly），第一绝缘层，第一栅极层（gate1），第二绝缘层，第二栅极层（gate2），层间介电层（ILD），第一源漏极层（SD1），第一平坦层（PLN1），第二源漏极层（SD2）以及第二平坦层（PLN2）。也即是，显示面板 10 具有两层源漏极层。

在此种情况下，电源走线 104 可以采用第一源漏极层和第二源漏极层中的一层或者两层布线。也即是，电源走线 104 可以包括一层走线或者两层走线。若电源走线 104 为两层布线方案，则需要保证位于上层的走线覆盖位于下层的走线，以避免下层的走线暴露在外而导致后续膜层制备时对下层的走线造成影响。

可选的，电源走线 104 包括沿远离衬底基板 101 的方向依次层叠的第二走线层以及第一走线层。第二走线层位于显示面板 10 的第一源漏极层（SD1），第一走线层位于第二源漏极层（SD2）。第一源漏极层和第二源漏极层之间的第一平坦层（第二有机膜层）具有开口，第二层走线和第一层走线通过第一平坦层中的开口连接。

可选的，第一有机膜层 105 具有通槽区域 105a 的位置，第二有机膜层也具有通槽区域 105a。也即是阻挡结构 103 旁边去除了第一有机膜层 105 的区域，也同样去除了第二有机膜层。也即是，通槽区域 105a 是指去除了显示面板 10 包括的所有的有机材料构成的膜层的区域。由于第一层走线覆盖第二层走线，因此通槽区域 105a 的设计可以露出第一走线层的第一目标区域 m，而不会露出第二走线层。

由此，在后续膜层的制备过程中，只有位于上层的第一走线层可能会呈工字型结构，因此可以采用刻蚀工艺刻蚀第一层走线中位于第一目标区域 m 的第三层走线，避免第一层走线呈工字型即可。在该实现方式中，图 7 至图 12 中所示的电源走线 105 可以为电源走线 105 包括的第一层走线，且图 7 至图 12 未示出第二层走线。

在本申请实施例中，显示面板 10 具有两层源漏极层的情况下，显示面板 10 可以为低温多晶硅（low temperature poly-silicon，LTPS）显示面板，该 LTPS 显示面板包括 LTPS 薄膜晶体管。

作为第三种可选的实现方式，显示面板 10 包括：有源层（poly），第一绝缘层，第一栅极层（gate1），第二绝缘层，第二栅极层（gate2），层间介电层（ILD），第一源漏极层（SD1）以及第一平坦层（PLN1）。也即是，显示面板 10 具有一层源漏极层。

在此种情况下，电源走线 104 可以采用第一源漏极层来布线。也即是，电源走线 104 可以包括一层走线。可选的，电源走线 104 包括第一走线层，第一走线层上的第一平坦层可以为上述实施例所描述的第一有机膜层 105。在该实现方式中，图 7 至图 12 中所示的电源走线 105 可以为电源走线 105 包括的第一层走线。

在本申请实施例中，显示面板 10 具有一层源漏极层的情况下，显示面板 10 可以为低温多晶硅（LTPS）显示面板，该 LTPS 显示面板包括 LTPS 薄膜晶体管。

参考图 2，至少一条电源走线 104 包括在第二方向 Y 上间隔设置的第一信号电源走线 104a 和第二信号电源走线 104b。第一信号电源走线 104a 可以为像素单元 102 提供第一信号，该第一信号电源走线 104a 可以为负极电源走线（称为 VSS 走线）。第二信号电源走线 104b 可以为像素单元 102 提供第二信号，该第二信号电源走线 104b 可以为正极电源走线（称为 VDD 走线）。

通常情况下，在 VSS 走线的设置区域可能会设计其他信号走线，而其他信号走线也可能会双层布线，双层布线之间需要绝缘层进行绝缘。由此，参考图 2，通槽区域 105a 具有用于露出第一信号电源走线 104a 的第一子通槽区域 105a1 和用于露出第二信号电源走线 104b 的第二子通槽区域 105a2。其中，第一子通槽区域 105a1 沿第一方向 X 的长度 k1，小于或等于第二子通槽区域 105a2 沿第一方向 X 的长度 k2。由此可以使得 VSS 走线的设置区域的第一子通槽区域 105a1 设计的较小，使得该区域具有有机膜层对其他信号走线的双层布线进行绝缘。

在本申请实施例中，电源走线 104 在衬底基板 101 上的正投影与阻挡结构 103 在衬底基板 101 上的正投影部分重叠。由此可使得电源走线 104 的一部分位于阻挡结构 103 靠近显示区域 101a 的一侧，以和像素单元 102 连接，且电源走线 104 的另一部分位于阻挡结构 103 远离显示区域 101a 的一侧，以接收电源信号。

可选的，阻挡结构 103 在衬底基板 101 上的正投影可以为环形结构。电源走线 104 中位于阻挡结构 103 靠近显示区域 101a 的一侧的一部分位于阻挡结构

103 围成的区域之内。电源走线 104 中位于阻挡结构 103 远离显示区域 101a 的一侧的另一部分位于阻挡结构 103 围成的区域之外。由此，电源走线 104 可以穿过阻挡结构 103 进入该阻挡结构 103 围成的区域内。其中，阻挡结构 103 中供电源走线 104 穿过的部分也可以称为进线口（port 口）。

结合图 1 和图 2，该阻挡结构 103 可以包括第一阻挡坝 1031，第二阻挡坝 1032 以及第三阻挡坝 1033。其中，第一阻挡坝 1031，第二阻挡坝 1032 以及第三阻挡坝 1033 沿远离显示区域 101a 的方向依次设置。并且，第一阻挡坝 1031，第二阻挡坝 1032 以及第三阻挡坝 1033 中相邻的阻挡坝之间具有间隙。

可选的，通槽区域 105a 可以位于第三阻挡坝 1033 远离显示区域 101a，且还可以位于相邻的阻挡坝之间。图 2 中设计有两个通槽区域 105a，其中一个通槽区域 105a 位于第三阻挡坝 1033 远离显示区域 101a 的一侧，另外一个通槽区域 105a 位于第二阻挡坝 1032 和第三阻挡坝 1033 之间。并且，第一阻挡坝 1031 和第二阻挡坝 1032 之间未设计通槽区域 105a，且第二阻挡坝 1032 和第三阻挡坝 1033 之间的通槽区域 105a 仅位于第一电源信号走线所在的区域，而不位于第二电源信号走线所在的区域。通过该设计方式可以使得阴极层和阻挡坝存在交叠，便于实现显示面板的窄边框。

需要说明的是，第一阻挡坝 1031 和第二阻挡坝 1032 之间，以及第二阻挡坝 1032 和第三阻挡坝 1033 之间可以均设计有通槽区域 105a。

在本申请实施例中，阻挡结构 103 中的每个阻挡坝均包括显示面板中的有机膜层中的至少一层。其中，显示面板 10 中的有机膜层包括：第三有机膜层，第二有机膜层以及第一有机膜层。当然，显示面板 10 中的有机膜层还包括：像素界定层以及支撑层等。

其中，第一有机膜层，第二有机膜层以及第三有机膜层中的其中一个有机膜层位于阻挡结构 103 中任一阻挡坝相邻且未设置通槽区域 105a 的区域。也即是，若相邻阻挡坝之间或阻挡坝的旁边位置要么设置有通槽区域 105a，要么设置一层有机膜层。

可选的，第一阻挡坝 1031，第二阻挡坝 1032 以及第三阻挡坝 1033 的高度可以沿远离显示区域 101a 的方向依次增大。也即是，第一阻挡坝 1031 的高度小于第二阻挡坝 1032 的高度，第二阻挡坝 1032 的高度小于第三阻挡坝 1033 的高度。或者，第一阻挡坝 1031，第二阻挡坝 1032 以及第三阻挡坝 1033 的高度

可以相等。本申请实施例对此不做限定。

在本申请实施例中，显示面板 10 还包括用于封装显示区域 101a 的封装膜层（图中未示出）。该封装膜层可以包括：沿远离衬底基板 101 的方向层叠设置的第一膜层，第二膜层以及第三膜层。

可选的，该第一膜层和该第三膜层可以由无机材料制成，该第二膜层可以由有机材料制成。例如，该第一膜层和该第三膜层可以由 SiNx（氮化硅）、SiOx（氧化硅）和 SiOxNy（氮氧化硅）等一种或多种无机氧化物制成。第二膜层可以由树脂材料制成。该树脂可以为热塑性树脂或热塑性树脂，热塑性树脂可以包括亚克力(PMMA)树脂，热固性树脂可以包括环氧树脂。

需要说明的是，该第二膜层可以位于阻挡结构 103 围成的区域内，第一膜层和第三膜层可以覆盖阻挡结构 103 围成的区域，且覆盖该阻挡结构 103。即第一膜层和第三膜层在衬底基板 101 上的正投影可以位于阻挡结构 103 远离显示区域 101a 的一侧，即可以位于电源走线 104 的第一目标区域 m。

由此，通过对电源走线 104 中位于第一目标区域 m 的第三层走线进行刻蚀，以避免电源走线 104 呈工字型，进而避免封装膜层的第一膜层和第三膜层在该第一目标区域 m 发生裂纹。

可选的，第二膜层可以采用喷墨打印(ink jet printing，IJP)的方法制作。第一膜层和第三膜层可以采用化学气相沉积(chemical vapor deposition，CVD)的方法制作。

在本申请实施例中，电源走线 104 中被显示面板 10 中的有机膜层覆盖的区域中，第三材料层 a3，第二材料层 a2 以及第一材料层 a1 的侧边为平坦侧边，且平坦侧边相对于衬底基板 101 的承载面倾斜。其中，第三材料层 a3 在衬底基板 101 上的正投影位于第二材料层 a2 在衬底基板 101 上的正投影内，第二材料层 a2 在衬底基板 101 上的正投影位于第一材料层 a1 在衬底基板 101 上的正投影内。

综上所述，本申请实施例提供了一种显示面板，该显示面板中的电源走线的第一走线层具有被第一有机膜层的通槽区域露出的第一目标区域，第一走线层位于第一目标区域的第三材料层在衬底基板上的正投影位于第二材料层在衬底基板上的正投影内。第一走线层位于第一目标区域的第二材料层在衬底基板上的正投影位于第一材料层在衬底基板上的正投影内。由此，可以避免显示面

板后续形成的封装膜层在第一目标区域产生裂纹，进而避免水氧沿着裂纹所产生的入侵通道入侵至显示区域。本申请实施例的方案可以保证显示区域的像素单元的发光效果，避免显示区域出现黑斑不良，显示面板的良率较高，显示面板的显示效果较好。

图13是本申请实施例提供的一种显示面板的制备方法的流程图。参考图13，该方法包括:

步骤S101、提供一衬底基板。

参考图3，衬底基板101具有显示区域101a以及围绕显示区域101a的周边区域101b。

步骤S102、在衬底基板的一侧形成多个像素单元，阻挡结构以及至少一条初始电源走线。

其中，多个像素单元102位于显示区域101a，阻挡结构103围绕显示区域101a，每条初始电源走线用于接收电源信号，且和多个像素单元102连接，用于为多个像素单元102提供电源信号。初始电源走线至少包括第一初始走线层，第一初始走线层包括沿远离衬底基板101的方向依次层叠的第一材料层a1，第二材料层a2以及第三材料层a3。

可选的，第一材料层a1的材料和第三材料层a3的材料相同，且第二材料层a2的材料和第一材料层a1以及第三材料层a3的材料不同。

步骤S103、在初始电源走线远离衬底基板的一侧形成初始有机膜层。

在本申请实施例中，初始有机膜层具有至少一个通槽区域105a，该通槽区域105a在衬底基板101上的正投影和阻挡结构103在衬底基板101上的正投影相邻设置。该通槽区域105a用于露出初始电源走线的第一目标区域m。

步骤S104、采用刻蚀工艺刻蚀至少一条初始电源走线的第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始有机膜层，得到至少一条电源走线的第一走线层和第一有机膜层。

参考图11，电源走线104的第一走线层位于第一目标区域m的第三材料层a3在衬底基板101上的正投影位于第二材料层a2在衬底基板101上的正投影内，且电源走线104的第一走线层位于第一目标区域m的第二材料层a2在衬底基板101上的正投影位于第一材料层a1在衬底基板101上的正投影内。

综上所述，本申请实施例提供了一种显示面板的制备方法，该方法制备得

到的显示面板中的电源走线的第一走线层具有被第一有机膜层的通槽区域露出的第一目标区域，第一走线层位于第一目标区域的第三材料层在衬底基板上的正投影位于第二材料层在衬底基板上的正投影内。第一走线层位于第一目标区域的第二材料层在衬底基板上的正投影位于第一材料层在衬底基板上的正投影内。由此，可以避免显示面板后续形成的封装膜层在第一目标区域产生裂纹，进而避免水氧沿着裂纹所产生的入侵通道入侵至显示区域。本申请实施例的方案可以保证显示区域的像素单元的发光效果，避免显示区域出现黑斑不良，显示面板的良率较高，显示面板的显示效果较好。

第一种实现方式，图 14 是本申请实施例提供的另一种显示面板的制备方法的流程图。以电源走线 104 包括第一走线层为例，参考图 14，该方法包括:

步骤 S201、在衬底基板的一侧依次形成有源层，第一绝缘层，第一栅极层，第二绝缘层，第二栅极层以及层间介电层。

在本申请实施例中，有源层包括多个有源图案，每个有源图案可以用于构成像素单元 102 包括的像素电路中一个薄膜晶体管。第一绝缘层用于将有源层和第一栅极层进行绝缘。第一栅极层包括多个第一栅极图案，每个第一栅极图案在衬底基板 101 上的正投影和一个有源图案在衬底基板 101 上的正投影部分重叠，且该重叠区域可以为薄膜晶体管的沟道。第二绝缘层用于将第一栅极层和第二栅极层进行绝缘。第二栅极层包括多个第二栅极图案，每个第二栅极图案可以用于构成像素电路中存储电容的一个极板。层间介电层用于将第二栅极层和后续形成的第一源漏极层进行绝缘。

步骤 S202、在层间介电层远离衬底基板的一侧形成第一源漏极层和初始平坦层。

在本申请实施例中，第一源漏极层至少包括电源走线 104 的第一走线层。第一走线层包括沿远离衬底基板 101 的方向依次层叠的第一材料层 a1，第二材料层 a2 以及第三材料层 a3。

可选的，第一材料层 a1 和第三材料层 a3 的材料可以均为钛（Ti），第二材料层 a2 的材料可以为铝（Al）。也即是，第一走线层可以为 Ti/Al/Ti 的三叠层结构。

在本申请实施例中，该初始平坦层（初始有机膜层）具有至少一个通槽区域 105a，该通槽区域 105a 用于露出第一层走线的第一目标区域 m。并且，该初

始平坦层还包括用于形成显示面板 10 中阻挡结构 103 的图案，例如初始平坦层包括至少一个围绕显示区域101a的环形图案，该环形图案用于形成阻挡结构 103 中的一个阻挡坝。

其中，通槽区域 105a 和用于形成阻挡结构 103 中的一个阻挡坝的环形图案相邻设置，即通槽区域 105a 和阻挡结构 103 相邻设置。

步骤 S203、在初始平坦层远离衬底基板的一侧形成多个像素单元的阳极层。

在本申请实施例中，形成阳极层的过程包括：在初始平坦层远离衬底基板 101 的一侧形成阳极薄膜，采用图案化处理工艺对阳极薄膜进行处理形成多个像素单元 102 的阳极层。其中，图案化处理工艺的过程包括：光刻胶涂覆，曝光，显影，刻蚀以及去除光刻胶。

其中，制备阳极层的显影过程中所采用的显影液会对第一走线层的第一目标区域 m 造成影响，且对第一走线层的第二材料层 a2 的影响较大。

例如，在形成阳极层之前，第一走线层位于第一目标区域 m 的第一材料层 a1 的第一边界 a11，第二材料层 a2 的第二边界 a21 以及第三材料层 a3 的第三边界 a31 共线。在形成阳极层之后，制备阳极层所采用的显影液会对第二材料层 a2 进行侧刻。第一走线层位于第一目标区域 m 的第二材料层 a2 在衬底基板 101 上的正投影位于第三材料层 a3 在衬底基板 101 上的正投影内，且第一走线层位于第一目标区域 m 的第一材料层 a1 的第一边界 a11 以及第三材料层 a3 的第三边界 a31 共线。也即是，在形成阳极层之后，第一走线层呈工字型结构。其中，第一边界 a11，第二边界 a21 以及第三边界 a31 均沿第一方向 X 延伸。

由于后续还需对第一走线层进行刻蚀，为了便于区分刻蚀前和刻蚀后的第一走线层，后续将刻蚀前称为第一初始走线层，刻蚀后称为第一走线层。

步骤 S204、采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始平坦层，得到第一走线层和第一平坦层。

在本申请实施例中，由于第一初始走线层位于第一目标区域 m 的部分暴露在外，并且在上述步骤 S203 中受到阳极层的显影液的影响而呈工字型结构，因此可以采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域 m 的第三材料层 a3，进而得到第一走线层。其中，该工艺可以称为 TTE（Top Ti Etch）工艺。

参考图 11，通过该刻蚀工艺得到的第一走线层中，第一目标区域 m 的第三材料层 a3 在衬底基板 101 上的正投影，位于第一目标区域 m 的第二材料层 a2

在衬底基板 101 上的正投影内。也即是，可以消除第一初始走线层的工字型结构，使得最终的第一层走线呈台阶结构。

需要说明的是，在刻蚀第一目标区域 m 的第三材料层 a3 的过程中，为了保证对第三材料层 a3 的充分刻蚀，还可以刻蚀初始平坦层的一部分，得到最终形成的第一平坦层（第一平坦层即为第一有机膜层 105）。并且，形成的第一平坦层中具有凹槽区域 105b，且第一平坦层位于凹槽区域 105b 的部分的厚度小于位于其他区域的部分的厚度。

参考图 15，刻蚀工艺的过程包括：在初始有机膜层以及第一初始走线层的第一目标区域 m 远离衬底基板的一侧涂覆光刻胶；采用掩膜版对光刻胶进行曝光；采用显影液对光刻胶进行显影，以去除光刻胶中被曝光的部分；采用刻蚀工艺去除第一初始走线层位于第一目标区域的第三材料层以及初始有机膜层未被光刻胶保护的部分；去除剩余的光刻胶。

在本申请实施例中，参考图 2 和图 7，掩膜版具有多个掩膜开口，每个掩膜开口具有沿第一方向 X 延伸的第一掩膜边界。第一掩膜边界用于形成刻蚀后的第三材料层 a3 的第三边界 a31，第一掩膜边界在衬底基板 101 上的正投影位于第一材料层 a1 在衬底基板 101 上的正投影内。并且，第一掩膜边界与第一边界 a11 在第二方向 Y 上的距离大于 3μm。由此可使得第三边界 a13 和第一边界 a11 在第二方向 Y 上的距离大于 3μm。

并且，第一掩膜边界还用于形成刻蚀后的第一有机膜层 105 的凹槽区域 105b 的第一凹槽边界 105b1。其中，第一凹槽边界 105b1 靠近电源走线 104 的第一走线层且沿第一方向 X 延伸。参考图 11，第一有机膜层 105 位于凹槽区域 105b 的厚度，小于凹槽区域 105b 之外的其他区域的厚度。凹槽区域用于覆盖电源走线 104 的第一走线层的第二目标区域 n。该第二目标区域 n 和第一目标区域 m 在第一方向 X 上相邻。

掩膜开口还具有沿第二方向 Y 延伸的第二掩膜边界。通槽区域 105a 位于第二掩膜边界的一侧，该第二掩膜边界用于形成第一有机膜层 105 的凹槽区域 105b 远离通槽区域 105a 且沿第二方向 Y 延伸的第二凹槽边界 105b2。凹槽区域 105b 还具有和通槽区域 105a 相邻且沿第二方向 Y 延伸的第三凹槽边界 105b3。第二凹槽边界 105b2 和第三凹槽边界 105b3 在第一方向 X 上的距离大于 3μm。

步骤 S205、在阳极层远离衬底基板的一侧依次形成像素界定层，发光层以

及阴极层。

在本申请实施例中，像素界定层可以具有多个镂空区域，每个镂空区域可以用于露出阳极层中的一个阳极图案。像素界定层的制备过程包括：在阳极层远离衬底基板 101 的一侧形成像素界定薄膜，采用图案化处理工艺对像素界定薄膜进行处理以得到像素界定层。

如果未采用刻蚀工艺刻蚀第一目标区域 m 的第三材料层 a3（第一走线层呈工字型结构），则像素界定层制备完成后，工字型结构内会残留有像素界定材料。通常该像素界定材料为有机材料（例如聚酰亚胺 PI），因此该像素界定材料会吸附水氧，可能会对显示面板 10 的显示造成一些影响。

但是本申请实施例的方案通过上述步骤 S204 已经消除了第一走线层的工字型结构，因此像素界定层制备完成后，第一走线层的位置通常不会残留有像素界定材料，进而不会对显示面板 10 的显示造成影响。

像素界定层制备完成之后，可以依次制备得到发光层以及阴极层，进而完成多个像素单元 102 的制备，实现显示面板 10 的显示。通常，多个像素单元 102 的阴极层可以为共用膜层，且阴极层除了位于显示区域 101a 之外，还可以位于周边区域 101b。并且，阴极层位于周边区域 101b 的边界位于通槽区域 105a 靠近显示区域 101a 的一侧，避免阴极层通过通槽区域 105a 和不同信号的电源走线 104 直接连接而导致短路。

步骤 S206、在阴极层远离衬底基板的一侧形成封装膜层。

在本申请实施例中，该封装膜层可以包括：沿远离衬底基板 101 的方向层叠设置的第一膜层，第二膜层以及第三膜层。

可选的，该第一膜层和该第三膜层可以由无机材料制成，该第二膜层可以由有机材料制成。例如，该第一膜层和该第三膜层可以由 SiNx（氮化硅）、SiOx（氧化硅）和 SiOxNy（氮氧化硅）等一种或多种无机氧化物制成。第二膜层可以由树脂材料制成。该树脂可以为热塑性树脂或热塑性树脂，热塑性树脂可以包括亚克力(PMMA)树脂，热固性树脂可以包括环氧树脂。

需要说明的是，该第二膜层可以位于阻挡结构 103 围成的区域内，第一膜层和第三膜层可以覆盖阻挡结构 103 围成的区域，且覆盖该阻挡结构 103。即第一膜层和第三膜层在衬底基板 101 上的正投影可以位于阻挡结构 103 远离显示区域 101a 的一侧，即可以位于第一走线层的第一目标区域 m。

由此，通过对第一初始走线层中位于第一目标区域 m 的第三层走线进行刻蚀，以避免最终形成的第一走线层呈工字型，进而避免封装膜层的第一膜层和第三膜层在该第一目标区域 m 发生裂纹。

可选的，第二膜层可以采用 IJP 的方法制作。第一膜层和第三膜层可以采用 CVD 的方法制作。

由于上述步骤 S204 已经去除了第一走线层的工字型结构，因此即使封装膜层的第一膜层和第三膜层覆盖第一目标区域 m，也不会由于工字型结构的存在而发生断裂，而是可以在第一目标区域 m 的台阶结构逐层爬坡，进而避免形成水氧的入侵通道，避免显示区域 101a 出现黑斑不良。

第二种实现方式，图 16 是本申请实施例提供的又一种显示面板的制备方法的流程图。以电源走线 104 包括第一走线层为例，参考图 16，该方法包括：

步骤 S301、在衬底基板的一侧依次形成有源层，第一绝缘层，第一栅极层，第二绝缘层，第二栅极层以及层间介电层。

在本申请实施例中，步骤 S301 的具体过程可以参考上述步骤 S201 中的相关描述，本申请实施例在此不再赘述。

步骤 S302、在层间介电层远离衬底基板的一侧形成第一源漏极层和初始平坦层。

在本申请实施例中，步骤 S302 的具体过程可以参考上述步骤 S202 中的相关描述，本申请实施例在此不再赘述。

步骤 S303、在初始平坦层远离衬底基板的一侧形成多个像素单元的阳极层。

在本申请实施例中，步骤 S303 的具体过程可以参考上述步骤 S203 中的相关描述，本申请实施例在此不再赘述。

步骤 S304、在阳极层远离衬底基板的一侧形成像素界定层。

在本申请实施例中，像素界定层可以具有多个镂空区域，每个镂空区域可以用于露出阳极层中的一个阳极图案。像素界定层的制备过程包括：在阳极层远离衬底基板 101 的一侧形成像素界定薄膜，采用图案化处理工艺对像素界定薄膜进行处理以得到像素界定层。

由于阳极层制备完成之后，未采用刻蚀工艺刻蚀第一目标区域 m 的第三材料层 a3，因此第一走线层呈工字型结构。由此，在像素界定层制备完成后，第一层走线具有内缩区域，且像素界定层的部分材料会位于内缩区域（即工字型

结构内会残留有像素界定材料）。该内缩区域为第一走线层具有第一材料层 a1 和第三材料层 a3，且不具有第二材料层 a2 的区域。

步骤 S305、采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始平坦层，得到第一走线层和第一平坦层。

在本申请实施例中，由于第一初始走线层位于第一目标区域 m 的部分暴露在外，并且在上述步骤 S303 中受到阳极层的显影液的影响而呈工字型结构，且上述步骤 S304 中工字型结构内残留有像素界定材料，因此为了消除工字型结构，以及去除残留的像素界定材料，可以采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域 m 的第三材料层 a3，进而得到第一走线层。其中，该工艺可以称为 TTE 工艺。

参考图 11，通过该刻蚀工艺得到的第一走线层中，第一目标区域 m 的第三材料层 a3 在衬底基板 101 上的正投影，位于第一目标区域 m 的第二材料层 a2 在衬底基板 101 上的正投影内。也即是，可以消除第一初始走线层的工字型结构，使得最终的第一层走线呈台阶结构。并且，可以去除工字型结构中残留的像素界定材料。

需要说明的是，在刻蚀第一目标区域 m 的第三材料层 a3 的过程中，为了保证对第三材料层 a3 的充分刻蚀，还可以刻蚀初始平坦层的一部分，得到最终形成第一平坦层。并且，形成的第一平坦层中具有凹槽区域 105b，且第一平坦层位于凹槽区域 105b 的部分的厚度小于位于其他区域的部分的厚度。

另外，刻蚀工艺的具体过程可以参考上述步骤 S204，本申请实施例在此不再赘述。

步骤 S306、在像素界定层远离衬底基板的一侧依次形成发光层以及阴极层。

像素界定层制备完成之后，可以依次制备得到发光层以及阴极层，进而完成多个像素单元 102 的制备，实现显示面板 10 的显示。通常，多个像素单元 102 的阴极层可以为共用膜层，且阴极层除了位于显示区域 101a 之外，还可以位于周边区域 101b。并且，阴极层位于周边区域 101b 的边界位于通槽区域 105a 靠近显示区域 101a 的一侧，避免阴极层通过通槽区域 105a 和不同信号的电源走线 104 直接连接而导致短路。

步骤 S307、在阴极层远离衬底基板的一侧形成封装膜层。

在本申请实施例中，步骤 S307 的具体过程可以参考上述步骤 S206 中的相

关描述，本申请实施例在此不再赘述。

在上述第一种实现方式和第二种实现方式中，以图 7 中的 DD 方向的截面图为例进行具体介绍。参考图 17 至图 34，步骤包括：形成有源薄膜；对有源薄膜进行图案化处理（涂覆光刻胶，曝光，显影，刻蚀以及去除光刻胶）；形成第一绝缘层；形成第一栅极薄膜；对第一栅极薄膜进行图案化处理（涂覆光刻胶，曝光，显影，刻蚀以及去除光刻胶）；形成第二绝缘层；形成第二栅极薄膜；对第二栅极薄膜进行图案化处理（涂覆光刻胶，曝光，显影，刻蚀以及去除光刻胶）；形成层间介电层；形成第一源漏薄膜（第一源漏薄膜用于形成薄膜晶体管的源极和漏极，以及电源走线的第一层走线），第一源漏薄膜包括第一材料层，第二材料层以及第三材料层；在第一源漏薄膜远离衬底基板的一侧涂覆光刻胶；采用掩膜版对光刻胶进行曝光，并采用显影液对光刻胶进行显影；对第一源漏薄膜进行刻蚀，形成第一走线层；去除剩余的光刻胶；形成第一平坦薄膜；对第一平坦薄膜进行图案化处理（涂覆光刻胶，曝光，显影，刻蚀以及去除光刻胶），图案化处理后形成第一平坦层的通槽区域，露出第一走线层的第一目标区域。图 32 可以看出，对第一平坦薄膜进行图案化处理之后，受到工艺的影响，第二材料层 a2 相对于第一材料层 a1 以及第三材料层 a3 内刻；参考图 33，形成阳极薄膜；对阳极薄膜进行图案化处理（涂覆光刻胶，曝光，显影，刻蚀以及去除光刻胶）。图 34 可以看出，对阳极薄膜进行图案化处理之后，受到工艺的影响，第二材料层 a2 相对于第一材料层 a1 以及第三材料层 a3 进一步内刻。

参考图 35 和图 36，对阳极薄膜进行图案化处理之后，直接形成像素界定薄膜，并对像素界定薄膜进行图案化处理，则会导致第二材料层 a2 相对于第一材料层 a1 以及第三材料层 a3 的内陷区域存在残留的像素界定材料。若后续不对第三材料层 a3 进行刻蚀，则第一走线层呈工字型结构，且工字型结构内存在残留的像素界定材料。由此会导致后续的封装薄膜在该工字型结构所在位置产生裂纹，并由于残留的像素界定材料（有机材料）的存在而形成水氧的入侵通道，影响显示区域的像素单元的良率。

在本申请实施例中，作为一种可选的实现方式，参考图 37 至图 40，对阳极薄膜进行图案化处理之后，对第三材料层 a3 进行刻蚀处理，以消除第一走线层的工字型结构。其中步骤包括：涂覆光刻胶；采用掩膜版对光刻胶进行曝光，

并采用显影液对光刻胶进行显影；对第三材料层进行刻蚀；去除剩余的光刻胶。通过该方式消除了第一走线层的工字型结构，进而可以避免后续像素界定材料的残留，且能够避免后续封装薄膜产生裂纹，保证显示区域中像素单元的良率。

作为另一种可选的实现方式，参考图 41 至图 44，对像素界定薄膜进行图案化处理之后，对第三材料层 a3 进行刻蚀处理，以消除第一走线层的工字型结构以及去除残留的像素界定材料。其中步骤包括：涂覆光刻胶；采用掩膜版对光刻胶进行曝光，并采用显影液对光刻胶进行显影；对第三材料层进行刻蚀；去除剩余的光刻胶。通过该方式消除了第一走线层的工字型结构，且能够去除残留的像素界定材料，避免后续封装薄膜产生裂纹，保证显示区域中像素单元的良率。

第三种实现方式，图 45 是本申请实施例提供的再一种显示面板的制备方法的流程图。以电源走线 104 包括第一层走线和第二层走线为例，参考图 45，该方法包括:

步骤 S401、在衬底基板的一侧依次形成有源层，第一绝缘层，第一栅极层，第二绝缘层，第二栅极层以及层间介电层。

在本申请实施例中，步骤 S401 的具体过程可以参考上述步骤 S201 中的相关描述，本申请实施例在此不再赘述。

步骤 S402、在层间介电层远离衬底基板的一侧形成第一源漏极层，第一初始平坦层，第二源漏极层以及第二初始平坦层。

在本申请实施例中，第一源漏极层至少包括电源走线 104 的第二走线层。第二源漏极层至少包括电源走线 104 的第一走线层。第一走线层在衬底基板 101 上的正投影覆盖第二走线层在衬底基板 101 上的正投影。第一走线层和第二走线层均包括沿远离衬底基板 101 的方向依次层叠的第一材料层 a1，第二材料层 a2 以及第三材料层 a3。

可选的，第一材料层 a1 和第三材料层 a3 的材料可以均为钛（Ti），第二材料层 a2 的材料可以为铝（Al）。也即是，第一走线层和第二走线层均可以为 Ti/Al/Ti 的三叠层结构。

在本申请实施例中，该第一初始平坦层和第二初始平坦层具有至少一个通槽区域 105a。并且，由于第一走线层在衬底基板 101 上的正投影覆盖第二走线层在衬底基板 101 上的正投影，因此该通槽区域 105a 仅可以露出第一走线层的

第一目标区域 m，且不会露出第二走线层。并且，该第一初始平坦层和第二初始平坦层还包括用于形成显示面板 10 中阻挡结构 103 的图案，例如第一初始平坦层和第二初始平坦层均包括至少一个围绕显示区域 101a 的环形图案，该环形图案用于形成阻挡结构 103 中的一个阻挡坝。

其中，通槽区域 105a 和用于形成阻挡结构 103 中的一个阻挡坝的环形图案相邻设置，即通槽区域 105a 和阻挡结构 103 相邻设置。

步骤 S403、在第二初始平坦层远离衬底基板的一侧形成多个像素单元的阳极层。

在本申请实施例中，形成阳极层的过程包括：在第二初始平坦层远离衬底基板 101 的一侧形成阳极薄膜，采用图案化处理工艺对阳极薄膜进行处理形成多个像素单元 102 的阳极层。其中，图案化处理工艺的过程包括：光刻胶涂覆，曝光，显影，刻蚀以及去除光刻胶。

其中，制备阳极层的显影过程中所采用的显影液会对第一走线层的第一目标区域 m 造成影响，且对第一走线层的第二材料层 a2 的影响较大。

例如，在形成阳极层之前，第一走线层位于第一目标区域 m 的第一材料层 a1 的第一边界 a11，第二材料层 a2 的第二边界 a21 以及第三材料层 a3 的第三边界 a31 共线。在形成阳极层之后，制备阳极层所采用的显影液会对第二材料层 a2 进行侧刻。第一走线层位于第一目标区域 m 的第二材料层 a2 在衬底基板 101 上的正投影位于第三材料层 a3 在衬底基板 101 上的正投影内，且第一走线层位于第一目标区域 m 的第一材料层 a1 的第一边界 a11 以及第三材料层 a3 的第三边界 a31 共线。也即是，在形成阳极层之后，第一走线层呈工字型结构。其中，第一边界 a11，第二边界 a21 以及第三边界 a31 均沿第一方向 X 延伸。

由于后续还需对第一走线层进行刻蚀，为了便于区分刻蚀前和刻蚀后的第一走线层，后续将刻蚀前称为第一初始走线层，刻蚀后称为第一走线层。并且，厚度还可能对第一平坦层和第二平坦层进行刻蚀，为了便于描述，后续将刻蚀前第一平坦层和第二平坦层统称为初始平坦层，刻蚀后的第一平坦层和第二平坦层统称为平坦层。

步骤 S404、采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始平坦层，得到第一走线层和平坦层。

在本申请实施例中，由于第一初始走线层位于第一目标区域 m 的部分暴露

在外，并且在上述步骤 S403 中受到阳极层的显影液的影响而呈工字型结构，因此可以采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域 m 的第三材料层 a3，进而得到第一走线层。其中，该工艺可以称为 TTE 工艺。

参考图 11，通过该刻蚀工艺得到的第一走线层中，第一目标区域 m 的第三材料层 a3 在衬底基板 101 上的正投影，位于第一目标区域 m 的第二材料层 a2 在衬底基板 101 上的正投影内。也即是，可以消除第一初始走线层的工字型结构，使得最终的第一层走线呈台阶结构。

需要说明的是，在刻蚀第一目标区域 m 的第三材料层 a3 的过程中，为了保证对第三材料层 a3 的充分刻蚀，还可以刻蚀初始平坦层的一部分，得到最终形成的平坦层。并且，形成的平坦层中具有凹槽区域 105b，且平坦层位于凹槽区域 105b 的部分的厚度小于位于其他区域的部分的厚度。

步骤 S405、在阳极层远离衬底基板的一侧依次形成像素界定层，发光层以及阴极层。

在本申请实施例中，步骤 S405 的具体过程可以参考上述步骤 S205 中的相关描述，本申请实施例在此不再赘述。

步骤 S406、在阴极层远离衬底基板的一侧形成封装膜层。

在本申请实施例中，步骤 S406 的具体过程可以参考上述步骤 S206 中的相关描述，本申请实施例在此不再赘述。

第四种实现方式，图 46 是本申请实施例提供的再一种显示面板的制备方法的流程图。以电源走线 104 包括第一层走线和第二层走线为例，参考图 46，该方法包括:

步骤 S501、在衬底基板的一侧依次形成有源层，第一绝缘层，第一栅极层，第二绝缘层，第二栅极层以及层间介电层。

在本申请实施例中，步骤 S501 的具体过程可以参考上述步骤 S201 中的相关描述，本申请实施例在此不再赘述。

步骤 S502、在层间介电层远离衬底基板的一侧形成第一源漏极层，第一初始平坦层，第二源漏极层以及第二初始平坦层。

在本申请实施例中，步骤 S502 的具体过程可以参考上述步骤 S402 中的相关描述，本申请实施例在此不再赘述。

步骤 S503、在第二初始平坦层远离衬底基板的一侧形成多个像素单元的阳

极层。

在本申请实施例中，步骤 S503 的具体过程可以参考上述步骤 S403 中的相关描述，本申请实施例在此不再赘述。

步骤 S504、在阳极层远离衬底基板的一侧形成像素界定层。

在本申请实施例中，步骤 S504 的具体过程可以参考上述步骤 S304 中的相关描述，本申请实施例在此不再赘述。

步骤 S505、采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始平坦层，得到第一走线层和平坦层。

在本申请实施例中，由于第一初始走线层位于第一目标区域 m 的部分暴露在外，并且在上述步骤 S503 中受到阳极层的显影液的影响而呈工字型结构，且上述步骤 S504 中工字型结构内残留有像素界定材料，因此为了消除工字型结构，以及去除残留的像素界定材料，可以采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域 m 的第三材料层 a3，进而得到第一走线层。其中，该工艺可以称为 TTE 工艺。

参考图 11，通过该刻蚀工艺得到的第一走线层中，第一目标区域 m 的第三材料层 a3 在衬底基板 101 上的正投影，位于第一目标区域 m 的第二材料层 a2 在衬底基板 101 上的正投影内。也即是，可以消除第一初始走线层的工字型结构，使得最终的第一层走线呈台阶结构。并且，可以去除工字型结构中残留的像素界定材料。

需要说明的是，在刻蚀第一目标区域 m 的第三材料层 a3 的过程中，为了保证对第三材料层 a3 的充分刻蚀，还可以刻蚀初始平坦层的一部分，得到最终形成的平坦层。并且，形成的平坦层中具有凹槽区域 105b，且平坦层位于凹槽区域 105b 的部分的厚度小于位于其他区域的部分的厚度。

步骤 S506、像素界定层远离衬底基板的一侧依次形成发光层以及阴极层。

在本申请实施例中，步骤 S506 的具体过程可以参考上述步骤 S306 中的相关描述，本申请实施例在此不再赘述。

步骤 S507、在阴极层远离衬底基板的一侧形成封装膜层。

在本申请实施例中，步骤 S507 的具体过程可以参考上述步骤 S206 中的相关描述，本申请实施例在此不再赘述。

第五种实现方式，图 47 是本申请实施例提供的再一种显示面板 10 的制备

方法的流程图。以电源走线 104 包括第一走线层，第二走线层以及第三走线层为例，参考图 47，该方法包括:

步骤 S601、在衬底基板的一侧依次形成有源层，第一绝缘层，第一栅极层，第二绝缘层，第二栅极层，第三绝缘层，氧化物层，第四绝缘层，第三栅极层以及层间介电层。

在本申请实施例中，有源层包括多个有源图案，每个有源图案可以用于构成像素单元 102 包括的像素电路中一个薄膜晶体管。第一绝缘层用于将有源层和第一栅极层进行绝缘。第一栅极层包括多个第一栅极图案，每个第一栅极图案在衬底基板 101 上的正投影和一个有源图案在衬底基板 101 上的正投影部分重叠，且该重叠区域可以为薄膜晶体管的沟道。第二绝缘层用于将第一栅极层和第二栅极层进行绝缘。第二栅极层包括多个第二栅极图案和多个第三栅极图案，每个第二栅极图案可以用于构成像素电路中存储电容的一个极板，每个第三栅极图案可以用于构成像素电路中氧化物薄膜晶体管的底栅。第三绝缘层用于将第二栅极层和氧化物层进行绝缘。氧化物层包括多个氧化物图案，每个氧化物图案用于构成氧化物薄膜晶体管。第四绝缘层用于将氧化物层和第三栅极层绝缘。第三栅极层至少包括多个第四栅极图案，每个第四栅极图案可以用于构成氧化物薄膜晶体管的顶栅。层间介电层用于将第三栅极层和后续形成的第一源漏极层进行绝缘。

步骤 S602、在层间介电层远离衬底基板的一侧形成第一源漏极层，第一初始平坦层，第二源漏极层，第二初始平坦层，第三源漏极层以及第三初始平坦层。

在本申请实施例中，第一源漏极层至少包括电源走线 104 的第三走线层。第二源漏极层至少包括电源走线 104 的第二走线层。第三源漏极层至少包括电源走线 104 的第一走线层，第一走线层在衬底基板 101 上的正投影覆盖第二走线层在衬底基板 101 上的正投影，且覆盖第三走线层在衬底基板 101 上的正投影。第一走线层，第二走线层以及第三走线层均包括沿远离衬底基板 101 的方向依次层叠的第一材料层 a1，第二材料层 a2 以及第三材料层 a3。

可选的，第一材料层 a1 和第三材料层 a3 的材料可以均为钛（Ti），第二材料层 a2 的材料可以为铝（Al）。也即是，第一走线层，第二走线层以及第三走线层均可以为 Ti/Al/Ti 的三叠层结构。

在本申请实施例中，该第一初始平坦层，第二初始平坦层以及第三初始平坦层具有至少一个通槽区域 105a。并且，由于第一走线层在衬底基板 101 上的正投影覆盖第二走线层以及第三走线层在衬底基板 101 上的正投影，因此该通槽区域 105a 仅可以露出第一走线层的第一目标区域 m，且不会露出第二走线层和第三走线层。并且，该第一初始平坦层，第二初始平坦层以及第三初始平坦层还包括用于形成显示面板 10 中阻挡结构 103 的图案，例如第一初始平坦层，第二初始平坦层以及第三初始平坦层均包括至少一个围绕显示区域 101a 的环形图案，该环形图案用于形成阻挡结构 103 中的一个阻挡坝。

其中，通槽区域 105a 和用于形成阻挡结构 103 中的一个阻挡坝的环形图案相邻设置，即通槽区域 105a 和阻挡结构 103 相邻设置。

步骤 S603、在第三初始平坦层远离衬底基板的一侧形成多个像素单元的阳极层。

在本申请实施例中，形成阳极层的过程包括：在第三初始平坦层远离衬底基板 101 的一侧形成阳极薄膜，采用图案化处理工艺对阳极薄膜进行处理形成多个像素单元 102 的阳极层。其中，图案化处理工艺的过程包括：光刻胶涂覆，曝光，显影，刻蚀以及去除光刻胶。

其中，制备阳极层的显影过程中所采用的显影液会对第一走线层的第一目标区域 m 造成影响，且对第一走线层的第二材料层 a2 的影响较大。

例如，在形成阳极层之前，第一走线层位于第一目标区域 m 的第一材料层 a1 的第一边界 a11，第二材料层 a2 的第二边界 a21 以及第三材料层 a3 的第三边界 a31 共线。在形成阳极层之后，制备阳极层所采用的显影液会对第二材料层 a2 进行侧刻。第一走线层位于第一目标区域 m 的第二材料层 a2 在衬底基板 101 上的正投影位于第三材料层 a3 在衬底基板 101 上的正投影内，且第一走线层位于第一目标区域 m 的第一材料层 a1 的第一边界 a11 以及第三材料层 a3 的第三边界 a31 共线。也即是，在形成阳极层之后，第一走线层呈工字型结构。其中，第一边界 a11，第二边界 a21 以及第三边界 a31 均沿第一方向 X 延伸。

由于后续还需对第一走线层进行刻蚀，为了便于区分刻蚀前和刻蚀后的第一走线层，后续将刻蚀前称为第一初始走线层，刻蚀后称为第一走线层。并且，厚度还可能对第一平坦层，第二平坦层以及第三平坦层进行刻蚀，为了便于描述，后续将刻蚀前的第一平坦层，第二平坦层以及第三平坦层统称为初始平坦

层，刻蚀后的第一平坦层，第二平坦层以及第三平坦层统称为平坦层。

步骤 S604、采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始平坦层，得到第一走线层和平坦层。

在本申请实施例中，步骤 S604 的具体过程可以参考上述步骤 S404 中的相关描述，本申请实施例在此不再赘述。

步骤 S605、在阳极层远离衬底基板的一侧依次形成像素界定层，发光层以及阴极层。

在本申请实施例中，步骤 S605 的具体过程可以参考上述步骤 S205 中的相关描述，本申请实施例在此不再赘述。

步骤 S606、在阴极层远离衬底基板的一侧形成封装膜层。

在本申请实施例中，步骤 S606 的具体过程可以参考上述步骤 S206 中的相关描述，本申请实施例在此不再赘述。

第六种实现方式，图 48 是本申请实施例提供的再一种显示面板的制备方法的流程图。以电源走线 104 包括第一层走线，第二层走线以及第三走线层为例，参考图 48，该方法包括:

步骤 S701、在衬底基板的一侧依次形成有源层，第一绝缘层，第一栅极层，第二绝缘层，第二栅极层，第三绝缘层，氧化物层，第四绝缘层，第三栅极层以及层间介电层。

在本申请实施例中，步骤 S701 的具体过程可以参考上述步骤 S601 中的相关描述，本申请实施例在此不再赘述。

步骤 S702、在层间介电层远离衬底基板的一侧形成第一源漏极层，第一初始平坦层，第二源漏极层，第二初始平坦层，第三源漏极层以及第三初始平坦层。

在本申请实施例中，步骤 S702 的具体过程可以参考上述步骤 S602 中的相关描述，本申请实施例在此不再赘述。

步骤 S703、在第三初始平坦层远离衬底基板的一侧形成多个像素单元的阳极层。

在本申请实施例中，步骤 S703 的具体过程可以参考上述步骤 S603 中的相关描述，本申请实施例在此不再赘述。

步骤 S704、在阳极层远离衬底基板的一侧形成像素界定层。

在本申请实施例中，步骤 S704 的具体过程可以参考上述步骤 S304 中的相关描述，本申请实施例在此不再赘述。

步骤 S705、采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始平坦层，得到第一走线层和平坦层。

在本申请实施例中，步骤 S705 的具体过程可以参考上述步骤 S505 中的相关描述，本申请实施例在此不再赘述。

步骤 S706、像素界定层远离衬底基板的一侧依次形成发光层以及阴极层。

在本申请实施例中，步骤 S706 的具体过程可以参考上述步骤 S306 中的相关描述，本申请实施例在此不再赘述。

步骤 S507、在阴极层远离衬底基板的一侧形成封装膜层。

在本申请实施例中，步骤 S707 的具体过程可以参考上述步骤 S206 中的相关描述，本申请实施例在此不再赘述。

在本申请实施例中，参考图 49 和图 50 可以看出，第一走线层未被有机膜层保护的区域（第一目标区域）会呈工字型结构，且被有机膜层保护的区域不会呈工字型结构。并且，参考图 51，像素界定层制备完成之后，工字型结构内会存在残留的像素界定材料。

为了避免第一走线层未被有机膜层保护的区域呈工字型结构，可以采用刻蚀工艺刻蚀第一走线层的第三材料层 a3。参考图 52，刻蚀完成后，可能依然会存在第二材料层 a2 的内刻。由此，参考图 53 和图 54，为了确保工字型结构的去除，需保证第三走线层 a3 的第三边界的和第一走线层 a1 的第一边界之间的距离大于 3μm。

综上所述，本申请实施例提供了一种显示面板的制备方法，该方法制备得到的显示面板中的电源走线的第一走线层具有被第一有机膜层的通槽区域露出的第一目标区域，第一走线层位于第一目标区域的第三材料层在衬底基板上的正投影位于第二材料层在衬底基板上的正投影内。第一走线层位于第一目标区域的第二材料层在衬底基板上的正投影位于第一材料层在衬底基板上的正投影内。由此，可以避免显示面板后续形成的封装膜层在第一目标区域产生裂纹，进而避免水氧沿着裂纹所产生的入侵通道入侵至显示区域。本申请实施例的方案可以保证显示区域的像素单元的发光效果，避免显示区域出现黑斑不良，显示面板的良率较高，显示面板的显示效果较好。

图 55 是本申请实施例提供的一种显示装置的结构示意图。参考图 55，该显示装置包括：供电组件 20 以及如上述实施例提供的显示面板 10。其中，供电组件 20 用于为显示面板 10 供电。

可选的，该显示装置可以为 LTPO 显示装置，LTPS 显示装置，OLED 显示装置。该显示装置可以为任意适当的显示装置，包括但不限于手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪以及电子书等任何具有显示功能的产品或部件。

由于显示装置可以与前面实施例描述的显示面板具有基本相同的技术效果，因此，出于简洁的目的，此处不再重复描述显示装置的技术效果。

本申请的实施方式部分使用的术语仅用于对本申请的实施例进行解释，而非旨在限定本申请。除非另作定义，本申请的实施方式使用的技术术语或者科学术语应当为本申请所属领域内具有一般技能的人士所理解的通常意义。

本申请的实施方式部分使用的术语仅用于对本申请的实施例进行解释，而非旨在限定本申请。除非另作定义，本申请的实施方式使用的技术术语或者科学术语应当为本申请所属领域内具有一般技能的人士所理解的通常意义。本申请专利申请说明书以及权利要求书中使用的“第一”、“第二”、“第三”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。同样，“一个”或者“一”等类似词语也不表示数量限制，而是表示存在至少一个。“包括”或者“包含”等类似的词语意指出现在“包括”或者“包含”前面的元件或者物件涵盖出现在“包括”或者“包含”后面列举的元件或者物件及其等同，并不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系，当被描述对象的绝对位置改变后，则所述相对位置关系也可能相应地改变。

以上所述仅为本申请的可选实施例，并不用以限制本申请，凡在本申请的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本申请的保护范围之内。

权 利 要 求 书

1.一种显示面板（10），其特征在于，所述显示面板（10）包括:

衬底基板（101），所述衬底基板（101）具有显示区域（101a）以及围绕所述显示区域（101a）的周边区域（101b）；

多个像素单元（102），所述多个像素单元（102）位于所述显示区域（101a）；

阻挡结构（103），所述阻挡结构（103）围绕所述显示区域（101a）；

至少一条电源走线（104），位于所述衬底基板（101）的一侧，每条所述电源走线（104）用于接收电源信号，且与所述多个像素单元（102）连接;

第一有机膜层（105），所述第一有机膜层（105）位于所述电源走线（104）远离所述衬底基板（101）的一侧，且所述第一有机膜层（105）具有至少一个通槽区域（105a），所述通槽区域（105a）在所述衬底基板（101）上的正投影和所述阻挡结构（103）在所述衬底基板（101）上的正投影相邻设置，且所述通槽区域（105a）用于露出所述电源走线（104）的第一目标区域（m）；

其中，所述电源走线（104）至少包括第一走线层，所述第一走线层包括沿远离所述衬底基板（101）的方向依次层叠的第一材料层（a1），第二材料层（a2）以及第三材料层（a3），所述第一走线层位于所述第一目标区域（m）的第三材料层（a3）在所述衬底基板（101）上的正投影位于所述第二材料层（a2）在所述衬底基板（101）上的正投影内，且所述第一走线层位于所述第一目标区域（m）的第二材料层（a2）在所述衬底基板（101）上的正投影位于所述第一材料层（a1）在所述衬底基板（101）上的正投影内。

2.根据权利要求 1 所述的显示面板，其特征在于，所述第一走线层位于所述第一目标区域（m）的第一材料层（a1）具有沿第一方向（X）延伸的第一边界（a11），所述第一走线层位于所述第一目标区域（m）的第二材料层（a2）具有沿第一方向（X）延伸的第二边界（a21），所述第一走线层位于所述第一目标区域（m）的第三材料层（a3）具有沿第一方向（X）延伸的第三边界（a31）；

其中，所述第一边界（a11）与所述第三边界（a31）在第二方向（Y）上的距离大于 3 微米，所述第二边界（a21）位于所述第一边界（a11）和所述第三边界（a31）之间，所述第二方向（Y）和所述第一方向（X）垂直。

3.根据权利要求 1 或 2 所述的显示面板，其特征在于，所述第一有机膜层（105）具有凹槽区域（105b），所述第一有机膜层（105）位于所述凹槽区域（105b）的厚度，小于除所述凹槽区域（105b）之外的其他区域的厚度，所述凹槽区域（105b）用于覆盖所述第一走线层的第二目标区域（n）；

其中，所述第二目标区域（n）和所述第一目标区域（m）在所述第一方向（X）上相邻。

4.根据权利要求 3 所述的显示面板，其特征在于，所述凹槽区域（105b）具有靠近所述第一走线层且沿第一方向（X）延伸的第一凹槽边界（105b1），所述第一走线层位于所述第一目标区域（m）的第三材料层（a3）具有沿所述第一方向（X）延伸的第三边界（a31）；

其中，所述第一凹槽边界（105b1）在所述衬底基板（101）上的正投影，与所述第三边界（a31）在所述衬底基板（101）上的正投影共线。

5.根据权利要求 4 所述的显示面板，其特征在于，所述凹槽区域（105b）还具有远离所述通槽区域(105a)且沿第二方向(Y)延伸的第二凹槽边界(105b2)，以及和所述通槽区域（105a）相邻且沿所述第二方向（Y）延伸的第三凹槽边界（105b3）；其中，所述第二方向（Y）和所述第一方向（X）垂直;

所述第二凹槽边界（105b2）和所述第三凹槽边界（105b3）在所述第一方向（X）上的距离大于 3 微米。

6.根据权利要求 1 至 5 任一所述的显示面板，其特征在于，所述电源走线（104）包括沿远离所述衬底基板（101）的方向依次层叠的第三走线层，第二走线层以及所述第一走线层；所述显示面板（10）包括：位于所述第三走线层和所述第二走线层之间的第三有机膜层，以及位于所述第二走线层和所述第一走线层之间的第二有机膜层，所述第一有机膜层（105）位于所述第一走线层远离所述衬底基板（101）的一侧;

其中，所述第三走线层和所述第二走线层通过所述第三有机膜层中的开口连接，所述第二走线层和所述第一走线层通过所述第二有机膜层中的开口连接;

所述通槽区域（105a）用于露出所述第一走线层的第一目标区域（m）。

7.根据权利要求 1 至 5 任一所述的显示面板，其特征在于，所述电源走线（104）包括沿远离所述衬底基板（101）的方向依次层叠的第二走线层以及所述第一走线层；所述显示面板（10）包括：位于所述第二走线层和所述第一走线层之间的第二有机膜层，所述第一有机膜层（105）位于所述第一走线层远离所述衬底基板（101）的一侧；

其中，所述第二走线层和所述第一走线层通过所述第二有机膜层中的开口连接；所述通槽区域（105a）用于露出所述第一走线层的第一目标区域（m）。

8.根据权利要求 1 至 7 任一所述的显示面板，其特征在于，所述至少一条电源走线(104)包括在所述第二方向(Y)上方间隔设置的第一信号电源走线(104a)和第二信号电源走线（104b），所述通槽区域（105a）具有用于露出所述第一信号电源走线（104a）的第一子通槽区域（105a1）和用于露出所述第二信号电源走线（104b）的第二子通槽区域（105a2）；

其中，所述第一子通槽区域（105a1）沿所述第一方向（X）的长度，小于或等于所述第二子通槽区域（105a2）沿所述第一方向（X）的长度。

9.根据权利要求 1 至 8 任一所述的显示面板，其特征在于，所述第二材料层（a2）位于所述第一目标区域（m）的部分的厚度，小于或等于所述第二材料层（a2）位于所述其他区域的部分的厚度。

10.根据权利要求 9 所述的显示面板，其特征在于，在所述第二材料层（a2）位于所述第一目标区域（m）的部分的厚度小于所述第二材料层（a2）位于所述其他区域的部分的厚度的情况下，所述第二材料层（a2）位于所述第一目标区域（m）的部分远离所述衬底基板（101）的表面凹凸不平。

11.根据权利要求 1 至 10 任一所述的显示面板，其特征在于，所述阻挡结构（103）包括：沿远离所述显示区域（101a）依次设置的第一阻挡坝（1031），第二阻挡坝（1032）以及第三阻挡坝（1033）；

其中，所述第一有机膜层（105）具有两个所述通槽区域（105a），其中一个所述通槽区域（105a）位于所述第三阻挡坝（1033）远离所述显示区域（101a）的一侧，另外一个所述通槽区域（105a）位于所述第二阻挡坝（1032）和所述第三阻挡坝（1033）之间。

12.根据权利要求 11 所述的显示面板，其特征在于，所述阻挡结构（103）中的每个阻挡坝均包括所述显示面板（10）中的有机膜层中的至少一层，所述显示面板（10）中的有机膜层包括：第三有机膜层，第二有机膜层以及所述第一有机膜层；

其中，所述第一有机膜层，所述第二有机膜层以及所述第三有机膜层中的其中一个有机膜层位于所述阻挡结构（103）中的任一阻挡坝相邻且未设置所述通槽区域（105a）的区域。

13.根据权利要求 1 至 12 任一所述的显示面板，其特征在于，所述电源走线（104）中被所述显示面板（10）中的有机膜层覆盖的区域中，所述第三材料层（a3），所述第二材料层（a2）以及所述第一材料层（a1）的侧边为平坦侧边，且所述平坦侧边相对于所述衬底基板（101）的承载面倾斜；

其中，所述第三材料层（a3）在所述衬底基板（101）上的正投影位于所述第二材料层（a2）在所述衬底基板（101）上的正投影内，所述第二材料层（a2）在所述衬底基板（101）上的正投影位于所述第一材料层（a1）在所述衬底基板（101）上的正投影内。

14.一种显示面板的制备方法，其特征在于，所述方法包括：

提供一衬底基板（101），所述衬底基板（101）具有显示区域（101a）以及围绕所述显示区域（101a）的周边区域（101b）；

在所述衬底基板（101）的一侧形成多个像素单元（102），阻挡结构（103）以及至少一条初始电源走线，所述多个像素单元（102）位于所述显示区域（101a），所述阻挡结构（103）围绕所述显示区域（101a），每条所述初始电源走线用于接收电源信号，且与所述多个像素单元（102）连接；所述初始电源走线至少包括第一初始走线层，所述第一初始走线层包括沿远离所述衬底基板

（101）的方向依次层叠的第一材料层（a1），第二材料层（a2）以及第三材料层（a3）；

在所述初始电源走线远离所述衬底基板（101）的一侧形成初始有机膜层，所述初始有机膜层具有至少一个通槽区域（105a），所述通槽区域（105a）在所述衬底基板（101）上的正投影和所述阻挡结构（103）在所述衬底基板（101）上的正投影相邻设置，且所述通槽区域（105a）用于露出所述初始电源走线的第一目标区域（m）；

采用刻蚀工艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域（m）的第三材料层（a3）以及刻蚀所述初始有机膜层，得到至少一条电源走线（104）的第一走线层和第一有机膜层（105），所述第一走线层位于所述第一目标区域（m）的第三材料层（a3）在所述衬底基板（101）上的正投影位于所述第二材料层（a2）在所述衬底基板（101）上的正投影内，且所述第一走线层位于所述第一目标区域（m）的第二材料层（a2）在所述衬底基板（101）上的正投影位于所述第一材料层（a1）在所述衬底基板（101）上的正投影内。

15.根据权利要求 14 所述的方法，其特征在于，形成多个像素单元（102）包括：在所述初始有机膜层远离所述衬底基板（101）的一侧依次形成阳极层，像素界定层，发光层以及阴极层；

所述采用刻蚀工艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域（m）的第三材料层（a3）以及刻蚀所述初始有机膜层，包括：

在形成所述阳极层之后，且在形成所述像素界定层之前，所述采用刻蚀工艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域（m）的第三材料层（a3）以及刻蚀所述初始有机膜层。

16.根据权利要求 15 所述的方法，其特征在于，形成所述阳极层之前，所述第一初始走线层位于所述第一目标区域（m）的第一材料层（a1）的第一边界（a11），第二材料层（a2）的第二边界（a21）以及第三材料层（a3）的第三边界（a31）共线；

形成所述阳极层之后，所述第一初始走线层位于所述第一目标区域（m）的第二材料层（a2）在所述衬底基板（101）上的正投影位于所述第三材料层（a3）在所述衬底基板（101）上的正投影内，且所述第一初始走线层位于所述第一目标区域（m）的第一材料层（a1）的第一边界（a11）以及第三材料层（a3）的第三边界（a31）共线;

其中，所述第一边界（a11），所述第二边界（a21）以及所述第三边界（a31）均沿第一方向（X）延伸。

17.根据权利要求 16 所述的方法，其特征在于，形成多个像素单元（102）包括：在所述第一有机膜层（105）远离所述衬底基板（101）的一侧依次形成阳极层，像素界定层，发光层以及阴极层;

所述采用刻蚀工艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域（m）的第三材料层（a3）以及刻蚀所述初始有机膜层，包括:

在形成所述像素界定层之后，且在形成所述发光层之前，所述采用刻蚀工艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域（m）的第三材料层（a3）以及刻蚀所述初始有机膜层。

18.根据权利要求 17 所述的方法，其特征在于，形成所述像素界定层之前，第一初始走线层位于所述第一目标区域（m）的第二材料层（a2）在所述衬底基板（101）上的正投影位于所述第三材料层（a3）在所述衬底基板（101）上的正投影内，且所述第一初始走线层位于所述第一目标区域(m)的第一材料层(a1)的第一边界（a11）以及第三材料层（a3）的第三边界（a31）共线;

形成所述像素界定层之后，所述像素界定层的部分材料位于内缩区域，所述内缩区域为所述第一初始走线层具有第一材料层（a1）和第三材料层（a3），且不具有第二材料层（a2）的区域;

在所述采用刻蚀工艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域（m）的第三材料层（a3）以及刻蚀所述初始有机膜层之后，所述像素界定层位于所述内缩区域的部分材料被去除。

19.根据权利要求 14 至 18 任一所述的方法，其特征在于，所述采用刻蚀工艺刻蚀所述至少一条初始电源走线的所述第一初始走线层位于所述第一目标区域（m）的第三材料层（a3）以及刻蚀所述初始有机膜层，包括:

在所述第一初始走线层远离所述衬底基板（101）的一侧涂覆光刻胶;

采用掩膜版对所述光刻胶进行曝光;

采用显影液对所述光刻胶进行显影，以去除所述光刻胶中被曝光的部分;

采用刻蚀工艺去除所述第一初始走线层位于所述第一目标区域（m）的第三材料层（a3）以及所述初始有机膜层未被光刻胶保护的部分;

去除剩余的光刻胶。

20.根据权利要求 19 所述的方法，其特征在于，所述掩膜版具有多个掩膜开口，每个掩膜开口在所述衬底基板（101）上的正投影与所述通槽区域（105a）部分重叠，且和所述初始电源走线的第一目标区域（m）部分重叠;

所述掩膜开口具有沿第一方向（X）延伸的第一掩膜边界，所述第一掩膜边界用于形成刻蚀后的所述第三材料层（a3）的第三边界（a31），且所述第一掩膜边界在所述衬底基板（101）上的正投影位于所述第一材料层（a1）在所述衬底基板（101）上的正投影内，所述第一掩膜边界与所述第一边界（a11）在第二方向（Y）上的距离大于 3 微米，所述第二方向（Y）和所述第一方向（X）垂直。

21.根据权利要求 20 所述的方法，其特征在于，所述第一掩膜边界还用于形成刻蚀后的所述第一有机膜层（105）的凹槽区域（105b）的第一凹槽边界（105b1），所述第一凹槽边界（105b1）靠近所述第一走线层且沿所述第一方向（X）延伸;

所述第一有机膜层（105）位于所述凹槽区域（105b）的厚度，小于除所述凹槽区域（105b）之外的其他区域的厚度，所述凹槽区域（105b）用于覆盖所述电源走线（104）的第二目标区域（n），所述第二目标区域（n）和所述第一目标区域（m）在所述第一方向（X）上相邻。

22.根据权利要求 20 或 21 所述的方法，其特征在于，所述掩膜开口还具有

沿第二方向（Y）延伸的第二掩膜边界，所述通槽区域（105a）位于所述第二掩膜边界的一侧，所述第二掩膜边界用于形成所述第一有机膜层（105）的凹槽区域（105b）远离所述通槽区域（105a）且沿所述第二方向（Y）延伸的第二凹槽边界（105b2）；所述凹槽区域（105b）还具有和所述通槽区域（105a）相邻且沿所述第二方向（Y）延伸的第三凹槽边界（105b3）；

其中，所述第二凹槽边界（105b2）和所述第三凹槽边界（105b3）在所述第一方向（X）上的距离大于 3 微米。

23.根据权利要求 14 至 22 任一所述的方法，其特征在于，形成所述电源走线（104）包括：在所述衬底基板（101）的一侧形成第一走线层；

或者，形成所述电源走线（104）包括：在所述衬底基板（101）的一侧依次形成第二走线层，第二有机膜层以及所述第一走线层，所述第一走线层和所述第二走线层通过所述第二有机膜层中的开口连接；

又或者，形成所述电源走线（104）包括：在所述衬底基板（101）的一侧依次形成第三走线层，第三有机膜层，第二走线层，第二有机膜层以及所述第一走线层，所述第一走线层和所述第二走线层通过所述第二有机膜层中的开口连接，所述第二走线层和所述第三走线层通过所述第三有机膜层中的开口连接；

其中，所述通槽区域（105a）用于露出所述第一走线层的第一目标区域（m）。

24.一种显示装置，其特征在于，所述显示装置包括供电组件以及如权利要求 1 至 13 任一所述的显示面板（10）；

其中，所述供电组件用于为显示面板（10）供电。

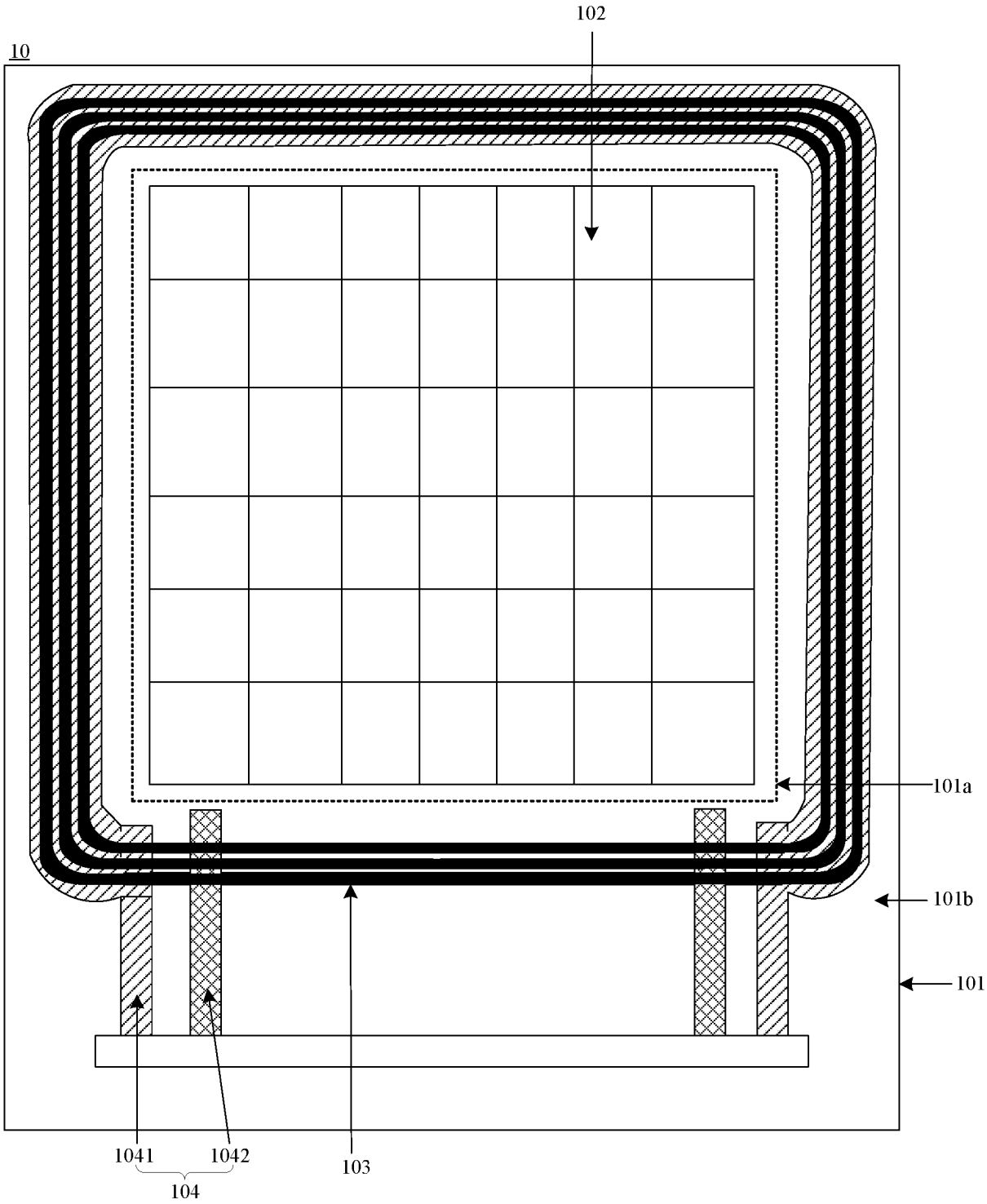


图 1

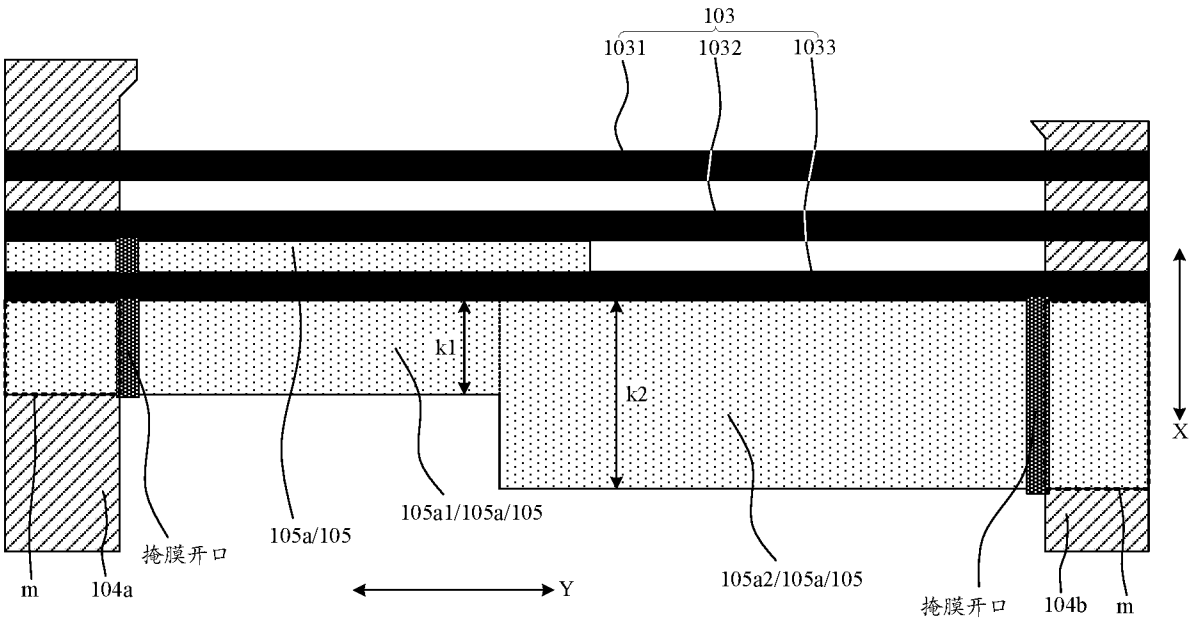

103
1031
1032
1033
k1
k2
X
Y
m
104a
掩膜开口
105a/105
105a1/105a/105
105a2/105a/105
掩膜开口
104b
m

图 2

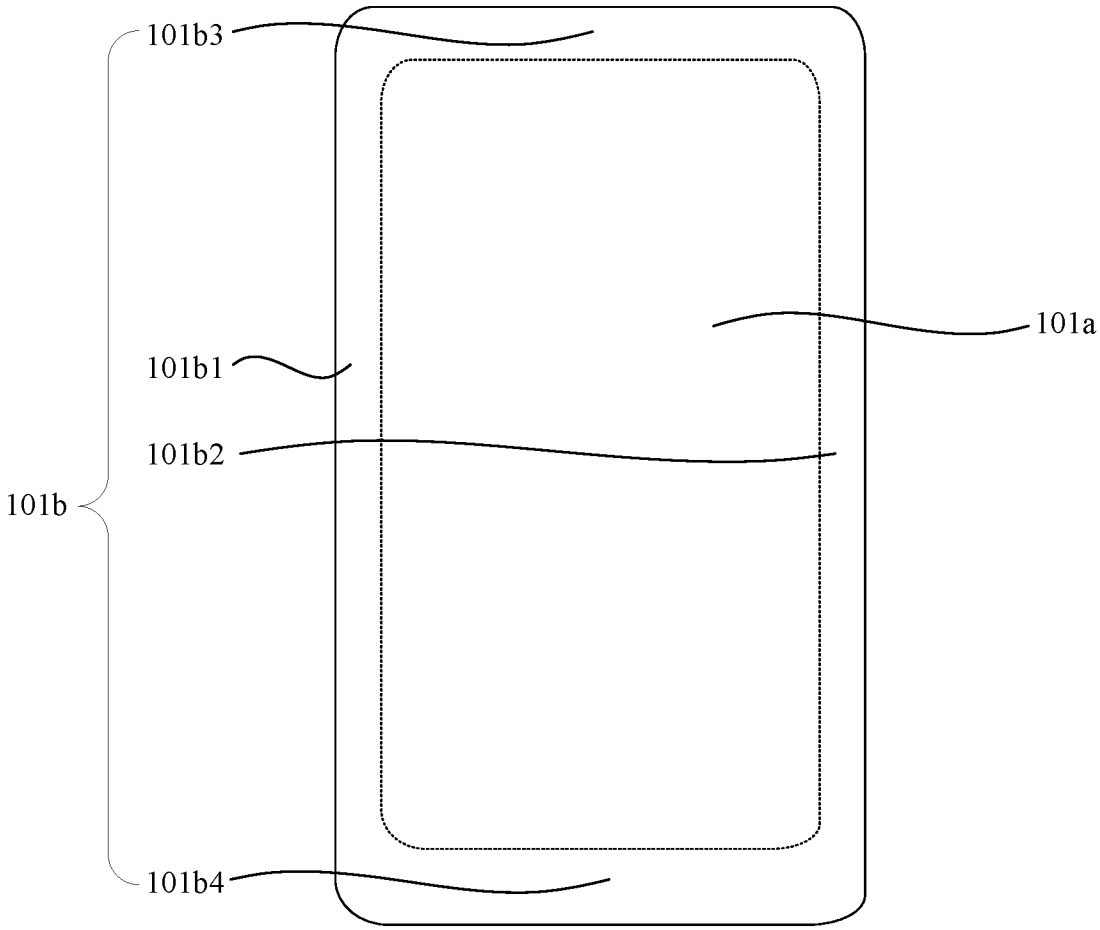

101b3
101a
101b1
101b2
101b
101b4

图 3

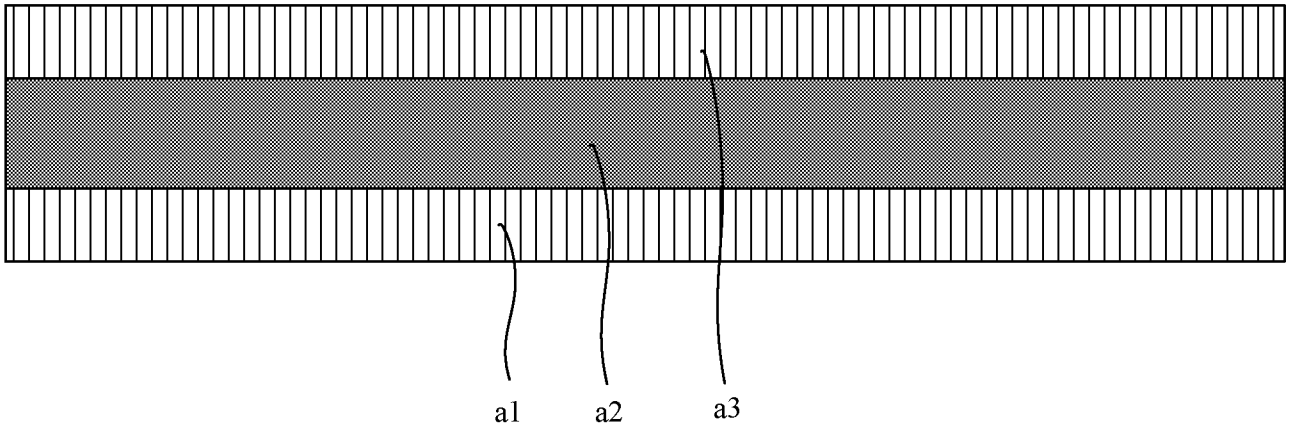


图 4

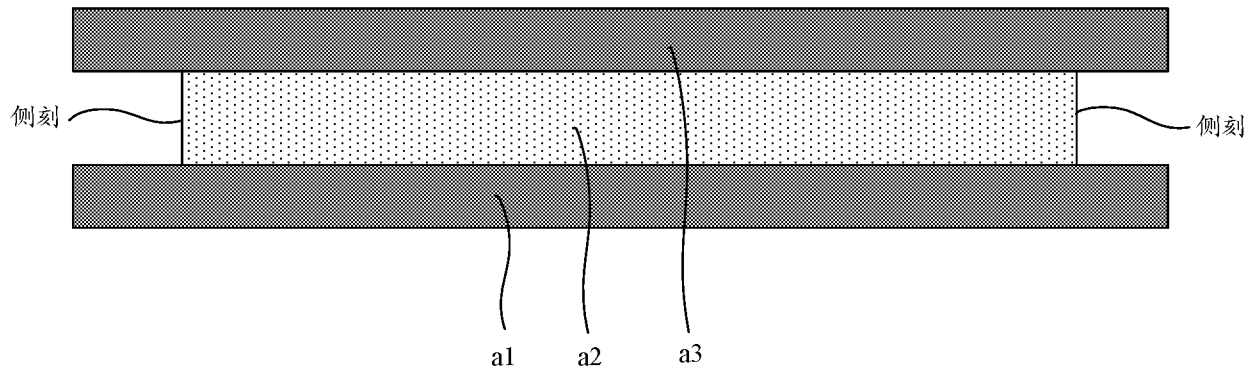


图 5

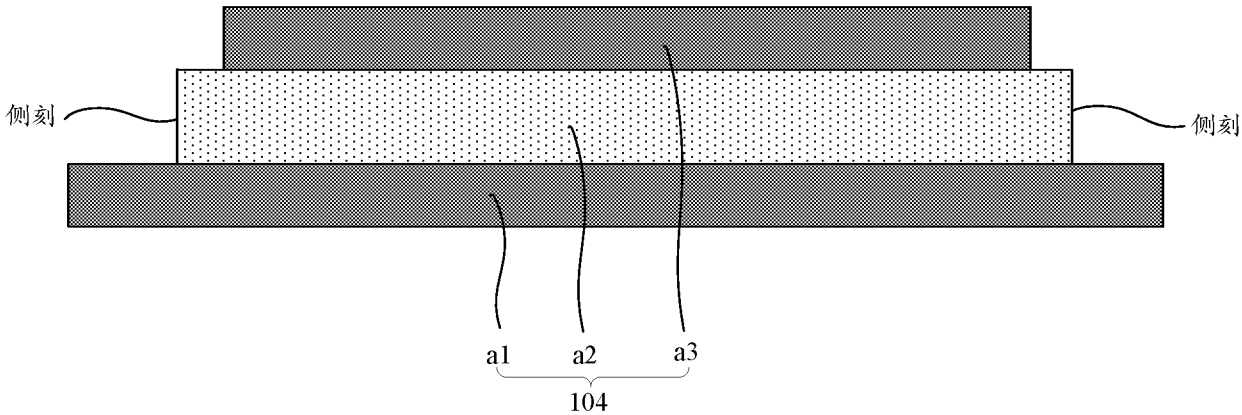


图 6

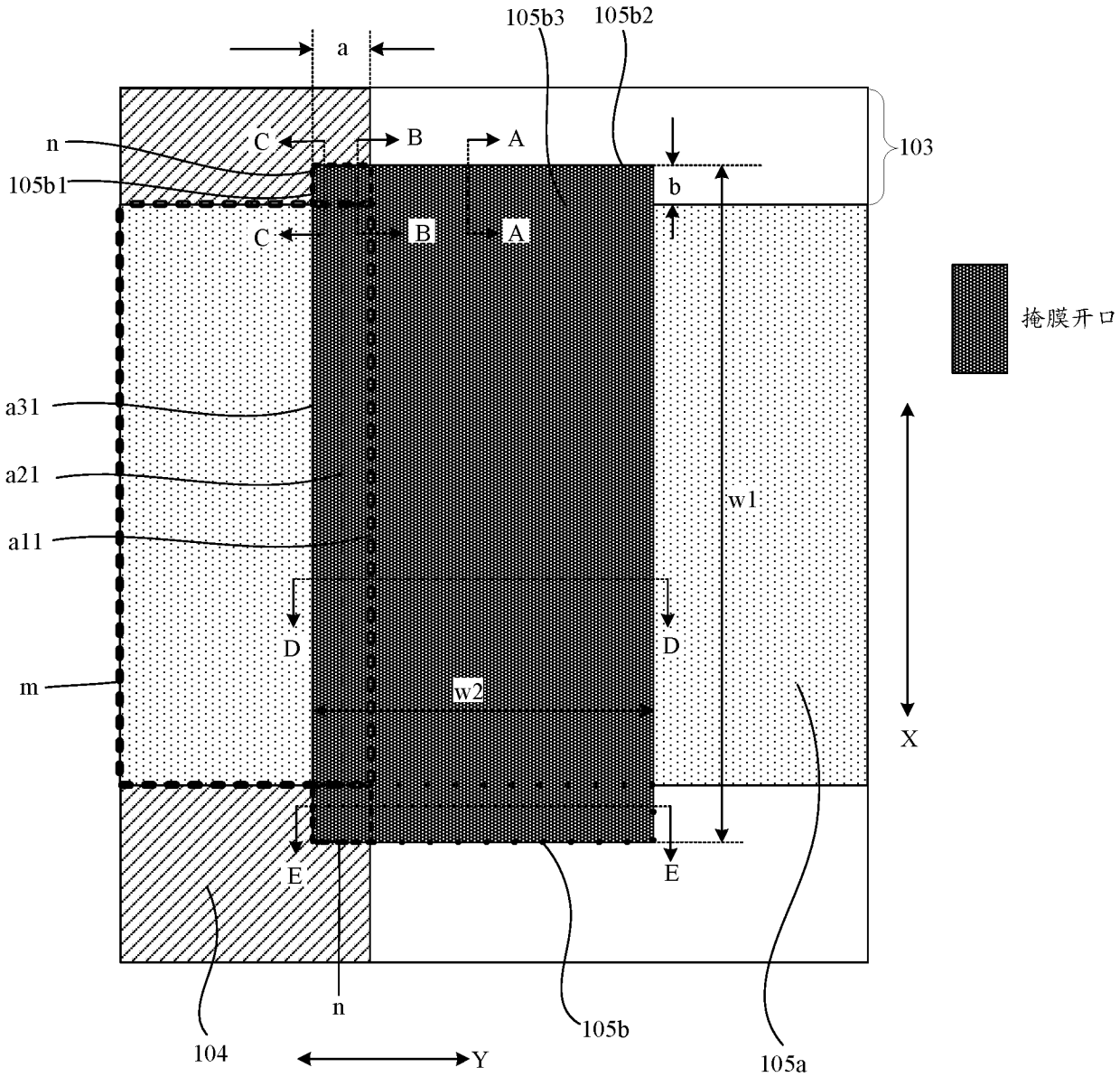

105b3
105b2
a
n
C
B
A
103
105b1
b
掩膜开口
a31
a21
a11
w1
D
D
m
w2
X
E
E
n
104
105b
Y
105a

图 7


A-A
b
有机膜层
无机膜层

图 8

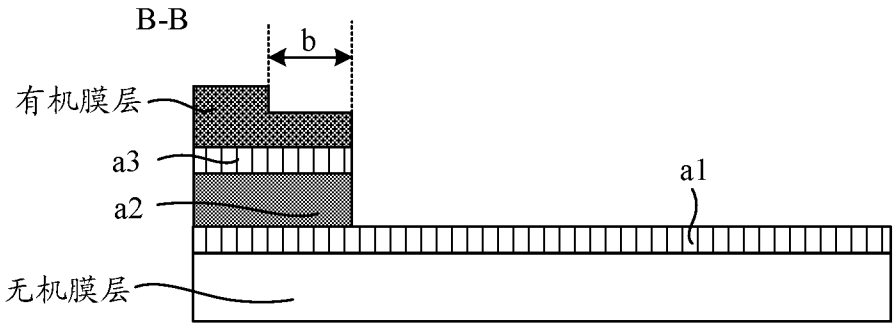


图 9

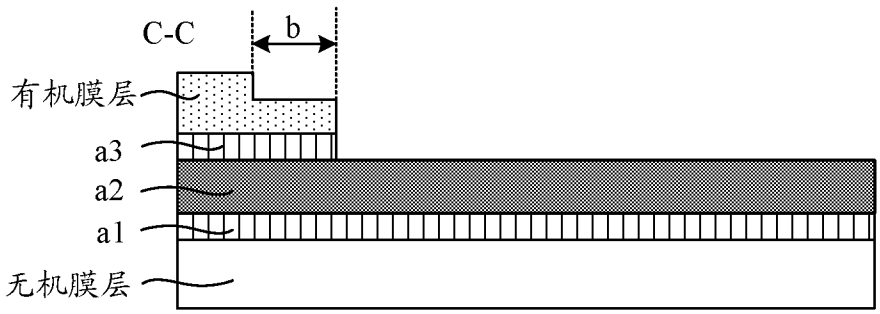


图 10

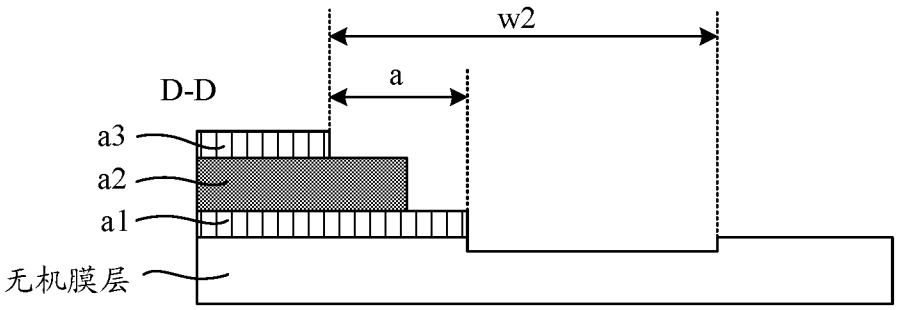


图 11

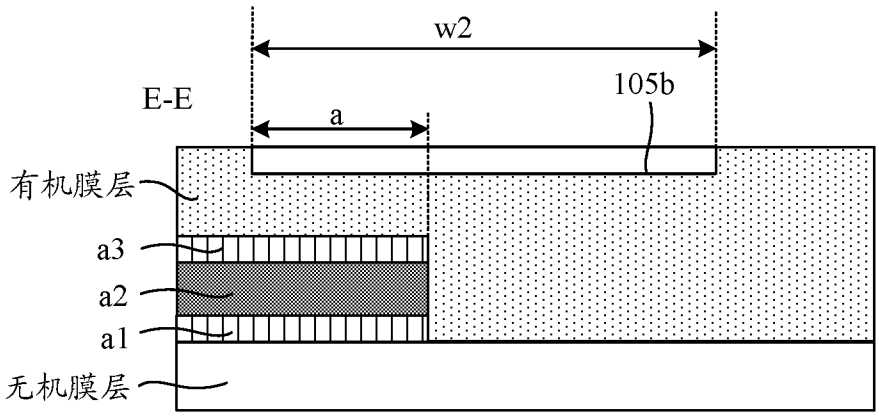

w2
E-E
105b
a
有机膜层
a3
a2
a1
无机膜层

图 12

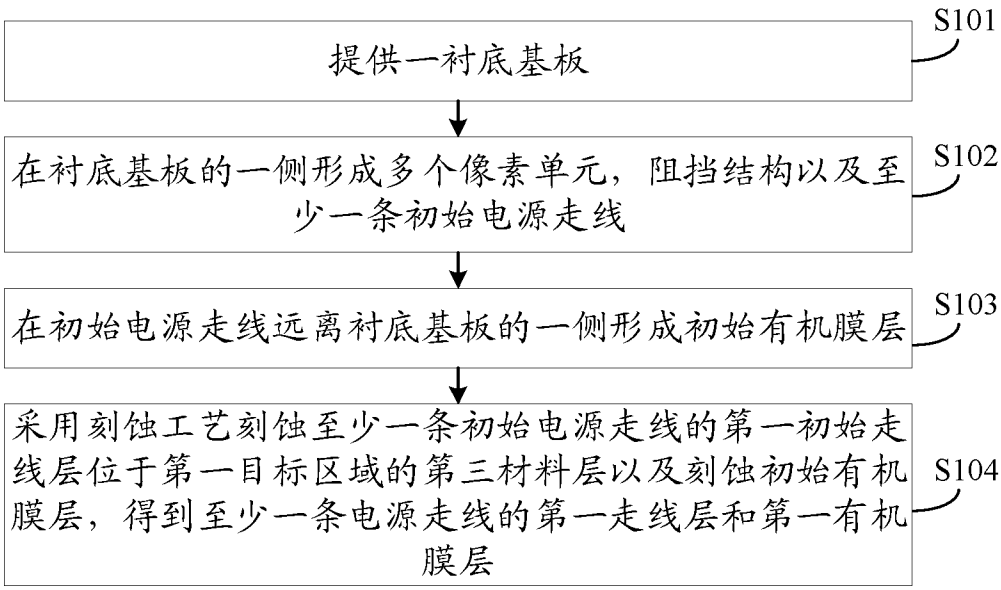

提供一衬底基板
S101
在衬底基板的一侧形成多个像素单元，阻挡结构以及至少一条初始电源走线
S102
在初始电源走线远离衬底基板的一侧形成初始有机膜层
S103
采用刻蚀工艺刻蚀至少一条初始电源走线的第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始有机膜层，得到至少一条电源走线的第一走线层和第一有机膜层
S104

图 13

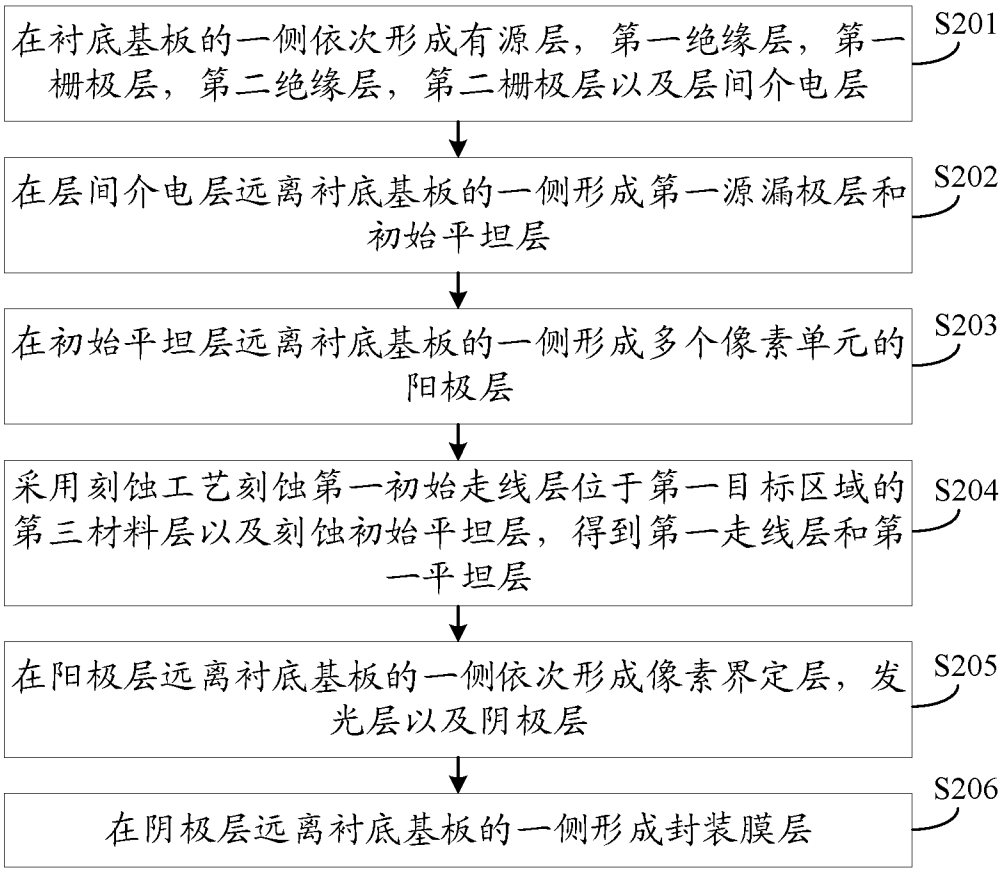

在衬底基板的一侧依次形成有源层，第一绝缘层，第一栅极层，第二绝缘层，第二栅极层以及层间介电层
S201
在层间介电层远离衬底基板的一侧形成第一源漏极层和初始平坦层
S202
在初始平坦层远离衬底基板的一侧形成多个像素单元的阳极层
S203
采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始平坦层，得到第一走线层和第一平坦层
S204
在阳极层远离衬底基板的一侧依次形成像素界定层，发光层以及阴极层
S205
在阴极层远离衬底基板的一侧形成封装膜层
S206

图 14

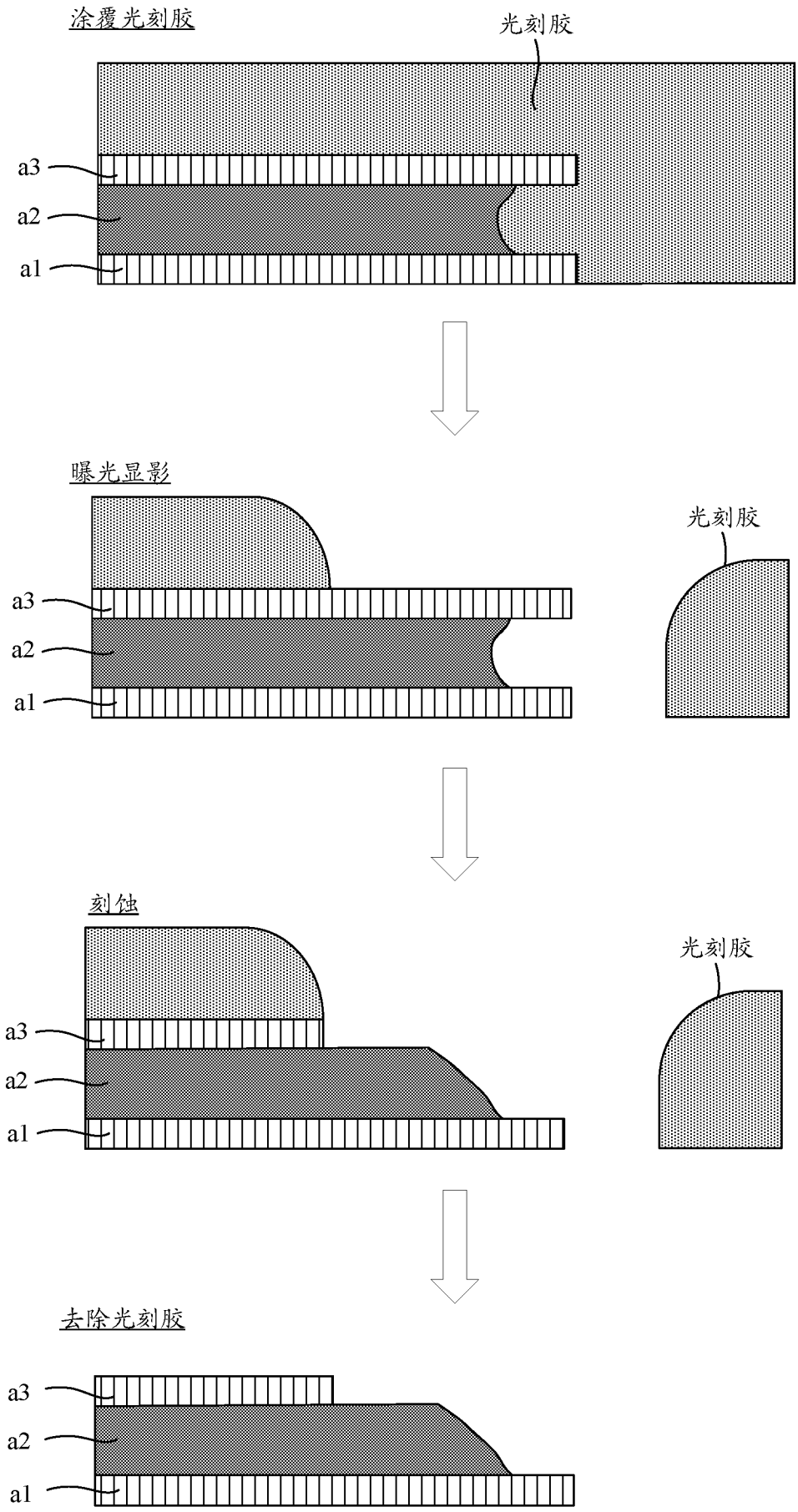


图 15

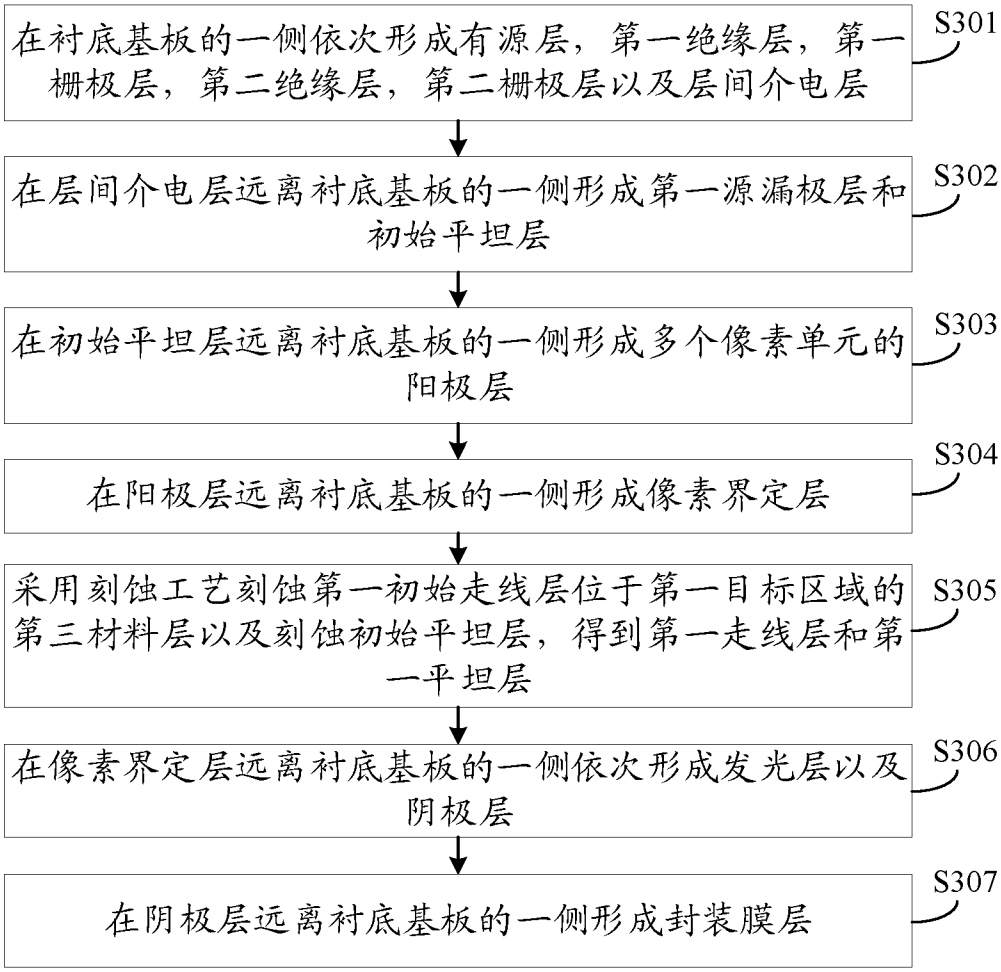

在衬底基板的一侧依次形成有源层，第一绝缘层，第一栅极层，第二绝缘层，第二栅极层以及层间介电层
S301
在层间介电层远离衬底基板的一侧形成第一源漏极层和初始平坦层
S302
在初始平坦层远离衬底基板的一侧形成多个像素单元的阳极层
S303
在阳极层远离衬底基板的一侧形成像素界定层
S304
采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始平坦层，得到第一走线层和第一平坦层
S305
在像素界定层远离衬底基板的一侧依次形成发光层以及阴极层
S306
在阴极层远离衬底基板的一侧形成封装膜层
S307

图 16


形成有源薄膜
有源薄膜
衬底基板

图 17

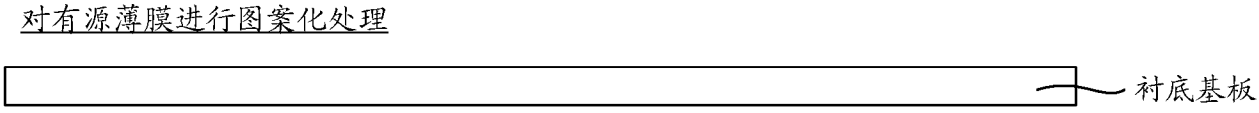

对有源薄膜进行图案化处理
衬底基板

图 18

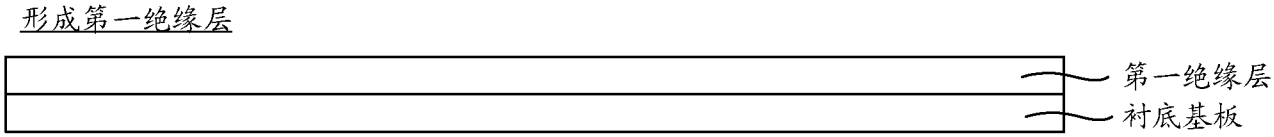


图 19

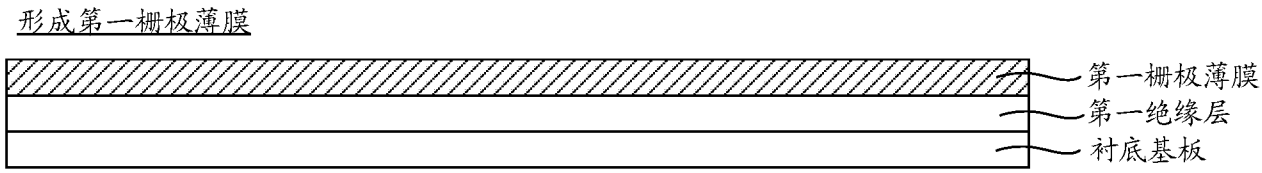


图 20

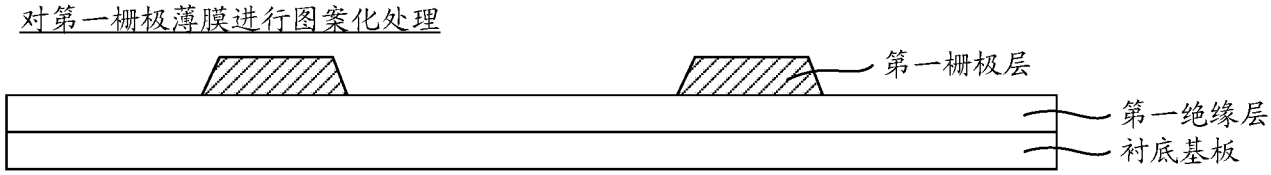


图 21

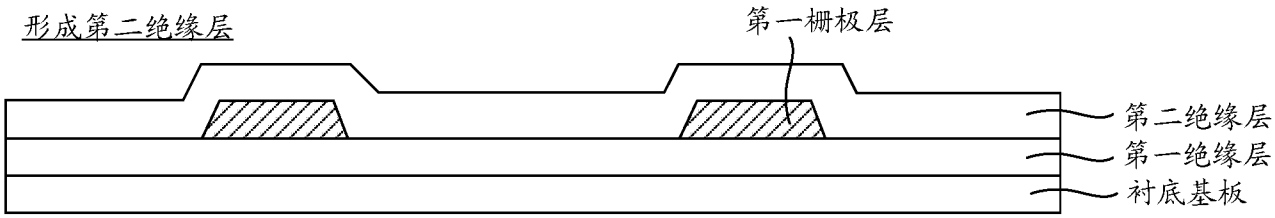


图 22

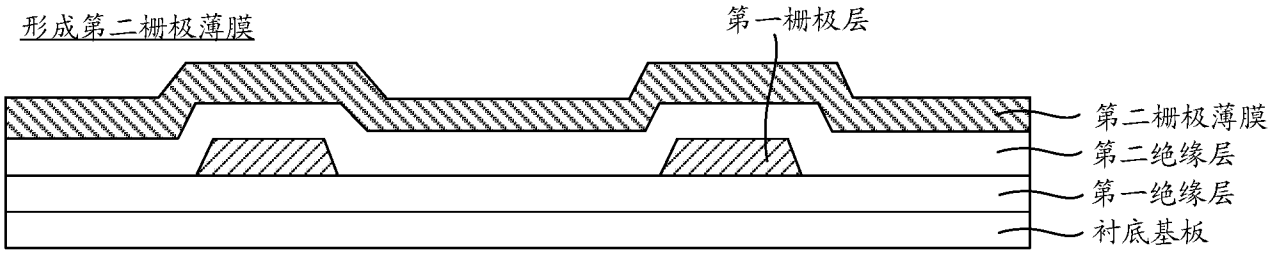


图 23

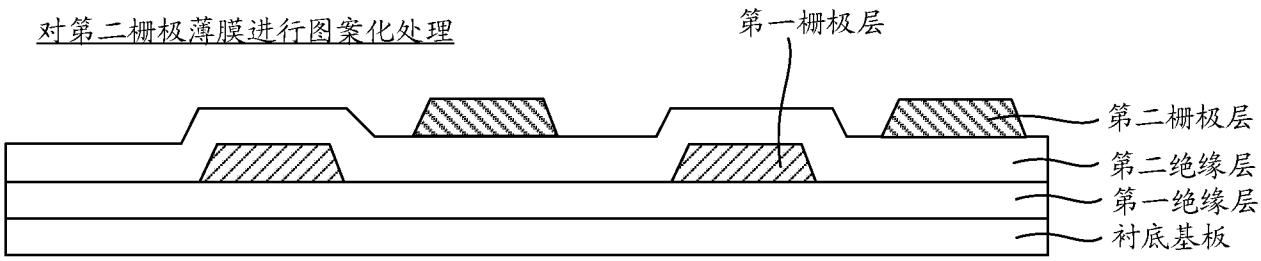

对第二栅极薄膜进行图案化处理
第一栅极层
第二栅极层
第二绝缘层
第一绝缘层
衬底基板

图 24

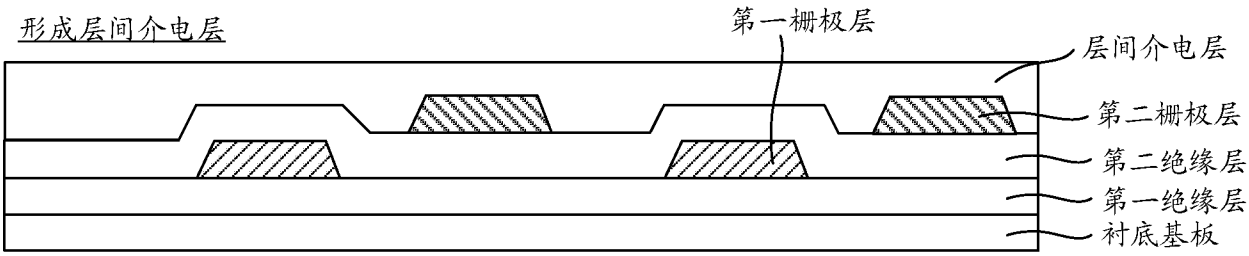

形成层间介电层
第一栅极层
层间介电层
第二栅极层
第二绝缘层
第一绝缘层
衬底基板

图 25

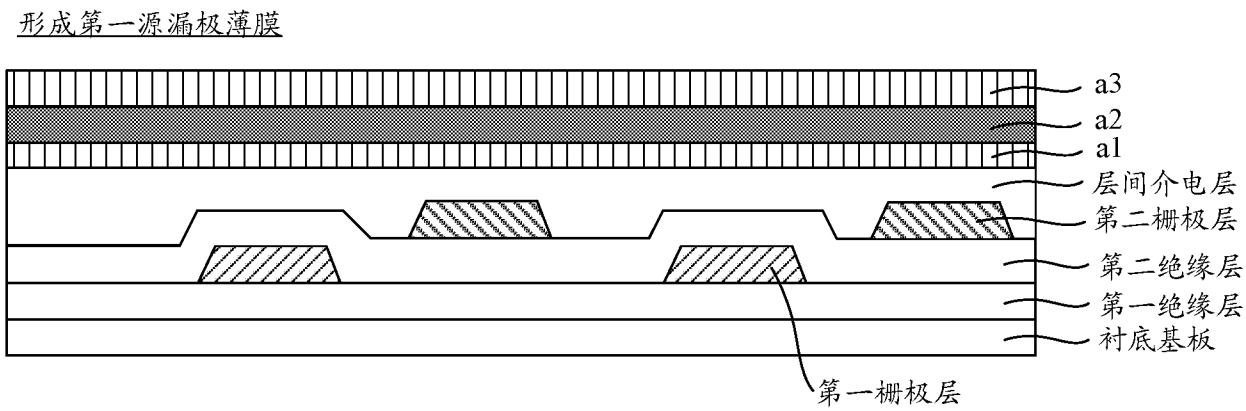

形成第一源漏极薄膜
a3
a2
a1
层间介电层
第二栅极层
第二绝缘层
第一绝缘层
衬底基板
第一栅极层

图 26

涂覆光刻胶

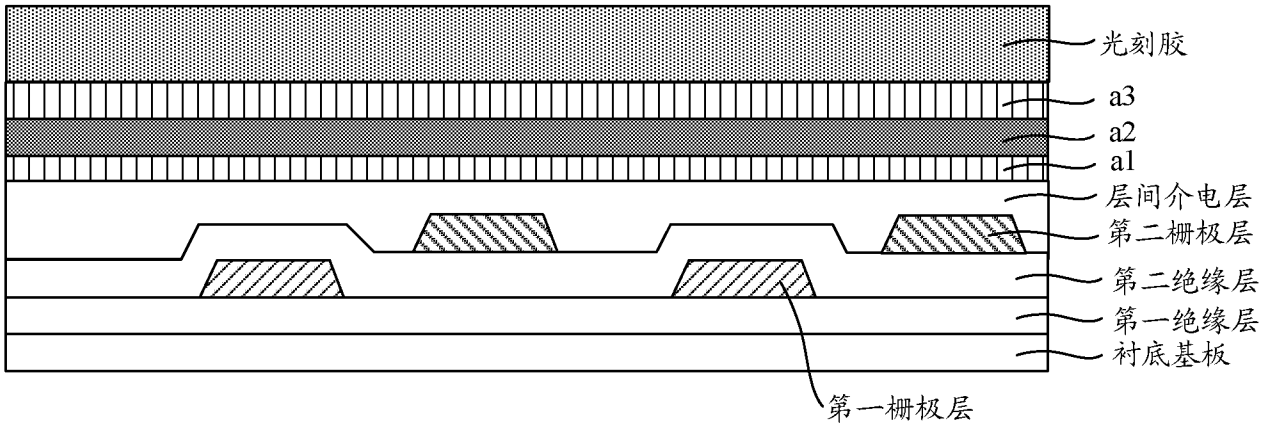


图 27

曝光以及显影

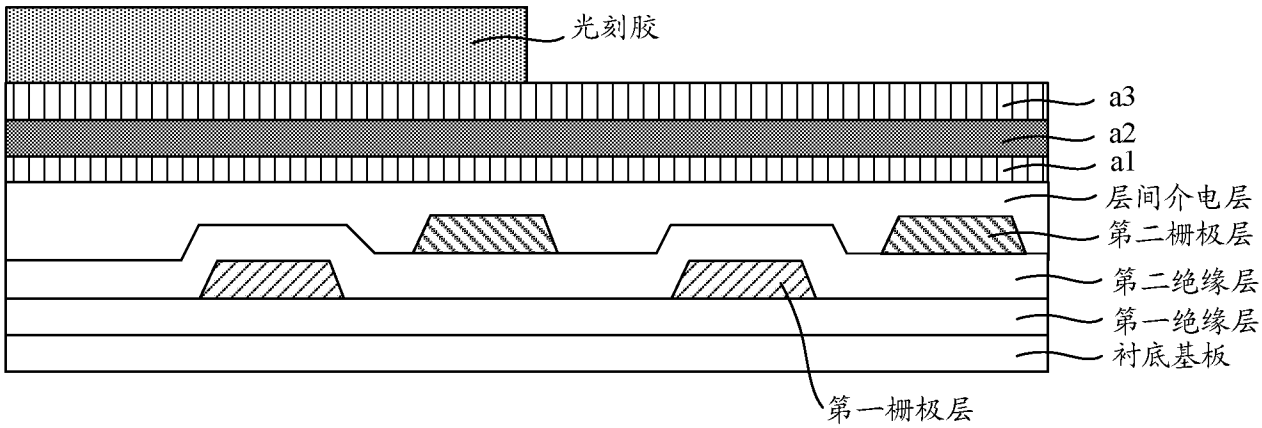


图 28

刻蚀

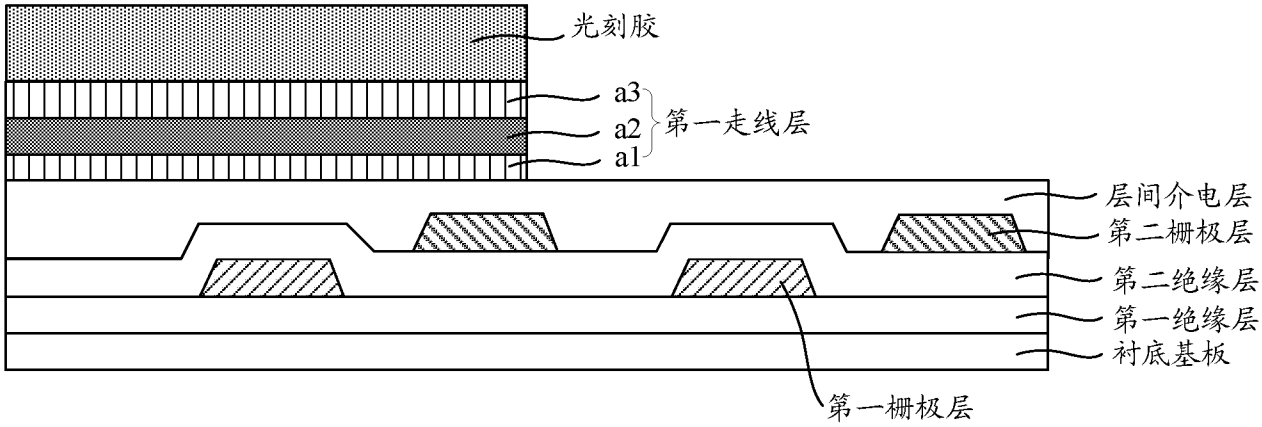


图 29

去除光刻胶

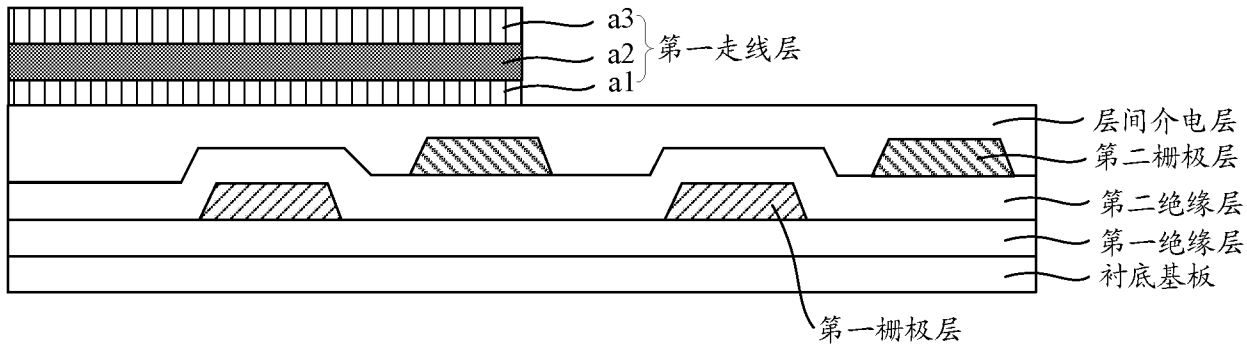


图 30

形成第一平坦薄膜

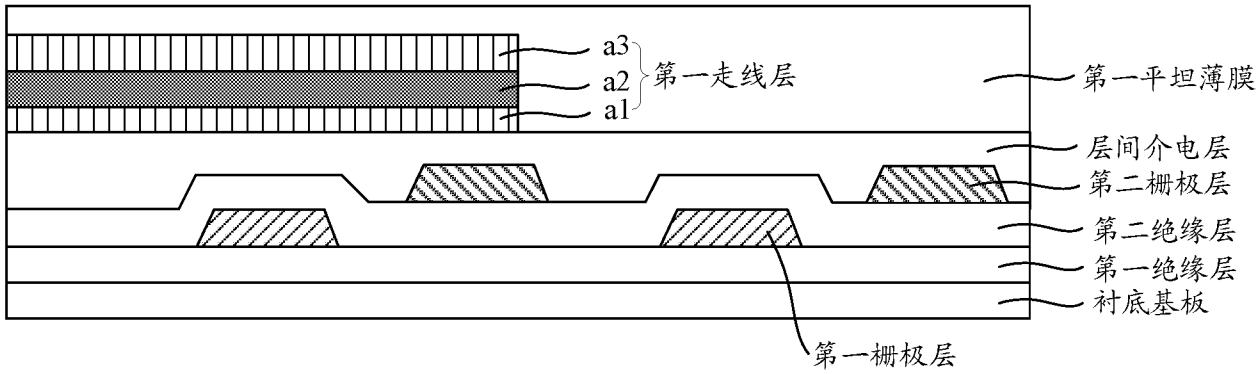


图 31

对第一平坦薄膜进行图案化处理

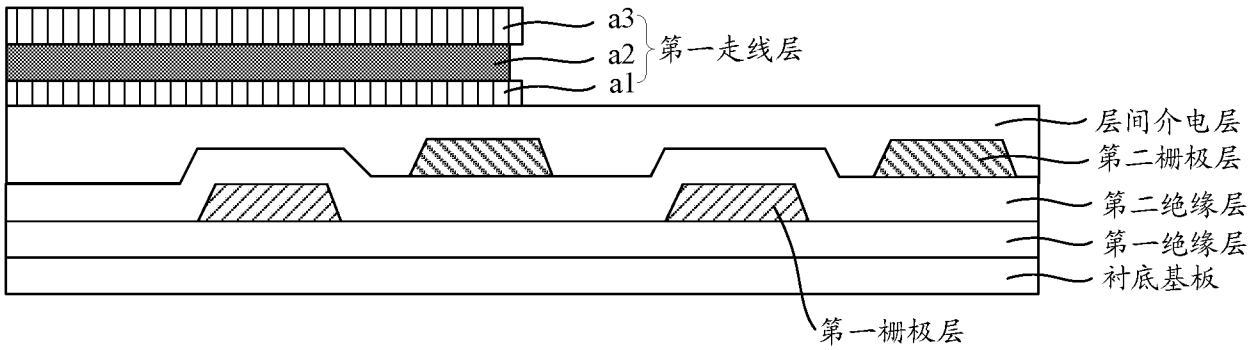


图 32

形成阳极薄膜

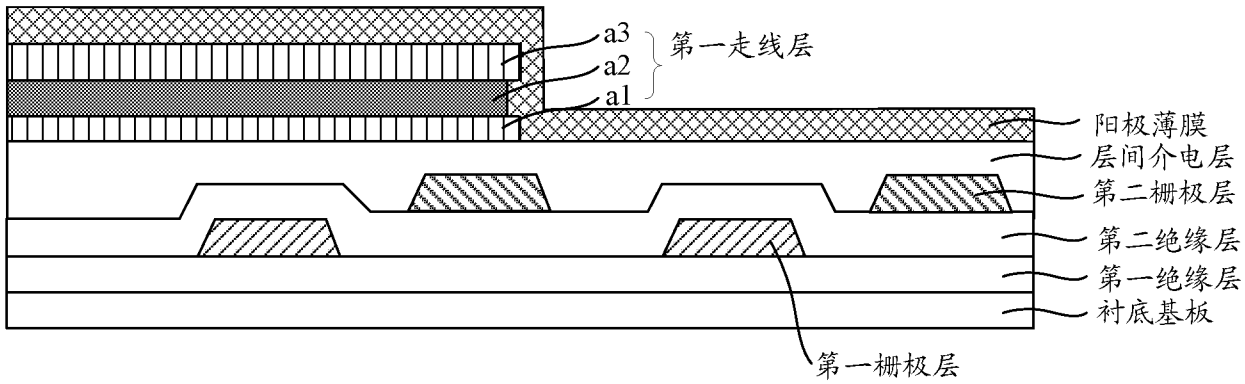


图 33

对阳极薄膜进行图案化处理

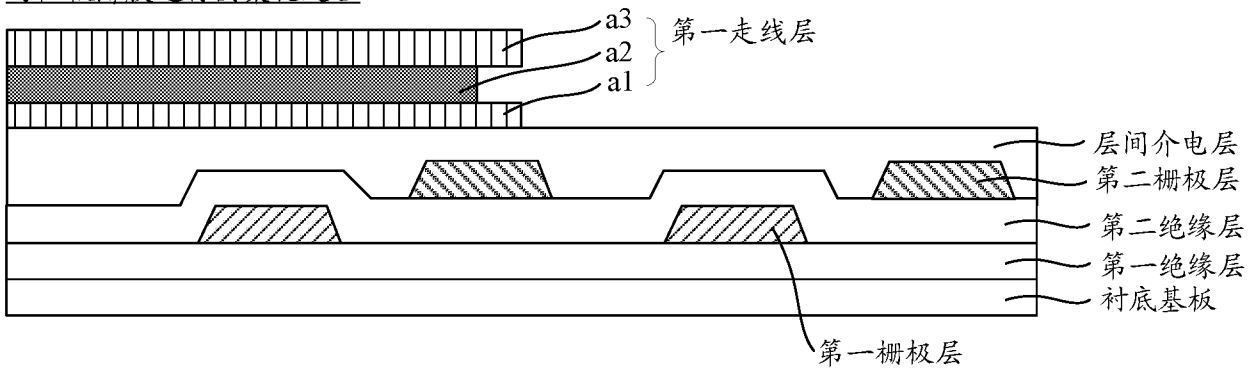


图 34

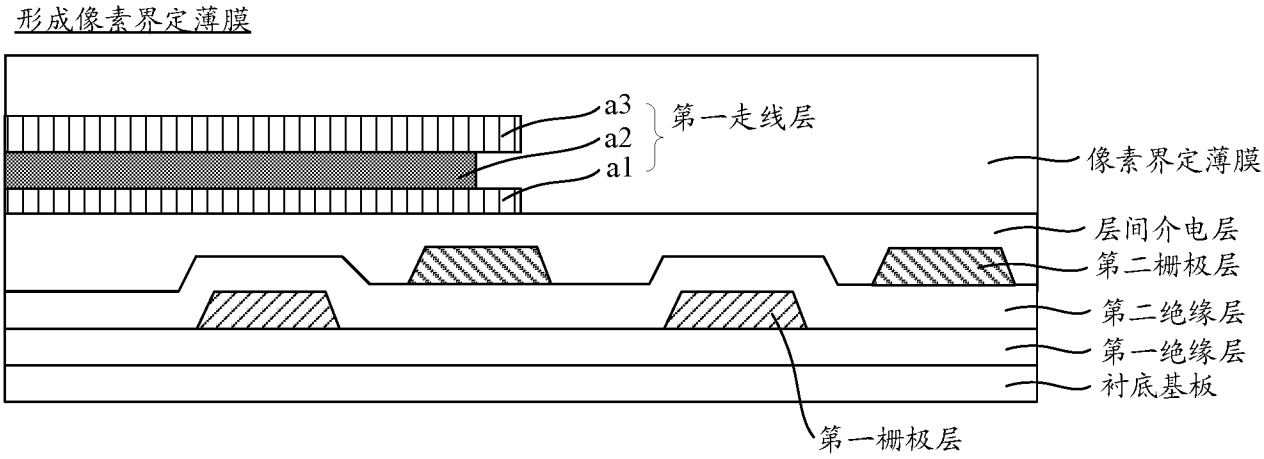

形成像素界定薄膜
a3
a2
a1
第一走线层
像素界定薄膜
层间介电层
第二栅极层
第二绝缘层
第一绝缘层
衬底基板
第一栅极层

图 35

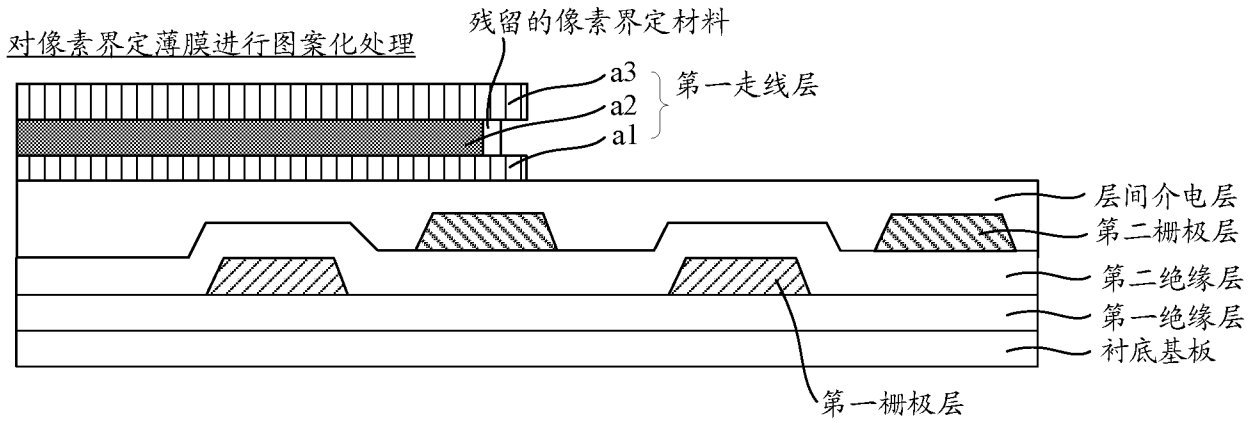

对像素界定薄膜进行图案化处理
残留的像素界定材料
a3
a2
a1
第一走线层
层间介电层
第二栅极层
第二绝缘层
第一绝缘层
衬底基板
第一栅极层

图 36

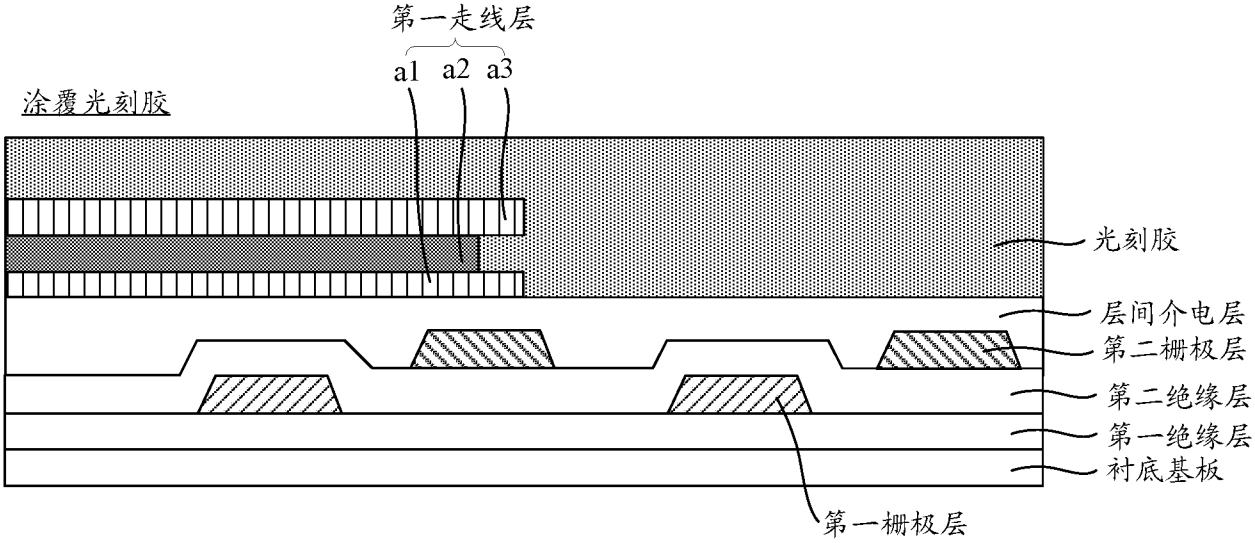

第一走线层
a1 a2 a3
涂覆光刻胶
光刻胶
层间介电层
第二栅极层
第二绝缘层
第一绝缘层
衬底基板
第一栅极层

图 37

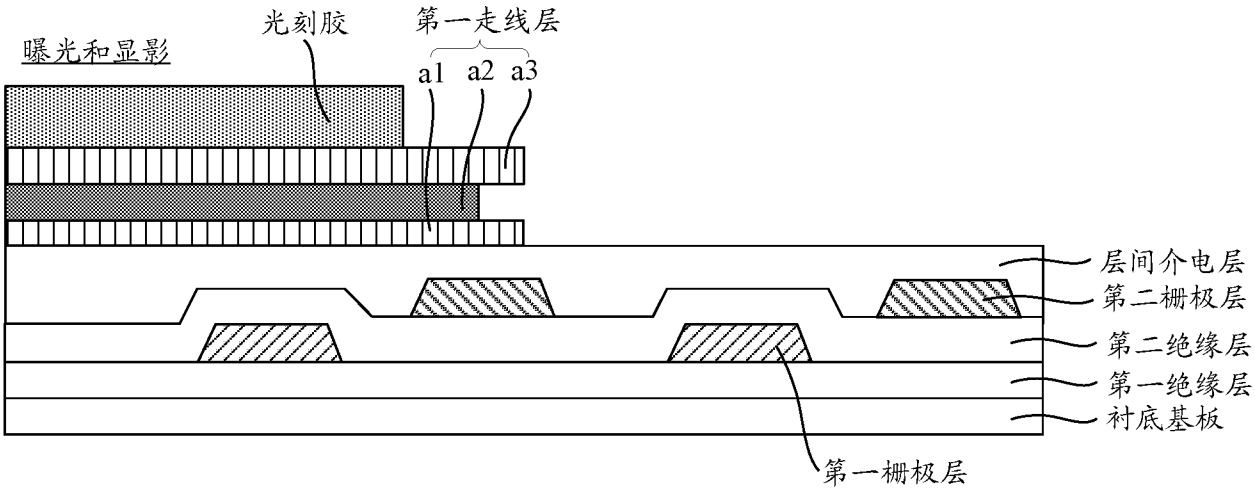

光刻胶
第一走线层
曝光和显影
a1 a2 a3
层间介电层
第二栅极层
第二绝缘层
第一绝缘层
衬底基板
第一栅极层

图 38

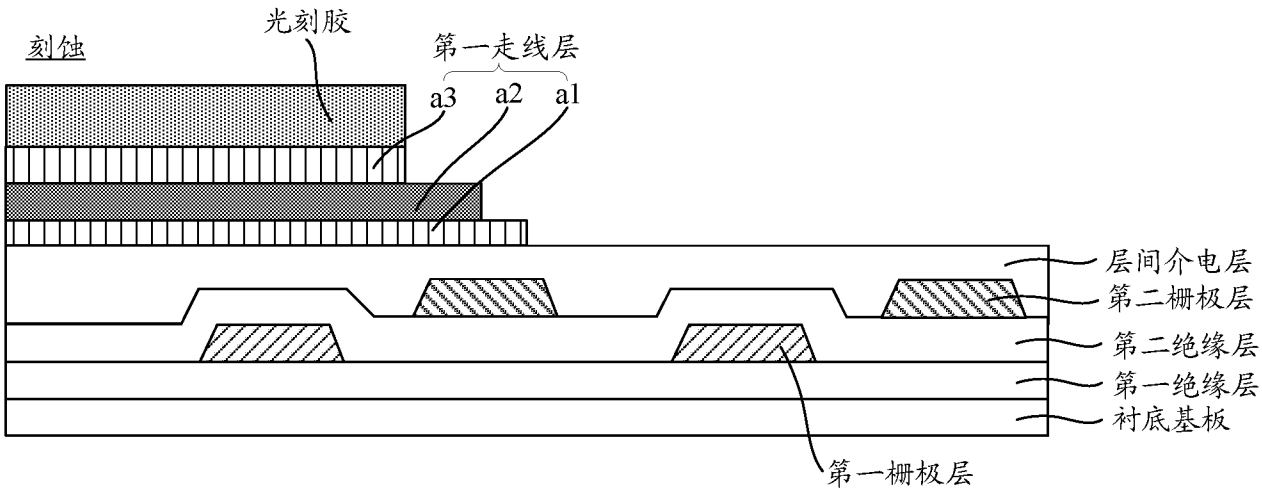

刻蚀
光刻胶
第一走线层
a3
a2
a1
层间介电层
第二栅极层
第二绝缘层
第一绝缘层
衬底基板
第一栅极层

图 39

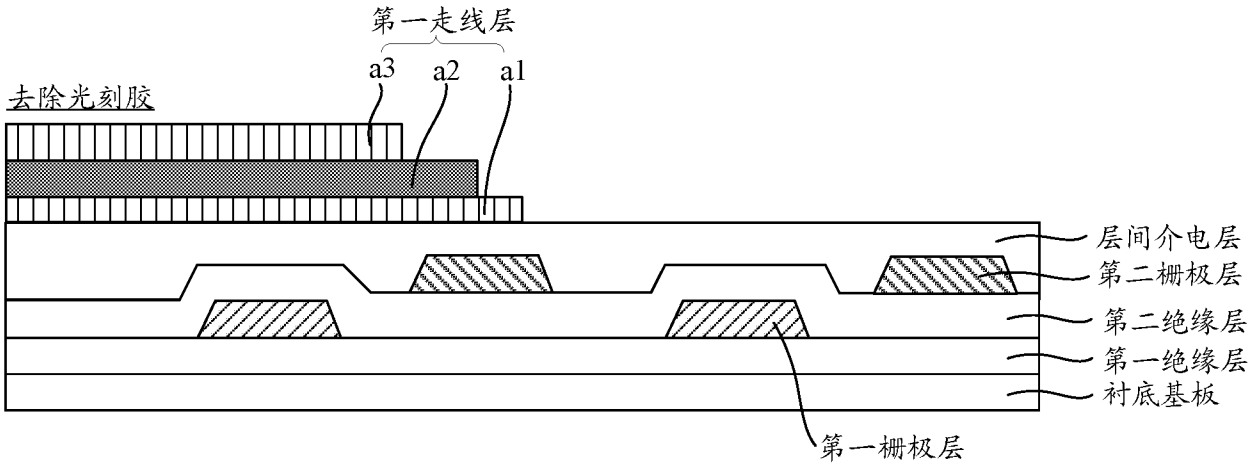

第一走线层
a3
a2
a1
去除光刻胶
层间介电层
第二栅极层
第二绝缘层
第一绝缘层
衬底基板
第一栅极层

图 40

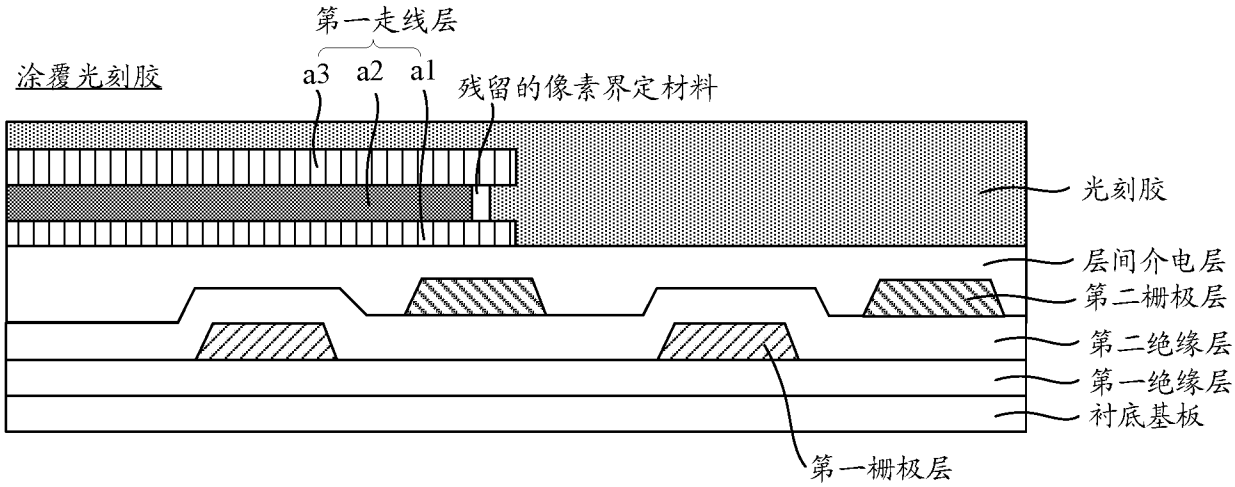

第一走线层
涂覆光刻胶
a3
a2
a1
残留的像素界定材料
光刻胶
层间介电层
第二栅极层
第二绝缘层
第一绝缘层
衬底基板
第一栅极层

图 41

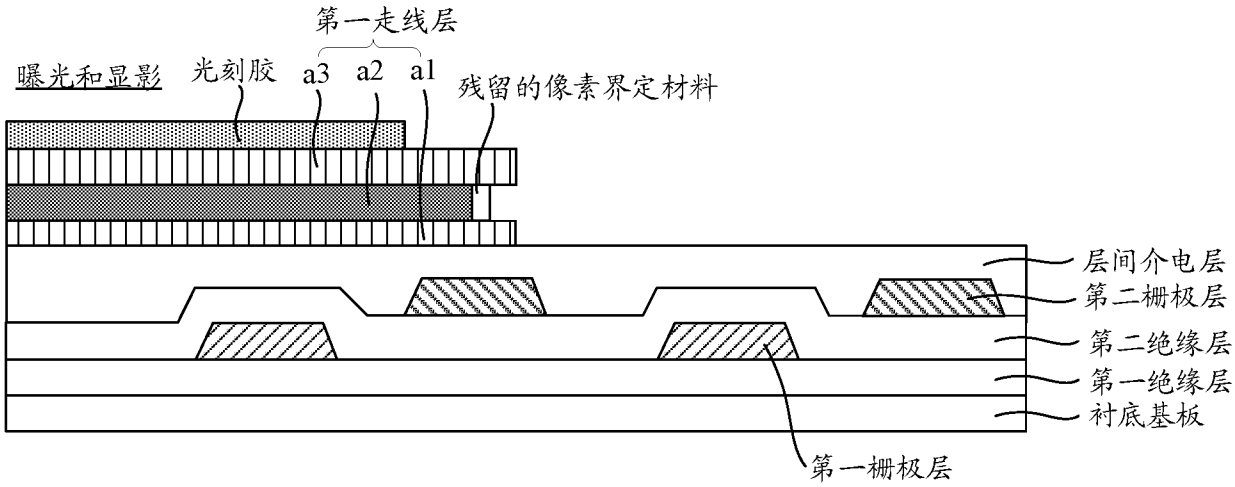

第一走线层
曝光和显影
光刻胶
a3
a2
a1
残留的像素界定材料
层间介电层
第二栅极层
第二绝缘层
第一绝缘层
衬底基板
第一栅极层

图 42

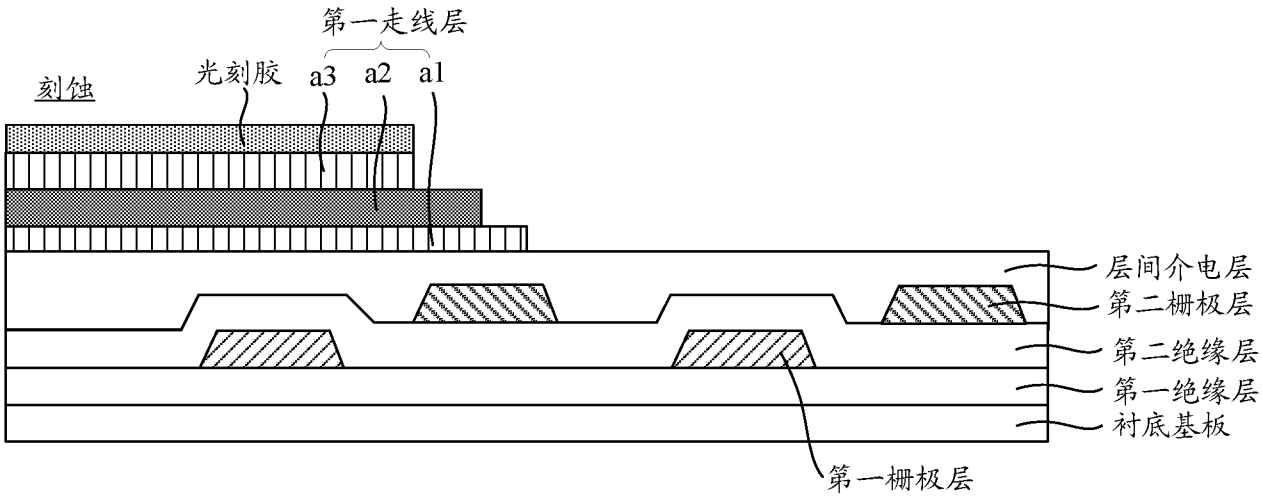

第一走线层
刻蚀
光刻胶
a3
a2
a1
层间介电层
第二栅极层
第二绝缘层
第一绝缘层
衬底基板
第一栅极层

图 43

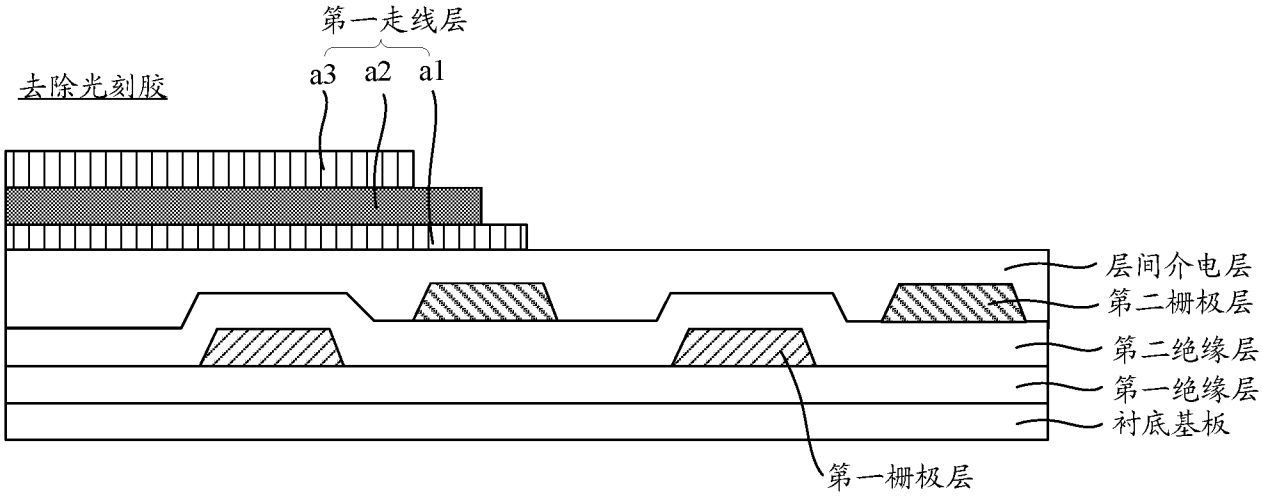

第一走线层
去除光刻胶
a3
a2
a1
层间介电层
第二栅极层
第二绝缘层
第一绝缘层
衬底基板
第一栅极层

图 44

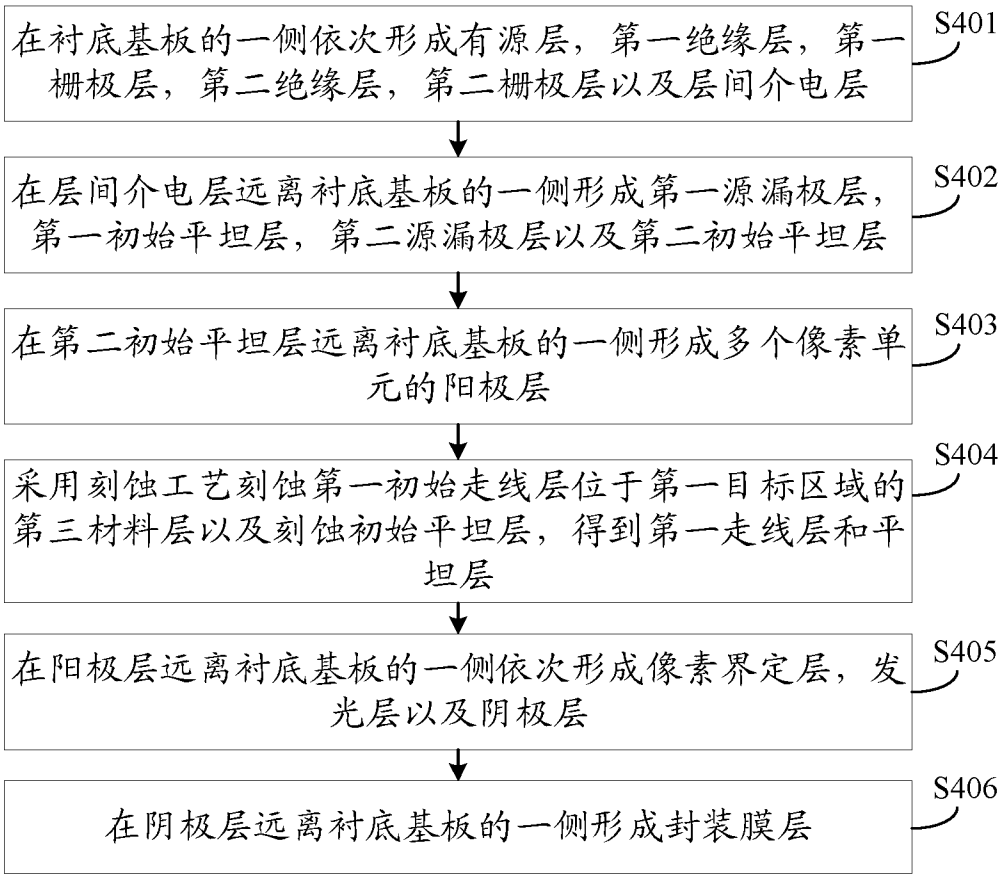

在衬底基板的一侧依次形成有源层，第一绝缘层，第一栅极层，第二绝缘层，第二栅极层以及层间介电层
S401
在层间介电层远离衬底基板的一侧形成第一源漏极层，第一初始平坦层，第二源漏极层以及第二初始平坦层
S402
在第二初始平坦层远离衬底基板的一侧形成多个像素单元的阳极层
S403
采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始平坦层，得到第一走线层和平坦层
S404
在阳极层远离衬底基板的一侧依次形成像素界定层，发光层以及阴极层
S405
在阴极层远离衬底基板的一侧形成封装膜层
S406

图 45

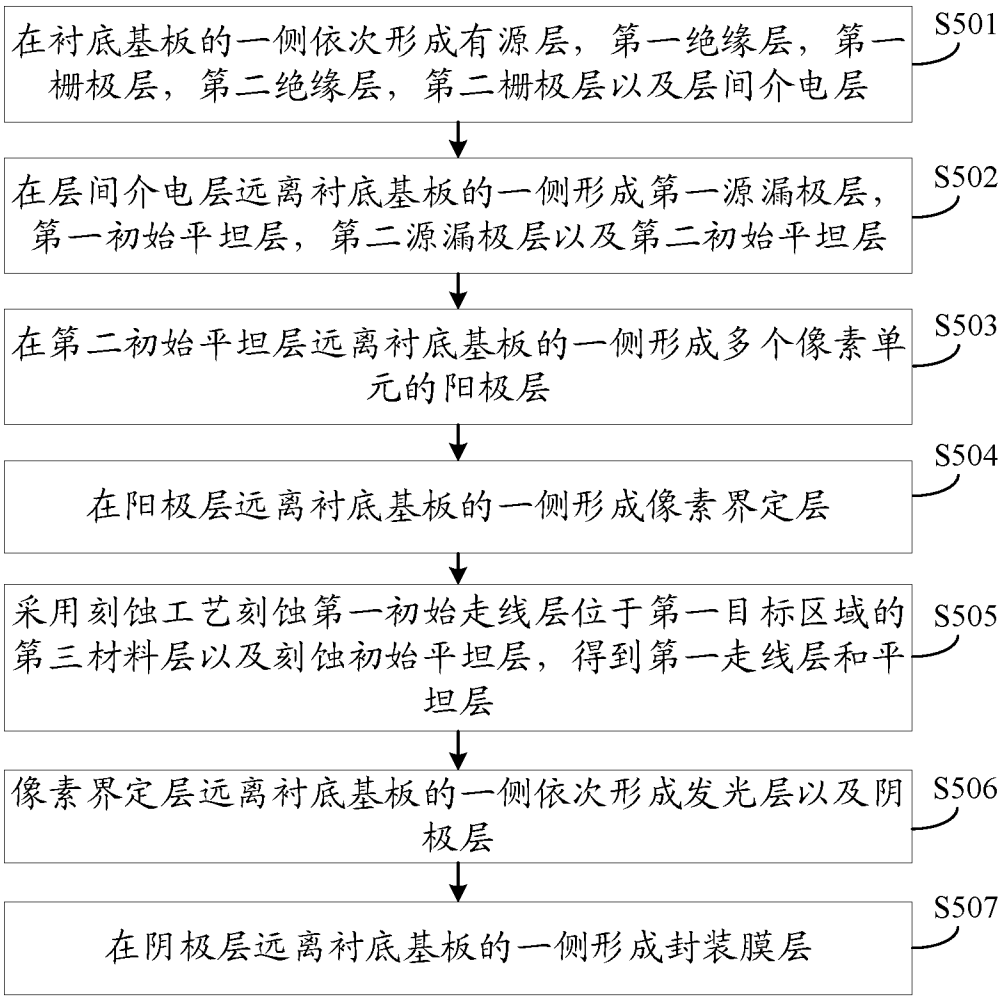

在衬底基板的一侧依次形成有源层，第一绝缘层，第一栅极层，第二绝缘层，第二栅极层以及层间介电层
S501
在层间介电层远离衬底基板的一侧形成第一源漏极层，第一初始平坦层，第二源漏极层以及第二初始平坦层
S502
在第二初始平坦层远离衬底基板的一侧形成多个像素单元的阳极层
S503
在阳极层远离衬底基板的一侧形成像素界定层
S504
采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始平坦层，得到第一走线层和平坦层
S505
像素界定层远离衬底基板的一侧依次形成发光层以及阴极层
S506
在阴极层远离衬底基板的一侧形成封装膜层
S507

图 46

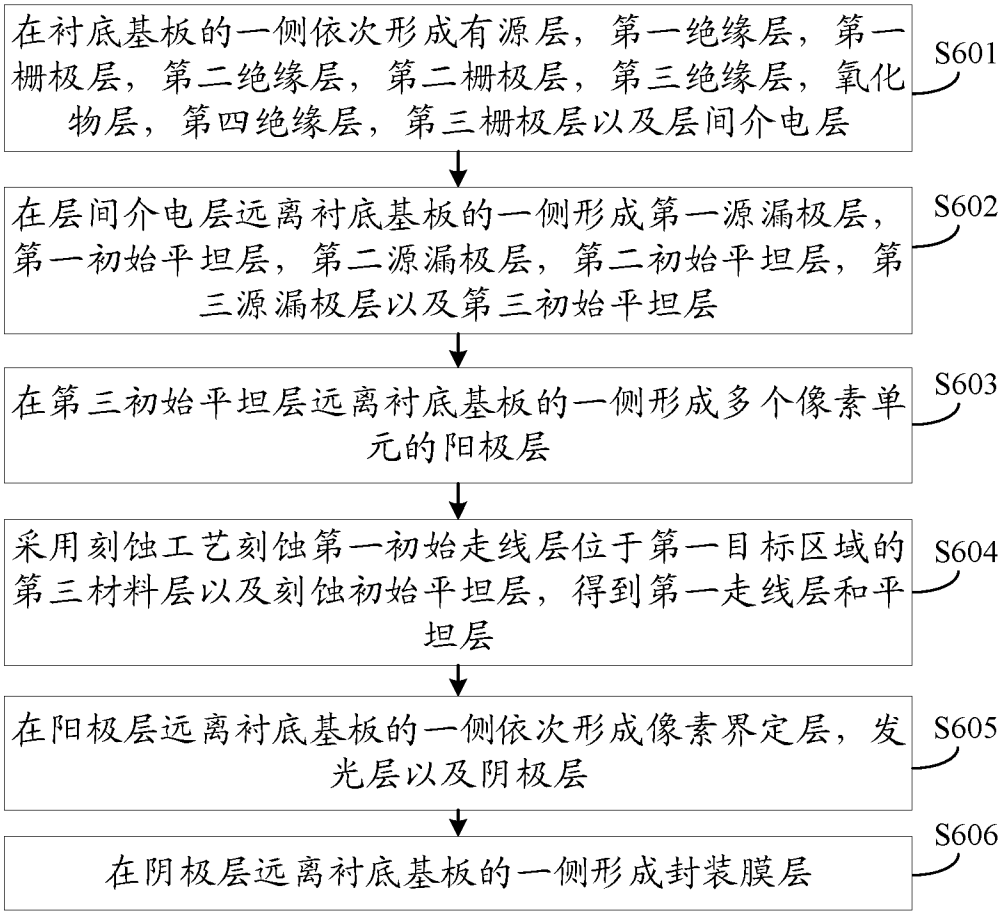

在衬底基板的一侧依次形成有源层，第一绝缘层，第一栅极层，第二绝缘层，第二栅极层，第三绝缘层，氧化物层，第四绝缘层，第三栅极层以及层间介电层
S601
在层间介电层远离衬底基板的一侧形成第一源漏极层，第一初始平坦层，第二源漏极层，第二初始平坦层，第三源漏极层以及第三初始平坦层
S602
在第三初始平坦层远离衬底基板的一侧形成多个像素单元的阳极层
S603
采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始平坦层，得到第一走线层和平坦层
S604
在阳极层远离衬底基板的一侧依次形成像素界定层，发光层以及阴极层
S605
在阴极层远离衬底基板的一侧形成封装膜层
S606

图 47

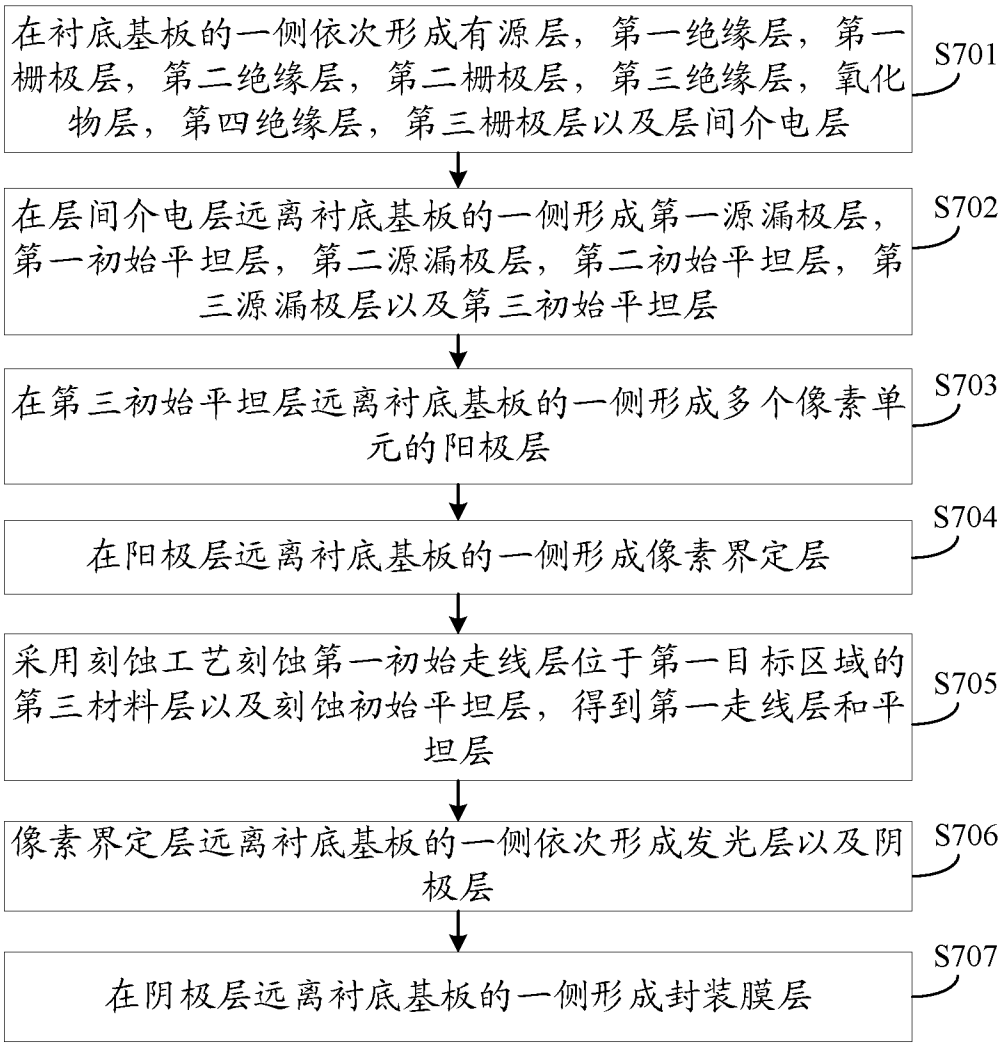

在衬底基板的一侧依次形成有源层，第一绝缘层，第一栅极层，第二绝缘层，第二栅极层，第三绝缘层，氧化物层，第四绝缘层，第三栅极层以及层间介电层
S701
在层间介电层远离衬底基板的一侧形成第一源漏极层，第一初始平坦层，第二源漏极层，第二初始平坦层，第三源漏极层以及第三初始平坦层
S702
在第三初始平坦层远离衬底基板的一侧形成多个像素单元的阳极层
S703
在阳极层远离衬底基板的一侧形成像素界定层
S704
采用刻蚀工艺刻蚀第一初始走线层位于第一目标区域的第三材料层以及刻蚀初始平坦层，得到第一走线层和平坦层
S705
像素界定层远离衬底基板的一侧依次形成发光层以及阴极层
S706
在阴极层远离衬底基板的一侧形成封装膜层
S707

图 48

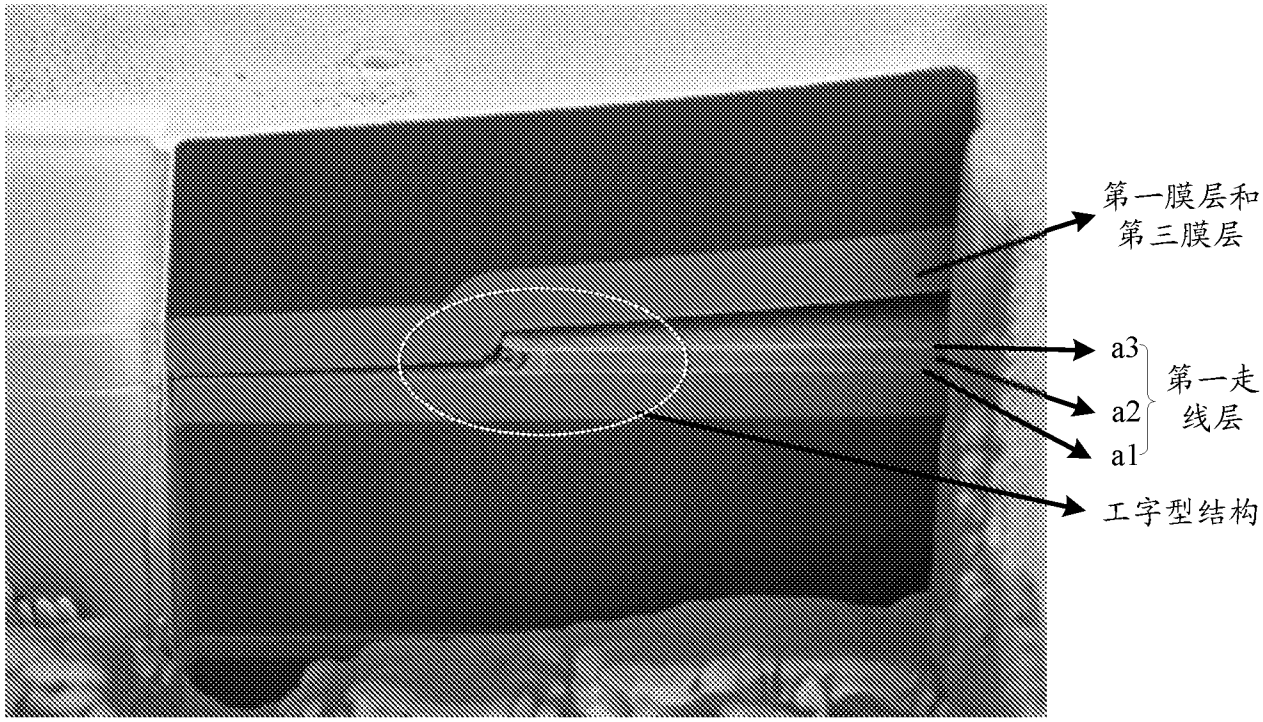

第一膜层和
第三膜层
a3
a2
a1
第一走
线层
工字型结构

图 49

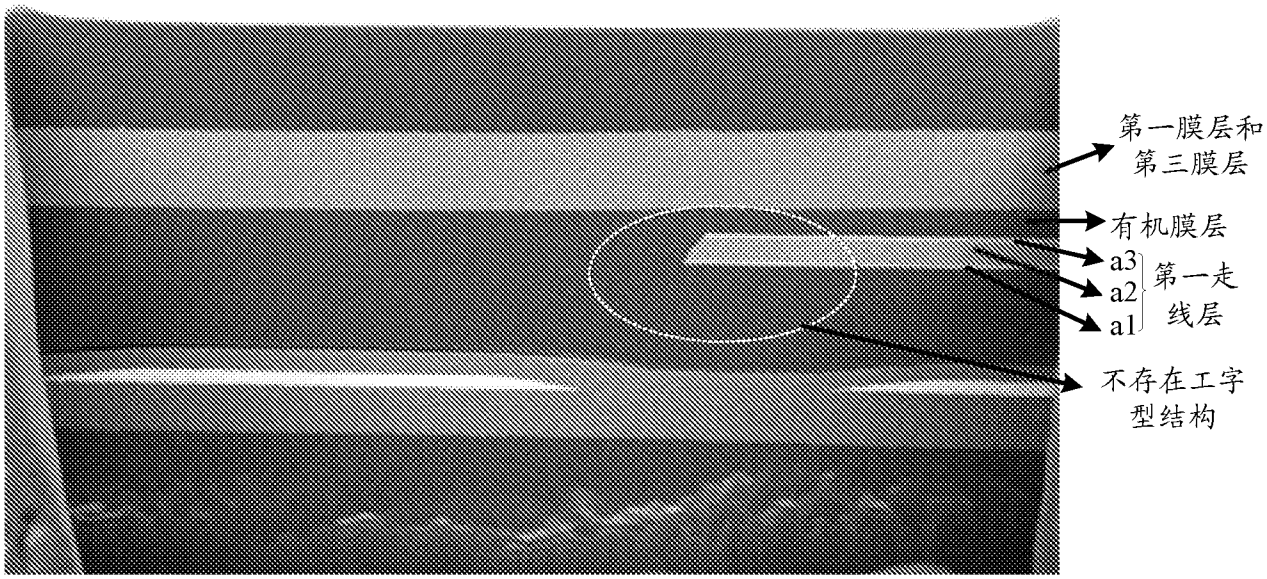

第一膜层和
第三膜层
有机膜层
a3
a2
a1
第一走
线层
不存在工字
型结构

图 50

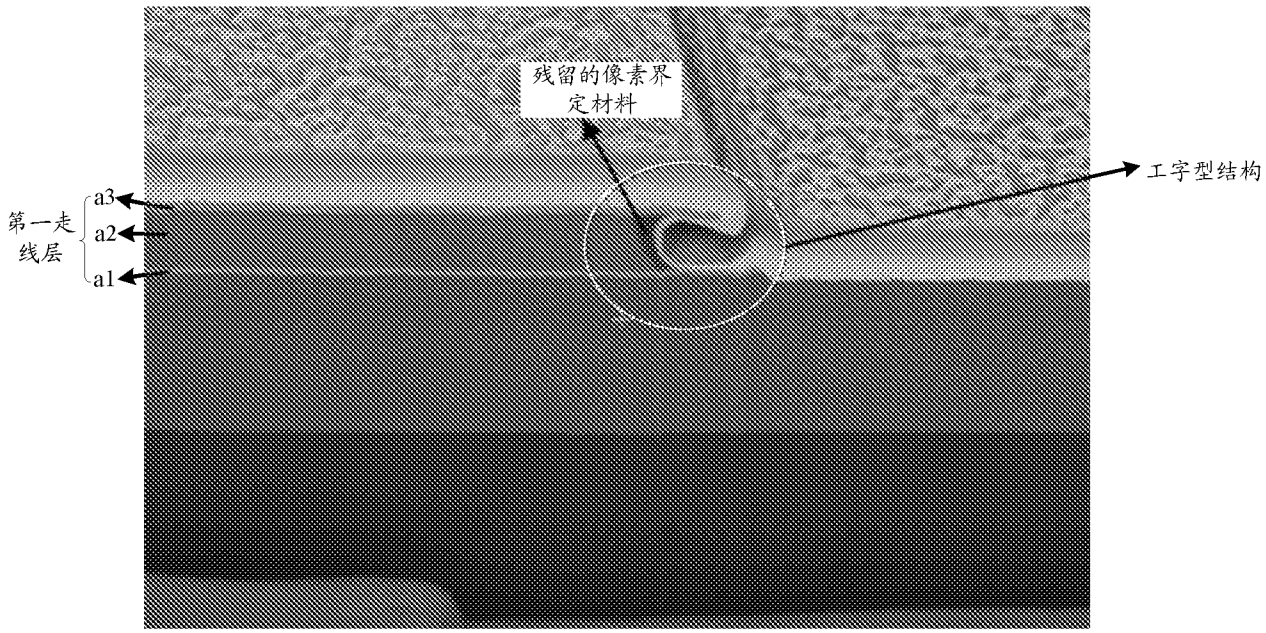


图 51

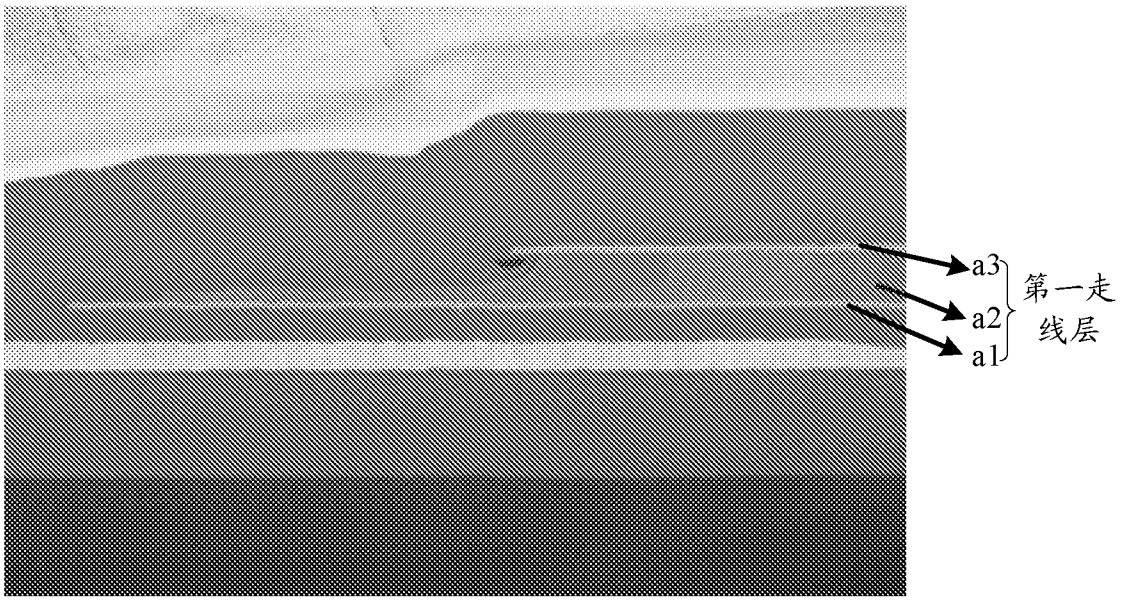


图 52

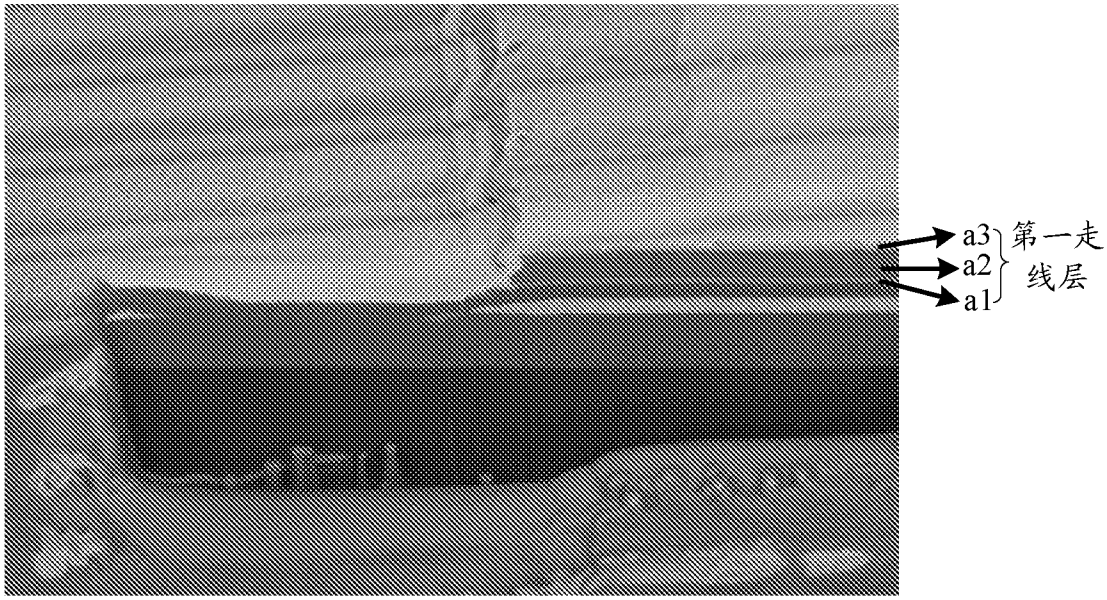


图 53

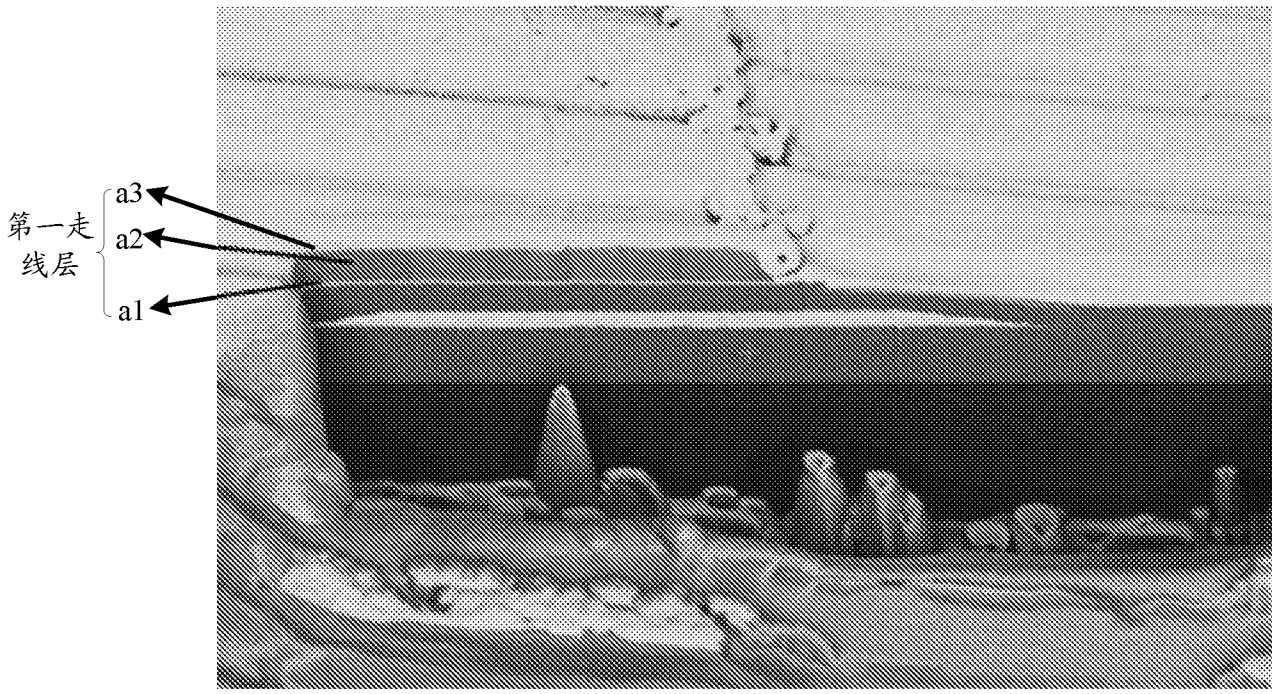


图 54

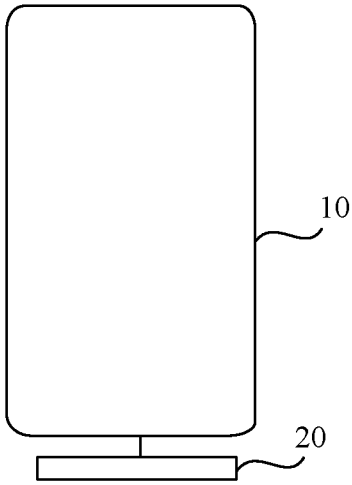


图 55

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2024/093654

A. CLASSIFICATION OF SUBJECT MATTER

H10K59/131(2023.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H10K, H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

VEN, ENTXT, CNABS, CNTXT, CNKI: display, substrate, panel, power, wire, line, block+, barrier, crack+, water, vapor, oxygen, 显示, 衬底, 面板, 基板, 电源, 线, 阻挡, 阻障, 阻止, 裂纹, 裂缝, 水汽, 氧

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 114171551 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 11 March 2022 (2022-03-11) description, paragraphs [0093]-[0106], and figures 1-2	1-24
A	CN 114400292 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 26 April 2022 (2022-04-26) entire document	1-24
A	CN 113838898 A (KUNSHAN GOVISIONOX OPTOELECTRONICS CO., LTD.) 24 December 2021 (2021-12-24) entire document	1-24
A	CN 106783926 A (SHANGHAI TIANMA AMOLED CO., LTD. et al.) 31 May 2017 (2017-05-31) entire document	1-24
A	US 2008284331 A1 (SEIKO EPSON CORPORATION) 20 November 2008 (2008-11-20) entire document	1-24

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
26 June 2024	**02 July 2024**

Name and mailing address of the ISA/CN	Authorized officer
China National Intellectual Property Administration (ISA/CN) **China No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2024/093654

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	114171551	A	11 March 2022	WO	2022052695	A1	17 March 2022
				US	2023276668	A1	31 August 2023
CN	114400292	A	26 April 2022	CN	114400292	B	19 March 2024
CN	113838898	A	24 December 2021	CN	113838898	B	22 December 2023
CN	106783926	A	31 May 2017	US	2017244061	A1	24 August 2017
				US	10276823	B2	30 April 2019
				CN	106783926	B	05 May 2020
US	2008284331	A1	20 November 2008	US	8022625	B2	20 September 2011
				JP	2008288012	A	27 November 2008
				KR	20080101690	A	21 November 2008
				CN	101308864	A	19 November 2008
				CN	101308864	B	29 May 2013

国际检索报告

国际申请号
PCT/CN2024/093654

A. 主题的分类

H10K59/131(2023.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H10K, H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

VEN, ENTXT, CNABS, CNTXT, CNKI: display, substrate, panel, power, wire, line, block+, barrier, crack+, water, vapor, oxygen, 显示, 衬底, 面板, 基板, 电源, 线, 阻挡, 阻障, 阻止, 裂纹, 裂缝, 水汽, 氧

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 114171551 A (京东方科技集团股份有限公司 等) 2022年3月11日 (2022 - 03 - 11) 说明书第[0093]-[0106]段、附图1-2	1-24
A	CN 114400292 A (京东方科技集团股份有限公司 等) 2022年4月26日 (2022 - 04 - 26) 全文	1-24
A	CN 113838898 A (昆山国显光电有限公司) 2021年12月24日 (2021 - 12 - 24) 全文	1-24
A	CN 106783926 A (上海天马有机发光显示技术有限公司 等) 2017年5月31日 (2017 - 05 - 31) 全文	1-24
A	US 2008284331 A1 (SEIKO EPSON CORPORATION) 2008年11月20日 (2008 - 11 - 20) 全文	1-24

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2024年6月26日	2024年7月2日
ISA/CN的名称和邮寄地址 中国国家知识产权局 中国北京市海淀区蓟门桥西土城路6号 100088	受权官员 李元 电话号码 (+86) 010-53961205

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2024/093654

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	114171551	A	2022年3月11日	WO	2022052695	A1	2022年3月17日
				US	2023276668	A1	2023年8月31日
CN	114400292	A	2022年4月26日	CN	114400292	B	2024年3月19日
CN	113838898	A	2021年12月24日	CN	113838898	B	2023年12月22日
CN	106783926	A	2017年5月31日	US	2017244061	A1	2017年8月24日
				US	10276823	B2	2019年4月30日
				CN	106783926	B	2020年5月5日
US	2008284331	A1	2008年11月20日	US	8022625	B2	2011年9月20日
				JP	2008288012	A	2008年11月27日
				KR	20080101690	A	2008年11月21日
				CN	101308864	A	2008年11月19日
				CN	101308864	B	2013年5月29日