

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-195666

(P2019-195666A)

(43) 公開日 令和1年11月14日(2019.11.14)

(51) Int.Cl.	F I	テーマコード (参考)
A63F 5/04 (2006.01)	A63F 5/04 612	2C088
A63F 7/02 (2006.01)	A63F 5/04 611B	2C182
	A63F 7/02 315Z	
	A63F 7/02 326Z	

審査請求 未請求 請求項の数 1 O L (全 227 頁)

(21) 出願番号	特願2019-131579 (P2019-131579)	(71) 出願人	000144522
(22) 出願日	令和1年7月17日 (2019.7.17)		株式会社三洋物産
(62) 分割の表示	特願2016-224038 (P2016-224038) の分割		愛知県名古屋市千種区今池3丁目9番21号
原出願日	平成28年11月17日 (2016.11.17)	(74) 代理人	100143063
			弁理士 安藤 悟
		(72) 発明者	牧野 真吾
			愛知県名古屋市千種区春岡通7丁目49番地 株式会社ジェイ・ティ内
		(72) 発明者	岡村 鉦
			愛知県名古屋市千種区今池3丁目9番21号 株式会社三洋物産内
		Fターム(参考)	2C088 AA33 AA42 2C182 BA02 BA11

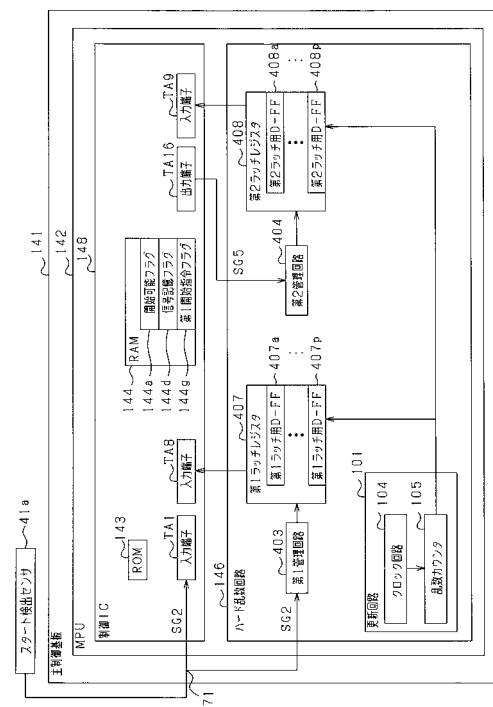
(54) 【発明の名称】 遊技機

(57) 【要約】

【課題】 抽選に際しての数値情報の取得を好適に行うことが可能な遊技機を提供する。

【解決手段】 乱数カウンタ105では、数値情報が更新されている。制御IC148は、所定契機が発生したことを契機として第2管理回路404に出力している取得信号SG5の立ち上がりを一の条件として第2ラッチレジスタ408にラッチ信号を送信する。当該ラッチ信号を受信した第2ラッチレジスタ408には乱数カウンタ105の数値情報が記憶される。制御IC148は、各遊技回において、第2ラッチレジスタ408に記憶されている数値情報が更新された後に、更新後の数値情報を第2乱数として取得する。制御IC148は、各遊技回において、当該遊技回の開始タイミングにて既に主側RAM144に記憶されている第2乱数を用いて判定処理を実行する。

【選択図】 図75



【特許請求の範囲】**【請求項 1】**

遊技動作が実行される遊技実行手段と、
前記遊技動作を開始させるべく操作される始動操作手段と、
前記遊技動作を終了させるべく操作される終了操作手段と、
前記始動操作手段が操作されたことに基づいて前記遊技動作が開始され、前記終了操作手段が操作されたことに基づいて前記遊技動作が終了されることを遊技回の 1 回とした場合に、各遊技回において前記遊技動作の実行制御を行う遊技回制御手段と、
を備えた遊技機において、
数値情報を更新して更新後の数値情報を記憶する数値更新手段と、
数値情報を記憶可能な所定記憶手段と、
所定契機が発生した場合に、前記数値更新手段に記憶されている数値情報を所定数値情報として前記所定記憶手段に記憶させる記憶実行処理を行う記憶実行手段と、
所定の遊技回において当該所定の遊技回よりも前に前記所定記憶手段に記憶された前記所定数値情報を用いて所定判定処理を実行する所定判定手段と、
を備えていることを特徴とする遊技機。

10

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、遊技機に関するものである。

20

【背景技術】**【0002】**

遊技機的一种として、パチンコ機やスロットマシン等が知られている。これらの遊技機では、制御装置において各種制御が実行されることで、遊技の進行が制御される。また、制御装置における各種制御の実行に際しては、数値情報が利用される。

【0003】

例えば、所定の抽選条件が成立したに基づいて抽選が行われ、当該抽選の結果に応じて遊技者に特典が付与される構成が知られている。この抽選においては、所定の抽選条件が成立した際に、抽選用の数値情報を更新する更新手段から数値情報が取得され、その取得された数値情報が当選情報に対応しているか否かの判定が行われる（例えば特許文献 1 参照）。また、所定の取得条件が成立したに基づいて数値情報が取得され、その数値情報を利用して行われる抽選の結果に基づいて特定の演出や報知が行われる構成も知られている。

30

【先行技術文献】**【特許文献】****【0004】**

【特許文献 1】特開 2009-261415 号公報

【発明の概要】**【発明が解決しようとする課題】****【0005】**

ここで、上記例示等のような遊技機においては抽選に際しての数値情報の取得が好適に行われる必要があり、この点について未だ改良の余地がある。

40

【0006】

本発明は、上記例示した事情等に鑑みてなされたものであり、抽選に際しての数値情報の取得を好適に行うことが可能な遊技機を提供することを目的とするものである。

【課題を解決するための手段】**【0007】**

上記課題を解決すべく請求項 1 記載の発明は、遊技動作が実行される遊技実行手段と、
前記遊技動作を開始させるべく操作される始動操作手段と、
前記遊技動作を終了させるべく操作される終了操作手段と、

50

前記始動操作手段が操作されたことに基づいて前記遊技動作が開始され、前記終了操作手段が操作されたことに基づいて前記遊技動作が終了されることを遊技回の1回とした場合に、各遊技回において前記遊技動作の実行制御を行う遊技回制御手段と、を備えた遊技機において、

数値情報を更新して更新後の数値情報を記憶する数値更新手段と、

数値情報を記憶可能な所定記憶手段と、

所定契機が発生した場合に、前記数値更新手段に記憶されている数値情報を所定数値情報として前記所定記憶手段に記憶させる記憶実行処理を行う記憶実行手段と、

所定の遊技回において当該所定の遊技回よりも前に前記所定記憶手段に記憶された前記所定数値情報を用いて所定判定処理を実行する所定判定手段と、を備えていることを特徴とする。

10

【発明の効果】

【0008】

本発明によれば、抽選に際しての数値情報の取得を好適に行うことが可能となる。

【図面の簡単な説明】

【0009】

【図1】第1の実施形態におけるスロットマシンの正面図である。

【図2】各リールの図柄配列を示す図である。

【図3】表示窓部から視認可能となる図柄と組合せラインとの関係を示す説明図である。

【図4】入賞態様と付与される特典との関係を示す説明図である。

20

【図5】スロットマシンの電氣的構成を示すブロック図である。

【図6】ハード乱数回路を説明するためのブロック図である。

【図7】制御ICにて実行されるメイン処理を示すフローチャートである。

【図8】制御ICにて実行されるタイマ割込み処理を示すフローチャートである。

【図9】制御ICにて実行される開始指令設定処理を示すフローチャートである。

【図10】制御ICにて実行される通常処理を示すフローチャートである。

【図11】制御ICにて実行される抽選処理を示すフローチャートである。

【図12】通常モード用抽選テーブルの一例を示す図である。

【図13】通常モード用抽選テーブルが選択された場合におけるリールの停止順序と成立する入賞態様との関係を説明するための説明図である。

30

【図14】第1RTモード用抽選テーブルの一例を示す図である。

【図15】第1RTモード用抽選テーブルが選択された場合におけるリールの停止順序と成立する入賞態様との関係を説明するための説明図である。

【図16】第2RTモード用抽選テーブルの一例を示す図である。

【図17】第2RTモード用抽選テーブルが選択された場合におけるリールの停止順序と成立する入賞態様との関係を説明するための説明図である。

【図18】制御ICにて実行される遊技終了時の対応処理を示すフローチャートである。

【図19】コントロール回路にて実行される管理動作を示すフローチャートである。

【図20】比較対象の第1スロットマシンの制御ICが乱数を取得するタイミングを示すタイムチャートである。

40

【図21】比較対象の第2スロットマシンの制御ICが乱数を取得するタイミングを示すタイムチャートである。

【図22】ラッチ済みステータスを備えているスロットマシンの制御ICが乱数を取得するタイミングを示すタイムチャートである。

【図23】コントロール側CPUにノイズが混入した場合にはラッチ済みステータスを備えているスロットマシンの制御ICが乱数を取得しないことを示すタイムチャートである。

【図24】第2の実施形態における主制御基板の構成を示すブロック図である。

【図25】制御ICにて実行される開始指令設定処理を示すフローチャートである。

【図26】制御ICにて実行されるエラー対応処理を示すフローチャートである。

50

- 【図 27】コントロール側 CPU にて実行される管理動作を示すフローチャートである。
- 【図 28】制御 IC にて実行される乱数取得処理を示すフローチャートである。
- 【図 29】確認指令フラグを備えたスロットマシンの制御 IC が乱数を取得するタイミングを示すタイムチャートである。
- 【図 30】確認指令フラグを備えたスロットマシンの制御 IC が異常信号を送信するタイミングを示すタイムチャートである。
- 【図 31】(a) 第 2 の実施形態の別形態における制御 IC と乱数カウンタとの接続態様を示すブロック図であり、(b) 制御 IC にて実行される乱数取得処理を示すフローチャートである。
- 【図 32】第 3 の実施形態における主制御基板の構成を示すブロック図である。 10
- 【図 33】制御 IC にて実行される開始指令設定処理を示すフローチャートである。
- 【図 34】制御 IC にて実行される通常処理を示すフローチャートである。
- 【図 35】コントロール側 CPU にて実行される管理動作を示すフローチャートである。
- 【図 36】開始可能信号を利用するスロットマシンの制御 IC が乱数を取得するタイミングを示すタイムチャートである。
- 【図 37】異常報知処理が実行されるタイミングを示すタイムチャートである。
- 【図 38】第 4 の実施形態における入賞態様と付与される特典との関係を示す説明図である。
- 【図 39】主制御基板の電氣的構成を説明するためのブロック図である。
- 【図 40】第 1 管理回路及び第 2 管理回路がラッチ信号を送信するタイミングを示すタイムチャートである。 20
- 【図 41】制御 IC にて実行される開始指令設定処理を示すフローチャートである。
- 【図 42】制御 IC にて実行される通常処理を示すフローチャートである。
- 【図 43】制御 IC にて実行される抽選処理を示すフローチャートである。
- 【図 44】通常モード用抽選テーブルの一例を示す図である。
- 【図 45】通常モード用抽選テーブルが選択された場合におけるリールの停止順序と成立する入賞態様との関係を説明するための説明図である。
- 【図 46】制御 IC にて実行される遊技終了時の対応処理を示すフローチャートである。
- 【図 47】遊技状態の移行態様を説明するための説明図である。
- 【図 48】制御 IC にて実行される AT 用処理を示すフローチャートである。 30
- 【図 49】制御 IC にて実行される BB 用処理を示すフローチャートである。
- 【図 50】サブ側 MPU にて実行される停止順報知制御処理を示すフローチャートである。
- 【図 51】制御 IC が第 1 乱数を取得するタイミング及び第 2 乱数を取得するタイミングを示すタイムチャートである。
- 【図 52】第 4 の実施形態の別形態における制御 IC にて実行される通常処理を示すフローチャートである。
- 【図 53】(a) ~ (c) 第 5 の実施形態における抽選用乱数を説明するための説明図である。
- 【図 54】制御 IC にて実行される通常処理を示すフローチャートである。 40
- 【図 55】制御 IC にて実行される抽選処理を示すフローチャートである。
- 【図 56】(a) 通常モード用抽選テーブルの一例を示す図であり、(b) 各乱数群に設定されている数値情報の一部を示すテーブルである。
- 【図 57】制御 IC にて実行される AT 用処理を示すフローチャートである。
- 【図 58】(a) 制御 IC にて実行される上乗せ抽選処理を示すフローチャートであり、(b) 制御 IC にて実行される継続抽選処理を示すフローチャートである。
- 【図 59】制御 IC にて実行される BB 用処理を示すフローチャートである。
- 【図 60】第 6 の実施形態におけるハード乱数回路の構成を説明するためのブロック図である。
- 【図 61】第 7 の実施形態におけるハード乱数回路の構成を説明するためのブロック図で 50

ある。

【図 6 2】コントロール側 CPU における管理動作を説明するためのフローチャートである。

【図 6 3】制御 IC における AT 用処理を説明するためのフローチャートである。

【図 6 4】第 8 の実施形態におけるパチンコ機の遊技盤の構成を示す正面図である。

【図 6 5】作動口用回収通路及び作動口入賞検知センサを説明するための作動口用回収通路の縦断面図である。

【図 6 6】ハード乱数回路の電氣的構成を説明するためのブロック図である。

【図 6 7】当否抽選などに用いられる各種カウンタの内容を説明するための説明図である。

。

【図 6 8】制御 IC におけるタイマ割込み処理を示すフローチャートである。

【図 6 9】制御 IC における特図特電制御処理を示すフローチャートである。

【図 7 0】(a) RAM の構成を示すブロック図であり、(b) 制御 IC における保留情報の取得処理を示すフローチャートである。

【図 7 1】制御 IC における乱数取得処理を示すフローチャートである。

【図 7 2】制御 IC におけるエラー対応処理を示すフローチャートである。

【図 7 3】制御 IC が大当たり乱数を取得するタイミングを示すタイムチャートである。

【図 7 4】制御 IC がラッチ指示信号を送信するタイミングを示すタイムチャートである。

。

【図 7 5】第 9 の実施形態における主制御基板の電氣的構成を示すブロック図である。

【図 7 6】制御 IC にて実行されるメイン処理を示すフローチャートである。

【図 7 7】制御 IC にて実行される通常処理を示すフローチャートである。

【図 7 8】制御 IC にて実行される第 2 リール制御処理を示すフローチャートである。

【図 7 9】制御 IC が第 2 乱数を取得するタイミングを示すタイムチャートである。

【図 8 0】第 10 の実施形態における制御 IC にて実行される第 2 リール制御処理を示すフローチャートである。

【図 8 1】第 11 の実施形態における制御 IC にて実行される第 2 リール制御処理を示すフローチャートである。

【図 8 2】第 12 の実施形態における制御 IC にて実行される通常処理を示すフローチャートである。

【図 8 3】第 13 の実施形態における制御 IC にて実行される第 2 リール制御処理を示すフローチャートである。

【図 8 4】制御 IC にて実行される媒体付与処理を示すフローチャートである。

【図 8 5】第 14 の実施形態における制御 IC にて実行される抽選処理を示すフローチャートである。

【図 8 6】(a) 制御 IC にて実行される演出抽選処理を示すフローチャートであり、(b) チェリー用演出選択テーブルを示す図であり、(c) スイカ用演出選択テーブルを示す図である。

【図 8 7】制御 IC にて実行される AT 用処理を示すフローチャートである。

【発明を実施するための形態】

【0010】

＜第 1 の実施形態＞

以下、遊技機の一つであるスロットマシンに本発明を適用した場合の第 1 の実施形態を、図面に基づいて詳細に説明する。図 1 はスロットマシン 10 の正面図である。

【0011】

スロットマシン 10 は、その外殻を形成する筐体 11 を備えている。筐体 11 は、複数の木製パネルが固定されることにより、全体として前方に開放された箱状に形成されている。筐体 11 の前面側には、前面扉 12 が取り付けられている。前面扉 12 はその左側部を回動軸として、筐体 11 の内部空間を開閉可能とするように筐体 11 に支持されている。なお、前面扉 12 は、その裏面に設けられた施錠装置によって開放不能に施錠状態とさ

10

20

30

40

50

れており、この施錠状態は、キーシリンダ 1 4 への所定のキーによる解錠操作により解除される。

【0012】

前面扉 1 2 の中央部上寄りには、遊技者に遊技状態を報知する遊技パネル 2 0 が設けられている。遊技パネル 2 0 には、縦長の 3 つの表示窓部 2 1 L, 2 1 M, 2 1 R が横並びとなるように形成されている。表示窓部 2 1 L, 2 1 M, 2 1 R は透明又は半透明な材質により形成されており、各表示窓部 2 1 L, 2 1 M, 2 1 R を通じてスロットマシン 1 0 の内部が視認可能な状態となっている。

【0013】

筐体 1 1 にはリールユニット 3 1 が設けられている。リールユニット 3 1 は、円筒状にそれぞれ形成された左リール 3 2 L、中リール 3 2 M 及び右リール 3 2 R を備えている。各リール 3 2 L, 3 2 M, 3 2 R は、その中心軸線が当該リールの回転軸線となるように回転可能に支持されている。各リール 3 2 L, 3 2 M, 3 2 R の回転軸線は略水平方向に延びる同一軸線上に配設され、それぞれのリール 3 2 L, 3 2 M, 3 2 R が各表示窓部 2 1 L, 2 1 M, 2 1 R と 1 対 1 で対応している。したがって、各リール 3 2 L, 3 2 M, 3 2 R の表面の一部はそれぞれ対応する表示窓部 2 1 L, 2 1 M, 2 1 R を通じて視認可能な状態となっている。また、リール 3 2 L, 3 2 M, 3 2 R が正回転すると、各表示窓部 2 1 L, 2 1 M, 2 1 R を通じてリール 3 2 L, 3 2 M, 3 2 R の表面は上から下へ向かって移動しているかのように映し出される。

【0014】

これら各リール 3 2 L, 3 2 M, 3 2 R は、それぞれが図示しないステップングモータに連結されており、各ステップングモータの駆動により各リール 3 2 L, 3 2 M, 3 2 R が個別に、即ちそれぞれ独立して回転駆動し得る構成となっている。

【0015】

各リール 3 2 L, 3 2 M, 3 2 R を利用したゲームの開始操作及び停止操作を遊技者が行うための各種操作部は、遊技パネル 2 0 の下方において当該遊技パネル 2 0 よりもスロットマシン 1 0 前方に膨出させて設けられた操作部膨出部 2 5 に集約配置されている。当該操作部膨出部 2 5 に集約配置されている各種操作部について以下に詳細に説明する。

【0016】

操作部膨出部 2 5 の前面左側には、各リール 3 2 L, 3 2 M, 3 2 R の回転を開始させるために操作されるスタートレバー 4 1 が設けられている。メダルがベットされているときにこのスタートレバー 4 1 が操作されると、各リール 3 2 L, 3 2 M, 3 2 R が一斉に回転を始める。

【0017】

操作部膨出部 2 5 の前面においてスタートレバー 4 1 の右側には、回転している各リール 3 2 L, 3 2 M, 3 2 R を個別に停止させるために操作されるストップボタン 4 2, 4 3, 4 4 が設けられている。各ストップボタン 4 2, 4 3, 4 4 は停止対象となるリール 3 2 L, 3 2 M, 3 2 R に対応する表示窓部 2 1 L, 2 1 M, 2 1 R の直下にそれぞれ配置されている。各ストップボタン 4 2, 4 3, 4 4 は、左リール 3 2 L が回転を開始してから所定時間が経過すると停止させることが可能な状態となる。

【0018】

なお、スタートレバー 4 1 の操作に基づき各リール 3 2 L, 3 2 M, 3 2 R の回転が開始され、各ストップボタン 4 2, 4 3, 4 4 の操作に基づき各リール 3 2 L, 3 2 M, 3 2 R が回転を停止して、遊技媒体の付与及び遊技状態の管理といった各種処理の実行が完了するまでが、1 回のゲーム（又は遊技回）に相当する。

【0019】

操作部膨出部 2 5 の上面右側には、メダルを投入するためのメダル投入口 4 5 が設けられている。メダル投入口 4 5 から投入されたメダルは、前面扉 1 2 の背面に設けられたセレクト 5 2 によって、投入可能時であれば筐体 1 1 内のホッパ装置 5 3 へ導かれ、投入不可時であれば前面扉 1 2 の前面下部に設けられたメダル排出口 5 8 からメダル受け皿 5 9

10

20

30

40

50

へと導かれる。なお、ホッパ装置 5 3 は、有効ライン上にメダルの付与に対応した入賞が成立した場合に、貯留タンクに貯留されたメダルを、メダル排出口 5 8 を通じてメダル受け皿 5 9 に払い出す機能を有している。

【0020】

操作用膨出部 2 5 の前面においてメダル投入口 4 5 の下方となる位置には、メダル投入口 4 5 に投入されたメダルがセレクト 5 2 内に詰まった際に押される返却ボタン 4 6 が設けられている。また、操作用膨出部 2 5 の上面左側には、後述する主制御装置 1 4 0 の RAM 1 4 4 に記憶された仮想メダルを一度にベット可能な最大分投入するための第 1 クレジット投入ボタン 4 7 と、仮想メダルを一度に 2 枚投入するための第 2 クレジット投入ボタン 4 8 と、仮想メダルを一度に 1 枚投入するための第 3 クレジット投入ボタン 4 9 とが設けられている。なお、本スロットマシン 1 0 において遊技媒体とは、メダル及び仮想メダルを含む概念である。

10

【0021】

操作用膨出部 2 5 の前面においてスタートレバー 4 1 の左方となる位置には、精算ボタン 5 1 が設けられている。本スロットマシン 1 0 では、所定の最大値（メダル 5 0 枚分）となるまでの余剰の投入メダルや入賞時の払出メダルを仮想メダルとして後述する主制御装置 1 4 0 の RAM 1 4 4 に記憶するクレジット機能を有しており、仮想メダルが貯留記憶されている状況下で精算ボタン 5 1 を操作された場合、仮想メダルが現実のメダルとしてメダル排出口 5 8 から払い出されるようになっている。

20

【0022】

筐体 1 1 の内部においてホッパ装置 5 3 の左方には、電源装置 5 4 が設けられている。電源装置 5 4 には、電源投入時や電源遮断時に操作される電源スイッチと、スロットマシン 1 0 の各種状態をリセットするためのリセットボタンと、スロットマシン 1 0 の設定状態を「設定 1」から「設定 6」の範囲で変更するために操作される設定キー挿入孔と、を備えている。

【0023】

＜各リール 3 2 L, 3 2 M, 3 2 R に付されている図柄＞

次に、各リール 3 2 L, 3 2 M, 3 2 R に付されている図柄について説明する。

【0024】

図 2 には、左リール 3 2 L, 中リール 3 2 M, 右リール 3 2 R の図柄配列が示されている。同図に示すように、各リール 3 2 L, 3 2 M, 3 2 R には、それぞれ 2 1 個の図柄が一行に配置されている。また、各リール 3 2 L, 3 2 M, 3 2 R に対応して番号が 0 ~ 2 0 まで付されているが、これら番号は主制御装置 1 4 0 が表示窓部 2 1 L, 2 1 M, 2 1 R から視認可能な状態となっている図柄を認識するための番号であり、リール 3 2 L, 3 2 M, 3 2 R に実際に付されているわけではない。但し、以下の説明では当該番号を使用して説明する。

30

【0025】

図柄としては、「ベル」図柄（例えば、左リール 3 2 L の 2 0 番目）、「リプレイ」図柄（例えば、左リール 3 2 L の 1 9 番目）、「スイカ」図柄（例えば、左リール 3 2 L の 1 8 番目）、「赤 7」図柄（例えば、左リール 3 2 L の 1 5 番目）、「BAR」図柄（例えば、左リール 3 2 L の 1 0 番目）、「チェリー」図柄（例えば、左リール 3 2 L の 9 番目）、「白 7」図柄（例えば、左リール 3 2 L の 5 番目）の 7 種類がある。そして、各リール 3 2 L, 3 2 M, 3 2 R において各種図柄の数や配置順序は全く異なっている。

40

【0026】

図 3 は、表示窓部 2 1 L, 2 1 M, 2 1 R の正面図である。各表示窓部 2 1 L, 2 1 M, 2 1 R は、対応するリール 3 2 L, 3 2 M, 3 2 R に付された 2 1 個の図柄のうち図柄全体が視認可能となる図柄が 3 個となるように形成されている。このため、各リール 3 2 L, 3 2 M, 3 2 R がすべて停止している状態では、 $3 \times 3 = 9$ 個の図柄が表示窓部 2 1 L, 2 1 M, 2 1 R を介して視認可能な状態となる。

【0027】

50

本スロットマシン10では、各リール32L, 32M, 32Rの図柄が視認可能となる位置を結ぶようにして、1本のメインラインMLが設定されている。メインラインMLは、左リール32Lの中段図柄、中リール32Mの中段図柄及び右リール32Rの中段図柄を結んだラインである。規定数の遊技媒体がベットされた状態で各リール32L, 32M, 32Rの回転が開始され、当該メインラインML上に当選役に対応した入賞が成立した場合には、遊技媒体の付与という利益、再遊技という利益及び遊技状態の移行のうち少なくとも1つが付与される。

【0028】

つまり、本スロットマシン10では、入賞が成立し得るラインとして1本のメインラインMLのみが設定されている。そして、当該メインラインMLは一直線に延びるラインとして設定されている。したがって、左リール32Lの上段図柄、中リール32Mの中段図柄及び右リール32Rの下段図柄を結んだサブラインS1と、左リール32Lの上段図柄、中リール32Mの上段図柄及び右リール32Rの上段図柄を結んだサブラインS2と、左リール32Lの下段図柄、中リール32Mの下段図柄及び右リール32Rの下段図柄を結んだサブラインS3と、左リール32Lの下段図柄、中リール32Mの中段図柄及び右リール32Rの上段図柄を結んだサブラインS4といったライン上に、入賞対象となる図柄の組合せが成立したとしても、入賞は成立しない。

【0029】

以下、図4を参照しながら、入賞となる図柄の組合せと、入賞となった場合に付与される特典との対応関係を説明する。図4は、入賞となる図柄の組合せと、入賞となった場合に付与される特典との対応関係を説明するための説明図である。

【0030】

遊技媒体の付与が行われる小役入賞としては、第1補填入賞、第2補填入賞、第3補填入賞、ベル入賞、スイカ入賞、及びチェリー入賞がある。詳細には、メインラインML上において左リール32Lの停止図柄が「ベル」図柄であり、中リール32Mの停止図柄が「リプレイ」図柄であり、右リール32Rの停止図柄が「ベル」図柄である場合、第1補填入賞となる。また、メインラインML上において左リール32Lの停止図柄が「スイカ」図柄であり、中リール32Mの停止図柄が「ベル」図柄であり、右リール32Rの停止図柄が「ベル」図柄である場合、第2補填入賞となる。また、メインラインML上において左リール32Lの停止図柄が「リプレイ」図柄であり、中リール32Mの停止図柄が「ベル」図柄であり、右リール32Rの停止図柄が「ベル」図柄である場合、第3補填入賞となる。第1補填入賞～第3補填入賞のいずれかとなった場合における遊技媒体の付与対象数は、後述するBB状態以外の遊技状態であれば「1」となる。一方、第1補填入賞～第3補填入賞は後述するBB状態においては成立対象から除外される。

【0031】

メインラインML上において左リール32Lの停止図柄が「ベル」図柄であり、中リール32Mの停止図柄が「ベル」図柄であり、右リール32Rの停止図柄が「ベル」図柄である場合、ベル入賞となる。ベル入賞となった場合における遊技媒体の付与対象数は、後述するBB状態以外の遊技状態であれば「9」となり、後述するBB状態であれば「8」となる。

【0032】

メインラインML上において左リール32Lの停止図柄が「スイカ」図柄であり、中リール32Mの停止図柄が「スイカ」図柄及び「チェリー」図柄のいずれかであり、右リール32Rの停止図柄が「スイカ」図柄及び「白7」図柄のいずれかである場合、スイカ入賞となる。スイカ入賞となった場合における遊技媒体の付与対象数は、BB状態以外の遊技状態であれば「7」となり、後述するBB状態であれば「8」となる。

【0033】

メインラインML上において左リール32Lの停止図柄が「チェリー」図柄となった場合、中リール32Mの停止図柄及び右リール32Rの停止図柄がいずれであったとしてもチェリー入賞となる。チェリー入賞となった場合における遊技媒体の付与対象数は、BB

10

20

30

40

50

状態以外の遊技状態であれば「2」となる。一方、チェリー入賞はBB状態においては成立対象から除外される。

【0034】

遊技媒体をベットすることなく次ゲームの遊技を行うことが可能な再遊技の特典が付与される入賞として、通常リプレイ入賞、第1RTリプレイ入賞、第2RTリプレイ入賞、第1転落リプレイ入賞及び第2転落リプレイ入賞がある。詳細には、メインラインML上において左リール32Lの停止図柄が「リプレイ」図柄であり、中リール32Mの停止図柄が「リプレイ」図柄であり、右リール32Rの停止図柄が「リプレイ」図柄である場合、又は左リール32Lの停止図柄が「リプレイ」図柄であり、中リール32Mの停止図柄が「チェリー」図柄であり、右リール32Rの停止図柄が「ベル」図柄である場合、通常リプレイ入賞となる。メインラインML上において左リール32Lの停止図柄が「ベル」図柄であり、中リール32Mの停止図柄が「リプレイ」図柄であり、右リール32Rの停止図柄が「リプレイ」図柄である場合、第1RTリプレイ入賞となる。メインラインML上において左リール32Lの停止図柄が「スイカ」図柄であり、中リール32Mの停止図柄が「リプレイ」図柄であり、右リール32Rの停止図柄が「リプレイ」図柄である場合、第2RTリプレイ入賞となる。メインラインML上において左リール32Lの停止図柄が「リプレイ」図柄であり、中リール32Mの停止図柄が「チェリー」図柄であり、右リール32Rの停止図柄が「リプレイ」図柄である場合、第1転落リプレイ入賞となる。メインラインML上において左リール32Lの停止図柄が「リプレイ」図柄であり、中リール32Mの停止図柄が「リプレイ」図柄であり、右リール32Rの停止図柄が「ベル」図柄である場合、第2転落リプレイ入賞となる。

10

20

【0035】

上記いずれかのリプレイ入賞となった場合、遊技媒体の新たなベットを不要としながら次ゲームの遊技を行うことが可能となる。具体的には、遊技媒体を3枚ベットしたゲームにおいていずれかのリプレイ入賞となった場合、遊技媒体の新たなベットを不要としながら、3枚ベット状態で次ゲームの遊技を開始することが可能となる。

【0036】

上記各種リプレイ入賞のうち、第1RTリプレイ入賞、第2RTリプレイ入賞、第1転落リプレイ入賞及び第2転落リプレイ入賞は、リプレイ入賞の特典の付与契機となるだけでなく抽選モードの移行契機となる。本スロットマシン10では役の抽選処理(図11)において抽選対象となる役の種類及び各役の当選確率が相違するように複数種類の抽選モードが設定されており、これら抽選モード間の移行は抽選モードの移行契機となるリプレイ入賞が成立した場合に発生する。

30

【0037】

遊技状態の移行のみが行われる状態移行入賞として、第1BB入賞及び第2BB入賞がある。詳細には、メインラインML上において左リール32Lの停止図柄が「赤7」図柄であり、中リール32Mの停止図柄が「赤7」図柄であり、右リール32Rの停止図柄が「赤7」図柄である場合、第1BB入賞となる。メインラインML上において左リール32Lの停止図柄が「白7」図柄であり、中リール32Mの停止図柄が「白7」図柄であり、右リール32Rの停止図柄が「白7」図柄である場合、第2BB入賞となる。第1BB入賞又は第2BB入賞が成立した場合には、遊技状態がBB状態に移行する。ここで、BB状態とは、当該BB状態以外のいずれの遊技状態よりも単位ゲーム数あたりの遊技媒体の付与期待数が高くなる遊技状態である。

40

【0038】

具体的には、ベル入賞の成立を可能とさせる役に他の遊技状態の場合よりも高い確率(例えば1/2)で当選するとともに、当該役に当選した場合には各リール32L, 32M, 32Rの停止順序及び各リール32L, 32M, 32Rの回転位置に対するストップボタン42~44の停止操作タイミングとは無関係にベル入賞が成立することとなる。また、スイカ入賞の成立を可能とさせる役に他の遊技状態の場合よりも高い確率(例えば1/4)で当選するとともに、当該役に当選した場合には各リール32L, 32M, 32Rの

50

停止順序及び各リール 3 2 L, 3 2 M, 3 2 R の回転位置に対するストップボタン 4 2 ~ 4 4 の停止操作タイミングとは無関係にスイカ入賞が成立することとなる。これにより、B B 状態において遊技媒体の付与対象となる入賞が複数種類存在している構成であっても、遊技媒体の付与対象となる入賞に対応する役に当選した場合にはその当選役に対応する入賞が確実に成立することとなる。また、これらベル入賞及びスイカ入賞が成立した場合における遊技媒体の付与数は同一の数となっており、具体的には「8」となっている。これにより、B B 状態において遊技媒体の付与対象となる入賞が複数種類存在している構成であっても、当該入賞が成立した場合における遊技媒体の付与数は入賞の種類に関係なく同一数となる。

【0039】

B B 状態は、複数ゲームに亘って継続し、ゲームの実行内容に応じた事象の発生に基づき終了条件が成立した場合に終了する。当該終了条件は任意であるが、本スロットマシン 10 では B B 状態が開始されてから付与された遊技媒体の合計数が終了基準数以上となることが終了条件として設定されている。B B 状態には第 1 B B 状態と第 2 B B 状態とが設定されており、これら第 1 B B 状態と第 2 B B 状態とで終了基準数が相違している。第 1 B B 状態は終了基準数が、B B 状態において遊技媒体の付与対象となる入賞が成立した場合の固定付与数の 5 倍よりも多い数であって当該固定付与数の 6 倍以下の数となっている。具体的には「41」に設定されている。一方、第 2 B B 状態は終了基準数が、B B 状態において遊技媒体の付与対象となる入賞が成立した場合の固定付与数の 11 倍よりも多い数であって当該固定付与数の 12 倍以下の数となっている。具体的には「89」に設定されている。当該構成であることにより第 1 B B 状態では遊技媒体の付与対象となる入賞が確実に 6 回のみ成立し、第 2 B B 状態では遊技媒体の付与対象となる入賞が確実に 12 回のみ成立する。また、上記のとおり B B 状態において遊技媒体の付与対象となる入賞が複数種類存在している構成において遊技媒体の付与対象となる入賞に対応する役に当選した場合にはその当選役に対応する入賞が確実に成立することとなる。したがって、第 1 B B 状態では遊技媒体の付与対象となる入賞に対応する役に当選するゲームが確実に 6 ゲームのみ発生し、第 2 B B 状態では遊技媒体の付与対象となる入賞に対応する役に当選するゲームが確実に 12 ゲームのみ発生する。

【0040】

＜各種報知及び各種演出を実行するための装置＞

次に、各種報知及び各種演出を実行するための装置について説明する。

【0041】

前面扉 12 の上部には、図 1 に示すように、上部ランプ 64 が設けられているとともに画像表示装置 66 が設けられており、前面扉 12 の下部には、スピーカ 65 が設けられている。上部ランプ 64 は、スロットマシン 10 において異常が発生した場合に当該異常に対応した態様で発光制御されるとともに、入賞結果に応じた態様で発光制御される。また、上部ランプ 64 は、画像表示装置 66 における表示演出に対応した発光演出が行われるように発光制御される。スピーカ 65 は左右一対として設けられており、スロットマシン 10 において異常が発生した場合に当該異常に対応した音又は音声が出力されるように音出力制御されるとともに、入賞結果に対応した音又は音声が出力されるように音出力制御される。また、スピーカ 65 は、画像表示装置 66 における表示演出に対応した音出力演出が行われるように音出力制御される。

【0042】

画像表示装置 66 は表示面 66 a を有しており、スロットマシン 10 において異常が発生した場合には当該異常に対応した画像が当該表示面 66 a にて表示されるように表示制御される。また、画像表示装置 66 は、抽選における役の当選結果及び各ゲームにおける入賞結果に対応した画像が表示面 66 a にて表示されるように表示制御される。

【0043】

＜スロットマシン 10 の電氣的構成＞

次に、本スロットマシン 10 の電氣的構成について、図 5 のブロック図に基づいて説明

する。

【0044】

主制御装置140は、遊技の主たる制御を司る主制御基板141を具備している。主制御基板141には、ハード乱数回路146と制御IC148とを備えているMPU142が搭載されている。ハード乱数回路146は、役の当否抽選に用いられる乱数を更新する乱数発生手段等を備えている。ハード乱数回路146の詳細は後述する。なお、MPU142に対してハード乱数回路146及び制御IC148が1チップ化されていることは必須の構成ではなく、それぞれが個別にチップ化された構成としてもよい。

【0045】

制御IC148はプログラムを利用してメイン処理（図7）及びタイマ割込み処理（図8）を実行するCPUである。当該制御IC148には、当該制御IC148により実行される各種の制御プログラムや固定値データを記憶したROM143と、そのROM143内に記憶される制御プログラムの実行に際して各種のデータ等を一時的に記憶するためのメモリであるRAM144とが内蔵されている。また、制御IC148には、所定期期のクロック信号を出力するクロック回路145が設けられており、さらにクロック回路145と制御IC148の制御部との間の信号経路の途中位置には分周回路147が設けられている。

【0046】

分周回路147は、クロック回路145からのクロック信号の周期を変更する周波数変更手段として機能し、タイマ割込み処理の起動タイミングを制御IC148にて特定するための変更クロック信号を出力するように構成されている。詳細には、分周回路147は、特定周期である1.49msec周期の間隔の変更クロック信号を制御IC148に出力する。制御IC148では、かかる変更クロック信号の立ち上がり又は立ち下りといった特定の信号形態の発生を確認する処理を実行し、特定の信号形態の発生を少なくとも一の条件として定期処理（タイマ割込み処理）を起動する。この場合、定期処理の実行周期は、変更クロック信号の周期（1.49msec）である。

【0047】

なお、制御IC148に対してROM143及びRAM144が1チップ化されていることは必須の構成ではなく、それぞれが個別にチップ化された構成としてもよい。

【0048】

MPU142には、入力ポート及び出力ポートがそれぞれ設けられている。MPU142の入力側には、リールユニット31（より詳しくは各リール32L、32M、32Rが1回転したことを個別に検出するリールインデックスセンサ）、各ストップボタン42、43、44の操作を個別に検出するストップ検出センサ42a、43a、44a、メダル投入口45から投入されたメダルを検出する投入メダル検出センサ45a、各クレジット投入ボタン47、48、49の操作を個別に検出するクレジット投入検出センサ47a、48a、49a、精算ボタン51の操作を検出する精算検出センサ51a、ホッパ装置53の払出検出センサ、リセットボタン56の操作を検出するリセット検出センサ56a、設定キー挿入孔57に設定キーが挿入されたことを検出する設定キー検出センサ57a等の各種センサが接続されており、これら各センサからの信号はMPU142に入力される。

【0049】

ここで、スタートレバー41の操作を検出するスタート検出センサ41aからの検知信号SG1はハード乱数回路146と制御IC148とに入力される。検知信号SG1は、遊技者によりスタートレバー41が押下げ操作された場合にLOW状態からHI状態に立ち上がり、当該押下げ操作が終了した場合にHI状態からLOW状態に戻る信号である。スタート検出センサ41aとハード乱数回路146との接続態様、及びスタート検出センサ41aと制御IC148との接続態様の詳細については後述する。

【0050】

MPU142の出力側には、リールユニット31（より詳しくは各リール32L、32

10

20

30

40

50

M, 3 2 Rを回転させるためのステッピングモータ)、ホッパ装置 5 3 の払出モータ、サブ制御装置 1 5 0 等が接続されている。各ゲームにおいてはリールユニット 3 1 の各リール 3 2 L, 3 2 M, 3 2 R の回転駆動制御が M P U 1 4 2 により行われるとともに、小役入賞が成立してメダルの払い出しを実行する場合にはホッパ装置 5 3 の駆動制御が M P U 1 4 2 により行われる。また、サブ制御装置 1 5 0 には、各ゲームの各タイミングで M P U 1 4 2 からコマンドが送信される。

【0051】

M P U 1 4 2 の入力側には、電源装置 5 4 に設けられた停電監視回路が接続されている(図示略)。電源装置 5 4 には、主制御装置 1 4 0 をはじめとしてスロットマシン 1 0 の各電子機器に駆動電力を供給する電源部及び停電監視回路が搭載されており、停電監視回路は、外部電源から電源部に印加されている電圧を監視し、当該電圧が基準電圧以下となった場合に M P U 1 4 2 に停電信号を出力する。M P U 1 4 2 は、停電信号を受信することにより停電時処理を実行し、復電後において停電前の処理状態への復帰を可能とする。また、電源装置 5 4 には、外部電源からの動作電力の供給が遮断されている状況において電断中電力としてバックアップ電力を R A M 1 4 4 に供給するための電断中電源部が設けられている。これにより、外部電源からの動作電力の供給が遮断されている状況であっても、電断中電源部においてバックアップ電力を供給可能な状況(例えば1日や2日)では R A M 1 4 4 においてデータが記憶保持される。但し、電源装置 5 4 に設けられたリセットボタンを押圧操作した状態でスロットマシン 1 0 の電源の O N 操作を行うことで、R A M 1 4 4 に記憶保持されているデータは初期化される。

【0052】

サブ制御装置 1 5 0 は、各種報知や各種演出の実行制御を実行するためのサブ制御基板 1 5 1 を具備している。サブ制御基板 1 5 1 には、M P U 1 5 2 が搭載されている。M P U 1 5 2 には、当該 M P U 1 5 2 により実行される各種の制御プログラムや固定値データを記憶した R O M 1 5 3 と、その R O M 1 5 3 内に記憶される制御プログラムの実行に際して各種のデータ等を一時的に記憶するためのメモリである R A M 1 5 4 と、所定周波数の矩形波を出力するクロック回路 1 5 5 と、割込回路、データ入出力回路、乱数発生回路などが内蔵されている。

【0053】

なお、M P U 1 5 2 に対して R O M 1 5 3 及び R A M 1 5 4 が 1 チップ化されていることは必須の構成ではなく、それぞれが個別にチップ化された構成としてもよい。また、R A M 1 5 4 には、外部電源からの動作電力の供給が遮断されている状況において電源装置 5 4 の電断中電源部からバックアップ電力が供給され、当該バックアップ電力が供給されている状況(例えば1日や2日)では R A M 1 5 4 においてデータが記憶保持される。但し、電源装置 5 4 に設けられたリセットボタン 5 6 を押圧操作した状態でスロットマシン 1 0 の電源の O N 操作を行うことで、R A M 1 5 4 に記憶保持されているデータは初期化される。

【0054】

M P U 1 5 2 には、入力ポート及び出力ポートがそれぞれ設けられている。M P U 1 5 2 の入力側には、既に説明したとおり主制御装置 1 4 0 の M P U 1 4 2 が接続されており、当該 M P U 1 4 2 から各種コマンドを受信する。

【0055】

M P U 1 5 2 の出力側には、上部ランプ 6 4、スピーカ 6 5、画像表示装置 6 6 が接続されている。M P U 1 5 2 は、主制御装置 1 4 0 の M P U 1 4 2 から受信したコマンドに基づき、上部ランプ 6 4 の発光制御、スピーカ 6 5 の音出力制御、及び画像表示装置 6 6 の表示制御を実行することで、各種報知や各種演出が行われるようにする。

【0056】

なお、以下の説明では説明の便宜上、主制御装置 1 4 0 の M P U 1 4 2、R O M 1 4 3 及び R A M 1 4 4 をそれぞれ主側 M P U 1 4 2、主側 R O M 1 4 3 及び主側 R A M 1 4 4 といい、サブ制御装置 1 5 0 の M P U 1 5 2、R O M 1 5 3 及び R A M 1 5 4 をそれぞれ

サブ側MPU152、サブ側ROM153及びサブ側RAM154という。

【0057】

＜主制御基板141の構成＞

次に、主制御基板141の構成について図6のブロック図を用いて詳細に説明する。

【0058】

図6に示すように、制御IC148は入力端子TA1～TA3及び出力端子TA4を備えている。また、図6に示すように、ハード乱数回路146は、役の当否判定に用いられる乱数を更新するための更新回路101と、当該更新回路101にて更新される乱数が書き込まれるラッチレジスタ102と、検知信号SG1を利用してスタートレバー41が操作されたタイミングを把握することができるコントロール回路103と、を備えている。

10

【0059】

コントロール回路103は、プログラムを利用して処理を実行するCPU114を備えている。コントロール回路103が備えているCPU114をコントロール側CPU114とする。コントロール側CPU114は、管理動作（図19）を実行するためのプログラムが記憶されているROM115と、情報を一時記憶するための領域を有しているRAM116と、入力端子TB1、TB2と、出力端子TB3、TB4と、を備えている。

【0060】

ここで、コントロール側CPU114は、管理動作（図19）において、コントロール側CPU114に入力されている検知信号SG1のLOW状態からHI状態への立ち上がりを検出し、当該検出のタイミングから12.8μsが経過するまで検知信号SG1のHI状態が維持されたと判定することを条件として、ラッチレジスタ102にパルス信号であるラッチ信号を送信するとともに、ラッチ済みステータス113に「1」を設定する。管理動作の詳細は後述する。

20

【0061】

次に、スタート検出センサ41aと制御IC148との接続態様、及びスタート検出センサ41aとハード乱数回路146との接続態様について説明する。図6に示すように、スタート検出センサ41aから出る1本の信号線は主制御基板141上で2本に分岐している。当該信号線の一方は制御IC148の入力端子TA1に接続されているとともに、当該信号線の他方はハード乱数回路146を構成しているコントロール側CPU114の入力端子TB1に接続されている。このため、分岐後の一方の信号線にノイズが混入した場合に、当該ノイズの影響が他方にまで及ぶ事態を避けることができる。

30

【0062】

次に、更新回路101について説明する。図6に示すように、更新回路101は所定の周波数（例えば16MHz）のクロック信号を出力するクロック回路104と、各更新タイミングにおいて更新されるM系列乱数を生成する乱数発生回路106と、乱数が格納される乱数カウンタ105と、を備えている。ここで、制御IC148は、制御IC148内のクロック回路145（図5）に基づいて動作する。一方、更新回路101は、制御IC148内のクロック回路145とは独立して動作する更新回路101内のクロック回路104に基づいて動作する。このため、更新回路101における乱数の更新タイミングは制御IC148にて実行されている処理に影響されない。

40

【0063】

乱数カウンタ105は、2バイトの記憶領域を有しており、当該乱数カウンタ105には「1」～「65535」の乱数が記憶される。2バイトの記憶領域は、16個のポジティブエッジ型のDフリップフロップ回路（D-FF）から構成されている。乱数カウンタ105を構成するD-FFを乱数カウンタ用D-FF105a～105pとする。乱数カウンタ用D-FF105a～105pは、入力端子としてクロック端子（CLK端子）とD端子とクリア端子（CLR端子）とを備えているとともに、出力端子としてQ端子を備えている。

【0064】

図6に示すように、クロック回路104から出ている信号線は更新回路101内で2本

50

に分岐しており、分岐後の信号線の一方は更新回路101内でさらに16本に分岐して16個の乱数カウンタ用D-F F 105 a~105 pのCLK端子に接続されている。このため、乱数カウンタ用D-F F 105 a~105 pのCLK端子にはクロック回路104から出力されるクロック信号が入力される。

【0065】

また、クロック回路104から出て分岐した信号線の他方は反転回路107を介して乱数発生回路106に接続されている。反転回路107を介して乱数発生回路106に入力されている信号の立ち上がりを契機として、乱数発生回路106から乱数カウンタ用D-F F 105 a~105 pのD端子に対して出力されている16ビットのデータが更新される。乱数カウンタ用D-F F 105 a~105 pは、CLK端子に入力されている信号が立ち上がったタイミングにおいてD端子に入力されている信号をQ端子から出力している状態となる。

10

【0066】

乱数発生回路106にて生成されている乱数の更新タイミングと、乱数カウンタ105に記憶されている乱数の更新タイミングとは、クロック回路104から出力されている信号の周期の半分ずれている。このため、更新回路101において、乱数発生回路106から出力されているデータの更新と、乱数カウンタ105において16個の乱数カウンタ用D-F F 105 a~105 pのQ端子から出力されている信号の更新とが交互に繰り返される。

【0067】

20

詳細には、クロック回路104から出力されるクロック信号が16MHzであるため、当該クロック信号は62.5nsの周期で立ち上がる。このため、乱数発生回路106におけるデータの更新は62.5nsの周期で起こり、乱数発生回路106におけるデータが更新されてから次のデータに更新されるまでの間に乱数カウンタ105におけるデータの更新が行われる。既に説明したとおり、制御IC148にて実行されるタイマ割込み処理の実行周期は1.49msであるため、乱数の更新間隔は、タイマ割込み処理の実行周期よりも十分に短いものとなっている。なお、ポジティブエッジ型のD-F Fに代えてネガティブエッジ型のD-F Fを乱数カウンタ用D-F F 105 a~105 pに用いる構成としてもよい。

【0068】

30

ここで、乱数カウンタ105に記憶される乱数は16桁の2進数である。また、乱数発生回路106はM系列乱数を生成するハード回路である。M系列乱数は周期を有する疑似乱数である。そして、当該乱数発生回路106にて更新されるM系列乱数の周期は「65535」である。乱数発生回路106では、予め設定されている「0」以外の初期値に基づいて2番目の乱数が生成され、当該2番目の乱数に基づいて3番目の乱数が生成される。このように、乱数発生回路106では、16桁の2進数で表される乱数が更新されていき、乱数カウンタ105に対して65535個の数字が1回ずつ出力された後、初期値に戻る。このように、M系列乱数では予め設定されている初期値によって出力される乱数の順番が決まっており、1周期内に「1」~「65535」の各数字が1回ずつ現れるため、役の当選に対応する数字として設定する数字の数に応じて役に当選する確率を設定することができる。

40

【0069】

なお、乱数カウンタ105で更新される乱数はM系列乱数に限られない。例えば、更新回路101が更新タイミングを迎える度に乱数カウンタ105に記憶されている乱数に「1」が加算され、乱数カウンタ105の値が「65535」となった場合に、乱数カウンタ105が「0」クリアされる構成としてもよい。要は、乱数を用いて行われる役の当否判定結果が特定の結果に偏らない構成であればよい。

【0070】

次に、更新回路101の乱数カウンタ105に記憶されている乱数の数値情報が書き込まれるラッチレジスタ102について説明する。ラッチレジスタ102は、更新回路10

50

1の乱数カウンタ105と同様に2バイトの記憶領域を備えている。具体的には、ラッチレジスタ102は16個のポジティブエッジトリガ型のD-FFを備えている。ラッチレジスタ102を構成するD-FFをラッチレジスタ用D-FF102a~102pとする。ラッチレジスタ用D-FF102a~102pは、入力端子としてCLK端子とD端子とCLR端子とを備えているとともに、出力端子としてQ端子を備えている。

【0071】

ラッチレジスタ用D-FF102a~102pのD端子には、乱数カウンタ用D-FF105a~105pのQ端子から出る信号線が接続されている。詳細には、更新回路101の乱数カウンタ105に記憶される数値情報、及びラッチレジスタ102に記憶される数値情報は共に16桁の2進数である。乱数カウンタ105においてn桁目の数値情報が記憶される乱数カウンタ用D-FF105a~105pのQ端子は、ラッチレジスタ102においてn桁目の数値情報を記憶するラッチレジスタ用D-FF102a~102pのD端子と接続されている。ここで、nは1~16の自然数である。

10

【0072】

ラッチレジスタ用D-FF102a~102pのCLK端子は、コントロール側CPU114の出力端子TB4と信号線で接続されている。詳細には、コントロール側CPU114の出力端子TB4から出る1本の信号線が16本に分岐して各ラッチレジスタ用D-FF102a~102pのCLK端子に入る構成である。また、ラッチレジスタ用D-FF102a~102pのQ端子は制御IC148の入力端子TA3に接続されている。

【0073】

20

次に、制御IC148が役の当否判定に用いる乱数の数値情報を取得するための構成について説明する。コントロール側CPU114は、当該コントロール側CPU114に入力されている検知信号SG1がLOW状態からHI状態に立ち上がり、当該HI状態が一定時間(12.8μs)維持された場合に、出力端子TB4からラッチレジスタ用D-FF102a~102pのCLK端子に対してラッチ信号を出力する。

【0074】

ここで、ラッチ信号はLOW状態からHI状態に立ち上がった後に、HI状態からLOW状態に立ち下がるパルス信号である。コントロール回路103に入力されている検知信号SG1が立ち上がったから12.8μs待機する構成とすることにより、コントロール側CPU114の入力端子TB1に入る12.8μs未満のノイズを契機としてラッチ信号が送信されることを防ぐことができる。

30

【0075】

ラッチレジスタ用D-FF102a~102pはポジティブエッジトリガ型であるため、コントロール側CPU114からラッチレジスタ102に対してラッチ信号が送信されると、乱数カウンタ105に記憶されていた乱数がラッチレジスタ102に書き込まれ、当該書き込まれた乱数が制御IC148の入力端子TA3に出力される。

【0076】

詳細には、ラッチレジスタ用D-FF102a~102pのCLK端子に入力されている信号の立ち上がりに同期して、乱数カウンタ用D-FF105a~105pのQ端子から出力されてラッチレジスタ用D-FF102a~102pのD端子に入力されていた数値情報がラッチレジスタ用D-FF102a~102pのQ端子から出力されるようになる。制御IC148は、役の当否判定に用いる乱数を取得するタイミングとなった場合に、ラッチレジスタ用D-FF102a~102pのQ端子から出力されて制御IC148の入力端子TA3に入力されている数値情報を取得する。

40

【0077】

なお、乱数カウンタ105及びラッチレジスタ102がポジティブエッジ型のD-FFに代えてネガティブエッジ型のD-FFを備えている構成としてもよい。また、乱数カウンタ105及びラッチレジスタ102がD-FFに代えてRSフリップフロップ回路又はJKフリップフロップ回路を備えている構成としてもよい。

【0078】

50

次に、ラッチ済みステータス113について説明する。図6に示すように、コントロール回路103は、乱数カウンタ105に記憶されていた乱数がラッチレジスタ102に書き込まれるタイミングで「1」が設定されるラッチ済みステータス113を備えている。ラッチ済みステータス113は、1つのポジティブエッジトリガ型のTフリップフロップ回路(TFF)から成るステータスレジスタである。TFFであるラッチ済みステータスは、図6に示すように、入力端子としてT端子113b及びCLR端子113cを備えているとともに、出力端子としてQ端子113aを備えている。ラッチ済みステータス113は、T端子113bに入力される信号のLOW状態からHI状態への立ち上がりに同期してQ端子113aから出力する信号を反転させる。

【0079】

具体的には、Q端子113aから「0」の信号が出力されている状態では、T端子113bに入力される信号の立ち上がりに同期して、Q端子113aから出力される信号を「1」に反転する。また、Q端子113aから「1」の信号が出力されている状態では、T端子113bに入力される信号の立ち上がりに同期して、Q端子113aから出力される信号を「0」に反転する。Q端子113aから出力される信号は、CLR端子113cに入力される信号がLOW状態からHI状態に立ち上がった場合に「0」クリアされる。

【0080】

ここで、ラッチ済みステータス113に「0」が設定されている状態とは、ラッチ済みステータス113のQ端子113aから「0」が出力されている状態である。また、ラッチ済みステータス113に「1」が設定されている状態とは、ラッチ済みステータス113のQ端子113aから「1」が出力されている状態である。

【0081】

ラッチ済みステータス113のT端子113bはコントロール側CPU114の出力端子TB3と1本の信号線で接続されている。コントロール側CPU114は、ラッチ済みステータス113に「0」が設定されている状態において、ラッチ済みステータス113のT端子113bに短いパルス信号を送信することにより、ラッチ済みステータス113のQ端子113aから出力されている信号を反転させて、ラッチ済みステータス113に「1」を設定する。

【0082】

具体的には、コントロール側CPU114は、コントロール側CPU114の入力端子TB1に入力されている検知信号SG1がLOW状態からHI状態に立ち上がったことを検出し、当該HI状態が12.8μs以上継続したと判定したタイミングにおいて、出力端子TB4からラッチレジスタ用DFF102a~102pのCLK端子にラッチ信号を送信するとともに、出力端子TB3からラッチ済みステータス113のT端子113bにパルス信号を送信してラッチ済みステータス113に「1」を設定する。このため、ラッチレジスタ102に乱数カウンタ105に記憶されている乱数の数値情報が書き込まれるタイミングにおいて、ラッチ済みステータス113に「1」が設定される。

【0083】

コントロール側CPU114は、ラッチ済みステータス113に「0」が設定されていることを条件として、出力端子TB3からラッチ済みステータス113のT端子113bに対して出力している信号を立ち上げてラッチ済みステータス113のQ端子113aから出力されている信号をLOW状態からHI状態に反転させる。これにより、ラッチ済みステータス113に「1」が設定されている状態となる。また、ラッチ済みステータス113に既に「1」が設定されている場合には、コントロール側CPU114は、パルス信号を送信することなく、ラッチ済みステータス113に「1」が設定されている状態を維持する。このため、ラッチ済みステータス113に「1」が設定されている状態においてスタートレバー41が操作されても、当該操作を契機としてラッチ済みステータス113に設定されている値が「1」から「0」に反転することはない。

【0084】

ここで、コントロール側CPU114は、当該コントロール側CPU114の入力端子

10

20

30

40

50

T B 1に入力されている検知信号 S G 1が L O W状態から H I状態に立ち上がり、当該 H I状態が 1 2 . 8 μ s以上継続したと判定した場合には、ラッチ済みステータス 1 1 3に「1」が設定されている場合においても、ラッチレジスタ 1 0 2に対してラッチ信号を出力してラッチレジスタ 1 0 2に記憶されている乱数の数値情報を更新する。

【0085】

ラッチ済みステータス 1 1 3に「1」が設定されている状態でスタートレバー 4 1が操作される状況について、具体例を挙げて以下に説明する。コントロール側 C P U 1 1 4の入力端子 T B 1のみにノイズが入ることにより、ラッチ済みステータス 1 1 3に「1」が設定される場合がある。ここで、制御 I C 1 4 8は、ゲーム開始可能な期間であること、制御 I C 1 4 8において検知信号 S G 1の立ち上がりが検出されること、及びラッチ済みステータス 1 1 3に「1」が設定されていることを条件としてゲームを開始する。

10

【0086】

このため、コントロール側 C P U 1 1 4の入力端子 T B 1に入ったノイズが原因となってラッチ済みステータス 1 1 3に「1」が設定されている状態となっても、制御 I C 1 4 8において検知信号 S G 1の立ち上がりが検出されないため、ゲームは開始されずにラッチ済みステータス 1 1 3に「0」が設定されている状態が維持される。当該状態において、スタートレバー 4 1が操作されると、ラッチ済みステータス 1 1 3に設定されている「1」が維持されたままラッチレジスタ 1 0 2に記憶されている数値情報が今回のスタートレバー 4 1の操作に対応した乱数の数値情報に更新される。

【0087】

20

このように、ラッチ済みステータス 1 1 3に「1」が設定されている状態でスタートレバー 4 1の操作が行われた場合にラッチレジスタ 1 0 2に記憶されている乱数が更新される構成とすることにより、ノイズを契機としてラッチレジスタ 1 0 2に記憶された乱数が役の当否判定に利用される可能性を低減することができる。

【0088】

また、ラッチ済みステータス 1 1 3の Q 端子から出ている信号線はコントロール回路 1 0 3上で 2 本に分岐しており、分岐後の信号線の一方が制御 I C 1 4 8の入力端子 T A 2に接続されているとともに、分岐後の信号線の他方がコントロール側 C P U 1 1 4の入力端子 T B 2に接続されている。このため、ラッチ済みステータス 1 1 3の Q 端子 1 1 3 aから出力される信号は制御 I C 1 4 8とコントロール側 C P U 1 1 4とのそれぞれに入力される。

30

【0089】

制御 I C 1 4 8は、当該制御 I C 1 4 8の入力端子 T A 2に入力されている信号を把握することにより、コントロール回路 1 0 3のラッチ済みステータス 1 1 3に「1」が設定されているか否かについて判定することができる。また、コントロール側 C P U 1 1 4は、当該コントロール側 C P U 1 1 4の入力端子 T B 2に入力されている信号を把握することにより、ラッチ済みステータス 1 1 3に「1」が設定されているか否かについて判定することができる。

【0090】

また、ラッチ済みステータス 1 1 3の C L R 端子 1 1 3 cは 1 本の信号線で制御 I C 1 4 8の出力端子 T A 4と接続されている。制御 I C 1 4 8は、ラッチ済みステータス 1 1 3の C L R 端子 1 1 3 cに出力する信号を L O W状態から H I状態に立ち上げるることにより、ラッチ済みステータス 1 1 3を「0」クリアすることができる。

40

【0091】

コントロール側 C P U 1 1 4は、当該コントロール側 C P U 1 1 4の入力端子 T B 1に入力されている検知信号 S G 1が L O W状態から H I状態に立ち上がったことを検出した場合に、タイマカウンタを利用して当該 H I状態が 1 2 . 8 μ s維持されたか否かの判定を行う。詳細には、コントロール側 C P U 1 1 4の入力端子 T B 1に入力されている検知信号 S G 1の L O W状態から H I状態への立ち上がりを検出したタイミングにおいてタイマカウンタによるカウントを開始する。カウントが開始されるとタイマカウンタは 0 . 1

50

μs単位で時間をカウントする。タイマカウンタが12.8μsをカウントし終わるまで検知信号SG1のHI状態が維持されなかった場合には、タイマカウンタはリセットされる。

【0092】

次に、制御IC148が当該制御IC148の入力端子TA3に入力されている乱数を取得する条件について説明する。制御IC148は、1.49ms周期で実行されるタイマ割込み処理(図8)の中で、ゲーム開始可能な期間であること、制御IC148に入力されている検知信号SG1の立ち上がりが検出されたこと、及びラッチ済みステータス113に「1」が設定されていることを条件として、制御IC148の入力端子TA3に入力されている乱数を取得して役の当否判定に用いる。

10

【0093】

ラッチ済みステータス113に「1」が設定されるタイミングにおいて制御IC148の入力端子TA3に入力されている乱数が今回のスタートレバー41の操作に対する乱数に更新されるため、ラッチ済みステータス113に「1」が設定されていることを条件として制御IC148が乱数を取得する構成とすることにより、制御IC148が更新前の乱数(前回の乱数)を取得することを回避することができる。

【0094】

遊技者がスタートレバー41を操作するタイミングは、制御IC148にてタイマ割込み処理が行われるタイミングに影響されない任意のタイミングである。このため、コントロール回路103に入力されている検知信号SG1が立ち上がってから12.8μsが経過する前にタイマ割込み処理が実行されることがある。このとき、制御IC148の入力端子TA3に入力されている乱数は前回の乱数である。この場合、ラッチ済みステータス113に「1」が設定されているという条件が満たされないため、制御IC148は乱数の取得を行わない。この場合には、今回のスタートレバー41の操作ではゲームが開始されないため、遊技者は再びスタートレバー41を操作する必要がある。

20

【0095】

＜制御IC148により実行される処理＞

次に、制御IC148により実行される処理について説明する。まず、制御IC148への動作電力の供給が開始された場合に当該制御IC148において起動されるメイン処理について図7のフローチャートを参照しながら説明する。

30

【0096】

メイン処理ではまず初期化処理を実行する(ステップS101)。初期化処理では、タイマ割込み処理による割込みを許可し、さらに制御IC148内のレジスタ群及びI/O装置等に対する各種の初期設定を行う。

【0097】

初期化処理が終了した後は設定キーが設定キー挿入孔57に挿入されてON操作が行われているか否かを判定する(ステップS102)。ON操作が行われている場合には(ステップS102:YES)、電源スイッチ55のON操作に際してリセットボタン56がON操作されていないのであれば(ステップS103:NO)、一部クリア処理を実行し(ステップS104)、電源スイッチ55のON操作に際してリセットボタン56がON操作されているのであれば(ステップS103:YES)、全部クリア処理を実行する(ステップS105)。つまり、主側RAM144を初期化するための操作が行われることなくスロットマシン10の設定値の変更が行われる場合には一部クリア処理が実行され、主側RAM144を初期化するための操作が行われた場合には全部クリア処理が実行される。

40

【0098】

一部クリア処理では主側RAM144における一部のエリアを初期化し、全部クリア処理では主側RAM144における全部のエリアを初期化する。一部クリア処理では、主側RAM144においてBB状態であるか否かを示すデータが記憶されたエリア、BB状態における遊技媒体の合計付与数を示すデータが記憶されたエリア、後述する抽選モードの

50

種類を示すデータが記憶されたエリア及び設定値を示すデータが記憶されたエリアを除く、主側RAM144の各エリアを「0」クリアする。この場合、当選役が記憶されたエリアは「0」クリアされる。全部クリア処理では、一部クリア処理において「0」クリアの実行対象外とされるエリアを含めて主側RAM144の全エリアを「0」クリアする。これにより、一部クリア処理が実行されたとしてもBB状態は電源遮断前の状態に維持され、全部クリア処理が実行された場合には電源遮断前の状態とは無関係に通常遊技状態となる。

【0099】

なお、上記構成に限定されることはなく、BB状態で電源が遮断された場合において一部クリア処理が実行された場合にはBB状態ではない状態となる構成としてもよい。また、一部クリア処理が実行されたとしても、BB役に当選したことを示すデータが記憶されたエリアが「0」クリアされない構成としてもよい。

10

【0100】

ステップS104又はステップS105の処理を実行した後は、当選確率設定処理を実行する(ステップS106)。当選確率設定処理では、設定キーが挿入されてON操作されていることを条件として現在の設定値を読み込むとともに、遊技パネル20に設けられた所定の表示部に現在の設定値を表示する。なお、当選確率設定処理の直前において主側RAM144における設定値のデータを記憶するためのエリアが初期化されている場合には、所定の表示部に表示される設定値は「設定1」に対応する「1」である。当選確率設定処理では、リセットボタン56が操作される度に設定値を1更新するとともに、その更新後の設定値を所定の表示部に表示する。なお、設定値が「設定6」である状況でリセットボタン56が操作された場合には設定値は「設定1」に更新される。スタートレバー41が操作された後に設定キーのON操作が解除された場合に当選確率設定処理を終了する。この場合、所定の表示部における設定値の表示が終了される。

20

【0101】

当選確率設定処理を実行した後は、復電コマンドをサブ側MPU152に送信する(ステップS107)。復電コマンドは、制御IC148への動作電力の供給が開始された後においてメイン処理の実行が終了して通常処理及びタイマ割込み処理の実行が可能となったことをサブ側MPU152に認識させるためのコマンドである。サブ側MPU152は復電コマンドを受信することにより、動作電力の供給が開始されたことに対応する処理を実行する。この場合、全部クリア処理(ステップS105)が実行された場合にはそれに対応するデータが復電コマンドにセットされる。当該データがセットされた復電コマンドを受信した場合、サブ側MPU152はサブ側RAM154を初期化し、当該データがセットされていない復電コマンドを受信した場合、サブ側MPU152はサブ側RAM154を初期化しない。復電コマンドを送信した後は通常処理に移行する(ステップS108)。通常処理については後に詳細に説明する。

30

【0102】

メイン処理において設定キーのON操作が行われていない場合(ステップS102:NO)、ステップS109以降の復電処理を実行する。復電処理とは、スロットマシン10の状態を電源遮断前の状態に復帰させるための処理である。復電処理では、主側RAM144を確認することでスロットマシン10の設定値が正常か否かを判定する(ステップS109)。具体的には、設定値が「設定1」～「設定6」のいずれかである場合に正常であると判定し、「0」又は「7」以上である場合に異常であると判定する。設定値が正常である場合には、停電フラグに「1」がセットされているか否かを確認する(ステップS110)。停電フラグは主側RAM144に設けられており、制御IC148への動作電力の供給が停止される場合において予め定められた停電時処理が正常に実行された場合には当該停電フラグに「1」がセットされることとなる。停電フラグに「1」がセットされている場合には、RAM判定値が正常であるか否かを確認する(ステップS111)。具体的には、主側RAM144のチェックサム値を調べ、その値が正常であるか否かを確認する。

40

50

【0103】

ステップS109～ステップS111の全てにおいて肯定判定をした場合には、前回の電断時における停電時処理が正常に実行されたことを意味する。この場合、主側RAM144に保存されたスタックポインタの値を制御IC148のスタックポインタに書き込み、主側RAM144に退避されたデータを制御IC148のレジスタに復帰させることで、制御IC148のレジスタの状態を電源が遮断される前の状態に復帰させる（ステップS112）。また、主側RAM144の停電フラグを「0」クリアする（ステップS113）。その後、復電コマンドをサブ側MPU152に送信した後に（ステップS114）、電源遮断前の番地に戻る（ステップS115）。

【0104】

一方、ステップS109～ステップS111のいずれかで否定判定をした場合には動作禁止処理を実行する。動作禁止処理では、次回のタイマ割込み処理（図8）の実行を禁止し（ステップS116）、制御IC148の全ての出力ポートを「0」クリアすることにより当該出力ポートに接続された全てのアクチュエータをOFF状態とし（ステップS117）、ホール管理者等にエラーの発生を報知するためのエラー報知処理を実行する（ステップS118）。そして、無限ループとなる。当該動作禁止処理は、全部クリア処理（ステップS105）が実行されることにより解除される。

【0105】

次に、制御IC148にて実行されるタイマ割込み処理について、図8のフローチャートを参照しながら説明する。なお、タイマ割込み処理は、1.49msecごとに起動される。

【0106】

レジスタ退避処理（ステップS201）では、後述する通常処理で使用している制御IC148内の全レジスタの値を主側RAM144に退避させる。ステップS202では停電フラグに「1」がセットされているか否かを確認し、停電フラグに「1」がセットされているときにはステップS203に進み、停電時処理を実行する。停電フラグは、電源装置54の停電監視回路からの停電信号が制御IC148に入力された場合にセットされる。停電時処理では、まずコマンドの送信が終了しているか否かを判定し、送信が終了していない場合には本処理を終了してタイマ割込み処理に復帰し、コマンドの送信を終了させる。コマンドの送信が終了している場合には、制御IC148のスタックポインタの値を主側RAM144に保存する。その後、制御IC148の出力ポートの出力状態をクリアし、図示しない全てのアクチュエータをオフ状態にする。そして、停電解消時に主側RAM144のデータが正常か否かを判定するための判定値を算出して当該主側RAM144に保存し、それ以後のRAMアクセスを禁止する。以上の処理を行った後は、電源が完全に遮断して処理が実行できなくなるのに備え、無限ループに入る。

【0107】

ステップS202にて停電フラグに「1」がセットされていない場合には、ステップS204以降の各種処理を行う。ステップS204では、誤動作の発生を監視するためのウォッチドッグタイマの値を初期化するウォッチドッグタイマのクリア処理を行う。ステップS205では、制御IC148自身に対して次回のタイマ割込みを設定可能とする割込み終了宣言処理を行う。ステップS206では、開始指令設定処理（図9）を実行する。

【0108】

開始指令設定処理では、今回のスタートレバー41の操作に対応する乱数が既に制御IC148の入力端子に入力されている状態であることを条件として開始指令フラグ144c（図6）に「1」が設定される。そして、当該開始指令フラグ144cに「1」が設定されている場合には、後述する抽選処理（図11）のステップS501にて乱数が取得されることとなる。ここで、今回のスタートレバー41の操作に対応する乱数とは、スタートレバー41の操作により検知信号SG1がLOW信号からHI信号に立ち上がり、当該検知信号SG1の立ち上がりを契機として乱数カウンタ105からラッチレジスタ102に書き込まれる乱数のことである。

10

20

30

40

50

【0109】

一方、制御IC148の入力端子に入力されている乱数が今回のスタートレバー41の操作に対応する乱数に更新されていない場合には、開始指令フラグ144cに「1」が設定されない。この状況では、制御IC148による乱数の取得は行われない。ここで、今回のスタートレバー41の操作に対応する乱数が取得されない状況とは、コントロール回路103の入力端子に入力されている検知信号SG1がLOW信号からHI信号に立ち上がったから12.8μsecが経過する前に開始指令設定処理が実行される状況である。開始指令設定処理の詳細については後述する。

【0110】

ステップS207では、各リール32L, 32M, 32Rを回転させるために、それぞれのステッピングモータを駆動させるステッピングモータ制御処理を行う。ステップS208では、入力ポートに接続された各種センサの状態を読み込むとともに、読み込み結果が正常か否かを監視するセンサ監視処理を行う。ステップS209では、各カウンタやタイマの値を減算するタイマ減算処理を行う。ステップS210では、遊技媒体のベット数や、払出枚数をカウントした結果を外部へ出力するカウンタ処理を行う。

【0111】

ステップS211では、各種コマンドをサブ側MPU152へ送信するコマンド出力処理を行う。ステップS212では、入出力ポートからI/O装置に対応するデータを出力するポート出力処理を行う。ステップS213では、先のステップS201にて主側RAM144に退避させた各レジスタの値をそれぞれ制御IC148内の対応するレジスタに復帰させる。その後、ステップS214にて次のタイマ割込みを許可する割込み許可処理を行い、この一連のタイマ割込み処理を終了する。

【0112】

次に、タイマ割込み処理（図8）のステップS206で実行される開始指令設定処理について図9のフローチャートを参照しながら説明する。開始指令設定処理は制御IC148にて実行される。

【0113】

まずステップS301では、開始可能フラグ144a（図5）に「1」が設定されているか否かについて判定する。ここで、開始可能フラグ144aとは、主側RAM144に配置されているフラグであり、ゲーム開始可能となった場合に「1」が設定され、ゲームが開始された場合に「0」クリアされるフラグである。具体的には、後述する通常処理（図10）のステップS406において「1」が設定され、ステップS409において「0」クリアされる。ゲーム開始可能である場合（ステップS301：YES）には、ステップS302に進む。

【0114】

ステップS302では、信号記憶フラグ144d（図5）が「0」であるか否かについて判定する。ここで、信号記憶フラグ144dは主側RAM144に配置されているフラグである。信号記憶フラグ144dには、開始指令設定処理が行われたタイミングにおいて制御IC148に入力されている検知信号SG1の状態が記憶される。信号記憶フラグ144dは、検知信号SG1がHI状態であった場合に「1」が設定されるとともに、検知信号SG1がLOW状態であった場合に「0」クリアされるフラグである。

【0115】

具体的には、本開始指令設定処理のステップS304及びステップS315にて信号記憶フラグ144dに「1」が設定されるとともに、ステップS314にて信号記憶フラグ144dが「0」クリアされる。ステップS302において、信号記憶フラグ144dが「0」である場合（ステップS302：YES）には、ステップS303に進む。

【0116】

ステップS303では、制御IC148に入力されている検知信号SG1がHI状態であるか否かについて判定する。ステップS303にて肯定判定が行われることは、前回の開始指令設定処理においてLOW状態であった検知信号SG1が今回の開始指令設定処理

においてH I状態となったことを意味する。つまり、検知信号S G 1の立ち上がりが検出されたことを意味する。検知信号S G 1の立ち上がりが検出された場合（ステップS 3 0 3：Y E S）には、ステップS 3 0 4にて、信号記憶フラグ1 4 4 dに「1」を設定する。これにより、今回の開始指令設定処理が行われたタイミングにおいて、制御I C 1 4 8に入力されている検知信号S G 1がH I状態であったことが記憶される。

【0 1 1 7】

続くステップS 3 0 5では、ラッチ済みステータス1 1 3に「1」が設定されているか否かについて判定する。具体的には、ラッチ済みステータス1 1 3のQ端子から出力されて制御I C 1 4 8の入力端子に入力されている数値情報が「1」であるか否かについて判定する。

10

【0 1 1 8】

ラッチ済みステータス1 1 3に「1」が設定されている場合（ステップS 3 0 5：Y E S）には、既に今回のスタートレバー4 1の操作に対応する乱数がラッチレジスタ1 0 2に格納されていることを意味するため、ステップS 3 0 6にて、開始指令フラグ1 4 4 c（図5）に「1」を設定する。ここで、開始指令フラグ1 4 4 cは主側R A M 1 4 4に配置されているフラグである。開始指令フラグ1 4 4 cに「1」が設定されている場合には、後述する通常処理（図1 0）のステップS 4 0 8以降の処理が実行されてゲームが開始される。開始指令フラグ1 4 4 cは、通常処理（図1 0）のステップS 4 0 8にて「0」クリアされる。

【0 1 1 9】

続くステップS 3 0 7では、エラーカウンタ1 4 4 b（図5）を「0」クリアし、ステップS 3 0 8にてラッチ済みステータス1 1 3を「0」クリアして、本開始指令設定処理を終了する。ここで、エラーカウンタ1 4 4 bは主側R A M 1 4 4に配置されているカウンタである。エラーカウンタ1 4 4 bは、ゲーム開始可能な状態で制御I C 1 4 8に入力されている検知信号S G 1の立ち上がりが検出され、制御I C 1 4 8がラッチ済みステータス1 1 3に「1」が設定されているか否かについて判定した場合（ステップS 3 0 5の処理を実行した場合）に、否定判定が行われる事象が連続して起こった回数をカウントするカウンタである。

20

【0 1 2 0】

ラッチ済みステータス1 1 3に「1」が設定されていない場合（ステップS 3 0 5：N O）には、ステップS 3 0 9にてエラーカウンタ1 4 4 bに「1」を加算し、ステップS 3 1 0にてエラーカウンタ1 4 4 bの値が「3」であるか否かについて判定する。エラーカウンタ1 4 4 bの値が「1」又は「2」である場合（ステップS 3 1 0：N O）には、そのまま本開始指令設定処理を終了する。一方、エラーカウンタ1 4 4 bの値が「3」である場合（ステップS 3 1 0：Y E S）には、ステップS 3 0 5における否定判定が3回連続で起こったことを意味する。この場合には、スタート検出センサ4 1 aとコントロール回路1 0 3との接続が切断され、コントロール回路1 0 3に検知信号S G 1が届かなくなっている可能性がある。このため、ステップS 3 1 1にてエラーカウンタ1 4 4 bを「0」クリアし、ステップS 3 1 2にて異常報知処理を行って無限ループに入る。

30

【0 1 2 1】

異常報知処理では、上部ランプ6 4、スピーカ6 5及び画像表示装置6 6にて、異常が発生していることを示す異常報知が実行されるとともに、遊技ホールのホールコンピュータに対して異常用の外部出力が行われる。遊技ホールの管理者に対して、スタート検出センサ4 1 aとコントロール回路1 0 3との接続が切断されている可能性があることが報知されることにより、スタートレバー4 1を操作してもゲームが開始されない状態が継続する事態を回避することができる。

40

【0 1 2 2】

ステップS 3 0 1にて開始可能フラグ1 4 4 aに「1」が設定されていなかった場合、又はステップS 3 0 2にて信号記憶フラグが「0」ではなかった場合には、今回の開始指令設定処理が行われたタイミングにて制御I C 1 4 8に入力されている検知信号S G 1の

50

状態を記憶する処理（ステップ S 3 1 3～ステップ S 3 1 5 の処理）を実行する。

【0123】

具体的には、ステップ S 3 1 3 にて、制御 I C 1 4 8 に入力されている検知信号 S G 1 が L O W 状態であるか否かについて判定する。検知信号 S G 1 が L O W 状態である場合（ステップ S 3 1 3：Y E S）には、ステップ S 3 1 4 にて信号記憶フラグ 1 4 4 d を「0」クリアする。また、検知信号 S G 1 が H I 状態である場合（ステップ S 3 1 3：N O）には、ステップ S 3 1 5 にて信号記憶フラグ 1 4 4 d に「1」を設定する。

【0124】

今回の開始指令設定処理において、制御 I C 1 4 8 に入力されている検知信号 S G 1 の立ち上がりが検出されなかったために開始指令フラグ 1 4 4 c に「1」を設定するステップ S 3 0 6 の処理が行われなかった場合には、ラッチ済みステータス 1 1 3 を「0」クリアする処理を行う。

【0125】

具体的には、ステップ S 3 0 3 における否定判定の後、ステップ S 3 1 4 の処理の後、又はステップ S 3 1 5 の処理の後、ステップ S 3 1 6 にてラッチ済みステータス 1 1 3 を「0」クリアして、本開始指令設定処理を終了する。ステップ S 3 1 6 について、詳細には、制御 I C 1 4 8 はラッチ済みステータス 1 1 3 の C L R 端子に対してパルス信号を送信する。ラッチ済みステータス 1 1 3 は、C L R 端子に入力されている信号の立ち上がりに同期して「0」クリアされる。

【0126】

このように、ゲーム開始可能な状態において、検知信号 S G 1 の立ち上がりが検出された場合でも、ラッチ済みステータス 1 1 3 に「0」が設定されている場合には開始指令フラグ 1 4 4 c を「0」に保つことにより、今回のスタートレバー 4 1 の操作よりも前にラッチレジスタ 1 0 2 に格納されていた乱数が今回の乱数として制御 I C 1 4 8 に取得される事態を回避することができる。

【0127】

また、コントロール回路 1 0 3 に入力されている検知信号 S G 1 が立ち上がってから 1 2 . 8 μ s が経過するまでの間に開始指令設定処理が実行される場合、当該開始指令設定処理の後にラッチ済みステータス 1 1 3 に「1」が設定される。また、コントロール回路 1 0 3 の入力端子のみに 1 2 . 8 μ s 以上のノイズが混入した場合にも、ラッチ済みステータス 1 1 3 に「1」が設定される。ラッチ済みステータス 1 1 3 に「1」が設定されている状態が長く維持されると、ラッチ済みステータス 1 1 3 に「1」が設定されている状態でスタートレバー 4 1 が操作される可能性が高くなる。

【0128】

この場合には、ラッチ済みステータス 1 1 3 を利用しない場合と同様に、制御 I C 1 4 8 が古い乱数を取得し、当該古い乱数に基づいて役の当否判定が行われることがある。これに対して、制御 I C 1 4 8 に入力されている検知信号 S G 1 の立ち上がりが検出されない全ての開始指令設定処理において、制御 I C 1 4 8 がラッチ済みステータス 1 1 3 を「0」クリアする構成とすることにより、制御 I C 1 4 8 が古い乱数を取得する可能性を下げることができる。

【0129】

次に、制御 I C 1 4 8 にて実行される通常処理について図 1 0 のフローチャートに基づき説明する。

【0130】

先ずステップ S 4 0 1 にて、次回のタイマ割込みを許可する割込み許可処理を行い、ステップ S 4 0 2 にて、開始待ち処理を実行する。開始待ち処理では、前回の遊技でいずれかのリプレイ入賞が発生したか否かを判定する。いずれかのリプレイ入賞が発生していた場合には、前回のベット数と同数の仮想メダルを自動投入する自動投入処理を行い、開始待ち処理を終了する。いずれのリプレイ入賞も発生していなかった場合には、精算ボタン 5 1 が操作されたか否かを判定し、精算ボタン 5 1 が操作された場合には、クレジットさ

10

20

30

40

50

れた仮想メダルと同数のメダルを払い出すメダル返却処理を行う。

【0131】

メダル返却処理の開始タイミングでは、開始可能フラグ144a（図5）及び開始指令フラグ144c（図5）を「0」クリアする。メダル返却処理の開始タイミングにおいて開始可能フラグ144aを「0」クリアすることにより、ゲーム開始可能な期間が終了する。これにより、メダルが返却されたにも関わらず、開始指令設定処理（図9）において開始指令フラグ144cに「1」が設定され得る状態となることを回避することができる。

【0132】

また、ステップS407にて否定判定を行った後であるとともにステップS402の中でメダル返却処理を行う前のであるタイミングにおいて開始指令設定処理（図9）が実行されて開始指令フラグ144cに「1」が設定される場合が考えられる。開始指令フラグ144cに「1」が設定されている状態でメダル返却処理を実行し、開始指令フラグ144cの「0」クリアを実行しない構成とすると、次にメダルのベット数が規定数に達したタイミングにおいて、遊技者によるスタートレバー41の操作が行われなくてもゲームが開始されてしまう。これに対して、メダル返却処理の開始タイミングにおいて開始指令フラグ144cの「0」クリアを実行する構成とすることにより、遊技者によるスタートレバー41の操作が行われる前にゲームが開始される事態を回避することができる。

【0133】

メダル返却処理の終了後又は精算ボタン51が操作されていない場合には、前回の開始待ち処理から今回の開始待ち処理までの間にメダルの投入又はクレジット投入ボタン47～49の操作がなされたか否かを判定し、いずれかが行われた場合には、ベット数の変更等を行うメダル投入処理を行い、開始待ち処理を終了する。また、前回の開始待ち処理から今回の開始待ち処理までの間にメダルの投入とクレジット投入ボタン47～49の操作との両方が行われていない場合にはそのまま開始待ち処理を終了する。

【0134】

ステップS402の開始待ち処理の実行後、ステップS403にて、メダルのベット数が規定数（本実施形態では「3」）に達しているか否かを判定し、ベット数が規定数に達していない場合（ステップS403：NO）には、ステップS402の開始待ち処理に戻る。ベット数が規定数に達している場合（ステップS403：YES）には、ステップS404にて、開始可能フラグ144aに「1」が設定されているか否かを判定する。

【0135】

開始可能フラグ144aに「1」が設定されていない場合（ステップS404：NO）には、ステップS405にて、ラッチ済みステータス113のCLR端子にパルス信号を送信してラッチ済みステータス113を「0」クリアする。ゲーム開始可能な状態となった直後にラッチ済みステータス113を「0」クリアすることにより、ゲーム開始可能な状態となる以前にラッチ済みステータス113に「1」が設定されていた場合においても、ゲーム開始可能な状態となった後にスタートレバー41が操作されたか否かを把握することが可能となる。

【0136】

ステップS405にてラッチ済みステータス113を「0」クリアした後、ステップS406では、開始可能フラグ144aに「1」を設定する。開始可能フラグ144aはゲーム開始可能な状態である場合に「1」が設定されるフラグであり、ゲームの開始に伴ってステップS409にて「0」クリアされるフラグである。

【0137】

ステップS404にて肯定判定を行った後、又はステップS406の処理を行った後、ステップS407にて開始指令フラグ144cに「1」が設定されているか否かについて判定する。開始指令フラグ144cは、ゲーム開始可能な状態でスタートレバー41が操作され、制御IC148の入力端子に今回のスタートレバー41の操作に対応する乱数が入力されている状態である場合に「1」が設定されるフラグである。開始指令フラグ14

10

20

30

40

50

4 cに「1」が設定されていない場合（ステップS 4 0 7：N O）には、ステップS 4 0 2の開始待ち処理に戻る。

【0 1 3 8】

開始指令フラグ1 4 4 cに「1」が設定されている場合（ステップS 4 0 7：Y E S）には、ステップS 4 0 8にて開始指令フラグ1 4 4 cを「0」クリアし、ステップS 4 0 9にて開始可能フラグ1 4 4 aを「0」クリアする。開始可能フラグ1 4 4 aが「0」クリアされることにより、開始指令設定処理（図9）のステップS 3 0 1において否定判定が行われ、ステップS 3 0 2以降の処理が実行されなくなるため、ゲーム中に新たに開始指令フラグ1 4 4 cに「1」が設定されなくなる。

【0 1 3 9】

ステップS 4 1 0では、メインラインM Lを有効化させた後に、受付禁止処理を実行する。受付禁止処理が実行されることにより、メダル投入口4 5にメダルが投入されたとしても、当該メダルは投入メダル検出センサ4 5 aにて検出されることなくメダル受け皿5 9へ排出される。ステップS 4 1 1では、今回のゲームにおける役の抽選を行うための抽選処理（以下、役の抽選処理ともいう）を実行し、ステップS 4 1 2では、各リール3 2 L, 3 2 M, 3 2 Rを今回の役の抽選処理の結果に対応した態様で駆動制御するためのリール制御処理を実行する。

【0 1 4 0】

ここで、リール制御処理の詳細について以下に説明する。リール制御処理では、まず各リール3 2 L, 3 2 M, 3 2 Rの回転を開始させる回転開始処理を行う。回転開始処理では、前回のゲームで役の抽選処理（図1 1）の結果に対応するリール3 2 L, 3 2 M, 3 2 Rの回転が開始された時点から予め定めたウェイト時間（例えば4. 1秒）が経過したか否かを確認し、経過していない場合にはウェイト時間が経過するまで待機する。役の抽選処理の詳細については後述する。

【0 1 4 1】

ウェイト時間が経過した場合には、次のゲームのためのウェイト時間を再設定するとともに、主側R A M 1 4 4に設けられたモータ制御格納エリアに回転開始情報をセットする。かかる処理を行うことにより、タイマ割込み処理（図8）におけるステップS 2 0 7のステップングモータ制御処理にてステップングモータの加速処理が開始され、各リール3 2 L, 3 2 M, 3 2 Rが回転を開始する。その後、各リール3 2 L, 3 2 M, 3 2 Rが所定の回転速度で定速回転するまで待機し、回転開始処理を終了する。また、制御I C 1 4 8は、各リール3 2 L, 3 2 M, 3 2 Rの回転速度が定速となると各ストップボタン4 2～4 4の図示しないランプを点灯表示することにより、停止指令が発生させることが可能となったことを遊技者等に報知する。

【0 1 4 2】

その後、ストップボタン4 2～4 4のいずれかが操作されたこと、及び当該操作されたストップボタン4 2～4 4が回転中のリールと対応するストップボタン4 2～4 4であることを条件として、停止指令が発生したと判定する。停止指令が発生する条件が整うまでは待機し、停止指令が発生した場合には、停止指令コマンドをセットする。停止指令コマンドとは、いずれのストップボタン4 2～4 4が操作されて停止指令が発生したのかをサブ側M P U 1 5 2に認識させるためのコマンドである。停止指令コマンドをセットした場合には、回転中のリールを停止させるための停止制御処理を行う。

【0 1 4 3】

停止制御処理では、ストップボタン4 2～4 4が操作されたタイミングで基点位置（本実施形態では下段）に到達している到達図柄の図柄番号を確認する。具体的には、リールインデックスセンサの検出信号が入力された時点から出力した励磁パルス数により、基点位置に到達している到達図柄の図柄番号を確認する。その後、主側R A M 1 4 4に格納されている停止情報に基づいて、今回停止させるべきリールのスベリ数を算出する。

【0 1 4 4】

本スロットマシン1 0では、各リール3 2 L, 3 2 M, 3 2 Rを停止させる停止態様と

10

20

30

40

50

して、ストップボタン42～44が操作された場合に、基点位置に到達している到達図柄をそのまま停止させる停止態様と、対応するリールを1図柄分滑らせた後に停止させる停止態様と、2図柄分滑らせた後に停止させる停止態様と、3図柄分滑らせた後に停止させる停止態様と、4図柄分滑らせた後に停止させる停止態様との5パターンの停止態様が用意されている。本停止制御処理では、主側RAM144に格納されている停止情報に基づいてスベリ数として「0」～「4」のいずれかの値を算出する。

【0145】

その後、算出したスベリ数を到達図柄の図柄番号に加算し、基点位置に実際に停止させる停止図柄の図柄番号を決定する。そして、今回停止させるべきリールの到達図柄の図柄番号と停止図柄の図柄番号が等しくなったか否かを判定し、等しくなった場合にはリールの回転を停止させるリール停止処理を行う。その後、全リール32L, 32M, 32Rが停止したか否かを判定する。全リール32L, 32M, 32Rが停止していない場合には、停止情報第2設定処理を行い、停止指令が発生する条件が整うまで待機するとともに、停止指令が発生した場合には、再び停止指令コマンドをセットして停止制御処理を行う。

【0146】

ここで、停止情報とは、各リール32L, 32M, 32Rの停止態様を、役の抽選処理(図11)の結果に対応したものとするための情報であり、当該停止情報を利用することにより、各ストップボタン42～44が停止操作された場合に基点位置に到達している到達図柄に対するスベリ数(具体的には「0」～「4」)を算出することが可能となる。当該停止情報としては、各図柄とスベリ数との対応関係を示すスベリ数データが、各抽選結果及び各リール32L, 32M, 32Rの停止順序に対応させて主側ROM143に予め記憶されている。但し、これに限定されることはなく、各抽選結果及び各リール32L, 32M, 32Rの停止順序に対応するスベリ数データを、リール32L, 32M, 32Rの回転中などに導出する構成としてもよい。

【0147】

上記停止情報を設定するための処理として、後述する抽選処理(図11)のステップS509にて実行される停止情報第1設定処理と、本リール制御処理にて実行される停止情報第2設定処理とが存在している。停止情報第1設定処理では、役の抽選処理の結果に応じて停止情報を設定する。停止情報第2設定処理では、停止情報第1設定処理又は前回の停止情報第2設定処理にて主側RAM144に格納された停止情報を、リールの停止後に変更する。停止情報第2設定処理では、セットされている当選データと、リール32L, 32M, 32Rの停止順序と、停止しているリール32L, 32M, 32Rの停止出目と、に基づいて停止情報を変更する。

【0148】

全リール32L, 32M, 32Rが停止していると判定した場合には入賞判定処理を実行する。入賞判定処理では、各リール32L, 32M, 32RにおいてメインラインML上に停止している図柄の種類を把握する。そして、各リール32L, 32M, 32RにおいてメインラインML上に停止表示されている図柄の組合せが今回の役の抽選処理において当選となった役に対応する図柄の組合せである場合には当選役の入賞の成立として入賞対応処理を実行する。入賞対応処理では、その入賞が小役入賞であれば媒体付与処理において遊技媒体の付与を可能とするように払出対象となるメダル数を主側RAM144にセットする。一方、その入賞がリプレイ入賞であれば、次の開始待ち処理(通常処理(図10)におけるステップS402の処理)にて自動投入処理が実行されるようにするためのフラグ設定処理を実行する。

【0149】

入賞判定処理を実行した後は、入賞結果コマンドをサブ側MPU152への出力対象としてセットする。入賞結果コマンドには、今回の入賞成立の有無を示すデータが含まれているとともに、入賞が成立している場合にはその入賞の種類を示すデータが含まれている。また、入賞結果コマンドには、今回のゲームが終了した場合における抽選モードが通常モード、第1RTモード及び第2RTモードのうちいずれであるのかを示すデータが含ま

れている。

【0150】

通常処理（図10）の説明に戻り、ステップS412にてリール制御処理を行った後、ステップS413では、媒体付与処理を実行する。媒体付与処理では、今回のゲームにおいて小役入賞が成立している場合に、当該小役入賞に対応した数の遊技媒体を遊技者に付与するための処理を実行する。具体的には、仮想メダルを付与する場合には主側RAM144に設けられたクレジットカウンタに今回の小役入賞に対応した値を加算し、クレジットカウンタの値が上限貯留数に達している場合にはその上限貯留数を超えた数分のメダルがメダル受け皿59に払い出されるようにホッパ装置53を駆動制御する。

【0151】

ステップS413にて媒体付与処理を実行した後、ステップS414では、今回のゲームの結果に対応する遊技状態の設定を可能とするための遊技終了時の対応処理を実行し、ステップS415では、スロットマシン10の状態を遊技ホールの管理コンピュータに出力するための外部出力設定処理を実行する。そして、ステップS416にて、受付許可処理を実行して、ステップS401に戻る。受付許可処理が実行されることにより、メダル投入口45から投入されたメダルは、投入メダル検出センサ45aにて検出された後にホッパ装置53にて回収される。

【0152】

次に、通常処理（図10）のステップS411にて実行される抽選処理について、図11のフローチャートを参照しながら説明する。

【0153】

先ずステップS501にて乱数取得処理を実行する。当該乱数取得処理では、役の当否判定を行う際に用いる乱数を取得する。具体的には、16個のラッチレジスタ用DFF102a～102pのQ端子から出力されて制御IC148の入力端子TA3に入力されている数値情報を取得することにより、16桁の2進数である乱数の数値情報を取得する。続くステップS502では、役の当否判定を行うための抽選テーブルを主側ROM143から読み出す。

【0154】

ここで、本スロットマシン10では、「設定1」から「設定6」まで6段階の当選確率が予め用意されており、設定キー挿入孔57に設定キーを挿入してON操作するとともに所定の操作を行うことにより、いずれの当選確率に基づいて抽選処理を実行させるのかを設定することができる。なお、「設定n」よりも「設定n+1」の方が遊技者にとって有利な当選確率となる。また、同一の段階の設定値であっても制御IC148において抽選テーブルが相違する抽選モードとして、通常モードと、第1RTモードと、第2RTモードとの3種類が存在している。また、遊技状態として、これら各抽選モードの状態とは別にBB状態が存在している。ステップS502では、現状の設定値と、現状の遊技状態との組合せに対応する抽選テーブルを選択する。

【0155】

「設定3」である場合であって非BB状態である場合を例に挙げて、通常モード、第1RTモード及び第2RTモードのそれぞれに対応する抽選テーブルについて説明する。まず通常モードである場合に選択される通常モード用抽選テーブルについて説明する。図12は通常モード用抽選テーブルを説明するための説明図である。なお、以下の説明では図13の説明図を適宜参照する。

【0156】

通常モード用抽選テーブルには、図12に示すように、インデックス値IVが設定されており、各インデックス値IVには、当選となる役がそれぞれ対応付けられるとともにポイント値PVが設定されている。ポイント値PVは、対応する抽選役の当選確率をフリーランカウンタの最大値（「65535」）との関係で定めるものである。

【0157】

具体的には、インデックス値IV=1には、ベル当選データと、第1補填当選データと

10

20

30

40

50

が設定されている。インデックス値 $IV = 1$ で当選となった場合、図 13 に示すように、第 1 停止（最初に停止指令が発生したリール）が左リール 32L である場合に第 2 停止対象及び第 3 停止対象のリールの種類及び各ストップボタン 42～44 の操作タイミングに関係なくベル入賞が確実に発生し、それ以外の場合には第 1 補填入賞が確実に発生する。

【0158】

本スロットマシン 10 においてはストップボタン 42～44 が操作されてから最大 4 図柄分まで滑らせることが可能なリール制御が各リール 32L, 32M, 32R について行われる。換言すれば、ストップボタン 42～44 が操作されてから規定時間（190 msec）が経過するまでに停止させるリール制御が各リール 32L, 32M, 32R について行われる。このようなリール制御が行われることにより、当選している役に対応した入賞を成立させ易くすることが可能となるとともに、当選していない役に対応した入賞が成立してしまうことを回避することが可能となる。但し、滑らせることが可能なリール 32L, 32M, 32R の回転量が上記のように制限されているため、一のリール 32L, 32M, 32R において、入賞を成立させるための図柄の組合せを構成する構成図柄間に 5 図柄以上が存在していると、対応するストップボタン 42～44 の操作タイミングによっては当該構成図柄がメインライン ML 上に停止しないことが起こり得る（当該事象を所謂「取りこぼし」ともいう）。第 1 補填入賞～第 3 補填入賞、ベル入賞、スイカ入賞及び各種リプレイ入賞は対応する順序でリール 32L, 32M, 32R が停止された場合には取りこぼしが発生しない入賞態様であり、チェリー入賞、第 1 BB 入賞及び第 2 BB 入賞はリール 32L, 32M, 32R の回転位置に対するストップボタン 42～44 の停止操作タイミングによっては取りこぼしが発生し得る入賞態様である。

【0159】

インデックス値 $IV = 2$ には、図 12 に示すように、ベル当選データと、第 2 補填当選データとが設定されている。インデックス値 $IV = 2$ で当選となった場合、図 13 に示すように、第 1 停止が中リール 32M である場合に第 2 停止対象及び第 3 停止対象のリールの種類及び各ストップボタン 42～44 の操作タイミングに関係なくベル入賞が確実に成立し、それ以外の場合には第 2 補填入賞が確実に成立する。

【0160】

インデックス値 $IV = 3$ には、図 12 に示すように、ベル当選データと、第 3 補填当選データとが設定されている。インデックス値 $IV = 3$ で当選となった場合、図 13 に示すように、第 1 停止が右リール 32R である場合に第 2 停止対象及び第 3 停止対象のリールの種類及び各ストップボタン 42～44 の操作タイミングに関係なくベル入賞が確実に成立し、それ以外の場合には第 3 補填入賞が確実に成立する。

【0161】

インデックス値 $IV = 4$ には、図 12 に示すように、スイカ当選データのみが設定されている。インデックス値 $IV = 4$ で当選となった場合、図 13 に示すように、リール 32L, 32M, 32R の停止順序に関係なくスイカ入賞が成立する。また、インデックス値 $IV = 4$ で当選となった場合、各ストップボタン 42～44 の操作タイミングに関係なくスイカ入賞が確実に成立する。

【0162】

インデックス値 $IV = 5$ には、図 12 に示すように、チェリー当選データのみが設定されている。インデックス値 $IV = 5$ で当選となった場合、図 13 に示すように、リール 32L, 32M, 32R の停止順序に関係なくチェリー入賞が成立し得る。但し、左リール 32L の回転位置に対する左ストップボタン 42 の操作タイミングによっては、チェリー入賞が成立しない可能性がある。

【0163】

インデックス値 $IV = 6$ には、図 12 に示すように、第 1 BB 当選データが設定されている。インデックス値 $IV = 6$ で当選となった場合、図 13 に示すように、リール 32L, 32M, 32R の停止順序に関係なく第 1 BB 入賞が成立し得る。但し、各ストップボタン 42～44 の操作タイミングによっては、第 1 BB 入賞が成立しない可能性がある。ま

た、インデックス値 $IV = 7$ には、図 12 に示すように、第 2 BB 当選データが設定されている。インデックス値 $IV = 7$ で当選となった場合、図 13 に示すように、リール 3 2 L, 3 2 M, 3 2 R の停止順序に関係なく第 2 BB 入賞が成立し得る。但し、各ストップボタン 4 2 ~ 4 4 の操作タイミングによっては、第 2 BB 入賞が成立しない可能性がある。

【0164】

ここで、第 1 BB 当選データ及び第 2 BB 当選データ以外の当選データは入賞が成立したか否かに関係なく当選となったゲームにて消去され、当選となったゲームの次以降のゲームには持ち越されない。これに対して、第 1 BB 当選データ及び第 2 BB 当選データは、主側 RAM 1 4 4 のクリア処理が行われる場合を除き、当選となったゲームの次以降のゲームであっても対応する BB 入賞が成立するまで記憶保持される。この場合に、第 1 B 10 BB 当選データ又は第 2 BB 当選データが持ち越されている状態のゲームにおいては第 1 B BB 当選データ及び第 2 BB 当選データに対応するインデックス値 IV は抽選対象から除外される。これにより、第 1 BB 当選データ又は第 2 BB 当選データが既に記憶保持されているにも関わらず BB 当選データが新たに記憶されてしまわないようにすることが可能となり、複数の BB 当選データが累積して記憶されてしまわないようにすることが可能となる。

【0165】

インデックス値 $IV = 8 \sim 11$ には、図 12 に示すように、通常リプレイ当選データと、第 1 RT リプレイ当選データとが設定されている。この場合、インデックス値 $IV = 8$ で当選となった場合、図 13 に示すように、第 1 停止が中リール 3 2 M であり、第 2 停止 20 (2 番目に停止指令が発生したリール) が左リール 3 2 L であり、第 3 停止 (最後に停止指令が発生したリール) が右リール 3 2 R である場合に各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく第 1 RT リプレイ入賞が確実に成立し、それ以外の場合には各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく通常リプレイ入賞が確実に成立する。また、インデックス値 $IV = 9$ で当選となった場合、第 1 停止が中リール 3 2 M であり、第 2 停止が右リール 3 2 R であり、第 3 停止が左リール 3 2 L である場合に各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく第 1 RT リプレイ入賞が確実に成立し、それ以外の場合には各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく通常リプレイ入賞が確実に成立する。また、インデックス値 $IV = 10$ で当選となった場合、第 1 停止 30 が右リール 3 2 R であり、第 2 停止が左リール 3 2 L であり、第 3 停止が中リール 3 2 M である場合に各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく第 1 RT リプレイ入賞が確実に成立し、それ以外の場合には各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく通常リプレイ入賞が確実に成立する。また、インデックス値 $IV = 11$ で当選となった場合、第 1 停止が右リール 3 2 R であり、第 2 停止が中リール 3 2 M であり、第 3 停止が左リール 3 2 L である場合に各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく第 1 RT リプレイ入賞が確実に成立し、それ以外の場合には各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく通常リプレイ入賞が確実に成立する。

【0166】

図 12 の通常モード用抽選テーブルが選択される場合、インデックス値 $IV = 1$ の際に当選となる確率、インデックス値 $IV = 2$ の際に当選となる確率、及びインデックス値 $IV = 3$ の際に当選となる確率は、それぞれ約 $1/5.0$ であり、インデックス値 $IV = 4$ の際に当選となる確率は約 $1/7.7$ であり、インデックス値 $IV = 5$ の際に当選となる確率は約 $1/4.23$ であり、インデックス値 $IV = 6$ の際に当選となる確率は約 $1/1.31$ であり、インデックス値 $IV = 7$ の際に当選となる確率は約 $1/6.55$ であり、インデックス値 $IV = 8$ の際に当選となる確率、インデックス値 $IV = 9$ の際に当選となる確率、インデックス値 $IV = 10$ の際に当選となる確率、及びインデックス値 $IV = 11$ の際に当選となる確率は、それぞれ約 $1/28.0$ である。

【0167】

ここで、通常モード用抽選テーブルには、既に説明したとおり、インデックス値 $IV = 8 \sim 11$ の当選データとして、通常リプレイ当選データ以外に第 1 RT リプレイ当選デー 50

タが設定されている（図 1 2 参照）。これらインデックス値 I V = 8 ~ 1 1 のいずれかに当選する確率は約 1 / 7 . 0 である。そして、インデックス値 I V = 8 ~ 1 1 のいずれかで当選となった場合、リール 3 2 L , 3 2 M , 3 2 R の第 1 停止、第 2 停止及び第 3 停止の停止順序が当選となった役に対応する停止順序となった場合に第 1 R T リプレイ入賞が成立し、抽選モードが通常モードから第 1 R T モードに移行する。第 1 R T モードに移行した場合、抽選処理（図 1 1）において参照される抽選テーブルは第 1 R T モード用抽選テーブルとなる。

【 0 1 6 8 】

次に、「設定 3」であって第 1 R T モードである場合に選択される第 1 R T モード用抽選テーブルについて説明する。図 1 4 及び図 1 5 は第 1 R T モード用抽選テーブルを説明するための説明図である。

10

【 0 1 6 9 】

第 1 R T モード用抽選テーブルにおいては、図 1 4 に示すように、インデックス値 I V = 1 ~ 7 のそれぞれに設定されている当選役データ及び各インデックス値 I V の当選確率が、通常モード用抽選テーブル（図 1 2）と同一となっている。この場合、インデックス値 I V = 1 ~ 5 には遊技媒体の付与を可能とする役が設定されており、当該インデックス値 I V = 1 ~ 5 のそれぞれに設定されている当選役データ及び各当選確率が同一となっていることにより、遊技媒体の付与を可能とする役の種類及びそれらの役の当選確率は通常モード及び第 1 R T モードのそれぞれにおいて相互に同一となっている。また、インデックス値 I V = 6 ~ 7 には通常モード用抽選テーブルと同様に B B 当選データが設定されており、その当選確率は通常モード用抽選テーブルと同一となっている。つまり、通常モード及び第 1 R T モードにおいていずれかの B B 役に当選する確率は同一となっている。

20

【 0 1 7 0 】

インデックス値 I V = 8 以降に設定されている当選役データは、通常モードと相違している。詳細には、第 1 R T モード用抽選テーブルにおいては、図 1 4 に示すように、インデックス値 I V = 8 ~ 1 1 の当選データとして、通常リプレイ当選データ以外に第 2 R T リプレイ当選データが設定されている。これらインデックス値 I V = 8 ~ 1 1 のいずれかに当選する確率は約 1 / 1 0 . 1 である。インデックス値 I V = 8 で当選となった場合、図 1 5 に示すように、第 1 停止が中リール 3 2 M であり、第 2 停止が左リール 3 2 L であり、第 3 停止が右リール 3 2 R である場合に第 2 R T リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生し、それ以外の場合には通常リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生する。また、インデックス値 I V = 9 で当選となった場合、第 1 停止が中リール 3 2 M であり、第 2 停止が右リール 3 2 R であり、第 3 停止が左リール 3 2 L である場合に第 2 R T リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生し、それ以外の場合には通常リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生する。また、インデックス値 I V = 1 0 で当選となった場合、第 1 停止が右リール 3 2 R であり、第 2 停止が左リール 3 2 L であり、第 3 停止が中リール 3 2 M である場合に第 2 R T リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生し、それ以外の場合には通常リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生する。また、インデックス値 I V = 1 1 で当選となった場合、第 1 停止が右リール 3 2 R であり、第 2 停止が中リール 3 2 M であり、第 3 停止が左リール 3 2 L である場合に第 2 R T リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生し、それ以外の場合には通常リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生する。第 1 R T モードにおいてインデックス値 I V = 8 ~ 1 1 のいずれかで当選となり、リール 3 2 L , 3 2 M , 3 2 R の第 1 停止、第 2 停止及び第 3 停止の停止順序が当選となった役に対応する停止順序となった場合に、第 2 R T リプレイ入賞が成立して抽選モードが第 1 R T モードから第 2 R T モードに移行する。第 2 R T モードに移行した場合、抽選処理（図 1 1）において参照される抽選テーブルは第 2 R T モード用抽選テーブルとなる。

30

40

50

【0171】

第1RTモード用抽選テーブルには、図14に示すように、インデックス値IV=12～17の当選データとして、通常リプレイ当選データ以外に、第1転落リプレイ当選データが設定されている。これらインデックス値IV=12～17のいずれかに当選する確率は約1/10.9である。

【0172】

第1RTモード用抽選テーブルにおいてインデックス値IV=12で当選となった場合、図15に示すように、第1停止が左リール32Lであり、第2停止が中リール32Mであり、第3停止が右リール32Rである場合に通常リプレイ入賞が各ストップボタン42～44の操作タイミングに関係なく確実に発生し、それ以外の場合には第1転落リプレイ入賞が各ストップボタン42～44の操作タイミングに関係なく確実に発生する。また、インデックス値IV=13で当選となった場合、第1停止が左リール32Lであり、第2停止が右リール32Rであり、第3停止が中リール32Mである場合に通常リプレイ入賞が各ストップボタン42～44の操作タイミングに関係なく確実に発生し、それ以外の場合には第1転落リプレイ入賞が各ストップボタン42～44の操作タイミングに関係なく確実に発生する。また、インデックス値IV=14で当選となった場合、第1停止が中リール32Mであり、第2停止が左リール32Lであり、第3停止が右リール32Rである場合に通常リプレイ入賞が各ストップボタン42～44の操作タイミングに関係なく確実に発生し、それ以外の場合には第1転落リプレイ入賞が各ストップボタン42～44の操作タイミングに関係なく確実に発生する。また、インデックス値IV=15で当選となった場合、第1停止が中リール32Mであり、第2停止が右リール32Rであり、第3停止が左リール32Lである場合に通常リプレイ入賞が各ストップボタン42～44の操作タイミングに関係なく確実に発生し、それ以外の場合には第1転落リプレイ入賞が各ストップボタン42～44の操作タイミングに関係なく確実に発生する。また、インデックス値IV=16で当選となった場合、第1停止が右リール32Rであり、第2停止が左リール32Lであり、第3停止が中リール32Mである場合に通常リプレイ入賞が各ストップボタン42～44の操作タイミングに関係なく確実に発生し、それ以外の場合には第1転落リプレイ入賞が各ストップボタン42～44の操作タイミングに関係なく確実に発生する。また、インデックス値IV=17で当選となった場合、第1停止が右リール32Rであり、第2停止が中リール32Mであり、第3停止が左リール32Lである場合に通常リプレイ入賞が各ストップボタン42～44の操作タイミングに関係なく確実に発生し、それ以外の場合には第1転落リプレイ入賞が各ストップボタン42～44の操作タイミングに関係なく確実に発生する。第1転落リプレイ入賞が成立した場合、抽選モードが通常モードに移行する。通常モードに移行した場合、抽選処理(図11)において参照される抽選テーブルは通常モード用抽選テーブルとなる。

【0173】

第1RTモード用抽選テーブルにはインデックス値IV=18に通常リプレイ当選データのみが設定されている。インデックス値IV=18において当選となる確率は他の役に当選する確率よりも高く設定されており、具体的には約1/6.7で当選となる。そして、このインデックス値IV=18で当選となった場合にはリール32L, 32M, 32Rの停止順序及び各リール32L, 32M, 32Rの停止操作タイミングとは無関係に通常リプレイ入賞が成立することとなる。

【0174】

第1RTモード用抽選テーブルにはインデックス値IV=8～18にリプレイ入賞の成立を可能とさせる役が設定されている。そして、これら役の当選確率が既に説明したような確率に設定されていることにより、第1RTモードにおいてリプレイ入賞の成立を可能とさせる役の当選確率(以下、リプレイ確率ともいう)は、約1/2.9となっている。これに対して、通常モードにおけるリプレイ確率は約1/7.0となっている。つまり、第1RTモードは通常モードよりもリプレイ確率が高い遊技状態となっている。

【0175】

次に、「設定 3」であって第 2 R T モードである場合に選択される第 2 R T モード用抽選テーブルについて説明する。図 1 6 及び図 1 7 は第 2 R T モード用抽選テーブルを説明するための説明図である。

【0176】

第 2 R T モード用抽選テーブルにおいては、図 1 6 に示すように、インデックス値 I V = 1 ~ 7 のそれぞれに設定されている当選役データ及び各インデックス値 I V の当選確率が、通常モード用抽選テーブル（図 1 2）及び第 1 R T モード用抽選テーブル（図 1 4）と同一となっている。この場合、インデックス値 I V = 1 ~ 5 には遊技媒体の付与を可能とする役が設定されており、当該インデックス値 I V = 1 ~ 5 のそれぞれに設定されている当選役データ及び各当選確率が同一となっていることにより、遊技媒体の付与を可能とする役の種類及びそれらの役の当選確率は通常モード、第 1 R T モード及び第 2 R T モードのそれぞれにおいて相互に同一となっている。また、インデックス値 I V = 6 ~ 7 には通常モード用抽選テーブル及び第 1 R T モード用抽選テーブルと同様に B B 当選データが設定されており、その当選確率は通常モード用抽選テーブル及び第 1 R T モード用抽選テーブルと同一となっている。つまり、通常モード、第 1 R T モード及び第 2 R T モードにおいていずれかの B B 役に当選する確率は同一となっている。

10

【0177】

インデックス値 I V = 8 以降に設定されている当選役データは、通常モード及び第 1 R T モードと相違している。詳細には、第 2 R T モード用抽選テーブルにおいては、図 1 6 に示すように、インデックス値 I V = 8 ~ 1 3 の当選データとして、通常リプレイ当選データ以外に、第 2 転落リプレイ当選データが設定されている。これらインデックス値 I V = 8 ~ 1 3 のいずれかに当選する確率は約 1 / 5 . 5 である。

20

【0178】

第 2 R T モード用抽選テーブルにおいてインデックス値 I V = 8 で当選となった場合、図 1 7 に示すように、第 1 停止が左リール 3 2 L であり、第 2 停止が中リール 3 2 M であり、第 3 停止が右リール 3 2 R である場合に通常リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生し、それ以外の場合には第 2 転落リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生する。また、インデックス値 I V = 9 で当選となった場合、第 1 停止が左リール 3 2 L であり、第 2 停止が右リール 3 2 R であり、第 3 停止が中リール 3 2 M である場合に通常リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生し、それ以外の場合には第 2 転落リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生する。また、インデックス値 I V = 1 0 で当選となった場合、第 1 停止が中リール 3 2 M であり、第 2 停止が左リール 3 2 L であり、第 3 停止が右リール 3 2 R である場合に通常リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生し、それ以外の場合には第 2 転落リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生する。また、インデックス値 I V = 1 1 で当選となった場合、第 1 停止が中リール 3 2 M であり、第 2 停止が右リール 3 2 R であり、第 3 停止が左リール 3 2 L である場合に通常リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生し、それ以外の場合には第 2 転落リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生する。また、インデックス値 I V = 1 2 で当選となった場合、第 1 停止が右リール 3 2 R であり、第 2 停止が左リール 3 2 L であり、第 3 停止が中リール 3 2 M である場合に通常リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生し、それ以外の場合には第 2 転落リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生する。また、インデックス値 I V = 1 3 で当選となった場合、第 1 停止が右リール 3 2 R であり、第 2 停止が中リール 3 2 M であり、第 3 停止が左リール 3 2 L である場合に通常リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生し、それ以外の場合には第 2 転落リプレイ入賞が各ストップボタン 4 2 ~ 4 4 の操作タイミングに関係なく確実に発生する。第 2 転落リプレイ入賞が成立した場合、抽選モードが第 1 R T モー

30

40

50

ドに移行する。第1 R Tモードに移行した場合、抽選処理（図11）において参照される抽選テーブルは第1 R Tモード用抽選テーブルとなる。

【0179】

第2 R Tモード用抽選テーブルにはインデックス値 $I V = 14$ に通常リプレイ当選データのみが設定されている。インデックス値 $I V = 14$ において当選となる確率は他の役に当選する確率よりも高く設定されており、具体的には約 $1/6.3$ で当選となる。そして、このインデックス値 $I V = 14$ で当選となった場合にはリール32L, 32M, 32Rの停止順序及び各リール32L, 32M, 32Rの停止操作タイミングとは無関係に通常リプレイ入賞が成立することとなる。

【0180】

10

第2 R Tモード用抽選テーブルにはインデックス値 $I V = 8 \sim 14$ にリプレイ入賞の成立を可能とさせる役が設定されている。そして、これら役の当選確率が既に説明したような確率に設定されていることにより、第2 R Tモードにおいてリプレイ入賞の成立を可能とさせる役の当選確率（以下、リプレイ確率ともいう）は、約 $1/2.9$ となっている。これに対して、通常モードにおけるリプレイ確率は約 $1/7.0$ となっている。つまり、第2 R Tモードは通常モードよりもリプレイ確率が高い遊技状態となっている。一方、第1 R Tモードにおけるリプレイ確率は約 $1/2.9$ となっている。つまり、第2 R Tモードはリプレイ確率が第1 R Tモードと同一となっている。但し、第1 R Tモードにおけるリプレイ確率が第2 R Tモードにおけるリプレイ確率と同一である構成に限定されることはなく、例えば第1 R Tモードと第2 R Tモードとでリプレイ確率が若干相違しているもの
の略同一である構成としてもよく、第2 R Tモードの方が第1 R Tモードよりもリプレイ確率が高い構成としてもよく、第1 R Tモードの方が第2 R Tモードよりもリプレイ確率が高い構成としてもよい。

20

【0181】

なお、通常モード用抽選テーブル、第1 R Tモード用抽選テーブル及び第2 R Tモード用抽選テーブルは「設定1」～「設定6」のそれぞれに1対1で対応させて設定されており、設定値が高いほどB B役の当選確率が高くなる構成となっているが、各抽選モードにおいて設定されているリプレイ確率はいずれの設定値であっても同一又は略同一となっている。また、いずれかのB B役に当選している状況であればB B役に重複して当選しないように、通常モード、第1 R Tモード及び第2 R Tモードのいずれであったとしても第1
B B役及び第2 B B役が抽選対象から除外される。また、主側ROM143には、通常モード用抽選テーブル、第1 R Tモード用抽選テーブル及び第2 R Tモード用抽選テーブル以外にも第1 B B状態又は第2 B B状態である場合に抽選処理（図11）にて参照されるB B用抽選テーブルが記憶されている。B B用抽選テーブルにおいては、抽選対象の役として、ベル役、スイカ役及び通常リプレイ役の3種類のみが設定されており、ベル役の当選確率は約 $1/2$ に設定され、スイカ役の当選確率は約 $1/4$ に設定され、通常リプレイ役の当選確率は約 $1/4$ に設定されている。これにより、B B状態においては単位ゲーム数あたりにおける遊技媒体の付与期待数が他の遊技状態よりも高くなる。

30

【0182】

抽選処理（図11）の説明に戻り、ステップS502にて抽選テーブルを選択した後、ステップS503にてインデックス値 $I V$ を「1」とし、ステップS504にて役の当否を判定する際に用いる判定値 $D V$ を設定する。かかる判定値設定処理では、現在の判定値 $D V$ に、現在のインデックス値 $I V$ と対応するポイント値 $P V$ を加算して新たな判定値 $D V$ を設定する。なお、初回の判定値設定処理では、ステップS501にて取得した乱数値を現在の判定値 $D V$ とし、この乱数値に現在のインデックス値 $I V$ である「1」と対応するポイント値 $P V$ を加算して新たな判定値 $D V$ とする。

40

【0183】

続くステップS505では、インデックス値 $I V$ と対応する役の当否判定を行う。役の当否判定では判定値 $D V$ が「65535」を超えたか否かを判定する。「65535」を超えた場合（ステップS505：YES）には、ステップS506にて、そのときのイン

50

デックス値 I V と対応する当選役のデータを主側 R A M 1 4 4 にセットするための当選データの取得処理を実行する。当選データの取得処理では、参照対象となっている抽選テーブルにおいて今回のインデックス値 I V に対して設定されている当選データの全てが主側 R A M 1 4 4 にセットされる。当該当選データがセットされた状態は、その当選データが B B 当選データ以外の当選データであれば当該当選データに対応した入賞成立の有無に関係なく今回のゲームの終了後に「0」クリアされ、B B 当選データであれば入賞が成立した場合に「0」クリアされる。

【0184】

判定値 D V が「65535」を超えなかった場合（ステップ S 5 0 5：N O）には、インデックス値 I V と対応する役に外れたことを意味する。かかる場合にはステップ S 5 0 7 にてインデックス値 I V に 1 を加算し、ステップ S 5 0 8 にて、インデックス値 I V と対応する役があるか否か、すなわち当否判定すべき判定対象があるか否かを判定する。具体的には、1 が加算されたインデックス値 I V が抽選テーブルに設定されたインデックス値 I V の最大値を超えたか否かを判定する。当否判定すべき判定対象がある場合にはステップ S 5 0 4 に戻り、役の当否判定を継続する。このとき、ステップ S 5 0 4 では、先の役の当否判定に用いた判定値 D V（すなわち現在の判定値 D V）に現在のインデックス値 I V と対応するポイント値 P V を加算して新たな判定値 D V とし、ステップ S 5 0 5 では、当該判定値 D V に基づいて役の当否判定を行う。

【0185】

ステップ S 5 0 6 の処理を実行した場合、又はステップ S 5 0 8 にて否定判定をした場合には、役の当否判定が終了したことを意味する。この場合には、ステップ S 5 0 9 にてリール停止制御用の停止情報を設定する停止情報第 1 設定処理を実行する。ここで設定される停止情報は、各リール 3 2 L, 3 2 M, 3 2 R の停止態様を役の抽選処理の結果に対応したものとするための情報である。

【0186】

続くステップ S 5 1 0 では、ゲーム開始コマンドをサブ側 M P U 1 5 2 への送信対象としてセットする。ゲーム開始コマンドとは、新たなゲームが開始されたことをサブ側 M P U 1 5 2 に認識させるためのコマンドであって、制御 I C 1 4 8 における今回の役の抽選処理の結果をサブ側 M P U 1 5 2 に認識させるためのコマンドであり、タイマ割込み処理（図 8）におけるコマンド出力処理（ステップ S 2 1 2）にてサブ側 M P U 1 5 2 に送信される。

【0187】

次に、通常処理（図 1 0）のステップ S 4 1 4 にて実行される遊技終了時の対応処理について図 1 8 のフローチャートを参照しながら説明する。なお、遊技終了時の対応処理は、各ゲームにおいて全てのリール 3 2 L, 3 2 M, 3 2 R の回転が停止された場合に実行される。

【0188】

先ずステップ S 6 0 1 では、第 1 B B 役又は第 2 B B 役に当選している状況においてその当選となっている B B 役に対応する入賞が成立したか否かについて判定し、対応する入賞が成立した場合（ステップ S 6 0 1：Y E S）には、ステップ S 6 0 2 にて、B B 開始用処理を実行する。B B 開始用処理では、第 1 B B 入賞が成立したのであれば主側 R A M 1 4 4 に設けられた第 1 B B フラグに「1」をセットするとともに、主側 R A M 1 4 4 に設けられた終了基準数カウンタに第 1 B B 状態の終了基準数である「41」をセットする。一方、第 2 B B 入賞が成立したのであれば主側 R A M 1 4 4 に設けられた第 2 B B フラグに「1」をセットするとともに、主側 R A M 1 4 4 の終了基準数カウンタに第 2 B B 状態の終了基準数である「89」をセットする。

【0189】

第 1 B B フラグは第 1 B B 状態であることを制御 I C 1 4 8 にて特定するためのフラグであり、第 2 B B フラグは第 2 B B 状態であることを制御 I C 1 4 8 にて特定するためのフラグである。第 1 B B フラグ又は第 2 B B フラグに「1」がセットされている場合、役

10

20

30

40

50

の抽選処理（図 1 1）では B B 用抽選テーブルが参照されることとなる。終了基準数カウンタは B B 状態において付与された遊技媒体の合計数が B B 状態の終了条件である終了基準数に達したか否かを制御 I C 1 4 8 にて特定するためのカウンタである。終了基準数カウンタにセットされた値は、B B 状態において遊技媒体の付与対象の入賞が成立する度に、その入賞により付与された遊技媒体の数分減算される。そして、その減算後における終了基準数カウンタの値が「0」となった場合、制御 I C 1 4 8 は今回の B B 状態における最終ゲームのリール 3 2 L, 3 2 M, 3 2 R の回転が停止されたと判定する。なお、B B 状態にて所定の数の遊技媒体を付与する入賞が成立した場合において、その所定の数における一部の数を終了基準カウンタから減算した段階で当該終了基準カウンタの値が「0」となった場合であっても、所定の数の遊技媒体が付与される。

10

【0190】

ステップ S 6 0 1 にて否定判定を行った場合には、ステップ S 6 0 3 にて、第 1 B B 状態及び第 2 B B 状態のいずれかであるか否かについて判定し、第 1 B B 状態及び第 2 B B 状態のいずれかである場合（ステップ S 6 0 3：Y E S）には、ステップ S 6 0 4 にて B B 用処理を実行して、本遊技終了時の対応処理を終了する。当該 B B 用処理では、今回のゲームにおいて遊技媒体の付与が発生している場合にはそれに対応させて主側 R A M 1 4 4 の終了基準数カウンタの値を減算し、減算後における終了基準数カウンタの値が「0」である場合には B B 状態を終了させる場合の処理を実行する。

【0191】

B B 状態ではなくさらに B B 入賞が成立していない場合（ステップ S 6 0 1 及びステップ S 6 0 3：N O）には、ステップ S 6 0 5 にて、昇格条件が成立しているか否かについて判定し、昇格条件が成立している場合（ステップ S 6 0 5：Y E S）には、ステップ S 6 0 6 にて、昇格時における抽選テーブルの変更処理を実行して、本遊技終了時の対応処理を終了する。具体的には、今回のゲームにおいて第 1 R T リプレイ入賞が発生していることを特定した場合には役の抽選処理において使用対象となる抽選テーブルを第 1 R T モード用抽選テーブルに変更することで第 1 R T モードに移行させ、今回のゲームにおいて第 2 R T リプレイ入賞が発生していることを特定した場合には役の抽選処理において使用対象となる抽選テーブルを第 2 R T モード用抽選テーブルに変更することで第 2 R T モードに移行させる。

20

【0192】

ステップ S 6 0 5 にて否定判定を行った場合には、ステップ S 6 0 7 にて、転落条件が成立しているか否かについて判定し、転落条件が成立していない場合（ステップ S 6 0 7：N O）には、そのまま本遊技終了時の対応処理を終了する。転落条件が成立している場合（ステップ S 6 0 7：Y E S）には、ステップ S 6 0 8 にて、転落時における抽選テーブルの変更処理を実行して、本遊技終了時の対応処理を終了する。具体的には、今回のゲームにおいて第 2 転落リプレイ入賞が発生していることを特定した場合には役の抽選処理において使用対象となる抽選テーブルを第 1 R T モード用抽選テーブルに変更することで第 1 R T モードに移行させ、今回のゲームにおいて第 1 転落リプレイ入賞が発生していることを特定した場合には役の抽選処理において使用対象となる抽選テーブルを通常モード用抽選テーブルに変更することで通常モードに移行させる。

30

40

【0193】

<コントロール側 C P U 1 1 4 における管理動作>

次に、コントロール側 C P U 1 1 4 における管理動作について、図 1 9 のフローチャートを参照しながら説明する。

【0194】

先ずステップ S 7 0 1 では、コントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 が L O W 状態になるまで待機する。そして、コントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 が L O W 状態となった場合（ステップ S 7 0 1：Y E S）には、ステップ S 7 0 2 にて、コントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 が H I 状態になるまで待機する。そして、コントロール側 C P U 1 1 4 に入力されている検知

50

信号SG1がHI状態となった場合（ステップS702：YES）には、ステップS703に進む。つまり、コントロール側CPU114が、コントロール側CPU114に入力されている検知信号SG1のLOW状態からHI状態への立ち上がりを検出した場合に、ステップS703に進む。

【0195】

ステップS703では、タイマカウンタを利用してコントロール側CPU114に入力されている検知信号SG1のHI状態が継続される時間のカウンタを開始する。HI状態が継続される時間は0.1μs単位でカウンタされる。ステップS704では、検知信号SG1がHI状態であるか否かについて判定し、HI状態である場合（ステップS704：YES）には、ステップS705にて、コントロール側CPU114に入力されている検知信号SG1がHI状態となってから12.8μsが経過したか否かについて判定する。

10

【0196】

ステップS705にて、コントロール側CPU114に入力されている検知信号SG1がHI状態となってから12.8μsが経過していない場合には、ステップS704の判定に戻る。そして、ステップS705にて、コントロール側CPU114に入力されている検知信号SG1がHI状態となってから12.8μsが経過した場合に、ステップS706に進む。

【0197】

ステップS706では、タイマカウンタを利用した時間のカウンタを停止して、タイマカウンタをリセットし、ステップS707では、ラッチレジスタ用DFF102a～102pのCLK端子に対してパルス信号であるラッチ信号を送信する。これにより、乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれる。

20

【0198】

続くステップS708では、ラッチ済みステータス113に「1」を設定して、ステップS701に戻る。詳細には、コントロール側CPU114は、ラッチ済みステータス113のQ端子113aから出力されてコントロール側CPU114の入力端子TB2に入力されている信号がLOW状態であることを条件として、出力端子TB3からラッチ済みステータス113のT端子113bに対して出力している信号を立ち上げる。これにより、ラッチ済みステータス113に「1」が設定される。また、ラッチ済みステータス113のQ端子113aから出力されてコントロール側CPU114の入力端子TB2に入力されている信号がHI状態である場合には、出力端子TB3からラッチ済みステータス113のT端子113bに対して出力している信号を維持する。これにより、ラッチ済みステータス113に「1」が設定されている状態が維持される。

30

【0199】

また、ステップS704にて否定判定が行われた場合、つまり、コントロール側CPU114に入力されている検知信号SG1がHI状態となってから12.8μsが経過する前に当該検知信号SG1がLOW状態に戻った場合には、コントロール側CPU114の入力端子に12.8μs未満の短いノイズが混入したことが原因となって検知信号SG1が立ち上がったと考えられる。この場合には、ステップS709にてタイマカウンタによる時間のカウンタを停止するとともにタイマカウンタをリセットして、ステップS702の処理に戻る。

40

【0200】

このように、コントロール側CPU114が当該コントロール側CPU114に入力されている検知信号SG1の立ち上がりを検出することを1つの条件としてラッチ済みステータス113に「1」を設定する構成である。このため、スタートレバー41が押下げ操作され、当該押下げ操作が長時間継続された場合においても、1回の押下げ操作に応じてラッチレジスタ用DFF102a～102pのCLK端子にパルス信号であるラッチ信号が送信されるとともに、ラッチ済みステータス113に「1」が設定されるのは1回の

50

みである。スタートレバー 41 の押下げ操作が長時間継続されても、ラッチ信号が繰り返して送信されることはない。

【0201】

また、コントロール側 CPU 114 はゲーム中であってもラッチ済みステータス 113 に「1」を設定する。しかし、制御 IC 148 は、開始指令設定処理（図 9）において、ゲーム開始可能な状態であることを 1 つの条件として開始指令フラグ 144c に「1」を設定する構成である。そして、制御 IC 148 は、通常処理（図 10）において、ゲーム開始可能期間の開始タイミングとなった場合にラッチ済みステータス 113 を「0」クリアする構成である。このため、ゲーム中においてラッチ済みステータス 113 に「1」が設定されても、これを契機として開始指令フラグ 144c に「1」が設定されることはない。

10

【0202】

＜制御 IC 148 が乱数を取得するタイミング＞

次に、図 20～図 23 のタイムチャートを参照しながら、制御 IC 148 が乱数を取得するタイミングについて説明する。

【0203】

先ずラッチ済みステータス 113 を備えていないスロットマシンの場合について図 20 を参照しながら説明する。当該スロットマシンを比較対象の第 1 スロットマシンとする。比較対象の第 1 スロットマシンは、ラッチ済みステータス 113 を備えていない点において本実施形態のスロットマシン 10 と異なる。

20

【0204】

図 20 は、比較対象の第 1 スロットマシンにおいて、制御 IC がラッチレジスタから乱数を取得するタイミングを説明するためのタイムチャートである。図 20（a）は制御 IC に入力されている検知信号の状態を示し、図 20（b）信号記憶フラグの状態を示し、図 20（c）はコントロール側 CPU に入力されている検知信号の状態を示し、図 20（d）は乱数カウンタに記憶されている乱数がラッチレジスタに書き込まれるタイミングを示し、図 20（e）は制御 IC において開始指令設定処理（図 9）が実行されるタイミングを示し、図 20（f）は制御 IC がラッチレジスタから出力されて制御 IC の入力端子に入力されている乱数を取得するタイミングを示す。

【0205】

30

図 20（a）、（c）に示すように、遊技者がスタートレバーを操作することにより、t1 のタイミングで制御 IC 及びコントロール側 CPU に入力されている検知信号が LOW 状態から HI 状態に立ち上がる。コントロール側 CPU は、入力されている検知信号が立ち上がってから 12.8 μ s 後の t4 のタイミングでラッチレジスタにラッチ信号を送信する。図 20（d）に示すように、ラッチレジスタがラッチ信号を受信する t4 のタイミングにおいて、乱数カウンタに記憶されている乱数の数値情報がラッチレジスタに書き込まれる。

【0206】

図 20（e）に示すように、検知信号が立ち上がる t1 のタイミングよりも後のタイミングであるとともに、ラッチレジスタに乱数の数値情報が書き込まれる t4 のタイミングよりも先のタイミングである t2 のタイミングにおいて、開始指令設定処理が行われる。図 20（a）に示すように、当該 t2 のタイミングにおいて制御 IC に入力されている検知信号は HI 状態である。このため、図 20（b）に示すように、制御 IC は t2 のタイミングにおいて信号記憶フラグに「1」を設定する。これにより、制御 IC にて検知信号の立ち上がりが検出されたこととなる。このため、図 20（f）に示すように、t2 のタイミングの後であるとともに t4 のタイミングの前である t3 のタイミングにて実行される抽選処理（図 11）において、制御 IC は当該制御 IC の入力端子に入力されている乱数の数値情報を取得する。

40

【0207】

制御 IC が乱数の数値情報を取得する t3 のタイミングは、今回のスタートレバーの操

50

作に対応する乱数がラッチレジスタに書き込まれる t 4 のタイミングよりも先であるため、制御 IC は今回のスタートレバーの操作以前にラッチレジスタに書き込まれた乱数の数値情報を取得することとなる。このように、ラッチ済みステータス 1 1 3 を利用しない場合には、スタートレバーの操作に対応しない乱数が役の当否判定に用いられることがある。

【0208】

例えば、遊技者に有利な遊技結果が得られた後、スタートレバーの操作に対応する乱数がラッチレジスタに書き込まれるよりも前に開始指令設定処理が行われるように検知信号を LOW 状態から HI 状態に立ち上げる不正が考えられる。当該不正が行われると、制御 IC は前回と同じ乱数の数値情報を取得することとなる。このため、不正により遊技者に有利な遊技結果が継続されるという問題がある。

10

【0209】

図 20 (a), (c) に示すように、t 4 のタイミングの後である t 5 のタイミングにおいて制御 IC 及びコントロール側 CPU に入力されている検知信号が HI 状態から LOW 状態に立ち下がる。その後、図 20 (e) に示すように、t 6 のタイミングにおいて開始指令設定処理が実行される。図 20 (a) に示すように、t 6 のタイミングにおいて制御 IC に入力されている検知信号は LOW 状態である。このため、図 20 (b) に示すように、制御 IC は t 6 のタイミングにおいて信号記憶フラグを「0」クリアする。

【0210】

t 6 のタイミングの後に、t 2 のタイミングにおいて制御 IC が取得した乱数を用いて行われたゲームが終了し、再びゲーム開始可能な状態となる。そして、図 20 (a) に示すように、t 6 のタイミングの後である t 7 のタイミングにて制御 IC に入力されている検知信号が LOW 状態から HI 状態に立ち上がる。しかし、図 20 (c) に示すように、当該 t 7 のタイミングにてコントロール側 CPU 1 1 4 に入力されている検知信号は立ち上がらない。

20

【0211】

このため、図 20 (d) に示すように、t 7 のタイミングにおける検知信号の立ち上がり契機として新たな乱数の数値情報がラッチレジスタに書き込まれることはない。ラッチレジスタに格納されている数値情報は、t 4 のタイミングで書き込まれた乱数の数値情報のまま維持される。

30

【0212】

図 20 (e) に示すように、制御 IC に入力されている検知信号が立ち上がる t 7 のタイミングと、制御 IC に入力されている検知信号が立ち下がる t 10 のタイミングの間である t 8 のタイミングにおいて開始指令設定処理が実行される。図 20 (a) に示すように、t 8 のタイミングにおいて制御 IC に入力されている検知信号は HI 状態である。このため、図 20 (b) に示すように、制御 IC は t 8 のタイミングにおいて信号記憶フラグに「1」を設定する。これにより、制御 IC は当該制御 IC に入力されている検知信号の立ち上がりを検出したこととなる。

【0213】

図 20 (f) に示すように、制御 IC は検知信号の立ち上がりを検出した t 8 のタイミングの後であるとともに t 10 のタイミングの前である t 9 のタイミングで実行される抽選処理 (図 11) において、当該制御 IC の入力端子に入力されている乱数を取得する。当該 t 9 のタイミングにて取得される乱数の数値情報は、t 4 のタイミングにて乱数カウンタからラッチレジスタに書き込まれた乱数の数値情報である。

40

【0214】

t 7 ~ t 10 について説明したように、コントロール側 CPU に入力されている検知信号が立ち上がりせずに、制御 IC に入力されている検知信号のみが立ち上がる場合に、ラッチ済みステータス 1 1 3 を備えていないスロットマシンにおいて問題が発生する。例えば、制御 IC の入力端子のみにノイズが混入する場合に、当該ノイズを契機としてゲームが開始されてしまうという問題が発生する。また、スタート検出センサとコントロール側 C

50

P Uとを接続する信号線が断線した状態でスタートレバーが操作される場合に、今回のスタートレバーの操作タイミングに対応しない古い乱数に基づいて役の当否判定が行われてしまうという問題が発生する。

【0215】

次に、ラッチ済みステータス113を備えていないスロットマシンが制御ICに入力されている検知信号の立ち上がりを検出し、当該検知信号がHI状態であることを2回連続して確認したことを条件として制御ICに入力されている乱数の数値情報を取得する場合について、以下に説明する。以下の説明では、当該スロットマシンを比較対象の第2スロットマシンとする。

【0216】

比較対象の第2スロットマシンは、ラッチ済みステータス113を備えていない点、及び連続して3回実行される開始指令設定処理（図9）にて、制御ICに入力されている検知信号がLOW状態→HI状態→HI状態となることを条件として制御ICの入力端子に入力されている乱数の数値情報を取得する点において、本実施形態のスロットマシン10とは異なる。

【0217】

比較対象の第2スロットマシンの制御ICが当該制御ICの入力端子に入力されている乱数の数値情報を取得するタイミングについて、図21のタイムチャートを参照しながら説明する。図21（a）は制御ICに入力されている検知信号の状態を示し、図21（b）はコントロール側CPUに入力されている検知信号の状態を示し、図21（c）は乱数カウンタに記憶されている乱数の数値情報がラッチレジスタに書き込まれるタイミングを示し、図21（d）は制御ICにおいて開始指令設定処理が実行されるタイミングを示し、図21（e）は制御ICが当該制御ICの入力端子に入力されている乱数の数値情報を取得するタイミングを示し、図21（f）はスタート検出センサとコントロール側CPUとの接続状態を示す。

【0218】

図21（a）に示すように、 t_1 のタイミングで開始指令設定処理が実行される。図21（f）に示すように、当該 t_1 のタイミングにおいてスタート検出センサとコントロール側CPUとは接続状態であり、スタート検出センサから出力された検知信号はコントロール側CPUに入力されている。また、図21（a）に示すように、同じ t_1 のタイミングにおいて制御ICに入力されている検知信号はLOW状態である。その後、 t_2 のタイミングにおいてスタートレバーが押下げ操作されると、図21（a）、（b）に示すように、制御ICに入力されている検知信号と、コントロール側CPUに入力されている検知信号とがLOW状態からHI状態に立ち上がる。

【0219】

図21（d）に示すように、 t_2 のタイミングから $12.8\mu s$ が経過する前のタイミングである t_3 のタイミングにて開始指令設定処理が実行される。図21（a）に示すように、当該 t_3 のタイミングにおいて制御ICに入力されている検知信号はHI状態である。

【0220】

t_3 のタイミングの後であり、 t_2 のタイミングから $12.8\mu s$ が経過した t_4 のタイミングにて、コントロール側CPUは当該コントロール側CPUに入力されている検知信号がLOW状態からHI状態に立ち上がり、当該HI状態が $12.8\mu s$ 以上維持されたことを把握する。そして、コントロール側CPUはラッチレジスタ用DFFのCLK端子にラッチ信号を送信する。これにより、図21（c）に示すように、 t_4 のタイミングにおいて乱数カウンタに記憶されている乱数の数値情報がラッチレジスタに書き込まれる。

【0221】

その後、図21（d）に示すように t_5 のタイミングにおいて開始指令設定処理が実行される。図21（a）に示すように、当該 t_5 のタイミングにおいて制御ICに入力され

10

20

30

40

50

ている検知信号はH I状態である。t 1のタイミング、t 3のタイミング、及びt 5のタイミングにおいて制御I Cに入力されていた検知信号がLOW状態→H I状態→H I状態となったため、図2 1 (e)に示すようにt 5のタイミングの後であるt 6のタイミングで実行される抽選処理(図1 1)において制御I Cは当該制御I Cの入力端子に入力されている乱数の数値情報を取得して、ゲームを開始する。当該t 6のタイミングで制御I Cに取得された乱数の数値情報は、今回のスタートレバー4 1の操作に対応した乱数の数値情報である。

【0 2 2 2】

図2 1 (a), (b)に示すように、制御I Cに入力されている検知信号とコントロール側C P Uに入力されている検知信号とのそれぞれは、t 6のタイミングの後であるt 7のタイミングにおいてLOW状態に戻る。また、t 7のタイミングの後にゲームが終了する。

10

【0 2 2 3】

その後、図2 1 (d)に示すように、t 8のタイミングにおいて開始指令設定処理が実行される。図2 1 (a)に示すように、当該t 8のタイミングにおいて制御I Cに入力されている検知信号はLOW状態である。

【0 2 2 4】

その後、スタートレバーの不十分な押下げ操作が行われると、図2 1 (a), (b)に示すように、制御I Cに入力されている検知信号とコントロール側C P Uに入力されている検知信号とのそれぞれは、t 9のタイミングからt 1 1のタイミングまでH I状態となる。ここで、t 9のタイミングからt 1 1のタイミングまでの時間間隔は1 2 . 8 μ s未満である。また、スタートレバーの不十分な押下げ操作とは、スタートレバーが押下げ状態となっている時間が1 2 . 8 μ sに満たない押下げ操作である。

20

【0 2 2 5】

この場合には、コントロール側C P Uに入力されている検知信号のH I状態が1 2 . 8 μ s以上継続されないため、当該不十分な押下げ操作を契機としてコントロール側C P Uがラッチレジスタ用D - F FのC L K端子にラッチ信号を送信することはない。このため、図2 1に示すように、乱数カウンタに記憶されている乱数の数値情報がラッチレジスタに書き込まれることはない。

【0 2 2 6】

図2 1 (d)に示すように、t 9のタイミングとt 1 1のタイミングの間であるt 1 0のタイミングにおいて開始指令設定処理が実行される。図2 1 (a)に示すように、当該t 1 0のタイミングにおいて制御I Cに入力されている検知信号はH I状態である。そして、t 1 1のタイミングの後に、制御I Cの入力端子のみにノイズが混入する。これにより、図2 1 (a)に示すように制御I Cに入力されている検知信号がt 1 2のタイミングからt 1 5のタイミングまでH I状態となる。

30

【0 2 2 7】

この場合において、図2 1 (d)に示すように、t 1 2のタイミングとt 1 5のタイミングの間であるt 1 3のタイミングにて開始指令設定処理が実行される。図2 1 (a)に示すように、当該t 1 3のタイミングにおいて制御I Cに入力されている検知信号はH I状態である。

40

【0 2 2 8】

t 8のタイミング、t 1 0のタイミング、及びt 1 3のタイミングにおいて制御I Cに入力されていた検知信号がLOW状態→H I状態→H I状態となったため、図2 1 (e)に示すように、t 1 3のタイミングの後であるt 1 4のタイミングにて実行される抽選処理(図1 1)において制御I Cは当該制御I Cの入力端子に入力されている乱数の数値情報を取得して、ゲームを開始する。図2 1 (c)に示すように、t 9のタイミングからt 1 4のタイミングにおいて、ラッチレジスタに記憶されている乱数の数値情報は更新されていない。このため、制御I Cがt 1 4のタイミングで取得する乱数の数値情報は、今回のスタートレバー4 1の不十分な押下げ操作に対応しない古い乱数の数値情報である。

50

【0229】

このように、スタートレバー41の不十分な押下げ操作が行われているタイミングと制御ICの入力端子にノイズが混入しているタイミングとの両方において開始指令設定処理が実行されると、比較対象の第2スロットマシンでは、古い乱数の数値情報に基づいて役の当否判定が実行されてしまう。

【0230】

図21(f)に示すように、t15の後のタイミングであるt16のタイミングにおいて、スタート検出センサとコントロール側CPUとの接続が切断されて、断線状態となる。当該断線状態では、スタート検出センサから出力されている検知信号は制御ICのみに入力される。

10

【0231】

その後、図21(d)に示すように、t17のタイミングにおいて開始指令設定処理が実行される。ここで、t17のタイミングにおいてゲームは既に終了されており、t17のタイミングにおいて比較対象の第2スロットマシンはゲーム開始可能な状態である。図21(a)に示すように、当該t17のタイミングにおいて制御ICに入力されている検知信号はLOW状態である。

【0232】

t17のタイミングの後であるt18のタイミングにおいてスタートレバーが押下げ操作されると、図21(a)に示すように制御ICに入力されている検知信号がLOW状態からHI状態に立ち上がる。しかし、図21(f)に示すように、t16のタイミング以降、スタート検出センサとコントロール側CPUとの接続は切断されている。このため、図21(b)に示すように、t18のタイミングにおいてコントロール側CPUに入力されている検知信号は立ち上がらない。

20

【0233】

図21(d)に示すように、t19のタイミングにて、t18のタイミング以降において最初の開始指令設定処理が実行される。図21(a)に示すように、当該t19のタイミングにおいて制御ICに入力されている検知信号はHI状態である。その後、図21(d)に示すように、t20のタイミングにて、t18のタイミング以降において2回目の開始指令設定処理が実行される。図21(a)に示すように、当該t20のタイミングにおいて制御ICに入力されている検知信号はHI状態である。

30

【0234】

t17のタイミング、t19のタイミング、及びt20のタイミングにおいて制御ICに入力されていた検知信号がLOW状態→HI状態→HI状態となったため、制御ICは、図21(e)に示すように、t20のタイミングの後であるt21のタイミングにて実行される抽選処理(図11)において当該制御ICの入力端子に入力されている乱数の数値情報を取得して、ゲームを開始する。図21(c)に示すように、t18のタイミングからt21のタイミングにおいて、ラッチレジスタに記憶されている乱数の数値情報は更新されていない。このため、制御ICがt21のタイミングで取得する乱数の数値情報は、今回のスタートレバーの押下げ操作に対応しない古い乱数の数値情報である。

【0235】

ラッチ済みステータス113を利用しない比較対象の第2スロットマシンにおいて、制御ICは乱数カウンタに記憶されている乱数の数値情報がラッチレジスタに書き込まれたことを把握することができない。このため、乱数カウンタに記憶されている乱数の数値情報がラッチレジスタに書き込まれたことを条件として開始指令フラグに「1」を設定する構成とすることができない。

40

【0236】

ラッチ済みステータス113を利用しないスロットマシンでは、ノイズや断線などが原因となり、制御ICに入力されている検知信号とコントロール側CPUに入力されている検知信号とが異なる挙動を示した場合に、古い乱数の数値情報に基づいて役の当否判定が行われるという問題がある。特に、スタート検出センサとコントロール側CPUとの接続

50

が切断された場合には、同じ乱数の数値情報に基づいた役の当否判定が繰り返し行われてしまう。

【0237】

次に、制御IC148がラッチ済みステータス113を利用して乱数を取得する本実施形態のスロットマシン10について図22を参照しながら説明する。

【0238】

図22は、本実施形態において、制御IC148が当該制御IC148の入力端子TA3に入力されている乱数の数値情報を取得するタイミングを説明するためのタイムチャートである。図22(a)は制御IC148に入力されている検知信号SG1の状態を示し、図22(b)は信号記憶フラグ144d(図5)の状態を示し、図22(c)はコントロール側CPU114に入力されている検知信号SG1の状態を示し、図22(d)は乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれるタイミングを示し、図22(e)はラッチ済みステータス113の状態を示し、図22(f)は制御IC148において開始指令設定処理(図9)が実行されるタイミングを示し、図22(g)は制御IC148が当該制御IC148の入力端子TA3に入力されている乱数の数値情報を取得するタイミングを示し、図22(h)はエラーカウンタ144b(図5)の状態を示す。

10

【0239】

図22(a)に示すように、ゲーム開始可能期間において、制御IC148の入力端子TA1にノイズが入り、制御IC148に入力されている検知信号SG1がLOW状態からHI状態に立ち上がる。図22(a)に示すように、当該HI状態はt3のタイミングまで継続される。図22(f)に示すように、t1のタイミングとt3のタイミングとの間であるt2のタイミングで開始指令設定処理が実行される。図22(a)に示すように、t2のタイミングにおいて制御IC148に入力されている検知信号SG1はHI状態であるため、図22(b)に示すように、制御IC148はt2のタイミングにおいて信号記憶フラグ144dに「1」を設定する。信号記憶フラグ144dが「0」から「1」に変化することにより、制御IC148は検知信号SG1の立ち上がりを検出する。

20

【0240】

図22(a),(c)に示すように、t1のタイミングで立ち上がるのは制御IC148に入力されている検知信号SG1のみであり、コントロール側CPU114に入力されている検知信号SG1は立ち上がらない。このため、図22(e)に示すように、t2のタイミングにおいてラッチ済みステータス113は「0」のままである。t2のタイミングで行われる開始指令設定処理において、ラッチ済みステータス113に「1」が設定されているという条件が成立しないため、図22(g)に示すように、制御IC148による乱数の数値情報の取得は実行されない。この場合、図22(h)に示すように、制御IC148はt2のタイミングでエラーカウンタ144bに「1」を加算する。

30

【0241】

このように、ラッチ済みステータス113を利用することにより、制御IC148のみにノイズが入った場合に、制御IC148が当該制御IC148の入力端子TA3に入力されている古い乱数の数値情報を取得し、当該古い乱数に基づいた役の当否判定が行われる事態を回避することができる。また、スタート検出センサ41aとコントロール側CPU114とを接続している信号線が断線した場合に、スタートレバー41が操作される度に制御IC148が同一の乱数の数値情報を繰り返し取得する事態を回避することができる。

40

【0242】

図22(a)に示すように、制御IC148に入力されている検知信号SG1がt3のタイミングで立ち下がった後、図22(f)に示すように、t4のタイミングで開始指令設定処理が実行される。図22(a)に示すように、t4のタイミングにおいて、制御IC148に入力されている検知信号SG1はLOW状態であるため、図22(b)に示すように、制御IC148は当該t4のタイミングで信号記憶フラグ144dを「0」クリ

50

アする。

【0243】

その後、ゲーム開始可能期間内に遊技者がスタートレバー41を操作すると、図22(a)、(c)に示すように、t5のタイミングで制御IC148及びコントロール側CPU114に入力されている検知信号SG1が立ち上がる。ここで、t7のタイミングはt5のタイミングから12.8μsが経過したタイミングである。図22(c)に示すように、コントロール側CPU114に入力されている検知信号SG1が立ち上がってから12.8μsが経過したt7のタイミングにおいてコントロール側CPU114に入力されている検知信号SG1はHI状態のままである。

【0244】

このため、当該t7のタイミングでコントロール側CPU114はラッチレジスタ用DFF102a~102pのCLK端子に対してラッチ信号を送信する。これにより、図22(d)に示すように、t7のタイミングにおいて乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれる。また、図22(e)に示すように、コントロール側CPU114はt7のタイミングでラッチ済みステータス113に「1」を設定する。

【0245】

この場合において、図22(f)に示すように、t5のタイミングの後であるとともに、t7のタイミングの前であるt6のタイミングにおいて、開始指令設定処理が実行される。図22(a)に示すように、t6のタイミングにおいて、制御IC148に入力されている検知信号SG1はHI状態であるため、図22(b)に示すように、当該t6のタイミングで信号記憶フラグ144dに「1」が設定される。信号記憶フラグ144dが「0」から「1」に変化した当該t6のタイミングにおいて、制御IC148は検知信号SG1の立ち上がりを検出する。

【0246】

しかし、図22(e)に示すように、t6のタイミングにおいて、ラッチ済みステータス113は「0」のままである。t6のタイミングにおいて、ラッチ済みステータス113に「1」が設定されているという条件が満たされないため、図22(g)に示すように、制御IC148による乱数の数値情報の取得は実行されない。この場合、図22(h)に示すように、制御IC148はエラーカウンタ144bに「1」を加算する。

【0247】

図22(f)に示すように、t7のタイミングよりも後のt8のタイミングにおいて、開始指令設定処理が実行される。図22(b)に示すように、当該t8のタイミングにおいて、信号記憶フラグ144dには既に「1」が設定されており、t8のタイミングで制御IC148が当該制御IC148に入力されている検知信号SG1の立ち上がりを検出することはない。このため、t8のタイミングで行われる開始指令設定処理において、制御IC148はラッチ済みステータス113のCLR端子113cにパルス信号を送信する。これにより、図22(e)に示すように、t8のタイミングでラッチ済みステータス113が「0」クリアされる。

【0248】

このように、ラッチ済みステータス113を備えている本スロットマシン10では、コントロール側CPU114に入力されている検知信号SG1がLOW状態からHI状態に立ち上がってから12.8μsが経過する前に開始指令設定処理が実行されても、制御IC148が古い乱数を取得し、当該古い乱数に基づいて役の当否判定が行われる事態を回避することができる。

【0249】

このような構成においては、乱数カウンタ105に記憶されている乱数がラッチレジスタ102に書き込まれるタイミングよりも前に開始指令設定処理が行われるように検知信号SG1をLOW状態からHI状態に立ち上げる不正が行われても、制御IC148が前回と同じ乱数を取得することはなく、エラーとなる。そして、連続して発生するエラーの

10

20

30

40

50

数がエラーカウンタ144bによりカウントされる。このため、不正により遊技者に有利な遊技結果が継続される事態を回避することができる。

【0250】

なお、遊技者がスタートレバー41を操作したタイミングにおいて、制御IC148が開始指令フラグ144cに「1」を設定する条件が成立しなかった場合には、遊技者が再びスタートレバー41を操作する必要があるが生じる。しかし、開始指令設定処理は、1.49ms周期で実行されるタイマ割込み処理(図8)の中で実行される処理であるため、遊技者がスタートレバー41を操作してから12.8μsの間に開始指令設定処理が行われる事象が発生する頻度は低い。このため、遊技者がスタートレバー41を頻繁に再操作することにはならない。

10

【0251】

図22(a), (c)に示すように、t8のタイミングよりも後のt9のタイミングにおいて、制御IC148及びコントロール側CPU114に入力されている検知信号SG1が立ち下がる。そして、t9のタイミングよりも後のt10のタイミングにおいて、図22(f)に示すように、開始指令設定処理が実行される。図22(a)に示すように、t10のタイミングにおいて、制御IC148に入力されている検知信号SG1はLOW状態であるため、図22(b)に示すように、制御IC148は信号記憶フラグ144dを「0」クリアする。

【0252】

その後、ゲーム開始可能期間において、遊技者によりスタートレバー41が操作されると、図22(a), (c)に示すように、t11のタイミングにおいて、制御IC148及びコントロール側CPU114に入力されている検知信号SG1がLOW状態からHI状態に立ち上がる。図22(c)に示すように、コントロール側CPU114に入力されている検知信号SG1が立ち上がってから12.8μsが経過したt12のタイミングにおいて、当該検知信号SG1はHI状態を維持している。このため、t12のタイミングでコントロール側CPU114はラッチレジスタ用DFF102a~102pのCLK端子にラッチ信号を送信する。これにより、図22(d)に示すように、t12のタイミングで乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれる。また、図22(e)に示すように、コントロール側CPU114は、当該t12のタイミングでラッチ済みステータス113に「1」を設定する。

20

30

【0253】

この場合において、図22(f)に示すように、t12のタイミングより後のt13のタイミングで開始指令設定処理が実行される。図22(a)に示すように、t13のタイミングにおいて、制御IC148に入力されている検知信号SG1はHI状態であるため、図22(b)に示すように、当該t13のタイミングにおいて、制御IC148が信号記憶フラグ144dに「1」を設定する。信号記憶フラグ144dが「0」から「1」に変化することにより、制御IC148は当該制御IC148に入力されている検知信号SG1の立ち上がりを把握する。

【0254】

図22(e)に示すように、制御IC148が当該制御IC148に入力されている検知信号SG1の立ち上がりを検出したt13のタイミングにおいて、ラッチ済みステータス113には「1」が設定されている。制御IC148が当該制御IC148に入力されている検知信号SG1の立ち上がりを検出したタイミングにおいて、ラッチ済みステータス113に「1」が設定されているという条件が満たされたため、制御IC148は開始指令フラグ144cに「1」を設定する。図22(g)に示すように、t13のタイミングの後であるt14のタイミングにて実行される抽選処理(図11)において、制御IC148は当該制御IC148の入力端子TA3に入力されている乱数の数値情報を取得して、役の当否判定に用いる。

40

【0255】

また、制御IC148が開始指令フラグ144cに「1」を設定したt13のタイミン

50

グにおいて、図 2 2 (h) に示すように、制御 I C 1 4 8 はエラーカウンタ 1 4 4 b を「0」クリアする。

【0 2 5 6】

コントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 が立ち上がってから 1 2 . 8 μ s が経過する前に開始指令設定処理が行われるという事象が連続する可能性は低い。また、当該事象が 2 回連続した場合においても、その後に制御 I C 1 4 8 がスタートレバー 4 1 の操作に対応した乱数の数値情報を取得した場合には、エラーカウンタ 1 4 4 b が「0」クリアされる。このため、エラーカウンタ 1 4 4 b の値が「3」となり、異常報知処理（開始指令設定処理（図 9）のステップ S 3 1 1 の処理）が実行される場合を、検知信号 S G 1 の状態を変更するなどの不正が行われる場合、及びスタート検出センサ 4 1 a とコントロール側 C P U 1 1 4 との接続が切断状態となる場合にほぼ限定することができる。

10

【0 2 5 7】

次に、図 2 3 のタイムチャートを参照しながら、コントロール側 C P U 1 1 4 のみに 1 2 . 8 μ s 以上のノイズが入る場合について説明する。なお、t 1 ~ t 4 のタイミングにおいて、スロットマシン 1 0 はゲーム開始可能な状態である。

【0 2 5 8】

図 2 3 (a) は制御 I C 1 4 8 に入力されている検知信号 S G 1 の状態を示し、図 2 3 (b) は信号記憶フラグ 1 4 4 d の状態を示し、図 2 3 (c) はコントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 の状態を示し、図 2 3 (d) は乱数カウンタ 1 0 5 に記憶されている乱数の数値情報がラッチレジスタ 1 0 2 に書き込まれるタイミングを示し、図 2 3 (e) は制御 I C 1 4 8 において開始指令設定処理が実行されるタイミングを示し、図 2 3 (f) はラッチ済みステータス 1 1 3 の状態を示し、図 2 3 (g) は制御 I C 1 4 8 が制御 I C 1 4 8 の入力端子 T A 3 に入力されている乱数の数値情報を取得するタイミングを示す。

20

【0 2 5 9】

図 2 3 (c) に示すように、コントロール側 C P U 1 1 4 の入力端子 T B 1 にノイズが入り、t 1 のタイミングから t 3 のタイミングまでコントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 のみが L O W 状態から H I 状態に立ち上がる。t 3 のタイミングは、t 1 のタイミングから 1 2 . 8 μ s が経過した t 2 のタイミングよりも遅いタイミングである。

30

【0 2 6 0】

図 2 3 (c) に示すように、コントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 は t 1 のタイミングで立ち上がり、t 1 のタイミングから 1 2 . 8 μ s 後の t 2 のタイミングまで H I 状態を維持している。このため、コントロール側 C P U 1 1 4 は t 2 のタイミングでラッチレジスタ用 D - F F 1 0 2 a ~ 1 0 2 p の C L K 端子に対してラッチ信号を送信する。これにより、図 2 3 (d) に示すように、t 2 のタイミングにおいて、乱数カウンタ 1 0 5 に記憶されている乱数の数値情報がラッチレジスタ 1 0 2 に書き込まれる。また、図 2 3 (f) に示すように、コントロール側 C P U 1 1 4 は同じ t 2 のタイミングでラッチ済みステータス 1 1 3 に「1」を設定する。

40

【0 2 6 1】

図 2 3 (e) に示すように、t 3 のタイミングよりも後である t 4 のタイミングにおいて、開始指令設定処理が実行される。図 2 3 (a) に示すように、t 4 のタイミングにおいて制御 I C 1 4 8 に入力されている検知信号 S G 1 は L O W 状態であり、制御 I C 1 4 8 において検知信号 S G 1 の立ち上がりは検出されない。この場合、制御 I C 1 4 8 は、図 2 3 (f) に示すように、t 4 のタイミングで実行される開始指令設定処理において、ラッチ済みステータス 1 1 3 の C L R 端子 1 1 3 c に出力している信号を立ち上げて、ラッチ済みステータス 1 1 3 を「0」クリアする。

【0 2 6 2】

このように、コントロール側 C P U 1 1 4 の入力端子 T B 1 のみに入るノイズにより t

50

2のタイミングでラッチ済みステータス113に「1」が設定されても、その直後のt4のタイミングで実行される開始指令設定処理において、ラッチ済みステータス113が「0」クリアされる。

【0263】

t4のタイミングにおいてラッチ済みステータス113が「0」クリアされない場合には、その後のタイミングにおいて、ゲーム開始可能な期間であるという条件と、制御IC148に入力されている検知信号SG1の立ち上がりが検出されるという条件と、ラッチ済みステータス113に「1」が設定されているという3つの条件が成立する可能性がある。これに対して、制御IC148がt4のタイミングにおいてラッチ済みステータス113を「0」クリアする構成とすることにより、制御IC148がノイズを契機としてラッチレジスタ102に書き込まれた乱数を役の当否判定に用いる可能性を低減することができる。

10

【0264】

以上のとおり、コントロール側CPU114は、当該コントロール側CPU114がラッチレジスタ用DFF102a~102pのCLK端子にラッチ信号を送信し、乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102書き込まれるタイミングにおいてラッチ済みステータス113に「1」を設定する構成である。また、制御IC148は、ゲーム開始可能な状態において制御IC148が検知信号SG1の立ち上がりを検出すること、及び制御IC148が検知信号SG1の立ち上がりを検出したタイミングにおいてラッチ済みステータス113に「1」が設定されていることを条件として、制御IC148の入力端子TA3に入力されている乱数の数値情報を取得する構成である。このため、制御IC148が取得する乱数の数値情報を、今回のスタートレバー41の操作に対応する乱数に限定することができる。これにより、制御IC148が古い乱数を取得し、当該古い乱数に基づいて役の当否判定を行う事態を回避することができる。役の当否判定に用いられる乱数を今回のスタートレバー41の操作に対応する乱数に限定することにより、遊技者の動作が正確に反映された乱数に基づいた役の当否判定が行われる遊技機を提供することができる。

20

【0265】

また、コントロール側CPU114は、当該コントロール側CPU114に入力されている検知信号SG1がHI状態となり、当該HI状態が12.8μs継続されたと判定したタイミングにおいて、ラッチレジスタ102に対してラッチ信号を送信する構成である。このため、検知信号SG1の立ち上がりが12.8μs未満のノイズによるものである場合に、当該ノイズを契機としてラッチレジスタ102に乱数が書き込まれることを回避できる。

30

【0266】

また、主側RAM144はエラーカウンタ144bを備えている。当該エラーカウンタ144bは、ゲーム開始可能な状態において、制御IC148が当該制御IC148に入力されている検知信号SG1の立ち上がりを検出したタイミングにおいて、ラッチ済みステータス113に「1」が設定されていないという判定が連続して行われる回数をカウントするカウンタである。そして、制御IC148は、エラーカウンタ144bの値が「3」になった場合に異常報知処理を行う。制御IC148が当該制御IC148に入力されている検知信号SG1の立ち上がりを検出したタイミングにおいて、ラッチ済みステータス113に「1」が設定されていない事象が連続する原因の1つとして、スタート検出センサ41aとコントロール側CPU114との接続の切断が考えられる。エラーカウンタ144bの値が「3」になった場合に異常報知を行うことにより、スタート検出センサ41aとコントロール側CPU114との接続において、断線が発生している可能性が高いことを遊技ホールの管理者に知らせることができる。

40

【0267】

また、コントロール側CPU114に入力されている検知信号SG1が立ち上がってから12.8μsが経過するまでの間に開始指令設定処理が実行される場合、当該開始指令

50

設定処理の後にラッチ済みステータス 1 1 3 に「1」が設定される可能性がある。また、コントロール側 CPU 1 1 4 の入力端子のみに 12.8 μ s 以上のノイズが混入した場合にも、ラッチ済みステータス 1 1 3 に「1」が設定される。ラッチ済みステータス 1 1 3 に「1」が設定されている状態が長く維持されると、ラッチ済みステータス 1 1 3 に「1」が設定されている状態でスタートレバー 4 1 が操作される可能性が高くなる。この場合には、ラッチ済みステータス 1 1 3 を利用しない場合と同様に、制御 IC 1 4 8 が古い乱数を取得し、当該古い乱数に基づいて役の当否判定が行われる可能性がある。これに対して、開始指令設定処理において制御 IC 1 4 8 に入力されている検知信号 SG 1 の立ち上がり検出されない場合に、制御 IC 1 4 8 がラッチ済みステータス 1 1 3 を「0」クリアする構成とすることにより、制御 IC 1 4 8 が古い乱数を取得する可能性を下げるこ

10

【0268】

また、ゲーム中にスタートレバー 4 1 が操作されると、当該スタートレバー 4 1 の操作に対応する乱数がラッチレジスタ 1 0 2 に書き込まれるとともに、ラッチ済みステータス 1 1 3 に「1」が設定される。これに対して、ゲーム開始可能な期間の開始タイミングでラッチ済みステータス 1 1 3 を「0」クリアする構成とすることにより、ゲーム中のスタートレバー 4 1 の操作に対応する乱数が役の当否判定に用いられることを回避することができる。

【0269】

また、ラッチ済みステータス 1 1 3 に「1」が設定されている状況下でスタートレバー 4 1 の操作が行われた場合には、ラッチレジスタ 1 0 2 に格納されている乱数が当該スタートレバー 4 1 の操作に対応する乱数に書き換えられる構成である。このため、コントロール側 CPU 1 1 4 の入力端子のみにノイズが入り、当該ノイズを契機としてラッチ済みステータス 1 1 3 に「1」が設定されても、当該ノイズを契機としてラッチレジスタ 1 0 2 に書き込まれた乱数が役の当否判定に用いられる可能性を低減することができる。

20

【0270】

また、制御 IC 1 4 8 に入力されている検知信号 SG 1 の立ち上がりが検出されるタイミングにおいてラッチ信号を送信する構成では、遊技者がスタートレバー 4 1 を操作するタイミングが同じであっても、開始指令設定処理が実行されるタイミングによって、役の当否判定に用いられる乱数が変わる。これに対して、コントロール側 CPU 1 1 4 に入力されている検知信号 SG 1 が LOW 状態から HI 状態に立ち上がり、当該 HI 状態が 12.8 μ s 継続されたと判定したタイミングにおいて、コントロール側 CPU 1 1 4 がラッチレジスタ用 DFF 1 0 2 a ~ 1 0 2 p の CLK 端子にラッチ信号を出力する構成とすることにより、常にコントロール側 CPU 1 1 4 に入力されている検知信号 SG 1 の立ち上がりから 12.8 μ s 後の乱数が役の当否判定に用いられる。これにより、遊技者がスタートレバー 4 1 を操作するタイミングを遊技結果に正確に反映することができる。

30

【0271】

<第2の実施形態>

本実施形態では、開始指令設定処理において、制御 IC 1 4 8 がラッチ済みステータス 1 1 3 に「1」が設定されていないと判定することを条件の 1 つとして、次の開始指令設定処理において、ラッチ済みステータス 1 1 3 の状態が再度判定される。また、断線等によりコントロール側 CPU 1 1 4 に入力されている検知信号 SG 1 が立ち上がらなくなった場合には、主側 MPU 1 4 2 からの信号の受信を契機としてコントロール側 CPU 1 1 4 がラッチ信号を立ち上げる。なお、上記第 1 の実施形態と同一の構成については基本的にその説明を省略する。

40

【0272】

図 2 4 は、本実施形態における主制御基板 1 4 1 の構成を説明するためのブロック図である。制御 IC 1 4 8 は、入力端子 TA 1 ~ TA 3 (図 6) と出力端子 TA 4 (図 6) とに加えて出力端子 TA 5 (図 2 4) を備えている。また、コントロール側 CPU 1 1 4 は、入力端子 TB 1, TB 2 (図 6) と出力端子 TB 3, TB 4 (図 6) とに加えて入力端

50

子 T B 5 (図 2 4) を備えている。制御 I C 1 4 8 の出力端子 T A 5 とコントロール側 C P U 1 1 4 の入力端子 T B 5 とは信号線で結ばれており、制御 I C 1 4 8 の出力端子 T A 5 から出力されている信号がコントロール側 C P U 1 1 4 の入力端子 T B 5 に入力されている。

【0273】

また、図 2 4 に示すように、主側 R A M 1 4 4 には、開始可能フラグ 1 4 4 a、エラーカウンタ 1 4 4 b、開始指令フラグ 1 4 4 c、信号記憶フラグ 1 4 4 d、確認指令フラグ 1 4 4 e、及びエラー状態フラグ 1 4 4 f が配置されている。

【0274】

ここで、確認指令フラグ 1 4 4 e は、検知信号 S G 1 が立ち上がってからラッチ済みステータス 1 1 3 に「1」が設定されるまでの間に開始指令設定処理 (図 2 5) が実行された場合に、当該開始指令設定処理の次の回の開始指令設定処理において再びラッチ済みステータス 1 1 3 の状態を判定する処理を実行するためのフラグである。当該処理において、ラッチ済みステータス 1 1 3 に「1」が設定されていると判定された場合には、制御 I C 1 4 8 が開始指令フラグ 1 4 4 c に「1」を設定して、ゲームが開始される。

【0275】

また、エラー状態フラグ 1 4 4 f は、制御 I C 1 4 8 が当該制御 I C 1 4 8 に入力されている検知信号 S G 1 の立ち上がりを検出した開始指令設定処理 (図 2 5)、及び当該開始指令設定処理の次の回の開始指令設定処理の両方においてラッチ済みステータス 1 1 3 に「1」が設定されていなかった場合に「1」が設定されるフラグである。

【0276】

エラー状態フラグ 1 4 4 f に「1」が設定されることにより、制御 I C 1 4 8 が当該制御 I C 1 4 8 の入力端子 T A 3 に入力されている乱数の数値情報を取得するための処理の内容が変わる。エラー状態フラグ 1 4 4 f に「0」が設定されている場合には、本実施形態の乱数取得処理 (図 2 8) において、制御 I C 1 4 8 が当該制御 I C 1 4 8 の入力端子 T A 3 (図 6) に入力されている乱数の数値情報を取得する。

【0277】

また、エラー状態フラグ 1 4 4 f に「1」が設定されている場合には、本実施形態の乱数取得処理 (図 2 8) において、制御 I C 1 4 8 がコントロール側 C P U 1 1 4 に対してラッチ指示信号を送信する処理が行われる。ここで、ラッチ指示信号とは、コントロール側 C P U 1 1 4 がラッチレジスタ用 D - F F 1 0 2 a ~ 1 0 2 p の C L K 端子にラッチ信号を送信する契機となる信号である。当該ラッチ指示信号は、制御 I C 1 4 8 の出力端子 T A 5 から出力されてコントロール側 C P U 1 1 4 の入力端子 T B 5 に入力される。制御 I C 1 4 8 はラッチ指示信号を送信した後、ラッチ済みステータス 1 1 3 に「1」が設定された場合に、当該制御 I C 1 4 8 の入力端子 T A 3 に入力されている乱数の数値情報を取得する。乱数取得処理の詳細は後述する。

【0278】

次に、図 2 5 を参照しながら、本実施形態における開始指令設定処理について説明する。開始指令設定処理は、タイマ割込み処理 (図 8) のステップ S 2 0 6 にて実行される。

【0279】

先ずステップ S 8 0 1 では、ゲーム開始可能な状態であるか否かについて判定する。ゲーム開始可能な状態である場合には、開始可能フラグ 1 4 4 a に「1」が設定されている。ゲーム開始可能な状態でない場合 (ステップ S 8 0 1 : N O) には、そのまま本開始指令設定処理を終了する。このため、ゲーム中に遊技者がスタートレバー 4 1 を操作したとしても、当該操作に基づいて開始指令フラグ 1 4 4 c に「1」が設定されることはない。

【0280】

ゲーム開始可能な状態である場合 (ステップ S 8 0 1 : Y E S) には、ステップ S 8 0 2 にて、確認指令フラグ 1 4 4 e に「1」が設定されているか否かについて判定する。確認指令フラグ 1 4 4 e は、ゲーム開始可能な状態で制御 I C 1 4 8 に入力されている検知信号 S G 1 の立ち上がりを検出されたタイミングにおいて、ラッチ済みステータス 1 1 3

10

20

30

40

50

に「1」が設定されていなかった場合にステップS810にて「1」が設定されるフラグである。確認指令フラグ144eは、ステップS812にて「0」クリアされる。

【0281】

確認指令フラグ144eに「1」が設定される場合として、コントロール側CPU114に入力されている検知信号SG1が立ち上がってから12.8μsが経過する前に開始指令設定処理が実行された場合、制御IC148の入力端子のみにノイズが入った場合、及びスタート検出センサ41aとコントロール側CPU114との接続が切断され、コントロール側CPU114に入力されている検知信号SG1が立ち上がらなくなった場合が考えられる。このうち、コントロール側CPU114に入力されている検知信号SG1が立ち上がってから12.8μsが経過する前に開始指令設定処理が実行されたことにより、開始指令設定処理においてラッチ済みステータス113に「1」が設定されていないと判定された場合には、当該判定から12.8μs以内にラッチ済みステータス113に「1」が設定される。

10

【0282】

このため、制御IC148は、ラッチ済みステータス113に「1」が設定されていないと判定した場合には、確認指令フラグ144eに「1」を設定して開始指令設定処理を終了し、次の開始指令設定処理において、確認指令フラグ144eに「1」が設定されていることを条件として、再びラッチ済みステータス113に「1」が設定されているか否かについて判定する。これにより、遊技者がスタートレバー41を操作して検知信号SG1が立ち上がった場合には、開始指令設定処理がどのタイミングで行われても、当該スタートレバー41の操作に基づいて制御IC148が今回のスタートレバー41の操作に対応する乱数を取得することができる。

20

【0283】

主側RAM144が確認指令フラグ144eを備えている構成とすることにより、ゲーム開始可能な状態において、遊技者がスタートレバー41を操作してもゲームが開始されないという事態を回避することができる。また、制御IC148が今回のスタートレバー41の操作に対応しない古い乱数を取得する事態を回避することができる。

【0284】

確認指令フラグ144eに「1」が設定されていない場合（ステップS802：NO）には、ステップS803及びステップS804にて、制御IC148に入力されている検知信号SG1の立ち上がりが検出されているか否かについて判定する。具体的には、ステップS803にて信号記憶フラグ144dの値が「0」であるか否かについて判定する。信号記憶フラグ144dの値が「0」である場合（ステップS803：YES）には、ステップS804にて、制御IC148に入力されている検知信号SG1がHI状態であるか否かについて判定する。そして、ステップS804にて、検知信号SG1がHI状態であると判定した場合（ステップS804：YES）には、ステップS805にて信号記憶フラグ144dに「1」を設定する。

30

【0285】

このように、信号記憶フラグ144dが「0」から「1」に変化することを契機として制御IC148は当該制御IC148に入力されている検知信号SG1の立ち上がりを検出した状態となる。

40

【0286】

続くステップS806では、ラッチ済みステータス113のQ端子113a（図6）から出力されて、制御IC148の入力端子TB2に入力されている信号に基づいて、ラッチ済みステータス113に「1」が設定されているか否かについて判定する。ラッチ済みステータス113に「1」が設定されている場合（ステップS806：YES）には、既に今回のスタートレバー41の操作に対応する乱数の数値情報が制御IC148の入力端子TA3に入力されている状態であることを意味する。この場合には、制御IC148が当該制御IC148の入力端子TA3に入力されている乱数の数値情報を取得してゲームを開始できるように、ステップS807にて開始指令フラグ144cに「1」を設定する

50

。

【0287】

続くステップS808ではエラーカウンタ144bを「0」クリアする。本実施形態におけるエラーカウンタ144bは、制御IC148が当該制御IC148に入力されている検知信号SG1の立ち上がりを検出した開始指令設定処理、及び当該開始指令設定処理の次の回の開始指令設定処理の両方においてラッチ済みステータス113に「1」が設定されない事象が起こった場合に「1」が加算されるカウンタである。エラーカウンタ144bは、当該事象が連続して起こっていることを把握するために利用されるカウンタである。

【0288】

このため、ラッチ済みステータス113に「1」が設定されていることが確認された場合には、ステップS808にて、エラーカウンタ144bを「0」クリアする。そして、ステップS809にて、ラッチ済みステータス113のCLR端子113c（図6）にパルス信号を送信することによりラッチ済みステータス113を「0」クリアして、本開始指令設定処理を終了する。

【0289】

ステップS806にてラッチ済みステータス113に「1」が設定されていないと判定した場合には、次の回の開始指令設定処理において再びラッチ済みステータス113の状態について判定する処理を行うために、ステップS810にて、確認指令フラグ144eに「1」を設定して、本開始指令設定処理を終了する。

【0290】

また、ステップS804にて、制御IC148に入力されている検知信号SG1がLOW状態であると判定した場合には、当該検知信号SG1の立ち上がりが検出されなかったことを意味する。この場合には、既に信号記憶フラグ144dに「0」が設定されているため、ステップS809にてラッチ済みステータス113を「0」クリアして、本開始指令設定処理を終了する。

【0291】

また、ステップS803にて、信号記憶フラグ144dに「1」が設定されていると判定した場合には、前回の開始指令設定処理が行われたタイミングにおいて、制御IC148に入力されていた検知信号SG1がHI状態であり、検知信号SG1が既に立ち上がっていたことを意味する。この場合には、ステップS811にて制御IC148に入力されている検知信号SG1がLOW状態であるか否かについて判定する。検知信号SG1がLOW状態である場合（ステップS811：YES）には、ステップS812にて信号記憶フラグ144dを「0」クリアする。

【0292】

ステップS811にて制御IC148に入力されている検知信号SG1がHI状態であると判定した後（ステップS811：NO）、又はステップS812にて信号記憶フラグ144dを「0」クリアした後、ステップS809にてラッチ済みステータス113を「0」クリアして、本開始指令設定処理を終了する。

【0293】

また、ステップS802にて確認指令フラグ144eに「1」が設定されていると判定した場合には、今回の開始指令設定処理がステップS810にて確認指令フラグ144eに「1」が設定された開始指令設定処理の次の回の開始指令設定処理であることを意味する。この場合には、ステップS813にて確認指令フラグ144eを「0」クリアし、ステップS814にてラッチ済みステータス113のQ端子113aから出力されて制御IC148の入力端子TA2に入力されている数値情報に基づいて、ラッチ済みステータス113に「1」が設定されているか否かについて判定する。

【0294】

ステップS814にてラッチ済みステータス113に「1」が設定されていると判定した場合には、既に制御IC148の入力端子TA3に今回のスタートレバー41の操作に

10

20

30

40

50

対応する乱数の数値情報が入力されている状態であることを意味する。この場合には、ステップ S 8 0 6 にてラッチ済みステータス 1 1 3 に「1」が設定されていると判定した場合と同様に、ステップ S 8 0 7 ～ステップ S 8 0 9 の処理を実行する。具体的には、開始指令フラグ 1 4 4 c に「1」を設定し（ステップ S 8 0 7）、エラーカウンタ 1 4 4 b を「0」クリアする（ステップ S 8 0 8）。そして、ラッチ済みステータス 1 1 3 の C L R 端子 1 1 3 c に対してパルス信号を送信することによりラッチ済みステータス 1 1 3 を「0」クリアして（ステップ S 8 0 9）、本開始指令設定処理を終了する。

【0295】

ステップ S 8 1 4 において、ラッチ済みステータス 1 1 3 に「1」が設定されていないと判定した場合には、ステップ S 8 1 5 にてエラー対応処理を行って本開始指令設定処理を終了する。エラー対応処理は、制御 I C 1 4 8 に入力されている検知信号 S G 1 が立ち上がってから開始指令設定処理が 2 回行われる間にラッチ済みステータス 1 1 3 に「1」が設定されなかった場合に実行される。

【0296】

次に、開始指令設定処理（図 2 5）のステップ S 8 1 5 にて実行されるエラー対応処理について図 2 6 を参照しながら説明する。図 2 6 は、制御 I C 1 4 8 にて実行されるエラー対応処理を説明するためのフローチャートである。

【0297】

先ずステップ S 9 0 1 にて、エラーカウンタ 1 4 4 b の値が「0」であるか否かについて判定する。エラーカウンタ 1 4 4 b の値が「0」である場合（ステップ S 9 0 1：Y E S）には、ステップ S 9 0 2 にてエラーカウンタ 1 4 4 b に「1」を加算する。また、エラーカウンタ 1 4 4 b の値が「0」でない場合（ステップ S 9 0 1：N O）には、エラー対応処理が 2 回連続して実行されていることを意味する。この場合には、スタート検出センサ 4 1 a とコントロール側 C P U 1 1 4 との接続が切断されている可能性が高い。このため、ステップ S 9 0 3 にて、遊技ホールの管理コンピュータに対して異常信号を送信して、遊技ホールの管理者に断線の可能性が高いことを知らせる。

【0298】

エラー対応処理が行われる場合として、スタート検出センサ 4 1 a とコントロール側 C P U 1 1 4 との接続が切断された場合と、制御 I C 1 4 8 にノイズが混入した場合とが考えられる。エラーカウンタ 1 4 4 b の値が「0」の場合には、制御 I C 1 4 8 にノイズが入った可能性を排除できないため、異常信号の送信を行わずに、ラッチ指示信号の送信のみを行う。一方、エラーカウンタ 1 4 4 b の値が「1」の場合には、断線の可能性が高いため、異常信号の送信を行うとともに、ラッチ指示信号の送信を行う。

【0299】

スタート検出センサ 4 1 a とコントロール側 C P U 1 1 4 との接続が切断された場合のように、スタートレバー 4 1 が押下げ操作されてもコントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 が立ち上がらない状態となっている場合には、異常信号を送信するステップ S 9 0 3 の処理が連続して実行される。遊技ホールの管理者は、遊技ホールの管理コンピュータに異常信号が繰り返し送信されていることを把握することにより、断線が発生していることを把握することができる。

【0300】

ステップ S 9 0 2 にてエラーカウンタ 1 4 4 b に「1」を加算した後、又はステップ S 9 0 3 にて異常信号を送信した後、ステップ S 9 0 4 では、コントロール側 C P U 1 1 4 に対してラッチ指示信号を送信する。コントロール側 C P U 1 1 4 は、当該ラッチ指示信号を受信した場合に、ラッチレジスタ用 D - F F 1 0 2 a ～ 1 0 2 p（図 6）の C L K 端子に対してラッチ信号を送信する。これにより、乱数カウンタ 1 0 5 に記憶されている乱数の数値情報がラッチレジスタ 1 0 2 に書き込まれる。

【0301】

ステップ S 9 0 4 にてラッチ信号を送信した後、ステップ S 9 0 5 にて開始指令フラグ 1 4 4 c に「1」を設定し、ステップ S 9 0 6 にてエラー状態フラグ 1 4 4 f に「1」を

10

20

30

40

50

設定して、本エラー対応処理を終了する。

【0302】

スタート検出センサ41aとコントロール側CPU114との接続が切断されている場合には、コントロール側CPU114はスタートレバー41が操作されたタイミングを把握できない。このため、遊技者がスタートレバー41を操作しても、乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれることはない。この状態で制御IC148が制御IC148の入力端子に入力されている乱数の数値情報を取得すると、今回のスタートレバー41の操作に対応しない古い乱数に基づいて役の当否判定が行われてしまう。

【0303】

これに対して、制御IC148からコントロール側CPU114にラッチ指示信号を送信し、当該ラッチ指示信号を受信したコントロール側CPU114がラッチレジスタ102に対してラッチ信号を送信する構成とすることにより、制御IC148は今回のスタートレバー41の操作に対応する乱数を取得することができる。断線が起きていることを遊技ホールの管理者に報知するとともに、遊技ホールの管理者が対応するまで制御IC148がスタートレバー41の操作に基づいた乱数を取得する構成であるため、遊技者にとって不当に不利な状況にならないタイミングで遊技ホールの管理者がメンテナンスを行うことができる。

【0304】

本実施形態では、コントロール側CPU114がラッチレジスタ用DFF102a～102pのCLK端子に対してラッチ信号を送信する契機となるタイミングが2種類ある。1つ目のタイミングは、コントロール側CPU114に入力されている検知信号SG1がLOW状態からHI状態に立ち上がり、コントロール側CPU114において当該検知信号SG1のHI状態が12.8μs継続したと判定されるタイミングである。当該タイミングを第1タイミングとする。

【0305】

第1タイミングは、遊技者がスタートレバー41を操作してコントロール側CPU114に入力されている検知信号SG1が立ち上がってから一定時間後(12.8μs後)のタイミングであるため、遊技者がスタートレバー41を操作するタイミングが強く反映されているタイミングである。

【0306】

2つ目のタイミングは、エラー対応処理(図26)のステップS904にて制御IC148がラッチ指示信号を送信し、コントロール側CPU114が当該ラッチ指示信号を受信するタイミングである。当該タイミングを第2タイミングとする。

【0307】

エラー対応処理は、開始指令設定処理(図25)の中で実行される処理である。そして、開始指令設定処理は、1.49ms周期で実行されるタイマ割込み処理(図8)の中で実行される処理である。遊技者がスタートレバー41を操作してから最初のタイマ割込み処理が実行されるまでの時間には、約1.49msの幅がある。具体的には、スタートレバー41が操作された直後にタイマ割込み処理が実行される可能性があるとともに、スタートレバー41が操作されてから約1.49ms後にタイマ割込み処理が実行される可能性がある。

【0308】

このように、第2タイミングは、遊技者がスタートレバー41を操作したタイミングが反映されたタイミングであるが、遊技者によるスタートレバー41の操作タイミングのみが反映されたタイミングではない。第2タイミングには、遊技者の動作によらない要素も反映されている。

【0309】

このため、本実施形態では、スタート検出センサ41aとコントロール側CPU114とを接続している信号線が切断されていない通常の状態においては、第1タイミングで乱

10

20

30

40

50

数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれる構成である。これにより、遊技者によるスタートレバー41の操作タイミングが強く反映された乱数の数値情報を用いて役の当否判定を行うことができる。

【0310】

一方、スタート検出センサ41aとコントロール側CPU114とを接続している信号線が切断されているエラー状態では、コントロール側CPU114に入力されている検知信号SG1が立ち上がらないため、コントロール側CPU114が第1タイミングを把握することができない。この場合には、制御IC148がコントロール側CPU114に対してラッチ指示信号を送信することにより、乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれる構成である。これにより、エラー状態においても、遊技者によるスタートレバー41の操作タイミングが反映された乱数の数値情報を用いて役の当否判定を行うことができる。

10

【0311】

次に、本実施形態のコントロール側CPU114にて実行される管理動作について、図27を参照しながら説明する。図27は、本実施形態における管理動作を示すフローチャートである。

【0312】

先ずステップS1001では、制御IC148からラッチ指示信号を受信したか否かについて判定する。ステップS1001にてラッチ指示信号を受信していなかった場合には、ステップS1002にてコントロール側CPU114に入力されている検知信号SG1がLOW状態であるか否かについて判定する。ステップS1002にてコントロール側CPU114に入力されている検知信号SG1がHI状態であった場合には、ステップS1001に戻る。

20

【0313】

ステップS1002にてコントロール側CPU114に入力されている検知信号SG1がLOW状態であった場合には、ステップS1003にてラッチ指示信号を受信したか否かについて判定する。ステップS1003にてラッチ指示信号を受信していなかった場合には、ステップS1004にて、コントロール側CPU114に入力されている検知信号SG1がHI状態であるか否かについて判定する。そして、コントロール側CPU114に入力されている検知信号SG1がLOW状態である場合（ステップS1004：NO）にはステップS1003に戻る。

30

【0314】

ステップS1004にてコントロール側CPU114に入力されている検知信号SG1がHI状態である場合には、当該検知信号SG1がLOW状態からHI状態に立ち上がったことを意味する。この場合には、ステップS1005にてコントロール側CPU114に入力されている検知信号SG1のHI状態が継続している時間のカウントを開始する。当該時間のカウントは0.1μs単位で時間をカウントするタイマカウンタを利用して行う。

【0315】

続くステップS1006では、制御IC148からラッチ指示信号を受信したか否かについて判定する。ステップS1006にてラッチ指示信号を受信した場合（ステップS1006：YES）には、ステップS1007にて今回受信したラッチ指示信号を無効化する処理を行う。具体的には、今回受信したラッチ指示信号に基づいてラッチレジスタ102に対してラッチ信号を送信することはせずに、次回ラッチ指示信号を受信するまで、ラッチ指示信号を受信していないと判定できるように、ラッチ指示信号を受信した記録を消去する。

40

【0316】

ステップS1006にて否定判定を行った後、又はステップS1007にてラッチ指示信号の無効化を行った後、ステップS1008では、コントロール側CPU114に入力されている検知信号SG1がHI状態であるか否かについて判定する。そして、検知信号

50

SG1がHI状態である場合には、ステップS1009にてコントロール側CPU114に入力されている検知信号SG1のLOW状態からHI状態への立ち上がりを検出したタイミングから12.8μsが経過したか否かについて判定する。立ち上がりを検出したタイミングから12.8μsが経過していない場合には、ステップS1008に戻る。

【0317】

そして、ステップS1009にてコントロール側CPU114に入力されている検知信号SG1の立ち上がりから12.8μsが経過したと判定した場合（ステップS1009：YES）には、ステップS1010にてその他の処理を行って、ステップS1001に戻る。当該その他の処理では、上記第1の実施形態の管理動作（図19）におけるステップS706～ステップS708の処理が実行される。

10

【0318】

また、ステップS1008にてコントロール側CPU114に入力されている検知信号SG1がLOW状態であった場合、つまりコントロール側CPU114に入力されている検知信号SG1がLOW状態からHI状態に立ち上がり、当該立ち上がりから12.8μsが経過する前に検知信号SG1がLOW状態に戻った場合には、ステップS1011にてタイマカウンタによる時間のカウントを停止して、ステップS1003に戻る。この場合、タイマカウンタはリセットされる。

【0319】

また、ステップS1001又はステップS1003にて、ラッチ指示信号を受信していた場合には、ステップS1012にてラッチレジスタ102にラッチ信号を送信する。具体的には、ラッチレジスタ用DFF102a～102pのCLK端子に対してパルス信号を送信する。これにより、乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれる。続くステップS1013では、ラッチ済みステータス113に「1」を設定して、ステップS1001に戻る。

20

【0320】

このように、本管理動作のステップS1001又はステップS1003において、制御IC148からラッチ指示信号を受信した場合には、ラッチレジスタ用DFF102a～102pのCLK端子に対してラッチ信号を送信するとともに、ラッチ済みステータス113に「1」を設定する構成である。このため、スタート検出センサ41aとコントロール側CPU114との接続が切断された場合においても、制御IC148がラッチ指示信号を送信することにより、スタートレバー41の押下げ操作に対応したタイミングでラッチ済みステータス113に「1」を設定することができる。

30

【0321】

また、ステップS1004にて否定判定を行った場合には、ラッチ指示信号を受信したか否かの判定（ステップS1003）とコントロール側CPU114に入力されている検知信号SG1がLOW状態であるか否かの判定（ステップS1004）とを繰り返す構成である。このため、ステップS1004にて検知信号SG1がHI状態となるまで待機している間にラッチ指示信号を受信した場合においても、ラッチレジスタ用DFF102a～102pのCLK端子に出力しているラッチ信号を立ち上げる処理（ステップS1002）及びラッチ済みステータス113に「1」を設定する処理（ステップS1003）に移ることができる。

40

【0322】

また、ステップS1009にて否定判定を行った場合には、検知信号SG1がHI状態であるか否かの判定（ステップS1008）と、検知信号SG1がHI状態に立ち上がってから12.8μsが経過したか否かの判定（ステップS1009）とを繰り返す構成である。

【0323】

上述のとおり、制御IC148が当該制御IC148に入力されている検知信号SG1の立ち上がりを検出したタイミングにおける開始指令設定処理（図25）及び当該開始指令設定処理の約1.49ms後に実行される次の開始指令設定処理の両方においてラッ

50

チ済みステータス 113 に「1」が設定されていない場合に、制御 IC 148 はコントロール側 CPU 114 にラッチ指示信号を送信する構成である。開始指令設定処理は 1.49 ms 周期で実行されるタイマ割込み処理（図 8）の中で実行される処理であるため、ステップ S 1008 及びステップ S 1009 にて 12.8 μ s が経過するまで待機している間に 2 回の開始指令設定処理が実行されることはない。

【0324】

本管理動作のステップ S 1005 ～ステップ S 1009 の処理は、コントロール側 CPU 114 の入力端子 TB 1 に入力されている検知信号 SG 1 が立ち上がってから 12.8 μ s が経過するまでに実行される処理である。このため、ノイズを考えない場合には、ステップ S 1005 ～ステップ S 1009 にて 12.8 μ s が経過するまで待機している間にラッチ指示信号を受信することはない。

10

【0325】

一方、検知信号 SG 1 が入力されている制御 IC 148 の入力端子 TA 1 にノイズが混入する場合には、本管理動作のステップ S 1006 にてラッチ指示信号を受信していると判定する可能性がある。

【0326】

具体的には、制御 IC 148 の入力端子 TA 1 のみにノイズが混入した場合、又は制御 IC 148 の入力端子 TA 1 及びコントロール側 CPU 114 の入力端子 TB 1 の両方に 12.8 μ s 未満のノイズが混入した場合において、混入したノイズにより制御 IC 148 の入力端子 TA 1 に入力されている信号が HI 状態となっている間に制御 IC 148 において開始指令設定処理（図 25）が実行される場合である。

20

【0327】

この場合、制御 IC 148 は当該開始指令設定処理において確認指令フラグ 144e に「1」を設定する。当該開始指令設定処理の後のタイミングであるとともに、当該開始指令設定処理から約 1.49 ms 後に実行される次の開始指令設定処理の前のタイミングにおいて、コントロール側 CPU 114 の入力端子 TB 1 に入力されている信号が LOW 状態から HI 状態に立ち上がった場合には、本管理動作のステップ S 1006 にて制御 IC 148 からラッチ指示信号を受信していると判定する可能性がある。

【0328】

このように、本管理動作のステップ S 1006 にてラッチ指示信号を受信していた場合、当該ラッチ指示信号はノイズによる影響を受けたものである。このため、コントロール側 CPU 114 は、ステップ S 1006 にて受信していたと判定した場合には、当該ラッチ指示信号を無効化する構成である。これにより、制御 IC 148 がノイズを契機としてラッチレジスタ 102 に書き込まれた乱数の数値情報を取得し、当該乱数の数値情報を利用して役の当否判定を実行する可能性を低減することができる。

30

【0329】

次に、抽選処理（図 11）のステップ S 501 にて実行される乱数取得処理について、図 28 のフローチャートを参照しながら説明する。当該乱数取得処理は制御 IC 148 にて実行される処理である。

【0330】

先ずステップ S 1101 では、エラー状態フラグ 144f に「1」が設定されているか否かについて判定する。エラー状態フラグ 144f に「1」が設定されていない場合（ステップ S 1101：NO）とは、コントロール側 CPU 114 に入力されている検知信号 SG 1 が LOW 状態から HI 状態に立ち上がり、当該検知信号 SG 1 の HI 状態が 12.8 μ s 以上継続したことをコントロール側 CPU 114 が把握したタイミングにおいて、コントロール側 CPU 114 がラッチレジスタ用 DFF 102a ～ 102p の CLK 端子にラッチ信号を送信した場合である。このため、ステップ S 1101 において否定判定が行われた場合、制御 IC 148 はラッチ済みステータス 113 に「1」が設定されたことを既に確認している。

40

【0331】

50

一方、エラー状態フラグ144fに「1」が設定されている場合（ステップS1101：YES）とは、制御IC148がコントロール側CPU114に対してラッチ指示信号を送信し、当該ラッチ指示信号を受信したコントロール側CPU114がラッチレジスタ用DFF102a～102pのCLK端子に対してラッチ信号を送信した場合である。この場合には、乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれた後であることを確認する必要がある。このため、ステップS1102ではエラー状態フラグ144fを「0」クリアし、ステップS1103ではラッチ済みステータス113に「1」が設定されるまで待機する。そして、ラッチ済みステータス113に「1」が設定されていると判定した場合（ステップS1103：YES）に、ステップS1104にて、ラッチ済みステータス113のCLR端子に対してパルス信号を送信してラッチ済みステータス113を「0」クリアする。

10

【0332】

ステップS1101にて否定判定を行った後、又はステップS1104にてラッチ済みステータス113を「0」クリアした後、ステップS1105では、制御IC148の入力端子に入力されている乱数の数値情報を取得して、本乱数取得処理を終了する。

【0333】

スタート検出センサ41aとコントロール側CPU114との接続が切断されている場合においても、ラッチ済みステータス113に「1」が設定されていることを条件として、制御IC148が当該制御IC148の入力端子に入力されている乱数の数値情報を取得する構成である。このため、制御IC148が今回のスタートレバー41の操作よりも前にラッチレジスタ102に書き込まれた乱数の数値情報を取得する事態を回避することができる。

20

【0334】

次に、制御IC148が当該制御IC148の入力端子TA3に入力されている乱数の数値情報を取得するタイミングについて、図29及び図30のタイムチャートを参照しながら説明する。

【0335】

先ず図29のタイムチャートを参照しながら、コントロール側CPU114に入力されている検知信号SG1が立ち上がってから12.8μsが経過する前に開始指令設定処理が実行される場合について説明する。なお、t1～t5のタイミングにおいて、スロットマシン10はゲーム開始可能な状態である。

30

【0336】

図29（a）は制御IC148に入力されている検知信号SG1の状態を示し、図29（b）は信号記憶フラグ144dの状態を示し、図29（c）はコントロール側CPU114に入力されている検知信号SG1の状態を示し、図29（d）は乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれるタイミングを示し、図29（e）は制御IC148において開始指令設定処理が実行されるタイミングを示し、図29（f）はラッチ済みステータス113の状態を示し、図29（g）は確認指令フラグ144eの状態を示し、図29（h）は制御IC148が制御IC148の入力端子TA3に入力されている乱数の数値情報を取得するタイミングを示す。

40

【0337】

t1のタイミングにおいて遊技者がスタートレバー41を操作すると、図29（a）、（c）に示すように、制御IC148及びコントロール側CPU114に入力されている検知信号SG1がLOW状態からHI状態に立ち上がる。

【0338】

t3のタイミングは、コントロール側CPU114に入力されている検知信号SG1が立ち上がるt1のタイミングから12.8μsが経過したタイミングである。また、t2のタイミングは、t1のタイミングの後のタイミングであるとともに、t3のタイミングの前のタイミングである。図29（e）に示すように、t2のタイミングで開始指令設定処理が実行される。図29（a）に示すように、t2のタイミングにおいて、制御IC1

50

48に入力されている検知信号SG1はHI状態である。このため、図29(b)に示すように、t2のタイミングにおいて、制御IC148は信号記憶フラグ144dに「1」を設定する。信号記憶フラグ144dが「0」から「1」に変化することにより、制御IC148において検知信号SG1の立ち上がりが検出された状態となる。

【0339】

図29(f)に示すように、制御IC148が検知信号SG1の立ち上がりを検出したt2のタイミングにおいて、ラッチ済みステータス113の値は「0」である。このため、図29(g)に示すように、制御IC148はt2のタイミングで実行される開始指令設定処理において確認指令フラグ144eに「1」を設定する。

【0340】

図29(c)に示すように、コントロール側CPU114に入力されている検知信号SG1はt1のタイミングで立ち上がり、当該立ち上がりから12.8μs後のt3のタイミングまでHI状態を維持している。このため、コントロール側CPU114は、t3のタイミングにおいて、ラッチレジスタ用DFF102a~102pのCLK端子に対してラッチ信号を送信する。これにより、図29(d)に示すように、t3のタイミングにおいて乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれる。また、図29(f)に示すように、コントロール側CPU114はt3のタイミングでラッチ済みステータス113に「1」を設定する。

【0341】

その後、図29(e)に示すように、t3のタイミングよりも後のt4のタイミングにおいて開始指令設定処理が実行される。図29(g)に示すように、t4のタイミングにおいて確認指令フラグ144eには「1」が設定されているとともに、図29(f)に示すように、ラッチ済みステータス113にも「1」が設定されている。このため、図29(f)に示すように、当該t4のタイミングにおいて、制御IC148はラッチ済みステータス113のCLR端子113cに対してパルス信号を送信してラッチ済みステータス113を「0」クリアするとともに、図29(g)に示すように確認指令フラグ144eを「0」クリアする。

【0342】

また、制御IC148は同じt4のタイミングにおいて開始指令フラグ144cに「1」を設定する。このため、当該t4のタイミングの後であるt5のタイミングにおいて実行される抽選処理(図11)にて、図29(h)に示すように、制御IC148は制御IC148の入力端子TA3に入力されている乱数の数値情報を取得する。

【0343】

このように、制御IC148が検知信号SG1の立ち上がりを検出したタイミングにおいてラッチ済みステータス113に「1」が設定されていない場合には、確認指令フラグ144eに「1」を設定する構成である。そして、開始指令設定処理において確認指令フラグ144eに「1」が設定されているとともにラッチ済みステータス113に「1」が設定されている場合には、制御IC148が開始指令フラグ144cに「1」を設定して、当該制御IC148の入力端子TA3に入力されている乱数の数値情報を取得する構成である。このため、コントロール側CPU114に入力されている検知信号SG1が立ち上がってから12.8μsが経過する前に開始指令設定処理が実行されても、制御IC148が今回のスタートレバー41の操作に対応した乱数の数値情報を取得することができる。

【0344】

次に、スタート検出センサ41aとコントロール側CPU114との接続が切断された状態で、制御IC148が当該制御IC148の入力端子TA3に入力されている乱数の数値情報を取得するタイミングについて、図30のタイムチャートを参照しながら説明する。なお、t1~t5のタイミング、及びt8~t12のタイミングにおいて、スロットマシン10はゲーム開始可能な状態である。

【0345】

図30(a)は制御IC148に入力されている検知信号SG1の状態を示し、図30(b)は信号記憶フラグ144dの状態を示し、図30(c)はコントロール側CPU114に入力されている検知信号SG1の状態を示し、図30(d)は乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれるタイミングを示し、図30(e)は制御IC148にて開始指令設定処理が実行されるタイミングを示し、図30(f)はラッチ済みステータス113の状態を示し、図30(g)は制御IC148が制御IC148の入力端子TA3に入力されている乱数の数値情報を取得するタイミングを示し、図30(h)は確認指令フラグ144eの状態を示し、図30(i)はエラーカウンタ144bの状態を示し、図30(j)は制御IC148が遊技ホールの管理コンピュータに対して異常信号を送信するタイミングを示す。

10

【0346】

図30(a)に示すように、t1のタイミングで遊技者がスタートレバー41を操作すると、制御IC148に入力されている検知信号SG1はLOW状態からHI状態に立ち上がる。図30(c)に示すように、スタート検出センサ41aとコントロール側CPU114との接続は切断されているため、コントロール側CPU114に入力されている検知信号SG1はLOW状態のままである。

【0347】

図30(e)に示すように、検知信号SG1が立ち上がったt1のタイミングよりも後のタイミングであるt2のタイミングにおいて、開始指令設定処理が実行されると、図30(a)に示すように、当該t2のタイミングにおいて制御IC148に入力されている検知信号SG1はHI状態であるため、図30(b)に示すように、制御IC148は信号記憶フラグ144dに「1」を設定する。これにより、制御IC148において検知信号SG1の立ち上がりが検出された状態となる。

20

【0348】

t2のタイミングはゲーム開始可能な期間であり、検知信号SG1の立ち上がりが検出されているが、図30(f)に示すように、ラッチ済みステータス113に「1」が設定されていない。このため、図30(g)に示すように、t2のタイミングにおいて制御IC148による乱数の取得は行われない。図30(h)に示すように、制御IC148は、t2のタイミングで行われる開始指令設定処理において確認指令フラグ144eに「1」を設定して今回の開始指令設定処理を終了する。

30

【0349】

図30(e)に示すように、t2のタイミングで実行された開始指令設定処理の次の開始指令設定処理は、t2のタイミングから約1.49ms後のt3のタイミングで実行される。遊技者によるスタートレバー41の操作は人の動作であるため開始指令設定処理が実行される間隔よりも長く、図30(a)に示すように、t3のタイミングにおいても、検知信号SG1はHI状態である。また、図30(h)に示すように、t3のタイミングにおいて、確認指令フラグ144eには「1」が設定されている。しかし、スタート検出センサ41aとコントロール側CPU114との接続が切断されているため、図30(f)に示すように、t3のタイミングにおいてもラッチ済みステータス113に「1」は設定されていない。また、図30(i)に示すように、t3のタイミングにおいて、エラーカウンタ144bの値は「0」である。このため、図30(h)に示すように、制御IC148はt3のタイミングで実行される開始指令設定処理において確認指令フラグ144eを「0」クリアして、エラー対応処理(図26)を行う。そして、図30(i)に示すように、制御IC148はt3のタイミングで実行されるエラー対応処理においてエラーカウンタ144bに「1」を加算する。

40

【0350】

また、制御IC148は、t3のタイミングで実行されるエラー対応処理においてラッチ指示信号を送信する。当該ラッチ指示信号を受信したコントロール側CPU114はラッチレジスタ用DFF102a~102pのCLK端子に対してラッチ指示信号を送信する。これにより、図30(d)に示すように、t3のタイミングの後であるt4のタイ

50

ミングにおいて、コントロール側CPU114はラッチ信号を送信してラッチレジスタ102に記憶されている乱数の数値情報を更新するとともに、図30(f)に示すように、ラッチ済みステータス113に「1」を設定する。

【0351】

図30(g)に示すように、t4のタイミングの後であるt5のタイミングにて実行される乱数取得処理(図29)において、制御IC148は当該制御IC148の入力端子TA3に入力されている乱数の数値情報を取得してゲームを開始する。また、図30(f)に示すように、制御IC148は同じt5のタイミングにおいて、ラッチ済みステータス113のCLR端子113cに対してパルス信号を送信してラッチ済みステータス113を「0」クリアする。

10

【0352】

その後、図30(a)に示すように、t6のタイミングで制御IC148に入力されている検知信号SG1が立ち下がる。そして、図30(e)に示すように、t6のタイミングの後であるt7のタイミングにおいて開始指令設定処理が実行される。図30(a)に示すように、当該t7のタイミングにおいて制御IC148に入力されている検知信号SG1はLOW状態であるため、図30(b)に示すように、制御IC148は信号記憶フラグ144dを「0」クリアする。

【0353】

その後、t5のタイミングで開始されたゲームが終了し、図30(a)に示すようにt8のタイミングで遊技者がスタートレバー41を操作すると、制御IC148に入力されている検知信号SG1が立ち上がる。そして、t8のタイミングの後のt9のタイミングにおいて、図30(e)に示すように開始指令設定処理が実行される。図30(a)に示すように、t9のタイミングにおいて制御IC148に入力されている検知信号SG1はHI状態であるため、図30(b)に示すように制御IC148はt9のタイミングで信号記憶フラグ144dに「1」を設定する。信号記憶フラグ144dが「0」から「1」に変化することにより、制御IC148において検知信号SG1の立ち上がりが検出された状態となる。

20

【0354】

図30(f)に示すように、t9のタイミングにおいてラッチ済みステータス113の値は「0」であるため、図30(h)に示すように、制御IC148は確認指令フラグ144eに「1」を設定して今回の開始指令設定処理を終了する。

30

【0355】

図30(e)に示すように、t9のタイミングの後であるt10のタイミングでは、t9のタイミングで実行された開始指令設定処理の次の回の開始指令設定処理が行われる。図30(h)に示すように、t10のタイミングにおいて確認指令フラグ144eには「1」が設定されている。また、図30(f)に示すように、t10のタイミングにおいてラッチ済みステータス113の値は「0」である。そして、図30(i)に示すように、t10のタイミングにおいてエラーカウンタ144bの値は「1」である。このような状況は、制御IC148にて検知信号SG1の立ち上がりが検出されたにも関わらず、当該検知信号SG1の立ち上がりを契機としてラッチ済みステータス113に「1」が設定されない事象が2回連続して発生した事を表している。当該事象が2回連続して発生する場合には、スタート検出センサ41aとコントロール側CPU114との接続が切断されている可能性が高い。

40

【0356】

このため、図30(h)に示すように、制御IC148はt10のタイミングで確認指令フラグ144eを「0」クリアして、エラー対応処理を行う。制御IC148は図30(j)に示すように、t10のタイミングで行われるエラー対応処理において遊技ホールの管理コンピュータに対して異常信号を送信して、遊技ホールの管理者にコントロール側CPU114に入力されている検知信号SG1の挙動に異常が起きていることを報知する。

50

【0357】

また、制御IC148はt10のタイミングで実行されるエラー対応処理においてラッチ指示信号を送信する。制御IC148からラッチ指示信号を受信したコントロール側CPU114は、ラッチレジスタ用DFF102a~102pのCLK端子に対してラッチ信号を送信する。これにより、図30(d)に示すように、t11のタイミングにおいて乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれる。また、図30(f)に示すように、コントロール側CPU114は同じt11のタイミングでラッチ済みステータス113に「1」を設定する。

【0358】

その後、t12のタイミングで実行される抽選処理(図11)において、図30(g)に示すように、制御IC148は当該制御IC148の入力端子TA3に入力されている乱数の数値情報を取得する。また、図30(f)に示すように、同じt12のタイミングで制御IC148はラッチ済みステータス113を「0」クリアする。

【0359】

このように、制御IC148に入力されている検知信号SG1のみが立ち上がり、コントロール側CPU114に入力されている検知信号SG1が立ち上がらない場合には、制御IC148において検知信号SG1の立ち上がりが検出されたタイミングに応じて制御IC148がラッチ指示信号を送信する。そして、コントロール側CPU114は当該ラッチ指示信号の受信を契機としてラッチレジスタ用DFF102a~102pのCLK端子に対してラッチ信号を送信する。これにより、スタート検出センサ41aとコントロール側CPU114との接続が切断された状態においても、遊技者がスタートレバー41を操作したタイミングに応じた乱数の数値情報を用いて役の当否判定を行うことができる。

【0360】

また、制御IC148において検知信号SG1の立ち上がりが検出されたにも関わらず、当該検知信号SG1の立ち上がりに応じてラッチ済みステータス113に「1」が設定されない事象が2回以上連続して発生した場合には、2回目以降のエラー対応処理において、制御IC148が遊技ホールの管理コンピュータに異常信号を送信する。これにより、コントロール側CPU114の入力端子TA3に入力されている検知信号SG1の挙動に異常がある状態で遊技が継続されていることを遊技ホールの管理者に報知することができる。

【0361】

以上のとおり、ゲーム開始可能な状態で開始指令設定処理が実行され、制御IC148に入力されている検知信号SG1の立ち上がりが検出され、ラッチ済みステータス113に「1」が設定されていないと判定された場合には、確認指令フラグ144eに「1」を設定して、次の開始指令設定処理で再びラッチ済みステータス113の状態を判定する。そして、確認指令フラグ144eに「1」を設定して終了した開始指令設定処理の次の開始指令設定処理において、ラッチ済みステータス113に「1」が設定されている場合には、制御IC148が当該制御IC148の入力端子TA3に入力されている乱数の数値情報を取得する構成である。このため、コントロール側CPU114に入力されている検知信号SG1が立ち上がってから12.8μsが経過する前に開始指令設定処理が実行された場合においても、今回のスタートレバー41の操作に対応する乱数の数値情報を用いた役の当否判定を実行することができる。

【0362】

また、制御IC148に入力されている検知信号SG1の立ち上がりが検出されたにも関わらず、ラッチ済みステータス113に「1」が設定されない事象が発生した場合には、制御IC148がラッチ指示信号を送信する。そして、当該ラッチ指示信号を受信したコントロール側CPU114は、ラッチレジスタ用DFF102a~102pのCLK端子に対してラッチ信号を送信する構成である。また、制御IC148に入力されている検知信号SG1の立ち上がりが検出されたにも関わらず、ラッチ済みステータス113に

「1」が設定されない事象が2回以上連続して発生した場合には、2回目以降のエラー対応処理において、制御IC148が遊技ホールの管理コンピュータに対して異常信号を送信する構成である。これにより、スタート検出センサ41aとコントロール側CPU114との接続が切断された場合においても、制御IC148は、スタートレバー41の押下操作を契機としてラッチレジスタ102に書き込まれた乱数の数値情報の取得を続けることができる。また、遊技ホールの管理者は遊技者に不利にならないタイミングで本スロットマシン10のメンテナンスを実行することができる。

【0363】

また、ゲーム開始可能な状態で実行される開始指令設定処理において、制御IC148に入力されている検知信号SG1の立ち上がりが検出されなかった場合には、ラッチ済みステータス113を「0」クリアするために、制御IC148がラッチ済みステータス113のCLR端子113cに対してパルス信号を送信する構成である。このため、遊技者がスタートレバー41を操作する前にコントロール側CPU114のみにノイズが入り、当該ノイズを契機としてラッチ済みステータス113に「1」が設定されても、ノイズが入ってから遊技者がスタートレバー41を操作するまでの間に開始指令設定処理が実行される場合には、当該開始指令設定処理においてラッチ済みステータス113が「0」クリアされる。ラッチ済みステータス113に「1」が設定されている状態でスタートレバー41が操作され、制御IC148が今回のスタートレバー41の操作に対応しない古い乱数の数値情報を取得する可能性を低減することができる。

【0364】

＜第2の実施形態の別形態＞

上述した第2の実施形態のエラー対応処理（図26）において、エラーカウンタ144bの値が「1」であった場合（ステップS901：NO）に、制御IC148が乱数カウンタ105から乱数の数値情報を直接的に取得する構成としてもよい。ここで、制御IC148による直接的な乱数の取得とは、制御IC148が、ラッチレジスタ102を介さずに、乱数カウンタ用DFF105a～105pのQ端子から出力されている乱数の数値情報を取得することを意味する。

【0365】

図31（a）は、主制御基板141が備えている制御IC148と乱数カウンタ105との接続態様を説明するためのブロック図である。当該ブロック図を用いて本構成における主制御基板141の構成について説明する。なお、第2の実施形態における主制御基板141の構成と同じ構成については省略してある。図31（a）に示すように、本構成の主制御基板141において、乱数カウンタ用DFF105a～105pのQ端子から出ている信号線は分岐してラッチレジスタ用DFF102a～102pのD端子と制御IC148の入力端子TA6とに接続されている。このため、乱数カウンタ105に記憶されている乱数の数値情報はラッチレジスタ102と制御IC148の入力端子TA6とのそれぞれに対して出力されている。ラッチレジスタ102に対して出力されている乱数の数値情報は、ラッチレジスタ用DFF102a～102pのCLK端子にパルス信号が送信されるタイミングにおいて、ラッチレジスタ102に書き込まれる。また、制御IC148の入力端子TA3に対して出力されている乱数の数値情報は、制御IC148に入力されている検知信号SG1が立ち上がった場合においてラッチ済みステータス113に「1」が設定されない状態となった場合に、制御IC148によって取得される。

【0366】

ここで、ラッチレジスタ用DFF102a～102pのQ端子から出力されている乱数の数値情報が入力されている制御IC148の入力端子TA3（図6）は、乱数カウンタ用DFF105a～105pのQ端子から出力されている乱数の数値情報が入力されている制御IC148の入力端子TA6（図31（a））とは異なる入力端子である。このため、制御IC148は、ラッチレジスタ102から出力されている乱数の数値情報と乱数カウンタ105から出力されている乱数の数値情報とを識別して選択的に取得することができる。

【0367】

制御IC148が乱数カウンタ用DFF105a～105pのQ端子から出力されて制御IC148の入力端子TA6に入力されている乱数の数値情報を直接的に取得する場合には、上記第2の実施形態におけるエラー対応処理（図26）において、ステップS904の処理が省略される。本構成におけるエラー対応処理について、以下に具体的に説明する。

【0368】

制御IC148は、エラーカウンタ144bの値が「0」である場合（ステップS901：YES）には、エラーカウンタ144bに「1」を加算した後（ステップS902）、開始指令フラグ144cに「1」を設定する（ステップS905）。そして、エラー状態フラグ144fに「1」を設定して（ステップS906）、本エラー対応処理を終了する。また、制御IC148は、エラーカウンタ144bの値が「1」である場合（ステップS901：NO）には、遊技ホールの管理コンピュータに対して異常信号を送信した後（ステップS903）、開始指令フラグ144cに「1」を設定する（ステップS905）。そして、エラー状態フラグ144fに「1」を設定して（ステップS906）、本エラー対応処理を終了する。

【0369】

上述のとおり、本構成の制御IC148はコントロール側CPU114に対してラッチ指示信号の送信を行わない。本構成のコントロール側CPU114にて実行される管理動作は、上記第1の実施形態のコントロール側CPU114にて実行される管理動作（図19）と同じ処理構成である。

【0370】

具体的には、先ずコントロール側CPU114に入力されている検知信号SG1がLOW状態となるまで待機し（ステップS701）、LOW状態となった場合（ステップS701：YES）には、当該検知信号SG1がHI状態となるまで待機する（ステップS702）。そして、検知信号SG1がHI状態となった場合（ステップS702：YES）には、タイマカウンタを利用して当該HI状態が継続される時間のカウントを開始する（ステップS703）。

【0371】

検知信号SG1がHI状態を維持したまま12.8μsが経過した場合（ステップS704：YES、ステップS705：YES）には、タイマカウンタを利用した時間のカウントを停止する（ステップS706）。そして、ラッチレジスタ用DFF102a～102pのCLK端子に対してラッチ信号を送信するとともに（ステップS707）、ラッチ済みステータス113に「1」を設定して、再び検知信号SG1がLOW状態となるまで待機する最初の処理（ステップS701）に戻る。

【0372】

また、検知信号SG1のHI状態が12.8μs未満でLOW状態に戻った場合（ステップS704：NO）には、タイマカウンタによる時間のカウントを停止し（ステップS709）、タイマカウンタをリセットする。そして、再び検知信号SG1がHI状態となるまで待機する2番目の処理（ステップS702）に戻る。

【0373】

次に、本構成において制御IC148が乱数カウンタ105に記憶されている乱数の数値情報を直接的に取得する場合の乱数取得処理について、図31（b）のフローチャートを参照しながら説明する。

【0374】

先ずステップS1201では、エラー状態フラグ144fに「1」が設定されているか否かについて判定する。ステップS1201にて、エラー状態フラグ144fに「1」が設定されている場合とは、今回のスタートレバー41の操作に対応する乱数の数値情報がラッチレジスタ102に書き込まれない場合である。この場合には、ステップS1202にてエラー状態フラグ144fを「0」クリアし、ステップS1203にて乱数カウンタ

用 D-F F 1 0 5 a ~ 1 0 5 p の Q 端子から出力されて制御 I C 1 4 8 の入力端子 T A 3 (図 6) に入力されている乱数の数値情報を取得して、本乱数取得処理を終了する。

【0375】

また、ステップ S 1 2 0 1 にて、エラー状態フラグ 1 4 4 f に「1」が設定されていない場合とは、既に今回のスタートレバー 4 1 の操作に対応する乱数の数値情報がラッチレジスタ 1 0 2 に書き込まれている場合である。この場合には、ステップ S 1 2 0 4 にて、ラッチレジスタ 1 0 2 から出力されて制御 I C 1 4 8 の入力端子 T A 6 (図 3 1 (a)) に入力されている乱数の数値情報を取得して、本乱数取得処理を終了する。

【0376】

このように、本構成の制御 I C 1 4 8 は 2 通りの方法で乱数を取得することができる。このうち、ラッチレジスタ用 D-F F 1 0 2 a ~ 1 0 2 p の Q 端子から出力されて制御 I C 1 4 8 の入力端子 T A 3 に入力されている乱数を当該制御 I C 1 4 8 が取得する方法で取得される乱数を間接取得乱数とする。当該間接取得乱数は、コントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 の立ち上がりが検出されてから 1 2 . 8 μ s 後に乱数カウンタ 1 0 5 に記憶されていた乱数である。間接取得乱数が取得されるタイミングは検知信号 S G 1 が立ち上がるタイミングから一定の時間後に乱数カウンタ 1 0 5 に記憶されている乱数であり、当該一定の時間は 1 2 . 8 μ s という比較的短い時間である。

【0377】

一方、乱数カウンタ用 D-F F 1 0 5 a ~ 1 0 5 p の Q 端子から出力されて制御 I C 1 4 8 の入力端子 T A 6 に入力されている乱数を当該制御 I C 1 4 8 が取得する方法で取得される乱数を直接取得乱数とする。当該直接取得乱数は、制御 I C 1 4 8 で実行されるタイマ処理 (図 8) の中で取得される乱数である。直接取得乱数が取得されるタイミングは検知信号 S G 1 が立ち上がるタイミングから不定の時間後に乱数カウンタ 1 0 5 に記憶されている乱数であり、当該不定の時間は 1 . 4 9 m s という時間範囲の中にある。そして、1 . 4 9 m s という時間は 1 2 . 8 μ s と比較した場合に長い時間である。

【0378】

このため、間接取得乱数は直接取得乱数よりも遊技者によるスタートレバー 4 1 の操作タイミングを大きく反映した乱数である。本構成は、スタート検出センサ 4 1 a とコントロール側 C P U 1 1 4 との接続が切断されていない状態においては間接取得乱数を用いて役の当否判定を実行する構成であるとともに、スタート検出センサ 4 1 a とコントロール側 C P U 1 1 4 との接続が切断された状態においては役の当否判定に用いる乱数を直接取得乱数に切り替える構成である。

【0379】

本構成により、遊技者によるスタートレバー 4 1 の操作タイミングを遊技結果に正確に反映できるとともに、スタート検出センサ 4 1 a とコントロール側 C P U 1 1 4 との接続が切断された場合においても役の当否判定に用いる乱数をスタートレバー 4 1 の操作タイミングに応じて更新することができる。

【0380】

< 第 3 の実施形態 >

本実施形態では、コントロール側 C P U 1 1 4 がラッチ済みステータス 1 1 3 に「1」を設定するタイミングがゲーム開始可能な期間に限定される。また、制御 I C 1 4 8 は、当該制御 I C 1 4 8 に入力されている検知信号 S G 1 が H I 状態であり、ラッチ済みステータス 1 1 3 に「1」が設定されている場合にゲームを開始する。なお、上記第 1 の実施形態と同一の構成については基本的にその説明を省略する。

【0381】

図 3 2 は、本実施形態における主制御基板 1 4 1 の構成を説明するためのブロック図である。図 3 2 に示すように、本実施形態の主側 M P U 1 4 2 は制御 I C 1 4 8 とハード乱数回路 1 4 6 とを備えている。そして、ハード乱数回路 1 4 6 はコントロール回路 1 0 3 と更新回路 1 0 1 とラッチレジスタ 1 0 2 とを備えている。

【0382】

本実施形態の更新回路101は、上述した第1の実施形態の更新回路101（図6）と同じ構成である。このため、更新回路101はクロック回路104と乱数カウンタ105とを備えている。そして、本実施形態の乱数カウンタ105は、上述した第1の実施形態の乱数カウンタ105と同じ構成である。具体的には、乱数カウンタ105は16個の乱数カウンタ用D-FF105a~105p（図6）から構成されている。

【0383】

また、本実施形態のラッチレジスタ102は、上述した第1の実施形態のラッチレジスタ102と同じ構成である。具体的には、ラッチレジスタ102は16個のラッチレジスタ用D-FF102a~102p（図6）から構成されている。

【0384】

また、本実施形態のコントロール回路103は上述した第1の実施形態のコントロール回路103（図6）と同じ構成である。詳細には、コントロール回路103はコントロール側CPU114とラッチ済みステータス113とを備えている。コントロール側CPU114はプログラムを利用して処理を実行するCPUである。コントロール側CPU114のROM115には管理動作（図35）を実行するためのプログラムが記憶されているとともに、コントロール側CPU114のRAM116には情報を一時記憶しておくための記憶エリアが設定されている。

【0385】

また、図32に示すように、本実施形態における主側RAM144はエラーカウンタ144bと開始指令フラグ144cとを備えている。また、制御IC148は出力端子TA7を備えているとともに、コントロール側CPU114は入力端子TB7を備えている。制御IC148の出力端子TA7とコントロール側CPU114の入力端子TB7とは信号線で接続されており、制御IC148の出力端子TA7から出力されている開始可能信号がコントロール側CPU114の入力端子TB7に入力されている。

【0386】

制御IC148は、通常処理（図34）において、ゲーム開始可能な期間の開始タイミングとなった場合に開始可能信号を立ち上げるとともに、ゲーム開始可能な期間の終了タイミングとなった場合に開始可能信号を立ち下げる。このため、コントロール側CPU114は入力端子TB7に入力されている開始可能信号の状態を把握することにより、ゲーム開始可能な期間であるか否かについて判定することができる。本実施形態におけるコントロール側CPU114はゲーム開始可能な期間であることを1つの条件としてラッチ済みステータス113に「1」を設定する。なお、本実施形態における通常処理（図34）の詳細については後述する。

【0387】

また、図32に示すように、コントロール側CPU114はラッチ済みステータス113のCLR端子113cに接続されている出力端子TB6を備えている。ここで、本実施形態における制御IC148はラッチ済みステータス113のCLR端子113cに接続されている出力端子を備えていない。本実施形態では、コントロール側CPU114によりラッチ済みステータス113の「0」クリアが行われる。

【0388】

具体的には、コントロール側CPU114がラッチ済みステータス113に「1」を設定した後、一定の時間が経過する前に開始可能信号がLOW状態に立ち下がった場合には、制御IC148がラッチ済みステータス113に「1」を設定した後に実行された通常処理（図34）において、ゲームが開始されるタイミングとなったことを意味する。この場合には、当該立ち下りのタイミングにおいて、出力端子TB6からラッチ済みステータス113のCLR端子113cに対してパルス信号を送信してラッチ済みステータス113を「0」クリアする。

【0389】

また、コントロール側CPU114がラッチ済みステータス113に「1」を設定した後、一定の時間が経過しても開始可能信号がLOW状態に立ち下がらなかった場合には、

10

20

30

40

50

コントロール側CPU114の入力端子TB1のみにノイズが入り、当該ノイズを契機としてコントロール側CPU114がラッチ済みステータス113に「1」を設定したことを意味する。

【0390】

詳細には、コントロール側CPU114の入力端子TB1のみにノイズが入り、当該入力端子TB1に入力されている信号がLOW状態からHI状態に立ち上がり、当該HI状態が12.8μs維持された場合に、コントロール側CPU114はラッチレジスタ102に対してラッチ信号を送信するとともに、ラッチ済みステータス113のT端子113bに対してパルス信号を送信してラッチ済みステータス113に「1」を設定する。

【0391】

この場合、制御IC148の入力端子TA1に入力されている検知信号SG1は立ち上がらないため、開始可能信号は立ち下がらない。コントロール側CPU114は、制御IC148の出力端子TA7から出力されて、コントロール側CPU114の入力端子TB7に入力されている信号に基づいてゲーム中であるか否かの判定を行う構成である。コントロール側CPU114が、ノイズを契機としてラッチ済みステータス113に「1」を設定し、ラッチ済みステータス113に「1」が設定されている状態が長く維持される場合には、ラッチ済みステータス113に「1」が設定されている状態において遊技者がスタートレバー41を操作することになる。

【0392】

ラッチ済みステータス113に「1」が設定されている状態において、スタートレバー41が操作されると、制御IC148の入力端子TA1及びコントロール側CPU114の入力端子TB1に入力されている検知信号SG1がLOW状態からHI状態に立ち上がる。コントロール側CPU114の入力端子TB1に入力されている検知信号SG1がHI状態に立ち上がり、当該HI状態が12.8μs以上維持される場合には、検知信号SG1の立ち上がりから12.8μsが経過したタイミングにおいて、コントロール側CPU114はラッチレジスタ102に対してラッチ信号を出力するとともに、ラッチ済みステータス113のT端子113bに対してパルス信号を送信してラッチ済みステータス113に「1」を設定する。

【0393】

この場合において、制御IC148の入力端子TA1に入力されている検知信号SG1が立ち上がり、当該検知信号SG1の立ち上がりから12.8μsが経過する前のタイミングにおいて開始指令設定処理が実行されると、当該開始指令設定処理が行われるタイミングにおいて制御IC148の入力端子TA1に入力されている検知信号SG1はHI状態であり、ラッチ済みステータス113には「1」が設定されているため、当該タイミングにおいて制御IC148は開始指令フラグ144cに「1」を設定する。このため、その後に行われる通常処理において、制御IC148がノイズの混入を契機としてラッチレジスタ102に書き込まれた乱数の数値情報を用いて役の抽選を実行する可能性がある。

【0394】

これに対して、コントロール側CPU114がラッチ済みステータス113に「1」を設定したタイミングから一定の時間が経過するまでの間に当該コントロール側CPU114の入力端子TB7に入力されている開始可能信号がHI状態からLOW状態に立ち下がらなかった場合には、コントロール側CPU114がラッチ済みステータス113を「0」クリアする構成とすることにより、制御IC148がノイズの混入を契機としてラッチレジスタ102に書き込まれた乱数の数値情報を用いて役の当否抽選を実行する可能性を低減することができる。

【0395】

ここで、上述した一定の時間とは、本スロットマシン10において、検知信号SG1が立ち上がった後、開始可能信号が立ち下がるまでの最大時間よりも長い時間であり、本実施形態においては5msとする。なお、本スロットマシン10において、検知信号SG1が立ち上がった後、開始可能信号が立ち下がるまでの最大時間は設計段階において実験的

10

20

30

40

50

に決定される。

【0396】

次に、図33を参照しながらタイマ割込み処理（図8）のステップS206で実行される開始指令設定処理を説明する。図33は、制御IC148において実行される開始指令設定処理を示すフローチャートである。

【0397】

先ずステップS1301では、ゲーム開始可能な期間であるか否かについて判定し、ゲーム開始可能な期間でない場合（ステップS1301：NO）には、そのまま本開始指令設定処理を終了し、ゲーム開始可能な期間であると判定した場合（ステップS1301：YES）には、ステップS1302に進む。

10

【0398】

ステップS1302では、制御IC148に入力されている検知信号SG1がHI状態であるか否かについて判定し、検知信号SG1がLOW状態である場合（ステップS1302：NO）にはそのまま本開始指令設定処理を終了する。検知信号SG1がHI状態である場合（ステップS1302：YES）には、ステップS1303にて、ラッチ済みステータス113に「1」が設定されているか否かについて判定する。ラッチ済みステータス113に「1」が設定されている場合（ステップS1303：YES）には、ゲームを開始する条件が成立したことを意味するため、ステップS1304にて、開始指令フラグ144cに「1」を設定し、エラーカウンタ144bを「0」クリアして、本開始指令設定処理を終了する。

20

【0399】

ここで、本実施形態において、ゲームを開始する条件とは、制御IC148に入力されている検知信号SG1がHI状態である状況下において、ラッチ済みステータス113に「1」が設定されているという条件である。

【0400】

また、ステップS1303にてラッチ済みステータス113に「1」が設定されていない場合は、ステップS1306～ステップS1309にて上記第1の実施形態の開始指令設定処理（図9）におけるステップS308～ステップS312と同じ処理を実行する。

【0401】

具体的には、エラーカウンタ144bに「1」を加算した後（ステップS1306）、エラーカウンタ144bが「3」となった場合（ステップS1307：YES）には、エラーカウンタ144bを「0」クリアして（ステップS1308）、異常報知処理を実行する（ステップS1309）。また、「1」を加算した後のエラーカウンタ144bが「2」以下である場合（ステップS1307：NO）には、そのまま本開始指令設定処理を終了する。

30

【0402】

このように、制御IC148は当該制御IC148に入力されている検知信号SG1がHI状態であること、及びラッチ済みステータス113に「1」が設定されていることを条件としてゲームを開始する構成である。このため、スタート検出センサ41aから出力されている検知信号SG1がHI状態に立ち上がってから12.8μsが経過してラッチレジスタ102に記憶されている乱数の数値情報が更新される前のタイミングにおいて開始指令設定処理が実行された場合に、次の開始指令設定処理において再度ラッチ済みステータス113の状態を確認するためのフラグをセットする構成と比較して、制御IC148がゲームを開始するタイミングを把握するための処理負荷を軽減することができる。

40

【0403】

次に、制御IC148において実行される通常処理について、図34を参照しながら説明する。先ずステップS1401では上記第1の実施形態の通常処理（図10）のステップS401と同じ処理が実行される。具体的には、次のタイマ割込み処理（図8）を許可する割込み許可処理が実行される。

50

【0404】

続くステップS1402では上記第1の実施形態の通常処理（図10）のステップS402と同じ処理が実行される。具体的には、開始待ち処理が実行される。ここで、本実施形態の開始待ち処理の中でメダル返却処理が実行される場合には、当該メダル返却処理の開始タイミングにおいて、制御IC148は開始指令フラグ144cを「0」クリアするとともに開始可能信号を立ち下げる。

【0405】

メダル返却処理の開始タイミングにおいて開始指令フラグ144cを「0」クリアすることにより、再度メダルのベット数が規定数に達したタイミングにおいてスタートレバー41の操作が行われる前にゲームが開始される事態を回避することができる。また、開始可能信号を立ち下げることにより、メダル返却後にコントロール側CPU114がラッチ済みステータス113に「1」を設定する事態を回避することができる。

10

【0406】

続くステップS1403では上記第1の実施形態の通常処理（図10）のステップS403と同じ処理が実行される。具体的には、ベット数が規定枚数に達していない場合（ステップS1403：NO）にはステップS1402に戻り、ベット数が規定枚数に達している場合（ステップS1403：YES）にはステップS1404に進む。

【0407】

ステップS1404では、制御IC148の出力端子TA7（図32）から出力している開始可能信号がHI状態であるか否かについて判定する。開始可能信号がLOW状態である場合（ステップS1404：NO）には、ゲーム開始可能な期間の開始タイミングであることを意味するため、ステップS1405にて開始可能信号をHI状態に立ち上げる。これにより、当該開始可能信号を受信しているコントロール側CPU114がゲーム開始可能な期間の開始タイミングを把握することができる。

20

【0408】

また、ステップS1404にて開始可能信号がHI状態である場合には、既にゲーム開始可能な期間が開始されていることを意味する。ステップS1404にて否定判定を行った後、又はステップS1405にて開始可能信号をHI状態に立ち上げた後、ステップS1406では開始指令フラグ144cに「1」が設定されているか否かについて判定し、開始指令フラグ144cに「1」が設定されていない場合（ステップS1406：NO）には、ステップS1402に戻る。

30

【0409】

また、ステップS1406にて開始指令フラグ144cに「1」が設定されている場合（ステップS1406：YES）には、既に今回のスタートレバー41の操作に対応する乱数の数値情報が制御IC148の入力端子TA3に入力されていることを意味する。この場合には、ステップS1407にて開始指令フラグ144cを「0」クリアし、ステップS1408にて開始可能信号を立ち下げる。これにより、開始可能信号を受信しているコントロール側CPU114はゲーム開始可能な期間の終了タイミングであることを把握することができる。

【0410】

続くステップS1409ではその他の処理を実行してステップS1401に戻る。その他の処理では、上記第1の実施形態の通常処理（図10）におけるステップS410～ステップS416の処理と同じ処理が実行される。

40

【0411】

次に、コントロール側CPU114において実行される管理動作について、図35のフローチャートを参照しながら説明する。先ずステップS1501では、ゲーム開始可能な期間であるか否かについて判定する。具体的には、制御IC148に出力端子TA7から出力されてコントロール側CPU114の入力端子TB7に入力されている開始可能信号がLOW状態である場合にはゲーム開始可能な期間外であると判定して開始可能信号がHI状態に立ち上がるまで待機する。また、開始可能信号がHI状態である場合にはゲーム

50

開始可能な期間であると判定してステップ S 1 5 0 2 に進む。

【0412】

ステップ S 1 5 0 2 ～ステップ S 1 5 1 0 では、上述した第 1 の実施形態における管理動作（図 1 9）のステップ S 7 0 1 ～ステップ S 7 0 8 と同じ処理が実行される。具体的には、コントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 が L O W 状態となるまで待機する（ステップ S 1 5 0 2）。コントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 が L O W 状態となった場合（ステップ S 1 5 0 2：Y E S）には、当該検知信号 S G 1 が H I 状態となるまで待機する（ステップ S 1 5 0 3）。

【0413】

コントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 が H I 状態となった場合（ステップ S 1 5 0 3：Y E S）には、タイマカウンタを利用して検知信号 S G 1 が H I 状態を維持する時間のカウンタを開始する（ステップ S 1 5 0 4）。本実施形態では当該カウンタを第 1 カウンタとする。第 1 カウンタを開始した後、コントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 の H I 状態が 1 2 . 8 μ s 以上維持されるか否かについて判定する（ステップ S 1 5 0 5, ステップ S 1 5 0 6）。そして、当該検知信号 S G 1 の H I 状態の継続時間が 1 2 . 8 μ s 未満であった場合（ステップ S 1 5 0 5：N O）には、第 1 カウンタを停止するとともにタイマカウンタをリセットして（ステップ S 1 5 0 7）、ステップ S 1 5 0 3 に戻る。

【0414】

また、当該検知信号 S G 1 が 1 2 . 8 μ s 以上 H I 状態を維持したと判定した場合（ステップ S 1 5 0 5：Y E S, ステップ S 1 5 0 6：Y E S）には、第 1 カウンタを停止するとともにタイマカウンタをリセットする（ステップ S 1 5 0 8）。そして、ラッチレジスタ用 D - F F 1 0 2 a ~ 1 0 2 p の C L K 端子に対してラッチ信号を送信し（ステップ S 1 5 0 9）、ラッチ済みステータス 1 1 3 に「1」を設定する（ステップ S 1 5 1 0）。

【0415】

ステップ S 1 5 1 0 にてラッチ済みステータス 1 1 3 に「1」を設定した後、ステップ S 1 5 1 1 ではタイマカウンタを利用してラッチ済みステータス 1 1 3 に「1」が設定されている状態が継続される時間のカウンタを開始する。当該カウンタを第 2 カウンタとする。続くステップ S 1 5 1 2 では開始可能信号が L O W 状態であるか否かについて判定し、開始可能信号が H I 状態である場合（ステップ S 1 5 1 2：N O）には、ステップ S 1 5 1 3 にてラッチ済みステータス 1 1 3 に「1」が設定されてから 5 m s が経過したか否かについて判定し、5 m s が経過していない場合にはステップ S 1 5 1 2 に戻る。

【0416】

ステップ S 1 5 1 2 にて開始可能信号が L O W 状態である場合には、ゲーム開始可能な期間が終了したことを意味するため、ステップ S 1 5 1 4 にて第 2 カウンタを停止するとともにタイマカウンタをリセットする。そして、ステップ S 1 5 1 5 にてラッチ済みステータス 1 1 3 の C L R 端子 1 1 3 c に対してパルス信号を送信してラッチ済みステータス 1 1 3 を「0」クリアしてステップ S 1 5 0 1 に戻る。

【0417】

また、ステップ S 1 5 1 3 にて肯定判定を行った場合には、ラッチ済みステータス 1 1 3 に「1」が設定されてから 5 m s が経過するまでの間に制御 I C 1 4 8 で実行された開始指令設定処理において開始指令フラグ 1 4 4 c に「1」が設定されなかったことを意味する。このような状態は、コントロール側 C P U 1 1 4 の入力端子 T B 1 にノイズが混入し、当該ノイズの混入を契機としてラッチ済みステータス 1 1 3 に「1」が設定された場合に起こる。

【0418】

この場合には、ステップ S 1 5 1 6 にて第 2 カウンタを停止するとともにタイマカウンタをリセットし、ステップ S 1 5 1 7 にてラッチ済みステータス 1 1 3 の C L R 端子 1 1 3 c に対してパルス信号を送信してラッチ済みステータス 1 1 3 を「0」クリアして、ス

10

20

30

40

50

テップ S 1 5 0 2 に戻る。

【0 4 1 9】

このように、コントロール側 C P U 1 1 4 にてゲーム開始可能な期間であるか否かを判定し、ゲーム開始可能な期間であることを 1 つの条件としてラッチ済みステータス 1 1 3 に「1」を設定する構成である。このため、制御 I C 1 4 8 が開始指令設定処理を実行するための処理負荷を軽減することができる。

【0 4 2 0】

また、コントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 が L O W 状態から H I 状態になる立ち上がりを検出することがラッチ済みステータス 1 1 3 に「1」を設定するための条件の 1 つである。このため、スタートレバー 4 1 の押下げ操作が行われ、当該押下げ操作が長時間継続された場合には、押下げ操作の開始タイミングに応じてラッチ済みステータス 1 1 3 に「1」が設定される処理が 1 度だけ行われる。押下げ操作が継続されたことに対応して、ラッチ済みステータス 1 1 3 に「1」が設定される処理が繰り返し行われることはない。

【0 4 2 1】

また、ゲーム開始可能な期間であることがラッチ済みステータス 1 1 3 に「1」を設定するための条件の 1 つである。このため、ゲーム開始可能な期間外にスタートレバー 4 1 の押下げ操作が行われても、当該押下げ操作を契機としてラッチ済みステータス 1 1 3 に「1」が設定されることはない。

【0 4 2 2】

ここで、開始可能信号を L O W 状態に立ち下げる処理は、制御 I C 1 4 8 にて行われる通常処理（図 3 4）のステップ S 1 4 0 8 の処理である。また、当該ステップ S 1 4 0 8 の処理は、開始指令フラグ 1 4 4 c に「1」が設定されていることを条件として行われる。そして、当該開始指令フラグ 1 4 4 c に「1」を設定する処理（開始指令設定処理（図 3 3）におけるステップ S 1 3 0 4 の処理）は、ラッチ済みステータス 1 1 3 に「1」が設定されていることを 1 つの条件として行われる。

【0 4 2 3】

このため、本管理動作のステップ S 1 5 0 1 にて開始可能信号が H I 状態であると判定された後、ステップ S 1 5 1 0 にてラッチ済みステータス 1 1 3 に「1」が設定されるまでの間に開始可能信号が L O W 状態に立ち下がることはない。例えば、ステップ S 1 5 0 2 にて検知信号 S G 1 が L O W 状態となるまで待機している間、ステップ S 1 5 0 3 にて検知信号 S G 1 が H I 状態となるまで待機している間、及びステップ S 1 5 0 5、ステップ S 1 5 0 6 にて検知信号 S G 1 の H I 状態が 1 2 . 8 μ s 以上継続したと判定されるまで待機している間に開始可能信号が L O W 状態に立ち下がることはない。

【0 4 2 4】

また、ゲーム開始可能な期間であること、及びコントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 が L O W 状態から H I 状態に立ち上がることを一部の条件としてラッチ済みステータス 1 1 3 に「1」を設定する構成である。このため、ゲーム中にスタートレバー 4 1 の押下げ操作が開始され、当該押下げ操作が継続された状態でゲーム開始可能な期間となった場合には、当該押下げ操作を契機としてラッチ済みステータス 1 1 3 に「1」が設定されることない。本スロットマシン 1 0 では、ゲーム開始可能な状態において、スタートレバー 4 1 が操作されることを 1 つの条件として、ゲームが開始される。

【0 4 2 5】

次に、制御 I C 1 4 8 が当該制御 I C 1 4 8 の入力端子 T A 3 に入力されている乱数の数値情報を取得するタイミングについて、図 3 6 のタイムチャートを参照しながら説明する。図 3 6（a）は制御 I C 1 4 8 に入力されている検知信号 S G 1 の状態を示し、図 3 6（b）はコントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 の状態を示し、図 3 6（c）は乱数カウンタ 1 0 5 に記憶されている乱数の数値情報がラッチレジスタ 1 0 2 に書き込まれるタイミングを示し、図 3 6（d）はラッチ済みステータス 1 1 3 の状態を示し、図 3 6（e）は制御 I C 1 4 8 において開始指令設定処理が実行されるタイミ

10

20

30

40

50

ングを示し、図 3 6 (f) は制御 I C 1 4 8 が当該制御 I C 1 4 8 の入力端子 T A 3 に入力されている乱数の数値情報を取得するタイミングを示し、図 3 6 (g) は開始指令フラグ 1 4 4 c の状態を示し、図 3 6 (h) はゲーム開始可能な期間を示し、図 3 6 (i) はエラーカウンタ 1 4 4 b の状態を示す。

【 0 4 2 6 】

t 1 のタイミングでコントロール側 C P U 1 1 4 の入力端子 T B 1 のみにノイズが混入すると、図 3 6 (a) に示すように、コントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 が L O W 状態から H I 状態に立ち上がる。当該検知信号 S G 1 の H I 状態は t 3 のタイミングまで継続される。 t 1 のタイミングから 1 2 . 8 μ s 後のタイミングであるとともに t 3 のタイミングの前のタイミングである t 2 のタイミングにおいてコントロール側 C P U 1 1 4 はラッチレジスタ用 D - F F 1 0 2 a ~ 1 0 2 p の C L K 端子に対してラッチ信号を送信するとともに、ラッチ済みステータス 1 1 3 の T 端子 1 1 3 b に対してパルス信号を送信する。これにより、図 3 6 (c) に示すように、 t 2 のタイミングにおいて乱数カウンタ 1 0 5 に記憶されている乱数がラッチレジスタ 1 0 2 に書き込まれるとともに、図 3 6 (d) に示すように、ラッチ済みステータス 1 1 3 に「 1 」が設定される。

10

【 0 4 2 7 】

図 3 6 (e) に示すように、 t 3 のタイミングの後である t 4 のタイミングにて制御 I C 1 4 8 で開始指令設定処理が実行される。図 3 6 (a) に示すように、当該 t 4 のタイミングにおいて制御 I C 1 4 8 に入力されている検知信号 S G 1 は L O W 状態であるため、図 3 6 (g) に示すように、制御 I C 1 4 8 は t 4 のタイミングにおいて開始指令フラグ 1 4 4 c に「 1 」を設定しない。この場合、図 3 6 (d) に示すように、 t 4 のタイミングの後であるとともに t 3 のタイミングから 5 m s が経過したタイミングである t 5 のタイミングにおいてコントロール側 C P U 1 1 4 はラッチ済みステータス 1 1 3 を「 0 」クリアする。

20

【 0 4 2 8 】

図 3 6 (a) , (b) に示すように、 t 5 のタイミングの後である t 6 のタイミングにおいてスタートレバー 4 1 が押下げ操作されて制御 I C 1 4 8 及びコントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 が L O W 状態から H I 状態に立ち上がる。図 3 6 (e) に示すように、 t 6 のタイミングの後のタイミングであるとともに、 t 6 のタイミングから 1 2 . 8 μ s が経過した t 8 のタイミングの前である t 7 のタイミングにおいて開始指令設定処理が実行される。

30

【 0 4 2 9 】

当該 t 7 のタイミングにおいて、図 3 6 (a) に示すように制御 I C 1 4 8 に入力されている検知信号 S G 1 は H I 状態であるが、図 3 6 (d) に示すようにラッチ済みステータス 1 1 3 に「 1 」は設定されていないため、図 3 6 (g) に示すように当該 t 7 のタイミングにおいて制御 I C 1 4 8 は開始指令フラグ 1 4 4 c に「 1 」を設定しない。図 3 6 (i) に示すように、制御 I C 1 4 8 は t 7 のタイミングにおいてエラーカウンタ 1 4 4 b に「 1 」を加算する。

【 0 4 3 0 】

その後、 t 8 のタイミングにおいてコントロール側 C P U 1 1 4 が乱数カウンタ用 D - F F 1 0 2 a ~ 1 0 2 p の C L K 端子にラッチ信号を送信するとともにラッチ済みステータス 1 1 3 の T 端子 1 1 3 b にパルス信号を送信することにより、図 3 6 (c) に示すように乱数カウンタ 1 0 5 に記憶されている乱数がラッチレジスタ 1 0 2 に書き込まれるとともに、図 3 6 (d) に示すようにラッチ済みステータス 1 1 3 に「 1 」が設定される。

40

【 0 4 3 1 】

その後、図 3 6 (e) に示すように、 t 9 のタイミングで開始指令設定処理が実行される。当該 t 9 のタイミングにおいて、図 3 6 (a) に示すように制御 I C 1 4 8 に入力されている検知信号 S G 1 は H I 状態であるとともに、図 3 6 (d) に示すようにラッチ済みステータス 1 1 3 には「 1 」が設定されている。このため、図 3 6 (g) に示すように

50

、制御 I C 1 4 8 は当該 t 9 のタイミングにおいて開始指令フラグ 1 4 4 c に「1」を設定し、図 3 6 (i) に示すようにエラーカウンタ 1 4 4 b を「0」クリアする。

【0 4 3 2】

t 9 のタイミングの後である t 1 0 のタイミングで実行される通常処理において、制御 I C 1 4 8 は図 3 6 (g) に示すように開始指令フラグ 1 4 4 c を「0」クリアし、図 3 6 (h) に示すように開始可能信号を L O W 状態に立ち下げてゲーム開始可能な期間を終了させる。

【0 4 3 3】

コントロール側 C P U 1 1 4 は開始可能信号が立ち下がる t 9 のタイミングにおいて図 3 6 (d) に示すようにラッチ済みステータス 1 1 3 を「0」クリアする。また、制御 I C 1 4 8 は t 9 のタイミングにおいて実行される抽選処理において当該制御 I C 1 4 8 の入力端子 T A 3 に入力されている乱数の数値情報を取得する。

10

【0 4 3 4】

このように、コントロール側 C P U 1 1 4 のみに入るノイズを契機としてラッチ済みステータス 1 1 3 に「1」が設定された場合には、5 m s 後にラッチ済みステータス 1 1 3 が「0」クリアされる構成である。このため、ラッチ済みステータス 1 1 3 に「1」が設定されている状態でスタートレバー 4 1 が操作されて制御 I C 1 4 8 が古い乱数を取得する事態を回避することができる。

【0 4 3 5】

また、制御 I C 1 4 8 は当該制御 I C 1 4 8 に入力されている検知信号 S G 1 が H I 状態である場合には常にラッチ済みステータス 1 1 3 に「1」が設定されているか否かの判定を行う構成である。このため、スタート検出センサ 4 1 a から出力される検知信号 S G 1 の立ち上がり後、1 2 . 8 μ s が経過する前に開始指令設定処理が実行された場合においても、制御 I C 1 4 8 は今回のスタートレバー 4 1 の操作に対応する乱数を取得することができる。

20

【0 4 3 6】

次に、スタート検出センサ 4 1 a とコントロール側 C P U 1 1 4 の入力端子 T B 1 との接続が切断された状態でスタートレバー 4 1 が押下げ操作される場合について、図 3 7 のタイムチャートを参照しながら説明する。図 3 7 (a) は制御 I C 1 4 8 に入力されている検知信号 S G 1 を示し、図 3 7 (b) は制御 I C 1 4 8 にて実行される開始指令設定処理のタイミングを示し、図 3 7 (c) はエラーカウンタ 1 4 4 b の状態を示し、図 3 7 (d) は異常報知処理が実行されるタイミングを示す。ここで、スタート検出センサ 4 1 a とコントロール側 C P U 1 1 4 の入力端子 T B 1 との接続は切断されている。また、t 1 ~ t 4 のタイミングはゲーム開始可能な期間である。

30

【0 4 3 7】

図 3 7 (a) に示すように、t 1 のタイミングでスタートレバー 4 1 が操作されると、制御 I C 1 4 8 に入力されている検知信号 S G 1 が L O W 状態から H I 状態に立ち上がる。その後、図 3 7 (b) に示すように t 2 のタイミングと、当該 t 2 のタイミングから約 1 . 4 9 m s 後の t 3 のタイミングとにおいて開始指令設定処理が実行される。図 3 7 (a) に示すように t 2 ~ t 4 のタイミングにおいて制御 I C 1 4 8 に入力されている検知信号 S G 1 は H I 状態であるが、コントロール側 C P U 1 1 4 に入力されている検知信号 S G 1 が立ち上がらないため、ラッチ済みステータス 1 1 3 に「1」は設定されない。

40

【0 4 3 8】

このため、図 3 7 (c) に示すように t 2 のタイミングと t 3 のタイミングとのそれぞれにおいてエラーカウンタ 1 4 4 b に「1」が加算される。t 4 のタイミングにおいて実行される開始指令設定処理において、エラーカウンタ 1 4 4 b に「1」が加算され、エラーカウンタ 1 4 4 b の値が「3」となることにより、制御 I C 1 4 8 は図 3 7 (c) に示すように当該 t 4 のタイミングにおいてエラーカウンタ 1 4 4 b を「0」クリアし、図 3 7 (d) に示すように異常報知処理を実行することにより、ラッチ済みステータス 1 1 3 に「1」が設定されない状態となっていることを遊技ホールの管理者に対して報知する。

50

【0439】

このように、開始指令設定処理において、制御IC148に入力されている検知信号SG1がHI状態であると判定されるとともにラッチ済みステータス113に「1」が設定されていないと判定される事象が連続して3回発生した場合に異常報知処理を実行する構成である。このため、ラッチ済みステータス113に「1」が設定されない状態となり、スタートレバー41の操作に対応しない古い乱数を用いた役の当否判定が繰り返される事態を回避することができる。

【0440】

以上のとおり、コントロール側CPU114においてラッチ済みステータス113に「1」を設定するための条件として、ゲーム開始可能な期間であるという条件と、コントロール側CPU114に入力されている検知信号SG1の立ち上がりが検出されるという条件と、コントロール側CPU114に入力されている検知信号SG1のHI状態が立ち上がりの検出から12.8 μ s以上継続されるという条件が設定されている構成である。このため、制御IC148が開始指令設定処理において開始指令フラグ144cに「1」を設定するための条件は、制御IC148に入力されている検知信号SG1がHI状態であるという条件と、ラッチ済みステータス113に「1」が設定されている状態であるという条件とに絞られる。これにより、制御IC148が開始指令フラグ144cに「1」を設定するための処理負荷を低減することができる。

【0441】

また、コントロール側CPU114がラッチ済みステータス113に「1」を設定するタイミングをゲーム開始可能な期間のみに限定し、制御IC148は、当該制御IC148に入力されている検知信号SG1がHI状態であるという条件と、ラッチ済みステータス113に「1」が設定されているという条件が共に満たされた場合に、制御IC148の入力端子TA3に入力されている乱数の数値情報を取得する。このため、乱数カウンタ105に記憶されている乱数の数値情報がラッチレジスタ102に書き込まれる前に開始指令設定処理が実行される場合においても、制御IC148はスタートレバー41の操作に対応する乱数を取得することができる。

【0442】

制御IC148は、開始指令設定処理において、当該制御IC148に入力されている検知信号SG1がHI状態であることを1つの条件として、制御IC148の当該入力端子TA3に入力されている乱数の数値情報を取得し、ゲームを開始する。制御IC148がゲームを開始するタイミングにおいて、遊技者はスタートレバー41を押下げている状態であるため、各処理が行われるタイミングがずれたことに起因して制御IC148が乱数の数値情報を取得するタイミングが遅れたとしても、遊技者がスタートレバー41の押下げ操作を継続している状態でゲームを開始することができる。

【0443】

詳細には、遊技者がスタートレバー41の押下げ操作を開始した後、ラッチ済みステータス113に「1」が設定されるよりも前のタイミングで開始指令設定処理が実行された場合には、当該開始指令設定処理の次の回の開始指令設定処理において開始指令フラグ144cに「1」が設定されて、ゲームが開始される。

【0444】

このため、遊技者がスタートレバー41を操作してから最初に実行される開始指令設定処理で開始指令フラグ144cに「1」が設定されてゲームが開始される場合と、遊技者がスタートレバー41を操作してから2回目に実行される開始指令設定処理で開始指令フラグ144cに「1」が設定されてゲームが開始される場合とがある。2回目の開始指令設定処理で開始指令フラグ144cに「1」が設定される場合には、最初の開始指令設定処理で開始指令フラグ144cに「1」が設定される場合よりもゲームが開始されるタイミングが遅れる。

【0445】

しかし、いずれの場合においても、ゲームが開始されるタイミングにおいて、遊技者は

10

20

30

40

50

スタートレバー４１の押下げ操作を継続している状態である。このため、遊技者によるスタートレバー４１の押下げ操作が終了した後にゲームが開始され、ゲームの開始タイミングについて遊技者に違和感を与えることを回避することができる。

【０４４６】

また、ラッチ済みステータス１１３に「１」が設定されてから５ｍｓが経過したタイミングにおいて、コントロール側ＣＰＵ１１４がラッチ済みステータス１１３を「０」クリアする構成とすることにより、ノイズを契機としてラッチ済みステータス１１３に「１」が設定された状態となり、当該状態が維持されたままスタートレバー４１が操作されて制御ＩＣ１４８が古い乱数を取得することを回避することができる。

【０４４７】

コントロール側ＣＰＵ１１４は、ゲーム開始可能な状態であること、及びコントロール側ＣＰＵ１１４において検知信号ＳＧ１の立ち上がりが検出されることをラッチレジスタ用Ｄ－ＦＦ１０２ａ～１０２ｐのＣＬＫ端子に対してパルス信号を送信するための条件の一部としている。このため、遊技者がゲーム中からスタートレバー４１の押下げ操作を継続し、スタートレバー４１が押下げられた状態でゲーム開始可能な期間の開始タイミングを迎えても、当該開始タイミングの直後にゲームが開始されることはない。ゲーム開始可能な期間内において、スタートレバー４１が操作された場合においてのみ、ゲームが開始される態様とすることができる。

【０４４８】

<第４の実施形態>

本実施形態におけるハード乱数回路１４６は２つのラッチレジスタ４０７、４０８（図３９）を備えている。２つのラッチレジスタ４０７、４０８には、異なるタイミングで異なる乱数の数値情報が書き込まれる。２つのラッチレジスタ４０７、４０８に書き込まれた２つの乱数の数値情報は、異なる抽選に用いられる。なお、上記第１の実施形態と同一の構成については基本的にその説明を省略する。

【０４４９】

先ず図３８を参照しながら、本実施形態において入賞となる図柄の組合せと、入賞となった場合に付与される特典との対応関係について、上記第１の実施形態における対応関係（図４）とは異なる点を説明する。

【０４５０】

本実施形態では、チェリー役として第１チェリー役と第２チェリー役とが存在する。先ず第１チェリー役について説明する。本実施形態において、第１チェリー当選となった場合には、遊技者にとって有利なＡＴ状態ＳＴ３（図４７）の準備状態ＳＴ３１（図４７）となる。本実施形態において第１チェリー当選となり、さらに第１チェリー入賞となった場合には、遊技媒体の付与が行われる。つまり、第１チェリー入賞は小役入賞である。

【０４５１】

詳細には、メインラインＭＬ上において左リール３２Ｌの停止図柄が「チェリー」図柄となった場合、中リール３２Ｍの停止図柄及び右リール３２Ｒの停止図柄が「チェリー」図柄以外の図柄（「ベル」図柄、「スイカ」図柄、「リプレイ」図柄、「赤７」図柄、及び「白７」図柄）のいずれであったとしても第１チェリー入賞となる。第１チェリー入賞となった場合における遊技媒体の付与対象数は、ＢＢ状態以外の遊技状態であれば「２」となる。一方、第１チェリー入賞はＢＢ状態においては成立対象から除外される。

【０４５２】

一方、第１チェリー当選となり、第１チェリー入賞とならなかった場合には、遊技媒体の付与が行われない。この場合、メインラインＭＬ上における左リール３２Ｌの停止図柄と、中リール３２Ｍの停止図柄と、右リール３２Ｒの停止図柄との組合せは、この場合のみにおいて揃う停止図柄の組合せである。このため、遊技者は停止図柄の組合せを見ることにより、第１チェリー当選となったこと、及び第１チェリー入賞とならなかったことを把握することができる。

【０４５３】

10

20

30

40

50

ここで、A T 状態 S T 3 が継続するゲーム数として設定されているゲーム数を継続可能ゲーム数とする。A T 状態 S T 3 ではない状態において第 1 チェリー当選となった場合には、継続可能ゲーム数として「30」が設定される。また、A T 状態 S T 3 において第 1 チェリー当選となった場合には、設定されている継続可能ゲーム数に「30」が加算される。A T 状態 S T 3 の準備状態 S T 3 1 において、第 2 R T モードへ移行した場合に A T 状態 S T 3 のベース状態 S T 3 2（図 47）となる。継続可能ゲーム数は準備状態 S T 3 1 である間は減算されず、ベース状態 S T 3 2 となった場合に 1 ゲームが終了する度に「1」が減算される。当該 A T 状態 S T 3 の詳細については後述する。

【0454】

次に、第 2 チェリー役について説明する。本実施形態において、第 2 チェリー当選となった場合には、遊技者にとって有利な A T 状態 S T 3（図 47）の準備状態 S T 3 1（図 47）となる。本実施形態において第 2 チェリー当選となり、さらに第 2 チェリー入賞となった場合には、遊技媒体の付与が行われる。つまり、第 2 チェリー入賞は小役入賞である。

【0455】

詳細には、メインライン M L 上において左リール 3 2 L の停止図柄が「チェリー」図柄であり、中リール 3 2 M の停止図柄が「チェリー」図柄であり、右リール 3 2 R の停止図柄が「チェリー」図柄である場合、第 2 チェリー入賞となる。第 2 チェリー入賞となった場合における遊技媒体の付与対象数は、B B 状態以外の遊技状態であれば「2」となる。一方、第 2 チェリー入賞は B B 状態においては成立対象から除外される。

【0456】

一方、第 2 チェリー当選となり、第 2 チェリー入賞とならなかった場合には、遊技媒体の付与が行われない。この場合、メインライン M L 上における左リール 3 2 L の停止図柄と、中リール 3 2 M の停止図柄と、右リール 3 2 R の停止図柄との組合せは、この場合のみにて揃う停止図柄の組合せである。このため、遊技者は停止図柄の組合せを見ることにより、第 2 チェリー当選となったこと、及び第 2 チェリー入賞とならなかったことを把握することができる。

【0457】

A T 状態 S T 3 ではない状態において第 2 チェリー当選となった場合には、継続可能ゲーム数として「300」が設定される。また、A T 状態 S T 3 において第 1 チェリー当選となった場合には、設定されている継続可能ゲーム数に「300」が加算される。当該 A T 状態 S T 3 の詳細については後述する。

【0458】

次に、図 39 を参照しながら、本実施形態の主制御基板 141 の構成について、上記第 1 の実施形態の主制御基板 141（図 6）とは異なる点を説明する。図 39 は、本実施形態における主制御基板 141 の構成を示すブロック図である。

【0459】

図 39 に示すように、主側 M P U 142 は制御 I C 148 とハード乱数回路 146 とを備えている。まず制御 I C 148 の構成について説明する。制御 I C 148 は、当該制御 I C 148 により実行される各種の制御プログラムや固定値データを記憶した主側 R O M 143 と、当該主側 R O M 143 内に記憶される制御プログラムの実行に際して各種のデータ等を一時的に記憶するためのメモリである主側 R A M 144 とを備えている。そして、本実施形態における主側 R A M 144 は、開始可能フラグ 144 a と、信号記憶フラグ 144 d と、第 1 開始指令フラグ 144 g と、第 2 開始指令フラグ 144 h とを備えている。また、主側 R A M 144 は図示しない加算用乱数カウンタを備えている。当該加算用乱数カウンタでは加算抽選に用いられる加算用乱数が更新されている。主側 R A M 144 の加算用乱数カウンタは、更新タイミングとなる度に前回値に「1」が加算され、最大値である「65535」に達した後「0」に戻るループカウンタである。制御 I C 148 は、1.49ms 毎に実行するタイマ割込み処理（図 8）において加算用乱数を更新する。加算抽選は、A T 状態 S T 3 のベース状態 S T 3 2 で行われるゲームにおいて、スイカ役

10

20

30

40

50

に当選した場合に行われ、当該加算抽選において当選した場合には継続可能ゲーム数が加算される。

【0460】

図39に示すように、スタート検出センサ41aと制御IC148とは1本の信号線で接続されている。スタート検出センサ41aからは検知信号SG2が出力されている。当該検知信号SG2は、スタートレバー41が操作されていない状態ではLOW状態であり、スタートレバー41が押下げ操作された場合にHI状態となる信号である。

【0461】

第1開始指令フラグ144gは、制御IC148に入力されている検知信号SG2の立ち上がりが検出されることを1つの条件として「1」が設定されるフラグである。制御IC148は、第1開始指令フラグ144gに「1」が設定されていることを1つの条件として1つ目の乱数である第1乱数の数値情報を取得する。また、第2開始指令フラグ144hは、制御IC148に入力されている検知信号SG2の立ち下がりが検出されることを1つの条件として「1」が設定されるフラグである。制御IC148は、第2開始指令フラグ144hに「1」が設定されることを契機として2つ目の乱数である第2乱数の数値情報を取得する。

【0462】

なお、本実施形態の主側RAM144は、上記第1の実施形態の主側RAM144とは異なり、エラーカウンタ144b（図5）及び開始指令フラグ144c（図5）を備えていない。

【0463】

次に、ハード乱数回路146の構成について説明する。図39に示すように、本実施形態のハード乱数回路146は、乱数カウンタ105を備えている更新回路101と、乱数カウンタ105に記憶されている乱数の数値情報が一時的に書きこまれるラッチレジスタ407、408と、入力信号がHI状態に立ち上がり、当該HI状態が12.8μs継続した場合にラッチレジスタ407、408に対してラッチ信号を送信する管理回路403、404と、を備えている。詳細には、本実施形態のハード乱数回路146は、ラッチレジスタとして第1ラッチレジスタ407及び第2ラッチレジスタ408を備えているとともに、管理回路として第1管理回路403及び第2管理回路404を備えている。

【0464】

図39に示すように、スタート検出センサ41aから出る1本の信号線は主制御基板141上の2つの分岐点171、172において分岐している。詳細には、スタート検出センサ41aから出た信号線は主制御基板141上の第1分岐点171にて2本に分岐している。第1分岐点171にて分岐した信号線の一方は制御IC148の入力端子TA1に接続されている。このため、制御IC148の入力端子TA1にはスタート検出センサ41aから出力されている検知信号SG2が入力されている。

【0465】

また、第1分岐点171で分岐した信号線の他方は主制御基板141上の第2分岐点172にて2本に分岐している。第2分岐点172にて分岐した信号線の一方は第1管理回路403に接続されているとともに、第2分岐点172にて分岐した信号線の他方は主制御基板141上に配置されている反転回路431を介して第2管理回路404に接続されている。このため、第1管理回路403には検知信号SG2が入力されているとともに、第2管理回路404には検知信号SG2が反転することにより生成される反転検知信号SG3が入力されている。

【0466】

第1管理回路403は0.1μs単位で設定値から「1」が減算されるタイマカウンタを備えているハード回路である。当該タイマカウンタには予め「128」が設定されている。第1管理回路403では、当該第1管理回路403に入力されている信号がLOW状態からHI状態に立ち上がった場合にタイマカウンタによるカウントダウンが開始される。当該タイマカウンタによるカウントダウンは第1管理回路403に入力されている検知

信号SG2がHI状態を維持している場合にタイマカウンタの値が「0」となるまで継続される。そして、タイマカウンタの値が「0」となった場合に第1管理回路403から第1ラッチレジスタ407に対してラッチ信号が送信される。この場合、タイマカウンタはリセットされて初期値である「128」が設定されている状態となる。タイマカウンタがリセットされた場合、第1管理回路403に入力されている検知信号SG2が再び立ち上がるまで初期値が設定されている状態が維持される。また、第1管理回路403に入力されている検知信号SG2がLOW状態からHI状態に立ち上がることでタイマカウンタによるカウントダウンが開始され、当該タイマカウンタの値が「0」となる前に検知信号SG2がLOW状態に立ち下がった場合には、タイマカウンタによるカウントダウンが停止する。この場合、タイマカウンタはリセットされて初期値が設定されている状態となる。

10

【0467】

第2管理回路404は上述した第1管理回路403と同じ構成である。当該第2管理回路404には反転検知信号SG3が入力されている。このため、反転検知信号SG3がHI状態に立ち上がり、当該HI状態が12.8μs維持されたタイミングにおいて第2管理回路404から第2ラッチレジスタ408に対してラッチ信号が出力される。

【0468】

また、本実施形態における更新回路101は上記第1の実施形態における更新回路101と同じ構成である。具体的には、更新回路101はクロック回路104と乱数カウンタ105とを備えている。クロック回路104は16MHzのクロック信号を出力する。そして、乱数カウンタ105に記憶されている乱数の数値情報は当該クロック信号が立ち上がるタイミングにおいて更新される。また、乱数カウンタ105は16個の乱数カウンタ用D-FF105a~105p(図6)から構成されており、2バイトの記憶領域を備えている。乱数カウンタ105に記憶される乱数は16桁の2進数である。

20

【0469】

また、第1ラッチレジスタ407と第2ラッチレジスタ408とのそれぞれは、上記第1の実施形態におけるラッチレジスタ102と同じ構成である。具体的には、第1ラッチレジスタ407及び第2ラッチレジスタ408はそれぞれ16個のD-FFから構成されており、2バイトの記憶領域を備えている。第1ラッチレジスタ407を構成しているD-FFを第1ラッチ用D-FF407a~407pとするとともに、第2ラッチレジスタ408を構成しているD-FFを第2ラッチ用D-FF408a~408pとする。第1ラッチレジスタ407及び第2ラッチレジスタ408のそれぞれには16桁の2進数が記憶される。

30

【0470】

乱数カウンタ用D-FF105a~105pのQ端子から出る1本の信号線は途中で2本に分岐しており、分岐後の一方の信号線は第1ラッチレジスタ用D-FF407a~407pのD端子に接続されているとともに、分岐後の他方の信号線は第2ラッチレジスタ用D-FF408a~408pのD端子に接続されている。詳細には、乱数カウンタ105においてn桁目の数値情報を記憶する乱数カウンタ用D-FF105a~105pのQ端子から出る1本の信号線は、第1ラッチレジスタ407においてn桁目の数値情報を記憶する第1ラッチ用D-FF407a~407pのD端子と、第2ラッチレジスタ408においてn桁目の数値情報を記憶する第2ラッチ用D-FF408a~408pのD端子と、に接続されている。ここで、nは1~16の自然数である。

40

【0471】

第1ラッチ用D-FF407a~407pのCLK端子は第1管理回路403に接続されているとともに、第2ラッチ用D-FF408a~408pのCLK端子は第2管理回路404と接続されている。詳細には、第1管理回路403から出る1本の信号線が16本に分岐して第1ラッチ用D-FF407a~407pのCLK端子に接続されているとともに、第2管理回路404から出る1本の信号線が16本に分岐して第2ラッチ用D-FF408a~408pのCLK端子に接続されている。また、図39に示すように、第1ラッチ用D-FF407a~407pのQ端子は制御IC148の入力端子TA8に接

50

続されているとともに、第2ラッチ用D-F F 4 0 8 a ~ 4 0 8 p のQ端子は制御I C 1 4 8 の入力端子T A 9 に入力されている。

【0 4 7 2】

このため、第1管理回路4 0 3 から第1ラッチ用D-F F 4 0 7 a ~ 4 0 7 p のC L K 端子に対してラッチ信号が送信されることにより、乱数カウンタ1 0 5 に記憶されている乱数の数値情報が第1ラッチレジスタ4 0 7 に書き込まれるとともに、制御I C 1 4 8 の入力端子T A 8 に対して出力される。また、第2管理回路4 0 4 から第2ラッチ用D-F F 4 0 8 a ~ 4 0 8 p のC L K 端子に対してラッチ信号が送信されることにより、乱数カウンタ1 0 5 に記憶されている乱数の数値情報が第2ラッチレジスタ4 0 8 に書き込まれるとともに、制御I C 1 4 8 の入力端子T A 9 に対して出力される。

10

【0 4 7 3】

スタート検出センサ4 1 a から出力されている検知信号S G 2 の状態と第1管理回路4 0 3 及び第2管理回路4 0 4 からラッチ信号が出力されるタイミングとの関係について、図4 0 のタイムチャートを参照しながら説明する。図4 0 (a) はスタートレバー4 1 の状態を示し、図4 0 (b) は第1管理回路4 0 3 に入力されている検知信号S G 2 の状態を示し、図4 0 (c) は第1管理回路4 0 3 におけるタイマカウンタの状態を示し、図4 0 (d) は第1管理回路4 0 3 が第1ラッチレジスタ4 0 7 にラッチ信号を送信するタイミングを示し、図4 0 (e) は第2管理回路4 0 4 に入力されている反転検知信号S G 3 の状態を示し、図4 0 (f) は第2管理回路4 0 4 におけるタイマカウンタの状態を示し、図4 0 (g) は第2管理回路4 0 4 が第2ラッチレジスタ4 0 8 にラッチ信号を送信するタイミングを示す。

20

【0 4 7 4】

図4 0 (a) に示すようにt 1 のタイミングにおいてスタートレバー4 1 が押下げ操作されると、図4 0 (b) に示すように、第1管理回路4 0 3 に入力されている検知信号S G 2 がL O W 状態からH I 状態に立ち上がる。そして、図4 0 (c) に示すように、当該t 1 のタイミングで第1管理回路4 0 3 におけるタイマカウンタによる時間のカウントが開始される。当該タイマカウンタでは、0 . 1 μ s 毎に初期値の「1 2 8」から「1」が減算される。また、図4 0 (e) に示すように、t 1 のタイミングにおいて第2管理回路4 0 4 に入力されている反転検知信号S G 3 はH I 状態からL O W 状態に立ち下がる。

【0 4 7 5】

図4 0 (b) に示すよう、第1管理回路4 0 3 に入力されている検知信号S G 2 のH I 状態はt 1 のタイミングからt 3 のタイミングまで継続される。ここで、t 3 のタイミングはt 1 のタイミングから1 2 . 8 μ s が経過したt 2 のタイミングよりも後のタイミングである。このため、図4 0 (c) に示すように、第1管理回路4 0 3 におけるタイマカウンタによる時間のカウントはt 1 のタイミングから継続され、t 1 のタイミングから1 2 . 8 μ s が経過したt 2 のタイミングにおいて第1管理回路4 0 3 におけるタイマカウンタの値が「0」となる。第1管理回路4 0 3 の値が「0」となるt 2 のタイミングにおいて、図4 0 (d) に示すように、第1管理回路4 0 3 が第1ラッチレジスタ4 0 7 に対してラッチ信号を送信する。これにより、t 2 のタイミングにおいて乱数カウンタ1 0 5 に記憶されている乱数の数値情報が第1乱数の数値情報として第1ラッチレジスタ4 0 7

40

【0 4 7 6】

図4 0 (a) に示すようにt 3 のタイミングにおいてスタートレバー4 1 の押下げ操作が終了すると、図4 0 (b) に示すように、第1管理回路4 0 3 に入力されている検知信号S G 2 がH I 状態からL O W 状態に立ち下がる。そして、図4 0 (e) に示すように、当該t 3 のタイミングにて第2管理回路4 0 4 に入力されている反転検知信号S G 3 がL O W 状態からH I 状態に立ち上がる。これにより、図4 0 (f) に示すように、第2管理回路4 0 4 におけるタイマカウンタによる時間のカウントが開始される。

【0 4 7 7】

図4 0 (e) に示すよう、第2管理回路4 0 4 に入力されている反転検知信号S G 3 の

50

H I 状態は t 4 のタイミングにおいても継続されている。ここで、t 4 のタイミングは t 3 のタイミングから 12. 8 μ s が経過したタイミングである。このため、図 40 (f) に示すように、第 2 管理回路 404 におけるタイマカウンタによる時間のカウントは t 3 のタイミングから継続され、t 3 のタイミングから 12. 8 μ s が経過した t 4 のタイミングにおいて第 2 管理回路 404 におけるタイマカウンタの値が「0」となる。第 2 管理回路 404 の値が「0」となる t 4 のタイミングにおいて、図 40 (g) に示すように、第 2 管理回路 404 が第 2 ラッチレジスタ 408 に対してラッチ信号を送信する。これにより、t 4 のタイミングにおいて乱数カウンタ 105 に記憶されている乱数の数値情報が第 2 乱数の数値情報として第 2 ラッチレジスタ 408 に書き込まれる。

【0478】

遊技者がスタートレバー 41 を一度押下げ操作すると、スタート検出センサ 41 a から出力されている検知信号 S G 2 が L O W 状態から H I 状態に立ち上がり、当該 H I 状態が 12. 8 μ s 以上維持された後に L O W 状態に戻るという t 1 ~ t 4 の動作が行われる。t 1 ~ t 4 の動作により、第 1 ラッチレジスタ 407 に第 1 乱数が書き込まれるとともに、第 2 ラッチレジスタ 408 に第 2 乱数が書き込まれる。

【0479】

このように、第 1 乱数の数値情報は第 1 管理回路 403 に入力されている検知信号 S G 2 が立ち上がることを 1 つの条件として第 1 ラッチレジスタ 407 に書き込まれる乱数の数値情報である。換言すれば、第 1 乱数は遊技者によるスタートレバー 41 の押下げ操作が開始されたタイミングに対応する乱数である。これに対して、第 2 乱数の数値情報は第 2 管理回路 404 に入力されている反転検知信号 S G 3 が立ち上がることを 1 つの条件として第 2 ラッチレジスタ 408 に書き込まれる乱数の数値情報である。換言すれば、第 2 乱数は遊技者によるスタートレバー 41 の押下げ操作が終了したタイミングに対応する乱数である。

【0480】

制御 I C 148 は、当該制御 I C 148 に入力されている検知信号 S G 2 の立ち上がりのタイミングにおいて制御 I C 148 の入力端子に入力されている第 1 乱数の数値情報を取得するとともに、当該制御 I C 148 に入力されている検知信号 S G 2 の立ち下がりのタイミングにおいて制御 I C 148 の入力端子に入力されている第 2 乱数の数値情報を取得する。これにより、遊技者がスタートレバー 41 を 1 回操作する間に、制御 I C 148 は異なる 2 つの乱数を取得することができる。

【0481】

遊技者によるスタートレバー 41 の押下げ操作は人の動作であるため、スタートレバー 41 が押下げられている状態が継続する時間は毎回異なる。このため、制御 I C 148 は、1 つのゲームにおいて、第 1 乱数の数値情報を用いる抽選に加えて、当該第 1 乱数とは非同期の乱数である第 2 乱数の数値情報を用いる抽選を行うことができる。

【0482】

次に、本実施形態の開始指令設定処理について、図 41 を参照しながら説明する。当該開始指令設定処理は、タイマ割込み処理（図 8）のステップ S 206 にて実行される処理である。

【0483】

先ずステップ S 1601 では、開始可能フラグ 144 a に「1」が設定されているか否かについて判定することにより、ゲーム開始可能な期間であるか否かについて判定する。ゲーム開始可能な期間である場合（ステップ S 1601：YES）には、ステップ S 1602 にて、信号記憶フラグ 144 d に「1」が設定されているか否かについて判定する。ステップ S 1602 にて信号記憶フラグ 144 d に「1」が設定されていない場合には、ステップ S 1603 にて制御 I C 148 に入力されている検知信号 S G 2 が H I 状態であるか否かについて判定する。

【0484】

ステップ S 1603 にて検知信号 S G 2 が L O W 状態であることは、前回の開始指令設

10

20

30

40

50

定処理においてLOW状態であった検知信号SG2の立ち上がりが検出されなかったことを意味する。この場合には、信号記憶フラグ144dは既に「0」であるため、そのまま本開始指令設定処理を終了する。

【0485】

ステップS1603にて検知信号SG2がHI状態であることは、前回の開始指令設定処理においてLOW状態であった検知信号SG2の立ち上がりが検出され、制御IC148が第1乱数の数値情報を取得する条件が整ったことを意味する。この場合は、ステップS1604にて信号記憶フラグ144dに「1」を設定し、ステップS1605にて第1開始指令フラグ144gに「1」を設定して、本開始指令設定処理を終了する。

【0486】

ステップS1602にて信号記憶フラグ144dに「1」が設定されている場合には、ステップS1606にて制御IC148に入力されている検知信号SG2がLOW状態であるか否かについて判定する。ステップS1606にて検知信号SG2がHI状態であることは、前回の開始指令設定処理にてHI状態だった検知信号SG2の立ち下がりが検出されなかったことを意味する。信号記憶フラグ144dには既に「1」が設定されているため、そのまま本開始指令設定処理を終了する。

【0487】

ステップS1606にて検知信号SG2がLOW状態であることは、前回の開始指令設定処理においてHI状態であった検知信号SG2の立ち下がりが検出され、制御IC148が第2乱数の数値情報を取得する条件が整ったことを意味する。この場合は、ステップS1607にて信号記憶フラグ144dを「0」クリアし、ステップS1608にて第2開始指令フラグ144hに「1」を設定して、本開始指令設定処理を終了する。

【0488】

ステップS1601にて開始可能フラグ144aに「1」が設定されていないことは、ゲーム開始可能な状態ではないことを意味する。この場合には、制御IC148に入力されている検知信号SG2の状態に応じて信号記憶フラグ144dに設定されている数値情報を更新する処理のみを実行して、本開始指令設定処理を終了する。制御IC148にて実行される本開始指令設定処理では、ゲーム開始可能な状態において行われるスタートレバー41の操作によって、第1開始指令フラグ144g及び第2開始指令フラグ144hに「1」がセットされない構成である。このため、ゲーム開始可能な状態において行われるスタートレバー41の操作を無効とすることができる。

【0489】

具体的には、ステップS1609にて制御IC148に入力されている検知信号SG2がLOW状態である場合には、ステップS1610にて信号記憶フラグ144dを「0」クリアして、本開始指令設定処理を終了する。また、ステップS1609にて制御IC148に入力されている検知信号SG2がHI状態である場合には、ステップS1611にて信号記憶フラグ144dに「1」を設定して、本開始指令設定処理を終了する。

【0490】

このように、制御IC148において検知信号SG2の立ち上がりが検出された場合に第1開始指令フラグ144gに「1」を設定するとともに、制御IC148において検知信号SG2の立ち下がりが検出された場合に第2開始指令フラグ144hに「1」を設定する。開始指令設定処理は約1.49ms周期で実行される処理である。これに対して、遊技者によるスタートレバー41の押下げ操作は人の動作であるため、スタートレバー41の押下げ操作が開始されてから終了するまでの時間は1.49msよりも長いと考えられる。

【0491】

スタートレバー41の押下げ操作が1.49ms以上である場合には、押下げ操作が開始されてから最初の開始指令設定処理において検知信号SG2の立ち上がりが検出されるとともに、次回以降の開始指令設定処理において検知信号SG2の立ち下がりが検出される。これにより、制御IC148はスタートレバー41の1回の押下げ操作によって2つ

10

20

30

40

50

の同期しない乱数の数値情報を取得することができる。

【0492】

なお、開始指令設定処理が実行された後、次の開始指令設定処理が実行されるまでの短い間に、制御IC148に入力されている検知信号SG2の立ち上がり立ち下がりとの両方が起こる短いノイズが混入しても、当該ノイズを契機として第1開始指令フラグ144g及び第2開始指令フラグ144hに「1」が設定されることはない。

【0493】

詳細には、ノイズが混入する直前に実行される開始指令設定処理において、制御IC148の入力端子TA1に入力されている検知信号SG2はLOW状態であるため、当該開始指令設定処理において信号記憶フラグ144dは「0」となる。また、ノイズが混入した直後に実行される開始指令設定処理において、制御IC148の入力端子TA1に入力されている検知信号SG2はLOW状態に戻っているため、当該開始指令設定処理において信号記憶フラグ144dは「0」のまま変化しない。

【0494】

ノイズが混入する前後の開始指令設定処理において、信号記憶フラグ144dの値が変化しないため、当該ノイズの混入により第1開始指令フラグ144g及び第2開始指令フラグ144hに「1」が設定されることはない。

【0495】

次に、制御IC148にて実行される通常処理について図42のフローチャートを参照しながら説明する。

【0496】

ステップS1701～ステップS1703では、上記第1の実施形態のステップS401～ステップS403と同じ処理が実行される。具体的には、ステップS1701にて次のタイマ割込みを許可する割込み許可処理を実行し、ステップS1702にて開始待ち処理を実行する。

【0497】

ここで、本実施形態の開始待ち処理の中でメダル返却処理が実行される場合には、当該メダル返却処理の開始タイミングにおいて制御IC148が開始可能フラグ144a（図39）、第1開始指令フラグ144g（図39）及び第2開始指令フラグ144h（図39）を「0」クリアする。メダル返却処理の開始タイミングにおいて開始可能フラグ144aを「0」クリアすることにより、ゲーム開始可能な期間が終了する。これにより、メダルが返却されたにも関わらず、開始指令設定処理（図41）において開始指令フラグ144cに「1」が設定され得る状態となることを回避することができる。また、メダル返却処理の開始タイミングにおいて第1開始指令フラグ144g及び第2開始指令フラグ144hを「0」クリアすることにより、メダルが返却された後、再度メダルのベット数が規定数に到達したタイミングにおいて、スタートレバー41の操作が行われる前にゲームが開始される事態を回避することができる。

【0498】

通常処理（図42）の説明に戻り、ステップS1702にて開始待ち処理を実行した後、ステップS1703にて、メダルのベット数が規定数に達しているか否かについて判定する。メダルのベット数が規定数に達していない場合（ステップS1703：NO）にはステップS1702の開始待ち処理に戻る。

【0499】

ベット数が規定数に達している場合（ステップS1703：YES）には、ゲーム開始可能な状態となっているため、ステップS1704にて、開始可能フラグ144aに「1」が設定されているか否かについて判定する。開始可能フラグ144aに「1」が設定されていない場合（ステップS1704：NO）には、ステップS1705にて、開始可能フラグ144aに「1」を設定する。ステップS1704にて否定判定を行った後、又はステップS1705にて開始可能フラグ144aに「1」を設定した後、ステップS1706では、第1開始指令フラグ144gに「1」が設定されているか否かについて判定す

る。第1開始指令フラグ144gに「1」が設定されていない場合（ステップS1706：NO）には、ステップS1702の開始待ち処理に戻る。第1開始指令フラグ144gに「1」が設定されている場合（ステップS1706：YES）には、制御IC148に入力されている検知信号SG2の立ち上がりが検出されたことを意味するため、ステップS1707にて制御IC148の入力端子TA8に入力されている第1乱数の数値情報を取得する。制御IC148は当該第1乱数を役の当否判定に用いる。

【0500】

その後、ステップS1708～ステップS1711では、直前のステップS1707にて取得した第1乱数がどのような値であっても必要となる処理を実行する。具体的には、ステップS1708にて第1開始指令フラグ144gを「0」クリアし、ステップS1709にて受付禁止処理を行うことにより投入されたメダルがメダル受け皿59へ排出される状態とする。そして、ステップS1710では第1リール制御処理を実行する。

10

【0501】

第1リール制御処理では、上述した第1の実施形態の通常処理（図10）におけるリール制御処理（ステップS412）の最初に実行される回転開始処理が実行される。当該回転開始処理では、前回のゲームで役の抽選処理（図43）の結果に対応するリール32L、32M、32Rの回転が開始された時点から予め定めたウェイト時間（例えば4.1秒）が経過したか否かを確認し、経過していない場合にはウェイト時間が経過するまで待機する。役の抽選処理の詳細については後述する。

【0502】

20

ウェイト時間が経過した場合には、次のゲームのためのウェイト時間を再設定するとともに、主側RAM144に設けられたモータ制御格納エリアに回転開始情報をセットする。かかる処理を行うことにより、タイマ割込み処理（図8）におけるステップS207のステップングモータ制御処理にてステップングモータの加速処理が開始され、各リール32L、32M、32Rが回転を開始する。

【0503】

本実施形態における通常処理（図42）の説明に戻り、ステップS1710にて第1リール制御処理を実行した後、ステップS1711では待機期間の設定を行う。ここで、待機期間の開始タイミングは第1リール制御処理（ステップS1710）にて各リール32L、32M、32Rの回転が開始されるタイミングであるとともに、当該待機期間の終了タイミングは各リール32L、32M、32Rの回転開始から一定の時間が経過して、各リール32L、32M、32Rが定速回転を開始するタイミングよりも遅いタイミングである。待機期間は、ステップS1711にて第1リール制御処理が実行されてから各リールが定速回転するようになるまでの時間である。当該待機期間の具体的な長さは、設計段階において実験によって決定される。

30

【0504】

続くステップS1712では、主側RAM144における加算用乱数カウンタ（図示略）から加算抽選に用いる加算用乱数を取得し、ステップS1713にて第2開始指令フラグ144hに「1」が設定されるまで待機する。このように、待機期間を設定した後、第2開始指令フラグ144hに「1」が設定されるまでの間に加算用乱数を取得する処理構成とすることにより、加算抽選の直前で加算用乱数を取得する構成と比較して、制御IC148の処理負荷を分散させることができる。

40

【0505】

ステップS1713にて第2開始指令フラグ144hに「1」が設定された場合には、制御IC148に入力されている検知信号SG2の立ち下がりが検出されたことを意味する。制御IC148に入力されている検知信号SG2が立ち下がるタイミングは、第2管理回路404に入力されている反転検知信号SG3が立ち上がるタイミングである。当該反転検知信号SG3の立ち上がりが検出されることを1つの条件として乱数カウンタ105に記憶されている乱数の数値情報が第2ラッチレジスタ408に書き込まれる。

【0506】

50

この場合、制御 I C 1 4 8 は、ステップ S 1 7 1 4 にて開始可能フラグ 1 4 4 a を「0」クリアする。これにより、今回のゲームが終了し、ステップ S 1 7 0 5 にて再び開始可能フラグ 1 4 4 a に「1」が設定されるまで、開始指令設定処理（図 4 1）において第 1 開始指令フラグ 1 4 4 g 及び第 2 開始指令フラグ 1 4 4 h に「1」が設定されない状態となる。その後、ステップ S 1 7 1 5 では制御 I C 1 4 8 の入力端子 T A 9 に入力されている第 2 乱数の数値情報を取得し、ステップ S 1 7 1 6 にて第 2 開始指令フラグ 1 4 4 h を「0」クリアする。

【0507】

続くステップ S 1 7 1 7 では、今回のゲームにおける役の抽選処理を実行する。そして、ステップ S 1 7 1 8 では、ステップ S 1 7 1 2 にて設定した待機期間が終了したか否かについて判定し、待機期間が終了して各リール 3 2 L, 3 2 M, 3 2 R の回転速度が一定となるまで待機する。そして、待機期間が終了した場合（ステップ S 1 7 1 8 : Y E S）には、ステップ S 1 7 1 9 にて第 2 リール制御処理を実行する。

【0508】

ここで、ステップ S 1 7 1 9 にて実行される第 2 リール制御処理について説明する。先ず制御 I C 1 4 8 は、各ストップボタン 4 2 ~ 4 4 の図示しないランプを点灯表示することにより、停止指令が発生させることが可能となったことを遊技者等に報知する。その後、制御 I C 1 4 8 は、回転中のリールと対応するストップボタン 4 2 ~ 4 4 が操作された場合に停止指令コマンドをセットして、当該回転中のリールを停止させるための停止制御処理を全リール 3 2 L, 3 2 M, 3 2 R が停止するまで行う。

【0509】

停止制御処理において、停止指令が発生した場合、すなわち回転中のリールと対応するストップボタンが操作された場合には、いずれのストップボタン 4 2 ~ 4 4 が操作されて停止指令が発生したのかをサブ側 M P U 1 5 2 に認識させるための停止コマンドをセットし、回転中のリールを停止させるべく停止制御処理を行う。

【0510】

停止制御処理では、ストップボタン 4 2 ~ 4 4 が操作されたタイミングで基点位置（本実施形態では下段）に到達している到達図柄の図柄番号を確認する。具体的には、リールインデックスセンサの検出信号が入力された時点から出力した励磁パルス数により、基点位置に到達している到達図柄の図柄番号を確認する。その後、主側 R A M 1 4 4 に格納されている停止情報に基づいて、今回停止させるべきリールのスベリ数を算出する。

【0511】

本スロットマシン 1 0 では、各リール 3 2 L, 3 2 M, 3 2 R を停止させる停止態様として、ストップボタン 4 2 ~ 4 4 が操作された場合に、基点位置に到達している到達図柄をそのまま停止させる停止態様と、対応するリールを 1 図柄分滑らせた後に停止させる停止態様と、2 図柄分滑らせた後に停止させる停止態様と、3 図柄分滑らせた後に停止させる停止態様と、4 図柄分滑らせた後に停止させる停止態様との 5 パターンの停止態様が用意されている。制御 I C 1 4 8 は、主側 R A M 1 4 4 に格納されている停止情報に基づいてスベリ数として「0」~「4」のいずれかの値を算出する。

【0512】

その後、算出したスベリ数を到達図柄の図柄番号に加算し、基点位置に実際に停止させる停止図柄の図柄番号を決定する。そして、今回停止させるべきリールの到達図柄の図柄番号と停止図柄の図柄番号が等しくなったか否かを判定し、等しくなった場合にはリールの回転を停止させるリール停止処理を行う。その後、全リール 3 2 L, 3 2 M, 3 2 R が停止したか否かを判定する。

【0513】

全リール 3 2 L, 3 2 M, 3 2 R が停止していない場合には、セットされている当選データと、リール 3 2 L, 3 2 M, 3 2 R の停止順序と、停止しているリール 3 2 L, 3 2 M, 3 2 R の停止出目と、に基づいて停止情報を変更する処理を行い、再びストップボタン 4 2 ~ 4 4 が操作されたか否かの判定を行う処理に戻る。

【0514】

ここで、停止情報とは、各リール32L, 32M, 32Rの停止態様を、役の抽選処理(図43)の結果に対応したものとするための情報であり、当該停止情報を利用することにより、各ストップボタン42~44が停止操作された場合に基点位置に到達している到達図柄に対するスperi数(具体的には「0」~「4」)を算出することが可能となる。当該停止情報としては、各図柄とスperi数との対応関係を示すスperi数データが、各抽選結果及び各リール32L, 32M, 32Rの停止順序に対応させて主側ROM143に予め記憶されている。但し、これに限定されることなく、各抽選結果及び各リール32L, 32M, 32Rの停止順序に対応するスperi数データを、リール32L, 32M, 32Rの回転中などに導出する構成としてもよい。

10

【0515】

その後、全リール32L, 32M, 32Rが停止していると判定した場合には、制御IC148は入賞判定処理を実行する。当該入賞判定処理では、小役入賞であれば払出し対象となるメダル数を主側RAM144にセットし、リプレイ入賞であれば、次の開始待ち処理(通常処理(図10))におけるステップS402の処理)にて自動投入処理が実行されるようにするためのフラグ設定処理を実行する入賞対応処理を実行し、入賞結果コマンドをサブ側MPU152への出力対象としてセットする。

【0516】

通常処理(図42)の説明に戻り、ステップS1719にて第2リール制御処理を実行した後、ステップS1720では今回のゲームにおいて小役入賞が成立している場合に、当該小役入賞に対応した数の遊技媒体を遊技者に付与するための媒体付与処理を実行し、ステップS1721では、今回のゲームの結果に対応する遊技状態の設定を可能とするための遊技終了時の対応処理を実行する。本実施形態における遊技終了時の対応処理の詳細については後述する。続くステップS1722では、本スロットマシン10の状態を遊技ホールの管理コンピュータに出力するための外部出力設定処理を実行し、ステップS1723にて受付許可処理を実行して、ステップS1701の割込み許可処理に戻る。

20

【0517】

次に、通常処理(図42)のステップS1717にて実行される抽選処理について、図43のフローチャートを参照しながら説明する。

【0518】

先ずステップS1801では、役の当否判定を行うための抽選テーブルを主側ROM143から読み出す。詳細には、現状の設定値と、現状の遊技状態との組合せに対応する抽選テーブルを選択する。

30

【0519】

「設定3」である場合であって非BB状態である場合を例に挙げて、通常モードに対応する抽選テーブルについて説明する。図44は通常モード用抽選テーブルを説明するための説明図である。なお、以下の説明では図45の説明図を適宜参照する。また、上記第1の実施形態における通常モード用抽選テーブル(図12)と同一の内容については基本的にその説明を省略する。

【0520】

通常モード用抽選テーブルには、図44に示すように、インデックス値IVが設定されており、各インデックス値IVには、当選となる役がそれぞれ対応付けられるとともに第1ポイント値PV1が設定されている。第1ポイント値PV1は、対応する抽選役の当選確率を第1乱数の最大値(「65535」)との関係で定めるものである。

40

【0521】

また、インデックス値IV=5には、第1ポイント値PV1に加えて、第2ポイント値PV2が設定されている。第2ポイント値PV2は、第1チェリー役に当選した場合において、第2チェリー役に当選するか否かについての当否判定に用いられる。第2チェリー役への当選は第1チェリー役への当選よりも優先される。具体的には、第2チェリー役に当選した場合には、第1チェリー役への当選がキャンセルされて第2チェリー役への当選

50

状態となる。また、第2チェリー役に当選しなかった場合には、第1チェリー役への当選状態が維持される。

【0522】

インデックス値 $IV = 5$ で当選となった場合であって、第1チェリー役に当選状態となった場合には、図45に示すように、リール32L, 32M, 32Rの停止順序に関係なく第1チェリー入賞が成立し得る。但し、左リール32Lの回転位置に対する左ストップボタン42の操作タイミングによっては、第1チェリー入賞が成立しない可能性がある。

【0523】

また、インデックス値 $IV = 5$ で当選となった場合であって、第2チェリー役に当選状態となった場合には、図45に示すように、リール32L, 32M, 32Rの停止順序に関係なく第2チェリー入賞が成立し得る。但し、ストップボタン42～44の操作タイミングによっては、第2チェリー入賞が成立しない可能性がある。

【0524】

ここで、第1チェリー当選データ及び第2チェリー当選データは入賞が成立したか否かに関係なく当選となったゲームにて消去され、当選となったゲームの次以降のゲームには持ち越されない。

【0525】

図44の通常モード用抽選テーブルが選択される場合、インデックス値 $IV = 5$ の際に当選となる確率は約 $1/423$ である。インデックス値 $IV = 5$ の際に当選した場合には第2チェリー役への当否判定が行われる。当該判定において、第2チェリー役に当選する確率は約 $1/262$ である。したがって、図44の通常モード用抽選テーブルが選択される場合、第1チェリー役に当選する確率は約 $1/424$ であり、第2チェリー役に当選する確率は約 $1/110834$ である。

【0526】

なお、「設定3」である場合であって非BB状態である場合において、第1RT状態で選択される第1RTモード用抽選テーブル及び第2RT状態で選択される第2RTモード用抽選テーブルにおいても、第1チェリー役に当選する確率及び第2チェリー役に当選する確率は変化しない。

【0527】

抽選処理(図43)の説明に戻り、ステップS1801にて抽選テーブルを選択した後、ステップS1802では、インデックス値 IV を「1」とし、ステップS1803にて役の当否を判定する際に用いる第1判定値 $DV1$ を設定する。かかる判定値設定処理では、現在の第1判定値 $DV1$ に、現在のインデックス値 IV と対応する第1ポイント値 $PV1$ を加算して新たな第1判定値 $DV1$ を設定する。なお、初回の判定値設定処理では、通常処理(図42)のステップS1707の処理にて取得した第1乱数を現在の第1判定値 $DV1$ とし、この乱数値に現在のインデックス値 IV である「1」と対応する第1ポイント値 $PV1$ を加算して新たな第1判定値 $DV1$ とする。

【0528】

続くステップS1804では、インデックス値 IV と対応する役の当否判定を行う。役の当否判定では第1判定値 $DV1$ が「65535」を超えたか否かを判定する。第1判定値 $DV1$ が「65535」を超えなかった場合(ステップS1804:NO)には、インデックス値 IV と対応する役に外れたことを意味する。かかる場合にはステップS1805にてインデックス値 IV に1を加算し、ステップS1806にて、インデックス値 IV と対応する役があるか否か、すなわち当否判定すべき判定対象があるか否かを判定する。具体的には、「1」が加算されたインデックス値 IV が抽選テーブルに設定されたインデックス値 IV の最大値を超えたか否かを判定する。

【0529】

当否判定すべき判定対象がある場合(ステップS1806:YES)には、ステップS1803に戻り、役の当否判定を継続する。このとき、ステップS1803では、先の役の当否判定に用いた第1判定値 $DV1$ (すなわち現在の第1判定値 $DV1$) に現在のイン

デックス値 I V と対応する第 1 ポイント値 P V 1 を加算して新たな第 1 判定値 D V 1 とし、ステップ S 1 8 0 4 では、当該第 1 判定値 D V 1 に基づいて役の当否判定を行う。

【0530】

ステップ S 1 8 0 4 にて、第 1 判定値 D V 1 が「6 5 5 3 5」を超えた場合（ステップ S 1 8 0 4：Y E S）には、ステップ S 1 8 0 7 にて、第 1 チェリー当選であるか否かについて判定する。第 1 チェリー当選である場合（ステップ S 1 8 0 7：Y E S）には、第 2 チェリー役への当否判定を行う。当該第 2 チェリー役への当否判定では、通常処理（図 4 2）のステップ S 1 7 1 5 にて取得した第 2 乱数を第 2 判定値 D V 2 として用いる。具体的には、ステップ S 1 8 0 8 にて、第 2 判定値 D V 2 である第 2 乱数に第 2 ポイント値 P V 2 を加算して新たな第 2 判定値 D V 2 とする。例えば、非 B B 状態であって「設定 3」の通常モード用抽選テーブル（図 4 4）が選択される場合、第 2 ポイント値 P V 2 は 2 5 0 である。続くステップ S 1 8 0 9 では、ステップ S 1 8 0 8 にて算出した新たな第 2 判定値 D V 2 が「6 5 5 3 5」を越えたか否かについて判定する。

10

【0531】

ステップ S 1 8 0 7 又はステップ S 1 8 0 9 にて否定判定を行った後、ステップ S 1 8 1 0 では、当選役のデータを主側 R A M 1 4 4 にセットするための第 1 当選データ取得処理を実行する。第 1 当選データ取得処理では、参照対象となっている抽選テーブルにおいて今回のインデックス値 I V に対して設定されている当選データの全てが主側 R A M 1 4 4 にセットされる。ここで、当該第 1 当選データ取得処理において、インデックス値 I V = 5 である場合には、第 1 チェリー当選データがセットされる。当選データがセットされた状態は、その当選データが B B 当選データ以外の当選データであれば当該当選データに対応した入賞成立の有無に関係なく今回のゲームの終了後に「0」クリアされ、B B 当選データであれば入賞が成立した場合に「0」クリアされる。

20

【0532】

また、ステップ S 1 8 0 9 にて、第 2 判定値 D V 2 が「6 5 5 3 5」を越えた場合には、第 2 チェリー役に当選したことを意味する。このため、ステップ S 1 8 1 1 にて、第 2 当選データ取得処理を実行する。第 2 当選データ取得処理では、第 2 チェリー当選データがセットされる。当該第 2 チェリー当選データがセットされた状態は、第 2 チェリー入賞が成立するか否かに関わらず、今回のゲームの終了後に「0」クリアされる。

【0533】

ステップ S 1 8 0 6 にて否定判定を行った後、ステップ S 1 8 1 0 にて第 1 当選データ取得処理を実行した後、又はステップ S 1 8 1 1 にて第 2 当選データ取得処理を実行した後、ステップ S 1 8 1 2 では、リール停止制御用の停止情報を設定する停止情報第 1 設定処理を実行し、ステップ S 1 8 1 3 にてゲーム開始コマンドをサブ側 M P U 1 5 2 への送信対象としてセットする。ゲーム開始コマンドとは、新たなゲームが開始されたことをサブ側 M P U 1 5 2 に認識させるためのコマンドであって、制御 I C 1 4 8 における今回の役の抽選処理の結果をサブ側 M P U 1 5 2 に認識させるためのコマンドである。当該ゲーム開始コマンドはタイマ割込み処理（図 8）におけるコマンド出力処理（ステップ S 2 1 2 の処理）にてサブ側 M P U 1 5 2 に送信される。

30

【0534】

次に、通常処理（図 4 2）のステップ S 1 7 2 1 にて実行される遊技終了時の対応処理について図 4 6 のフローチャートを参照しながら説明する。なお、遊技終了時の対応処理は、各ゲームにおいて全てのリール 3 2 L, 3 2 M, 3 2 R の回転が停止された場合に実行される。

40

【0535】

先ずステップ S 1 9 0 1 にて、第 1 B B 役又は第 2 B B 役に当選している状況においてその当選となっている役に対応する入賞が成立したか否かについて判定し、対応する入賞が成立した場合（ステップ S 1 9 0 1：Y E S）には、ステップ S 1 9 0 2 にてサブ側 M P U 1 5 2 に対して入賞結果コマンドを送信する。続くステップ S 1 9 0 3 では、B B 開始用処理を実行する。B B 開始用処理において、第 1 B B 入賞が成立したのであれば主側

50

R A M 1 4 4 に設けられた第 1 B B フラグに「1」をセットするとともに、主側 R A M 1 4 4 に設けられた終了基準数カウンタに第 1 B B 状態の終了基準数である「41」をセットする。また、第 2 B B 入賞が成立したのであれば主側 R A M 1 4 4 に設けられた第 2 B B フラグに「1」をセットするとともに、主側 R A M 1 4 4 に設けられた終了基準数カウンタに第 2 B B 状態の終了基準数である「89」をセットする。

【0536】

ステップ S 1 9 0 1 にて否定判定を行った場合には、ステップ S 1 9 0 4 にて、B B 状態であるか否かについて判定し、B B 状態である場合（ステップ S 1 9 0 4：Y E S）には、ステップ S 1 9 0 5 にて B B 用処理を実行して、本遊技終了時の対応処理を終了する。当該 B B 用処理では、今回のゲームにおいて遊技媒体の付与が発生している場合にはそれに対応させて主側 R A M 1 4 4 の終了基準数カウンタの値を減算し、減算後における終了基準数カウンタの値が「0」である場合には B B 状態を終了させる場合の処理を実行する。なお、B B 状態が終了した場合、B B 状態の開始前における抽選モードがいずれのモードであったとしても抽選モードは通常モードとなる。また、A T 状態 S T 3 において B B 状態が開始された場合、B B 状態の開始前における状態に関係なく B B 状態の終了後には通常モードの A T 状態 S T 3 に戻る。

【0537】

非 B B 状態であり、B B 入賞が成立していない場合（ステップ S 1 9 0 1 及びステップ S 1 9 0 4：N O）には、ステップ S 1 9 0 6 にて、後述する A T 用処理（図 4 8）を実行する。当該 A T 用処理では、非 A T 状態において、第 1 チェリー入賞又は第 2 チェリー入賞が成立した場合に、A T 状態 S T 3 に移行する。また、A T 状態 S T 3 において、第 1 チェリー入賞又は第 2 チェリー入賞が成立した場合には継続可能ゲーム数が加算される。

【0538】

続くステップ S 1 9 0 7 では、昇格条件が成立しているか否かについて判定し、昇格条件が成立している場合（ステップ S 1 9 0 7：Y E S）には、ステップ S 1 9 0 8 にて、昇格時における抽選テーブルの変更処理を実行する。ここで、昇格時における抽選テーブルの変更処理は、上記第 1 の実施形態における遊技終了時の対応処理（図 1 8）のステップ S 6 0 6 の処理と同じ処理である。

【0539】

続くステップ S 1 9 0 9 では、今回成立した昇格が第 1 R T モードから第 2 R T モードへの昇格であるか否かについて判定し、第 1 R T モードから第 2 R T モードへの昇格ではない場合（ステップ S 1 9 0 9：N O）には、そのまま本遊技終了時の対応処理を終了する。また、今回の昇格が第 1 R T モードから第 2 R T モードへの昇格である場合（ステップ S 1 9 0 9：Y E S）には、ステップ S 1 9 1 0 にて準備状態フラグに「1」が設定されているか否かについて判定する。ここで、準備状態フラグとは、主側 R A M 1 4 4 に設定されているフラグであり、A T 状態 S T 3 の準備状態 S T 3 1 となった場合に「1」が設定されるとともに、A T 状態 S T 3 の準備状態 S T 3 1 ではなくなった場合に「0」クリアされるフラグである。

【0540】

ステップ S 1 9 1 0 にて準備状態フラグに「1」が設定されていない場合には、本スロットマシン 1 0 が A T 状態 S T 3 の準備状態 S T 3 1 ではないことを意味するため、そのまま本遊技終了時の対応処理を終了する。また、ステップ S 1 9 1 0 にて準備状態フラグに「1」が設定されている場合には、本スロットマシン 1 0 が A T 状態 S T 3 の準備状態 S T 3 1 であることを意味する。この場合には、今回の昇格により A T 状態 S T 3 の準備状態 S T 3 1 からベース状態 S T 3 2 に移行する条件が成立するため、ステップ S 1 9 1 1 にて準備状態フラグを「0」クリアし、ステップ S 1 9 1 2 にてベース状態コマンドをサブ側 M P U 1 5 2 への送信対象としてセットして、本遊技終了時の対応処理を終了する。サブ側 M P U 1 5 2 は、当該ベース状態コマンドを受信することにより、遊技者に対して A T 状態 S T 3 のベース状態 S T 3 2 が開始されることを報知するための演出を実行す

ることができる。

【0541】

また、ステップS1907にて否定判定を行った場合には、ステップS1913にて、転落条件が成立しているか否かについて判定し、転落条件が成立していない場合（ステップS1913：NO）には、そのまま本遊技終了時の対応処理を終了する。また、転落条件が成立している場合（ステップS1913：YES）には、ステップS1914にて、転落時における抽選テーブルの変更処理を実行して、本遊技終了時の対応処理を終了する。ここで、転落時における抽選テーブルの変更処理は、上記第1の実施形態における遊技終了時の対応処理（図18）のステップS608の処理と同じ処理である。

【0542】

第1RTモードから第2RTモードに昇格し（ステップS1909：YES）、準備状態フラグに「1」が設定されている場合に（ステップS1910：YES）、AT状態ST3のベース状態ST32となる構成である。ベース状態ST32では、1ゲーム毎に継続可能ゲーム数が「1」減算される。ベース状態ST32において、転落条件が成立した場合（ステップS1913：YES）には、第1RTモードに戻る。しかし、準備状態フラグは「0」のままである。このため、一旦AT状態ST3のベース状態ST32となると、第1RTモードに転落しても1ゲーム毎に継続可能ゲーム数が「1」減算される。

【0543】

＜遊技状態の移行の態様＞

次に、遊技状態の移行態様について、図47の説明図を参照しながら説明する。本スロットマシン10には、通常遊技状態ST1とBB状態ST2とAT状態ST3とが設定されている。

【0544】

主側RAM144及びサブ側RAM154が初期化された場合には通常遊技状態ST1となる。また、BB状態ST2及びAT状態ST3ではない状況下で主側MPU142及びサブ側MPU152への動作電力の供給が停止され、その後にこれら主側MPU142及びサブ側MPU152への動作電力の供給が開始された場合にも通常遊技状態ST1となる。また、BB状態ST2（第1BB状態ST21又は第2BB状態ST22）が終了する場合においてAT状態ST3への移行条件が成立していない場合、及びBB状態ST2への移行とは異なる終了条件の成立によってAT状態ST3が終了する場合にも通常遊技状態ST1となる。

【0545】

通常遊技状態ST1とは、BB状態ST2及びAT状態ST3のいずれでもない状態である。通常遊技状態ST1においては、通常モード、第1RTモード及び第2RTモードのいずれにも滞在し得る。

【0546】

通常遊技状態ST1又はAT状態ST3において第1BB入賞又は第2BB入賞が成立することでBB状態ST2となる。この場合、第1BB入賞となった場合には第1BB状態ST21となり、第2BB入賞となった場合には第2BB状態ST22となる。既に説明したとおり第1BB状態ST21における終了基準数は「41」であり、第2BB状態ST22における終了基準数は「89」である。この場合に、媒体付与役としてベル役及びスイカ役のみが設定されているとともに、BB状態ST2においてこれらベル役又はスイカ役に当選した場合にはリール32L、32M、32Rの停止順序及び停止操作タイミングに関係なくその当選した媒体付与役に対応した入賞が成立する。さらに、BB状態ST2においてはベル入賞が成立した場合及びスイカ入賞が成立した場合のいずれであっても遊技媒体の付与数は「8」となる。したがって、第1BB状態ST21では媒体付与役に当選するゲームが6回発生し、第2BB状態ST22では媒体付与役に当選するゲームが12回発生する。

【0547】

ここで、BB状態ST2における最後のゲームが終了した後の状態移行態様について説

明する。通常遊技状態 S T 1 から B B 状態 S T 2 となった場合において、B B 状態 S T 2 の最後のゲームでベル入賞となると、移行抽選 L 1 は行われずにそのまま A T 状態 S T 3 の準備状態 S T 3 1 となる。

【0548】

一方、通常遊技状態 S T 1 から B B 状態 S T 2 となった場合において、B B 状態 S T 2 の最後のゲームでスイカ入賞となると、移行抽選 L 1 が行われる。そして、当該移行抽選 L 1 にて当選となった場合には A T 状態 S T 3 の準備状態 S T 3 1 となる。また、当該移行抽選 L 1 にて当選とならなかった場合には通常遊技状態 S T 1 となる。

【0549】

また、A T 状態 S T 3 から B B 状態 S T 2 となった場合において、B B 状態 S T 2 の最後のゲームが終了すると、移行抽選 L 1 は行われずに、そのまま A T 状態 S T 3 の準備状態 S T 3 1 となる。

【0550】

ここで、A T 状態 S T 3 について説明する。A T 状態 S T 3 とは、第 2 R T モードである場合においてインデックス値 I V = 1 ~ 3 のいずれかに当選した場合にベル入賞の成立を可能とさせるリール 3 2 L, 3 2 M, 3 2 R の停止順序の報知がリール 3 2 L, 3 2 M, 3 2 R の回転が開始される前に開始される遊技状態である。この場合、ベル入賞の成立を可能とさせるリール 3 2 L, 3 2 M, 3 2 R の停止順序が報知されるのであれば、各ゲームにおいてベル入賞が成立する確率は約 $1 / 1.7$ となる。そして、ベル入賞が成立した場合には 1 ゲームを開始するために必要な遊技媒体の数である「3」よりも多い「9」の遊技媒体が付与される。一方、ベル入賞の成立を可能とさせるリール 3 2 L, 3 2 M, 3 2 R の停止順序が報知されないのであれば、各ゲームにおいてベル入賞が成立する確率は約 $1 / 5.1$ となる。そして、インデックス値 I V = 1 ~ 3 のいずれかに当選した場合においてベル入賞の成立に対応する停止順序でリール 3 2 L, 3 2 M, 3 2 R が停止されなかった場合には補填入賞が成立することで、「1」の遊技媒体が付与される。この遊技媒体の付与数は 1 ゲームを開始するために必要な遊技媒体の数よりも少ない。上記構成であることにより、A T 状態 S T 3 を有利な遊技状態とすることが可能となる。

【0551】

また、A T 状態 S T 3 では、抽選モードを昇格させる役に当選した場合に第 1 R T リプレイ入賞及び第 2 R T リプレイ入賞のうちその当選役に対応する入賞の成立を可能とさせるリール 3 2 L, 3 2 M, 3 2 R の停止順序の報知がリール 3 2 L, 3 2 M, 3 2 R の回転が開始される前に開始され、抽選モードを転落させる役に当選した場合に第 1 転落リプレイ入賞及び第 2 転落リプレイ入賞のうちその当選役に対応する入賞の成立の回避を可能とさせるリール 3 2 L, 3 2 M, 3 2 R の停止順序の報知がリール 3 2 L, 3 2 M, 3 2 R の回転が開始される前に開始される遊技状態である。A T 状態 S T 3 においては、通常モード、第 1 R T モード及び第 2 R T モードのいずれにも滞在し得る。

【0552】

この場合、A T 状態 S T 3 において第 1 R T モード又は第 2 R T モードに滞在している状況が A R T 状態である。A R T 状態においてはリプレイ入賞の成立確率が高くなるとともに、上記のとおり 1 ゲームにおける遊技媒体の付与期待数が増加する。よって、A R T 状態を有利な遊技状態とすることが可能となる。

【0553】

通常遊技状態 S T 1 から第 1 チェリー入賞が成立して A T 状態 S T 3 の準備状態 S T 3 1 に移行した場合、及び B B 状態 S T 2 から A T 状態 S T 3 の準備状態 S T 3 1 に移行した場合には、継続可能ゲーム数に「30」が設定される。また、通常遊技状態 S T 1 から第 2 チェリー入賞が成立して A T 状態 S T 3 の準備状態 S T 3 1 に移行した場合には、継続可能ゲーム数に「300」が設定される。A T 状態 S T 3 の準備状態 S T 3 1 において継続可能ゲーム数が減算されることはない。A T 状態 S T 3 の準備状態 S T 3 1 において第 1 R T モードから第 2 R T モードになった場合に、本スロットマシン 10 は A R T 状態となる。そして、A R T 状態となった場合には、1 ゲームが終了する毎に継続可能ゲーム

数が「1」減算される。そして、継続可能ゲーム数が「0」となった場合に、本スロットマシン10は通常遊技状態ST1に戻る。

【0554】

AT状態ST3において継続可能ゲーム数が「0」となる前に第1チェリー入賞が成立した場合には、継続可能ゲーム数に「30」が加算される。また、AT状態ST3において継続可能ゲーム数が「0」となる前に第2チェリー入賞が成立した場合には、継続可能ゲーム数に「300」が加算される。また、AT状態ST3においてスイカ役に当選した場合には、継続可能ゲーム数に「30」を加算する処理を実行するか否かについて決定するための加算抽選が実行される。

【0555】

ここで、加算用乱数を用いて行われる加算抽選について説明する。制御IC148は、主側RAM144の加算用乱数カウンタ（図示略）にて更新されている乱数の数値情報を取得することにより加算用乱数とする。制御IC148が加算用乱数を取得するタイミングは、通常処理（図42）において、制御IC148が当該制御IC148の入力端子TA8に入力されている第1乱数を取得するタイミングの直後のタイミングである。

【0556】

次に、遊技終了時の対応処理（図46）のステップS1906にて実行されるAT用処理について図48を参照しながら説明する。図48は、制御IC148にて実行されるAT用処理を示すフローチャートである。

【0557】

先ずステップS2001では、AT状態カウンタの値が「0」であるか否かについて判定する。ここで、AT状態カウンタとは、AT状態ST3のベース状態ST32における継続可能ゲーム数をカウントするカウンタである。継続可能ゲーム数は、AT状態ST3への移行が行われた場合に設定される。AT状態カウンタに設定された継続可能ゲーム数は、AT状態ST3のベース状態ST32において1ゲームが終了する毎に「1」が減算される。

【0558】

ステップS2001にてAT状態カウンタの値が「0」であった場合には、非AT状態であるため、ステップS2002にて第1チェリー当選となっているか否かについて判定する。第1チェリー当選となっている場合（ステップS2002：YES）には、ステップS2003にてAT状態カウンタに継続可能ゲーム数として「30」を設定する。また、第1チェリー当選となっていない場合（ステップS2002：NO）には、ステップS2004にて第2チェリー当選となっているか否かについて判定する。そして、第2チェリー当選となっている場合（ステップS2004：YES）には、ステップS2005にてAT状態カウンタに継続可能ゲーム数として「300」を設定する。

【0559】

ステップS2003又はステップS2005にてAT状態カウンタにAT状態ST3の継続可能ゲーム数を設定した後、ステップS2006にて準備状態フラグに「1」を設定し、ステップS2007にて準備状態コマンドをサブ側MPU152への送信対象としてセットして、本AT用処理を終了する。サブ側MPU152は、当該準備状態コマンドを受信することにより、遊技者に対してAT状態ST3の準備状態が開始されることを報知するタイミングを把握することができる。一方、ステップS2004にて第2チェリー当選となっていなかった場合にはそのままAT用処理を終了する。

【0560】

ステップS2001にてAT状態カウンタに「1」以上の継続可能ゲーム数が設定されていた場合には、AT状態ST3であるため、ステップS2008にて準備状態フラグが「0」であるか否かについて判定する。ステップS2008にて準備状態フラグが「0」である場合には、AT状態ST3の準備状態ST31からベース状態ST32となり、1ゲーム毎に継続可能ゲーム数が「1」ずつ減算されていく状態となっていることを意味するため、ステップS2009にてAT状態カウンタから「1」を減算する。そして、ステ

10

20

30

40

50

ップ S 2 0 1 0 にてスイカ当選となっているか否かについて判定する。

【0561】

ステップ S 2 0 0 8 にて準備状態フラグに「1」が設定してあり、A T 状態 S T 3 の準備状態 S T 3 1 であると判定した後、又はステップ S 2 0 1 0 にてスイカ当選でないと判定した後、ステップ S 2 0 1 1 にて第 1 チェリー当選となったか否かについて判定する。そして、ステップ S 2 0 1 1 にて第 1 チェリー当選となっていた場合には、ステップ S 2 0 1 2 にて A T 状態カウンタに「30」を加算する。

【0562】

また、第 1 チェリー当選となっていない場合（ステップ S 2 0 1 1：NO）には、ステップ S 2 0 1 3 にて第 2 チェリー当選となったか否かについて判定する。第 2 チェリー当選となっている場合（ステップ S 2 0 1 3：YES）には、ステップ S 2 0 1 4 にて A T 状態カウンタに「300」を加算する。

【0563】

ステップ S 2 0 1 2 又はステップ S 2 0 1 4 にて A T 状態カウンタに設定されている継続可能ゲーム数に対して加算を行った場合には、ステップ S 2 0 1 5 にてサブ側 M P U 1 5 2 に対して加算コマンドを送信して、本 A T 用処理を終了する。サブ側 M P U 1 5 2 は、当該加算コマンドを受信することにより、遊技者に対して A T 状態 S T 3 の継続可能ゲーム数に加算が行われたことを報知するための演出を行うタイミングを把握することができる。

【0564】

ステップ S 2 0 1 3 にて第 2 チェリー当選となっていなかった場合には、ステップ S 2 0 1 6 にて A T 状態カウンタに設定されている継続可能ゲーム数が「0」であるか否かについて判定する。継続可能ゲーム数が残っていない場合（ステップ S 2 0 1 6：YES）には、ステップ S 2 0 1 7 にてサブ側 M P U 1 5 2 に対して A T 状態終了コマンドを送信して、本 A T 用処理を終了する。サブ側 M P U 1 5 2 は、当該 A T 状態終了コマンドを受信することにより、遊技者に対して A T 状態 S T 3 が終了したことを報知するための演出を行うタイミングを把握することができる。一方、ステップ S 2 0 1 6 にて継続可能ゲーム数が残っている場合にはそのまま本 A T 用処理を終了する。

【0565】

また、ステップ S 2 0 1 0 にてスイカ当選となっていた場合には、ステップ S 2 0 1 8 にてスイカ当選時処理を実行して、本 A T 用処理を終了する。当該スイカ当選時処理では、上述した通常処理（図 4 2）のステップ S 1 7 1 2 にて制御 I C 1 4 8 が取得した加算用乱数を用いた加算抽選が実行される。

【0566】

加算抽選について、具体的には、「0」～「65535」の値を取り得る加算用乱数に「21845」を加算して加算抽選用判定値とし、当該加算抽選用判定値が「65535」を越えているか否かについて判定する。加算抽選用判定値が「65535」を越えている場合は加算抽選に当選したことを意味する。ここで、加算抽選に当選する確率は $1/3$ である。この場合には、A T 状態カウンタに「30」を加算するとともに、サブ側 M P U 1 5 2 に対して加算コマンドを送信して、本スイカ当選時処理を終了する。また、加算抽選用判定値が「65535」を越えていなかった場合は加算抽選に外れたことを意味する。この場合において、A T 状態カウンタが「0」でない場合にはそのまま本スイカ当選時処理を終了する。また、A T 状態カウンタが「0」である場合には、サブ側 M P U 1 5 2 に対して A T 状態終了コマンドを送信して、本スイカ当選時処理を終了する。

【0567】

このように、更新回路 1 0 1 にて生成される第 1 乱数及び第 2 乱数とは異なる加算用乱数を利用して行われる加算抽選においても、A T 状態 S T 3 の継続可能ゲーム数が増加し得る。このため、第 2 チェリー役の当選確率を $1/65535$ 未満の低い確率に設定しながら、第 1 チェリー当選時及び第 2 チェリー当選時以外のスイカ当選時にも、遊技者が継続可能ゲーム数の加算が行われるかもしれないと期待する状況を作り出し、遊技の興趣向

10

20

30

40

50

上を図ることができる。

【0568】

次に、遊技終了時の対応処理（図46）のステップS1905にて実行されるBB用処理について、図49を参照しながら説明する。図49は、制御IC148にて実行されるBB用処理を示すフローチャートである。

【0569】

先ずステップS2101では、今回のゲームにおいて媒体付与役の入賞、具体的にはベル入賞又はスイカ入賞が発生したか否かを判定する。媒体付与役の入賞が発生していない場合（ステップS2101：NO）にはそのまま本BB用処理を終了する。媒体付与役の入賞が発生している場合（ステップS2101：YES）には、ステップS2102にて、主側RAM144に設けられた残付与数カウンタの減算処理を実行する。当該減算処理では、残付与数カウンタの値から「8」を減算する。

10

【0570】

続くステップS2103では、残付与数カウンタの値が「0」であるか否かについて判定する。残付与数カウンタの値が「0」でない場合（ステップS2103：NO）にはそのまま本BB用処理を終了する。残付与数カウンタの値が「0」である場合（ステップS2103：YES）には、BB状態が終了したことを意味するため、ステップS2104にてAT状態カウンタの値が「0」であるか否かについて判定する。

【0571】

AT状態カウンタの値が「0」である場合（ステップS2104：YES）には、通常遊技状態ST1からBB状態ST2となっていたことを意味する。この場合には、ステップS2105にてベル当選となっているか否かについて判定する。ステップS2105にてベル当選となっていなかった場合（ステップS2105：NO）には、ステップS2106にてスイカ当選となっているか否かについて判定する。そして、ステップS2106にてスイカ当選となっていなかった場合には、そのまま本BB用処理を終了する。

20

【0572】

また、BB状態ST2の最後のゲームにおいてスイカ当選となっていた場合（ステップS2106：YES）には、ステップS2107及びステップS2108にて移行抽選L1を実行する。当該移行抽選L1では、移行当選となった場合にはAT状態ST3となり、移行当選とならなかった場合には通常遊技状態ST1となる。

30

【0573】

移行抽選L1について、具体的には、ステップS2107にて第2判定値DV2として今回のゲーム開始時に取得した第2乱数を用い、当該第2判定値DV2に「21845」を加算して新たな第2判定値DV2を算出する。続くステップS2108では、ステップS2107にて算出した第2判定値DV2が「65535」を越えているか否かについて判定する。ステップS2108にて第2判定値DV2が「65535」を越えている場合（ステップS2108：YES）は、AT状態ST3への移行抽選L1に当選したことを意味する。ここで、AT状態ST3への移行抽選L1に当選する確率は1/3である。

【0574】

ステップS2104にて否定判定を行った場合、つまり、AT状態ST3からBB状態ST2となっていた場合、BB状態ST2の最後のゲームにおいてベル当選となっていた場合（ステップS2105：YES）、又はAT状態ST3への移行抽選L1に当選した場合（ステップS2108：YES）には、ステップS2109にて主側のAT状態カウンタに「30」を設定し、ステップS2110にてサブ側MPU152に対して準備状態コマンドを送信してAT状態ST3の準備状態ST31に移行する。サブ側MPU152は、当該準備状態コマンドを受信することにより、遊技者に対してAT状態ST3の準備状態ST31となったことを報知するための演出を実行するタイミングを把握することができる。そして、ステップS2111にて準備状態フラグに「1」を設定して準備状態ST31に移行したことを記憶する。

40

【0575】

50

ステップS 2 1 0 8にてA T状態S T 3への移行抽選L 1に外れた後、又はステップS 2 1 1 1にて準備状態フラグに「1」を設定した後、ステップS 2 1 1 2にてB Bフラグを「0」クリアし、ステップS 2 1 1 3にてサブ側M P U 1 5 2に対してB B終了コマンドを送信して、本B B用処理を終了する。サブ側M P U 1 5 2は、当該B B終了コマンドを受信することにより、遊技者に対してB B状態S T 2が終了したことを報知するための演出を実行することができる。

【0 5 7 6】

＜サブ側M P U 1 5 2により実行される処理＞

次に、サブ側M P U 1 5 2により実行される停止順報知制御処理について、図50のフローチャートを参照しながら説明する。サブ側M P U 1 5 2では、定期的（例えば2 m s e c周期）に周期処理が実行されている。サブ側M P U 1 5 2は、制御I C 1 4 8から送信される準備状態コマンドを受信することにより、A T状態S T 3の準備状態S T 3 1が開始されるタイミングを把握するとともに、制御I C 1 4 8から送信されるベース状態コマンドを受信することにより、A T状態S T 3のベース状態S T 3 2が開始されるタイミングを把握する。サブ側M P U 1 5 2は、A T状態S T 3中であることを把握している場合には、周期処理においてA T中処理を実行する。停止順報知制御処理（図50）は、当該A T中処理においてサブ側M P U 1 5 2が制御I C 1 4 8からゲーム開始コマンドを受信した場合に実行される処理である。

【0 5 7 7】

停止順報知制御処理（図50）において、先ずステップS 2 2 0 1では、役の抽選処理にてインデックス値I V = 1 ~ 3のいずれかで当選したことを示すデータが今回受信したゲーム開始コマンドに設定されているか否かについて判定する。インデックス値I V = 1 ~ 3のいずれかで当選した場合（ステップS 2 2 0 1：Y E S）には、ステップS 2 2 0 2にて、抽選モードがR Tモードであるか否かについて判定する。ここで、R Tモードであるとは、第1 R Tモードであること、又は第2 R Tモードであることを意味する。第1 R Tモード又は第2 R Tモードである場合（ステップS 2 2 0 2：Y E S）には、ステップS 2 2 0 3にて、ベル入賞の停止順設定処理を実行する。これにより、ベル入賞の成立を可能とするリール3 2 L, 3 2 M, 3 2 Rの停止順序の報知が、リール3 2 L, 3 2 M, 3 2 Rの停止操作が可能となる前に画像表示装置6 6において開始される。

【0 5 7 8】

ステップS 2 2 0 1にて否定判定を行った後、ステップS 2 2 0 2にて否定判定を行った後、又はステップS 2 2 0 3にてベル入賞用の停止順設定処理を行った後、ステップS 2 2 0 4では、役の抽選処理にて昇格対象役に当選したことを示すデータが今回受信したゲーム開始コマンドに設定されているか否かについて判定する。昇格対象役に当選している場合（ステップS 2 2 0 4：Y E S）には、ステップS 2 2 0 5にて、昇格発生用の停止順設定処理を実行する。これにより、その当選に対応する第1 R Tリプレイ入賞又は第2 R Tリプレイ入賞の成立を可能とするリール3 2 L, 3 2 M, 3 2 Rの停止順序の報知が、リール3 2 L, 3 2 M, 3 2 Rの停止操作が可能となる前に画像表示装置6 6において開始される。

【0 5 7 9】

ステップS 2 2 0 4にて否定判定を行った後、又はステップS 2 2 0 5にて昇格発生用の停止順設定処理を行った後、ステップS 2 2 0 6では、役の抽選処理にて降格対象役に当選したことを示すデータが今回受信したゲーム開始コマンドに設定されているか否かについて判定する。降格対象役に当選している場合（ステップS 2 2 0 6：Y E S）には、ステップS 2 2 0 7にて降格回避用の停止順設定処理を実行して、本停止順報知制御処理を終了する。これにより、その当選に対応する第1 転落リプレイ入賞又は第2 転落リプレイ入賞の成立を回避可能とするリール3 2 L, 3 2 M, 3 2 Rの停止順序の報知が、リール3 2 L, 3 2 M, 3 2 Rの停止操作が可能となる前に画像表示装置6 6において開始される。

【0 5 8 0】

次に、図 5 1 のタイムチャートを参照しながら、待機期間の開始タイミング及び終了タイミングと、各リール 3 2 L, 3 2 M, 3 2 R の回転が開始されるタイミングと、について説明する。

【0581】

図 5 1 (a) はスタート検出センサ 4 1 a から出力されている検知信号 S G 2 の状態を示し、図 5 1 (b) は待機期間を示し、図 5 1 (c) は第 1 管理回路 4 0 3 が第 1 ラッチレジスタ 4 0 7 に対してラッチ信号を送信するタイミングを示し、図 5 1 (d) は制御 I C 1 4 8 が当該制御 I C 1 4 8 の入力端子 T A 8 に入力されている第 1 乱数の数値情報を取得するタイミングを示し、図 5 1 (e) は第 2 管理回路 4 0 4 が第 2 ラッチレジスタ 4 0 8 に対してラッチ信号を送信するタイミングを示し、図 5 1 (f) は制御 I C 1 4 8 が当該制御 I C 1 4 8 の入力端子 T A 9 に入力されている第 2 乱数の数値情報を取得するタイミングを示し、図 5 1 (g) は各リール 3 2 L, 3 2 M, 3 2 R の回転速度を示し、図 5 1 (h) は抽選処理が実行されるタイミングを示す。

10

【0582】

t 1 のタイミングにおいてスタートレバー 4 1 が押下げ操作されると、図 5 1 (a) に示すように当該 t 1 のタイミングにおいてスタート検出センサ 4 1 a から出力されている検知信号 S G 2 が L O W 状態から H I 状態に立ち上がる。当該検知信号 S G 2 の H I 状態は 1 2 . 8 μ s 以上継続するため、図 5 1 (c) に示すように、t 1 のタイミングから 1 2 . 8 μ s が経過した t 2 のタイミングにおいて第 1 管理回路 4 0 3 がラッチ信号を送信する。これにより、第 1 ラッチレジスタ 4 0 7 に第 1 乱数が書き込まれる。

20

【0583】

図 5 1 (d) に示すように、t 2 のタイミングの後である t 3 のタイミングで実行される通常処理 (図 4 2) において、制御 I C 1 4 8 は当該制御 I C 1 4 8 の入力端子 T A 8 に入力されている第 1 乱数の数値情報を取得する。また、図 5 1 (g) に示すように、同じ t 3 のタイミングにおいて制御 I C 1 4 8 は第 1 リール制御処理を行うことにより、各リール 3 2 L, 3 2 M, 3 2 R の回転を開始させる。当該 t 3 のタイミングで回転を開始した各リール 3 2 L, 3 2 M, 3 2 R は、定速回転状態となるまで回転速度を増大させる加速状態となる。

【0584】

その後、図 5 1 (a) に示すように、t 4 のタイミングにおいてスタート検出センサ 4 1 a から出力されている検知信号 S G 2 が H I 状態から L O W 状態に立ち下がる。図 5 1 (e) に示すように、t 4 のタイミングから 1 2 . 8 μ s が経過した t 5 のタイミングにおいて、第 2 管理回路 4 0 4 が第 2 ラッチレジスタ 4 0 8 に対してラッチ信号を送信するため、第 2 ラッチレジスタ 4 0 8 に第 2 乱数が書き込まれる。

30

【0585】

t 5 のタイミングの後である t 6 のタイミングで行われる通常処理 (図 4 2) において、制御 I C 1 4 8 は当該制御 I C 1 4 8 の入力端子 T A 9 に入力されている第 2 乱数の数値情報を取得する。また、図 5 1 (h) に示すように、同じ t 6 のタイミングにおいて、制御 I C 1 4 8 は第 1 乱数及び第 2 乱数を用いた抽選処理を実行する。その後、図 5 1 (g) に示すように、t 7 のタイミングにおいて、t 3 のタイミングから始まった各リール 3 2 L, 3 2 M, 3 2 R の加速期間が終了して定速回転期間となる。これにより、図 5 1 (b) に示すように、当該 t 7 のタイミングにおいて待機期間が終了して、遊技者によるストップボタン 4 2 ~ 4 4 の操作が可能となる。

40

【0586】

このように、遊技者によるストップボタン 4 2 ~ 4 4 の操作を無効とする待機期間を設けることにより、制御 I C 1 4 8 が第 1 乱数及び第 2 乱数を取得する前にリール 3 2 L, 3 2 M, 3 2 R を停止させる事態を回避することができる。

【0587】

以上のとおり、第 1 管理回路 4 0 3 は、当該第 1 管理回路 4 0 3 に入力されている検知信号 S G 2 が H I 状態に立ち上がり、当該 H I 状態が 1 2 . 8 μ s 以上維持されたと判定

50

したことを契機として第1ラッチ用D-F F 4 0 7 a ~ 4 0 7 p のC L K端子に対してラッチ信号を送信する構成である。また、第2管理回路4 0 4は、当該第2管理回路4 0 4に入力されている反転検知信号S G 3がH I状態に立ち上がり、当該H I状態が12.8 μs以上維持されたと判定したことを契機として第2ラッチ用D-F F 4 0 8 a ~ 4 0 8 p のC L K端子に対してラッチ信号を送信する構成である。第1乱数の数値情報が第1ラッチレジスタ4 0 7に書き込まれるタイミングと、第2乱数の数値情報が第2ラッチレジスタ4 0 8に書き込まれるタイミングとのそれぞれは、遊技者の動作に応じて変化する2つの異なるタイミングである。このため、制御I C 1 4 8は、同期しない2つの乱数を用いた抽選を実行することができる。

【0588】

10

また、第1管理回路4 0 3にはスタート検出センサ4 1 aから出力されている検知信号S G 2を入力するとともに、第2管理回路4 0 4にはスタート検出センサ4 1 aから出力されている検知信号S G 2を反転して生成される反転検知信号S G 3を入力する構成である。これにより、2つの管理回路4 0 3, 4 0 4の構成を同一としながら、2つの管理回路4 0 3, 4 0 4がラッチレジスタ用D-F F 1 0 2 a ~ 1 0 2 p のC L K端子に対してラッチ信号を送信するタイミングを異なるものとすることができる。

【0589】

また、第1乱数を用いて行う役の当否判定において、第1チェリー役に当選した場合には、第2乱数を用いて第2チェリー役についての当否判定を行う構成である。第2チェリー役の当選確率は16桁の2進数を1つ用いて設定できる最小の確率である1/65535よりも小さい。このように、同期しない2つの乱数を用いて2段階の当否判定を行うことにより、第1乱数のみを用いて行う当否判定において最も低く設定可能な当選確率よりも更に当選確率の低い役を設定して遊技の興趣向上を図ることが可能となる。

20

【0590】

第1チェリー役に関する当否判定が行われる非B B状態においては、第2乱数に基づいて第2チェリー役に関する当否判定を行うとともに、第1チェリー役に関する当否判定が行われないB B状態S T 2の最後のゲームにおいては、第2乱数に基づいたA T状態S T 3への移行抽選L 1を行う構成である。これにより、制御I C 1 4 8が取得する乱数の数を増やすことなく、遊技者にとって有利なA T状態S T 3への移行の当否を決める抽選を追加でき、遊技の興趣を向上させることができる。

30

【0591】

また、制御I C 1 4 8が第1乱数を取得するタイミングにおいて各リール3 2 L, 3 2 M, 3 2 Rの回転を開始させるための第1リール制御処理(ステップS 1 7 1 1)を実行する構成とすることにより、制御I C 1 4 8が第2乱数を取得するタイミングにおいて第1リール制御処理を実行する構成と比較して、スタートレバー4 1の操作タイミングから各リール3 2 L, 3 2 M, 3 2 Rにおける回転開始のタイミングまでの時間を短くすることができる。これにより、スタートレバー4 1の操作と各リール3 2 L, 3 2 M, 3 2 Rの回転開始との間に遊技者がタイムラグを感じる可能性を低減することができる。

【0592】

また、A T状態S T 3のベース状態S T 3 2で行われるゲームにおいて、第1チェリー役又は第2チェリー役に当選した場合には継続可能ゲーム数が加算されるとともにスイカ役に当選した場合には加算抽選が行われ、当該加算抽選において当選した場合には継続可能ゲーム数が加算される構成である。ここで、第1チェリー役に当選するか否かの判定、及びスイカ役に当選するか否かの判定には第1乱数のみを用いられ、第2チェリー役に当選するか否かの判定には第1乱数に加えて第2乱数を用いられる。また、スイカ役に当選した場合に行われる加算抽選では加算用乱数を用いられる。このように、A T状態S T 3の継続可能ゲーム数が加算されるパターンとして、第1乱数のみに基づいて加算されるパターンと、第1乱数と第2乱数との組合せに基づいて加算が行われるパターンと、第1乱数と加算用乱数とに基づいて加算されるパターンと、が存在することにより、遊技の興趣向上を図ることができる。

40

50

【0593】

＜第4の実施形態の別形態＞

本実施形態では、制御IC148で実行される通常処理（図52）において、各リール32L、32M、32Rの回転が開始された後に第2乱数が取得され、当該第2乱数を用いて第2抽選処理（通常処理（図52）のステップS2313の処理）が行われる。なお、上記第4の実施形態と同一の構成については基本的にその説明を省略する。

【0594】

先ず本実施形態における通常処理について図52のフローチャートを参照しながら説明する。先ずステップS2301では、第1抽選準備処理が実行される。当該第1抽選準備処理では、上述した第4の実施形態の通常処理（図42）におけるステップS1701～ステップS1712の処理が実行される。

10

【0595】

通常処理（図52）について具体的には、次のタイマ割込み処理を許可する割込み許可処理を実行した後（ステップS1701）、開始待ち処理を実行する（ステップS1702）。そして、ベット数が規定数でない場合（ステップS1703：NO）には開始待ち処理に戻る。また、ベット数が規定数である場合（ステップS1703：YES）には、開始可能フラグ144aに「1」が設定されているか否かについて判定する（ステップS1704）。そして、開始可能フラグ144aに「1」が設定されていない場合（ステップS1704：NO）には、開始可能フラグ144aに「1」を設定する。

20

【0596】

そして、第1開始指令フラグ144gに「1」が設定されているか否かについて判定し、「1」が設定されていない場合（ステップS1706：NO）には開始待ち処理に戻る。また、第1開始指令フラグ144gに「1」が設定されている場合（ステップS1706：YES）には、制御IC148が当該制御IC148の入力端子TA8に入力されている第1乱数の数値情報を取得し（ステップS1707）、第1開始指令フラグ144gを「0」クリアする（ステップS1708）。その後、受付禁止処理を行うことにより、メダル投入口45に投入されるメダルがメダル受け皿59にそのまま排出される状態とする（ステップS1709）。続いて、第1リール制御処理を行って各リール32L、32M、32Rの回転を開始させ（ステップS1710）、各リール32L、32M、32Rの回転速度が一定となるまでの時間を待機期間として設定する（ステップS1711）。そして、主側RAM144の加算用乱数カウンタ（図示略）にて更新されている乱数の数値情報を取得して、今回の加算用乱数とする（ステップS1712）。

30

【0597】

通常処理（図52）の説明に戻り、ステップS2301にて第1抽選準備処理を実行した後、ステップS2302では第1抽選処理を実行する。当該第1抽選処理では、上記第1の実施形態の抽選処理（図11）におけるステップS502～ステップS505、ステップS507、及びステップS508と同様の処理が行われる。具体的には、役の当否抽選を行うための抽選テーブルを主側ROM143から読み出し（ステップS502）、インデックス値IVとして「1」を設定する（ステップS503）。また、現在の第1判定値DV1に対して第1ポイント値PV1を加算することにより新しい第1判定値DV1とし（ステップS504）、当該新しい判定値が「65535」を越えているか否かについて判定する（ステップS505）。ここで、初回の第1判定値DV1には第1乱数を用いる。

40

【0598】

新しい第1判定値DV1が「65535」を越えていない場合（ステップS505：NO）には、現在のインデックス値IVに「1」を加算してインデックス値IVを更新する（ステップS507）。その後、読み出している抽選テーブルを参照して当該抽選テーブルに現在のインデックス値IVに対応する判定役が存在するか否かを判定する（ステップS508）。現在のインデックス値IVに対応する判定役が存在する場合（ステップS508：YES）には、第1判定値DV1に現在のインデックス値IVに対応する第1ポイ

50

ント値 P V 1 を加算して新たな第 1 判定値 D V 1 とする処理（ステップ S 5 0 4）に戻る。

【0599】

本第 1 抽選処理は、第 1 判定値 D V 1 が「6 5 5 3 5」を超えた場合（ステップ S 5 0 5：Y E S）、又は更新後のインデックス値 I V に対応する判定役が存在しなくなった場合（ステップ S 5 0 8：N O）に終了する。このように、インデックス値 I V を変えながら当選したか否かについて調べ、役に当選していた場合には、当選した役に対応する役のインデックス値 I V を取得する。

【0600】

通常処理（図 5 2）の説明に戻り、ステップ S 2 3 0 2 にて第 1 抽選処理を行った後、ステップ S 2 3 0 3 では、第 1 チェリー役に当選したか否かについて判定する。第 1 チェリー役に当選していない場合（ステップ S 2 3 0 3：N O）には、ステップ S 2 3 0 4 にて各リール 3 2 L, 3 2 M, 3 2 R の停止態様を役の抽選処理の結果に対応したものとするための停止情報第 1 設定処理を実行する。そして、ステップ S 2 3 0 5 にて新たなゲームが開始されたことをサブ側 M P U 1 5 2 に認識させるために、ゲーム開始コマンドをサブ側 M P U 1 5 2 への送信対象としてセットする。

【0601】

また、ステップ S 2 3 0 3 にて第 1 チェリー役に当選していた場合には、ステップ S 2 3 0 6 にて主側 R A M 1 4 4 に設定されているチェリー当選フラグ（図示略）に「1」を設定する。ステップ S 2 3 0 5 にてゲーム開始コマンドをセットした後、又はステップ S 2 3 0 6 にてチェリー当選フラグに「1」を設定した後、ステップ S 2 3 0 7 では第 2 開始指令フラグ 1 4 4 h に「1」が設定されているか否かについて判定する。第 2 開始指令フラグ 1 4 4 h に「1」が設定されていない場合（ステップ S 2 3 0 7：N O）には、第 2 開始指令フラグ 1 4 4 h に「1」が設定されるまで待機する。そして、第 2 開始指令フラグ 1 4 4 h に「1」が設定された場合（ステップ S 2 3 0 7：Y E S）には、ステップ S 2 3 0 8 以降の処理に進む。

【0602】

ステップ S 2 3 0 8 ～ステップ S 2 3 1 0 では、上記第 4 の実施形態の通常処理（図 4 2）におけるステップ S 1 7 1 4 ～ステップ S 1 7 1 6 と同じ処理が実行される。具体的には、ステップ S 2 3 0 8 にて開始可能フラグ 1 4 4 a を「0」クリアし、ステップ S 2 3 0 9 では制御 I C 1 4 8 の入力端子 T A 9（図 3 9）に入力されている第 2 乱数の数値情報を取得し、ステップ S 2 3 1 0 では第 2 開始指令フラグ 1 4 4 h を「0」クリアする。

【0603】

続くステップ S 2 3 1 1 では、チェリー当選フラグ（図示略）に「1」が設定されているか否かについて判定し、チェリー当選フラグに「1」が設定されている場合（ステップ S 2 3 1 1：Y E S）には、ステップ S 2 3 1 2 ～ステップ S 2 3 1 4 の処理を実行する。

【0604】

ステップ S 2 3 1 2 にてチェリー当選フラグを「0」クリアした後、ステップ S 2 3 1 3 では第 2 抽選処理を実行する。当該第 2 抽選処理では、第 2 乱数を第 2 判定値 D V 2 として用い、当該第 2 判定値 D V 2 に対して第 2 ポイント値 P V 2 を加算して得られる新たな第 2 判定値 D V 2 が「6 5 5 3 5」を超えたか否かについて判定する。当該新たな第 2 判定値 D V 2 が「6 5 5 3 5」を越えた場合には第 2 チェリー役に当選した状態となり、当該第 2 判定値 D V 2 が「6 5 5 3 5」以下であった場合には、第 1 チェリー役に当選した状態を維持する。

【0605】

通常処理（図 5 2）の説明に戻り、ステップ S 2 3 1 3 にて第 2 抽選処理を実行した後、ステップ S 2 3 1 4 では各リール 3 2 L, 3 2 M, 3 2 R の停止態様を第 2 抽選処理（ステップ S 2 3 1 3）の結果に対応したものとするための停止情報第 1 設定処理を実行す

る。具体的には、第2抽選処理にて第2チェリー当選となった場合には、第2チェリー当選に対応する停止情報を設定するための停止情報第1設定処理を実行する。また、第2抽選処理にて第2チェリー当選とならなかった場合には、第1チェリー当選に対応する停止情報を設定するための停止情報第1設定処理を実行する。そして、続くステップS2315では新たなゲームが開始されたことをサブ側MPU152に認識させるためのゲーム開始コマンドをサブ側MPU152への送信対象としてセットする。

【0606】

ステップS2311にて否定判定を行った後、ステップS2314にて否定判定を行った後、又はステップS2316にてゲーム開始コマンドをセットした後、ステップS2317では待機期間が終了したか否かについて判定する。待機期間が終了していない場合（ステップS2317：NO）には当該待機期間が終了するまで待機する。そして、待機期間が終了した後（ステップS2317：YES）、ステップS2318にてその他の処理を実行して、ステップS2301の処理に戻る。ここで、ステップS2318のその他の処理では、上記第4の実施形態の通常処理（図42）のステップS1719～ステップS1723と同じ処理が実行される。

【0607】

具体的には、第2リール制御処理を実行した後（ステップS1719）、今回のゲームにおいて小役入賞が成立している場合に、当該小役入賞に対応した数の遊技媒体を遊技者に付与するための媒体付与処理を実行し（ステップS1720）、今回のゲームの結果に対応する遊技状態の設定を可能とするための遊技終了時の対応処理を実行する（ステップS1721）。そして、本スロットマシン10の状態を遊技ホールの管理コンピュータに出力するための外部出力設定処理を実行して（ステップS1722）、受付許可処理を実行する（ステップS1723）。

【0608】

上記第4の実施形態の通常処理（図42）では、ステップS1712にて待機時間を設定した後、ステップS1713にて第2開始指令フラグ144hに「1」が設定されるまで待機する構成である。これに対して、本別形態の通常処理（図52）では、第2開始指令フラグ144hに「1」が設定されるまで待機する処理（ステップS2307の処理）の前に第1乱数を用いた第1抽選処理を実行する構成である。このため、ステップS2317の判定処理が実行されるタイミングまでに待機期間が終了している場合には、ステップS2309にて第2乱数を取得した後、遊技者がストップボタン42～44を押せるようになるまでの時間を短縮することができる。

【0609】

<第5の実施形態>

本実施形態では、16桁の2進数である第1乱数の数値情報と、16桁の2進数である第2乱数の数値情報と、を組合せることにより、制御IC148が32桁の2進数である抽選用乱数を生成する。そして、制御IC148は当該抽選用乱数を用いた1回の抽選により、当選確率が1/65535未満である第2チェリー役を含む役の当否抽選を実行する。なお、上記第4の実施形態と同一の構成については基本的にその説明を省略する。

【0610】

先ず本実施形態において役の当否抽選に用いられる抽選用乱数について図53（a）～（c）を参照しながら説明する。図53（a）は第1乱数を説明するための説明図であり、図53（b）は第2乱数を説明するための説明図であり、図53（c）は抽選用乱数を説明するための説明図である。

【0611】

本実施形態において、制御IC148は抽選用乱数を用いて役の当否抽選を行う。また、本実施形態では、抽選用乱数を用いて行われる役の当否抽選の他に、移行抽選L1、継続抽選、及び上乗せ抽選が行われる。ここで、移行抽選L1、継続抽選、及び上乗せ抽選には第1乱数が用いられる。

【0612】

そして、移行抽選 L 1 においてスイカ役に当選した場合には、第 2 乱数を用いて A T 状態 S T 3 の継続可能ゲーム数に「1 0 0」を設定するか否かを決定するための抽選が実行される。また、継続抽選において、継続当選となった場合には、第 2 乱数を用いて A T 状態 S T 3 の継続可能ゲーム数に「1 0 0」を設定するか否かを決定するための抽選が実行される。また、上乗せ抽選において、上乗せ当選となった場合には、第 2 乱数を用いて A T 状態 S T 3 の継続可能ゲーム数に「1 0 0」を加算するか否かを決定するための抽選が実行される。なお、移行抽選 L 1、継続抽選、及び上乗せ抽選が同時に行われることはないため、1 つのゲームにおいて、移行抽選 L 1、継続抽選、及び上乗せ抽選の中から 2 つ以上の抽選が行われることはない。

【0 6 1 3】

10

図 5 3 (a) に示すように、第 1 乱数は 1 6 桁の 2 進数である。当該第 1 乱数の n 桁目の数字を A n とする。ここで、n は 1 ~ 1 6 の自然数である。また、A 1 ~ A 1 6 は「1」又は「0」の数字であり、第 1 乱数の最大値は「6 5 5 3 5」である。同様に、図 5 3 (b) に示すように、第 2 乱数は 2 進数において 1 6 桁の数字である。当該第 2 乱数の n 桁目の数字を B n とする。ここで、n は 1 ~ 1 6 の自然数である。また、B 1 ~ B 1 6 は「1」又は「0」の数字であり、第 2 乱数の最大値は「6 5 5 3 5」である。

【0 6 1 4】

本実施形態において、制御 I C 1 4 8 は第 1 乱数と第 2 乱数とを組合せることにより、抽選用乱数を生成する。図 5 3 (c) に示すように、抽選用乱数は 3 2 桁の 2 進数である。抽選用乱数の m 桁目の数字を C m とする。ここで、m は 1 ~ 3 2 の自然数である。また、C 1 ~ C 3 2 は「1」又は「0」の数字であり、抽選用乱数の取り得る値の数は「4 2 9 4 8 3 6 2 2 5」である。

20

【0 6 1 5】

図 5 3 (c) に示すように、抽選用乱数における 1 桁目の数字 (C 1) から 1 6 桁目の数字 (C 1 6) までは、第 2 乱数における 1 桁目の数字 (B 1) から 1 6 桁目の数字 (B 1 6) と同じであるとともに、抽選用乱数における 1 7 桁目の数字 (C 1 7) から 3 2 桁目の数字 (C 3 2) は、第 1 乱数における 1 桁目の数字 (A 1) から 1 6 桁目の数字 (A 1 6) ままで同じである。

【0 6 1 6】

抽選用乱数を用いて行われる抽選処理 (図 5 5) にて用いられる抽選テーブルには、各役に当選するための当選番号が複数設定されている。また、役同士で当該当選番号に重複は存在しないように設定されている。つまり、異なる役に対して同じ当選番号が設定されていることはない。各役に当選する確率は、当該役に設定されている当選番号の数で決まっている。制御 I C 1 4 8 は、インデックス値 I V が「1」である役から順番に抽選用乱数と当選番号とが一致しているか否かについて判定し、抽選用乱数と同じ当選番号が設定されている役が存在した場合に、当該役に当選したと判定する。

30

【0 6 1 7】

ここで、本実施形態の抽選テーブルにおいて、各役に対応する当選番号はランダムに間隔をあけて設定されている。上述のとおり、抽選用乱数の 1 ~ 1 6 桁目の数字 (C 1 ~ C 1 6) は第 2 乱数の 1 ~ 1 6 桁目の数字 (B 1 ~ B 1 6) と同じであるとともに、抽選用乱数の 1 7 ~ 3 2 桁目の数字 (C 1 7 ~ C 3 2) は第 1 乱数の 1 ~ 1 6 桁目の数字と同じである。このため、抽選テーブルにおいて、各役に対応する当選番号が間隔をあけずに連番で設定されている場合には、第 1 乱数を用いて行われる抽選の結果と抽選用乱数を用いて行われる抽選の結果とが連動する可能性がある。同様に、第 2 乱数を用いて行われる抽選の結果と抽選用乱数を用いて行われる抽選の結果とが連動する可能性がある。

40

【0 6 1 8】

これに対して、本実施形態の抽選テーブルにおいて、各役に対応する当選番号がランダムに間隔をあけて設定されている構成とすることにより、第 1 乱数を用いて行われる抽選の結果と抽選用乱数を用いて行われる抽選の結果との関係に遊技者が気付く可能性を低減させることができる。同様に、第 2 乱数を用いて行われる抽選の結果と抽選用乱数を用い

50

て行われる抽選の結果との関係に遊技者が気付く可能性を低減させることができる。本実施形態における抽選処理の詳細については後述する。

【0619】

次に、制御IC148にて実行される通常処理について、図54のフローチャートを参照しながら説明する。先ずステップS2401では第1乱数取得処理を実行する。当該第1乱数の取得処理では、上記第4の実施形態の通常処理（図42）におけるステップS1701～ステップS1707と同じ処理が実行される。続くステップS2402では、上記第4の実施形態におけるステップS1709～ステップS1716と同じ処理が実行される。

【0620】

続くステップS2403では、取得した2バイトの第1乱数の数値情報と2バイトの第2乱数の数値情報とを組合せて4バイトの抽選用乱数を生成し、ステップS2404では当該4バイトの抽選用乱数を用いた役の当否抽選である抽選処理を実行する。本実施形態における抽選処理の詳細については後述する。ステップS2404にて抽選処理を実行した後、ステップS2405ではその他の処理を実行して、ステップS2401の第1乱数取得処理に戻る。その他の処理では、上記第4の実施形態の通常処理（図42）におけるステップS1718～ステップS1723の処理が実行される。

【0621】

次に、制御IC148にて実行される抽選処理について、図55のフローチャートを参照しながら説明する。先ずステップS2501では、抽選用乱数を用いて行う役の当否抽選に用いる抽選テーブルを主側RAM144から読出す。

【0622】

ここで、本実施形態の抽選用テーブルの構成について、図56（a）の通常モード用抽選テーブルを参照しながら説明する。図56（a）に示すように、抽選用テーブルには、インデックス値IVとして1～11の数字が設定されており、各インデックス値IVに対して当選役が設定されている。また、インデックス値IVがnである当選役に当選したか否かを判定するための当選番号の群として第n乱数群が設定されている。ここで、nは1～11の自然数である。

【0623】

図56（b）は、第1乱数群～第11乱数群に設定されている乱数の一部を示すテーブルである。なお、当該乱数群テーブルでは乱数の数値情報を2進数から10進数に変換して示している。図56（b）に示すように、各乱数群の当選番号として設定されている数値情報は、連番ではない。一方、本実施形態において第1乱数を用いて行われる抽選において当選対象となる乱数の値、及び第2乱数を用いて行われる抽選において当選対象となる乱数の値は共に連番で設定されている。このため、各乱数群の当選番号として設定されている数値情報に不規則な間隔をあけることにより、抽選用乱数を用いて実行される役の抽選処理の結果から、遊技者が第1乱数を用いて行われる抽選の結果及び第2乱数を用いて行われる抽選の結果を容易に予測できてしまう状況を避けることができる。

【0624】

抽選処理（図55）の説明に戻り、ステップS2501にて抽選テーブルを読み出した後、ステップS2502では、最初のインデックス値IVとして「1」を設定する。続くステップS2503では、現状のインデックス値IVについて、今回の抽選用乱数が抽選テーブルの第IV乱数群に含まれているか否かについて判定する。今回の抽選用乱数が第IV乱数群に含まれていない場合（ステップS2503：NO）には、ステップS2504にて現在のインデックス値IVに「1」を加算して新たなインデックス値IVに更新し、ステップS2505にて読み出している抽選テーブルのインデックス値IVとして更新後のインデックス値IVが設定されているか否かについて判定する。

【0625】

読み出している抽選テーブルに更新後のインデックス値IVが設定されている場合（ステップS2505：YES）には、ステップS2503に戻り、更新後のインデックス値

10

20

30

40

50

I Vについて、抽選用乱数が抽選テーブルの第 I V 乱数群に含まれているか否かの判定処理を実行する。

【0626】

ステップ S 2 5 0 3 において、抽選用乱数が第 I V 乱数群に含まれていた場合（ステップ S 2 5 0 3：Y E S）、又はステップ S 2 5 0 5 において、更新後のインデックス値 I V が読み出している抽選テーブルに設定されていない場合には、ステップ S 2 5 0 6 に進む。

【0627】

ステップ S 2 5 0 6 では役の当選結果に応じて停止情報を設定する停止情報第 1 設定処理を行い、ステップ S 2 5 0 7 では新たなゲームが開始されたことをサブ側 M P U 1 5 2 に認識させるためにゲーム開始コマンドをサブ側 M P U 1 5 2 へ送信して、本抽選処理を終了する。

【0628】

次に、制御 I C 1 4 8 にて実行される A T 用処理について、図 5 7 のフローチャートを参照しながら説明する。先ずステップ S 2 6 0 1 では A T 状態カウンタが「0」であるか否かについて判定する。A T 状態カウンタが「0」でない場合（ステップ S 2 6 0 1：N O）には、A T 状態 S T 3 であることを意味する。この場合には、ステップ S 2 6 0 2 にて準備状態フラグの値が「0」であるか否かについて判定する。

【0629】

準備状態フラグの値が「0」である場合には、A T 状態 S T 3 において、既に第 1 R T モードから第 2 R T モードに移行して、1 ゲーム毎に継続可能ゲーム数が「1」ずつ減算されていく状態となっている。この場合（ステップ S 2 6 0 2：Y E S）には、ステップ S 2 6 0 3 にて A T 状態カウンタから「1」を減算する。続くステップ S 2 6 0 4 では、スイカ当選となったか否かについて判定する。スイカ当選となった場合（ステップ S 2 6 0 4：Y E S）には、ステップ S 2 6 0 5 にて上乗せ抽選処理を実行して、本 A T 用処理を終了する。

【0630】

ここで、ステップ S 2 6 0 5 にて実行される上乗せ抽選処理について、図 5 8（a）のフローチャートを参照しながら説明する。先ずステップ S 2 7 0 1 では、第 1 上乗せ抽選処理を実行する。当該第 1 上乗せ抽選処理では、第 1 乱数に「4 3 6 9」を加算した結果が「6 5 5 3 5」を超える場合に当選となる。当該第 1 上乗せ抽選処理において当選となる確率は $1/15$ である。

【0631】

ステップ S 2 7 0 2 では、第 1 上乗せ抽選に当選したか否かについて判定し、第 1 上乗せ抽選に当選しなかった場合（ステップ S 2 7 0 2：N O）にはそのまま本上乗せ抽選処理を終了する。また、第 1 上乗せ抽選に当選した場合（ステップ S 2 7 0 2：Y E S）には、ステップ S 2 7 0 3 にて第 2 上乗せ抽選処理を実行する。当該第 2 上乗せ抽選処理では、第 2 乱数に「5」を加算した結果が「6 5 5 3 5」を超える場合に当選となる。当該第 2 上乗せ抽選処理において当選となる確率は $1/13107$ である。

【0632】

ステップ S 2 7 0 4 では、第 2 上乗せ抽選に当選したか否かについて判定する。第 2 上乗せ抽選に当選しなかった場合（ステップ S 2 7 0 4：N O）には、ステップ S 2 7 0 5 にて A T 状態カウンタに「30」を加算する。また、第 2 上乗せ抽選に当選した場合（ステップ S 2 7 0 4：Y E S）には、ステップ S 2 7 0 6 にて A T 状態カウンタに「100」を加算する。

【0633】

ステップ S 2 7 0 5 又はステップ S 2 7 0 6 にて A T 状態カウンタへの加算処理を実行した後、ステップ S 2 7 0 7 ではサブ側 M P U 1 5 2 に対して加算コマンドを送信して、本上乗せ抽選処理を終了する。サブ側 M P U 1 5 2 は、当該加算コマンドを受信することにより、遊技者に対して A T 状態 S T 3 の継続可能ゲーム数が増加したことを報知するた

10

20

30

40

50

めの演出を行うタイミングを把握することができる。ここで、本上乘せ抽選処理が行われた場合にA T状態カウンタに「3 0 0」が加算される確率は $1 / 6 5 5 3 5$ よりも小さい $1 / 1 9 6 6 0 5$ である。

【0 6 3 4】

A T用処理（図5 7）の説明に戻り、ステップS 2 6 0 4にてスイカ当選となっていなかった場合には、ステップS 2 6 0 6にてチェリー当選となったか否かについて判定する。ここで、チェリー当選とは、第1チェリー当選又は第2チェリー当選を意味する。ステップS 2 6 0 6にてチェリー当選とならなかった場合には、ステップS 2 6 0 7にてA T状態カウンタが「0」であるか否かについて判定する。そして、A T状態カウンタが「0」でない場合（ステップS 2 6 0 7：N O）にはそのまま本A T用処理を終了し、A T状態カウンタが「0」である場合（ステップS 2 6 0 7：Y E S）には、ステップS 2 6 0 8にて継続抽選処理を実行して、本A T用処理を終了する。

10

【0 6 3 5】

ここで、ステップS 2 6 0 8にて実行される継続抽選処理について、図5 8（b）のフローチャートを参照しながら説明する。先ずステップS 2 8 0 1では、第1継続抽選処理を実行する。当該第1継続抽選処理では、第1乱数に「4 3 6 9」を加算した結果が「6 5 5 3 5」を超える場合に当選となる。当該第1継続抽選処理において当選となる確率は $1 / 1 5$ である。

【0 6 3 6】

ステップS 2 8 0 2では、第1継続抽選に当選したか否かについて判定し、第1継続抽選に当選しなかった場合（ステップS 2 8 0 2：N O）にはそのまま本継続抽選処理を終了する。また、第1継続抽選に当選した場合（ステップS 2 8 0 2：Y E S）には、ステップS 2 8 0 3にて第2継続抽選処理を実行する。当該第2継続抽選処理では、第2乱数に「5」を加算した結果が「6 5 5 3 5」を超える場合に当選となる。当該第2継続抽選処理において当選となる確率は $1 / 1 3 1 0 7$ である。

20

【0 6 3 7】

ステップS 2 8 0 4では、第2継続抽選に当選したか否かについて判定する。第2継続抽選に当選しなかった場合（ステップS 2 8 0 4：N O）には、ステップS 2 8 0 5にてA T状態カウンタに「3 0」を加算する。また、第2継続抽選に当選した場合（ステップS 2 8 0 4：Y E S）には、ステップS 2 8 0 6にてA T状態カウンタに「1 0 0」を加算する。

30

【0 6 3 8】

ステップS 2 8 0 5又はステップS 2 8 0 6にてA T状態カウンタへの加算処理を実行した後、ステップS 2 8 0 7ではサブ側M P U 1 5 2に対して加算コマンドを送信して、本継続抽選処理を終了する。サブ側M P U 1 5 2は、当該加算コマンドを受信することにより、遊技者に対してA T状態S T 3の継続可能ゲーム数が増加したことを報知するための演出を行うタイミングを把握することができる。ここで、本継続抽選処理が行われた場合にA T状態カウンタに「1 0 0」が加算される確率は $1 / 6 5 5 3 5$ よりも小さい $1 / 1 9 6 6 0 5$ である。

【0 6 3 9】

A T用処理（図5 7）の説明に戻り、ステップS 2 6 0 6にてチェリー当選となっている場合には、ステップS 2 6 0 9にてチェリー当選の対応処理を実行して本A T用処理を終了する。ステップS 2 6 0 9におけるチェリー当選の対応処理では、上記第4の実施形態のA T用処理（図4 8）におけるステップS 2 0 1 1～ステップS 2 0 1 5と同じ処理が実行される。

40

【0 6 4 0】

具体的には、第1チェリー当選となっているか否かについて判定して（ステップS 2 0 1 1：Y E S）にA T状態カウンタに「3 0」を加算し（ステップS 2 0 1 2）、サブ側M P U 1 5 2に加算コマンドを送信する（ステップS 2 0 1 5）。また、第2チェリー役への入賞が成立している場合（ステップS 2 0 1 3：Y E S）には、A T状態カウンタに

50

「300」を加算し（ステップS2014）、サブ側MPU152に加算コマンドを送信する（ステップS2014）。

【0641】

AT用処理（図57）の説明に戻り、ステップS2601にてAT状態カウンタの値が「0」であった場合、又はステップS2602にて準備状態フラグの値が「1」であった場合には、ステップS2610にてその他の処理を実行して、本AT用処理を終了する。当該その他の処理では、上記第4の実施形態のAT用処理（図48）のステップS2002～ステップS2007の処理が実行される。

【0642】

具体的には、第1チェリー当選となった場合（ステップS2002：YES）にはAT状態カウンタに「30」を加算し（ステップS2003）、準備状態フラグに「1」を設定して（ステップS2006）、サブ側MPU152に対してAT状態開始コマンドを送信する（ステップS2007）。また、第2チェリー役への入賞が成立している場合（ステップS2002：NO、ステップS2004：YES）には、AT状態カウンタに「300」を加算し（ステップS2005）、準備状態フラグに「1」を設定して（ステップS2006）、サブ側MPU152に対してAT状態開始コマンドを送信する（ステップS2007）。

【0643】

次に、制御IC148にて実行されるBB用処理について、図59のフローチャートを参照しながら説明する。先ずステップS2901～ステップS2904では、上記第4の実施形態のBB用処理（図49）におけるステップS2101～ステップS2104と同じ処理が実行される。具体的には、今回のゲームにおいて媒体付与役の入賞が発生しなかった場合（ステップS2901：NO）にはそのまま本BB用処理を終了し、今回のゲームにおいて媒体付与役の入賞が発生した場合（ステップS2901：YES）には残付与数カウンタの値から「8」を減算する（ステップS2902）。

【0644】

減算後に残付与数カウンタの値が「0」にならなかった場合（ステップS2903：NO）にはそのまま本BB用処理を終了する。また、減算後に残付与数カウンタの値が「0」となった場合（ステップS2903：YES）には、AT状態カウンタの値が「0」であるか否かについて判定する（ステップS2904）。

【0645】

AT状態カウンタの値が「0」である場合（ステップS2904：YES）には、ステップS2905にて第1移行抽選処理を実行する。当該第1移行抽選処理では、第1乱数に「4369」を加算した結果が「65535」を超える場合に当選となる。当該第1移行抽選処理において当選となる確率は1/15である。ステップS2906では、第1移行抽選に当選したか否かについて判定し、第1移行抽選に当選した場合（ステップS2906：YES）には、ステップS2907にて第2移行抽選処理を実行する。当該第2移行抽選処理では、第2乱数に「5」を加算した結果が「65535」を超える場合に当選となる。当該第2移行抽選処理において当選となる確率は1/13107である。

【0646】

ステップS2908では、第2移行抽選に当選したか否かについて判定する。ステップS2904にてAT状態カウンタの値が「0」ではなかった場合（ステップS2904：NO）又はステップS2908にて第2移行抽選に当選しなかったと判定した場合には、ステップS2909にてAT状態カウンタに「30」を設定する。また、ステップS2908にて第2移行抽選に当選したと判定した場合には、ステップS2910にてAT状態カウンタに「100」を設定する。ここで、本BB用処理において、第1移行抽選に当選するとともに、第2移行抽選に当選することにより、AT状態カウンタに「100」が設定される確率は1/65535よりも小さい1/196605である。

【0647】

ステップS2909又はステップS2910にてAT状態カウンタに継続可能ゲーム数

10

20

30

40

50

を設定した後、ステップ S 2 9 1 1 では準備状態フラグに「1」を設定して A T 状態 S T 3 の準備状態 S T 3 1 となったことを記憶し、ステップ S 2 9 1 2 にてサブ側 M P U 1 5 2 に対して準備状態コマンドを送信する。

【0648】

ステップ S 2 9 0 6 にて第 1 移行抽選に当選しなかったと判定した後、又はステップ S 2 9 1 2 にて準備状態コマンドを送信した後、ステップ S 2 9 1 3 では B B 用フラグを「0」クリアし、ステップ S 2 9 1 4 ではサブ側 M P U 1 5 2 に対して B B 終了コマンドを送信して、本 B B 用処理を終了する。

【0649】

以上のとおり、第 1 乱数と第 2 乱数とに基づいて抽選用乱数を生成し、第 1 乱数を用いた抽選と、第 2 乱数を用いた抽選と、抽選用乱数を用いた抽選と、を行う構成である。抽選に用いられる 3 つの乱数は全て遊技者の動作タイミングを反映して決定される乱数であるため、制御 I C 1 4 8 の処理タイミングに依存して決定される乱数を 3 つ目の乱数として用いる場合と比較して、遊技者の動作タイミングを遊技結果により大きく反映することができる。

10

【0650】

また、遊技者がスタートレバー 4 1 を O F F 状態から O N 状態に切り換えた後、当該 O N 状態から O F F 状態に戻す一連の動作から第 1 乱数と第 2 乱数とを取得し、第 1 乱数に基づいた抽選と第 2 乱数に基づいた抽選とを実行する構成と比較して、抽選の種類を増やすことができ、遊技の興趣向上を図ることができる。

20

【0651】

また、4 バイトの抽選用乱数を用いて役の当否抽選を行う構成とすることにより、2 バイトの抽選用乱数を用いた抽選では設定することのできないような当選確率の低い役を設定することができる。そして、役の当否抽選に 1 つの抽選用乱数を用いる構成であるため、役の当否抽選に 2 つの乱数を用いる構成と比較して、役の当否抽選以外の抽選に用いる乱数の数を増やすことができる。役の当否抽選以外の抽選に第 1 乱数と第 2 乱数とを使用できるため、第 1 移行抽選に加えて第 2 移行抽選を行うことが可能となり、移行抽選の結果として起こる演出のパターンを増やして遊技の興趣向上を図ることができる。

【0652】

<第 6 の実施形態>

30

本実施形態では、検知信号 S G 2 と反転検知信号 S G 3 との両方が 1 つの管理回路 4 2 1 (図 6 0) に入力されるとともに、当該管理回路 4 2 1 から出力されるラッチ信号が 1 つのラッチレジスタ 1 0 2 (図 6 0) に入力される。なお、上記第 4 の実施形態と同一の構成については基本的にその説明を省略する。

【0653】

本実施形態における主制御基板 1 4 1 の構成について図 6 0 のブロック図を参照しながら説明する。図 6 0 に示すように、主側 M P U 1 4 2 は制御 I C 1 4 8 とハード乱数回路 1 4 6 とを備えている。そして、ハード乱数回路 1 4 6 は管理回路 4 2 1 と、ラッチレジスタ 1 0 2 と、更新回路 1 0 1 と、を備えている。ここで、本実施形態におけるラッチレジスタ 1 0 2 は上記第 1 の実施形態におけるラッチレジスタ 1 0 2 (図 6) と同じ構成であるとともに、本実施形態における更新回路 1 0 1 は上記第 1 の実施形態における更新回路 1 0 1 (図 6) と同じ構成である。

40

【0654】

図 6 0 に示すように、スタート検出センサ 4 1 a から出た信号線は主制御基板 1 4 1 上の第 1 分岐点 1 7 1 で 2 本に分岐している。分岐後の一方の信号線は制御 I C 1 4 8 の入力端子 T A 1 に接続されているため、制御 I C 1 4 8 の入力端子 T A 1 には検知信号 S G 2 が入力されている。また、分岐後の他方の信号線は主制御基板 1 4 1 上の第 2 分岐点 1 7 2 にて 2 本に分岐している。第 2 分岐点 1 7 2 にて分岐した信号線の一方はそのまま管理回路 4 2 1 に接続されているとともに、第 2 分岐点 1 7 2 にて分岐した信号線の他方は反転回路 4 3 1 を介して管理回路 4 2 1 に接続されている。このため、管理回路 4 2 1 に

50

は検知信号 S G 2 と、反転検知信号 S G 3 と、が入力されている。

【0655】

管理回路 4 2 1 はハード回路である。管理回路 4 2 1 では、当該管理回路 4 2 1 に入力されている検知信号 S G 2 又は反転検知信号 S G 3 のいずれかが L O W 状態から H I 状態に立ち上がった場合にタイマカウンタによる時間のカウントが開始される。管理回路 4 2 1 に入力されている検知信号 S G 2 の立ち上がりを契機としてタイマカウンタによる時間のカウントが開始された場合には、検知信号 S G 2 の H I 状態が維持されている間、タイマカウンタによる時間のカウントが継続される。タイマカウンタによる時間のカウントは、タイマカウンタにより 1 2 . 8 μ s がカウントされた場合、又はタイマカウンタにより 1 2 . 8 μ s がカウントされる前に検知信号 S G 2 が L O W 状態に立ち下がった場合に停止される。タイマカウンタにより 1 2 . 8 μ s がカウントされた場合には、カウントの終了タイミングにおいて管理回路 4 2 1 からラッチレジスタ 1 0 2 に対してラッチ信号が送信される。

10

【0656】

タイマカウンタによるカウントが停止されると、タイマカウンタはリセットされる。このため、タイマカウンタによる 1 2 . 8 μ s のカウントが途中で停止され、その後に再びカウントが開始される条件が成立した場合にも、検知信号 S G 2 が H I 状態に立ち上がり、当該 H I 状態が 1 2 . 8 μ s 以上継続するという、管理回路 4 2 1 からラッチレジスタ 1 0 2 に対してラッチ信号が送信される条件は変わらない。検知信号 S G 2 の H I 状態が累積で 1 2 . 8 μ s 以上となっても、当該 H I 状態が連続して 1 2 . 8 μ s 以上でないとラッチ信号が送信されない構成とすることができる。

20

【0657】

また、管理回路 4 2 1 に入力されている反転検知信号 S G 3 の立ち上がりを契機としてタイマカウンタによる時間のカウントが開始された場合には、反転検知信号 S G 3 の H I 状態が維持されている間、タイマカウンタによる時間のカウントが継続される。タイマカウンタによる時間のカウントは、タイマカウンタにより 1 2 . 8 μ s がカウントされた場合、又はタイマカウンタにより 1 2 . 8 μ s がカウントされる前に反転検知信号 S G 3 が L O W 状態に立ち下がった場合に停止される。タイマカウンタにより 1 2 . 8 μ s がカウントされた場合には、カウントの終了タイミングにおいて管理回路 4 2 1 からラッチレジスタ 1 0 2 に対してラッチ信号が送信される。

30

【0658】

タイマカウンタによるカウントが停止されると、タイマカウンタはリセットされる。このため、タイマカウンタによる 1 2 . 8 μ s のカウントが途中で停止され、その後に再びカウントが開始される条件が成立した場合にも、反転検知信号 S G 3 が H I 状態に立ち上がり、当該 H I 状態が 1 2 . 8 μ s 以上継続するという、管理回路 4 2 1 からラッチレジスタ 1 0 2 に対してラッチ信号が送信される条件は変わらない。反転検知信号 S G 3 の H I 状態が累積で 1 2 . 8 μ s 以上となっても、当該 H I 状態が連続して 1 2 . 8 μ s 以上でないとラッチ信号が送信されない構成とすることができる。

【0659】

ラッチレジスタ 1 0 2 は、1 6 個のラッチレジスタ用 D - F F 1 0 2 a ~ 1 0 2 p (図 6) から構成されているレジスタである。ラッチレジスタ用 D - F F 1 0 2 a ~ 1 0 2 p の D 端子は乱数カウンタ 1 0 5 を構成している乱数カウンタ用 D - F F 1 0 5 a ~ 1 0 5 p (図 6) の Q 端子と接続されている。また、ラッチレジスタ用 D - F F 1 0 2 a ~ 1 0 2 p の Q 端子は制御 I C 1 4 8 の入力端子 T A 8 と接続されている。また、ラッチレジスタ用 D - F F 1 0 2 a ~ 1 0 2 p の C L K 端子は管理回路 4 2 1 と接続されている。

40

【0660】

このため、管理回路 4 2 1 からラッチレジスタ用 D - F F 1 0 2 a ~ 1 0 2 p の C L K 端子に対してラッチ信号が出力されると、乱数カウンタ 1 0 5 に記憶されている乱数の数値情報がラッチレジスタ 1 0 2 に書き込まれるとともに、当該乱数の数値情報は制御 I C 1 4 8 の入力端子 T A 8 に対して出力される。制御 I C 1 4 8 は、当該制御 I C 1 4 8 の

50

入力端子 T A 8 に入力されている乱数の数値情報を取得する。

【0661】

ここで、管理回路 4 2 1 に入力されている検知信号 S G 2 の立ち上がりを契機として制御 I C 1 4 8 の入力端子 T A 8 に対して出力された乱数を第 1 乱数とするとともに、管理回路 4 2 1 に入力されている反転検知信号 S G 3 の立ち上がりを契機として制御 I C 1 4 8 の入力端子 T A 8 に対して出力された乱数を第 2 乱数とする。

【0662】

本実施形態の制御 I C 1 4 8 にて実行される通常処理は、上記第 4 の実施形態における通常処理（図 4 2）と同じ処理である。当該通常処理において、制御 I C 1 4 8 は第 1 開始指令フラグ 1 4 4 g に「1」が設定された場合（ステップ S 1 7 0 6：Y E S）に当該制御 I C 1 4 8 の入力端子 T A 8 から第 1 乱数の数値情報を取得するとともに、第 2 開始指令フラグ 1 4 4 h に「1」が設定されて（ステップ S 1 7 0 9：Y E S）、開始可能フラグ 1 4 4 a を「0」クリアした後に（ステップ S 1 7 1 0）、当該制御 I C 1 4 8 の入力端子 T A 8 から第 2 乱数の数値情報を取得する。

【0663】

このため、ハード乱数回路 1 4 6 が備えているラッチレジスタ 1 0 2 が 1 つである本構成において、制御 I C 1 4 8 は第 1 乱数の数値情報と第 2 乱数の数値情報とを異なるタイミングで取得して、異なる抽選に用いることができる。

【0664】

以上のとおり、ハード乱数回路 1 4 6 が 1 つのラッチレジスタ 1 0 2 を備えており、管理回路 4 2 1 に入力されている検知信号 S G 2 の立ち上がりを契機として乱数カウンタ 1 0 5 に記憶されている数値情報が第 1 乱数の数値情報として書き込まれるとともに、管理回路 4 2 1 に入力されている反転検知信号 S G 3 の立ち上がりを契機として乱数カウンタ 1 0 5 に記憶されている数値情報が第 2 乱数の数値情報として書き込まれる構成である。ハード乱数回路 1 4 6 が第 1 乱数の数値情報が書き込まれるラッチレジスタと第 2 乱数の数値情報が書き込まれるラッチレジスタとを別々に備えている構成と比較して、ハード乱数回路 1 4 6 を構成するラッチレジスタ 1 0 2 の数を減らすことにより、ハード乱数回路 1 4 6 を製造するコストを減らしたり、小面積化したりすることができる。

【0665】

<第 6 の実施形態の別形態>

上述した第 6 の実施形態における管理回路 4 2 1 として、入力される検知信号 S G 2 の立ち上がりを契機としてラッチレジスタ 1 0 2 にラッチ信号を出力するとともに、入力される検知信号 S G 2 の立ち下がりや反転検知信号 S G 3 の立ち上がりを契機としてラッチレジスタ 1 0 2 にラッチ信号を送信する管理回路を用いる構成としてもよい。これにより、主制御基板 1 4 1 上の反転回路 4 3 1 を省略することができる。

【0666】

<第 7 の実施形態>

本実施形態では、ハード乱数回路 1 4 6 が上記第 4 の実施形態の第 1 ラッチレジスタ 4 0 7 と上記第 4 の実施形態の第 2 ラッチレジスタ 4 0 8 とに加えて、第 3 ラッチレジスタ 4 0 9（図 6 0）を備えている。遊技者がスタートレバー 4 1 を 1 回操作すると、3 つのラッチレジスタ 4 0 7 ～ 4 0 9 のそれぞれに異なる乱数が書き込まれる。制御 I C 1 4 8 は、2 つの乱数を用いて非 B B 状態における役の当否判定を行うとともに、残りの 1 つの乱数を用いて A T 状態 S T 3 の継続抽選を行う。なお、上記第 4 の実施形態と同一の構成については基本的にその説明を省略する。

【0667】

先ず本実施形態におけるハード乱数回路 1 4 6 の構成について図 6 1 を参照しながら説明する。図 6 1 は、ハード乱数回路 1 4 6 の構成を説明するためのブロック図である。以下では、上記第 4 の実施形態におけるハード乱数回路 1 4 6（図 3 9）の構成とは異なる点について説明する。

【0668】

図 6 1 に示すように、ハード乱数回路 1 4 6 はコントロール回路 4 0 5 と、ラッチレジスタ 4 0 7 ~ 4 0 9 と、更新回路 4 1 1 と、を備えている。コントロール回路 4 0 5 はプログラムを利用して動作する CPU 4 0 6 を備えている。当該 CPU 4 0 6 をコントロール側 CPU 4 0 6 とする。コントロール側 CPU 4 0 6 は、後述する管理動作（図 6 2）を実行するためのプログラムが記憶されている ROM 1 1 5 と、情報を一時記憶するための RAM 1 1 6 と、スタート検出センサ 4 1 a から出力されている検知信号 SG 2 が入力されている入力端子 TB 1 と、異なる 2 つのタイミングにてパルス信号であるラッチ信号を出力するための 2 つの出力端子 TB 8, TB 9 と、を備えている。

【0669】

また、図 6 1 に示すように、ハード乱数回路 1 4 6 は、乱数発生手段として、役の当否判定、移行抽選 L 1、及び継続抽選に用いられる乱数を更新するための更新回路 4 1 1 を備えている。ここで、継続抽選とは AT 状態 ST 3 において、AT 状態カウンタが「0」となった場合に、AT 状態 ST 3 が継続されるか否かを判定するための抽選である。

【0670】

更新回路 4 1 1 は、所定の周波数のクロック信号である第 1 クロック信号を出力する第 1 クロック回路 4 1 4 と、当該第 1 クロック回路とは異なる周波数のクロック信号である第 2 クロック信号を出力する第 2 クロック回路 4 1 5 と、乱数が所定の間隔で更新される第 1 乱数カウンタ 4 1 6 と、当該第 1 乱数カウンタ 4 1 6 とは異なる間隔で更新される第 2 乱数カウンタ 4 1 7 とを備えている。ここで、第 1 クロック回路 4 1 4 から出力される第 1 クロック信号の周波数は 1 6 M H z であるとともに、第 2 クロック回路 4 1 5 から出力される第 2 クロック信号の周波数は 1 2 M H z である。また、2 つの乱数カウンタ 4 1 6, 4 1 7 は、それぞれ 1 6 個の乱数カウンタ用 D - F F から構成されており、1 6 桁の 2 進数を記憶することができる。

【0671】

具体的には、2 つの乱数カウンタ 4 1 6, 4 1 7 に記憶可能な乱数の数値範囲は「1 ~ 6 5 5 3 5」に設定されている。ここで、第 1 乱数カウンタ 4 1 6 を構成している 1 6 個の D - F F を第 1 乱数カウンタ用 D - F F とするとともに、第 2 乱数カウンタ 4 1 7 を構成している 1 6 個の D - F F を第 2 乱数カウンタ用 D - F F とする。

【0672】

更新回路 4 1 1 は、第 1 クロック回路 4 1 4 が出力する第 1 クロック信号の立ち上がりに同期して、第 1 乱数カウンタ 4 1 6 に記憶されている乱数を更新する。詳細には、更新回路 4 1 1 は第 1 乱数発生器（図示略）を備えている。当該第 1 乱数発生器は上記第 1 の実施形態の乱数発生回路 1 0 6（図 6）と同一の構成を有している。第 1 乱数発生器には第 1 クロック信号を反転させることにより生成される反転第 1 クロック信号が入力されている。このため、第 1 乱数発生器では 6 2 . 5 n s e c 間隔で乱数が更新される。第 1 乱数発生器で更新される乱数は上記第 1 の実施形態における乱数発生回路 1 0 6 にて更新される乱数と同じ M 系列乱数である。第 1 乱数発生器から出力される乱数の数値情報は第 1 乱数カウンタ 4 1 6 に入力されているため、第 1 乱数カウンタ 4 1 6 に記憶されている乱数は 6 2 . 5 n s e c 間隔で更新される。当該更新周期は、制御 IC 1 4 8 におけるタイマ割込み処理の実行周期よりも十分に短い周期となっている。

【0673】

また、更新回路 4 1 1 は、第 2 クロック回路 4 1 5 が出力する第 2 クロック信号の立ち上がりに同期して、第 2 乱数カウンタ 4 1 7 に記憶されている乱数を更新する。詳細には、更新回路 4 1 1 は第 2 乱数発生器（図示略）を備えている。当該第 2 乱数発生器には第 2 クロック信号を反転させることにより生成される反転第 2 クロック信号が入力されている。第 2 乱数発生器では、反転第 2 クロック信号の立ち上がりに同期して第 2 乱数発生器に記憶されている現状の乱数に「1」が加算されて次の乱数が生成される。第 2 乱数発生器は、乱数が上限値である「6 5 5 3 5」に達した場合に「0」に戻るループカウンタである。第 2 乱数発生器から出力される乱数の数値情報は第 2 乱数カウンタ 4 1 7 に入力されているため、第 2 乱数カウンタ 4 1 7 に記憶されている乱数は 8 3 . 3 n s e c 間隔で

更新される。当該更新周期は、制御 IC 148 におけるタイマ割込み処理の実行周期よりも十分に短い周期となっている。

【0674】

第1乱数カウンタ416に記憶されている乱数と、第2乱数カウンタ417に記憶されている乱数とのそれぞれは、制御 IC 148 が備えているクロック回路とは異なるクロック回路414、415から出力されるクロック信号の立ち上がり同期して更新されるため、制御 IC 148 のタイマ割込み処理とは非同期に更新されることとなる。なお、第1乱数カウンタ416に記憶されている乱数が第1クロック信号の立ち下がり同期して更新される構成としてもよい。また、第2乱数カウンタ417に記憶されている乱数が第2クロック信号の立ち下がり同期して更新される構成としてもよい。

10

【0675】

第1乱数カウンタ416において更新される乱数はM系列乱数であり、更新タイミングとなるたびに、現状記憶されている乱数に基づいて次の乱数が算出される。一方、第2乱数カウンタ417において更新される乱数はM系列乱数とは異なる。第2乱数カウンタ417では、更新タイミングとなるたびに現状の乱数に「1」が加算されて新たな乱数が算出される。そして、第2乱数カウンタ417に記憶されている乱数が最大値（「65535」）に達した場合には、「0」クリアされる。

【0676】

なお、第1乱数カウンタ416にて更新される乱数と第2乱数カウンタ417にて更新される乱数との組合せは上記の組合せに限られない。例えば、第1乱数カウンタ416で更新される乱数と第2乱数カウンタ417にて更新される乱数とが同じM系列乱数であっても良い。この場合においても、第1クロック回路414が第1乱数カウンタ416に供給するクロック信号と、第2クロック回路415が第2乱数カウンタ417に供給するクロック信号とが異なるため、第1乱数と第2乱数と第3乱数とを異なる態様で更新していくことができる。

20

【0677】

図61に示すように、ハード乱数回路146は、第1乱数カウンタ416にて更新される乱数の数値情報が書き込まれるレジスタとして第1ラッチレジスタ407と第2ラッチレジスタ408とを備えているとともに、第2乱数カウンタ417にて更新される乱数の数値情報が書き込まれるレジスタとして第3ラッチレジスタ409を備えている。

30

【0678】

本実施形態における第1ラッチレジスタ407は上記第4の実施形態における第1ラッチレジスタ407（図39）と同じ構成であるとともに、本実施形態における第2ラッチレジスタ408は上記第4の実施形態における第2ラッチレジスタ408と同じ構成である。つまり、第1ラッチレジスタ407は16個の第1ラッチ用D-FF407a～407p（図39）から構成されているとともに、第2ラッチレジスタ408は16個の第2ラッチ用D-FF408a～408p（図39）から構成されている。また、図61に示すように、第3ラッチレジスタ409は16個の第3ラッチ用D-FF409a～409pから構成されている。

【0679】

第1ラッチ用D-FF407a～407pのD端子は第1乱数カウンタ416を構成している第1乱数カウンタ用D-FFのQ端子と接続されている。詳細には、第1乱数カウンタ416で記憶される16桁の2進数におけるn桁目の数値情報を記憶する第1乱数カウンタ用D-FFのQ端子が第1ラッチレジスタ407で記憶される16桁の2進数におけるn桁目の数値情報を記憶する第1ラッチ用D-FF407a～407pのD端子と接続されている。

40

【0680】

また、第1ラッチ用D-FF407a～407pのQ端子は制御 IC 148 の入力端子TA8（図61）と接続されている。このため、第1ラッチレジスタ407に記憶される乱数の数値情報は、制御 IC 148 の入力端子TA8に出力される。ここで、第1ラッチ

50

レジスタ407に記憶される乱数の数値情報を第1乱数の数値情報とする。

【0681】

また、第3ラッチレジスタ用D-F F 409 a~409 p (図61)のD端子は第2乱数カウンタ417を構成している第2乱数カウンタ用D-F FのQ端子と接続されている。詳細には、第2乱数カウンタ417で記憶される16桁の2進数におけるn桁目の数値情報を記憶する第2乱数カウンタ用D-F FのQ端子が第3ラッチレジスタ409で記憶される16桁の2進数におけるn桁目の数値情報を記憶する第3ラッチレジスタ用D-F F 409 a~409 pのD端子と接続されている。

【0682】

また、第3ラッチ用D-F F 409 a~409 pのQ端子は制御IC148の入力端子TA10と接続されている。このため、第3ラッチレジスタ409に記憶される乱数の数値情報は、制御IC148の入力端子TA10に出力される。ここで、第3ラッチレジスタ409に記憶される乱数の数値情報を第3乱数の数値情報とする。

【0683】

第1ラッチ用D-F F 407 a~407 pのCLK端子と第3ラッチ用D-F F 409 a~409 pのCLK端子とのそれぞれは、コントロール側CPU406の出力端子TB8と接続されている。詳細には、コントロール側CPU406の出力端子TB8から出る1本の信号線はハード乱数回路146上の分岐点で2本に分岐している。分岐後の一方の信号線はハード乱数回路146上で16本に分岐して第1ラッチ用D-F F 407 a~407 pのCLK端子に接続されている。また、分岐後の他方の信号線はハード乱数回路146上で分岐して第3ラッチ用D-F F 409 a~409 pのCLK端子に接続されている。

【0684】

第1乱数カウンタ416を構成している第1乱数カウンタ用D-F FのQ端子から出て第1ラッチ用D-F F 407 a~407 pのD端子に接続されている信号線は、ハード乱数回路146上で分岐して、第2ラッチ用D-F F 408 a~408 pのD端子にも接続されている。第2ラッチレジスタ408について、詳細には、第1乱数カウンタ416で記憶される16桁の2進数におけるn桁目の数値情報を記憶する第1乱数カウンタ用D-F FのQ端子が第2ラッチレジスタ408で記憶される16桁の2進数におけるn桁目の数値情報を記憶する第2ラッチ用D-F F 408 a~408 pのD端子と接続されている。

【0685】

また、第2ラッチ用D-F F 408 a~408 pのQ端子は制御IC148の入力端子TA9と接続されている。このため、第2ラッチレジスタ408に記憶される乱数の数値情報は、制御IC148の入力端子TA9に出力される。ここで、第2ラッチレジスタ408に記憶される乱数の数値情報を第2乱数の数値情報とする。

【0686】

第2ラッチ用D-F F 408 a~408 pのCLK端子は、コントロール側CPU406の出力端子TB9と接続されている。詳細には、コントロール側CPU406の出力端子TB9から出る1本の信号線はハード乱数回路146上で16本に分岐して第2ラッチ用D-F F 408 a~408 pのCLK端子に接続されている。

【0687】

本実施形態のコントロール側CPU406は、当該コントロール側CPU406の入力端子TB1に入力されている検知信号SG2がLOW状態からHI状態に立ち上がり、当該HI状態が12.8μs維持されたタイミングにおいて出力端子TB8から第1ラッチレジスタ407及び第3ラッチレジスタ409に対してパルス信号であるラッチ信号を送信する。また、本実施形態のコントロール側CPU406は、当該コントロール側CPU406の入力端子TB1に入力されている検知信号SG2がHI状態からLOW状態に立ち下がり、当該LOW状態が12.8μs維持されたタイミングにおいて出力端子TB9から第2ラッチレジスタ408に対してパルス信号であるラッチ信号を送信する。

10

20

30

40

50

【0688】

コントロール側CPU406は、入力端子TB1に入力されている検知信号SG2がHI状態を維持する時間及びLOW状態を維持する時間をタイマカウンタによりカウントする。当該タイマカウンタによる時間のカウントは0.1μs単位で行われる。カウント開始から12.8μsが経過した場合、又はカウント開始から12.8μsが経過する前に検知信号SG2が反転した場合にタイマカウンタによる時間のカウントは停止され、タイマカウンタはリセットされる。

【0689】

これにより、検知信号SG2の立ち上がりのタイミングにおいて第1乱数カウンタ416に記憶されている乱数の数値情報が第1乱数の数値情報として第1ラッチレジスタ407に書き込まれるとともに、検知信号SG2の立ち上がりのタイミングにおいて第2乱数カウンタ417に記憶されている乱数の数値情報が第3乱数の数値情報として第3ラッチレジスタ409に書き込まれる。

10

【0690】

第1乱数の数値情報が第1ラッチレジスタ407に書き込まれるタイミングと、第3乱数の数値情報が第3ラッチレジスタ409に書き込まれるタイミングとは同じである。しかし、第1乱数カウンタ416にて更新される乱数の種類と第2乱数カウンタ417にて更新される乱数の種類とは異なる。このため、第3乱数は第1乱数とは異なる乱数である。

【0691】

また、検知信号SG2の立ち下りのタイミングにおいて第1乱数カウンタ416に記憶されている乱数の数値情報が第2乱数の数値情報として第2ラッチレジスタ408に書き込まれる。第2乱数の数値情報が第2ラッチレジスタ408に書き込まれるタイミングは、第1乱数の数値情報が第1ラッチレジスタ407に書き込まれるタイミング及び第3乱数の数値情報が第3ラッチレジスタ409に書き込まれるタイミングとは異なる。検知信号SG2が立ち上がるタイミングから検知信号SG2が立ち下がるタイミングまでの時間間隔は人の動作によって変化する不定の間隔であるため、第2乱数は第1乱数及び第3乱数とは同期しない乱数である。

20

【0692】

制御IC148は、開始指令設定処理（図41）において第1開始指令フラグ144gに「1」を設定した直後の通常処理（図42）において、当該制御IC148の入力端子TA8に入力されている第1乱数の数値情報と、入力端子TA10に入力されている第3乱数の数値情報と、を取得する。そして、次回以降の開始指令設定処理において第2開始指令フラグ144hに「1」を設定し、その直後の通常処理において、制御IC148の入力端子TA9に入力されている第2乱数の数値情報を取得する。これにより、制御IC148は、第1乱数及び第2乱数に加えて、第1乱数及び第2乱数とは異なる第3乱数を取得することができる。

30

【0693】

次に、本実施形態のコントロール側CPU406にて実行される管理動作について、図62のフローチャートを参照しながら説明する。ステップS3001～ステップS3008では、ステップS701～ステップS707及びステップS709と同じ処理が実行される。具体的には、コントロール側CPU406の入力端子TB1に入力されている検知信号SG2がLOW状態となるまで待機し（ステップS3001）、当該検知信号SG2がLOW状態となった場合（ステップS3001：YES）には、検知信号SG2がHI状態となるまで待機する（ステップS3002）。そして、検知信号SG2がHI状態となった場合（ステップS3002：YES）には、タイマカウンタを利用して当該HI状態が維持される時間のカウントを開始する（ステップS3003）。

40

【0694】

検知信号SG2のHI状態の継続時間が12.8μsに満たなかった場合（ステップS3004：NO）には、タイマカウンタによるカウントを停止して、再び検知信号SG2

50

がH I 状態となるまで待機する。また、検知信号S G 2のH I 状態が12.8 μ s以上継続された場合（ステップS 3004：YES，ステップS 3005：YES）には、タイマカウンタによる時間のカウントを停止して、コントロール側CPU 406の出力端子TB 8から第1ラッチレジスタ407及び第3ラッチレジスタ409に対してラッチ信号を送信する（ステップS 3008）。

【0695】

その後、ステップS 3009ではコントロール側CPU 406の入力端子TB 1に入力されている検知信号S G 2がLOW状態であるか否かについて判定し、検知信号S G 2がH I 状態である場合（ステップS 3009：NO）には、検知信号S G 2がLOW状態となるまで待機する。そして、検知信号S G 2がLOW状態となった場合（ステップS 3009：YES）には、ステップS 3010にてタイマカウンタを利用して当該LOW状態が継続される時間のカウントを開始する。

10

【0696】

続くステップS 3011では検知信号S G 2がLOW状態であるか否かの判定を行い、LOW状態である場合（ステップS 3011：YES）にはステップS 3012にて検知信号S G 2の立ち下がりから12.8 μ sが経過したか否かについて判定する。そして、検知信号S G 2の立ち下がりから12.8 μ sが経過していない場合（ステップS 3012：NO）には、ステップS 3011に戻る。また、ステップS 3011にて、検知信号S G 2がH I 状態であった場合（ステップS 3011：NO）には、ステップS 3013にてタイマカウンタによる時間のカウントを停止して、ステップS 3009の処理に戻る。

20

【0697】

また、ステップS 3012にて、コントロール側CPU 406の入力端子TB 1に入力されている検知信号S G 2がLOW状態に立ち下がってから12.8 μ sが経過した場合（ステップS 3012：YES）には、ステップS 3014にてタイマカウンタによる時間のカウントを停止する。続くステップS 3015では、出力端子TB 9から第2ラッチレジスタ408に対してラッチ信号を送信して、ステップS 3001に戻る。

【0698】

このように、プログラムを利用して動作するコントロール側CPU 406が当該コントロール側CPU 406の入力端子TB 1に入力されている検知信号S G 2がH I 状態に立ち上がり、当該H I 状態が12.8 μ s維持されたタイミングと、検知信号S G 2がLOW状態に立ち下がり、当該LOW状態が12.8 μ s維持されたタイミングとのそれぞれにおいて、ラッチ信号を送信することにより、制御IC 148が利用できる同期しない乱数の数値情報を増加させることができる。また、コントロール側CPU 406の出力端子TB 8から第1ラッチレジスタ407と第3ラッチレジスタ409とに出力することにより、スタートレバー41操作の開始を契機としてラッチレジスタ407～409に書き込まれる乱数の数値情報を増やすことができる。

30

【0699】

本実施形態において制御IC 148は、第1乱数及び第3乱数を用いて上記第4の実施形態における抽選処理（図43）と同じ抽選処理を行う。具体的には、第1乱数は役の当否判定に用いられる。当該役の当否判定が非BB状態において行われ、第1チェリー当選となった場合には、第2チェリー当選となったか否かの当否判定に第3乱数が用いられる。また、通常遊技状態ST 1からBB状態ST 2となった場合において、当該BB状態ST 2の最後のゲームでは、AT状態ST 3へ移行するか否かを決定するための移行抽選L 1にも第3乱数が用いられる。

40

【0700】

次に、本実施形態において、第2乱数を用いて行われる抽選について説明する。本実施形態では、AT状態ST 3においてAT状態カウンタが「0」となった場合に、AT状態ST 3を継続するか否かについて決定するための継続抽選が行われる。第2乱数はAT用処理にて行われる継続抽選に用いられる。

50

【0701】

制御IC148にて実行されるAT状態の管理処理について、図63を参照しながら説明する。AT状態の管理処理は、遊技終了時の対応処理（図46）のステップS1906にて実行される処理である。

【0702】

先ずステップS3101では、AT状態カウンタの値が「0」であるか否かについて判定する。AT状態カウンタの値が「0」でないことは、現在AT状態ST3であることを意味する。AT状態である場合（ステップS3101：NO）には、ステップS3102にて準備状態フラグの値が「0」であるか否かについて判定する。準備状態フラグの値が「0」である場合（ステップS3102：YES）には、AT状態ST3のベース状態ST32であることを意味するため、ステップS3103にて、AT状態カウンタに設定されている値から「1」を減算する。

10

【0703】

ステップS3102にて否定判定を行った後、又はステップS3103にて減算処理を行った後、ステップS3104では、第1チェリー入賞又は第2チェリー入賞のどちらかが成立しているか否かについて判定する。第1チェリー入賞が成立していない状態であり、且つ、第2チェリー入賞が成立していない状態である場合（ステップS3104：NO）には、ステップS3105にてAT状態カウンタの値が「0」であるか否かについて判定する。AT状態カウンタの値が「0」でない場合（ステップS3105：NO）には、AT状態ST3のベース状態ST32が継続している状態、又は準備状態ST31であることを意味するため、そのまま本AT用処理を終了する。

20

【0704】

AT状態カウンタの値が「0」であり、AT状態ST3のベース状態ST32が終了するタイミングである場合（ステップS3105：YES）には、ステップS3106及びステップS3107において、AT状態ST3が継続されるか否かについて判定する継続抽選を実行する。当該継続抽選において、当選した場合にはAT状態ST3が継続し、当選しなかった場合には、AT状態ST3が終了して通常遊技状態ST1となる。

【0705】

ステップS3106では、第3判定値DV3に第2乱数を設定するとともに、当該第3判定値DV3に「13107」を加算して新たな第3判定値DV3を算出する。続くステップS3107では、ステップS3105にて算出した第3判定値DV3が「65535」を越えているか否かについて判定する。第3判定値DV3が「65535」を越えている場合（ステップS3107：YES）には、継続抽選において当選したことを意味するため、ステップS3108にてAT状態カウンタに「30」を加算し、ステップS3109にて、サブ側MPU152に対して継続コマンドを送信して、本AT用処理を終了する。

30

【0706】

継続コマンドを受信したサブ側MPU152は継続時の演出設定処理を実行する。継続時の演出設定処理では、継続抽選において当選したことを上部ランプ64、スピーカ65及び画像表示装置66を用いて遊技者に知らせるために、データ設定を行う。

40

【0707】

ステップS3107において、第3判定値DV3が「65535」を越えなかった場合には、ステップS3120にて、サブ側MPU152に対してAT状態終了コマンドを送信して、本AT用処理を終了する。継続抽選において、継続当選となる確率は1/5である。

【0708】

また、ステップS3104にて第1チェリー入賞が成立している状態又は第2チェリー入賞が成立している状態であった場合には、ステップS3121にてAT状態カウンタの加算処理を行って、本AT用処理を終了する。当該AT状態の加算処理では、上記第4の実施形態のAT用処理（図48）におけるステップS2010～ステップS2014の処

50

理が実行される。

【0709】

具体的には、第1チェリー入賞が成立している場合に（ステップS2010：YES）、AT状態カウンタに「30」を加算するとともに（ステップS2011）、第2チェリー入賞が成立している場合に（ステップS2012：YES）、AT状態カウンタに「300」を加算する（ステップS2013）。そして、AT状態カウンタに加算を行った後、サブ側MPU152に対して加算コマンドを送信して（ステップS2014）、本AT状態カウンタの加算処理を終了する。

【0710】

AT用処理（図63）の説明に戻り、ステップS3101にてAT状態カウンタの値が「0」であることは、現在非AT状態であることを意味する。この場合には、ステップS3122にてAT状態開始処理を行って、本AT用処理を終了する。当該AT状態開始処理では、上記第4の実施形態のAT用処理（図48）におけるステップS2002～ステップS2007の処理が実行される。

【0711】

具体的には、第1チェリー入賞が成立している場合に（ステップS2002：YES）、AT状態カウンタに「30」を設定する（ステップS2003）。そして、準備状態フラグに「1」を設定し（ステップS2006）、サブ側MPU152に対してAT状態開始コマンドを送信して（ステップS2007）、本AT状態開始処理を終了する。また、第2チェリー入賞が成立している場合に（ステップS2002：NO、ステップS2004：YES）、AT状態カウンタに「300」を設定する（ステップS2005）。そして、準備状態フラグに「1」を設定し（ステップS2006）、サブ側MPU152に対してAT状態開始コマンドを送信して（ステップS2007）、本AT状態開始処理を終了する。また、AT状態ST3となるための条件が成立していない場合（ステップS2002：NO、ステップS2004：NO）にはそのまま本AT状態開始処理を終了する。

【0712】

以上のとおり、第1ラッチレジスタ407に接続されている第1乱数カウンタ416において乱数を発生させる方法は、第3ラッチレジスタ409に接続されている第2乱数カウンタ417において乱数を発生させる方法とは異なる。また、第1乱数カウンタ416において乱数が更新される時間間隔と第2乱数カウンタ417において乱数が更新される時間間隔とは異なる。このため、第1乱数を取得するタイミングと第3乱数を取得するタイミングが同じであっても、第3乱数を第1乱数とは異なるものとして行うことができる。このように、異なる周期で更新される2つの乱数を用いて役の当否抽選を行うことにより、一様性の高い乱数に基づいた抽選とすることができ、遊技の興趣向上を図ることができる。

【0713】

<第8の実施形態>

本実施形態では、パチンコ機（図示略）において、ラッチ済みステータス113（図66）に「1」が設定されていることを条件の1つとして、制御IC271（図66）が当該制御IC271の入力端子TA13（図66）に入力されている大当たり乱数を取得する。以下、遊技機の種類であるパチンコ遊技機（以下、「パチンコ機」という）について、図面に基づいて説明する。

【0714】

先ず本実施形態のパチンコ機が備えている遊技盤224の構成について図64に基づいて説明する。図64は遊技盤224の正面図である。

【0715】

遊技盤224には、遊技領域PAの外縁の一部を区画するようにして内レール部225と外レール部226とが取り付けられており、これら内レール部225と外レール部226とにより誘導手段としての誘導レールが構成されている。ここで、遊技領域PAに向かって遊技球を発射する遊技球発射機構（図示略）は、遊技領域PAの右側下方に設置され

ており、当該遊技球発射機構から発射された遊技球は誘導レールにより遊技領域 P A の上部に案内されるようになっている。

【0716】

遊技盤 224 には、前後方向に貫通する大小複数の開口部が形成されている。各開口部には一般入賞口 231、特電入賞装置 232、第 1 作動口 233、第 2 作動口 234、スルーゲート 235、可変表示ユニット 236、特図ユニット 237 及び普図ユニット 238 等がそれぞれ設けられている。

【0717】

スルーゲート 235 への入球が発生したとしても遊技球の払い出しは実行されない。一方、一般入賞口 231、特電入賞装置 232、第 1 作動口 233 及び第 2 作動口 234 への入球が発生すると、所定数の遊技球の払い出しが実行される。当該賞球個数について具体的には、第 1 作動口 233 への入球が発生した場合又は第 2 作動口 234 への入球が発生した場合には、3 個の賞球の払い出しが実行され、一般入賞口 231 への入球が発生した場合には、10 個の賞球の払い出しが実行され、特電入賞装置 232 への入球が発生した場合には、15 個の賞球の払い出しが実行される。

【0718】

なお、上記賞球個数は任意であり、例えば、第 2 作動口 234 の方が第 1 作動口 233 よりも賞球個数が少ないものの具体的な賞球個数が上記ものとは異なる構成としてもよく、第 2 作動口 234 の方が第 1 作動口 233 よりも賞球個数が多い構成としてもよい。

【0719】

その他に、遊技盤 224 の最下部にはアウト口 224a が設けられており、各種入賞口等に入らなかった遊技球はアウト口 224a を通って遊技領域 P A から排出される。また、遊技盤 224 には、遊技球の落下方向を適宜分散、調整等するために多数の釘 224b が植設されているとともに、風車等の各種部材が配設されている。

【0720】

ここで、入球とは所定の開口部を遊技球が通過することを意味し、開口部を通過した後に遊技領域 P A から排出される態様だけでなく、開口部を通過した後に遊技領域 P A から排出されることなく遊技領域 P A の流下を継続する態様も含まれる。但し、以下の説明では、アウト口 224a への遊技球の入球と明確に区別するために、一般入賞口 231、特電入賞装置 232、第 1 作動口 233、第 2 作動口 234 及びスルーゲート 235 への遊技球の入球を、入賞とも表現する。

【0721】

第 1 作動口 233 及び第 2 作動口 234 は、作動口装置としてユニット化されて遊技盤 224 に設置されている。第 1 作動口 233 及び第 2 作動口 234 は共に上向きに開放されている。また、第 1 作動口 233 が上方となるようにして両作動口 233、234 は鉛直方向に並んでいる。第 2 作動口 234 には、左右一対の可動片よりなるガイド片としての普電役物 234a が設けられている。普電役物 234a の閉鎖状態では遊技球が第 2 作動口 234 に入賞できず、普電役物 234a が開放状態となることで第 2 作動口 234 への入賞が可能となる。

【0722】

ここで、第 1 作動口 233 及び第 2 作動口 234 に対しては、両作動口 233、234 に対して共通となる一の作動口入賞検知センサが設けられており、第 1 作動口 233 に入球した遊技球は当該作動口入賞検知センサにより検知されるとともに、第 2 作動口 234 に入球した遊技球も当該作動口入賞検知センサにより検知される。

【0723】

図 65 を参照しながら、両作動口 233、234 に共通して設けられた作動口入賞検知センサ 245 にて遊技球を検知するための構成について説明する。図 65 は作動口用回収通路 246 及び作動口入賞検知センサ 245 を説明するための作動口用回収通路 246 の縦断面図である。

【0724】

作動口用回収通路 2 4 6 には、遊技球が通過可能な通路領域 2 4 6 a が形成されている。通路領域 2 4 6 a は、縦方向に延びている。通路領域 2 4 6 a は、1 個の遊技球の通過は可能とするが、同一の位置を複数の遊技球が並んだ状態で通過することがないように、その通路幅が設定されている。

【0 7 2 5】

作動口入賞検知センサ 2 4 5 は、通路領域 2 4 6 a の途中位置に設けられており、通路領域 2 4 6 a を通過する遊技球を検知する。作動口入賞検知センサ 2 4 5 は、磁気検知タイプの近接センサにて構成されており、遊技球の通過を検知するための検知部 2 4 5 a を備えている。検知部 2 4 5 a には、通過部又は検知領域として、作動口入賞検知センサ 2 4 5 の厚み方向に貫通した貫通孔 2 4 5 b が形成されている。貫通孔 2 4 5 b は、貫通方向に対して直交する方向の断面が円形状となるように形成されている。また、貫通孔 2 4 5 b は、その全体に亘って同一方向に延びるように形成されているとともに、その全体に亘って孔の直径が同一又は略同一となっている。孔の直径は、遊技球の直径 1 1 . 0 mm よりも若干大きい 1 1 . 5 mm となっている。作動口入賞検知センサ 2 4 5 は、通路領域 2 4 6 a の軸線に対して貫通孔 2 4 5 b の軸線が同一直線上となるように設置されている。これにより、通路領域 2 4 6 a を落下する遊技球が貫通孔 2 4 5 b を通過することとなる。

【0 7 2 6】

作動口入賞検知センサ 2 4 5 は、貫通孔 2 4 5 b を遊技球が通過することにより信号形態が変化する検知信号 S G 4 を出力する。詳細には、検知部 2 4 5 a には、貫通孔 2 4 5 b の外周側に沿うようにして図示しない検出コイルが内蔵されており、さらには作動口入賞検知センサ 2 4 5 には検出コイルを一部とする発振回路、検波回路、コンパレータ回路及び出力回路を有する図示しないセンサ基板が内蔵されている。これにより、貫通孔 2 4 5 b 内に遊技球が存在している場合には、検出コイルを磁束が貫き、発振が停止する。

【0 7 2 7】

作動口入賞検知センサ 2 4 5 は、上記発振の停止に基づき検知信号 S G 4 の信号形態を変化させる。詳細には、作動口入賞検知センサ 2 4 5 は、貫通孔 2 4 5 b 内に遊技球が存在していない状況（発振している状況）では検知信号 S G 4 として非検知対応信号である L O W 信号を出力する。そして、作動口入賞検知センサ 2 4 5 は、貫通孔 2 4 5 b 内に遊技球が存在している状況（発振が停止している状況）では検知信号 S G 4 として検知対応信号である H I 信号を出力する。つまり、遊技球が貫通孔 2 4 5 b を通過することにより、検知信号 S G 4 が立ち上がる。当該立ち上がりを把握することにより、遊技球の入賞を検知することが可能となる。

【0 7 2 8】

なお、貫通孔 2 4 5 b 内に遊技球が存在していない状況では非検知対応信号である H I 信号を出力し、貫通孔 2 4 5 b 内に遊技球が存在している状況では検知対応信号である L O W 信号を出力する構成としてもよい。また、検知信号 S G 4 の立ち下がりも把握することにより、遊技球の入賞を検知する構成としてもよい。

【0 7 2 9】

図 6 4 の説明に戻り、第 2 作動口 2 3 4 よりも遊技球の流下方向の上流側に、スルーゲート 2 3 5 が設けられている。スルーゲート 2 3 5 は縦方向に貫通した図示しない貫通孔を有しており、スルーゲート 2 3 5 に入賞した遊技球は入賞後に遊技領域 P A を流下する。これにより、スルーゲート 2 3 5 に入賞した遊技球が第 2 作動口 2 3 4 へ入賞することが可能となっている。

【0 7 3 0】

スルーゲート 2 3 5 への入賞に基づき第 2 作動口 2 3 4 の普電役物 2 3 4 a が閉鎖状態から開放状態に切り換えられる。具体的には、スルーゲート 2 3 5 への入賞をトリガとして抽選が行われるとともに、遊技領域 P A において遊技球が通過しない領域である右下の隅部に設けられた普図ユニット 2 3 8 の普図表示部 2 3 8 a にて絵柄の変動表示が行われる。そして、抽選の結果が電役開放当選であり当該結果に対応した停止結果が表示されて

10

20

30

40

50

普図表示部 2 3 8 a の変動表示が終了された場合に電役開放状態へ移行する。電役開放状態では、普電役物 2 3 4 a が所定の態様で開放状態となる。

【0 7 3 1】

なお、普図表示部 2 3 8 a は、複数のセグメント発光部が所定の態様で配列されてなるセグメント表示器により構成されている。また、普図ユニット 2 3 8 において、普図表示部 2 3 8 a に隣接した位置には、普図保留表示部 2 3 8 b が設けられている。遊技球がスルーゲート 2 3 5 に入賞した個数は最大 4 個まで保留され、普図保留表示部 2 3 8 b の点灯によってその保留個数が表示されるようになっている。

【0 7 3 2】

第 1 作動口 2 3 3 又は第 2 作動口 2 3 4 への入賞をトリガとして当たり抽選が行われる。そして、当該抽選結果は特図ユニット 2 3 7 及び可変表示ユニット 2 3 6 の図柄表示装置 2 4 1 における表示演出を通じて明示される。

【0 7 3 3】

特図ユニット 2 3 7 について詳細には、特図ユニット 2 3 7 には特図表示部 2 3 7 a が設けられている。特図表示部 2 3 7 a の表示領域は図柄表示装置 2 4 1 の表示面 2 4 1 a よりも狭い。特図表示部 2 3 7 a では、第 1 作動口 2 3 3 への入賞又は第 2 作動口 2 3 4 への入賞をトリガとして当たり抽選が行われることで絵柄の変動表示又は所定の表示が行われる。そして、抽選結果に対応した結果が表示される。なお、特図表示部 2 3 7 a は、複数のセグメント発光部が所定の態様で配列されてなるセグメント表示器により構成されているが、これに限定されることはなく、液晶表示装置、有機 E L 表示装置、C R T 又はドットマトリックス表示器等その他のタイプの表示装置によって構成されていてもよい。また、特図表示部 2 3 7 a にて表示される絵柄としては、複数種の文字が表示される構成、複数種の記号が表示される構成、複数種のキャラクタが表示される構成又は複数種の色が表示される構成などが考えられる。

【0 7 3 4】

特図ユニット 2 3 7 において、特図表示部 2 3 7 a に隣接した位置には、特図保留表示部 2 3 7 b が設けられている。遊技球が第 1 作動口 2 3 3 又は第 2 作動口 2 3 4 に入賞した個数は最大 4 個まで保留され、特図保留表示部 2 3 7 b の点灯によってその保留個数が表示されるようになっている。

【0 7 3 5】

図柄表示装置 2 4 1 について詳細には、図柄表示装置 2 4 1 は、液晶ディスプレイを備えた液晶表示装置として構成されており、後述する表示制御装置により表示内容が制御される。なお、図柄表示装置 2 4 1 は、液晶表示装置に限定されることはなく、プラズマディスプレイ装置、有機 E L 表示装置又は C R T といった表示画面を有する他の表示装置であってもよく、ドットマトリックス表示器であってもよい。

【0 7 3 6】

図柄表示装置 2 4 1 では、第 1 作動口 2 3 3 への入賞又は第 2 作動口 2 3 4 への入賞に基づき特図表示部 2 3 7 a にて絵柄の変動表示又は所定の表示が行われる場合にそれに合わせて図柄の変動表示又は所定の表示が行われる。なお、図柄表示装置 2 4 1 では、第 1 作動口 2 3 3 又は第 2 作動口 2 3 4 への入賞をトリガとした表示演出だけでなく、当たり当選となった後に移行する後述の開閉実行モード中の表示演出などが行われる。

【0 7 3 7】

第 1 作動口 2 3 3 への入賞又は第 2 作動口 2 3 4 への入賞に基づく当たり抽選にて大当たり当選となった場合には、特電入賞装置 2 3 2 への入賞が可能となる開閉実行モードへ移行する。特電入賞装置 2 3 2 は、遊技盤 2 2 4 の背面側へと通じる図示しない大入賞口を備えているとともに、当該大入賞口を開閉する開閉扉 2 3 2 a を備えている。開閉扉 2 3 2 a は、閉鎖状態及び開放状態のいずれかに配置される。具体的には、開閉扉 2 3 2 a は、通常は遊技球が入賞できない閉鎖状態になっており、抽選において開閉実行モードへの移行に当選した場合に遊技球が入賞可能な開放状態に切り換えられるようになっている。ちなみに、開閉実行モードとは、当たり結果となった場合に移行することとなるモード

10

20

30

40

50

である。なお、閉鎖状態では入賞が不可ではないが開放状態よりも入賞が発生しづらい状態となる構成としてもよい。

【0738】

＜ハード乱数を用いた抽選に係る構成＞

次に、本実施形態のパチンコ機における主制御基板261の構成について図66のブロック図を用いて説明する。

【0739】

主制御基板261はMPU262を備えている。また、MPU262は制御IC271とハード乱数回路267とを備えている。制御IC271は、プログラムを利用して処理を実行するCPUであり、タイマ割込み処理（図68）等を実行するためのプログラムが記憶されているROM263と、情報を一時記憶するための領域を備えているRAM264とを備えている。また、制御IC271は入力端子TA11～TA13及び出力端子TA14, TA15を備えている。

10

【0740】

また、図66に示すように、ハード乱数回路267は、大当たり乱数を更新するための更新回路101と、当該更新回路101にて更新される大当たり乱数が書き込まれるラッチレジスタ102と、検知信号SG4を利用して第1作動口233又は第2作動口234への入賞が発生したタイミングを把握することができるコントロール回路303と、を備えている。

【0741】

20

コントロール回路303は、プログラムを利用して処理を実行するCPU304を備えている。ここで、コントロール回路303が備えているCPU304をコントロール側CPU304とする。コントロール側CPU304は、管理動作を実行するためのプログラムが記憶されているROM305と、情報を一時記憶するための領域を有しているRAM306と、入力端子TB11, TB12, TB15と、出力端子TB13, TB14と、を備えている。

【0742】

ここで、コントロール側CPU304にて実行される管理動作は、上記第1の実施形態の管理動作（図19）と同じである。具体的には、コントロール側CPU304に入力されている検知信号SG4のLOW状態からHI状態への立ち上がりを検出し、当該検出のタイミングから12.8μsが経過するまで検知信号SG4のHI状態が維持されたと判定することを条件として、ラッチレジスタ102にパルス信号であるラッチ信号を送信するとともに、ラッチ済みステータス113に「1」を設定する。本実施形態における管理動作の詳細については後述する。

30

【0743】

次に、作動口入賞検知センサ245と制御IC271との接続態様、及び作動口入賞検知センサ245とハード乱数回路267との接続態様について説明する。図66に示すように、作動口入賞検知センサ245から出る1本の信号線は主制御基板261上の分岐点311において2本に分岐している。当該信号線の一方は制御IC271の入力端子TA11に接続されているとともに、当該信号線の他方はハード乱数回路267を構成しているコントロール側CPU304の入力端子TB11に接続されている。このため、分岐後の一方の信号線にノイズが混入した場合に、当該ノイズの影響が他方にまで及ぶ事態を避けることができる。

40

【0744】

次に、更新回路101について説明する。更新回路101は上記第1の実施形態の更新回路101（図6）と同じ構成である。具体的には、更新回路101は、クロック回路104と、乱数発生回路106と、乱数カウンタ105と、を備えている。クロック回路104は、上記第1の実施形態のクロック回路104と同様に、所定の周波数（例えば16MHz）のクロック信号を出力する。更新回路101は、当該更新回路101内のクロック回路104が出力するクロック信号に基づいて動作する。一方、制御IC271は、当

50

該制御 IC 271 内のクロック回路（図示略）が出力するクロック信号に基づいて動作する。このため、更新回路 101 における乱数の更新タイミングは制御 IC 271 にて実行されている処理に影響されない。

【0745】

また、乱数カウンタ 105 は、上記第 1 の実施形態の乱数カウンタ 105 と同様に、16 個の乱数カウンタ用 D-FF 105 a ~ 105 p（図 6）から構成されており、2 バイトの記憶領域を有している。当該乱数カウンタ 105 には「1」~「65535」の大当たり乱数が記憶される。

【0746】

乱数カウンタ用 D-FF 105 a ~ 105 p の CLK 端子にはクロック回路 104 から出力されるクロック信号が入力される。具体的には、クロック回路 104 から出た信号線は、分岐点において 16 本に分岐し、16 個の乱数カウンタ用 D-FF 105 a ~ 105 p の CLK 端子に接続されている。

【0747】

更新回路 101 では、クロック回路 104 が出力するクロック信号の立ち上がり同期して、乱数カウンタ 105 に記憶されている乱数が更新される。乱数の更新間隔は、クロック信号の周期であり、詳細には 62.5 ns である。既に説明したとおり、制御 IC 271 にて実行されるタイマ割込み処理の実行周期は 4 ms であるため、乱数の更新間隔は、タイマ割込み処理の実行周期よりも十分に短いものとなっている。乱数カウンタ用 D-FF 105 a ~ 105 p の Q 端子から出力される数値情報は 62.5 ns の周期で更新される。

【0748】

ここで、乱数カウンタ 105 に記憶される乱数は 16 桁の 2 進数である。そして、更新回路 101 で更新される乱数は M 系列乱数である。当該 M 系列乱数は周期を有する疑似乱数である。更新回路 101 にて更新される M 系列乱数の周期は「65535」である。当該 M 系列乱数では 1 周期内に「1」~「65535」の各数字が 1 回ずつ現れるため、大当たりとなる確率を大当たり乱数として用いる数値情報の数に応じて設定することができる。

【0749】

なお、乱数カウンタ 105 で更新される乱数は M 系列乱数に限られない。例えば、更新回路 101 が更新タイミングを迎える度に乱数カウンタ 105 に記憶されている乱数に「1」が加算され、乱数カウンタ 105 の値が「65535」となった場合に、乱数カウンタ 105 が「0」クリアされて、再び「1」が加算されていく構成としてもよい。要は、大当たり乱数を用いて行われる大当たりの当否判定結果が特定の結果に偏らない構成であればよい。

【0750】

次に、更新回路 101 の乱数カウンタ 105 に記憶されている乱数の数値情報が書き込まれるラッチレジスタ 102 について説明する。ラッチレジスタ 102 は、上述した第 1 の実施形態のラッチレジスタ 102（図 6）と同じ構成であり、16 個のラッチレジスタ用 D-FF 102 a ~ 102 p（図 6）から構成されている。

【0751】

ラッチレジスタ用 D-FF 102 a ~ 102 p の D 端子には、乱数カウンタ用 D-FF 105 a ~ 105 p の Q 端子から出る信号線が接続されている。詳細には、更新回路 101 の乱数カウンタ 105 に記憶される数値情報、及びラッチレジスタ 102 に記憶される数値情報は共に 16 桁の 2 進数である。乱数カウンタ 105 において n 桁目の数値情報が記憶される乱数カウンタ用 D-FF 105 a ~ 105 p の Q 端子は、ラッチレジスタ 102 において n 桁目の数値情報を記憶するラッチレジスタ用 D-FF 102 a ~ 102 p の D 端子と接続されている。ここで、n は 1 ~ 16 の自然数である。

【0752】

ラッチレジスタ用 D-FF 102 a ~ 102 p の CLK 端子は、コントロール側 CPU

10

20

30

40

50

304の出力端子TB14と信号線で接続されている。詳細には、コントロール側CPU304の出力端子TB14から出る1本の信号線が16本に分岐して各ラッチレジスタ用DFF102a~102pのCLK端子に入る構成である。また、ラッチレジスタ用DFF102a~102pのQ端子は制御IC271の入力端子TA13に接続されている。

【0753】

また、コントロール側CPU304は、当該コントロール側CPU304に入力されている検知信号SG4がLOW状態からHI状態に立ち上がり、当該HI状態が一定時間(12.8μs)維持された場合に、出力端子TB14からラッチレジスタ用DFF102a~102pのCLK端子に対してラッチ信号を出力する。

10

【0754】

このため、コントロール側CPU304が出力端子TB14からラッチレジスタ用DFF102a~102pのCLK端子に対してラッチ信号を送信することにより、乱数カウンタ105に記憶されている大当たり乱数の数値情報がラッチレジスタ102に書き込まれるとともに、ラッチレジスタ102に書き込まれた大当たり乱数の数値情報がラッチレジスタ用DFF102a~102pのQ端子から制御IC271の入力端子TA13に対して出力される。

【0755】

次に、ラッチ済みステータス113について説明する。図66に示すように、コントロール回路303は、乱数カウンタ105に記憶されていた乱数がラッチレジスタ102に書き込まれるタイミングで「1」が設定されるラッチ済みステータス113を備えている。本実施形態におけるラッチ済みステータス113は、上述した第1の実施形態のラッチ済みステータス113(図6)と同じ構成であり、出力端子としてQ端子113aを備えているとともに、入力端子としてT端子113b及びCLR端子113cを備えている。

20

【0756】

ラッチ済みステータス113のT端子113bはコントロール側CPU304の出力端子TB13と1本の信号線で接続されている。コントロール側CPU304は、ラッチ済みステータス113に「0」が設定されている状態において、ラッチ済みステータス113のT端子113bにパルス信号を送信することにより、ラッチ済みステータス113のQ端子113aから出力されている信号を反転させて、ラッチ済みステータス113に「1」を設定する。

30

【0757】

具体的には、コントロール側CPU304は、コントロール側CPU304の入力端子TB11に入力されている検知信号SG4がLOW状態からHI状態に立ち上がったことを検出し、当該HI状態が12.8μs以上継続したと判定したタイミングにおいて、出力端子TB14からラッチレジスタ用DFF102a~102pのCLK端子にラッチ信号を送信するとともに、出力端子TB13からラッチ済みステータス113のT端子113bにパルス信号を送信してラッチ済みステータス113に「1」を設定する。このため、ラッチレジスタ102に乱数カウンタ105に記憶されている乱数の数値情報が書き込まれるタイミングにおいて、ラッチ済みステータス113に「1」が設定される。

40

【0758】

ここで、コントロール側CPU304は、ラッチ済みステータス113に「0」が設定されていることを条件として、出力端子TB13からラッチ済みステータス113のT端子113bに対して出力している信号を立ち上げてラッチ済みステータス113のQ端子113aから出力されている信号をLOW状態からHI状態に反転させる。これにより、ラッチ済みステータス113に「1」が設定されている状態となる。ラッチ済みステータス113に既に「1」が設定されている場合には、コントロール側CPU304はパルス信号を送信しないため、ラッチ済みステータス113に「1」が設定されている状態が維持される。

【0759】

50

コントロール側CPU304の入力端子TB11にノイズが入ることによりラッチ済みステータス113に「1」が設定されることが考えられる。この場合、制御IC271に入力されている検知信号SG4は立ち上がらないため、開始可能フラグ144aに「1」は設定されない。この状態で第1作動口233又は第2作動口234への入賞が発生すると、ラッチ済みステータス113に設定されている「1」が維持されたままラッチレジスタ102に記憶されている数値情報が今回の作動口233, 234への入賞に対応した大当たり乱数の数値情報に更新される。このように、ラッチ済みステータス113に「1」が設定されている状態で作動口233, 234への入賞が発生した場合にラッチレジスタ102に記憶されている乱数が更新される構成とすることにより、ノイズを契機としてラッチレジスタ102に記憶された乱数が役の当否判定に利用される事態を回避することができる。

10

【0760】

また、ラッチ済みステータス113のQ端子113aから出ている信号線はコントロール回路303上で2本に分岐しており、分岐後の信号線の一方が制御IC271の入力端子TA12に接続されているとともに、分岐後の信号線他方がコントロール側CPU304の入力端子TB12に接続されている。このため、ラッチ済みステータス113のQ端子113aから出ている信号は制御IC271の入力端子TA12とコントロール側CPU304の入力端子TB12とのそれぞれに入力される。

【0761】

制御IC271は、入力端子TA12に入力されている信号を把握することにより、コントロール回路303のラッチ済みステータス113に「1」が設定されているか否かについて判定することができる。また、コントロール側CPU304は、入力端子TB12に入力されている信号を把握することにより、ラッチ済みステータス113に「1」が設定されているか否かについて判定することができる。

20

【0762】

また、ラッチ済みステータス113のCLR端子113cは1本の信号線で制御IC271の出力端子TA14と接続されている。制御IC271は、ラッチ済みステータス113のCLR端子113cに出力する信号をLOW状態からHI状態に立ち上げることににより、ラッチ済みステータス113を「0」クリアすることができる。

【0763】

コントロール側CPU304は、当該コントロール側CPU304の入力端子TB11に入力されている検知信号SG4がLOW状態からHI状態に立ち上がったことを検出した場合に、タイマカウンタを利用して当該HI状態が12.8 μ s維持されたか否かの判定を行う。詳細には、コントロール側CPU304の入力端子TB11に入力されている検知信号SG4のLOW状態からHI状態への立ち上がりを検出したタイミングにおいてタイマカウンタによるカウントを開始する。カウントが開始されるとタイマカウンタは0.1 μ s単位で時間をカウントする。タイマカウンタが12.8 μ sをカウントし終わるまで検知信号SG4のHI状態が維持されなかった場合には、タイマカウンタはリセットされる。

30

【0764】

次に、制御IC271が当該制御IC271の入力端子TA13に入力されている大当たり乱数を格納する条件について説明する。制御IC271は、4ms周期で実行されるタイマ割込み処理(図68)の中で、制御IC271に入力されている検知信号SG4の立ち上がりが検出されたこと、ラッチ済みステータス113に「1」が設定されていること、及び保留個数が上限個数に達していないことを条件として、制御IC271の入力端子TA13に入力されている大当たり乱数を格納する。

40

【0765】

作動口233, 234への入賞が発生するタイミングは、制御IC271にてタイマ割込み処理が行われるタイミングに影響されない任意のタイミングである。このため、コントロール側CPU304の入力端子TB11に入力されている検知信号SG4が立ち上

50

ってから12.8 μ sが経過する前にタイマ割込み処理が実行される場合がある。このとき、制御IC271の入力端子TA13に入力されている大当たり乱数は前回の大当たり乱数である。この場合、ラッチ済みステータス113に「1」が設定されているという条件が満たされないため、制御IC271は今回のタイマ割込み処理の中で大当たり乱数を格納することはせず、次のタイマ割込み処理の中で再度ラッチ済みステータス113に「1」が設定されているか否かの判定を行う。

【0766】

コントロール側CPU304の入力端子TB11に入力されている検知信号SG4が立ち上がってからラッチ済みステータス113に「1」が設定されるまでの時間は12.8 μ sであり、タイマ割込み処理が実行される間隔である4msよりも短い時間である。このため、コントロール側CPU304の入力端子TB11に入力されている検知信号SG4が立ち上がってから12.8 μ s後のタイミングにおいてラッチ済みステータス113に「1」が設定される場合には、制御IC271にて検知信号SG4の立ち上がりが検出されたタイミングにおけるタイマ割込み処理、又は当該タイミングで実行されるタイマ割込み処理の次のタイマ割込み処理のいずれかにおいて、ラッチ済みステータス113に「1」が設定されていることを検出することができる。

10

【0767】

ラッチ済みステータス113に「1」が設定されるタイミングにおいて制御IC271の入力端子TA13に入力されている大当たり乱数が今回の作動口233、234への入賞に対応する大当たり乱数に更新されるため、ラッチ済みステータス113に「1」が設定されていることを条件として制御IC271が大当たり乱数を取得する構成とすることにより、制御IC271が更新前の大当たり乱数（前回の大当たり乱数）を取得することを回避することができる。

20

【0768】

制御IC271は遊技に際し大当たり乱数を含む各種数値情報を用いて、当否判定、特図表示部237aの表示の設定、図柄表示装置241の図柄表示の設定、普図表示部238aの表示の設定などを行うこととしている。各種カウンタの構成について図67を用いて説明する。図67は、各種カウンタの構成を示す説明図である。

【0769】

制御IC271は、各種抽選に際し、大当たり発生抽選に使用する大当たり乱数と、大当たり種別を判定する際に使用する大当たり種別カウンタC2と、図柄表示装置241が外れ変動する際のリーチ発生抽選に使用するリーチ乱数カウンタC3と、特図表示部237a及び図柄表示装置241における表示継続時間を決定する変動種別カウンタCSと、を用いることとしている。さらに、第2作動口234の普電役物234aを電役開放状態とするか否かの抽選に使用する普電開放カウンタC4を用いることとしている。なお、大当たり乱数は既に説明したとおりハード乱数回路267から提供され、大当たり種別カウンタC2、リーチ乱数カウンタC3、変動種別カウンタCS及び普電開放カウンタC4は、RAM264の抽選用カウンタエリア284bに設けられている。

30

【0770】

各カウンタC2、C3、CS、C4は、その更新の都度前回値に1が加算され、最大値に達した後0に戻るループカウンタとなっており、これら各カウンタC2、C3、CS、C4は短時間間隔で更新される。ハード乱数回路267の大当たり乱数、並びに大当たり種別カウンタC2及びリーチ乱数カウンタC3の各数値情報は、第1作動口233への入賞が発生した場合又は第2作動口234への入賞が発生した場合に、RAM264に取得情報記憶手段として設けられた保留格納エリア284aに格納される。

40

【0771】

保留格納エリア284aは、保留用エリアREと実行エリアAEとを備えている。保留用エリアREは、第1保留エリアRE1、第2保留エリアRE2、第3保留エリアRE3及び第4保留エリアRE4を備えており、第1作動口233又は第2作動口234への入賞履歴に合わせて、大当たり乱数、並びに大当たり種別カウンタC2及びリーチ乱数カウ

50

ンタC 3の各数値情報が保留情報として、いずれかの保留エリアR E 1～R E 4に格納される。

【0772】

この場合、第1保留エリアR E 1～第4保留エリアR E 4には、第1作動口233又は第2作動口234への入賞が複数回連続して発生した場合に、第1保留エリアR E 1→第2保留エリアR E 2→第3保留エリアR E 3→第4保留エリアR E 4の順に各数値情報が時系列的に格納されていく。このように4つの保留エリアR E 1～R E 4が設けられていることにより、第1作動口233又は第2作動口234への遊技球の入賞履歴が最大4個まで保留記憶されるようになっている。

【0773】

なお、保留記憶可能な数は、4個に限定されることはなく任意であり、2個、3個又は5個以上といったように他の複数であってもよく、単数であってもよい。

【0774】

実行エリアA Eは、特図表示部237aの変動表示を開始する際に、保留用エリアR Eの第1保留エリアR E 1に格納された各数値情報を移動させるためのエリアであり、1遊技回の開始に際しては実行エリアA Eに記憶されている各種数値情報に基づいて、当否判定などが行われる。

【0775】

上記各カウンタについて詳細に説明する。

【0776】

まず、普電開放カウンタC 4について説明する。普電開放カウンタC 4は、例えば、0～250の範囲内で順に1ずつ加算され、最大値に達した後0に戻る構成となっている。普電開放カウンタC 4は定期的に更新され、スルーゲート235に遊技球が入賞したタイミングでRAM 264の電役保留エリア284cに格納される。そして、所定のタイミングにおいて、その格納された普電開放カウンタC 4の値によって普電役物234aを開放状態に制御するか否かの抽選が行われる。

【0777】

本パチンコ機では、普電役物234aによるサポートの態様が相互に異なるように複数種類のサポートモードが設定されている。詳細には、サポートモードには、遊技領域に対して同様の態様で遊技球の発射が継続されている状況で比較した場合に、第2作動口234の普電役物234aが単位時間当たりに開放状態となる頻度が相対的に高低となるように、高頻度サポートモードと低頻度サポートモードとが設定されている。

【0778】

高頻度サポートモードと低頻度サポートモードとでは、普電開放カウンタC 4を用いた電動役物開放抽選における電役開放状態当選となる確率は同一（例えば、共に4/5）となっているが、高頻度サポートモードでは低頻度サポートモードよりも、電役開放状態当選となった際に普電役物234aが開放状態となる回数が多く設定されており、さらに1回の開放時間が長く設定されている。この場合、高頻度サポートモードにおいて電役開放状態当選となり普電役物234aの開放状態が複数回発生する場合において、1回の開放状態が終了してから次の開放状態が開始されるまでの閉鎖時間は、1回の開放時間よりも短く設定されている。さらにまた、高頻度サポートモードでは低頻度サポートモードよりも、1回の電動役物開放抽選が行われてから次の電動役物開放抽選が行われる上で最低限確保される確保時間（すなわち、普図表示部238aにおける1回の表示継続時間）が短く設定されている。

【0779】

上記のとおり、高頻度サポートモードでは、低頻度サポートモードよりも第2作動口234への入賞が発生する確率が高くなる。換言すれば、低頻度サポートモードでは、第2作動口234よりも第1作動口233への入賞が発生する確率が高くなるが、高頻度サポートモードでは、第1作動口233よりも第2作動口234への入賞が発生する確率が高くなる。そして、第2作動口234への入賞が発生した場合には、所定個数の遊技球の払

10

20

30

40

50

出が実行されるため、高頻度サポートモードでは、遊技者は持ち球をあまり減らさないようにしながら遊技を行うことができる。

【0780】

なお、高頻度サポートモードを低頻度サポートモードよりも単位時間当たりに電役開放状態となる頻度を高くする上での構成は、上記のものに限定されることはなく、例えば電動役物開放抽選における電役開放状態当選となる確率を高くする構成としてもよい。また、1回の電動役物開放抽選が行われてから次の電動役物開放抽選が行われる上で確保される確保時間（例えば、スルーゲート235への入賞に基づき普図表示部238aにて実行される変動表示の時間）が複数種類用意されている構成においては、高頻度サポートモードでは低頻度サポートモードよりも、短い確保時間が選択され易い又は平均の確保時間が短くなるように設定されていてもよい。さらには、開放回数を多くする、開放時間を長くする、1回の電動役物開放抽選が行われてから次の電動役物開放抽選が行われる上で確保される確保時間を短くする、係る確保時間の平均時間を短くする及び当選確率を高くするのうち、いずれか1条件又は任意の組合せの条件を適用することで、低頻度サポートモードに対する高頻度サポートモードの有利性を高めてもよい。

10

【0781】

次に、ハード乱数回路267にて更新される大当たり乱数について説明する。ハード乱数回路267にて更新される大当たり乱数は、遊技球が第1作動口233又は第2作動口234に入賞したことに基づいて保留格納エリア284aに格納される。

【0782】

大当たり当選となる乱数の値は、ROM263に当否テーブルとして記憶されている。当否テーブルとしては、低確率モード用の当否テーブルと、高確率モード用の当否テーブルとが設定されている。つまり、本パチンコ機は、当否抽選手段における抽選モードとして低確率モードと高確率モードとが設定されている。

20

【0783】

上記抽選に際して低確率モード用の当否テーブルが参照されることとなる遊技状態下では、大当たり当選となる乱数の値は100個である。一方、上記抽選に際して高確率モード用の当否テーブルが参照されることとなる遊技状態下では、大当たり当選となる乱数の値の数は低確率モード用の当否テーブルが参照される場合よりも多く設定されており、具体的には2000個である。

30

【0784】

各抽選モードにおいて、大当たり当選となる乱数の値以外は、抽選結果が外れ結果となる。外れ結果となった場合には、開閉実行モード、当否抽選モード、及びサポートモードの全てについて、当該抽選結果を契機とした移行は発生しない。

【0785】

次に、大当たり種別カウンタC2について説明する。大当たり種別カウンタC2は、0～49の範囲内で順に1ずつ加算され、最大値に達した後0に戻る構成となっている。大当たり種別カウンタC2は定期的に更新され、遊技球が第1作動口233又は第2作動口234に入賞したことに基づいて保留格納エリア284aに格納される。

【0786】

ここで、本パチンコ機では大当たり結果が複数種類設定されているが、これら各大当たり結果は、(1)開閉実行モードの内容、(2)開閉実行モード終了後の当否抽選モードの内容、(3)開閉実行モード終了後のサポートモードの内容という3つの内容のうち、少なくとも1つの内容が相違している。

40

【0787】

大当たり当選となった場合に実行される開閉実行モードは、予め定められた回数のラウンド遊技を上限として実行されるラウンド数規定モードである。ラウンド遊技とは、予め定められた上限継続時間が経過すること、及び予め定められた上限個数の遊技球が特電入賞装置232に入賞することのいずれか一方の条件が満たされるまで継続する遊技のことである。また、ラウンド数規定モードにて実行されるラウンド遊技の回数は、その移行の

50

契機となった大当たり結果の種類がいずれであっても固定ラウンド回数で同一となっている。具体的には、いずれの大当たり結果となった場合であっても、ラウンド遊技の上限回数は15ラウンドに設定されている。

【0788】

ラウンド数規定モードには、開閉実行モードが開始されてから終了されるまでの間における特電入賞装置232への入賞の発生頻度が相対的に高低となるように高頻度入賞モードと低頻度入賞モードとが設定されている。具体的には、本パチンコ機では、特電入賞装置232の1回の開放態様が、特電入賞装置232が開放されてから閉鎖されるまでの開放継続時間を相違させて、複数種類設定されている。詳細には、開放継続時間が長時間である29secに設定された長時間態様と、開放継続時間が上記長時間よりも短い時間である0.1secに設定された短時間態様と、が設定されている。本パチンコ機では、発射操作装置228が遊技者により操作されている状況では、0.6secに1個の遊技球が遊技領域に向けて発射されるように遊技球発射機構227が駆動制御される。また、ラウンド遊技は終了条件の上限個数が9個に設定されている。そうすると、上記開放態様のうち長時間態様では、遊技球の発射周期と1回のラウンド遊技の上限個数との積よりも長い時間の開放継続時間が設定されていることとなる。一方、短時間態様では、遊技球の発射周期と1回のラウンド遊技の上限個数との積よりも短い時間、より詳細には、遊技球の発射周期よりも短い時間の開放継続時間が設定されている。したがって、長時間態様で特電入賞装置232の1回の開放が行われた場合には、特電入賞装置232に、1回のラウンド遊技における上限個数分の入賞が発生することが期待され、短時間態様で特電入賞装置232の1回の開放が行われた場合には、特電入賞装置232への入賞が発生しないこと又は入賞が発生するとしても1個程度とり、さらに入賞が発生しない確率が高くなることが期待される。

【0789】

高頻度入賞モードでは、各ラウンド遊技において長時間態様による特電入賞装置232の開放が1回行われる。つまり、長時間態様による特電入賞装置232の開放が15回行われる。一方、低頻度入賞モードでは、各ラウンド遊技において短時間態様による特電入賞装置232の開放が1回行われる。つまり、短時間態様による特電入賞装置232の開放が15回行われる。

【0790】

なお、高頻度入賞モード及び低頻度入賞モードにおける特電入賞装置232の開閉回数、ラウンド遊技の回数、1回の開放に対する開放継続時間及び1回のラウンド遊技における上限個数は、高頻度入賞モードの方が低頻度入賞モードよりも、開閉実行モードが開始されてから終了するまでの間における特電入賞装置232への入賞の発生頻度が高くなるのであれば、上記の値に限定されることはなく任意である。

【0791】

大当たり種別カウンタC2に対する大当たり結果の種類の振分先は、ROM263に振分テーブルとして記憶されている。振分テーブルには、大当たり結果の種類の振分先として、低確大当たり結果と、明示高確大当たり結果と、最有利大当たり結果とが設定されている。

【0792】

低確大当たり結果は、開閉実行モードが高頻度入賞モードとなり、さらに開閉実行モードの終了後には、当否抽選モードが低確率モードとなるとともに、サポートモードが高頻度サポートモードとなる大当たり結果である。但し、この高頻度サポートモードは、移行後において遊技回数が終了基準回数（具体的には、100回）に達した場合に低頻度サポートモードに移行する。

【0793】

明示高確大当たり結果は、開閉実行モードが低頻度入賞モードとなり、さらに開閉実行モードの終了後には、当否抽選モードが高確率モードとなるとともに、サポートモードが高頻度サポートモードとなる大当たり結果である。これら高確率モード及び高頻度サポー

10

20

30

40

50

トモードは、当否抽選における抽選結果が大当たり状態当選となり、それによる大当たり状態に移行するまで継続する。

【0794】

最有利大当たり結果は、開閉実行モードが高頻度入賞モードとなり、さらに開閉実行モードの終了後には、当否抽選モードが高確率モードとなるとともに、サポートモードが高頻度サポートモードとなる大当たり結果である。これら高確率モード及び高頻度サポートモードは、当否抽選における抽選結果が大当たり状態当選となり、それによる大当たり状態に移行するまで継続する。

【0795】

振分テーブルでは、「0～29」の大当たり種別カウンタC2の値のうち、「0～9」が低確大当たり結果に対応しており、「10～14」が明示高確大当たり結果に対応しており、「15～29」が最有利大当たり結果に対応している。

【0796】

次に、リーチ乱数カウンタC3について説明する。リーチ乱数カウンタC3は、例えば0～238の範囲内で順に1ずつ加算され、最大値に達した後0に戻る構成となっている。ここで、本パチンコ機には、図柄表示装置241における表示演出の一種として期待演出が設定されている。期待演出とは、図柄の変動表示を行うことが可能な図柄表示装置241を備え、所定の大当たり結果となる遊技回では最終的な停止結果が付与対応結果となる遊技機において、図柄表示装置241における図柄の変動表示が開始されてから停止結果が導出表示される前段階で、前記付与対応結果となり易い変動表示状態であると遊技者に思わせるための表示状態をいう。なお、付与対応結果について具体的には、いずれかの有効ライン上に同一の数字が付された図柄の組合せが停止表示される。

【0797】

期待演出には、リーチ表示と、リーチ表示が発生する前段階などにおいてリーチ表示の発生や付与対応結果の発生を期待させるための予告表示との2種類が設定されている。

【0798】

リーチ表示には、図柄表示装置241の表示面241aに表示される複数の図柄列のうち一部の図柄列について図柄を停止表示させることで、リーチ図柄の組合せを表示し、その状態で残りの図柄列において図柄の変動表示を行う表示状態が含まれる。また、上記のようにリーチ図柄の組合せを表示した状態で、残りの図柄列において図柄の変動表示を行うとともに、その背景画面において所定のキャラクタなどを動画として表示することによりリーチ演出を行うものや、リーチ図柄の組合せを縮小表示させる又は非表示とした上で、表示面241aの略全体において所定のキャラクタなどを動画として表示することによりリーチ演出を行うものが含まれる。

【0799】

予告表示には、図柄表示装置241の表示面241aにおいて図柄の変動表示が開始されてから、全ての図柄列Z1～Z3にて図柄が変動表示されている状況において、又は一部の図柄列であって複数の図柄列にて図柄が変動表示されている状況において、図柄列Z1～Z3上の図柄とは別にキャラクタを表示させる態様が含まれる。また、背景画面をそれまでの態様とは異なる所定の態様とするものや、図柄列Z1～Z3上の図柄をそれまでの態様とは異なる所定の態様とするものも含まれる。かかる予告表示は、リーチ表示が行われる場合及びリーチ表示が行われない場合のいずれの遊技回においても発生し得るが、リーチ表示が行われる場合の方がリーチ表示が行われない場合よりも高確率で発生するように設定されている。

【0800】

リーチ表示は、最終的に同一の図柄の組合せが停止表示される遊技回では、リーチ乱数カウンタC3の値に関係なく実行される。また、同一の図柄の組合せが停止表示されない大当たり結果に対応した遊技回では、リーチ乱数カウンタC3の値に関係なく実行されない。また、外れ結果に対応した遊技回では、ROM263のリーチ用テーブル記憶エリアに記憶されたリーチ用テーブルを参照して所定のタイミングで取得したリーチ乱数カウン

10

20

30

40

50

タ C 3 がリーチ表示の発生に対応している場合に実行される。

【0801】

一方、予告表示を行うか否かの決定は、主制御装置（図示略）において行うのではなく、音声発光制御装置（図示略）において行われる。この場合、音声発光制御装置では、いずれかの当たり結果に対応した遊技回の方が、外れ結果に対応した遊技回に比べ、予告表示が発生し易いこと、及び出現率の低い予告表示が発生し易いことの少なくとも一方の条件を満たすように、予告表示用の抽選処理を実行する。ちなみに、この抽選結果は、図柄表示装置 241 にて遊技回用の演出が実行される場合に反映される。

【0802】

次に、変動種別カウンタ C S について説明する。変動種別カウンタ C S は、例えば 0 ～ 198 の範囲内で順に 1 ずつ加算され、最大値に達した後 0 に戻る構成となっている。変動種別カウンタ C S は、特図表示部 237a における表示継続時間と、図柄表示装置 241 における図柄の表示継続時間とを MPU 262 において決定する上で用いられる。変動種別カウンタ C S は、後述する通常処理が 1 回実行される毎に 1 回更新され、当該通常処理内の残余時間内でも繰り返し更新される。そして、特図表示部 237a における変動表示の開始時及び図柄表示装置 241 による図柄の変動開始時における変動パターン決定に際して変動種別カウンタ C S の値が取得される。

【0803】

＜タイマ割込み処理＞

次に、主制御装置（図示略）の制御 IC 271 にて遊技を進行させるために実行される各処理のうち、定期的に（本実施の形態では 4 msec 周期で）起動されるタイマ割込み処理について、図 68 を参照しながら説明する。

【0804】

まずステップ S 3201 にて停電情報記憶処理を実行する。停電情報記憶処理では、停電監視基板から電源遮断の発生に対応した停電信号を受信しているか否かを監視し、停電の発生を特定した場合には停電時処理を実行する。

【0805】

続くステップ S 3202 では、抽選用乱数更新処理を実行する。抽選用乱数更新処理では、当たり種別カウンタ C 2、リーチ乱数カウンタ C 3 及び普電開放カウンタ C 4 の更新を実行する。具体的には、当たり種別カウンタ C 2、リーチ乱数カウンタ C 3 及び普電開放カウンタ C 4 から現状の数値情報を順次読み出し、それら読み出した数値情報をそれぞれ 1 加算する処理を実行した後に、読み出し元のカウンタに上書きする処理を実行する。この場合、カウンタ値が最大値に達した際それぞれ「0」にクリアする。その後、ステップ S 3203 にて変動種別カウンタ C S の更新を行う変動用カウンタ更新処理を実行する。当該更新処理では、変動種別カウンタ C S から現状の数値情報を読み出し、その読み出した数値情報を 1 加算する処理を実行した後に、読み出し元のカウンタに上書きする処理を実行する。この場合、カウンタ値が最大値に達した際それぞれ「0」にクリアする。

【0806】

続くステップ S 3204 では、不正用の監視対象として設定されている所定の事象が発生しているか否かを監視する不正検知処理を実行する。当該不正検知処理では、複数種類の事象の発生を監視し、所定の事象が発生していることを確認することで、後述するステップ S 3205 にて肯定判定をするようになる。

【0807】

その後、ステップ S 3205 では、遊技の進行を停止している状態であるか否かを判定する。遊技の進行を停止している状態には、上記ステップ S 3204 の不正検知処理にて、不正用の監視対象として設定されている所定の事象の発生が確認された場合に設定される。ステップ S 3205 にて否定判定をした場合に、ステップ S 3206 以降の処理を実行する。

【0808】

ステップ S 3 2 0 6 では、ポート出力処理を実行する。ポート出力処理では、前回のタイマ割込み処理において出力情報の設定が行われている場合に、その出力情報に対応した出力を各種駆動部 2 3 2 b, 2 3 4 b に行うための処理を実行する。例えば、特電入賞装置 2 3 2 を開放状態に切り換えるべき情報が設定されている場合には特電用の駆動部 2 3 2 b への駆動信号の出力を開始させ、閉鎖状態に切り換えるべき情報が設定されている場合には当該駆動信号の出力を停止させる。また、第 2 作動口 2 3 4 の普電役物 2 3 4 a を開放状態に切り換えるべき情報が設定されている場合には普電用の駆動部 2 3 4 b への駆動信号の出力を開始させ、閉鎖状態に切り換えるべき情報が設定されている場合には当該駆動信号の出力を停止させる。

【0809】

続くステップ S 3 2 0 7 では、読み込み処理を実行する。読み込み処理では、停電信号及び入賞信号以外の信号の読み込みを実行し、その読み込んだ情報を今後の処理にて利用するために記憶する。

【0810】

続くステップ S 3 2 0 8 では入賞検知処理を実行する。当該入賞検知処理では、作動口入賞検知センサ 2 4 5 及びその他入賞検知センサ 2 6 9 a ~ 2 6 9 c から受信している信号を読み込むとともに、一般入賞口 2 3 1、特電入賞装置 2 3 2、第 1 作動口 2 3 3、第 2 作動口 2 3 4 及びスルーゲート 2 3 5 への入球の有無を特定する処理を実行する。

【0811】

続くステップ S 3 2 0 9 では、R A M 2 6 4 に設けられている複数種類のタイマカウンタの数値情報をまとめて更新するためのタイマ更新処理を実行する。この場合、記憶されている数値情報が減算されて更新されるタイマカウンタを集約して扱う構成であるが、減算式のタイマカウンタの更新及び加算式のタイマカウンタの更新の両方を集約して行う構成としてもよい。

【0812】

続くステップ S 3 2 1 0 では、遊技球の発射制御を行うための発射制御処理を実行する。発射操作装置 2 2 8 に対して発射操作が継続されている状況では、0. 6 s e c に 1 個の遊技球が発射される。

【0813】

続くステップ S 3 2 1 1 では、入力状態監視処理として、ステップ S 3 2 0 7 の読み込み処理にて読み込んだ情報に基づいて、作動口入賞検知センサ 2 4 5 及びその他入賞検知センサ 2 6 9 a ~ 2 6 9 c の断線確認や、遊技機本体 2 1 2 及び前扉枠 2 1 4 の開放確認を行う。

【0814】

続くステップ S 3 2 1 2 では、遊技回の実行制御、及び開閉実行モードの実行制御を行うための特図特電制御処理を実行する。当該特図特電制御処理の処理内容については後に詳細に説明する。

【0815】

続くステップ S 3 2 1 3 では、普図普電制御処理を実行する。普図普電制御処理では、スルーゲート 2 3 5 への入賞が発生している場合に普電開放カウンタ C 4 の数値情報を取得するための処理を実行するとともに、当該数値情報が記憶されている場合にその数値情報について開放判定を行い、さらにその開放判定を契機として普図表示部 2 3 8 a にて普図用の演出を行うための処理を実行する。また、開放判定の結果に基づいて、第 2 作動口 2 3 4 の普電役物 2 3 4 a を開閉させる処理を実行する。

【0816】

続くステップ S 3 2 1 4 では、直前のステップ S 3 2 1 2 及びステップ S 3 2 1 3 の処理結果に基づいて、特図表示部 2 3 7 a に係る保留情報の増減個数を特図保留表示部 2 3 7 b に反映させるための出力情報の設定、及び普図表示部 2 3 8 a に係る保留情報の増減個数を普図保留表示部 2 3 8 b に反映させるための出力情報の設定を行う。また、ステップ S 3 2 1 4 では、直前のステップ S 3 2 1 2 及びステップ S 3 2 1 3 の処理結果に基づ

10

20

30

40

50

いて、特図表示部 2 3 7 a の表示内容を更新させるための出力情報の設定を行うとともに、普図表示部 2 3 8 a の表示内容を更新させるための出力情報の設定を行う。

【0 8 1 7】

続くステップ S 3 2 1 5 では、払出制御装置 2 7 7 から受信したコマンド及び信号の内容を確認し、その確認結果に対応した処理を行うための払出状態受信処理を実行する。また、ステップ S 3 2 1 6 では、賞球コマンドを出力対象として設定するための払出出力処理を実行する。続くステップ S 3 2 1 7 では、今回のタイマ割込み処理にて実行された各種処理の処理結果に応じた外部信号の出力の開始及び終了を制御するための外部情報設定処理を実行する。

【0 8 1 8】

ステップ S 3 2 0 5 にて肯定判定をした場合、又はステップ S 3 2 0 6 ～ステップ S 3 2 1 7 の処理を実行した後に、本タイマ割込み処理を終了する。

【0 8 1 9】

<特図特電制御処理>

次に、MPU 2 6 2 のタイマ割込み処理（図 6 8）におけるステップ S 3 2 1 2 にて実行される特図特電制御処理について、図 6 9 のフローチャートを参照しながら説明する。

【0 8 2 0】

特図特電制御処理では、第 1 作動口 2 3 3 又は第 2 作動口 2 3 4 への入賞が発生している場合に保留情報を取得するための処理を実行するとともに、保留情報が記憶されている場合にその保留情報について当否判定を行い、さらにその当否判定を契機として遊技回用の演出を行うための処理を実行する。また、当否判定の結果に基づいて、遊技回用の演出後に開閉実行モードに移行させる処理を実行するとともに、開閉実行モード中及び開閉実行モード終了時の処理を実行する。

【0 8 2 1】

具体的には、まずステップ S 3 3 0 1 にて、保留情報の取得処理を実行する。これについては、後述する。

【0 8 2 2】

ステップ S 3 3 0 1 にて保留情報の取得処理を実行した後は、ステップ S 3 3 0 2 に進む。ステップ S 3 3 0 2 では、RAM 2 6 4 に設けられた特図特電カウンタの情報を読み出す処理を実行する。続くステップ S 3 3 0 3 では、ROM 2 6 3 に記憶されている特図特電アドレステーブルを読み出す。そして、ステップ S 3 3 0 4 にて、特図特電アドレステーブルから特図特電カウンタの情報に対応した開始アドレスを取得する処理を実行する。

【0 8 2 3】

ここで、ステップ S 3 3 0 2 ～ステップ S 3 3 0 4 の処理内容について説明する。既に説明したとおり特図特電制御処理には、遊技回用の演出に係る処理と、開閉実行モードに係る処理と、が含まれている。この場合に、遊技回用の演出に係る処理として、遊技回用の演出を開始させるための処理である特図変動開始処理（ステップ S 3 3 0 6）と、遊技回用の演出を進行させるための処理である特図変動中処理（ステップ S 3 3 0 7）と、遊技回用の演出を終了させるための処理である特図確定中処理（ステップ S 3 3 0 8）と、が設定されている。

【0 8 2 4】

また、開閉実行モードに係る処理として、開閉実行モードのオープニングを制御するための処理である特電開始処理（ステップ S 3 3 0 9）と、特電入賞装置 2 3 2 の開放中の状態を制御するための処理である特電開放中処理（ステップ S 3 3 1 0）と、特電入賞装置 2 3 2 の閉鎖中の状態を制御するための処理である特電閉鎖中処理（ステップ S 3 3 1 1）と、開閉実行モードのエンディング及び開閉実行モード終了時の遊技状態の移行を制御するための処理である特電終了処理（ステップ S 3 3 1 2）と、が設定されている。

【0 8 2 5】

このような処理構成において、特図特電カウンタは、上記複数種類の処理のうちいずれ

10

20

30

40

50

を実行すべきであるかをMPU262にて把握するためのカウンタであり、特図特電アドレステーブルには、特図特電カウンタの数値情報に対応させて、上記複数種類の処理を実行するためのプログラムの開始アドレスが設定されている。

【0826】

この場合、開始アドレスSA0は、特図変動開始処理（ステップS3306）を実行するためのプログラムの開始アドレスであり、開始アドレスSA1は、特図変動中処理（ステップS3307）を実行するためのプログラムの開始アドレスであり、開始アドレスSA2は、特図確定中処理（ステップS3308）を実行するためのプログラムの開始アドレスであり、開始アドレスSA3は、特電開始処理（ステップS3309）を実行するためのプログラムの開始アドレスであり、開始アドレスSA4は、特電開放中処理（ステップS3310）を実行するためのプログラムの開始アドレスであり、開始アドレスSA5は、特電閉鎖中処理（ステップS3311）を実行するためのプログラムの開始アドレスであり、開始アドレスSA6は、特電終了処理（ステップS3312）を実行するためのプログラムの開始アドレスである。

10

【0827】

特図特電カウンタは、現状格納されている数値情報に対応した処理を終了した場合に当該数値情報を更新すべき条件が成立していることを契機として、その次の処理回における特図特電制御処理にて実行される処理に対応させて、1加算、1減算又は「0」クリア（初期化）される。したがって、各処理回における特図特電制御処理では、特図特電カウンタにセットされている数値情報に応じた処理を実行すればよいこととなる。なお、特図特電カウンタは、初期値として「0」が設定されている。

20

【0828】

ステップS3304の処理を実行した後は、ステップS3305にて、ステップS3304にて取得した開始アドレスの示す処理にジャンプする処理を実行する。具体的には、取得した開始アドレスがSA0である場合にはステップS3306の特図変動開始処理にジャンプする。

【0829】

特図変動開始処理では、保留情報が保留記憶されていることを条件に、その保留情報が当たり当選に対応しているか否かを判定する当否判定処理、及び当たり当選に対応している場合にはその保留情報がいずれの当たり結果に対応しているかを判定する振分判定処理を実行する。詳細には、保留情報が存在するか否かを判定し、保留情報が存在する場合には、保留情報をシフトさせる処理を実行する。つまり、第1保留エリアRE1に格納されている保留情報を実行エリアAEにシフトさせるとともに、第n保留エリアREN（ $n=2\sim 4$ ）に格納されている保留情報を第（ $n-1$ ）保留エリアRE（ $n-1$ ）にシフトさせる。そして、当否判定処理として、実行エリアAEに格納されている当たり乱数が、当たり当選に対応した数値情報であるか否かの判定を行う。また、振分判定処理として、当たり種別カウンタC2の値が、いずれの当たり結果の区分に対応しているか否かの判定を行う。

30

【0830】

当否判定処理及び振分判定処理だけでなく、当たり乱数が当たり当選に対応していない場合には、リーチを発生させるか否かを判定するリーチ判定処理を実行するとともに、その時点における変動種別カウンタCSの数値情報を利用して遊技回の継続時間を選択する継続時間の選択処理を実行する。なお、リーチ判定処理に際しては、実行エリアAEに格納されているリーチ乱数カウンタC3の値が、リーチ発生に対応しているか否か判定する。

40

【0831】

継続時間の情報を選択した場合には、当該継続時間の情報を含む変動用コマンドと遊技結果の情報を含む種別コマンドとを音声発光制御装置に送信するとともに、特図表示部237aにおける絵柄の変動表示を開始させる。これにより、1遊技回が開始された状態となり、特図表示部237a及び図柄表示装置241にて遊技回用の演出が開始される。

50

【0832】

ちなみに、このように遊技回用の演出を開始させた場合には、特図特電カウンタの数値情報を1加算することで、当該特図特電カウンタの数値情報を特図変動開始処理に対応したのから特図変動中処理に対応したものに更新する。

【0833】

取得した開始アドレスがSA1である場合にはステップS3307の特図変動中処理にジャンプする。特図変動中処理では、遊技回の継続時間中であって、確定表示前のタイミングであるか否かを判定する処理を実行し、確定表示前であれば特図表示部237aにおける絵柄の表示態様を規則的に変化させるための処理を実行する。

【0834】

ちなみに、確定表示させるタイミングとなるまで特図変動中処理にて待機するのではなく、確定表示させるタイミングではない場合には上記規則的に変化させるための処理を実行した後に、本特図変動中処理を終了する。したがって、遊技回用の演出が開始された後は、確定表示させるタイミングとなるまで、特図特電制御処理が起動される度に特図変動中処理が起動される。また、確定表示させるタイミングとなった場合には、特図特電カウンタの数値情報を1加算することで、当該カウンタの数値情報を特図変動中処理に対応したのから特図確定中処理に対応したものに更新する。

【0835】

取得した開始アドレスがSA2である場合にはステップS3308の特図確定中処理にジャンプする。特図確定中処理では、図柄表示装置241にて今回の遊技回の停止結果を最終停止表示させるために、最終停止コマンドを音声発光制御装置に送信するとともに、特図表示部237aにおける絵柄の表示態様を今回の遊技回の抽選結果に対応した表示態様とする。また、特図確定中処理では、確定表示中の期間が経過したか否かを判定し、当該期間が経過している場合には開閉実行モードへの移行が発生するか否かの判定を行い、開閉実行モードへの移行が発生する場合には当該開閉実行モード移行用の処理を実行する。

【0836】

ちなみに、確定表示中の期間が経過するまで特図確定中処理にて待機するのではなく、当該期間が経過していない場合には本特図確定中処理を終了する。したがって、確定表示が開始された後は、確定表示中の期間が経過するまで、特図特電制御処理が起動される度に特図確定中処理が起動される。また、確定表示中の期間が経過した場合には、開閉実行モードへの移行が発生しない状況では特図特電カウンタの数値情報を初期化（すなわち「0」クリア）し、開閉実行モードへの移行が発生する状況では特図特電カウンタの数値情報を1加算することで、当該特図特電カウンタの数値情報を特図確定中処理に対応したのから特電開始処理に対応したものに更新する。

【0837】

取得した開始アドレスがSA3である場合にはステップS3309の特電開始処理にジャンプする。特電開始処理では、開閉実行モードが開始されることを示すオープニングコマンドを音声発光制御装置に送信する。また、特電開始処理では、開閉実行モードのオープニング期間が経過したか否かを判定する。オープニング期間が経過していない場合には特電開始処理にて待機するのではなく本特電開始処理を終了する。したがって、開閉実行モードのオープニング演出が開始された後は、オープニング期間が経過するまで、特図特電制御処理が起動される度に特電開始処理が起動される。また、オープニング期間が経過した場合には、特図特電カウンタの数値情報を1加算することで、当該特図特電カウンタの数値情報を特電開始処理に対応したのから特電開放中処理に対応したものに更新する。

【0838】

取得した開始アドレスがSA4である場合にはステップS3310の特電開放中処理にジャンプする。特電開放中処理では、1のラウンド遊技を開始させるとともに、当該ラウンド遊技の終了条件が成立したか否かを判定する。終了条件が成立していない場合には特

10

20

30

40

50

電開放中処理にて待機するのではなく、上記終了条件の成立を監視するための処理を実行した後に本特電開放中処理を終了する。上記終了条件が成立している場合には、特図特電カウンタの数値情報を1加算することで、当該特図特電カウンタの数値情報を特電開放中処理に対応したもののから特電閉鎖中処理に対応したものに更新する。

【0839】

取得した開始アドレスがSA5である場合にはステップS3311の特電閉鎖中処理にジャンプする。特電閉鎖中処理では、1のラウンド遊技を終了させる処理を実行する。また、ラウンド遊技間のインターバル期間においては、インターバル期間が経過したか否かを判定する。インターバル期間が経過していない場合には特電閉鎖中処理にて待機するのではなく本特電閉鎖中処理を終了する。したがって、インターバル期間が開始された場合には当該期間が経過するまで、特図特電制御処理が起動される度に特電閉鎖中処理が起動される。また、インターバル期間が経過した場合には、特図特電カウンタの数値情報を1減算することで、当該特図特電カウンタの数値情報を特電閉鎖中処理に対応したもののから特電開放中処理に対応したものに更新する。

10

【0840】

一方、最後のラウンド遊技に対する特電閉鎖中処理では1のラウンド遊技を終了させる処理を実行した後に、特図特電カウンタの数値情報を1加算することで、当該特図特電カウンタの数値情報を特電閉鎖中処理に対応したもののから特電終了処理に対応したものに更新する。

【0841】

取得した開始アドレスがSA6である場合にはステップS3312の特電終了処理にジャンプする。特電終了処理では、開閉実行モードが終了されることを示すエンディングコマンドを音声発光制御装置に送信する。また、特電終了処理では、開閉実行モードのエンディング期間が経過したか否かを判定する。エンディング期間が経過していない場合には特電終了処理にて待機するのではなく本特電終了処理を終了する。したがって、開閉実行モードのエンディング演出が開始された後は、エンディング期間が経過するまで、特図特電制御処理が起動される度に特電終了処理が起動される。また、エンディング期間が経過した場合には、開閉実行モード後の遊技状態（抽選モード及びサポートモード）を設定するための処理を実行した後に、特図特電カウンタの数値情報を初期化することで、当該特図特電カウンタの数値情報を特電終了処理に対応したもののから特図変動開始処理に対応したものに更新する。

20

30

【0842】

< 保留情報の取得処理 >

特図特電制御処理（図69）のステップS3301にて実行される保留情報の取得処理について説明する前に、本実施形態のRAM264（図66）が備えているフラグ及びカウンタについて図70（a）を参照しながら説明する。RAM264は、エラーカウンタ264aと信号記憶フラグ264bと確認指令フラグ264cとエラー状態フラグ264dとを備えている。

【0843】

ここで、RAM264のエラーカウンタ264aは、MPU262に入力されている検知信号SG4が立ち上がったにも関わらず、コントロール回路303のラッチ済みステータス113に「1」が設定されない事象が連続して発生している回数をカウントするカウンタである。また、RAM264の信号記憶フラグ264bは、制御IC271にて実行される乱数取得処理（図71）において、制御IC271に入力されている検知信号SG4の状態を記憶しておくためのフラグである。

40

【0844】

具体的には、乱数取得処理において、制御IC271に入力されている検知信号SG4がHI状態である場合にはRAM264の信号記憶フラグ264bに「1」が設定されるとともに、制御IC271に入力されている検知信号SG4がLOW状態である場合にはRAM264の信号記憶フラグ264bが「0」クリアされる。当該RAM264の信号

50

記憶フラグ 2 6 4 b に設定された情報は、次の乱数取得処理まで記憶されている。

【0 8 4 5】

そして、次の乱数取得処理において、R A M 2 6 4 の信号記憶フラグ 2 6 4 b に「0」が設定されているとともに、制御 I C 2 7 1 に入力されている検知信号 S G 4 が H I 状態である場合に、制御 I C 2 7 1 は当該制御 I C 2 7 1 に入力されている検知信号 S G 4 の立ち上がりが検出されたと判定する。

【0 8 4 6】

また、R A M 2 6 4 の確認指令フラグ 2 6 4 c は、制御 I C 2 7 1 にて実行される乱数取得処理（図 7 1）において、制御 I C 2 7 1 に入力されている検知信号 S G 4 の立ち上がりが検出されること、及び当該立ち上がりが検出されたタイミングにおいてラッチ済みステータス 1 1 3 に「1」が設定されていないことを条件として「1」が設定されるフラグである。制御 I C 2 7 1 は、乱数取得処理において、R A M 2 6 4 の確認指令フラグ 2 6 4 c の状態についての判定を行うことにより、前回の乱数取得処理の結果に応じた処理を実行することが可能となる。

【0 8 4 7】

また、エラー状態フラグ 2 6 4 d は、M P U 2 6 2 に入力されている検知信号 S G 4 の立ち上がりが検出されたにも関わらず、ラッチ済みステータス 1 1 3 に「1」が設定されない状態が発生した場合に「1」が設定されるフラグである。エラー状態フラグ 2 6 4 d に「1」が設定される状況として、作動口入賞検知センサ 2 4 5 とコントロール側 C P U 3 0 4 との接続が切断されている場合が考えられる。制御 I C 2 7 1 は、エラー状態フラグ 2 6 4 d に「1」が設定されている場合には、コントロール側 C P U 3 0 4 に入力されている検知信号 S G 4 が立ち上がらない状態に応じた処理を実行して、乱数カウンタ 1 0 5 に記憶されている大当たり乱数をラッチレジスタ 1 0 2 に書き込むことができる。

【0 8 4 8】

次に、特図特電制御処理（図 6 9）のステップ S 3 3 0 1 にて実行される保留情報の取得処理について、図 7 0（b）のフローチャートを参照しながら説明する。保留情報の取得処理は、制御 I C 2 7 1 において実行される処理である。

【0 8 4 9】

先ずステップ S 3 4 0 1 では、エラー状態フラグ 2 6 4 d に「1」が設定されているか否かについて判定する。エラー状態フラグ 2 6 4 d に「1」が設定されている場合（ステップ S 3 4 0 1：Y E S）とは、制御 I C 2 7 1 に入力されている検知信号 S G 4 の立ち上がりを検出した制御 I C 2 7 1 が作動口入賞検知センサ 2 4 5 とコントロール側 C P U 3 0 4 との接続が切断された状態であることを把握し、コントロール側 C P U 3 0 4 にラッチ指示信号を送信した場合である。

【0 8 5 0】

エラー状態フラグ 2 6 4 d に「1」が設定されている場合（ステップ S 3 4 0 1：Y E S）には、ステップ S 3 4 0 2 にてラッチ済みステータス 1 1 3 に「1」が設定されているか否かについて判定する。ラッチ済みステータス 1 1 3 に「0」が設定されている場合（ステップ S 3 4 0 2：N O）には、制御 I C 2 7 1 によるラッチ指示信号の送信を契機として行われるラッチレジスタ 1 0 2 に記憶されている大当たり乱数の更新が終わっていないことを意味するため、そのまま本保留情報の取得処理を終了する。

【0 8 5 1】

ラッチ済みステータス 1 1 3 に「1」が設定されている場合（ステップ S 3 4 0 2：Y E S）には、制御 I C 2 7 1 によるラッチ指示信号の送信を契機として、ラッチレジスタ 1 0 2 に記憶されている大当たり乱数が既に更新されている。この場合には、ステップ S 3 4 0 3 にてエラー状態フラグ 2 6 4 d を「0」クリアし、ステップ S 3 4 0 4 にてラッチ済みステータス 1 1 3 の C L R 端子に対してパルス信号を送信することにより、ラッチ済みステータス 1 1 3 を「0」クリアする。

【0 8 5 2】

続くステップ S 3 4 0 5 では、制御 I C 2 7 1 の入力端子 T A 1 3 に入力されている大

10

20

30

40

50

当たり乱数を取得し、当該大当たり乱数を保留用エリア R E の空き保留エリア R E 1 ~ R E 4 のうち最初の保留エリアにおける大当たり乱数用のエリアに格納する。その後、ステップ S 3 4 0 6 にて、R A M 2 6 4 の抽選用カウンタエリア 2 8 4 b から大当たり種別カウンタ C 2 の値及びリーチ乱数カウンタ C 3 の値を取得し、それら取得した数値情報を、上記ステップ S 3 4 0 5 にて大当たり乱数が格納された保留エリアにおける対応するエリアに格納して、本保留情報の取得処理を終了する。

【0853】

また、ステップ S 3 4 0 1 にて、エラー状態フラグ 2 6 4 d に「1」が設定されていなかった場合には、ステップ S 3 4 0 7 にて乱数取得処理を実行して、本保留情報の取得処理を終了する。

【0854】

次に、保留情報の取得処理（図 7 0（b））のステップ S 3 4 0 7 にて実行される乱数取得処理について、図 7 1 のフローチャートを参照しながら説明する。

【0855】

先ずステップ S 3 5 0 1 では、R A M 2 6 4 の確認指令フラグ 2 6 4 c に「1」が設定されているか否かについて判定する。ここで、R A M 2 6 4 の確認指令フラグ 2 6 4 c に「1」が設定される場合とは、制御 I C 2 7 1 に入力されている検知信号 S G 4 の立ち上がり検出された乱数取得処理において、ラッチ済みステータス 1 1 3 に「1」が設定されていなかった場合である。

【0856】

R A M 2 6 4 の確認指令フラグ 2 6 4 c の値が「0」である場合（ステップ S 3 5 0 1：N O）には、ステップ S 3 5 0 2 にて、R A M 2 6 4 の信号記憶フラグ 2 6 4 b の値が「0」であるか否かについて判定する。ここで、R A M 2 6 4 の信号記憶フラグ 2 6 4 b の値が「0」である場合とは、前回の乱数取得処理において制御 I C 2 7 1 に入力されている検知信号 S G 4 が L O W 状態であった場合であり、R A M 2 6 4 の信号記憶フラグ 2 6 4 b の値が「1」である場合とは、前回の乱数取得処理において制御 I C 2 7 1 に入力されている検知信号 S G 4 が H I 状態であった場合である。

【0857】

ステップ S 3 5 0 2 にて R A M 2 6 4 の信号記憶フラグ 2 6 4 b の値が「0」であった場合には、ステップ S 3 5 0 3 にて制御 I C 2 7 1 に入力されている検知信号 S G 4 が H I 状態であるか否かについて判定する。ステップ S 3 5 0 3 にて検知信号 S G 4 が H I 状態であると判定した場合に、制御 I C 2 7 1 は検知信号 S G 4 の立ち上がりを検出する。この場合には、ステップ S 3 5 0 4 にて R A M 2 6 4 の信号記憶フラグ 2 6 4 b に「1」を設定することにより、今回の乱数取得処理において、制御 I C 2 7 1 に入力されている検知信号 S G 4 が H I 状態であったことを記憶して、ステップ S 3 5 0 5 に進む。

【0858】

ステップ S 3 5 0 5 では、現状の保留個数が上限個数（「4」個）であるか否かについて判定する。現状の保留個数が「3」個以下である場合（ステップ S 3 5 0 5：N O）には、ステップ S 3 5 0 6 にて、ラッチ済みステータス 1 1 3 に「1」が設定されているか否かについて判定する。ラッチ済みステータス 1 1 3 に「1」が設定されている場合（ステップ S 3 5 0 6：Y E S）には、今回の検知信号 S G 4 の立ち上がりに対応する大当たり乱数が既にラッチレジスタ 1 0 2 に書き込まれ、制御 I C 2 7 1 の入力端子 T A 1 3 に入力されている状態である。

【0859】

ステップ S 3 5 0 6 にてラッチ済みステータス 1 1 3 に「1」が設定されている場合（ステップ S 3 5 0 6：Y E S）には、ステップ S 3 5 0 7 にて制御 I C 2 7 1 の入力端子 T A 1 3 に入力されている大当たり乱数を取得し、当該大当たり乱数を保留用エリア R E の空き保留エリア R E 1 ~ R E 4 のうち最初の保留エリアにおける大当たり乱数用のエリアに格納する。その後、ステップ S 3 5 0 8 にて、R A M 2 6 4 の抽選用カウンタエリア 2 8 4 b から大当たり種別カウンタ C 2 の値及びリーチ乱数カウンタ C 3 の値を取得し、

10

20

30

40

50

それら取得した数値情報を、上記ステップ S 3 5 0 7 にて大当たり乱数が格納された保留エリアにおける対応するエリアに格納する。

【0860】

続くステップ S 3 5 0 9 では、今回の乱数取得処理においてラッチ指示信号を利用することなく大当たり乱数を取得することができたことを受けて、RAM 2 6 4 のエラーカウンタ 2 6 4 a を「0」クリアする。そして、ステップ S 3 5 1 0 にてラッチ済みステータス 1 1 3 の CLR 端子に対してパルス信号を送信することによりラッチ済みステータス 1 1 3 を「0」クリアして、本乱数取得処理を終了する。

【0861】

また、今回の乱数取得処理において制御 IC 2 7 1 に入力されている検知信号 SG 4 の立ち上がりを検出したにも関わらず、ラッチ済みステータス 1 1 3 に「1」が設定されていなかった場合（ステップ S 3 5 0 6 : NO）には、次の乱数取得処理において再度ラッチ済みステータス 1 1 3 の状態についての判定を実行するために、ステップ S 3 5 1 1 にて RAM 2 6 4 の確認指令フラグ 2 6 4 c に「1」を設定して、本乱数取得処理を終了する。

10

【0862】

また、ステップ S 3 5 0 5 にて、現状の保留個数が上限個数である「4」個であった場合には、これ以上保留個数を増やすことができないため、ステップ S 3 5 1 0 にて、ラッチ済みステータス 1 1 3 の CLR 端子に対してパルス信号を送信し、ラッチ済みステータス 1 1 3 を「0」クリアして、本乱数取得処理を終了する。

20

【0863】

また、ステップ S 3 5 0 3 にて、検知信号 SG 4 が LOW 状態であった場合には、今回の乱数取得処理において、検知信号 SG 4 の立ち上がりが検出されなかったことを意味する。この場合には、RAM 2 6 4 の信号記憶フラグ 2 6 4 b には既に「0」が設定されているため、ステップ S 3 5 1 0 にて、ラッチ済みステータス 1 1 3 の CLR 端子に対してパルス信号を送信することによりラッチ済みステータス 1 1 3 を「0」クリアして、本乱数取得処理を終了する。

【0864】

また、ステップ S 3 5 0 2 にて RAM 2 6 4 の信号記憶フラグ 2 6 4 b に「1」が設定されていた場合には、ステップ S 3 5 1 2 にて制御 IC 2 7 1 に入力されている検知信号 SG 4 が LOW 状態であるか否かについて判定する。ステップ S 3 5 1 2 にて検知信号 SG 4 が LOW 状態である場合には、ステップ S 3 5 1 3 にて RAM 2 6 4 の信号記憶フラグ 2 6 4 b を「0」クリアする。ステップ S 3 5 1 2 にて検知信号 SG 4 が HI 状態であると判定した後、又はステップ S 3 5 1 3 にて RAM 2 6 4 の信号記憶フラグ 2 6 4 b を「0」クリアした後、ステップ S 3 5 1 0 にてラッチ済みステータス 1 1 3 の CLR 端子に対してパルス信号を送信することにより、ラッチ済みステータス 1 1 3 を「0」クリアして、本乱数取得処理を終了する。

30

【0865】

また、ステップ S 3 5 0 1 にて、RAM 2 6 4 の確認指令フラグ 2 6 4 c に「1」が設定されている場合には、前回の乱数取得処理において、制御 IC 2 7 1 に入力されている検知信号 SG 4 の立ち上がりが検出されたが、ラッチ済みステータス 1 1 3 に「1」が設定されていなかったことを意味する。この場合には、ステップ S 3 5 1 4 にて RAM 2 6 4 の確認指令フラグ 2 6 4 c を「0」クリアした後、ステップ S 3 5 1 5 にてラッチ済みステータス 1 1 3 に「1」が設定されているか否かについて判定する。

40

【0866】

作動口入賞検知センサ 2 4 5 とコントロール側 CPU 3 0 4 とを接続している信号線が断線状態となったために前回の乱数取得処理において RAM 2 6 4 の確認指令フラグ 2 6 4 c に「1」が設定されていた場合には、コントロール側 CPU 3 0 4 に入力されている検知信号 SG 4 が立ち上がらないため、今回の乱数取得処理においてもラッチ済みステータス 1 1 3 は「0」のままである（ステップ S 3 5 1 5 : NO）。この場合には、ステッ

50

プ S 3 5 1 6 にて、後述するエラー対応処理（図 7 4）を実行して、本乱数取得処理を終了する。

【0867】

一方、作動口入賞検知センサ 2 4 5 から出力されている検知信号 S G 4 が立ち上がってから 1 2 . 8 μ s が経過する前に前回の乱数取得処理が実行されたために R A M 2 6 4 の確認指令フラグ 2 6 4 c に「1」が設定されていた場合には、前回の乱数取得処理が実行されたから今回の乱数取得処理が実行されるまでの約 4 m s の間にラッチ済みステータス 1 1 3 に「1」が設定されている（ステップ S 3 5 1 5 : Y E S）。この場合には、ステップ S 3 5 0 7 ~ ステップ S 3 5 1 0 の処理を実行して、本乱数取得処理を終了する。

【0868】

具体的には、制御 I C 2 7 1 の入力端子 T A 1 3 に入力されている大当たり乱数を取得し、当該大当たり乱数を保留用エリア R E の空き保留エリア R E 1 ~ R E 4 のうち最初の保留エリアにおける大当たり乱数用のエリアに格納する（ステップ S 3 5 0 7）。その後、R A M 2 6 4 の抽選用カウンタエリア 2 8 4 b から大当たり種別カウンタ C 2 の値及びリーチ乱数カウンタ C 3 の値を取得し、それら取得した数値情報を、今回の大当たり乱数が格納された保留エリアにおける対応するエリアに格納する（ステップ S 3 5 0 8）。そして、R A M 2 6 4 のエラーカウンタ 2 6 4 a を「0」クリアし（ステップ S 3 5 0 9）、ラッチ済みステータス 1 1 3 の C L R 端子に出力している信号を立ち上げて（ステップ S 3 5 1 0）、本乱数取得処理を終了する。

【0869】

次に、乱数取得処理（図 7 1）のステップ S 3 5 1 6 にて実行されるエラー対応処理について、図 7 2 のフローチャートを参照しながら説明する。

【0870】

先ずステップ S 3 6 0 1 では、R A M 2 6 4 のエラーカウンタ 2 6 4 a の値が「0」であるか否かについて判定する。R A M 2 6 4 のエラーカウンタ 2 6 4 a の値が「0」であった場合（ステップ S 3 6 0 1 : Y E S）には、作動口入賞検知センサ 2 4 5 とコントロール側 C P U 3 0 4 との接続の切断が疑われる事象が初めて起こったことを意味する。この場合には、ステップ S 3 6 0 2 にて R A M 2 6 4 のエラーカウンタ 2 6 4 a に「1」を加算する。

【0871】

ステップ S 3 6 0 1 にて R A M 2 6 4 のエラーカウンタ 2 6 4 a の値が「1」であった場合には、作動口入賞検知センサ 2 4 5 とコントロール側 C P U 3 0 4 との接続の切断が疑われる事象が連続して発生していることを意味する。この場合には、ステップ S 3 6 0 3 にて遊技ホールの管理コンピュータに対して異常信号を送信する。これにより、遊技ホールの管理者は、作動口入賞検知センサ 2 4 5 とコントロール側 C P U 3 0 4 との接続が切断されていることを把握することができる。

【0872】

ステップ S 3 6 0 2 にて R A M 2 6 4 のエラーカウンタ 2 6 4 a に「1」を加算した後、又はステップ S 3 6 0 3 にて異常信号を送信した後、ステップ S 3 6 0 4 では、現状の保留個数が上限個数（「4」個）に達しているか否かについて判定する。現状の保留個数が上限個数に達している場合（ステップ S 3 6 0 4 : Y E S）には、制御 I C 2 7 1 が今回の入賞に対応する大当たり乱数を取得する必要があるため、そのまま本エラー対応処理を終了する。

【0873】

ステップ S 3 6 0 4 において、現状の保留個数が「3」個以下であった場合には、今回の入賞に対応する大当たり乱数を取得する必要があるため、ステップ S 3 6 0 5 にてコントロール側 C P U 3 0 4 に対してラッチ指示信号を送信し、ステップ S 3 6 0 6 にてエラー状態フラグ 2 6 4 d に「1」を設定して、本エラー対応処理を終了する。

【0874】

作動口入賞検知センサ 2 4 5 とコントロール側 C P U 3 0 4 との接続が切断された場合

10

20

30

40

50

においても、今回の入賞に対応する大当たり乱数を取得可能な構成とすることにより、遊技者にとって不当に不利な状況とならないようにすることができる。また、ホールの管理者に異常が発生していることを知らせることにより、ホールの管理者が適切なタイミングで異常状態を解消するためのメンテナンスを行うことができる。

【0875】

次に、制御 IC 271 が当該制御 IC 271 の入力端子 TA 13 に入力されている大当たり乱数を取得するタイミングについて、図 73 及び図 74 を参照しながら説明する。先ず作動口入賞検知センサ 245 とコントロール側 CPU 304 との接続が切断されていない場合について、図 73 を参照しながら説明する。

【0876】

図 73 (a) は制御 IC 271 に入力されている検知信号 SG 4 の状態を示し、図 73 (b) は RAM 264 の信号記憶フラグ 264 b の状態を示し、図 73 (c) はコントロール側 CPU 304 に入力されている検知信号 SG 4 の状態を示し、図 73 (d) は乱数カウンタ 105 に記憶されている大当たり乱数がラッチレジスタ 102 に書き込まれるタイミングを示し、図 73 (e) はタイマ割込み処理 (図 70) が実行されるタイミングを示し、図 73 (f) はラッチ済みステータス 113 の状態を示し、図 73 (g) は制御 IC 271 が当該制御 IC 271 の入力端子 TA 13 に入力されている大当たり乱数を取得するタイミングを示し、図 73 (h) は RAM 264 の確認指令フラグ 264 c の状態を示す。

【0877】

図 73 (a), (c) に示すように、t1 のタイミングで第 1 作動口 233 又は第 2 作動口 234 への入賞が発生すると、制御 IC 271 及びコントロール側 CPU 304 に入力されている検知信号 SG 4 が LOW 状態から HI 状態に立ち上がる。図 73 (c) に示すように、コントロール側 CPU 304 に入力されている検知信号 SG 4 が立ち上がった t1 のタイミングから 12.8 μ s が経過した t2 のタイミングまで、コントロール側 CPU 304 に入力されている検知信号 SG 4 は HI 状態を維持している。このため、コントロール側 CPU 304 はラッチレジスタ用 DFF 102 a ~ 102 p の CLK 端子に対してラッチ信号を送信する。このため、図 73 (d) に示すように、t2 のタイミングにおいて、乱数カウンタ 105 に格納されている大当たり乱数がラッチレジスタ 102 に書き込まれる。図 73 (f) に示すように、ラッチレジスタ 102 が大当たり乱数をラッチするタイミングと同じ t2 のタイミングにおいて、コントロール回路 303 はラッチ済みステータス 113 に「1」を設定する。

【0878】

図 73 (e) に示すように、t2 のタイミングの後である t3 のタイミングにおいて、検知信号 SG 4 が立ち上がってから最初のタイマ割込み処理 (図 70 (b)) が実行される。当該 t3 のタイミングでは、図 73 (a) に示すように、制御 IC 271 に入力されている検知信号 SG 4 は HI 状態である。このため、制御 IC 271 は、図 73 (b) に示すように、当該 t3 のタイミングで RAM 264 の信号記憶フラグ 264 b に「1」を設定する。RAM 264 の信号記憶フラグ 264 b が「0」から「1」に変化することにより、制御 IC 271 が検知信号 SG 4 の立ち上がりを検出した状態となる。そして、図 73 (f) に示すように、t3 のタイミングにおいて、ラッチ済みステータス 113 に「1」が設定されていることから、図 73 (g) に示すように、制御 IC 271 は当該 t3 のタイミングにおいて当該制御 IC 271 の入力端子 TA 13 に入力されている大当たり乱数を取得する。今回取得された大当たり乱数は、今回の遊技球の入賞を契機として乱数カウンタ 105 からラッチレジスタ 102 に書き込まれた大当たり乱数である。

【0879】

図 73 (a), (c) に示すように、t3 よりも後である t4 のタイミングにおいて遊技球の通過が終了すると、制御 IC 271 及びコントロール側 CPU 304 に入力されている検知信号 SG 4 が HI 状態から LOW 状態に戻る。その後、図 73 (e) に示すように、t5 のタイミングにおいてタイマ割込み処理が実行される。図 73 (a) に示すよう

に、当該 t 5 のタイミングにおいて、制御 I C 2 7 1 に入力されている検知信号 S G 4 は L O W 状態である。このため、図 7 3 (b) に示すように、制御 I C 2 7 1 は当該 t 5 のタイミングにおいて R A M 2 6 4 の信号記憶フラグ 2 6 4 b を「 0 」クリアする。

【 0 8 8 0 】

その後、 t 6 のタイミングにおいて、第 1 作動口 2 3 3 又は第 2 作動口 2 3 4 への新たな入賞が発生すると、図 7 3 (a) , (c) に示すように、制御 I C 2 7 1 及びコントロール側 C P U 3 0 4 に入力されている検知信号 S G 4 が再び立ち上がる。図 7 3 (e) に示すように、 t 6 のタイミングの後である t 7 のタイミングにおいてタイマ割込み処理が実行される。図 7 3 (a) に示すように、当該 t 7 のタイミングにおいて制御 I C 2 7 1 に入力されている検知信号 S G 4 は H I 状態であるため、図 7 3 (b) に示すように、制御 I C 2 7 1 は t 7 のタイミングにおいて R A M 2 6 4 の信号記憶フラグ 2 6 4 b に「 1 」を設定する。 R A M 2 6 4 の信号記憶フラグ 2 6 4 b が「 0 」から「 1 」に変化することにより、制御 I C 2 7 1 は t 7 のタイミングにおいて検知信号 S G 4 の立ち上がりを検出した状態となる。

10

【 0 8 8 1 】

図 7 3 (f) に示すように、制御 I C 2 7 1 が検知信号 S G 4 の立ち上がりを検出した t 7 のタイミングにおいて、ラッチ済みステータス 1 1 3 には「 1 」が設定されていない。このため、図 7 3 (h) に示すように、制御 I C 2 7 1 は t 7 のタイミングにおいて R A M 2 6 4 の確認指令フラグ 2 6 4 c に「 1 」を設定する。

【 0 8 8 2 】

図 7 3 (c) に示すように、コントロール側 C P U 3 0 4 に入力されている検知信号 S G 4 が立ち上がった t 6 のタイミングから 1 2 . 8 μ s が経過したタイミングであり、 t 7 のタイミングよりも後のタイミングである t 8 のタイミングまで、コントロール側 C P U 3 0 4 に入力されている検知信号 S G 4 は H I 状態を維持している。このため、コントロール回路 3 0 3 は当該 t 8 のタイミングにおいてラッチレジスタ用 D - F F 1 0 2 a ~ 1 0 2 p の C L K 端子に対してラッチ信号を送信する。これにより、図 7 3 (d) に示すように t 8 のタイミングにおいて、乱数カウンタ 1 0 5 に記憶されている大当たり乱数がラッチレジスタ 1 0 2 に書き込まれる。

20

【 0 8 8 3 】

その後、図 7 3 (e) に示すように t 8 のタイミングの後である t 9 のタイミングにおいて、検知信号 S G 4 が立ち上がった t 6 のタイミング以降で 2 回目のタイマ割込み処理が実行される。当該 t 9 のタイミングにおいては、図 7 3 (h) に示すように、 R A M 2 6 4 の確認指令フラグ 2 6 4 c に「 1 」が設定されているとともに、図 7 3 (f) に示すように、ラッチ済みステータス 1 1 3 に「 1 」が設定されている。このため、図 7 3 (g) に示すように、 t 9 のタイミングにおいて、制御 I C 2 7 1 は当該制御 I C 2 7 1 に入力されている大当たり乱数を取得する。

30

【 0 8 8 4 】

また、制御 I C 2 7 1 は、大当たり乱数を取得した t 9 のタイミングにおいて、図 7 3 (f) に示すようにラッチ済みステータス 1 1 3 の C L R 端子に対してパルス信号を送信してラッチ済みステータス 1 1 3 を「 0 」クリアするとともに、図 7 3 (h) に示すように R A M 2 6 4 の確認指令フラグ 2 6 4 c を「 0 」クリアする。

40

【 0 8 8 5 】

制御 I C 2 7 1 は、ラッチ済みステータス 1 1 3 に「 1 」が設定されていることを 1 つの条件として制御 I C 2 7 1 の入力端子 T A 1 3 に入力されている大当たり乱数を取得する構成である。このため、検知信号 S G 4 が立ち上がった後、乱数カウンタ 1 0 5 に記憶されている大当たり乱数がラッチレジスタ 1 0 2 に書き込まれる前に保留情報の取得処理が実行された場合においても、制御 I C 2 7 1 が今回の入賞に対応しない古い大当たり乱数を取得することを回避することができる。

【 0 8 8 6 】

次に、作動口入賞検知センサ 2 4 5 とコントロール側 C P U 3 0 4 との接続が切断され

50

ている状態において、制御 I C 2 7 1 がコントロール側 C P U 3 0 4 に対してラッチ指示信号を送信するタイミング、及び遊技ホールの管理コンピュータに異常信号を送信するタイミングについて、図 7 4 を参照しながら説明する。

【0887】

図 7 4 (a) は制御 I C 2 7 1 に入力されている検知信号 S G 4 の状態を示し、図 7 4 (b) は R A M 2 6 4 の信号記憶フラグ 2 6 4 b の状態を示し、図 7 4 (c) は乱数カウンタ 1 0 5 に記憶されている大当たり乱数がラッチレジスタ 1 0 2 に書き込まれるタイミングを示し、図 7 4 (d) はタイマ割込み処理 (図 7 0 (b)) が実行されるタイミングを示し、図 7 4 (e) はラッチ済みステータス 1 1 3 の状態を示し、図 7 4 (f) は制御 I C 2 7 1 が当該制御 I C 2 7 1 の入力端子 T A 1 3 に入力されている大当たり乱数を取
10
得するタイミングを示し、図 7 4 (g) は R A M 2 6 4 の確認指令フラグ 2 6 4 c の状態を示し、図 7 4 (h) は R A M 2 6 4 のエラーカウンタ 2 6 4 a の状態を示し、図 7 4 (i) は制御 I C 2 7 1 が遊技ホールの管理コンピュータに対して異常信号を送信するタイミングを示し、図 7 4 (j) は制御 I C 2 7 1 がコントロール側 C P U 3 0 4 に対してラッチ指示信号を送信するタイミングを示し、図 7 4 (k) はエラー状態フラグ 2 6 4 d の状態を示す。なお、作動口入賞検知センサ 2 4 5 とコントロール側 C P U 3 0 4 との接続は切断されているため、コントロール側 C P U 3 0 4 に入力されている検知信号 S G 4 は常に L O W 状態であり、H I 状態に立ち上がることはない。

【0888】

図 7 4 (a) に示すように、t 1 のタイミングにおいて、第 1 作動口 2 3 3 又は第 2 作動口 2 3 4 への入賞が発生すると、制御 I C 2 7 1 に入力されている検知信号 S G 4 が L O W 状態から H I 状態に立ち上がる。その後、図 7 4 (d) に示すように、t 2 のタイミングにおいて、タイマ割込み処理が実行される。
20

【0889】

図 7 4 (a) に示すように、当該 t 2 のタイミングにおいて制御 I C 2 7 1 に入力されている検知信号 S G 4 は H I 状態であるため、図 7 4 (b) に示すように、制御 I C 2 7 1 は t 2 のタイミングにおいて R A M 2 6 4 の信号記憶フラグ 2 6 4 b に「1」を設定する。R A M 2 6 4 の信号記憶フラグ 2 6 4 b が「0」から「1」に変化することにより、制御 I C 2 7 1 は t 2 のタイミングにおいて検知信号 S G 4 の立ち上がりを検出した状態となる。
30

【0890】

コントロール側 C P U 3 0 4 に入力されている検知信号 S G 4 は立ち上がらないため、図 7 4 (e) に示すように、t 2 のタイミングにおいてラッチ済みステータス 1 1 3 に「1」は設定されていない。このため、制御 I C 2 7 1 は t 2 のタイミングにおいて、図 7 4 (g) に示すように、R A M 2 6 4 の確認指令フラグ 2 6 4 c に「1」を設定する。

【0891】

図 7 4 (d) に示すように、t 2 のタイミングの後である t 3 のタイミングにおいて次の保留情報の取得処理が実行される。当該 t 3 のタイミングでは、図 7 4 (g) に示すように、R A M 2 6 4 の確認指令フラグ 2 6 4 c に「1」が設定されている。しかし、図 7 4 (e) に示すように、ラッチ済みステータス 1 1 3 には「1」が設定されていない。
40
このため、図 7 4 (g) に示すように、制御 I C 2 7 1 は t 3 のタイミングにおいて R A M 2 6 4 の確認指令フラグ 2 6 4 c を「0」クリアするとともに、図 7 4 (h) に示すように、R A M 2 6 4 のエラーカウンタ 2 6 4 a に「1」を加算する。

【0892】

また、制御 I C 2 7 1 は同じ t 3 のタイミングにおいて、図 7 4 (j) に示すように、コントロール側 C P U 3 0 4 に対してラッチ指示信号を送信するとともに、図 7 4 (k) に示すように、エラー状態フラグ 2 6 4 d に「1」を設定する。ラッチ指示信号を受信したコントロール側 C P U 3 0 4 は、同じ t 3 のタイミングにおいて、ラッチレジスタ用 D - F F 1 0 2 a ~ 1 0 2 p の C L K 端子に対してラッチ信号を送信する。これにより、図 7 4 (c) に示すように、t 3 のタイミングにおいて、乱数カウンタ 1 0 5 に記憶されて
50

いる大当たり乱数がラッチレジスタ102に書き込まれる。また、コントロール側CPU304は、同じt3のタイミングにおいて、図74(e)に示すように、ラッチ済みステータス113に「1」を設定する。

【0893】

その後、図74(d)に示すように、t4のタイミングにおいて、次の回の保留情報の取得処理が実行される。当該t4のタイミングにおいて、図74(k)に示すように、エラー状態フラグ264dには「1」が設定されているとともに、図74(e)に示すように、ラッチ済みステータス113には「1」が設定されている。これは、制御IC271からラッチ指示信号を受信したコントロール側CPU304がラッチレジスタ用DFF102a~102pのCLK端子に対してラッチ信号を送信し、乱数カウンタ105に記憶されている大当たり乱数がラッチレジスタ102に書き込まれている状態である。

10

【0894】

このため、図74(f)に示すように、制御IC271は当該t4のタイミングにおいて制御IC271の入力端子TA13に入力されている大当たり乱数を取得する。制御IC271は、同じt4のタイミングにおいて、図74(e)に示すように、ラッチ済みステータス113を「0」クリアするとともに、図74(k)に示すように、エラー状態フラグ264dを「0」クリアする。

【0895】

その後、図74(a)に示すように、t5のタイミングにおいて、遊技球の通過が終了し、制御IC271に入力されている検知信号SG4がHI状態からLOW状態に立ち下がる。そして、t5のタイミングよりも後のt6のタイミングにおいて、図74(d)に示すように保留情報の取得処理が実行される。図74(a)に示すように、当該t6のタイミングにおいて制御IC271に入力されている検知信号SG4はLOW状態である。このため、図74(b)に示すように、制御IC271はt6のタイミングでRAM264の信号記憶フラグ264bを「0」クリアする。

20

【0896】

図74(a)に示すように、t6のタイミングの後であるt7のタイミングにおいて、第1作動口233又は第2作動口234への入賞が発生すると、制御IC271に入力されている検知信号SG4がLOW状態からHI状態に立ち上がる。その後、図74(d)に示すように、t8のタイミングにおいて、タイマ割込み処理が実行される。図74(a)に示すように、当該t8のタイミングにおいて制御IC271に入力されている検知信号SG4はHI状態であるため、図74(b)に示すように、制御IC271はt8のタイミングにおいてRAM264の信号記憶フラグ264bに「1」を設定する。RAM264の信号記憶フラグ264bが「0」から「1」に変化することにより、t8のタイミングにおいて制御IC271は検知信号SG4の立ち上がりを検出した状態となる。

30

【0897】

コントロール側CPU304に入力されている検知信号SG4は立ち上がらないため、図74(e)に示すように、t8のタイミングにおいてラッチ済みステータス113に「1」は設定されていない。このため、制御IC271はt8のタイミングにおいて、図74(g)に示すように、RAM264の確認指令フラグ264cに「1」を設定する。

40

【0898】

図74(d)に示すように、t8のタイミングの後であるt9のタイミングにおいて次の回の保留情報の取得処理が実行される。当該t9のタイミングでは、図74(g)に示すように、RAM264の確認指令フラグ264cに「1」が設定されている。しかし、図74(e)に示すように、ラッチ済みステータス113には「1」が設定されていない。また、図74(h)に示すように、RAM264のエラーカウンタ264aには「1」が設定されている。このため、図74(g)に示すように、制御IC271はt9のタイミングにおいてRAM264の確認指令フラグ264cを「0」クリアするとともに、図74(i)に示すように、遊技ホールの管理コンピュータに対して異常信号を送信する。

【0899】

50

また、制御 I C 2 7 1 は同じ t 9 のタイミングにおいて、図 7 4 (j) に示すように、コントロール側 C P U 3 0 4 に対してラッチ指示信号を送信するとともに、図 7 4 (k) に示すように、エラー状態フラグ 2 6 4 d に「1」を設定する。ラッチ指示信号を受信したコントロール側 C P U 3 0 4 は、同じ t 9 のタイミングにおいて、ラッチレジスタ用 D - F F 1 0 2 a ~ 1 0 2 p の C L K 端子に対してラッチ信号を送信する。これにより、図 7 4 (c) に示すように、t 9 のタイミングにおいて、乱数カウンタ 1 0 5 に記憶されている大当たり乱数がラッチレジスタ 1 0 2 に書き込まれる。また、コントロール側 C P U 3 0 4 は、同じ t 9 のタイミングにおいて、図 7 4 (e) に示すように、ラッチ済みステータス 1 1 3 に「1」を設定する。

【0900】

その後、図 7 4 (d) に示すように、t 1 0 のタイミングにおいて、次の回のタイマ割込み処理が実行される。当該 t 1 0 のタイミングにおいて、図 7 4 (k) に示すように、エラー状態フラグ 2 6 4 d には「1」が設定されているとともに、図 7 4 (e) に示すように、ラッチ済みステータス 1 1 3 には「1」が設定されている。

【0901】

このため、図 7 4 (f) に示すように、制御 I C 2 7 1 は当該 t 1 0 のタイミングにおいて制御 I C 2 7 1 の入力端子 T A 1 3 に入力されている大当たり乱数を取得する。制御 I C 2 7 1 は、同じ t 1 0 のタイミングにおいて、図 7 4 (e) に示すように、ラッチ済みステータス 1 1 3 を「0」クリアするとともに、図 7 4 (k) に示すように、エラー状態フラグ 2 6 4 d を「0」クリアする。

【0902】

以上のとおり、乱数カウンタ 1 0 5 に記憶されている大当たり乱数がラッチレジスタ 1 0 2 に書き込まれるタイミングにおいてコントロール側 C P U 3 0 4 がラッチ済みステータス 1 1 3 に「1」を設定する。また、制御 I C 2 7 1 はラッチ済みステータス 1 1 3 に「1」が設定されていることを条件の1つとして、当該制御 I C 2 7 1 の入力端子 T A 1 3 に入力されている大当たり乱数を取得する構成である。このため、乱数カウンタ 1 0 5 に記憶されている大当たり乱数がラッチレジスタ 1 0 2 に書き込まれる前に保留情報の取得処理が実行された場合に、制御 I C 2 7 1 が当該制御 I C 2 7 1 の入力端子 T A 1 3 に入力されている古い大当たり乱数を取得することを回避できる。

【0903】

また、制御 I C 2 7 1 は乱数取得処理において、当該制御 I C 2 7 1 に入力されている検知信号 S G 4 の立ち上がりが検出されているにも関わらず、ラッチ済みステータス 1 1 3 に「1」が設定されていない場合には、R A M 2 6 4 の確認指令フラグ 2 6 4 c に「1」を設定する。そして、次の乱数取得処理において、再度ラッチ済みステータス 1 1 3 の状態を判定する処理を実行する構成である。このため、ラッチ済みステータス 1 1 3 に「1」が設定されるよりも前に乱数取得処理が実行された場合においても、入賞が無効となることはなく、制御 I C 2 7 1 は今回の入賞に対応する乱数を取得することができる。

【0904】

また、作動口入賞検知センサ 2 4 5 とコントロール側 C P U 3 0 4 との接続が切断された場合のように、制御 I C 2 7 1 に入力されている検知信号 S G 4 が立ち上がってもラッチ済みステータス 1 1 3 に「1」が設定されない事象が連続して発生した場合、制御 I C 2 7 1 は、当該制御 I C 2 7 1 における検知信号 S G 4 の立ち上がりを契機として、コントロール側 C P U 3 0 4 に対してラッチ指示信号を送信する。そして、当該ラッチ指示信号を受信したコントロール側 C P U 3 0 4 はラッチレジスタ用 D - F F 1 0 2 a ~ 1 0 2 p の C L K 端子に対してラッチ信号を送信するとともに、ラッチ済みステータス 1 1 3 に「1」を設定する構成である。このため、作動口入賞検知センサ 2 4 5 とコントロール側 C P U 3 0 4 との接続が切断された場合においても、制御 I C 2 7 1 は今回の入賞に対応する大当たり乱数を取得し続けることができる。

【0905】

また、制御 I C 2 7 1 に入力されている検知信号 S G 4 が立ち上がったにも関わらず、

10

20

30

40

50

ラッチ済みステータス 1 1 3 に「1」が設定されない事象が連続して発生した場合には、制御 IC 2 7 1 が遊技ホールの管理コンピュータに対して異常信号を送信する構成である。このため、遊技ホールの管理者は断線状態であることを把握し、遊技者が不利にならないタイミングにおいて断線状態を解消するためのメンテナンスを行うことができる。

【0906】

また、乱数取得処理において、制御 IC 2 7 1 に入力されている検知信号 SG 4 の立ち上がりが検出されなかった場合には、ラッチ済みステータス 1 1 3 の CLR 端子に対してパルス信号を送信することにより、ラッチ済みステータス 1 1 3 を「0」クリアする構成である。これにより、ラッチ済みステータス 1 1 3 が定期的に「0」クリアされる。コントロール側 CPU 3 0 4 の入力端子 TB 1 1 のみにノイズが入り、当該ノイズを契機としてラッチ済みステータス 1 1 3 に「1」が設定された場合においても、ラッチ済みステータス 1 1 3 に「1」が設定されている状態が定期的に解消されるため、ノイズが原因となって制御 IC 2 7 1 が入賞に対応しない古い乱数を取得する可能性を低減することができる。

【0907】

<第9の実施形態>

本実施形態では、各遊技回において全リール 3 2 L, 3 2 M, 3 2 R の停止が完了したことを契機として第 2 乱数を取得するための処理が開始される点で上記第 4 の実施形態とは相違している。以下、上記第 4 の実施形態と相違している構成について説明する。なお、上記第 4 の実施形態と同一の構成については基本的にその説明を省略する。

【0908】

先ず本実施形態における主制御基板 1 4 1 の構成について、図 7 5 を参照しながら説明する。図 7 5 は主制御基板 1 4 1 の構成を示すブロック図である。図 7 5 に示すように、主側 MPU 1 4 2 はプログラムを利用してメイン処理（図 7 6）及びタイマ割込み処理（図 8）を実行する制御 IC 1 4 8 と、当該制御 IC 1 4 8 が役の抽選処理に用いる数値情報（第 1 乱数及び第 2 乱数）を取得することを可能とするハード乱数回路 1 4 6 と、を備えている。

【0909】

図 7 5 に示すように、ハード乱数回路 1 4 6 は、上記第 4 の実施形態において既に説明した第 2 管理回路 4 0 4 を備えている。第 2 管理回路 4 0 4 は 0. 1 μ s 単位で初期値（「128」）から「1」が減算されるタイマカウンタを備えているハード回路である。

【0910】

また、図 7 5 に示すように、本実施形態において、制御 IC 1 4 8 は、第 2 管理回路 4 0 4 に対して取得信号 SG 5 を出力するための出力端子 TA 1 6 を備えている。当該出力端子 TA 1 6 は第 2 管理回路 4 0 4 と信号線で接続されている。制御 IC 1 4 8 は、出力端子 TA 1 6 から第 2 管理回路 4 0 4 に対して第 2 乱数が第 2 ラッチレジスタ 4 0 8 に書き込まれる契機となる取得信号 SG 5 を出力している。

【0911】

制御 IC 1 4 8 は、回転中のリール 3 2 L, 3 2 M, 3 2 R（図 1）を停止するためにストップボタン 4 2 ~ 4 4（図 1）が操作され、全リール 3 2 L, 3 2 M, 3 2 R の停止が完了したことを契機として取得信号 SG 5 を LOW 状態から HI 状態に立ち上げる。詳細には、3 つのリール 3 2 L, 3 2 M, 3 2 R のうち、2 つのリール 3 2 L, 3 2 M, 3 2 R が停止し、残り 1 つのリール 3 2 L, 3 2 M, 3 2 R が回転している状態において、当該残り 1 つのリール 3 2 L, 3 2 M, 3 2 R に対応するストップボタン 4 2 ~ 4 4 が操作され、最後のリール 3 2 L, 3 2 M, 3 2 R の停止が完了した場合に、取得信号 SG 5 を立ち上げる。ここで、上記第 1 の実施形態において既に説明したとおり、制御 IC 1 4 8 は、ストップ検出センサ 4 2 a ~ 4 4 a（図 5）から主側 MPU 1 4 2 の入力ポートに入力されている信号に基づいて、ストップボタン 4 2 ~ 4 4 が操作されたこと検知する。

【0912】

第 2 管理回路 4 0 4 では、入力されている取得信号 SG 5 が立ち上がることにより、タ

イマカウンタによるカウントが開始されて、取得信号SG5におけるHI状態の継続時間がカウントされる。そして、取得信号SG5のHI状態が12.8μs間継続して維持された場合に、第2管理回路404から第2ラッチレジスタ408に対してラッチ信号が送信される。

【0913】

上記第4の実施形態において既に説明したとおり、第2ラッチレジスタ408は、16個の第2ラッチ用DFF408a~408pを備えており、更新回路101の乱数カウンタ105と同様に2バイトの記憶領域を有している。第2管理回路404から送信されたラッチ信号が16個の第2ラッチ用DFF408a~408pの各CLK端子に入力されることにより、乱数カウンタ105に記憶されていた数値情報が第2乱数として第2ラッチレジスタ408に書き込まれるとともに、当該第2乱数の数値情報が制御IC148の入力端子TA9に対して出力されている状態となる。

10

【0914】

第2管理回路404には、入力されている取得信号SG5の立ち上がりがノイズに起因するものではないことを確認するために12.8μsの待機時間が設定されている。このため、制御IC148が取得信号SG5を立ち上げてから制御IC148の入力端子TA9に入力されている第2乱数の数値情報が更新されるまでに少なくとも12.8μsの時間が必要となる。

【0915】

制御IC148は、出力端子TA16から出力している取得信号SG5を立ち上げる処理（取得信号立ち上げ処理）を実行した後、受信用待機時間を設定し、当該受信用待機時間が経過した場合に入力端子TA9に入力されている数値情報（第2乱数の値）を取得して主側RAM144に記憶する。

20

【0916】

制御IC148が取得信号立ち上げ処理を実行してから入力端子TA9に入力されている第2乱数を取得するまでの間隔が短い場合（例えば12.8μsよりも短い場合）には、今回の取得信号立ち上げ処理を契機として入力端子TA9に入力されている第2乱数が更新される前に第2乱数の取得が実行されることとなる。

【0917】

これに対して、制御IC148が取得信号立ち上げ処理を実行した直後に受信用待機時間を設定することにより、取得信号立ち上げ処理から第2乱数取得までの間隔を十分なものとすることができる。これにより、制御IC148が取得する数値情報を今回の取得信号立ち上げ処理を契機として更新された第2乱数の値とすることができる。本実施形態では、受信用待機時間として12.8μsの1.5倍である19.2μsを設定することにより、制御IC148が取得する第2乱数が今回の取得信号立ち上げ処理を契機として第2ラッチレジスタ408にて更新された後の数値情報となるように図られている。

30

【0918】

受信用待機時間の具体的な長さは19.2μsに限られず、設計段階における実験によって決定されるものであり、12.8μsよりも長いものである。制御IC148が第2乱数を取得するタイミングの詳細については後述する。

40

【0919】

制御IC148は、第2ラッチレジスタ408（図75）から出力されて入力端子TA9に入力されている第2乱数を取得する。制御IC148は、第2乱数が第2ラッチレジスタ408に書き込まれた遊技回の次に行われる遊技回において、当該第2乱数を用いて第2チェリー役の当否抽選を実行する。つまり、各遊技回において第2チェリー役の当否抽選に用いられる第2乱数は、前回の遊技回において第2ラッチレジスタ408に書き込まれた第2乱数である。

【0920】

また、図75に示すように、ハード乱数回路146には、上記第4の実施形態において既に説明したとおり、スタート検出センサ41aから検知信号SG2が入力されており、

50

当該検知信号SG2の立ち上がりを契機としてラッチ信号を送信する第1管理回路403、及び第1管理回路403からのラッチ信号を受信した場合に乱数カウンタ105に記憶されている数値情報が第1乱数として書き込まれるとともに、書き込まれた第1乱数の数値情報を制御IC148の入力端子TA8に出力する第1ラッチレジスタ407を備えている。制御IC148は、入力端子TA8に入力されている数値情報を取得することにより、スタートレバー41の押下げ操作を契機として記憶される第1乱数を取得することができる。制御IC148は、当該第1乱数を用いて役の抽選処理を実行する。

【0921】

次に、制御IC148において実行されるメイン処理について、図76のフローチャートを参照しながら説明する。

10

【0922】

先ずステップS3701～ステップS3703では、上記第1の実施形態のメイン処理（図7）におけるステップS101～ステップS103と同一の処理を実行する。具体的には、初期化処理を行うことにより、タイマ割込み処理による割込みを許可し、さらに制御IC148内のレジスタ群及びI/O装置等に対する各種の初期設定を行う（ステップS3701）。

【0923】

その後、設定キーが設定キー挿入孔に挿入されてON操作が行われているか否かについて判定する（ステップS3702）。当該ON操作が行われている場合（ステップS3702：YES）であるとともに、電源スイッチのON操作に際してリセットボタンがON操作されている場合には（ステップS3703：YES）、上記第1の実施形態において既に説明したとおり、主側RAM144を初期化するための操作が行われていることを意味する。

20

【0924】

この場合、制御IC148は、ステップS3704にて、上記第1の実施形態のメイン処理（図7）におけるステップS105と同一の全部クリア処理を実行することにより、主側RAM144の全エリアを「0」クリアする。当該全部クリア処理では、主側RAM144に記憶されている第2乱数も「0」クリアされる。このため、ステップS3704にて全部クリア処理を実行した場合には、その後の処理（ステップS3705、ステップS3706、ステップS3708、ステップS3709）にて主側RAM144に第2乱数を記憶する。

30

【0925】

具体的には、ステップS3705にて、制御IC148の出力端子TA16（図75）から第2管理回路404（図75）に向けて出力されている取得信号SG5をLOW状態からHI状態に立ち上げる取得信号立ち上げ処理を実行する。

【0926】

第2管理回路404は、当該第2管理回路404に入力されている取得信号SG5がHI状態に立ち上がり、当該HI状態が12.8μs維持されたタイミングにおいて第2ラッチレジスタ408に対してラッチ信号を出力する。これにより、乱数カウンタ105に記憶されている乱数の数値情報が第2ラッチレジスタ408に書き込まれるとともに、制御IC148の入力端子TA9に対して出力されている状態となる。

40

【0927】

ステップS3705にて取得信号立ち上げ処理を実行した後、ステップS3706では、制御IC148により取得される第2乱数が今回の取得信号立ち上げ処理（ステップS3705）を契機として更新された後の数値情報とするために、既に説明した19.2μsの受信用待機時間を設定する。その後、ステップS3707では、上記第1の実施形態のメイン処理（図7）におけるステップS106と同一の当選確率設定処理を実行することにより、現在の設定値を読み込むとともに、遊技パネル20（図1）に設けられた所定の表示部に現在の設定値を表示する。

【0928】

50

続くステップ S 3 7 0 8 では、ステップ S 3 7 0 6 にて設定した受信用待機時間（1 9 . 2 μ s）が経過するまで待機する。受信用待機時間が経過することは、今回の取得信号立ち上げ処理を実行した後、第 2 ラッチレジスタ 4 0 8 に格納されている第 2 乱数が更新されるまでに要する時間よりも長い時間が経過したことを意味する。

【0 9 2 9】

このため、受信用待機時間が経過した場合（ステップ S 3 7 0 8：Y E S）には、ステップ S 3 7 0 9 にて、第 2 ラッチレジスタ 4 0 8 から出力されて入力端子 T A 9 に入力されている数値情報（第 2 乱数の値）を取得する。このように、本メイン処理内で第 2 乱数を取得することにより、全部クリア処理（ステップ S 3 7 0 4）が実行されてから最初に行われる遊技回においても第 2 乱数を利用した第 2 チェリー役の当否判定を実行することができる。

10

【0 9 3 0】

ステップ S 3 7 0 3 にて電源スイッチの O N 操作に際してリセットボタンが O N 操作されていない場合（ステップ S 3 7 0 3：N O）には、ステップ S 3 7 1 0 にて、上記第 1 の実施形態のメイン処理（図 7）におけるステップ S 1 0 4 と同一の一部クリア処理を実行することにより、主側 R A M 1 4 4 における一部のエリアを初期化する。当該一部クリア処理において、主側 R A M 1 4 4 に記憶されている第 2 乱数は「0」クリアしない。続くステップ S 3 7 1 1 では、上述したステップ S 3 7 0 7 と同一の当選確率設定処理を実行することにより、現在の設定値を読み込むとともに、遊技パネル 2 0（図 1）に設けられた所定の表示部に現在の設定値を表示する。

20

【0 9 3 1】

ステップ S 3 7 0 9 にて第 2 乱数を取得した後、又はステップ S 3 7 1 1 にて当選確率設定処理を実行した後、ステップ S 3 7 1 2 では、上記第 1 の実施形態のメイン処理（図 7）におけるステップ S 1 0 7 と同一の処理を実行することにより、復電コマンドをサブ側 M P U 1 5 2 に送信する。これにより、制御 I C 1 4 8 への動作電力の供給が開始された後においてメイン処理の実行が終了し、通常処理及びタイマ割込み処理の実行が可能となったことをサブ側 M P U 1 5 2 に認識させることができる。ステップ S 3 7 1 2 にて復電コマンドを送信した後は、ステップ S 3 7 1 3 にて通常処理（図 7 7）に移行する。

【0 9 3 2】

ステップ S 3 7 0 2 にて設定キーが設定キー挿入孔に挿入されて O N 操作が行われていない場合には、ステップ S 3 7 1 4 にて復電処理を実行する。当該復電処理では、上記第 1 の実施形態のメイン処理（図 7）におけるステップ S 1 0 9 ～ステップ S 1 1 8 と同一の処理を実行して、スロットマシン 1 0 の状態を電源遮断前の状態に復帰させる。

30

【0 9 3 3】

以上のとおり、本メイン処理では、全部クリア処理が実行されることにより主側 R A M 1 4 4 の全エリアが「0」クリアされたことを条件として第 2 乱数を取得する。これにより、全部クリア処理が実行された後、最初に行われる遊技回において必要となる第 2 乱数を予め確保しておくことができる。そして、当選確率の設定変更が行われた後、最初に行われる遊技回においても第 2 乱数を利用した第 2 チェリー役の当否判定を実行することができる。

40

【0 9 3 4】

次に、本実施形態におけるタイマ割込み処理（図 8）について説明する。本実施形態における制御 I C 1 4 8 では、上記第 4 の実施形態と同様に、開始指令設定処理（ステップ S 2 0 6）を含むタイマ割込み処理（図 8）が 1 . 4 9 m s e c ごとに起動される。既に説明したとおり、本実施形態において第 2 乱数が取得されるタイミングは、上記第 4 の実施形態において第 2 乱数が取得されるタイミングとは異なる。本実施形態では、全リール 3 2 L, 3 2 M, 3 2 R の停止が完了したことを契機として、第 2 乱数を取得するための処理が実行される。

【0 9 3 5】

制御 I C 1 4 8 は、上記第 4 の実施形態と同様に、第 1 乱数を用いて役の抽選処理（通

50

常処理（図 77）のステップ S 3806）を実行するとともに、当該役の抽選処理において第 1 チェリー役に当選した場合には第 2 乱数を用いて第 2 チェリー役の当否判定を実行する。本実施形態では、タイマ割込み処理（図 8）の開始指令設定処理（ステップ S 206）にて第 1 乱数を取得するための処理が実行されるとともに、後述する通常処理（図 77）にて第 2 乱数を取得するための処理が実行される。

【0936】

本実施形態における開始指令設定処理では、第 2 開始指令フラグ 144h（図 39）に「1」を設定する処理（開始指令設定処理（図 41）におけるステップ S 1608）が省略され、上記第 4 の実施形態の開始指令設定処理（図 41）におけるステップ S 1601～ステップ S 1607、及びステップ S 1609～ステップ S 1611 と同一の処理が実行される。これにより、現状の検知信号 SG2 の状態に応じて信号記憶フラグ 144d が更新されるとともに、第 1 乱数を取得する契機となるスタートレバー 41（図 1）の操作タイミングが把握される。

10

【0937】

次に、メイン処理（図 76）のステップ S 3713 にて実行される通常処理について、図 77 のフローチャートを参照しながら説明する。

【0938】

先ずステップ S 3801 では、リール 32L, 32M, 32R の回転が始まるまでの準備処理であるリール回転準備処理を実行する。当該リール回転準備処理では、上記第 4 の実施形態の通常処理（図 42）におけるステップ S 1701～ステップ S 1709 と同一の処理を実行する。

20

【0939】

続くステップ S 3802～ステップ S 3804 では、上記第 4 の実施形態の通常処理（図 42）におけるステップ S 1710～ステップ S 1712 と同一の処理を実行する。具体的には、ステップ S 3802 にて第 1 リール制御処理を実行して各リール 32L, 32M, 32R の回転を開始する。ステップ S 3803 では待機期間の設定を行い、ステップ S 3804 では主側 RAM 144 における加算用乱数カウンタ（図示略）から加算抽選に用いる加算用乱数を取得する。上記第 4 の実施形態において既に説明したとおり、加算抽選は、AT 状態 ST3 においてスイカ役に当選した場合に、継続可能ゲーム数に「30」を加算する処理を実行するか否かについて決定するための抽選である。

30

【0940】

続くステップ S 3805 及びステップ S 3806 では、上記第 4 の実施形態の通常処理（図 42）におけるステップ S 1714 及びステップ S 1717 と同一の処理を実行する。具体的には、ステップ S 3805 にて開始可能フラグ 144a を「0」クリアし、ステップ S 3806 にて今回のゲームにおける役の抽選処理を実行する。

【0941】

上記第 4 の実施形態において既に説明したとおり、抽選処理（図 43）では、第 1 乱数を用いた役の抽選処理（ステップ S 1801～ステップ S 1806）が実行される。そして、当該役の抽選処理において第 1 チェリー役に当選した場合には、第 2 乱数を用いた第 2 チェリー役の当否判定（ステップ S 1808 及びステップ S 1809）が行われる。既に説明したとおり、当該第 2 チェリー役の当否判定（ステップ S 1808 及びステップ S 1809）に用いられる第 2 乱数は、前回の遊技回において、全リール 32L, 32M, 32R の停止が完了したことを契機として取得され、主側 RAM 144 に記憶されている数値情報である。第 2 乱数の取得タイミングの詳細については後述する。

40

【0942】

通常処理（図 77）の説明に戻り、ステップ S 3807 では、ステップ S 3803 にて設定した待機期間が終了するまで待機し、当該待機期間が終了した場合（ステップ S 3807: YES）に、ステップ S 3808 にて第 2 リール制御処理を実行する。

【0943】

ここで、本通常処理内で実行される第 2 リール制御処理（ステップ S 3808）につい

50

て、図 78 を参照しながら説明する。図 78 は制御 IC 148 にて実行される第 2 リール制御処理を示すフローチャートである。

【0944】

先ずステップ S 3901 にて、制御 IC 148 の出力端子 TA 16 (図 75) から出力されて第 2 管理回路 404 (図 75) に入力されている取得信号 SG 5 が HI 状態である場合に、当該取得信号 SG 5 を LOW 状態に立ち下げる。既に説明したとおり、第 2 管理回路 404 は、当該第 2 管理回路 404 に入力されている取得信号 SG 5 が LOW 状態から HI 状態に立ち上がることを契機として第 2 ラッチレジスタ 408 にラッチ信号を送信するための動作を開始する。

【0945】

リール 32L, 32M, 32R を停止させるための処理 (ステップ S 3903 ~ ステップ S 3909) を実行するタイミングよりも前のタイミングにて取得信号 SG 5 を LOW 状態とする。これにより、全リール 32L, 32M, 32R の停止が完了するタイミングにおいて取得信号 SG 5 が LOW 状態である状況を確実に作り出すことができる。

【0946】

なお、ステップ S 3901 にて取得信号 SG 5 を立ち下げるタイミングと、全リール 32L, 32M, 32R の停止が完了して再び取得信号 SG 5 を立ち上げるタイミングとの間隔は、遊技者が 3 つのストップボタン 42 ~ 44 (図 1) を操作する時間よりも長い。このため、本第 2 リール制御処理の最初に取得信号 SG 5 を立ち下げたとしても、再び取得信号 SG 5 が立ち上がるまでには十分な時間が存在する。取得信号 SG 5 の立ち下がり
と立ち上がりの間隔が短くなり、第 2 管理回路 404 においてノイズと同じ挙動をとり、
第 2 管理回路 404 が取得信号 SG 5 の立ち上がりに反応しないようなことはない。

【0947】

第 2 リール制御処理 (図 78) の説明に戻り、ステップ S 3901 にて取得信号 SG 5 を立ち下げた後、ステップ S 3902 では、各ストップボタン 42 ~ 44 (図 1) の図示しないランプを点灯表示することにより、停止指令を発生させることが可能となったことを遊技者等に報知する。続くステップ S 3903 では、回転中のリール 32L, 32M, 32R に対応するストップボタン 42 ~ 44 が操作されて、停止指令が発生したか否かについて判定する。ステップ S 3903 にて、停止指令が発生していない場合には、停止指令が発生するまで待機する。

【0948】

停止指令が発生した場合 (ステップ S 3903 : YES) には、ステップ S 3904 にて、いずれのストップボタン 42 ~ 44 が操作されて停止指令が発生したのかをサブ側 MPU 152 に認識させるための停止コマンドをセットする。続くステップ S 3905 では、ストップボタン 42 ~ 44 が操作されたタイミングで基点位置 (本実施形態では下段) に到達している到達図柄の図柄番号を確認する。具体的には、リールインデックスセンサの検出信号が入力された時点から出力した励磁パルス数により、基点位置に到達している到達図柄の図柄番号を確認する。

【0949】

続くステップ S 3906 では、主側 RAM 144 に格納されている停止情報に基づいて、今回停止させるべきリールのスベリ数を算出する。上記第 4 の実施形態において既に説明したとおり、本スロットマシン 10 におけるスベリ数は「0」~「4」のいずれかの値である。ステップ S 3907 では、ステップ S 3906 にて算出したスベリ数を到達図柄の図柄番号に加算し、基点位置に実際に停止させる停止図柄の図柄番号を決定する図柄番号決定処理を実行する。

【0950】

ステップ S 3908 では、今回停止させるべきリールの到達図柄の図柄番号と停止図柄の図柄番号が等しくなるまで待機し、到達図柄の図柄番号が停止図柄の図柄番号と等しくなった場合 (ステップ S 3908 : YES) には、ステップ S 3909 にて、今回停止させるべきリールの回転を停止させるリール停止処理を行う。

【0951】

ステップS3909にてリール停止処理を実行した後、ステップS3910では、全リール32L, 32M, 32Rが停止したか否かを判定する。停止していないリール32L, 32M, 32Rが残っている場合（ステップS3910:NO）には、セットされている当選データと、リール32L, 32M, 32Rの停止順序と、停止しているリール32L, 32M, 32Rの停止出目と、に基づいて停止情報を変更する処理を行い、再びストップボタン42～44が操作されたか否かの判定を行うステップS3903の判定処理に戻る。

【0952】

ステップS3910にて全リール32L, 32M, 32Rが停止していると判定した場合には、ステップS3911及びステップS3912にて、第2乱数を取得するための処理を実行する。具体的には、ステップS3911にて、出力端子TA16（図75）から第2管理回路404（図75）に向けて出力している取得信号SG5をLOW状態からHI状態に立ち上げる取得信号立ち上げ処理を実行する。

10

【0953】

既に説明したとおり、第2管理回路404は、当該第2管理回路404に入力されている取得信号SG5がHI状態に立ち上がり、当該HI状態が12.8μs維持されたタイミングにおいて第2ラッチレジスタ408に対してラッチ信号を出力する。これにより、乱数カウンタ105に記憶されている数値情報が第2乱数として第2ラッチレジスタ408に書き込まれるとともに、書き込まれた第2乱数の数値情報が制御IC148の入力端子TA9に対して出力される。

20

【0954】

続くステップS3912では、第2ラッチレジスタ408から出力されて入力端子TA9に入力されている第2乱数の数値情報が更新され、制御IC148が更新された第2乱数を取得可能となるまで待機するために、受信用待機時間（19.2μs）を設定する。制御IC148は、当該受信用待機時間が経過した場合に第2乱数を取得する。

【0955】

ステップS3912にて受信用待機時間を設定した後、ステップS3913では、入賞判定処理を実行して、本第2リール制御処理を終了する。当該入賞判定処理では、小役入賞であれば払出し対象となるメダル数を主側RAM144にセットし、リプレイ入賞であれば、次の開始待ち処理（通常処理（図10））におけるステップS402の処理）にて自動投入処理が実行されるようにするためのフラグ設定処理を実行する入賞対応処理を実行し、入賞結果コマンドをサブ側MPU152への出力対象としてセットする。

30

【0956】

上記第4の実施形態において既に説明したとおり、入賞結果コマンドには、今回の入賞成立の有無を示すデータが含まれているとともに、入賞が成立している場合にはその入賞の種類を示すデータが含まれている。また、入賞結果コマンドには、今回のゲームが終了した場合における抽選モードが通常モード、第1RTモード、及び第2RTモードのうちいずれであるのかを示すデータが含まれている。

【0957】

通常処理（図77）の説明に戻り、ステップS3808にて第2リール制御処理を実行した後、ステップS3809～ステップS3811では、上記第4の実施形態の通常処理（図42）におけるステップS1720～ステップS1722と同一の処理を実行する。具体的には、ステップS3809では今回のゲームにおいて小役入賞が成立している場合に、当該小役入賞に対応した数の遊技媒体を遊技者に付与するための媒体付与処理を実行し、ステップS3810では今回のゲームの結果に対応する遊技状態の設定を可能とするための遊技終了時の対応処理（図46）を実行する。そして、ステップS3811にて本スロットマシン10の状態を遊技ホールの管理コンピュータに出力するための外部出力設定処理を実行する。

40

【0958】

50

続くステップ S 3 8 1 2 では、第 2 リール制御処理（図 7 8）におけるステップ S 3 9 1 2 にて設定した受信用待機時間（19. 2 μ s）が経過するまで待機する。そして、受信用待機時間が経過した場合（ステップ S 3 8 1 2：YES）に、ステップ S 3 8 1 3 にて、第 2 ラッチレジスタ 4 0 8 から出力されて入力端子 T A 9 に入力されている第 2 乱数の数値情報を主側 R A M 1 4 4 に記憶する。

【0959】

既に説明したとおり、受信用待機時間は、制御 I C 1 4 8 が第 2 管理回路 4 0 4 に対して出力している取得信号 S G 5 を立ち上げてから第 2 ラッチレジスタ 4 0 8 に格納されている第 2 乱数の数値情報が更新されるまでに要する時間よりも長く設定されている。このため、本通常処理のステップ S 3 8 1 3 にて取得される第 2 乱数の値は、今回の遊技回において全リール 3 2 L, 3 2 M, 3 2 R の停止が完了したことを契機として更新された値である。

【0960】

制御 I C 1 4 8 が取得信号 S G 5 を立ち上げ、第 2 ラッチレジスタ 4 0 8 にて第 2 乱数の数値情報が更新された後に当該第 2 乱数の数値情報を取得する構成では、第 2 ラッチレジスタ 4 0 8 に格納されている第 2 乱数の数値情報が更新されるまで待機する必要がある。全リール 3 2 L, 3 2 M, 3 2 R が停止した後、ステップ S 3 8 0 9 ～ステップ S 3 8 1 1 の中で受信用待機時間（19. 2 μ s）が経過するまで待機する構成とすると、媒体付与、遊技状態設定、及び外部出力のタイミングが遅れることとなる。本実施形態では、制御 I C 1 4 8 が今回の遊技回を契機として更新された第 2 乱数を取得するための処理（ステップ S 3 8 1 2 及びステップ S 3 8 1 3）をステップ S 3 8 0 9 ～ステップ S 3 8 1 1 の後に行う構成とすることにより、受信用待機時間の経過を待つ時間が他の処理を遅らせる可能性の抑制を図っている。

【0961】

通常処理（図 7 7）の説明に戻り、ステップ S 3 8 1 3 にて第 2 乱数を取得した後、ステップ S 3 8 1 4 にて、上記第 4 の実施形態の通常処理（図 4 2）におけるステップ S 1 7 2 3 と同様に受付許可処理を実行して、ステップ S 3 8 0 1 のリール回転準備処理に戻る。受付許可処理が実行されることにより、メダル投入口 4 5 から投入されたメダルが、投入メダル検出センサ 4 5 a（図 5）にて検出された後にホッパ装置 5 3（図 1）にて回収される状態となる。

【0962】

ここで、図 7 9 のタイムチャートを参照しながら、制御 I C 1 4 8 が第 2 乱数を取得するタイミングについて説明する。

【0963】

図 7 9（a）は遊技回の実行期間を示し、図 7 9（b）は制御 I C 1 4 8 が入力端子 T A 9 に入力されている第 2 乱数を主側 R A M 1 4 4 に記憶するタイミングを示し、図 7 9（c）は受信用待機時間（19. 2 μ s）の設定期間を示し、図 7 9（d）は全リール 3 2 L, 3 2 M, 3 2 R の回転期間を示し、図 7 9（e）は制御 I C 1 4 8 が通常処理（図 7 7）のステップ S 3 8 0 6 にて抽選処理（図 4 3）を実行するタイミングを示し、図 7 9（f）は第 2 リール制御処理（図 7 8）の実行期間を示し、図 7 9（g）は制御 I C 1 4 8 から第 2 管理回路 4 0 4 に対して出力されている取得信号 S G 5 の状態を示し、図 7 9（h）は第 2 管理回路 4 0 4 におけるタイマカウンタの状態を示し、図 7 9（i）は第 2 管理回路 4 0 4 が第 2 ラッチレジスタ 4 0 8 に対してラッチ信号を送信するタイミングを示す。ここで、図 7 9（d）では、全リール 3 2 L, 3 2 M, 3 2 R が回転を開始するタイミングから全リール 3 2 L, 3 2 M, 3 2 R が停止状態となるタイミングまでの期間を全リール 3 2 L, 3 2 M, 3 2 R の回転期間として示す。

【0964】

上記第 1 の実施形態で既に説明したとおり、スタートレバー 4 1 の操作に基づき各リール 3 2 L, 3 2 M, 3 2 R の回転が開始され、各ストップボタン 4 2, 4 3, 4 4 の操作に基づき各リール 3 2 L, 3 2 M, 3 2 R が回転を停止して、遊技媒体の付与及び遊技状

10

20

30

40

50

態の管理といった各種処理の実行が完了するまでが、1回の遊技回に相当する。図79(d)に示すように、t1のタイミングで第1リール制御処理(通常処理(図77)のステップS3802)が実行されて、全リール32L, 32M, 32Rの回転が開始されると、図79(a)に示すように、当該t1のタイミングにおいて今回の遊技回が開始される。

【0965】

図79(e)に示すように、t1のタイミングの後であるt2のタイミングにおいて抽選処理(図43)が実行される。当該抽選処理において第1チェリー役に当選した場合には、第2乱数を用いて第2チェリー役の当否判定が実行される。今回の遊技回が全部クリア処理(メイン処理(図76)におけるステップS3704の処理)実行後における最初の遊技回である場合、第2チェリー役の当否判定には、第2乱数として、メイン処理(図76)におけるステップS3709の処理にて取得された数値情報が用いられる。また、今回の遊技回が全部クリア処理の実行後における2回目以降の遊技回である場合、第2チェリー役の当否判定には、第2乱数として、前回の遊技回において全リール32L, 32M, 32Rの停止が完了したことを契機として取得された数値情報が用いられる。

【0966】

図79の説明に戻り、t2のタイミングの後であるt3のタイミングにおいて第2リール制御処理(図78)が実行されると、当該第2リール制御処理の開始タイミングにおいて取得信号SG5の立ち下げ処理が実行される。これにより、図79(g)に示すように、取得信号SG5がHI状態からLOW状態に立ち下がる。

【0967】

t3のタイミングの後であるとともに、全リール32L, 32M, 32Rの回転期間中であるt4のタイミングにおいて、3つ目のストップボタン42~44が操作されることにより、図79(d)に示すように、全リール32L, 32M, 32Rの回転期間が終了する。当該t4のタイミングにおいて、図79(g)に示すように制御IC148は第2管理回路404に向けて出力している取得信号SG5をLOW状態からHI状態に立ち上げる。第2管理回路404では、図79(h)に示すように、入力されている取得信号SG5が立ち上がる t4のタイミングにおいてタイマカウンタによる12.8μsのカウントを開始する。また、制御IC148は、取得信号SG5を立ち上げた当該t4のタイミングにおいて、図79(c)に示すように、19.2μsの受信用待機時間を設定する。

【0968】

続くt5のタイミングでは、図79(f)に示すように、第2リール制御処理の実行期間が終了する。その後、図79(h)に示すように、t6のタイミングにおいて、第2管理回路404における12.8μsのカウントが終了してタイマカウンタが初期値(「128」)に戻る。図79(g)に示すように、取得信号SG5は立ち上がったから12.8μsが経過するまでHI状態を維持している。このため、図79(i)に示すように、当該t6のタイミングにおいて、第2管理回路404は第2ラッチレジスタ408に向けてラッチ信号を送信する。これにより、第2ラッチレジスタ408に格納されている第2乱数の数値情報が更新されるとともに、更新された第2乱数の数値情報が制御IC148の入力端子TA9に向けて出力されている状態となる。

【0969】

図79(c)に示すように、t6のタイミングの後であるt7のタイミングにおいて、受信用待機時間が経過すると、図79(b)に示すように、制御IC148は入力端子TA9に入力されている第2乱数を取得する。当該第2乱数は、今回の遊技回において全リール32L, 32M, 32Rの停止が完了したことを契機として更新された数値情報である。その後、図79(a)に示すように、t8のタイミングにおいて、遊技回が終了する。

【0970】

以上詳述した本実施形態によれば、以下の優れた効果を奏する。

【0971】

スタートレバー 4 1 の押下げ操作を契機として、乱数カウンタ 1 0 5 にて更新されている数値情報を第 1 ラッチレジスタ 4 0 7 に格納し、当該数値情報を第 1 乱数として役の抽選処理に用いる。また、回転中のリール 3 2 L, 3 2 M, 3 2 R の停止が完了したことを契機として、乱数カウンタ 1 0 5 にて更新されている数値情報を第 2 ラッチレジスタ 4 0 8 に格納し、当該数値情報を第 2 乱数として第 2 チェリー役の当否判定に用いる。

【0972】

遊技者がスタートレバー 4 1 を操作したタイミング、及び当該タイミングとは異なるタイミングという 2 つのタイミングにおいて乱数を格納する構成である。各遊技回において使用可能であるとともに同期しない乱数の数を増やすことにより、当選確率の低い役を設定することや実行される演出の種類を増やすことなどが可能となり、遊技の興趣向上を図ることができる。

10

【0973】

第 1 管理回路 4 0 3 が第 1 ラッチレジスタ 4 0 7 に対してラッチ信号を送信した場合には、乱数カウンタ 1 0 5 にて更新された数値情報が第 1 乱数として第 1 ラッチレジスタ 4 0 7 に格納されるとともに、第 2 管理回路 4 0 4 が第 2 ラッチレジスタ 4 0 8 に対してラッチ信号を送信した場合には、乱数カウンタ 1 0 5 にて更新された数値情報が第 2 乱数として格納される構成である。1 つの乱数カウンタ 1 0 5 から同期しない異なる 2 つのタイミングで数値情報を取得することにより同期しない第 1 乱数及び第 2 乱数を取得できる。このため、乱数カウンタ 1 0 5 の数を増やすことなく、1 回の遊技回において利用可能な乱数の数を増やすことができる。更新回路 1 0 1 の数が増えることを回避することにより、主制御基板 1 4 1 においてハード乱数回路 1 4 6 が占める面積が増加することを回避できる。

20

【0974】

各遊技回において取得される第 2 乱数は次の遊技回において利用する構成である。制御 IC 1 4 8 は、入力端子 T A 9 に入力されている第 2 乱数が更新された後に当該第 2 乱数を取得するために、受信用待機時間を設定する。制御 IC 1 4 8 が第 2 乱数を取得する処理が、遊技回を終了させる処理の前に実行される場合には、遊技回を終了させる処理が遅れてしまう。これに対して、第 2 乱数を利用するタイミングを次の遊技回とし、制御 IC 1 4 8 が第 2 乱数を取得するための処理が、遊技回を終了させる処理の後に実行される構成とすることにより、遊技回を終了させる処理を遅らせることなく、各遊技回において利用可能な乱数の数を増加させることができる。

30

【0975】

各遊技回において役の当否判定に用いられる第 1 乱数は今回の遊技回中に記憶された数値情報であるとともに、各遊技回において第 2 チェリー役の当否判定に用いられる第 2 乱数は前回の遊技回中に記憶された数値情報である。このため、各遊技回にて役の当否判定に用いられる第 1 乱数の記憶タイミングと第 2 乱数の記憶タイミングとの間に十分な更新時間を確保することができる。これにより、各遊技回において、役の当否判定に用いられる第 1 乱数と第 2 乱数との組合せが偏ったものとなることを回避できる。

【0976】

第 2 乱数は、各遊技回において全リール 3 2 L, 3 2 M, 3 2 R の停止が完了したことを契機として、乱数カウンタ 1 0 5 から第 2 ラッチレジスタ 4 0 8 に書き込まれる。第 2 ラッチレジスタ 4 0 8 に記憶されている第 2 乱数の数値情報が更新されるタイミングは、遊技者が 3 つ目のストップボタン 4 2 ~ 4 4 を操作し終えるタイミングに依存する。このため、第 2 乱数が第 2 ラッチレジスタ 4 0 8 に書き込まれるタイミングを遊技回毎に異なるタイミングとし、第 2 乱数をランダムに取得される数値情報とすることができる。これにより、第 2 チェリー役の当否判定結果を公平なものとするすることができる。

40

【0977】

全部クリア処理が実行されて主側 R A M 1 4 4 に記憶されていた第 2 乱数が「0」クリアされた場合、当該全部クリア処理が実行されてから最初に行われる遊技回において第 2 チェリー役の当否判定に必要な乱数が不足する。これに対して、全部クリア処理が実行さ

50

れたことを一の条件として、通常処理に移行する前のメイン処理内で第2乱数を取得して主側CPU63に記憶する構成である。これにより、全部クリア処理が行われてから最初の遊技回においても第2チェリー役の当否判定に必要な数値情報を予め確保することができる。

【0978】

＜第9の実施形態の別形態＞

・上述した第9の実施形態において、第1乱数及び第2乱数に基づいて新たな抽選用乱数を算出する構成としてもよい。例えば、2バイトの第1乱数及び2バイトの第2乱数に基づいて4バイトの抽選用乱数を算出し、第1乱数を用いて行う役の抽選処理及び第2乱数を用いて行う第2チェリー役の当否判定とは別に、4バイトの抽選用乱数を用いて演出の抽選処理を実行する構成としてもよい。各遊技回において抽選に利用可能な乱数の数を増やすことにより、遊技結果や演出内容のバリエーションを増やして、遊技の興趣向上を図ることができる。

10

【0979】

・上述した第9の実施形態において、遊技回終了時に取得信号立ち上げ処理を実行する構成としてもよい。具体的には、第2リール制御処理（図78）におけるステップS3911及びステップS3912の処理を通常処理（図77）におけるステップS3811の後であるとともにステップS3812の前で実行する構成とする。この場合、通常処理（図77）において外部出力設定処理（ステップS3811）が実行され、遊技回が終了するタイミングとなった後、第2管理回路404に対して出力されている取得信号SG5が立ち上げられるとともに、19.2μsの受信用待機時間が設定される。そして、受信用待機時間が経過した場合に、入力端子TA9に入力されている第2乱数の値が主側RAM144に記憶される。その後、受付許可処理（ステップS3814）が実行される。制御IC148における処理負荷の高いタイミングにて第2乱数を取得するための処理が実行される構成である場合には、制御IC148にて必要となる処理能力を増大させるために製造コストが上がることがある。これに対して、本構成のように、第2乱数を取得するための全ての処理を遊技回の終了時に実行する構成とすることにより、制御IC148における処理負荷のピークを増大させることなく、第2乱数を取得することができる。

20

【0980】

・上述した第9の実施形態において、取得信号立ち上げ処理（第2リール制御処理（図78）におけるステップS3911）を実行する条件として複数の条件が設定されている構成としても構わない。例えば、リール32L、32M、32Rの回転開始時に設定するウェイト時間（例えば4.1秒）が経過したという条件と、遊技回が終了したという条件との両方が満たされたことを契機として取得信号立ち上げ処理を実行する構成としてもよい。具体的には、通常処理（図77）のステップS3811にて外部出力設定処理を行った後のタイミングであるとともに、受付許可処理（ステップS3814）を行う前のタイミングにおいて、制御IC148は、ウェイト時間が経過しているか否かについての時間経過判定する。制御IC148は、当該時間経過判定においてウェイト時間が経過している場合には、取得信号立ち上げ処理を実行するとともに受信用待機時間を設定する。制御IC148は、受信用待機時間が経過するまで待機し、受信用待機時間が経過した場合には、第2ラッチレジスタ408に新たに書き込まれた数値情報を第2乱数として取得して、受付許可処理（ステップS3814）に移る。また、制御IC148は、時間経過判定においてウェイト時間が経過していない場合には、ウェイト時間が経過するまで待機し、ウェイト時間が経過した場合に、取得信号立ち上げ処理を実行するとともに、受信用待機時間を設定する。制御IC148は、受信用待機時間が経過するまで待機し、受信用待機時間が経過した場合には、第2ラッチレジスタ408に新たに書き込まれた数値情報を第2乱数として取得して、受付許可処理（ステップS3814）に移る。なお、本構成においては、上記第9の実施形態の通常処理（図77）におけるステップS3812及びステップS3813の処理と、第2リール制御処理（図78）におけるステップS3911及びステップS3912の処理は省略される。ウェイト時間（例えば4.1秒）が経過した

30

40

50

という条件と、遊技回が終了したという条件との両方が満たされたことを契機として取得信号立ち上げ処理を実行する本構成では、同じタイミングでスタートレバー41の操作が行われた場合においても、ストップボタン42～44の操作タイミングの影響を受けて、取得信号立ち上げ処理の実行タイミングが異なるものとなることと、同じタイミングでストップボタン42～44の操作が行われた場合においても、スタートレバー41の操作タイミングの影響を受けて、取得信号立ち上げ処理の実行タイミングが異なるものとなる場合がある。遊技者の操作タイミングに応じた第2乱数が取得されるという前提において、遊技者の操作タイミングから取得信号立ち上げ処理の実行タイミングまでの時間が一定ではない構成とすることにより、一定の間隔で遊技者の操作が行われたとしても、第2乱数を用いて行われる第2チェリー役の当否判定の結果を異なるものとする事ができる。

10

【0981】

・上述した第9の実施形態において、第2乱数を記憶するために主側RAM144に設けられている記憶領域は1つに限られない。例えば、主側RAM144に第2乱数を記憶するための領域が2つ設けられている構成としてもよい。具体的には、主側RAM144には、2つ前の遊技回において更新されて取得された第2乱数を記憶するための前々回分記憶領域、及び1つ前の遊技回において更新されて取得された第2乱数を記憶するための前回分記憶領域が設けられている。本構成では、全部クリア処理（メイン処理（図76））におけるステップS3704の処理）が実行された後、第2乱数を取得するための処理（メイン処理（図76）におけるステップS3705、ステップS3706、ステップS3708、及びステップS3709の処理）が2回続けて実行される。そして、最初に取得された第2乱数が前々回分記憶領域に記憶されるとともに、次に取得された第2乱数が前回分記憶領域に記憶される。また、各遊技回において、新たな第2乱数が取得された場合には、前回分記憶領域に記憶されている第2乱数が前々回分記憶領域に上書きされるとともに、新たに取得された第2乱数が前回分記憶領域に上書きされる。これにより、各遊技回では、前々回取得した第2乱数及び前回取得した第2乱数を利用することが可能となる。上述した第9の実施形態の形態であるとともに本構成を前提とするものについて以下に説明する。

20

【0982】

・上述した第9の実施形態において、第2チェリー役の当否判定に用いられる第2乱数は、1つ前の遊技回において更新されて取得されたものに限られない。例えば、上述した前々回分記憶領域及び前回分記憶領域を備えている構成において、各遊技回にて第1チェリー役への当選が発生した場合には、前々回分記憶領域に記憶されている第2乱数を用いて第2チェリー役への当否判定が実行される構成としてもよい。この場合、各遊技回において、役の抽選処理（図43）が実行された後に、第2乱数を取得するための処理（第2リール制御処理（図78）におけるステップS3911及びステップS3912の処理、通常処理（図77）におけるステップS3812及びステップS3813の処理）が実行される。そして、前回分記憶領域に記憶されている第2乱数が前々回分記憶領域に上書きされるとともに、当該遊技回において取得された第2乱数が前回分記憶領域に上書きされる。各遊技回において、役の抽選処理に用いられる第1乱数が取得される遊技回と、第2チェリー役の当否判定に用いられる第2乱数が取得される遊技回とが異なるものとする事により、第2チェリー役の当否判定結果が偏ることを回避することができる。また、各遊技回において、第2チェリー役の当否判定に用いる第2乱数が3つ以上前の遊技回において更新されて取得されたものである構成としても、同様に、第2チェリー役の当否判定結果が偏ることを回避することができる。

30

40

【0983】

・上述した第9の実施形態において、過去に行われた複数回の遊技回においてそれぞれ取得された複数個の第2乱数がその後の遊技回において利用される構成としてもよい。例えば、上述した前々回分記憶領域及び前回分記憶領域を備えている構成において、チェリー当選が発生した場合に前回分記憶領域に記憶されている第2乱数を用いてAT状態ST

50

3 (図47)への移行判定が実行されるとともに、スイカ当選が発生した場合に前々回分記憶領域に記憶されている第2乱数を用いてAT状態ST3への移行判定が実行される構成としてもよい。具体的には、通常遊技状態ST1(図47)における役の抽選処理(図43)にて、スイカ役への当選が発生した場合には、AT状態ST3の準備状態ST31(図47)に移行するか否かについての第1移行判定が実行される。スイカ役への当選が発生したことに基づいて実行される第1移行判定では、前々回分記憶領域に記憶されている第2乱数が主側ROM143に予め記憶されている第1移行基準値よりも大きい場合に準備状態ST31に移行することとなる。また、第1チェリー役への当選が発生したことに基づいて実行される第2チェリー役への当否判定には、前回分記憶領域に記憶されている第2乱数が用いられる。当該当否判定において第2チェリー役への当選が発生した場合には、準備状態ST31に移行することとなる。一方、当該当否判定において第2チェリー役に当選しなかった場合には、準備状態ST31への第2移行判定が実行される。第2チェリー役への当否判定において外れ結果となったことに基づいて行われる第2移行判定では、前々回分記憶領域に記憶されている第2乱数が主側ROM143に予め記憶されている第2移行基準値よりも大きい場合に準備状態ST31に移行することとなる。このように、第2チェリー役への当否判定にて外れ結果となった場合に第2移行判定が実行される構成において、第2移行判定に用いられる第2乱数を第2チェリー役の当否判定に用いた第2乱数とは異なるものとするにより、第2移行判定を第2チェリー役の当否判定とは独立した判定処理とすることができる。これにより、第2移行判定の結果が特定の結果に偏ることを回避できる。

10

20

【0984】

また、例えば、通常遊技状態ST1における役の抽選処理にて、第1チェリー役への当選が発生した場合には、そのまま準備状態ST31に移行するとともに、スイカ役への当選が発生した場合には、準備状態ST31への移行が発生するか否かについて判定する移行判定が実行される構成としてもよい。そして、第1チェリー役への当選及びスイカ役への当選が発生した場合には、準備状態ST31に移行する期待度を遊技者に報知するための期待度報知演出が実行される構成としてもよい。具体的には、通常遊技状態ST1における役の抽選処理にて、第1チェリー役及びスイカ役のいずれかに当選した場合には、期待度報知演出として、低期待度演出、高期待度演出、及び確定演出のいずれかが実行される。低期待度演出は、準備状態ST31への移行が起り得るが、準備状態ST31への移行確率が比較的低いことを遊技者に報知するための演出である。高期待度演出は、準備状態ST31への移行が起り得るとともに、準備状態ST31への移行確率が比較的高いことを遊技者に報知するための演出である。確定演出は、準備状態ST31への移行が確実に発生することを遊技者に報知するための演出である。第1チェリー役への当選が発生した場合には、第1期待度抽選が実行されて今回実行される期待度演出の種類が決定されるとともに、スイカ役への当選が発生した場合には、第2期待度抽選が実行されて今回実行される期待度演出の種類が決定される。主側ROM143には、第1期待度抽選に用いられる第1期待度抽選用テーブル及び第2期待度抽選に用いられる第2期待度抽選用テーブルが記憶されている。第1期待度抽選用テーブルには、高期待度演出及び確定演出が設定されているとともに、第2期待度抽選用テーブルには、低期待度演出及び高期待度演出が設定されている。通常遊技状態ST1における役の抽選処理にて、第1チェリー役への当選が発生した場合には、前回分記憶領域に記憶されている第2乱数を用いて第2チェリー役への当否判定が実行されるとともに、前々回分記憶領域に記憶されている第2乱数を用いて第1期待度抽選が実行される。また、通常遊技状態ST1における役の抽選処理にて、スイカ役への当選が発生した場合には、前々回分記憶領域に記憶されている第2乱数を用いて第2期待度抽選が実行される。このように、第1チェリー役への当選が発生したことに基づいて、第2チェリー役への当否判定を実行するとともに第1期待度抽選が実行される構成において、前々回記憶領域及び前回記憶領域に記憶されている2つの第2乱数を利用する構成とすることにより、第2チェリー役への当否判定に用いられる第2乱数と第1期待度抽選に用いられる第2乱数とを異なるものとすることができる。これにより

30

40

50

、第1期待度抽選を第2チェリー役への当否判定とは独立した判定処理とし、第1期待度抽選の結果が特定の結果に偏ることを回避できる。

【0985】

また、第2期待度抽選において、前回分記憶領域に記憶されている第2乱数及び前々回分記憶領域に記憶されている第2乱数の組合せにより導出される数値情報を用いる構成としてもよい。例えば、前回分記憶領域に記憶されている第2乱数と前々回分記憶領域に記憶されている第2乱数とを足し合わせて算出される数値情報を用いて第2期待度抽選を実行する構成とすることにより、発生確率の低い期待度演出を第2期待度抽選用テーブルに設定することが可能となる。実行される期待度演出のバリエーションを増やすとともに、各期待度演出が実行される確率のバリエーションを増やすことにより、遊技の興趣向上を図ることができる。

10

【0986】

＜第10の実施形態＞

本実施形態は、2つ目のリール32L, 32M, 32Rの停止が完了したことを契機として第2乱数が取得される点で上記第9の実施形態とは相違している。以下、上記第9の実施形態と相違している構成について説明する。なお、上記第9の実施形態と同一の構成については基本的にその説明を省略する。

【0987】

本実施形態の第2リール制御処理について、図80のフローチャートを参照しながら説明する。第2リール制御処理のステップS4001及びステップS4002では、上記第9の実施形態の第2リール制御処理（図78）におけるステップS3901及びステップS3902と同一の処理が実行される。具体的には、ステップS4001にて出力端子TA16から第2管理回路404に対して出力している取得信号SG5をHI状態からLOW状態に立ち下げた後、ステップS4002にて各ストップボタン42～44（図1）の図示しないランプを点灯表示することにより、停止指令を発生させることが可能となったことを遊技者等に報知する。

20

【0988】

続くステップS4003では、遊技者が操作したストップボタン42～44に対応するリール32L, 32M, 32Rを停止するためのリール停止中処理を実行する。当該リール停止中処理では、上述した第9の実施形態における第2リール制御処理（図78）のステップS3903～ステップS3909と同一の処理が実行される。

30

【0989】

ステップS4003にてリール停止中処理を実行した後、ステップS4004では主側RAM144に設定されている停止カウンタに「1」を加算する。当該停止カウンタは今回のゲームにおいて既に停止させたリール32L, 32M, 32Rの数をカウントするためのカウンタである。続くステップS4005では、停止カウンタの値が「1」であるか否かについて判定し、停止カウンタの値が「1」である場合には、今回のゲームにおいて停止させたリール32L, 32M, 32Rの数が1つであることを意味するため、リール停止中処理（ステップS4003）に戻る。

【0990】

ステップS4005にて停止カウンタの値が「1」でなかった場合には、ステップS4006にて当該停止カウンタの値が「2」であるか否かについて判定する。ステップS4006にて停止カウンタの値が「2」である場合には、2つ目のリール32L, 32M, 32Rの停止が完了したことを意味するため、第2乱数を取得するタイミングとなる。この場合、ステップS4007にて出力端子TA16から第2管理回路404に対して出力している取得信号SG5をLOW状態からHI状態に立ち上げるとともに、ステップS4008にて19.2μsの受信用待機時間を設定して、リール停止中処理（ステップS4003）に戻る。ステップS4007にて取得信号立ち上げ処理が実行されることを契機として、第2管理回路404が第2ラッチレジスタ408に対してラッチ信号を送信し、第2ラッチレジスタ408に記憶されている第2乱数の数値情報が更新される。

40

50

【0991】

ステップS4005にて停止カウンタの値が「3」であった場合には、全リール32L、32M、32Rを停止させたことを意味する。この場合、ステップS4009にて停止カウンタを「0」クリアする。続くステップS4010では、入賞判定処理を実行して、本第2リール制御処理を終了する。当該入賞判定処理は、上記第9の実施形態の第2リール制御処理（図78）における入賞判定処理（ステップS3911）と同一の処理である。

【0992】

以上詳述した本実施形態によれば、以下の優れた効果を奏する。

【0993】

2つ目のリール32L、32M、32Rの停止が完了したことを契機として第2ラッチレジスタ408に書き込まれている数値情報（第2乱数の値）を更新する構成である。通常、遊技者は2番目に止めるリール32L、32M、32Rの回転状態を見ながら2つ目のストップボタン42～44の操作を行う。遊技者による2つ目のストップボタン42～44の操作タイミングは毎回異なるタイミングとなる。遊技者による2つ目のストップボタン42～44の操作が行われてから2つ目のリール32L、32M、32Rの停止が完了するまでの時間は、遊技者による2つ目のストップボタン42～44の操作タイミングによって変化する。例えば、スベリ数が異なることにより、2つ目のストップボタン42～44の操作から2つ目のリール32L、32M、32Rの停止が完了するまでの時間が変化する。このため、各ゲームにおいて取得する第2乱数の値をランダムな値とすることができ、遊技結果を公平なものとすることができる。

【0994】

＜第10の実施形態の別形態＞

・上述した第10の実施形態において、2つ目のリール32L、32M、32Rの停止が完了したことに代えて、1つ目のリール32L、32M、32Rの停止が完了したことを契機として第2ラッチレジスタ408に書き込まれている第2乱数の数値情報を更新する構成としてもよい。当該構成においても、遊技者による1つ目のストップボタン42～44の操作タイミングが毎回異なるとともに、1つ目のストップボタン42～44の操作が行われてから1つ目のリール32L、32M、32Rの停止が完了するまでの時間が毎回異なるため、各ゲームにおいて取得する第2乱数の値をランダムな値とすることができ、遊技結果を公平なものとするすることができる。

【0995】

・上述した第10の実施形態において、リール32L、32M、32Rの停止が完了したことを契機として第2ラッチレジスタ408にて更新されて制御IC148に取得される数値情報の数は1つに限られない。例えば、各リール32L、32M、32Rの停止が完了される度に数値情報の更新及び取得が行われる構成としてもよい。具体的には、主側RAM144には、1つ目のリール32L、32M、32Rの停止が完了したことを契機として取得される数値情報を第2乱数として記憶するための第2乱数記憶領域と、2つ目のリール32L、32M、32Rの停止が完了したことを契機として取得される数値情報を第3乱数として記憶するための第3乱数記憶領域と、3つ目のリール32L、32M、32Rの停止が完了したことを契機として取得される数値情報を第4乱数として記憶するための第4乱数記憶領域とが設けられている。

【0996】

本構成では、全部クリア処理（メイン処理（図76）におけるステップS3704の処理）が実行された後、数値情報を取得するための処理（メイン処理（図76）におけるステップS3705、ステップS3706、ステップS3708、及びステップS3709の処理）が3回続けて実行される。そして、1回目に取得された数値情報が第2乱数として第2乱数記憶領域に記憶されるとともに、2回目に取得された数値情報が第3乱数として第3乱数記憶領域に記憶される。また、3回目に取得された数値情報が第4乱数として第4乱数記憶領域に記憶される。

【0997】

通常処理（図77）における第2リール制御処理（ステップS3808）では、先ず各ストップボタン42～44の図示しないランプを点灯表示することにより、停止指令を発生させることが可能となったことを遊技者に報知する。その後、遊技者が操作したストップボタン42～44に対応するリール32L, 32M, 32Rを停止するためのリール停止中処理（第2リール制御処理（図80）におけるステップS4003の処理）を実行する。リール停止中処理の後、取得信号立ち上げ処理（第2リール制御処理（図80）におけるステップS4007の処理）を行うことにより出力端子TA16から第2管理回路404に対して出力している取得信号SG5をLOW状態からHI状態に立ち上げるとともに、19.2μsの受信用待機時間を設定する。そして、停止カウンタに「1」を加算する。

10

【0998】

停止カウンタに「1」を加算した後、停止カウンタの値が「1」又は「2」であることを条件として、ストップボタン42～44の操作を一時的に無効とするボタン操作無効設定を行う。本構成では、リール32L, 32M, 32Rの停止が完了する度に数値情報の更新及び取得が行われる。各数値情報（第2乱数、第3乱数、及び第4乱数）の取得に際して、19.2μsの受信用待機時間が設定される。このため、19.2μs以下の短い時間間隔で複数のストップボタン42～44が連続して操作された場合には、各リール32L, 32M, 32Rの停止完了タイミングに対応する数値情報の取得ができない。これに対して、受信用待機時間中にはストップボタン42～44の操作を無効とすることにより、第2乱数、第3乱数、及び第4乱数を各リール32L, 32M, 32Rの停止完了タイミングに対応する数値情報とすることができる。

20

【0999】

なお、通常の操作が行われている場合、遊技者がいずれかのストップボタン42～44を操作してから次のストップボタン42～44を操作するまでの時間間隔が19.2μs以下となることはない。何らかの要因で複数のストップボタン42～44がほぼ同時に押された場合には、最初のボタン操作のみが有効となる。また、停止カウンタの値が「3」である場合には、今回が3つ目のストップボタン42～44の操作であることを意味する。この場合には、ストップボタン42～44の有効な操作が連続して発生する可能性がないため、ボタン操作無効設定は行われない。

30

【1000】

ボタン操作無効設定を行った後、受信用待機時間が経過するまで待機する。受信用待機時間が経過するまでの間に、今回のリール32L, 32M, 32Rの停止完了を契機として、第2ラッチレジスタ408に記憶されている数値情報が更新されるとともに、更新された数値情報が入力端子TA9に対して出力されている状態となる。

【1001】

受信用待機時間が経過した場合であるとともに、停止カウンタの値が「1」及び「2」のいずれかである場合には、入力端子TA9に入力されている数値情報を記憶し、取得信号の立ち下げ処理（第2リール制御処理（図80）におけるステップS4001の処理）を行う。そして、ストップボタン42～44の操作無効状態を解除して、リール停止中処理に戻る。この場合、停止カウンタの値が「1」である場合には入力端子TA9に入力されている数値情報が第2乱数として第2乱数記憶領域に記憶されるとともに、停止カウンタの値が「2」である場合には入力端子TA9に入力されている数値情報が第3乱数として第3乱数記憶領域に記憶される。

40

【1002】

また、受信用待機時間が経過した場合であるとともに、停止カウンタの値が「3」である場合には、全リール32L, 32M, 32Rの停止が完了したことを意味する。この場合には、停止カウンタを「0」クリアするとともに、入力端子TA9に入力されている数値情報を第4乱数として第4乱数記憶領域に記憶する。そして、取得信号立ち下げ処理（第2リール制御処理（図80）におけるステップS4001の処理）を行い、入賞判定処

50

理（第２リール制御処理（図８０）におけるステップＳ４０１０の処理）を実行して、本第２リール制御処理を終了する。

【１００３】

本構成では、第２リール制御処理にて第２乱数、第３乱数、及び第４乱数を取得するため、上記第９の実施形態において説明した通常処理（図７７）では、受信用待機時間が経過するまで待機して第２乱数を取得する処理（ステップＳ３８１２及びステップＳ３８１３の処理）が省略される。

【１００４】

以上のとおり、各リール３２Ｌ，３２Ｍ，３２Ｒの停止が完了する度に数値情報の更新及び取得を行う構成とすることにより、各遊技回において利用可能な数値情報の数を増やすことができる。各ストップボタン４２～４４が操作されるタイミングは遊技者の動作に応じて毎回異なるタイミングとなる。このため、第２乱数、第３乱数、及び第４乱数を用いて行われる抽選の結果を毎回異なるものとするることができる。

【１００５】

また、１つ目のストップボタン４２～４４が操作されてから２つ目のストップボタン４２～４４が操作されるまでの時間間隔、及び２つ目のストップボタン４２～４４が操作されてから３つ目のストップボタン４２～４４が操作されるまでの時間間隔は遊技者の動作に応じて毎回異なるものとなる。このため、第２乱数、第３乱数、及び第４乱数の間に特定の関係が成立する可能性を排除できる。

【１００６】

なお、３つのリール３２Ｌ，３２Ｍ，３２Ｒの停止が完了する度に数値情報の更新及び取得が実行される構成について説明したが、３つうち２つのリール３２Ｌ，３２Ｍ，３２Ｒについて、リール３２Ｌ，３２Ｍ，３２Ｒの停止が完了する度に数値情報の更新及び取得が実行される構成としてもよい。

【１００７】

<第１１の実施形態>

本実施形態は、遊技者により３つ目のストップボタン４２～４４が操作されたことを契機として第２乱数が取得される点で上記第９の実施形態とは相違している。以下、上記第９の実施形態と相違している構成について説明する。なお、上記第９の実施形態と同一の構成については基本的にその説明を省略する。

【１００８】

本実施形態の第２リール制御処理について、図８１のフローチャートを参照しながら説明する。第２リール制御処理のステップＳ４１０１及びステップＳ４１０２では、上記第９の実施形態の第２リール制御処理（図７８）におけるステップＳ３９０１及びステップＳ３９０２と同一の処理が実行される。具体的には、ステップＳ４１０１にて出力端子ＴＡ１６から第２管理回路４０４に対して出力している取得信号ＳＧ５をＨＩ状態からＬＯＷ状態に立ち下げた後、ステップＳ４１０２にて各ストップボタン４２～４４（図１）の図示しないランプを点灯表示することにより、停止指令が発生させることが可能となったことを遊技者等に報知する。

【１００９】

続くステップＳ４１０３では、上記第９の実施形態の第２リール制御処理（図７８）におけるステップＳ３９０３と同様に、回転中のリール３２Ｌ，３２Ｍ，３２Ｒに対応するストップボタン４２～４４が操作されて停止指令が発生したか否かについて判定する。ステップＳ４１０３にて停止指令が発生していない場合には、停止指令が発生するまで待機する。

【１０１０】

ステップＳ４１０３にて停止指令が発生した場合には、ステップＳ４１０４にて停止指令カウンタに「１」を加算する。ここで、停止指令カウンタとは、各遊技回においてストップボタン４２～４４の有効な操作が行われた回数を把握するために主側ＲＡＭ１４４に設けられているカウンタである。当該停止指令カウンタは、各遊技回において全リール３

10

20

30

40

50

2 L, 3 2 M, 3 2 Rの停止が完了した場合に「0」クリアされる。

【1011】

ステップS4104にて停止指令カウンタに「1」を加算した後、ステップS4105では、現状の停止指令カウンタの値が「3」であるか否かについて判定する。現状の停止指令カウンタの値が「3」である場合には、遊技者による3つ目のストップボタン42～44の操作が実行されたタイミングであり、第2乱数を取得する契機が発生したことを意味する。この場合には、ステップS4106及びステップS4107にて上記第9の実施形態の第2リール制御処理（図78）におけるステップS3911及びステップS3912と同一の処理を実行する。具体的には、ステップS4106にて、出力端子TA16から第2管理回路404に向けて出力している取得信号SG5をLOW状態からHI状態に立ち上げる取得信号立ち上げ処理を実行し、ステップS4107にて19.2μsの受信用待機時間を設定する。既に説明したとおり、第2管理回路404は、当該第2管理回路404に入力されている取得信号SG5が立ち上がってから12.8μs後に第2ラッチレジスタ408に対してラッチ信号を送信する。

10

【1012】

ステップS4105にて現状の停止指令カウンタの値が「2」以下であると判定した後、又はステップS4107にて受信用待機時間を設定した後、ステップS4108では、リールを停止するための処理を実行する。当該リールを停止するための処理では、上記第9の実施形態の第2リール制御処理（図78）におけるステップS3904～ステップS3909と同一の処理を実行して、今回の停止指令に対応するリール32L, 32M, 32Rの停止を完了させる。

20

【1013】

続くステップS4109では、全リール32L, 32M, 32Rの停止が完了したか否かについて判定し、回転中のリール32L, 32M, 32Rが残っている場合（ステップS4109:NO）には、ステップS4103に戻り、次の停止指令が発生するまで待機する。

【1014】

ステップS4109にて全リール32L, 32M, 32Rの停止が完了していた場合には、ステップS4110にて停止指令カウンタを「0」クリアし、ステップS4111にて、上記第9の実施形態の第2リール制御処理（図78）におけるステップS3913と同一の入賞判定処理を実行して、本第2リール制御処理を終了する。

30

【1015】

以上詳述した本実施形態によれば、以下の優れた効果を奏する。

【1016】

3つ目のストップボタン42～44が操作されたことを契機として取得信号SG5を立ち上げ、その後に3つ目のリールを停止するための処理を実行する構成である。遊技者によるストップボタン42～44の操作タイミングは毎回異なるため、第2乱数が取得されるタイミングを毎回異なるタイミングとすることができる。これにより、第2乱数を用いて行われる第2チェリー役の当否判定の結果が偏ることを回避することができる。また、制御IC148は、取得信号SG5を立ち上げた後、受信用待機時間が経過したことを一の条件として入力端子TA9に入力されている第2乱数を取得する。リールを停止するための処理を実行する前に取得信号SG5を立ち上げ、受信用待機時間中にリールを停止するための処理を実行することにより、各遊技回において、3つ目のストップボタン42～44が操作されてから制御IC148が第2乱数を取得するまでの時間を短縮することができる。

40

【1017】

<第11の実施形態の別形態>

・上述した第11の実施形態において、第2乱数を取得する契機となるタイミングは3つ目のストップボタン42～44が有効に操作されたタイミングに限られない。例えば、1つ目のストップボタン42～44が有効に操作されたことを契機として第2乱数を取得

50

してもよいとともに、2つ目のストップボタン42～44が有効に操作されたことを契機として第2乱数を取得してもよい。第2リール制御処理(図81)において、早いタイミングで取得信号SG5を立ち上げるとともに受信用待機時間(19.2μs)を設定することにより、通常処理(図77)において外部出力設定処理(ステップS3811)が終了した後に受信用待機時間が経過するまで待機する時間を短縮でき、第2乱数の取得を効率よく実行することができる。

【1018】

・上述した第11の実施形態において、ストップボタン42～44が操作されたことを契機として第2ラッチレジスタ408にて更新されて制御IC148に取得される数値情報の数は1つに限られない。例えば、各ストップボタン42～44が操作される度に数値情報の更新及び取得が行われる構成としてもよい。具体的には、主側RAM144には、1つ目のストップボタン42～44の操作が行われたことを契機として取得される数値情報を第2乱数として記憶するための第2乱数記憶領域と、2つ目のストップボタン42～44の操作が行われたことを契機として取得される数値情報を第3乱数として記憶するための第3乱数記憶領域と、3つ目のストップボタン42～44の操作が行われたことを契機として取得される数値情報を第4乱数として記憶するための第4乱数記憶領域とが設けられている。

【1019】

本構成では、全部クリア処理(メイン処理(図76)におけるステップS3704の処理)が実行された後、数値情報を取得するための処理(メイン処理(図76)におけるステップS3705、ステップS3706、ステップS3708、及びステップS3709の処理)が3回続けて実行される。そして、1回目に取得された数値情報が第2乱数として第2乱数記憶領域に記憶されるとともに、2回目に取得された数値情報が第3乱数として第3乱数記憶領域に記憶される。また、3回目に取得された数値情報が第4乱数として第4乱数記憶領域に記憶される。

【1020】

通常処理(図77)における第2リール制御処理(ステップS3808)では、先ず各ストップボタン42～44の図示しないランプを点灯表示することにより、停止指令を発生させることが可能となったことを遊技者に報知する。その後、回転中のリール32L, 32M, 32Rに対応するストップボタン42～44が操作されて停止指令が発生するまで待機する。停止指令が発生した場合には、取得信号立ち上げ処理(第2リール制御処理(図80)におけるステップS4007の処理)を行うことにより出力端子TA16から第2管理回路404に対して出力している取得信号SG5をLOW状態からHI状態に立ち上げるとともに、19.2μsの受信用待機時間を設定する。

【1021】

受信用待機時間を設定した後、リールを停止するための処理(第2リール制御処理(図81)におけるステップS4108の処理)を実行して、停止指令カウンタに「1」を加算する。加算後の停止指令カウンタの値が「1」又は「2」である場合には、上記第10の実施形態の別形態にて既に説明したボタン操作無効設定を行う。ボタン操作無効設定では、ストップボタン42～44の操作が一時的に無効となる。これにより、何らかの要因で複数のストップボタン42～44がほぼ同時に押された場合には、最初のボタン操作のみが有効となる。

【1022】

ボタン操作無効設定を行った後、受信用待機時間が経過するまで待機する。また、加算後の停止指令カウンタの値が「3」である場合にはボタン操作無効設定を行わずに受信用待機時間が経過するまで待機する。受信用待機時間が経過するまでの間に、今回のストップボタン42～44の操作を契機として、第2ラッチレジスタ408に記憶されている数値情報が更新されるとともに、更新された数値情報が入力端子TA9に対して出力されている状態となる。

【1023】

10

20

30

40

50

停止指令カウンタの値が「1」又は「2」である場合において、受信用待機時間が経過した場合には、入力端子T A 9に入力されている数値情報を記憶し、取得信号の立ち下げ処理（第2リール制御処理（図81）におけるステップS 4 1 0 1の処理）を行う。そして、ストップボタン4 2～4 4の操作無効状態を解除して、次の停止指令が発生するまで待機する。この場合、停止指令カウンタの値が「1」である場合には入力端子T A 9に入力されている数値情報が第2乱数として第2乱数記憶領域に記憶されるとともに、停止指令カウンタの値が「2」である場合には入力端子T A 9に入力されている数値情報が第3乱数として第3乱数記憶領域に記憶される。

【1024】

また、停止指令カウンタの値が「3」である場合において、受信用待機時間が経過した場合には、全てのストップボタン4 2～4 4が操作されているため、停止指令カウンタを「0」クリアするとともに、入力端子T A 9に入力されている数値情報を第4乱数として第4乱数記憶領域に記憶する。そして、取得信号立ち下げ処理（第2リール制御処理（図80）におけるステップS 4 0 0 1の処理）を行った後、入賞判定処理（第2リール制御処理（図80）におけるステップS 4 0 1 0の処理）を実行して、本第2リール制御処理を終了する。

【1025】

本構成では、第2リール制御処理にて第2乱数、第3乱数、及び第4乱数を取得するため、上記第9の実施形態において説明した通常処理（図77）では、受信用待機時間が経過するまで待機して第2乱数を取得する処理（ステップS 3 8 1 2及びステップS 3 8 1 3の処理）が省略される。

【1026】

以上のとおり、ストップボタン4 2～4 4が操作される度に数値情報の更新及び取得を行う構成とすることにより、各遊技回において利用可能な数値情報の数を増やすことができる。各ストップボタン4 2～4 4が操作されるタイミングは遊技者の動作に応じて毎回異なるタイミングとなる。このため、第2乱数、第3乱数、及び第4乱数を用いて行われる抽選の結果を毎回異なるものとすることができる。

【1027】

また、1つ目のストップボタン4 2～4 4が操作されてから2つ目のストップボタン4 2～4 4が操作されるまでの時間間隔、及び2つ目のストップボタン4 2～4 4が操作されてから3つ目のストップボタン4 2～4 4が操作されるまでの時間間隔は遊技者の動作に応じて毎回異なるものとなる。このため、第2乱数、第3乱数、及び第4乱数の間に特定の関係が成立する可能性を排除できる。なお、3つのストップボタン4 2～4 4の操作が完了する度に数値情報の更新及び取得が実行される構成について説明したが、3つうち2つのストップボタン4 2～4 4について、ストップボタン4 2～4 4の停止が完了する度に数値情報の更新及び取得が実行される構成としてもよい。

【1028】

・上述した第11の実施形態において、3つのストップボタン4 2～4 4が操作されて全リール3 2 L, 3 2 M, 3 2 Rが停止するまでに複数の数値情報が取得される構成とするとともに、各数値情報を取得するための条件が異なる構成としてもよい。例えば、2つ目のリール3 2 L, 3 2 M, 3 2 Rの停止が完了したことを契機として第2乱数が取得されるとともに、3つ目のストップボタン4 2～4 4が操作されたことを契機として第3乱数が取得される構成としてもよい。

【1029】

具体的には、主側RAM 1 4 4には、2つ目のリール3 2 L, 3 2 M, 3 2 Rの停止が完了したことを契機として取得される数値情報を第2乱数として記憶するための第2乱数記憶領域と、3つ目のストップボタン4 2～4 4の操作が行われたことを契機として取得される数値情報を第3乱数として記憶するための第3乱数記憶領域とが設けられている。

【1030】

本構成では、全部クリア処理（メイン処理（図76）におけるステップS 3 7 0 4の処

理)が実行された後、数値情報を取得するための処理(メイン処理(図76)におけるステップS3705、ステップS3706、ステップS3708、及びステップS3709の処理)が2回続けて実行される。そして、1回目に取得された数値情報が第2乱数として第2乱数記憶領域に記憶されるとともに、2回目に取得された数値情報が第3乱数として第3乱数記憶領域に記憶される。

【1031】

通常処理(図77)における第2リール制御処理(ステップS3808)では、先ず各ストップボタン42~44の図示しないランプを点灯表示することにより、停止指令が発生させることが可能となったことを遊技者に報知する。その後、1つ目の停止指令が発生するまで待機し、停止指令が発生したことを契機として、上記第10の実施形態において既に説明したリール停止中処理(第2リール制御処理(図80)におけるステップS4003の処理)を実行する。これにより、遊技者が操作したストップボタン42~44に対応するリール32L, 32M, 32Rが停止する。

【1032】

リール停止中処理の後、2つ目の停止指令が発生するまで待機し、停止指令が発生したことを契機としてリール停止中処理(第2リール制御処理(図80)におけるステップS4003の処理)を実行する。2つ目の停止指令が発生したことを契機として実行したリール停止中処理の後、取得信号立ち上げ処理(第2リール制御処理(図80)におけるステップS4007の処理)を行うことにより出力端子TA16から第2管理回路404に対して出力している取得信号SG5をLOW状態からHI状態に立ち上げるとともに、19.2μsの受信用待機時間を設定する。

【1033】

受信用待機時間を設定した後、2つ目のリール32L, 32M, 32Rの停止が完了したことを契機とする第2乱数の取得が終了するまで、ストップボタン42~44の操作を無効とするために、上記第10の実施形態の別形態にて既に説明したボタン操作無効設定を行う。

【1034】

ストップボタン42~44の操作を無効にした後、受信用待機時間が経過するまで待機する。受信用待機時間が経過するまでの間に、2つ目のリール32L, 32M, 32Rの停止完了を契機として、第2ラッチレジスタ408に記憶されている数値情報が更新されるとともに、更新された数値情報が入力端子TA9に対して出力されている状態となる。

【1035】

受信用待機時間が経過した場合には、入力端子TA9に入力されている数値情報を第2乱数として第2乱数記憶領域に記憶し、取得信号立ち下げ処理(第2リール制御処理(図81)におけるステップS4101の処理)を行って、ストップボタン42~44の操作無効状態を解除する。そして、3つ目の停止指令が発生するまで待機する。

【1036】

3つ目の停止指令が発生した場合には、取得信号立ち上げ処理(第2リール制御処理(図81)におけるステップS4106の処理)を行うことにより出力端子TA16から第2管理回路404に対して出力している取得信号SG5をLOW状態からHI状態に立ち上げるとともに、19.2μsの受信用待機時間を設定する。そして、リールを停止するための処理(第2リール制御処理(図81)におけるステップS4108の処理)を実行して、受信用待機時間が経過するまで待機する。受信用待機時間が経過するまでの間に、3つ目のストップボタン42~44の操作を契機として、第2ラッチレジスタ408に記憶されている数値情報が更新されるとともに、更新された数値情報が入力端子TA9に対して出力されている状態となる。

【1037】

受信用待機時間が経過した場合には、入力端子TA9に入力されている数値情報を第3乱数として第3乱数記憶領域に記憶する。そして、取得信号立ち下げ処理(第2リール制御処理(図81)におけるステップS4101の処理)を行った後、入賞判定処理(第2

リール制御処理（図 8 1）におけるステップ S 4 1 1 1 の処理）を実行して、本第 2 リール制御処理を終了する。

【1038】

本構成では、第 2 リール制御処理にて第 2 乱数及び第 3 乱数を取得するため、上記第 9 の実施形態において説明した通常処理（図 7 7）では、受信用待機時間が経過するまで待機して第 2 乱数を取得する処理（ステップ S 3 8 1 2 及びステップ S 3 8 1 3 の処理）が省略される。

【1039】

以上のとおり、ストップボタン 4 2 ～ 4 4 が操作されたことを契機とする数値情報の取得、及びリール 3 2 L, 3 2 M, 3 2 R の停止が完了したことを契機とする数値情報の取得を組合せて行うことにより、各遊技回で利用可能な数値情報の数を増やすことができる。とともに、各数値情報（例えば上述の第 2 乱数及び第 3 乱数）を互いに関係性のないものとすることができる。

【1040】

＜第 1 2 の実施形態＞

本実施形態は、各リール 3 2 L, 3 2 M, 3 2 R の回転開始時に設定される待機期間が経過したことを契機として第 2 乱数が取得される点で上記第 9 の実施形態とは相違している。以下、上記第 9 の実施形態と相違している構成について説明する。なお、上記第 9 の実施形態と同一の構成については基本的にその説明を省略する。

【1041】

本実施形態の通常処理について、図 8 2 のフローチャートを参照しながら説明する。通常処理のステップ S 4 2 0 1 ～ステップ S 4 2 0 3 では、上記第 9 の実施形態におけるステップ S 3 8 0 1 ～ステップ S 3 8 0 3 と同一の処理が実行される。具体的には、ステップ S 4 2 0 1 にて各遊技回においてリール 3 2 L, 3 2 M, 3 2 R の回転が開始されるまでの準備処理であるリール回転準備処理を実行し、ステップ S 4 2 0 2 にて第 1 リール制御処理を実行することにより各リール 3 2 L, 3 2 M, 3 2 R の回転を開始する。そして、ステップ S 4 2 0 3 にて待機期間を設定する。

【1042】

上記第 4 の実施形態において既に説明したとおり、待機期間の開始タイミングは各リール 3 2 L, 3 2 M, 3 2 R の回転が開始されるタイミングであるとともに、待機期間の終了タイミングは各リール 3 2 L, 3 2 M, 3 2 R の回転開始から一定の時間が経過して、各リール 3 2 L, 3 2 M, 3 2 R が定速回転を開始するタイミングよりも遅いタイミングである。

【1043】

ステップ S 4 2 0 3 にて待機期間を設定した後、ステップ S 4 2 0 4 では、抽選準備処理を実行する。当該抽選準備処理では、上記第 9 の実施形態の通常処理（図 7 7）におけるステップ S 3 8 0 4 及びステップ S 3 8 0 5 と同一の処理を実行する。具体的には、加算抽選に用いる加算用乱数が取得するとともに（ステップ S 3 8 0 4）、開始可能フラグ 1 4 4 a を「0」クリアする（ステップ S 3 8 0 5）。そして、ステップ S 4 2 0 5 にて、上記第 9 の実施形態の通常処理（図 7 7）におけるステップ S 3 8 0 6 と同一の抽選処理を実行する。

【1044】

ステップ S 4 2 0 5 にて抽選処理を実行した後、ステップ S 4 2 0 6 では、ステップ S 4 2 0 3 にて設定した待機時間が経過するまで待機する。そして、待機時間が経過した場合（ステップ S 4 2 0 6：YES）には、ステップ S 4 2 0 7 及びステップ S 4 2 0 8 にて上記第 9 の実施形態の第 2 リール制御処理（図 7 8）におけるステップ S 3 9 1 1 及びステップ S 3 9 1 2 と同一の処理を実行する。

【1045】

具体的には、ステップ S 4 2 0 7 にて取得信号立ち上げ処理を実行して第 2 管理回路 4 0 4 に対して出力している取得信号 S G 5 を立ち上げるとともに、ステップ S 4 2 0 8 に

10

20

30

40

50

て19.2 μ sの受信用待機時間を設定する。そして、ステップS4209にて第2リール制御処理を実行する。

【1046】

既に説明したとおり、本実施形態では、待機期間が経過したことを契機として取得信号立ち上げ処理を実行する。そして、当該取得信号立ち上げ処理を契機として、第2ラッチレジスタ408に記憶されている第2乱数が更新される。このため、ステップS4209の第2リール制御処理では、上記第9の実施形態の第2リール制御処理（図78）において、取得信号の立ち上げ処理（ステップS3911）及び受信用待機時間を設定する処理（ステップS3912）が省略され、ステップS3901～ステップS3910、及びステップS3913と同一の処理が実行される。

10

【1047】

ステップS4209にて第2リール制御処理を実行した後、ステップS4210では遊技回を終了するための処理を実行する。当該遊技回を終了するための処理では、上記第9の実施形態のステップS3809～ステップS3811と同一の処理を実行する。具体的には、媒体付与処理を実行することにより、小役入賞が成立していた場合に当該小役入賞に対応した数の遊技媒体を遊技者に付与する（ステップS3809）とともに、遊技終了時の対応処理を実行することにより、今回の遊技回の結果に対応する遊技状態の設定を可能とする（ステップS3810）。そして、外部出力設定処理を実行することにより、本スロットマシン10の状態を遊技ホールの管理コンピュータに出力する（ステップS3811）。

20

【1048】

ステップS4210にて遊技回を終了するための処理を実行した後、ステップS4211～ステップS4213では、上記第9の実施形態の通常処理（図77）におけるステップS3812～ステップS3814と同一の処理を実行する。具体的には、ステップS4211にて受信用待機時間（19.2 μ s）が経過するまで待機し、受信用待機時間が経過した場合に、ステップS4212にて入力端子TA9に入力されている第2乱数を取得して主側RAM144に記憶する。そして、ステップS4213にて受付許可処理を実行して、ステップS4201のリール回転準備処理に戻る。

【1049】

以上詳述した本実施形態によれば、以下の優れた効果を奏する。

30

【1050】

各リール32L, 32M, 32Rの回転開始時に設定される待機時間が経過することを契機として第2乱数が取得される構成である。各リール32L, 32M, 32Rは、1.49msec周期のタイマ割込み処理の中で、制御IC148に入力されている検知信号SG2の立ち上がりが検出され、第1開始指令フラグ144gに「1」が設定されることにより、回転開始可能な状態となる。一方、第1ラッチレジスタ407に格納されている第1乱数は、第1管理回路403に入力されている検知信号SG2がLOW状態からHI状態に立ち上がり、当該HI状態が12.8 μ s継続した場合に更新される。また、各遊技回において、役の抽選に用いられる第1乱数は当該回の遊技回において更新されて取得されたものであるのに対して、第2チェリー役の当否判定に用いられる第2乱数は前回の遊技回において更新されて取得されたものである。このため、第2乱数を第1乱数とは同期していない数値情報とすることができる。これにより、役の抽選結果と第2チェリー役の当否判定の結果との組合せが特定の組合せに偏ることを回避しながら、各遊技回で必要となる数の乱数を確保することができる。

40

【1051】

＜第12の実施形態の別形態＞

・上述した第12の実施形態において、取得信号立ち上げ処理（通常処理（図82）におけるステップS4207）を実行するタイミングは、待機期間が終了したタイミングに限られない。例えば、リール32L, 32M, 32Rの回転速度が加速する加速期間からリール32L, 32M, 32Rが定速回転する定速期間に移行したことを契機として取得

50

信号立ち上げ処理を実行する構成としてもよい。具体的には、タイマ割込み処理（図 8）におけるステッピングモータ制御処理（ステップ S 2 0 7）にてリール 3 2 L, 3 2 M, 3 2 R を加速するための制御からリール 3 2 L, 3 2 M, 3 2 R を定速回転させるための制御に移行した場合、制御 I C 1 4 8 は、主側 R A M 1 4 4 に設けられている移行完了フラグに「1」を設定する。上記第 1 2 の実施形態にて既に説明したとおり、通常処理（図 8 2）のステップ S 4 2 0 6 にて待機時間が終了するタイミングは、加速期間から定速期間に移行した後のタイミングである。このため、通常処理（図 8 2）のステップ S 4 2 0 6 にて待機時間が終了するまで待機している状態で移行完了フラグに「1」が設定される。通常処理（図 8 2）において、抽選処理（ステップ S 4 2 0 5）が終了した後、制御 I C 1 4 8 は、移行完了フラグに「1」が設定されるまで待機する。そして、移行完了フラグに「1」が設定された場合に、取得信号立ち上げ処理（ステップ S 4 2 0 7）を行い、移行完了フラグを「0」クリアして、ステップ S 4 2 0 8 以降の処理に移る。これにより、加速期間から定速期間に移行したことを契機として、乱数カウンタ 1 0 5（図 7 5）に記憶されている数値情報が第 2 乱数として第 2 ラッチレジスタ 4 0 8（図 7 5）に書き込まれる構成とすることができる。

10

【1 0 5 2】

< 第 1 3 の実施形態 >

本実施形態では、制御 I C 1 4 8 が取得信号 S G 5 を立ち上げる条件が上記第 9 の実施形態とは相違している。以下、上記第 9 の実施形態と相違している構成について説明する。なお、上記第 9 の実施形態と同一の構成については基本的にその説明を省略する。

20

【1 0 5 3】

先ず本実施形態の第 2 リール制御処理について、図 8 3 のフローチャートを参照しながら説明する。上記第 9 の実施形態において既に説明したとおり、第 2 リール制御処理は、制御 I C 1 4 8 における通常処理（図 7 7）のステップ S 3 8 0 8 にて実行される処理である。

【1 0 5 4】

先ずステップ S 4 3 0 1 及びステップ S 4 3 0 2 では、上記第 9 の実施形態の第 2 リール制御処理（図 7 8）におけるステップ S 3 9 0 1 及びステップ S 3 9 0 2 と同一の処理を実行する。具体的には、ステップ S 4 3 0 1 にて出力端子 T A 1 6（図 7 5）から第 2 管理回路 4 0 4（図 7 5）に向けて出力している取得信号 S G 5 を H I 状態から L O W 状態に立ち下げ、ステップ S 4 3 0 2 にて各ストップボタン 4 2 ~ 4 4（図 1）の図示しないランプを点灯表示して、停止指令を発生させることが可能となったことを遊技者等に報知する。

30

【1 0 5 5】

続くステップ S 4 3 0 3 では、遊技者によるストップボタン 4 2 ~ 4 4 の操作に応じて各リール 3 2 L, 3 2 M, 3 2 R を停止させるためのリール停止中処理を実行する。ここで、上記第 1 の実施形態において既に説明したとおり、制御 I C 1 4 8 は、ストップ検出センサ 4 2 a ~ 4 4 a（図 5）から主側 M P U 1 4 2（図 7 5）の入力ポートに入力されている信号に基づいて、ストップボタン 4 2 ~ 4 4 が操作されたこと検知する。

【1 0 5 6】

当該リール停止中処理では、上記第 9 の実施形態におけるステップ S 3 9 0 3 ~ ステップ S 3 9 0 9 と同一の処理を実行することにより、いずれかのリールの回転を停止させる。ステップ S 4 3 0 3 にていずれかのリールを停止させた後、ステップ S 4 3 0 4 では全リール 3 2 L, 3 2 M, 3 2 R が停止したか否かについて判定する。そして、全リール 3 2 L, 3 2 M, 3 2 R が停止していない場合（ステップ S 4 3 0 4 : N O）には、ステップ S 4 3 0 3 のリール停止中処理に戻る。

40

【1 0 5 7】

ステップ S 4 3 0 4 にて全リール 3 2 L, 3 2 M, 3 2 R が停止したと判定した場合には、ステップ S 4 3 0 5 にて今回のゲームの結果が小役入賞であったか否かについて判定する。ステップ S 4 3 0 5 にて、小役入賞でなかった場合には、ステップ S 4 3 0 6 にて

50

、今回のゲームの結果がリプレイ入賞であったか否かについて判定する。

【1058】

ステップS4306にてリプレイ入賞であった場合には、ステップS4307にて入賞対応処理を実行する。当該入賞対応処理では、次の開始待ち処理（上記第1の実施形態の通常処理（図10））におけるステップS402の処理）にて自動投入処理が実行されるようにするためのフラグ設定処理を実行する。

【1059】

ステップS4306にてリプレイ入賞でないと判定した後、又はステップS4307にて入賞対応処理を実行した後、ステップS4308では入賞結果コマンドをサブ側MPU152（図5）への出力対象としてセットする。今回の役の抽選処理（通常処理（図77））におけるステップS3806）においていずれの役にも当選しなかった場合（ステップS4306：NO）、セットする入賞結果コマンドには入賞が成立しなかったことを示すデータが含まれている。

【1060】

また、今回の役の抽選処理においてリプレイ役に入賞した場合（ステップS4306：YES）、セットする入賞結果コマンドにはリプレイ入賞が成立したことを示すデータが含まれているとともに、今回成立したリプレイ入賞の種類を示すデータが含まれている。また、入賞結果コマンドには、今回のゲームが終了した場合における抽選モードが通常モード、第1RTモード及び第2RTモードのうちいずれであるのかを示すデータが含まれている。

【1061】

ステップS4308にて入賞結果コマンドをセットした後、ステップS4309では、出力端子TA16（図75）から第2管理回路404（図75）に対して出力している取得信号SG5をLOW状態からHI状態に立ち上げる。そして、ステップS4310にて、19.2μsの受信用待機時間を設定して、本第2リール制御処理を終了する。上記第9の実施形態において既に説明したとおり、受信用待機時間を設定することにより、制御IC148が入力端子TA9から取得する第2乱数の値が更新前の値となることを防止することができる。

【1062】

ステップS4305にて小役入賞であった場合には、ステップS4311にて、今回の小役入賞により遊技者に付与される遊技媒体の数を付与カウンタに設定する。ここで、付与カウンタは、遊技者に付与されるべき遊技媒体の残数を把握するために主側RAM144（図75）に設定されているカウンタである。

【1063】

続くステップS4312では、入賞結果コマンドをサブ側MPU152への出力対象としてセットして、本第2リール制御処理を終了する。この場合、セットする入賞結果コマンドには、小役入賞が成立したことを示すデータが含まれているとともに、今回成立した小役入賞の種類を示すデータが含まれている。

【1064】

このように、本実施形態における第2リール制御処理では、今回のゲームの結果が小役入賞でないと判定した場合（ステップS4305：NO）には、本第2リール制御処理の中で取得信号立ち上げ処理（ステップS4309）を実行するとともに、今回のゲームの結果が小役入賞であると判定した場合（ステップS4305：YES）には、本第2リール制御処理の中では取得信号立ち上げ処理（ステップS4309）を実行しない構成である。

【1065】

上記第9の実施形態において既に説明したとおり、取得信号立ち上げ処理を契機として第2管理回路404が第2ラッチレジスタ408（図75）に対してラッチ信号を送信する。これにより、第2ラッチレジスタ408に格納されている数値情報（第2乱数の値）が更新されるとともに、更新された第2乱数の数値情報が制御IC148の入力端子TA

10

20

30

40

50

9（図75）に入力されている状態となる。

【1066】

次に、本実施形態の媒体付与処理について、図84のフローチャートを参照しながら説明する。上記第9の実施形態において既に説明したとおり、媒体付与処理は、制御IC148における通常処理（図77）のステップS3809にて実行される処理である。つまり、通常処理（図77）において、媒体付与処理は上述した第2リール制御処理（図83）の次に実行される処理である。

【1067】

ステップS4401では、主側RAM144に設定されている付与カウンタの値が「0」であるか否かについて判定する。付与カウンタの値が「0」である場合には、今回のゲームの結果が小役入賞ではなく、遊技者に付与すべき遊技媒体が存在しないことを意味するため、そのまま本媒体付与処理を終了する。

【1068】

ステップS4401にて、付与カウンタの値が「0」でない場合には、遊技者に付与すべき遊技媒体が存在することを意味する。この場合、ステップS4402にて主側RAM144に設けられたクレジットカウンタの値が上限貯留数（具体的には「50」）であるか否かについて判定する。クレジットカウンタには現状の仮想メダルの貯留数が記憶されている。

【1069】

ステップS4402にて、現状の仮想メダルの数が「50」未満であった場合には、ステップS4403にてクレジットカウンタに「1」を加算し、ステップS4404にて遊技者に対して現状の仮想メダルの貯留数を表示しているクレジット表示部（図示略）の表示を更新するための制御処理を実行する。

【1070】

続くステップS4405では付与カウンタの値から「1」を減算し、ステップS4406にて付与カウンタの値が「0」になっているか否かについて判定する。ステップS4406にて付与カウンタの値が「0」になっていない場合には、ステップS4402に戻り、クレジットカウンタの値が「50」になっているか否かについて判定する。

【1071】

ステップS4402にて、クレジットカウンタの値が上限貯留数（「50」）である場合には、ステップS4407～ステップS4409にて、遊技者に付与すべき遊技媒体の残り分を払い出すためのメダル払出制御処理を実行する。具体的には、ステップS4407にてホッパ装置53（図1）を制御して遊技者に1枚の遊技媒体を払い出し、ステップS4408にて付与カウンタの値を「1」減算する。そして、ステップS4409にて付与カウンタの値が「0」になっているか否かについて判定し、付与カウンタの値が「0」になっていない場合にはステップS4407に戻る。

【1072】

ステップS4406又はステップS4409にて付与カウンタの値が「0」になったと判定した場合には、ステップS4410及びステップS4411にて、上述した第2リール制御処理（図83）におけるステップS4309及びステップS4310と同一の処理を実行する。具体的には、ステップS4410にて取得信号の立ち上げ処理を実行し、ステップS4411にて19.2μsの受信用待機時間を設定する。

【1073】

このように、本実施形態では、今回のゲームの結果が小役入賞であると判定した場合（第2リール制御処理（図83）のステップS4305：YES）には、本媒体付与処理の中で取得信号立ち上げ処理（ステップS4410）を実行する構成である。

【1074】

以上詳述した本実施形態によれば、以下の優れた効果を奏する。

【1075】

遊技者に付与されるべき遊技媒体の発生の有無に応じて、取得信号立ち上げ処理を実行

10

20

30

40

50

するタイミングが異なる構成である。また、遊技者に付与されるべき遊技媒体が発生する場合において、付与される遊技媒体の数や遊技媒体の付与態様に応じて取得信号立ち上げ処理の前に実行される処理の内容が異なるとともに、当該処理にかかる時間が異なる構成である。各遊技回において全リール 3 2 L, 3 2 M, 3 2 R が停止するとともに入賞結果を判定するための処理を実行したことを契機として取得信号 S G 5 を立ち上げるという前提において、ゲームの結果や仮想メダルの貯留数などの状況に応じて取得信号立ち上げ処理が実行されるタイミングが前後にシフトする。このため、全リール 3 2 L, 3 2 M, 3 2 R が停止してから取得信号立ち上げ処理が実行されるまでの時間の幅を広げることにより、次のゲームにおいて第 2 チェリー役の当否判定に利用される第 2 乱数を毎回異なるものとするができる。これにより、当該第 2 乱数を用いて行われる第 2 チェリー役の当否抽選の結果が偏ることを回避できる。

10

【1076】

また、同じタイミングにてストップボタン 4 2 ~ 4 4 を操作した場合においても、遊技者に付与されるべき遊技媒体が発生する場合の取得信号立ち上げ処理の実行タイミングと、遊技者に付与されるべき遊技媒体が発生しない場合の取得信号立ち上げ処理の実行タイミングとを異なるものとするにより、取得信号立ち上げ処理の実行タイミングが特定される可能性を低減することができる。これにより、有利な結果をもたらすために取得信号立ち上げ処理の実行タイミングを不正に制御するような不正が行われる可能性を低減することができる。

20

【1077】

< 第 1 4 の実施形態 >

本実施形態は、第 2 乱数を用いて、準備状態 S T 3 1 に移行する期待度を報知する期待度報知演出の種類を決定する演出抽選が行われる点で上記第 9 の実施形態と相違している。以下、上記第 9 の実施形態と相違している構成について説明する。なお、上記第 9 の実施形態と同一の構成については基本的にその説明を省略する。

【1078】

本実施形態では、通常遊技状態 S T 1 (図 4 7) にて実行される役の抽選処理 (図 8 5) において、スイカ役及びチェリー役のいずれかに当選した場合に、A T 状態 S T 3 (図 4 7) の準備状態 S T 3 1 (図 4 7) に移行するか否かについて判定する通常移行判定が実行されるとともに、準備状態 S T 3 1 への移行に関する期待度報知演出が行われる。期待度報知演出の内容は第 2 乱数を用いて行われる演出抽選によって決定される。また、通常移行判定には、当該通常移行判定を行うタイミングにおいて取得される第 3 乱数を用いられる。

30

【1079】

主側 R A M 1 4 4 には、第 1 乱数を記憶するための記憶領域である第 1 乱数用領域と、第 2 乱数を記憶するための記憶領域である第 2 乱数用領域と、第 3 乱数を記憶するための記憶領域である第 3 乱数用領域とがそれぞれ設けられている。主側 C P U 6 3 は、新たに取得した乱数値を当該乱数値の種類に対応する記憶領域に記憶する。主側 C P U 6 3 が新たに取得した乱数値の種類に対応する記憶領域に既に数値情報が記憶されている場合には、既に記憶されている乱数値に対して新たに取得した乱数値を上書きして更新する。第 3 乱数の取得に関する詳細は後述する。

40

【1080】

本実施形態において入賞となる図柄の組合せと、入賞となった場合に付与される特典との対応関係は、上記第 1 の実施形態において、図 4 を参照しながら説明した対応関係と同じである。チェリー役が 1 種類であり、第 1 チェリー役及び第 2 チェリー役が設定されていない点で上記第 9 の実施形態とは相違している。

【1081】

先ず本実施形態における役の抽選処理について、図 8 5 を参照しながら説明する。図 8 5 は制御 I C 1 4 8 にて実行される抽選処理を示すフローチャートである。上記第 9 の実施形態にて既に説明したとおり、本抽選処理は通常処理 (図 7 7) のステップ S 3 8 0 6

50

にて実行される。

【1082】

先ずステップS4501では、上記第4の実施形態の抽選処理（図43）におけるステップS1801と同一の処理を実行する。具体的には、現状の設定値及び遊技状態に対応する抽選テーブルを主側ROM143から読み出す。既に説明したとおり、本実施形態において当選可能なチェリー役は1種類である。ステップS4501にて読み出される抽選テーブルは上記第1の実施形態において図12～図17を参照しながら説明したテーブルである。

【1083】

ステップS4501にて抽選テーブルを選択した後、ステップS4502～ステップS4506では、上記第4の実施形態の抽選処理（図43）におけるステップS1802～ステップS1806と同一の処理を実行することにより役の当否判定を行う。具体的には、ステップS4502にてインデックス値IVを「1」とし、ステップS4503にて現在の第1判定値DV1に現在のインデックス値IVに対応する第1ポイント値PV1を加算して新たな第1判定値DV1を設定する。

10

【1084】

なお、各遊技回において最初にステップS4503が実行される場合には、通常処理（図77）のステップS3801の処理にて取得した第1乱数を現在の第1判定値DV1とし、当該第1乱数に現在のインデックス値IVである「1」に対応する第1ポイント値PV1を加算して新たな第1判定値DV1とする。

20

【1085】

ステップS4504ではインデックス値IVと対応する役の当否判定を行い、第1判定値DV1が「65535」を超えなかった場合（ステップS4504：NO）には、ステップS4505にて現在のインデックス値IVに「1」を加算してインデックス値IVを更新する。続くステップS4506では、ステップS4505にて更新されたインデックス値IVに対応する役が抽選テーブルに設定されているか否かについて判定する。ステップS4505にて更新されたインデックス値IVに対応する役が設定されている場合（ステップS4506：YES）には、ステップS4503に戻り、第1判定値DV1を更新する。

【1086】

30

ステップS4504にて第1判定値DV1が「65535」を超えた場合には、現在のインデックス値IVに対応する役に当選したことを意味する。この場合、ステップS4507にて、上記第1の実施形態における抽選処理（図11）にて既に説明した当選データの取得処理（ステップS506）を実行する。具体的には、参照対象となっている抽選テーブルにおいて今回のインデックス値IVに対して設定されている当選データの全てが主側RAM144にセットされる。当該当選データがセットされた状態は、その当選データがBB当選データ以外の当選データであれば当該当選データに対応した入賞成立の有無に関係なく今回のゲームの終了後に「0」クリアされ、BB当選データであれば入賞が成立した場合に「0」クリアされる。

【1087】

40

続くステップS4508では、通常遊技状態ST1であるか否かについて判定し、通常遊技状態ST1である場合（ステップS4508：YES）には、ステップS4509にて今回の当選がチェリー役への当選であったか否かについて判定する。また、今回の当選がチェリー役への当選でなかった場合（ステップS4509：NO）には、ステップS4510にて今回の当選がスイカ役への当選であったか否かについて判定する。

【1088】

今回の当選がチェリー役への当選であった場合（ステップS4509：YES）、又は今回の当選がスイカ役への当選であった場合（ステップS4510：YES）には、ステップS4511にて上述した演出抽選を行うための演出抽選処理を実行する。既に説明したとおり、演出抽選は、期待度報知演出の内容を決定するための抽選であり、通常遊技状

50

態 S T 1 にて準備状態 S T 3 1 に移行する可能性のある役（チェリー役及びスイカ役）に当選した場合に実行される。演出抽選処理の詳細については後述する。

【1089】

演出抽選処理（ステップ S 4 5 1 1）を実行した後、ステップ S 4 5 1 2 では、上述した通常移行判定を行うための通常移行判定処理を実行する。既に説明したとおり、通常移行判定は通常遊技状態 S T 1 から A T 状態 S T 3 の準備状態 S T 3 1 に移行するか否かについて判定する処理であり、準備状態 S T 3 1 に移行する可能性のある役（チェリー役及びスイカ役）に当選した場合に実行される。ここで、通常移行判定処理について具体的に説明する。

【1090】

通常移行判定処理では、先ず上記第 9 の実施形態における第 2 リール制御処理（図 7 8）にて既に説明した取得信号立ち上げ処理（ステップ S 3 9 1 1）を実行することにより、出力端子 T A 1 6（図 7 5）から第 2 管理回路 4 0 4（図 7 5）に向けて出力している取得信号 S G 5 を L O W 状態から H I 状態に立ち上げる。

【1091】

本実施形態では、制御 I C 1 4 8 が第 2 乱数を取得した直後に取得信号 S G 5 を立ち上げる点で上記第 9 の実施形態とは相違している。具体的には、通常処理（図 7 7）のステップ S 3 8 1 3 にて第 2 乱数を取得した後、取得信号立ち下げ処理（第 2 リール制御処理（図 7 8）のステップ S 3 9 0 1 の処理）を実行する。また、第 2 リール制御処理（図 7 8）のステップ S 3 9 0 1 における取得信号立ち下げ処理は省略される。このため、通常移行判定処理が開始されるタイミングにおいて、取得信号 S G 5 は L O W 状態である。

【1092】

通常移行判定処理の説明に戻り、取得信号立ち下げ処理を実行した後、19.2 μ s の受信用待機時間を設定して、受信用待機時間が経過するまで待機する。当該受信用待機時間中に第 2 ラッチレジスタ 4 0 8 に記憶されている数値情報が更新されるとともに、更新された数値情報が入力端子 T A 9 に対して出力されている状態となる。受信用待機時間が経過した場合には、入力端子 T A 9 に入力されている数値情報を第 3 乱数として取得し、主側 R A M 1 4 4 に記憶する。そして、取得信号立ち下げ処理を実行して取得信号 S G 5 を立ち下げる。

【1093】

既に説明したとおり、主側 C P U 6 3 は、今回取得した第 3 乱数を主側 R A M 1 4 4 における第 3 乱数用領域に記憶する。これにより、第 3 乱数用領域に記憶されている数値情報が更新されて、今回の遊技回にて取得された第 3 乱数の数値情報が利用可能な状態となる。今回の遊技回にて取得された第 3 乱数は、今回の遊技回にて取得されて役の抽選処理に用いられた第 1 乱数、及び前回の遊技回にて取得されて第 2 乱数用領域に記憶されている第 2 乱数とは同期しない数値情報である。また、今回の遊技回における第 3 乱数の取得タイミングは、前回の遊技回における第 2 乱数の取得タイミングから十分な更新時間が確保された後のタイミングである。

【1094】

通常移行判定処理の説明に戻り、取得信号立ち下げ処理を実行した後、主側 R O M 1 4 3 から今回の当選役に対応する第 2 ポイント値を読み出す。主側 R O M 1 4 3 には、チェリー当選用の第 2 ポイント値として「5 2 4 2 8」が記憶されているとともに、スイカ当選用の第 2 ポイント値として「2 6 2 1 4」が記憶されている。

【1095】

今回の当選役がチェリー役である場合には、本通常移行判定処理内で取得した第 3 乱数にチェリー当選用の第 3 ポイント値（「5 2 4 2 8」）を加算して第 3 判定値を算出し、当該第 3 判定値が「6 5 5 3 5」を超えたか否かについて判定する。第 3 判定値が「6 5 5 3 5」を超えた場合には、準備状態 S T 3 1 への移行に当選したことを意味するため、移行当選フラグに「1」を設定して、本通常移行判定処理を終了する。ここで、移行当選フラグとは、通常移行判定処理において準備状態への移行に当選した場合に「1」が設定

10

20

30

40

50

されるフラグである。当該移行当選フラグは主側RAM144に設定されている。第3判定値が「65535」を超えなかった場合には、そのまま本通常移行判定処理を終了する。チェリー当選に基づいて行われる通常移行判定において、準備状態ST31に移行する確率は略4/5である。

【1096】

今回の当選役がスイカ役である場合には、本通常移行判定処理内で取得した第3乱数にチェリー当選用の第3ポイント値（「26214」）を加算して第3判定値を算出し、当該第3判定値が「65535」を超えたか否かについて判定する。第3判定値が「65535」を超えた場合には、準備状態ST31への移行に当選したことを意味するため、移行当選フラグに「1」を設定して、本通常移行判定処理を終了する。第3判定値が「65535」を超えなかった場合には、そのまま本通常移行判定処理を終了する。スイカ当選に基づいて行われる通常移行判定において、準備状態ST31に移行する確率は略2/5である。

10

【1097】

このように、通常遊技状態ST1においてスイカ役に当選した場合に準備状態ST31に移行する確率は、通常遊技状態ST1においてチェリー役に当選した場合に準備状態ST31に移行する確率よりも低く設定されている。

【1098】

抽選処理（図85）の説明に戻り、ステップS4506にてインデックス値IVに対応する判定役が設定されていなかった場合、ステップS4508にて通常遊技状態ST1ではなかった場合、ステップS4510にて今回の当選役がスイカ役ではなかった場合、又はステップS4512にて通常移行判定処理を行った場合には、ステップS4513に進む。

20

【1099】

ステップS4513及びステップS4514では、上記第4の実施形態の抽選処理（図43）におけるステップS1812及びステップS1813と同一の処理を実行して、本抽選処理を終了する。具体的には、ステップS4513にてリール停止制御用の停止情報を設定する停止情報第1設定処理を実行し、ステップS4514にてゲーム開始コマンドをサブ側MPU152への送信対象としてセットする。これにより、今回の役の抽選処理の結果をサブ側MPU152に認識させることができる。

30

【1100】

次に、演出抽選処理について、図86（a）を参照しながら説明する。図86（a）は制御IC148にて実行される演出抽選処理を示すフローチャートである。上述したとおり、演出抽選処理は、抽選処理（図85）におけるステップS4511にて実行される。

【1101】

先ずステップS4601では、今回の当選役に対応する演出選択テーブルを主側ROM143から読み出す。主側ROM143には、チェリー役に当選した場合の演出抽選に用いられるチェリー用演出選択テーブルと、スイカ役に当選した場合の演出抽選に用いられるスイカ用演出選択テーブルとが記憶されている。

【1102】

ここで、演出選択テーブルについて、図86（b）及び図86（c）を参照しながら説明する。図86（b）はチェリー用演出選択テーブルを示す図であるとともに、図86（c）はスイカ用演出選択テーブルを示す図である。

40

【1103】

図86（b）に示すように、チェリー用演出選択テーブルには、期待度報知演出として、準備状態ST31に移行する期待度が高いことを示す第1期待度報知演出と、準備状態ST31に移行する期待度が中程度であることを示す第2期待度報知演出とが設定されている。そして、第1期待度報知演出には、第2ポイント値PV2として「52428」が設定されている。チェリー用演出選択テーブルを用いて行われる演出抽選において、第1期待度報知演出が行われる確率は略4/5であるとともに、第2期待度報知演出が行われ

50

る確率は略 1 / 5 である。

【1104】

図 8 6 (c) に示すように、スイカ用演出選択テーブルには、期待度報知演出として、上述した第 2 期待度報知演出と、準備状態 S T 3 1 に移行する期待度が低いことを示す第 3 期待度報知演出とが設定されている。そして、第 2 期待度報知演出には、第 2 ポイント値 P V 2 として「2 6 2 1 4」が設定されている。スイカ用演出選択テーブルを用いて行われる演出抽選において、第 2 期待度報知演出が行われる確率は略 2 / 5 であるとともに、第 3 期待度報知演出が行われる確率は略 3 / 5 である。

【1105】

このように、通常移行判定において準備状態 S T 3 1 への移行確率が比較的高いチェリー当選に対しては、準備状態 S T 3 1 に移行する期待度が高い第 1 期待度報知演出が設定されているとともに、第 1 期待度報知演出の実行確率が高く設定されている。また、通常移行判定において準備状態 S T 3 1 への移行確率が比較的低いスイカ当選に対しては、準備状態 S T 3 1 に移行する期待度が低い第 3 期待度報知演出が設定されているとともに、第 3 期待度報知演出の実行確率が高く設定されている。このため、遊技者は、第 1 期待度報知演出が実行された場合に準備状態 S T 3 1 への移行確率が高いことを把握できるとともに、第 3 期待度報知演出が実行された場合に準備状態 S T 3 1 への移行確率が低いことを把握することができる。

【1106】

演出抽選処理 (図 8 6 (a)) の説明に戻り、ステップ S 4 6 0 1 にて今回の当選役に対応する演出選択テーブルを読み出した後、ステップ S 4 6 0 2 では、主側 R A M 1 4 4 における第 2 乱数用領域に記憶されている第 2 乱数に対してステップ S 4 6 0 1 にて読み出した演出選択テーブルに設定されている第 2 ポイント値 P V 2 を加算して第 2 判定値 D V 2 を算出する。そして、ステップ S 4 6 0 3 では、ステップ S 4 6 0 2 にて算出した第 2 判定値 D V 2 を用いて演出抽選実行処理を行う。当該演出抽選実行処理では、第 2 判定値 D V 2 が「6 5 5 3 5」を超えているか否かについて判定する。

【1107】

ここで、ステップ S 4 6 0 2 のタイミングにおいて、第 2 乱数用領域に記憶されている数値情報は、前回の遊技回にて取得された第 2 乱数の数値情報、及び直前のメイン処理にて取得された第 2 乱数の数値情報のいずれかである。ステップ S 4 6 0 2 のタイミングにおいて第 2 乱数用領域に記憶されている第 2 乱数が取得されたタイミングは、今回の遊技回において取得されて役の抽選処理に用いられた第 1 乱数の取得タイミング、及び今回の遊技回において取得されて通常移行判定に用いられた第 3 乱数の取得タイミングとは同期しないタイミングであるとともに、十分な更新時間が確保されているタイミングである。

【1108】

演出抽選処理 (図 8 6 (a)) の説明に戻り、チェリー用演出選択テーブルを読み出している場合において、第 2 判定値 D V 2 が「6 5 5 3 5」を超えた場合には第 1 期待度報知演出が実行対象の演出となるとともに、第 2 判定値 D V 2 が「6 5 5 3 5」を超えなかった場合には第 2 期待度報知演出が実行対象の演出となる。また、スイカ用演出選択テーブルを読み出している場合において、第 2 判定値 D V 2 が「6 5 5 3 5」を超えた場合には第 2 期待度報知演出が実行対象の演出となるとともに、第 2 判定値 D V 2 が「6 5 5 3 5」を超えなかった場合には第 3 期待度報知演出が実行対象の演出となる。

【1109】

演出抽選実行処理を行った後、ステップ S 4 6 0 4 では、ステップ S 4 6 0 3 にて実行対象となった期待度報知演出を実行するための期待度演出コマンドをサブ側 M P U 1 5 2 への送信対象としてセットする。続くステップ S 4 6 0 5 では、今回選択された期待度報知演出を実行する演出実行期間の長さに関するデータを読み出す。演出実行期間の長さは、主側 R O M 1 4 3 において、各期待度報知演出に対応させて記憶されている。

【1110】

続くステップ S 4 6 0 6 では、ステップ S 4 6 0 5 にて読み出した演出実行期間に基づ

10

20

30

40

50

いて待機期間延長処理を実行して、本演出抽選処理を終了する。待機期間延長処理では、今回選択された期待度報知演出が終了するまで、上記第9の実施形態において説明した通常処理（図77）のステップS3803にて設定した待機期間を延長する。これにより、期待度報知演出が終了した後にストップボタン42～44の操作を有効とすることができる。

【1111】

次に、AT用処理について図87を参照しながら説明する。図87は、制御IC148にて実行されるAT用処理を示すフローチャートである。上記第4の実施形態において既に説明したとおり、AT用処理は、上記第4の実施形態にて既に説明した遊技終了時の対応処理（図46）におけるステップS1906にて実行される。

10

【1112】

先ずステップS4701では、AT状態カウンタの値が「0」であるか否かについて判定する。上記第4の実施形態において既に説明したとおり、AT状態カウンタとは、AT状態ST3における準備状態ST31に移行する場合に継続可能ゲーム数が設定されるとともに、継続可能ゲーム数が追加される場合に追加されるゲーム数が加算されるカウンタである。AT状態カウンタの値が「0」である場合には非AT状態であることを意味するとともに、AT状態カウンタの値が「0」でない場合にはAT状態ST3であり継続可能ゲーム数が残っていることを意味する。

【1113】

ステップS4701にてAT状態カウンタの値が「0」であった場合には、ステップS4702にて移行当選フラグに「1」が設定されているか否かについて判定する。移行当選フラグに「1」が設定されている場合には、通常移行判定処理（抽選処理（図85））におけるステップS4512にて準備状態ST31への移行に当選したことを意味する。

20

【1114】

ステップS4702にて移行当選フラグに「1」が設定されていた場合（ステップS4702：YES）には、ステップS4703にて移行当選フラグを「0」クリアし、ステップS4704にてAT状態カウンタに継続可能ゲーム数として「30」を設定する。

【1115】

ステップS4704にて継続可能ゲーム数を設定した後、ステップS4705では準備状態フラグに「1」を設定し、ステップS4706では準備状態コマンドをサブ側MPU152への送信対象としてセットして、本AT用処理を終了する。サブ側MPU152は、当該準備状態コマンドを受信することにより、遊技者に対してAT状態ST3の準備状態ST31が開始されることを報知するタイミングを把握することができる。一方、ステップS4702にて移行当選フラグに「1」が設定されていなかった場合にはそのまま本AT用処理を終了する。上記第4の実施形態において既に説明したとおり、準備状態フラグとは、AT状態ST3の準備状態ST31に移行した場合に「1」が設定されるとともに、AT状態ST3のベース状態ST32（図47）に移行した場合に「0」クリアされるフラグである。上記第4の実施形態における遊技終了時の対応処理（図46）にて既に説明したとおり、第2RTモードへの昇格が成立した場合に準備状態ST31からベース状態ST32への移行が発生して、準備状態フラグが「0」クリアされる。

30

40

【1116】

AT用処理（図87）の説明に戻り、ステップS4701にてAT状態カウンタの値が「1」以上であった場合には、継続可能ゲーム数が「1」以上残っているAT状態ST3であることを意味する。この場合、ステップS4707にて準備状態フラグが「0」であるか否かについて判定する。ステップS4707にて準備状態フラグが「0」である場合には、AT状態ST3の準備状態ST31からベース状態ST32となり、1ゲーム毎に継続可能ゲーム数が「1」減算されていく状態となっていることを意味するため、ステップS4708にてAT状態カウンタから「1」を減算する。そして、ステップS4709にてスイカ当選となっているか否かについて判定する。

【1117】

50

ステップS4707にて準備状態フラグに「1」が設定してあり、AT状態ST3の準備状態ST31であると判定した後、又はステップS4709にてスイカ当選でないと判定した後、ステップS4710にてチェリー当選となったか否かについて判定する。

【1118】

ステップS4710にてチェリー当選となっていた場合には、ステップS4711にてAT状態カウンタに「30」を加算し、ステップS4712にてサブ側MPU152に対して加算コマンドを送信して、本AT用処理を終了する。サブ側MPU152は、当該加算コマンドを受信することにより、遊技者に対してAT状態ST3の継続可能ゲーム数に加算が行われたことを報知するための演出を行うタイミングを把握することができる。

【1119】

ステップS4710にてチェリー当選となっていなかった場合には、ステップS4713にてAT状態カウンタに設定されている継続可能ゲーム数が「0」であるか否かについて判定する。継続可能ゲーム数が残っていない場合（ステップS4713：YES）には、ステップS4714にてサブ側MPU152に対してAT状態終了コマンドを送信して、本AT用処理を終了する。サブ側MPU152は、当該AT状態終了コマンドを受信することにより、遊技者に対してAT状態ST3が終了したことを報知するための演出を行うタイミングを把握することができる。一方、ステップS4713にて継続可能ゲーム数が残っている場合にはそのまま本AT用処理を終了する。

【1120】

また、ステップS4709にてスイカ当選となっていた場合には、ステップS4715にて、上記第4の実施形態におけるAT用処理（図48）にて既に説明したスイカ当選時処理を実行して、本AT用処理を終了する。上記第4の実施形態において既に説明したとおり、スイカ当選時処理では加算抽選が行われ、当該加算抽選にて当選結果となった場合には、AT状態カウンタに「30」が加算される。加算抽選において当選結果となる確率は1/3に設定されている。加算抽選において外れ結果となった場合、AT状態カウンタが「0」でない場合にはそのまま本スイカ当選時処理を終了するとともに、AT状態カウンタが「0」である場合にはサブ側MPU152に対してAT状態終了コマンドを送信して、本スイカ当選時処理を終了する。

【1121】

以上詳述した本実施形態によれば、以下の優れた効果を奏する。

【1122】

一の遊技回において、役の抽選処理に用いられる第1乱数、及び通常移行判定に用いられる第3乱数が今回の遊技回において取得される数値情報であるのに対して、演出抽選処理に用いられる第2乱数は、前回の遊技回において取得された数値情報、及び今回の遊技回が始まる前に実行されたメイン処理の中で取得された数値情報のいずれかである。このため、第2乱数を第1乱数及び第3乱数とは同期しない数値情報とすることができる。

【1123】

また、今回の遊技回における第1乱数の取得タイミング、及び今回の遊技回における第3乱数の取得タイミングは、前回の遊技回における第2乱数の取得タイミングから十分に更新時間が確保された後のタイミングである。このため、今回の遊技回で取得された第1乱数を利用する役の抽選処理の結果、及び今回の遊技回で取得された第3乱数を利用する通常移行判定の結果と、前回の遊技回で取得された第2乱数を利用する演出抽選処理の結果との組合せが偏った組合せとなることを回避できる。このような第2乱数を用いて演出抽選を実行することにより、実行可能な演出のバリエーションを増やし、遊技の興趣向上を図ることができる。

【1124】

＜第14の実施形態の別形態＞

・上述した第14の実施形態において、通常移行判定に用いられる第3乱数の取得タイミングは通常移行判定処理の実行タイミングに限られない。例えば、リール32L、32M、32Rの停止が完了したタイミング（第9の実施形及び第10の実施形態）、ストッ

10

20

30

40

50

ボタン 4 2 ~ 4 4 が操作されたタイミング（第 1 1 の実施形態）、待機期間が終了したタイミング（第 1 2 の実施形態）、遊技媒体の払出しが終了したタイミング（第 1 3 の実施形態）、及びクレジットカウンタへの加算が終了したタイミング（第 1 3 の実施形態）などにおいて、第 3 乱数が主側 R A M 1 4 4 に記憶され、次の遊技回において当該第 3 乱数を用いて通常移行判定が実行される構成としてもよい。事前に取得された第 3 乱数を用いて通常移行判定が実行される構成とすることにより、通常移行判定処理内で受信用待機時間が経過するまで待機する処理を省略して、通常移行判定に要する時間を短縮することができる。

【1 1 2 5】

・上述した第 1 4 の実施形態において、過去に行われた複数回の遊技回にて取得された数値情報を利用して演出抽選及び通常移行判定を実行する構成としてもよい。例えば、1 つ前の遊技回にて取得された数値情報を用いて演出抽選が行われるとともに、2 つ前の遊技回にて取得された数値情報を用いて通常移行判定が行われる構成としてもよい。具体的には、主側 R A M 1 4 4 は、第 9 の実施形態の別形態にて既に説明した前回分記憶領域と前々回分記憶領域とを備えている。制御 I C 1 4 8 は、前回分記憶領域に記憶されている数値情報を第 2 乱数として用いて演出抽選処理（図 8 6（a））を実行するとともに、前々回分記憶領域に記憶されている数値情報を第 3 乱数として用いて通常移行判定処理（抽選処理（図 8 5）におけるステップ S 4 5 1 2）を実行する。このように、第 2 乱数を取得するタイミング及び第 3 乱数を取得するタイミングを異なる遊技回における同じ処理タイミングとすることにより、各遊技回において第 2 乱数を取得するための処理と第 3 乱数を取得するための処理とを個別に実行することなく、各遊技回において 2 つの異なる数値情報（第 2 乱数及び第 3 乱数）を利用可能とすることができる。

【1 1 2 6】

<他の実施形態>

なお、上述した実施形態の記載内容に限定されず、本発明の趣旨を逸脱しない範囲内で種々の変形改良が可能である。例えば以下のように変更してもよい。ちなみに、以下の別形態の構成を、上記実施形態の構成に対して、個別に適用してもよく、組み合わせで適用してもよい。

【1 1 2 7】

（1）上述した第 1 の実施形態～第 3 の実施形態及び第 8 の実施形態において、コントロール回路 1 0 3、3 0 3 がプログラムを利用して処理を実行する C P U 1 1 4、3 0 4 を備えている構成に代えて、コントロール回路 1 0 3、3 0 3 がプログラムを利用しないハード回路である構成としてもよい。

【1 1 2 8】

例えば、上述した第 1 の実施形態において、ハード回路であるコントロール回路にはスタート検出センサ 4 1 a から出力される検知信号 S G 1 と、制御 I C 1 4 8 から出力される信号とが入力される構成とする。コントロール回路は内部に 0. 1 μ s 単位で時間をカウントすることが可能なタイマカウンタを備えている。コントロール回路内では、当該コントロール回路に入力されている検知信号 S G 1 が L O W 状態から H I 状態に立ち上がった場合にタイマカウンタによるカウントが開始される。当該タイマカウンタによるカウントは、コントロール回路に入力されている検知信号 S G 1 が H I 状態から L O W 状態に立ち下がった場合、又はタイマカウンタが 1 2. 8 μ s までカウントした場合に停止して、リセットされる。

【1 1 2 9】

コントロール回路内でタイマカウンタが 1 2. 8 μ s までカウントした場合には、ラッチレジスタ 1 0 2 に対してラッチ信号が送信されて乱数カウンタ 1 0 5 に記憶されている数値情報がラッチレジスタ 1 0 2 に書き込まれる。また、同じタイミングでコントロール回路から制御 I C 1 4 8 の入力端子 T A 2 に対して出力されている信号が L O W 状態から H I 状態に立ち上がり、ラッチ済みステータス 1 1 3 に「1」が設定された状態となる。コントロール回路から制御 I C 1 4 8 の入力端子 T A 2 に対して出力されているラッチ済

みステータス 1 1 3 の状態を表す信号は、制御 I C 1 4 8 がコントロール回路に対してパルス信号を送信することにより、H I 状態から L O W 状態に立ち下がる。

【 1 1 3 0 】

(2) 上述した第 1 の実施形態～第 8 の実施形態において、主制御基板 1 4 1 , 2 6 1 に対して制御 I C 1 4 8 , 2 7 1 及びハード乱数回路 1 4 6 , 2 6 7 が 1 チップ化されている構成に代えて、それぞれが個別にチップ化された構成としてもよい。

【 1 1 3 1 】

(3) 上述した第 1 の実施形態～第 7 の実施形態において、遊技者によるストップボタン 4 2 ～ 4 4 の操作が行われた場合に、ラッチ済みステータスを利用する処理が行われて抽選用の乱数が取得される構成としてもよい。例えば、上述した第 1 の実施形態において、ストップボタン 4 2 ～ 4 4 が押込み状態となった場合に、上述した第 1 の実施形態においてスタートレバー 4 1 が押下げ状態となった場合と同じ処理によって、制御 I C 1 4 8 がラッチレジスタ 1 0 2 から出力されている乱数の数値情報を取得する構成としてもよい。

【 1 1 3 2 】

具体的には、ストップ検出センサ 4 2 a ～ 4 4 a (図 5) から出力される操作検知信号が制御 I C 1 4 8 とコントロール側 C P U 1 1 4 とにそれぞれ入力されている。当該操作検知信号は、ストップボタン 4 2 ～ 4 4 が押込み状態となった場合に L O W 状態から H I 状態に立ち上がり、当該押込み状態が解除された場合に H I 状態から L O W 状態に戻る信号である。

【 1 1 3 3 】

コントロール側 C P U 1 1 4 は、ステップボタン 4 2 ～ 4 4 の押込み状態となり、当該押込み状態が 1 2 . 8 μ s に亘って継続された場合にラッチレジスタ 1 0 2 に対してラッチ信号を送信するとともに、ラッチ済みステータス 1 1 3 に「 1 」を設定する。これにより、乱数カウンタ 1 0 5 で更新された数値情報がラッチレジスタ 1 0 2 に記憶されるとともに、当該数値情報が制御 I C 1 4 8 に向けて出力されている状態となる。

【 1 1 3 4 】

制御 I C 1 4 8 は、当該制御 I C 1 4 8 に入力されている操作検知信号が L O W 状態から H I 状態にたちあがること、及びラッチ済みステータス 1 1 3 に「 1 」が設定されていることを条件として、ラッチレジスタ 1 0 2 から出力されている数値情報を抽選用の乱数として取得する。ラッチ済みステータス 1 1 3 を利用することにより、ノイズの影響を抑えながら、ストップボタン 4 2 ～ 4 4 の操作タイミングに対応する抽選用の乱数を利用することができる。

【 1 1 3 5 】

(4) 上述した第 4 の実施形態～第 7 の実施形態のように、スタートレバー 4 1 操作の開始タイミングと終了タイミングとのそれぞれを乱数取得の契機として 2 つ以上の乱数を取得する構成とは異なり、第 1 の実施形態～第 3 の実施形態のようにスタートレバー 4 1 操作における 1 つのタイミングを契機として 1 つの乱数を取得する構成において、スタートレバー 4 1 が操作された場合に、各リール 3 2 L , 3 2 M , 3 2 R の回転を開始させる処理が、通常処理 (図 1 0) の抽選処理 (ステップ S 4 1 1) よりも先に実行される構成としてもよい。

【 1 1 3 6 】

例えば、上述した第 1 の実施形態において、通常処理 (図 1 0) のステップ S 4 1 0 にて受付禁止処理が実行された後、ステップ S 4 1 1 にて抽選処理が実行される前に、各リール 3 2 L , 3 2 M , 3 2 R の回転を開始させる回転開始処理が実行される構成としてもよい。これにより、遊技者によるスタートレバー 4 1 操作から間を置かずにゲームを開始できる。また、各リール 3 2 L , 3 2 M , 3 2 R が加速期間から定速期間に移るまでの待機時間を利用して抽選処理を実行することにより、抽選処理が原因となってストップボタン 4 2 ～ 4 4 の操作が無効となる待機時間が延びる可能性を抑えることができる。

【 1 1 3 7 】

また、スタートレバー 4 1 が操作されてから制御 I C 1 4 8 が乱数を取得するまでに所定の遅延時間が設けられている構成とするとともに、制御 I C 1 4 8 は当該所定の遅延時間が経過する前に各リール 3 2 L, 3 2 M, 3 2 R の回転を開始させる回転開始処理を実行する構成としてもよい。スタートレバー 4 1 が操作されてから制御 I C 1 4 8 が乱数を取得するまでの間に回転開始処理を行っておくことにより、遊技者によるスタートレバー 4 1 操作から間を置かずにゲームを開始できる。また、制御 I C 1 4 8 が所定の遅延時間後に抽選処理と回転開始処理との両方を実行する構成と比較して、制御 I C 1 4 8 が乱数を取得した後の処理負荷を軽減することができる。

【1138】

(5) 異常報知処理が行われた場合に、スロットマシン 1 0 のスピーカ 6 5 から断続的に異常報知音が出力される構成としてもよい。また、異常報知処理が実行される契機となった事象が継続された場合に、異常報知のレベルが上がる構成としてもよい。

【1139】

具体的な構成について、上述した第 1 の実施形態の図 5 を参照しながら説明する。サブ側 M P U 1 5 2 (図 5) には、制御 I C 1 4 8 から出力されている異常信号と異常解除信号とのそれぞれが入力されている。異常信号が L O W 状態から H I 状態に切り換わった場合に、サブ側 M P U 1 5 2 はサブ側 R A M 1 5 4 (図 5) に異常状態であることを示す異常フラグを設定し、異常解除信号が L O W 状態から H I 状態に立ち上がった場合には、サブ側 M P U 1 5 2 がサブ側 R A M 1 5 4 に設定されている異常フラグを解除する。

【1140】

制御 I C 1 4 8 から入力されている異常信号が H I 状態であるとともに、サブ側 R A M 1 5 4 に異常フラグが設定されている場合に、サブ側 M P U 1 5 2 はスピーカ 6 5 から異常報知音を出力するための処理を実行する。これにより、スタート検出センサ 4 1 a とコントロール側 C P U 1 1 4 との接続が切断された状態であることを断続的に報知することができる。

【1141】

(6) 上述した第 4 の実施形態～第 7 の実施形態において、ゲーム開始可能な状態で行われるスタートレバー 4 1 の押下げ操作において、スタートレバー 4 1 の押下げ状態が一定の時間以上に亘って継続された場合には、遊技者に対してスタートレバー 4 1 の押下げ状態を解除するように促すための報知が行われる構成としてもよい。

【1142】

具体的には、上述した第 4 の実施形態において、第 1 管理回路 4 0 3 (図 3 9) は制御 I C 1 4 8 に対して報知用信号を出力している。第 1 管理回路 4 0 3 は、当該第 1 管理回路 4 0 3 に入力されている検知信号 S G 2 が L O W 状態から H I 状態に立ち上がった場合に、タイマカウンタによる時間のカウントを開始する。第 1 管理回路 4 0 3 は、タイマカウンタが $12.8 \mu s$ をカウントした場合に第 1 ラッチレジスタ 4 0 7 に対してラッチ信号を送信するとともに、タイマカウンタが 3 秒をカウントした場合に制御 I C 1 4 8 に出力している報知用信号を L O W 状態から H I 状態に立ち上げる。

【1143】

制御 I C 1 4 8 は第 1 管理回路 4 0 3 から入力されている報知用信号が L O W 状態から H I 状態に立ち上がった場合に、サブ側 M P U 1 5 2 に対して押下げ状態の解除を促す報知の契機となるコマンドを送信する。当該コマンドを受信したサブ側 M P U 1 5 2 は、スピーカ 6 5 及び画像表示装置 6 6 を利用して押下げ状態の解除を促す報知を実行する。これにより、遊技者が意識せずにスタートレバー 4 1 の押下げ状態を継続してしまうことを防ぎ、第 2 乱数が正常なタイミングで取得される状態とすることができる。

【1144】

(7) 上述した第 1 の実施形態～第 3 の実施形態及び第 8 の実施形態において、コントロール側 C P U 1 1 4, 3 0 4 からラッチ済みステータス 1 1 3 の T 端子 1 1 3 b (図 6, 図 3 2, 図 6 6) に対してパルス信号を出力するための出力端子 T B 3 (図 6, 図 3 2, 図 6 6) と、コントロール側 C P U 1 1 4, 3 0 4 からラッチレジスタ 1 0 2 に対して

10

20

30

40

50

ラッチ信号を出力するための出力端子TB4（図6，図32，図66）と、を同一の出力端子としてもよい。

【1145】

例えば、コントロール側CPU114，304の出力端子TB3からラッチ済みステータス113のT端子113bに延びる1本の信号線がコントロール回路103，303上で2本の信号線に分岐し、分岐後の信号線の一方がラッチ済みステータス113のT端子113bに接続されるとともに、分岐後の信号線の他方がラッチレジスタ102に接続される構成とすることにより、コントロール側CPU114，304の出力端子TB4を省略することができる。

【1146】

この場合、コントロール側CPU114，304がラッチレジスタ102に対してラッチ信号を出力することにより、同じタイミングにおいてラッチ済みステータス113に「1」を設定することができる。

【1147】

（8）上述した第1の実施形態～第3の実施形態及び第8の実施形態において、コントロール側CPU114，304（図6，図32，図66）が更新回路101の乱数カウンタ105（図6，図32，図66）に記憶されている乱数の数値情報を取得可能な構成としてもよい。この場合、コントロール側CPU114，304の入力端子TB1，TB11に入力されている検知信号SG1，SG4がLOW状態からHI状態に立ち上がり、当該HI状態が12.8μs以上継続した場合に、コントロール側CPU114，304が乱数カウンタ105に記憶されている乱数の数値情報を取得してRAM116，306に記憶する。そして、制御IC148，271が乱数取得するタイミングとなった場合に、制御IC148，271はコントロール側CPU114，304から乱数の数値情報を取得することができる。

【1148】

（9）上述した第1の実施形態、第2の実施形態及び第8の実施形態において、ラッチ済みステータス113（図6，図66）に「1」が設定された後、ラッチ済みステータス113が「0」クリアされないまま特定の解除条件が成立した場合には、コントロール側CPU114，304（図6，図66）がラッチ済みステータス113を「0」クリアする構成としてもよい。例えば、ラッチ済みステータス113に「1」を設定したタイミングから一定の時間（例えば3ms又は8ms）が経過した後、ラッチ済みステータス113に「1」が設定されている場合に、ラッチ済みステータス113を「0」クリアする構成としてもよい。

【1149】

ラッチ済みステータス113に「1」が設定されている状態が3ms継続する場合、上述した第1の実施形態及び第2の実施形態において1.49ms周期で実行されるタイマ割込み処理が2回以上実行される。また、ラッチ済みステータス113に「1」が設定されている状態が8ms以上継続する場合、上述した第8の実施形態において4ms周期で実行されるタイマ割込み処理が2回以上実行される。

【1150】

コントロール側CPU114，304によってラッチ済みステータス113に「1」が設定されている状態を一定の時間に限定することにより、制御IC148がラッチ済みステータス113に「1」が設定されたことを確実に把握可能であるとともに、ノイズの影響でラッチ済みステータス113に「1」が設定された状態を早期に解消可能である構成とすることができる。この場合には、制御IC148，271がタイマ割込み処理内でラッチ済みステータス113を「0」クリアする処理を省略することができる。

【1151】

（10）上述した第1の実施形態～第3の実施形態において、コントロール側CPU114（図6，図32）は、当該コントロール側CPU114の入力端子TB1（図6，図32）に入力されている検知信号SG1がLOW状態からHI状態となり、当該HI状態

10

20

30

40

50

が12.8 μ s 継続することを条件として常にラッチ信号を送信するが、当該ラッチ信号を送信するタイミングと同じタイミングでラッチ済みステータス113のT端子113b（図6，図32）にパルス信号を送信してラッチ済みステータス113に「1」を設定するのは、開始可能フラグ144a（図5）に「1」が設定されている場合に限られる構成としてもよい。

【1152】

また、コントロール側CPU114は、当該コントロール側CPU114の入力端子TB1に入力されている検知信号SG1がLOW状態からHI状態となることを条件としてラッチ信号を送信するが、当該検知信号SG1のHI状態が12.8 μ s 継続することを1つの条件としてラッチ済みステータス113に「1」を設定する構成としてもよい。これにより、12.8 μ s 未満のノイズの影響を抑えながら、遊技者がスタートレバー41を操作したタイミングとラッチレジスタ102（図6，図32）に乱数が書き込まれるタイミングとのずれを小さくすることができる。

【1153】

（11）スタートレバー41を押下げる操作が開始されることを契機として第1乱数を取得するための処理が実行されるとともに、スタートレバー41を押下げる操作が終了することを契機として第2乱数を取得するための処理が実行される上記第4の実施形態～第7の実施形態において、制御IC148が第1乱数の数値情報を取得した後、一定の時間が経過しても第2開始指令フラグ144hに「1」が設定されない場合には、役の抽選処理において第2チェリー当選とならない第2乱数の数値情報を制御IC148が取得する構成としてもよい。上述した第4の実施形態の通常処理（図42）を例として、以下に具体的に説明する。なお、上述した第4の実施形態の通常処理（図42）と同一の構成については説明を省略する。

【1154】

制御IC148は、ステップS1707にて第1乱数の数値情報を取得した後、ステップS1708にて第1開始指令フラグ144gを「0」クリアする前に、上限タイマによるカウントダウンを開始する。当該上限タイマがカウントする時間の長さは主側RAM144内に予め設定されている。上限タイマがカウントする時間の長さは、遊技者がスタートレバー41の操作を開始してから各ストップボタン42～44を押せるようになるまでの時間が長くなり過ぎないように設定されている時間である。当該上限タイマでカウントダウンされる時間の具体的な値は本スロットマシン10の設計段階で把握される。

【1155】

制御IC148は、通常処理（図42）のステップS1712にて加算用乱数の数値情報を取得した後、上限タイマによるカウントダウンが終了しているか否かについての判定を行う。制御IC148は、上限タイマによるカウントダウンが終了していない場合には、ステップS1713に進み、第2開始指令フラグ144hに「1」が設定されるまで待機する。このとき、制御IC148は、上限タイマによるカウントダウンが終了しているか否かの判定と、ステップS1713における第2開始指令フラグ144hに「1」が設定されているか否かの判定と、のそれぞれを繰り返す。

【1156】

そして、上限タイマによるカウントダウンが終了する前に、第2開始指令フラグ144hに「1」が設定された場合（ステップS1713：YES）には、その後に行われるステップS1715にて、制御IC148は第2乱数の数値情報を取得する。一方、上限タイマによるカウントダウンが終了するタイミングにおいて、第2開始指令フラグ144hに「1」が設定されなかった場合には、その後に行われるステップS1715にて制御IC148は外れ用の数値情報を取得する。

【1157】

当該外れ用の数値情報は予め主側ROM143に記憶されている数値情報であり、ステップS1707にて取得した第1乱数の数値情報と当該外れ用の数値情報とを用いて行われる役の抽選処理（図43）において、第2チェリー当選にはならないように設定されて

10

20

30

40

50

いる数値情報である。

【1158】

このように、制御IC148が第1乱数の数値情報を取得してから一定の時間が経過しても第2開始指令フラグ144hに「1」が設定されない場合には、制御IC148が外れ用の数値情報を取得してステップS1714以降の処理に進むことにより、スタートレバー41の押下げ操作が長時間継続される場合のように、HI状態に立ち上がった検知信号SG2の立ち下がりが長時間検出されない場合においても、ゲームを開始させることができる。この場合に、第2チェリー役には当選しない抽選結果とすることにより、故意にスタートレバー41の押下げる遊技者が通常の操作を行う遊技者よりも有利な遊技結果を得ることがないようにすることができる。

10

【1159】

(12) 検知信号SG2 (図39) の立ち上がりを一の条件として1つ目の乱数を取得した後、当該検知信号SG2の立ち下がりを一の条件として2つ目の乱数を取得する上記第4の実施形態～第7の実施形態において、ラッチレジスタ102, 407～409 (図39, 図60, 図61) に乱数の数値情報が書き込まれるタイミングに同期してラッチ済みステータスに「1」が設定される構成とするとともに、当該ラッチ済みステータスに「1」が設定されていることを一の条件として制御IC148によりラッチレジスタ102, 407～409に記憶されている乱数の数値情報が取得される構成としてもよい。上述した第4の実施形態を例として、以下に具体的に説明する。なお、上述した第4の実施形態と同一の構成については説明を省略する。

20

【1160】

第1管理回路403 (図39) は第1ラッチ済みステータスを備えており、当該第1ラッチ済みステータスの状態が制御IC148に対して出力されている構成とするとともに、第2管理回路404 (図39) は第2ラッチ済みステータスを備えており、当該第2ラッチ済みステータスの状態が制御IC148に対して出力されている構成とする。ここで、第1ラッチ済みステータスは第1ラッチレジスタ407に乱数が書き込まれるタイミングに同期して「1」が設定される記憶領域であるとともに、第2ラッチ済みステータスは第2ラッチレジスタ408に乱数が書き込まれるタイミングに同期して「1」が設定される記憶領域である。

【1161】

制御IC148 (図39) は開始指令設定処理 (図41) において、開始可能フラグ144a (図39) に「1」が設定されていること、制御IC148に入力されている検知信号SG2の立ち上がりが検出されたこと、及び第1ラッチ済みステータスに「1」が設定されていることを条件として第1開始指令フラグ144g (図39) に「1」を設定するとともに、第1ラッチ済みステータスを「0」クリアするための信号を出力する。

30

【1162】

また、制御IC148は開始指令設定処理において、開始可能フラグ144aに「1」が設定されていること、制御IC148に入力されている検知信号SG2の立ち下がりが検出されたこと、及び第2ラッチ済みステータスに「1」が設定されていることを条件として第2開始指令フラグ144h (図39) に「1」を設定するとともに、第2ラッチ済みステータスを「0」クリアするための信号を出力する。

40

【1163】

これにより、遊技者によりスタートレバー41が操作された場合に、今回の操作開始を契機として第1ラッチレジスタ407 (図39) に書き込まれた乱数の数値情報を第1乱数とすることができるとともに、今回の操作終了を契機として第2ラッチレジスタ408 (図39) に書き込まれた乱数の数値情報を第2乱数とすることができる。

【1164】

一方、スタート検出センサ41aから出力されている検知信号SG2が立ち上がった後、当該検知信号SG2の立ち上がりから12.8μsが経過する前に開始指令設定処理 (図41) の実行タイミングとなり、第1乱数が今回のスタートレバー41操作の以前に第

50

1 ラッチレジスタ407に書き込まれた古い乱数の数値情報となるタイミングでは、制御IC148による第1乱数の取得が行われない。この場合には、今回のスタートレバー41の操作を契機としてゲームが開始されない。

【1165】

また、スタート検出センサ41aから出力されている検知信号SG2が立ち下がった後、当該検知信号SG2の立ち下がりから12.8μsが経過する前に開始指令設定処理(図41)の実行タイミングとなり、第2乱数が今回のスタートレバー41操作の以前に第2ラッチレジスタ408に書き込まれた古い乱数の数値情報となる場合には、第2乱数として外れ用の数値情報が取得される。当該外れ用の数値情報は予め主側ROM143に記憶されている数値情報であり、第1乱数の数値情報と当該外れ用の数値情報とを用いて行われる役の抽選処理(図43)において、第2チェリー当選にはならないように設定されている数値情報である。

10

【1166】

このように、第1ラッチ済みステータスに「1」が設定されていることを一の条件として制御IC148が第1乱数を取得するとともに、第2ラッチ済みステータスに「1」が設定されていることを一の条件として制御IC148が第2乱数を取得する構成とすることにより、各ゲームで行われる抽選に利用される第1乱数及び第2乱数の両方が今回のスタートレバー41の操作に対応した乱数となる確率を高め、遊技者によるスタートレバー41の操作タイミングを遊技結果に大きく反映させることができる。

【1167】

また、スタート検出センサ41aから出力されている検知信号SG2が立ち下がった後、当該検知信号SG2の立ち下がりから12.8μsが経過する前に開始指令設定処理(図41)の実行タイミングとなる場合には、次の開始指令設定処理において再度第2ラッチ済みステータスの状態についての判定を実行する構成としてもよい。再度の判定において、第2ラッチ済みステータスに「1」が設定されている場合には第2ラッチレジスタ408に記憶されている今回の数値情報が第2乱数として取得されるとともに、第2ラッチ済みステータスに「1」が設定されていない場合には外れ用の数値情報が第2乱数として取得される。これにより、遊技者に不利にならない態様で、各ゲームで行われる抽選に利用される第1乱数及び第2乱数の両方が今回のスタートレバー41の操作に対応した乱数となる確率を高めることができる。

20

30

【1168】

(13) 上述した第4の実施形態～第7の実施形態において、第1乱数が取得された後、第2乱数が取得されるまでの間に回転開始処理が実行される構成に代えて、第2乱数が取得された後に回転開始処理が実行される構成としてもよい。ここで、回転開始処理とは、リール32L、32M、32R(図3)の回転を開始させるための処理である。

【1169】

(14) 外枠に開閉可能に支持された遊技機本体に貯留部及び取込装置を備え、貯留部に貯留されている所定数の遊技球が取込装置により取り込まれた後にスタートレバーが操作されることによりリールの回転を開始する、パチンコ機とスロットマシンとが融合された遊技機にも、本発明を適用できる。

40

【1170】

＜上記実施形態から抽出される発明群について＞

以下、上述した実施形態から抽出される発明群の特徴について、必要に応じて効果等を示しつつ説明する。なお以下においては、理解の容易のため、上記実施形態において対応する構成を括弧書き等で適宜示すが、この括弧書き等で示した具体的構成に限定されるものではない。

【1171】

＜特徴A群＞

特徴A1. 数値情報を更新する数値更新手段(更新回路101)と、

第1取得契機(コントロール側CPU114の入力端子TB1に入力されている検知信

50

号SG1の立ち上がり、コントロール側CPU304の入力端子TB11に入力されている検知信号SG4の立ち上がり)が発生したことに基づいて、前記数値更新手段により更新された数値情報を取得記憶手段(ラッチレジスタ102)に記憶させる記憶実行手段(コントロール回路103におけるステップS707の処理を実行する機能、コントロール回路103におけるステップS1010の処理を実行する機能、コントロール回路103におけるステップS1509の処理を実行する機能)と、

第2取得契機(制御IC148の入力端子TA1に入力されている検知信号SG1の立ち上がり、制御IC271の入力端子TA1に入力されている検知信号SG4の立ち上がり)が発生したことに基づいて、前記取得記憶手段に記憶されている数値情報を利用した特別処理を実行する制御手段(制御IC148におけるステップS503～ステップS509の処理を実行する機能、制御IC271におけるステップS3302～ステップS3312の処理を実行する機能)と、
を備えた遊技機において、

前記記憶実行手段は、前記第1取得契機が発生して前記取得記憶手段に前記数値情報を記憶させた場合に取得済み情報(ラッチ済みステータス113)を設定する情報設定手段(コントロール側CPU114におけるステップS708の処理を実行する機能、コントロール側CPU114におけるステップS1010の処理を実行する機能、コントロール側CPU114におけるステップS1510の処理を実行する機能)を備え、

前記制御手段は、前記第2取得契機が発生した場合において前記取得済み情報が設定されていることを少なくとも一の条件として前記特別処理を実行することを特徴とする遊技機。

【1172】

特徴A1によれば、制御手段は取得済み情報が設定されていることを条件として特別処理を行う構成である。これにより、制御手段が行う特別処理を常に第1取得契機で取得記憶手段に記憶された数値情報を利用した特別処理とすることができ、制御手段が行う特別処理に第1取得契機で取得記憶手段に記憶された数値情報以外の数値情報が利用される事態を回避することができる。

【1173】

特徴A2. 前記第1取得契機は、所定事象(スタート検出センサ41aから出力されている検知信号SG1がLOW状態からHI状態に立ち上がる事象、作動口入賞検知センサ245から出力されている検知信号SG4がLOW状態からHI状態に立ち上がる事象)の発生に対応する状況が所定期間(例えば12.8μs)継続した場合に発生し、

前記第2取得契機は、監視タイミング(制御IC148においてタイマ割込み処理が行われるタイミング)となった場合において前記所定事象の発生に対応する状況(ゲーム開始可能な期間)となっている場合に発生することを特徴とする特徴A1に記載の遊技機。

【1174】

特徴A2によれば、監視タイミングとなり、第2取得契機が発生した場合に実行される特別処理で利用される数値情報を、所定事象が所定期間継続することによる第1取得契機の発生に基づいて記憶される数値情報とすることができ、

【1175】

特徴A3. 前記記憶実行手段は、前記第1取得契機が発生した場合、前記取得済み情報が既に設定されている状況であっても前記数値更新手段により更新された数値情報を前記取得記憶手段に記憶させることを特徴とする特徴A1又はA2に記載の遊技機。

【1176】

特徴A3によれば、取得記憶手段に記憶される数値情報を最新の第1取得契機の発生に基づいて記憶された数値情報とすることにより、制御手段が特別処理で使用する数値情報を最新の第1取得契機に基づくものとする事ができる。

【1177】

特徴A4. 前記制御手段は、

監視タイミング（制御 I C 1 4 8 においてタイマ割込み処理が実行されるタイミング）となる度に前記第 2 取得契機が発生したか否かを判定する判定手段（制御 I C 1 4 8 におけるステップ S 3 0 2～ステップ S 3 0 4 の処理を実行する機能、制御 I C 1 4 8 におけるステップ S 8 0 3～ステップ S 8 0 5 の処理を実行する機能、制御 I C 2 7 1 におけるステップ S 3 5 0 2～ステップ S 3 5 0 4 の処理を実行する機能）と、

当該判定手段により前記第 2 取得契機が発生していると判定された場合において前記取得済み情報が設定されていることを少なくとも一の条件として前記特別処理を実行する手段（制御 I C 1 4 8 におけるステップ S 3 0 6 の処理を実行する機能、制御 I C 1 4 8 におけるステップ S 4 0 7～ステップ S 4 1 1 の処理を実行する機能、制御 I C 2 7 1 におけるステップ S 3 3 0 2～ステップ S 3 3 0 4 の処理を実行する機能、制御 I C 2 7 1 におけるステップ S 3 5 0 7 及びステップ S 3 5 0 8 の処理を実行する機能）と、

前記監視タイミングにおいて前記判定手段により前記第 2 取得契機が発生していないと判定されたものの前記取得済み情報が設定されている場合、当該取得済み情報の設定状態を解除する手段（制御 I C 1 4 8 におけるステップ S 3 1 5 の処理を実行する機能、制御 I C 1 4 8 におけるステップ S 8 0 9 の処理を実行する機能、制御 I C 2 7 1 におけるステップ S 3 5 1 0 の処理を実行する機能）と、

を備えていることを特徴とする特徴 A 1 乃至 A 3 のいずれか 1 に記載の遊技機。

【1178】

特徴 A 4 によれば、監視タイミングにおいて第 2 取得契機の発生は確認されなかったが取得済み情報は設定されていた場合には、当該取得済み情報の設定を解除する構成である。当該構成では、監視タイミングにおいて、第 2 取得契機の発生と取得済み情報の設定とが両方確認されるまで特別処理が行われない。これにより、制御手段が最新の第 1 取得契機に基づく数値情報以外の数値情報を利用して特別処理を実行する可能性を低減することができる。

【1179】

特徴 A 5．前記取得済み情報が設定されている状況において前記制御手段により前記取得記憶手段に記憶されている数値情報が利用された場合、前記取得済み情報の設定状態を解除する第 1 解除手段（制御 I C 1 4 8 におけるステップ S 3 0 8 の処理を実行する機能、制御 I C 1 4 8 におけるステップ S 8 0 9 の処理を実行する機能、コントロール側 C P U 1 1 4 におけるステップ S 1 5 1 5 の処理を実行する機能、制御 I C 2 7 1 におけるステップ S 3 5 1 0 の処理を実行する機能）と、

前記取得済み情報が設定されている状況において特定期間（例えば 5 m s）が経過しても前記第 1 解除手段により前記取得済み情報の設定状態が解除されない場合、当該取得済み情報の設定状態を解除する第 2 解除手段（コントロール側 C P U 1 1 4 におけるステップ S 1 5 1 7 の処理を実行する機能）と、

を備えていることを特徴とする特徴 A 1 乃至 A 4 のいずれか 1 に記載の遊技機。

【1180】

特徴 A 5 によれば、ノイズ等が原因となって設定された取得済み情報を特定期間後に解除することにより、ノイズ等が原因となって制御手段が第 1 取得契機の発生に基づかない数値情報を利用して特別処理を実行する可能性を低減することができる。

【1181】

特徴 A 6．前記制御手段は、

監視タイミング（制御 I C 1 4 8 においてタイマ割込み処理が実行されるタイミング）となる度に前記第 2 取得契機が発生したか否かを判定する判定手段（制御 I C 1 4 8 におけるステップ S 3 0 2～ステップ S 3 0 4 の処理を実行する機能、制御 I C 1 4 8 におけるステップ S 8 0 3～ステップ S 8 0 5 の処理を実行する機能、制御 I C 2 7 1 におけるステップ S 3 5 0 2～ステップ S 3 5 0 4 の処理を実行する機能）と、

当該判定手段により前記第 2 取得契機が発生していると判定された場合において前記取得済み情報が設定されていることを少なくとも一の条件として前記特別処理を実行する制御実行手段（制御 I C 1 4 8 におけるステップ S 3 0 6 の処理を実行する機能、制御 I C

10

20

30

40

50

148におけるステップS407～ステップS411の処理を実行する機能、制御IC271におけるステップS3302～ステップS3304の処理を実行する機能、制御IC271におけるステップS3507及びステップS3508の処理を実行する機能）と、を備え、

当該制御実行手段は、所定の前記監視タイミングにおいて前記判定手段により前記第2取得契機が発生していると判定されたものの前記取得済み情報が設定されていない場合、その次の前記監視タイミングにおいて前記取得済み情報が設定されていることを少なくとも一の条件として前記特別処理を実行することを特徴とする特徴A1乃至A5のいずれか1に記載の遊技機。

【1182】

10

特徴A6によれば、監視タイミングにおいて第2取得契機が発生したと判定したものの、取得済み情報が設定されていなかった場合には、制御手段はその次の監視タイミングにおいて取得済み情報が設定されていることを1つの条件として特別処理を実行する構成である。これにより、第2取得契機が発生した後、第1取得契機の発生に基づいて取得済み情報が設定されるまでの間に監視タイミングとなった場合に、制御手段は今回の第2取得契機の発生を無効とせずに第1取得契機の発生に基づいた特別処理を実行することができる。

【1183】

特徴A7. 前記制御実行手段は、所定の前記監視タイミングにおいて前記判定手段により前記第2取得契機が発生していると判定されたものの前記取得済み情報が設定されていない場合、その次の前記監視タイミングにおいて前記判定手段により前記第2取得契機が発生していないと判定された場合であっても前記取得済み情報が設定されていることを少なくとも一の条件として前記特別処理を実行する特徴A6に記載の遊技機。

20

【1184】

特徴A7によれば、1回目の監視タイミングの後、2回目の監視タイミングが発生するまでの間に新たな第2取得契機が発生しなくても、2回目の監視タイミングにおいて1回目の監視タイミングで把握した第2取得契機の発生に基づく特別処理を実行することができる。これにより、第2取得契機が発生した後、第1取得契機の発生に基づいて取得済み情報が設定されるまでの間に監視タイミングとなった場合に、制御手段は今回の第2取得契機の発生を無効とせずに第1取得契機の発生に基づいた特別処理を実行することができる。

30

【1185】

特徴A8. 前記制御手段は、前記第2取得契機が発生しているものの前記取得済み情報が設定されていない状況が所定回数（例えば3回）発生した場合、所定処理を実行する所定処理実行手段（制御IC148におけるステップS312の処理を実行する機能、制御IC148におけるステップS903の処理を実行する機能、制御IC148におけるステップS1309の処理を実行する機能、制御IC271におけるステップS3603の処理を実行する機能）を備えていることを特徴とする特徴A1乃至A7のいずれか1に記載の遊技機。

【1186】

40

特徴A8によれば、第2取得契機が発生しても取得済み情報が設定されない状態が繰り返される場合に所定処理を実行することにより、異常状態を解消して第2取得契機の発生が無効化されない状態とすることができる。

【1187】

特徴A9. 前記所定処理実行手段は、前記所定処理として、異常報知（制御IC148におけるステップS312の処理、制御IC148におけるステップS903の処理、制御IC148におけるステップS1309の処理、制御IC271におけるステップS3603の処理）を実行するための処理を実行することを特徴とする特徴A8に記載の遊技機。

【1188】

50

特徴 A 9 によれば、異常報知を実行して遊技ホールの管理者に異常状態であることを知らせることにより、第 2 取得契機の発生が無効化される異常状態を解消することができる。

【1189】

特徴 A 10. 前記所定処理実行手段は、前記所定処理として、前記第 1 取得契機が発生していない状況であっても、前記数値更新手段により更新された数値情報が前記取得記憶手段に記憶されるようにするための処理（制御 IC 148 におけるステップ S 904 の処理を実行する機能、コントロール側 CPU 114 におけるステップ S 1001、ステップ S 1003 及びステップ S 1012 の処理）を実行することを特徴とする特徴 A 8 又は A 9 に記載の遊技機。

10

【1190】

特徴 A 10 によれば、断線等が原因で第 1 取得契機が発生しない状況となっても、取得記憶手段に記憶されている数値情報の更新を実行可能とすることができる。

【1191】

特徴 A 11. 前記所定処理実行手段は、前記所定処理として、前記記憶実行手段に取得指示情報（ラッチ指示信号）を送信し、

前記記憶実行手段は、前記取得指示信号を受信した場合、前記数値更新手段により更新された数値情報を前記取得記憶手段に記憶させることを特徴とする特徴 A 10 に記載の遊技機。

【1192】

20

特徴 A 11 によれば、制御手段が記憶実行手段に対して数値更新手段で更新された数値情報を取得記憶手段に記憶させる契機を与えることにより、第 1 取得契機が発生しなくても取得記憶手段に記憶されている数値情報を更新させることができる。

【1193】

特徴 A 12. 前記情報設定手段は、前記取得指示信号を受信したことに基づいて前記取得記憶手段に前記数値情報を記憶させた場合であっても取得済み情報を設定することを特徴とする特徴 A 11 に記載の遊技機。

【1194】

特徴 A 12 によれば、取得指示情報の受信を契機として数値更新手段で更新された数値情報を取得記憶手段に記憶させる場合においても、情報設定手段は取得済み情報を設定する構成であるため、制御手段が数値情報を利用した特別処理を実行することができる。

30

【1195】

特徴 A 13. 所定事象（スタートレバー 41 が押下げ操作されているという事象、作動口入賞検知センサ 245 に遊技球が入賞するという事象）が発生しているか否かを検知し、前記所定事象が発生していない場合には検知情報の出力状態が第 1 状態（検知信号 SG 1 の LOW 状態、検知信号 SG 4 の LOW 状態）となり前記所定事象が発生している場合には検知情報の出力状態が第 2 状態（検知信号 SG 1 の HI 状態、検知信号 SG 4 の HI 状態）となる検知手段（スタート検出センサ 41a、作動口入賞検知センサ 245）を備え、

前記第 1 取得契機は、前記検知手段の出力状態が前記第 1 状態から前記第 2 状態に切り換わった場合に発生し、

40

前記第 2 取得契機は、前記検知手段の出力状態が前記第 2 状態である場合に発生することを特徴とする特徴 A 1 乃至 A 12 のいずれか 1 に記載の遊技機。

【1196】

特徴 A 13 によれば、検知情報の出力状態が第 2 状態である場合に第 2 取得契機が発生する構成とすることにより、検知情報の出力状態が第 1 状態から第 2 状態に切り換わった場合に第 2 取得契機が発生する構成と比較して、制御手段が第 2 取得契機を把握するための処理負荷を軽減することができる。

【1197】

特徴 A 14. 前記情報設定手段は、制限状況（遊技開始可能でない状況）においては前

50

記検知手段の出力状態が前記第 1 状態から前記第 2 状態に切り換わったとしても前記取得済み情報を設定しないことを特徴とする特徴 A 1 3 に記載の遊技機。

【1198】

特徴 A 1 4 によれば、制限状況では取得済み情報を設定しない構成であるため、制限状況下で制御手段が特別処理を行うことを阻止することができる。

【1199】

特徴 A 1 5．前記制御手段により前記特別処理が実行された場合に前記制限状況となることを特徴とする特徴 A 1 4 に記載の遊技機。

【1200】

特徴 A 1 5 によれば、制御手段が特別処理を行った場合に制限状況となる構成とすることにより、特別処理の後に当該特別処理の結果に基づく処理が行われる場合に、特別処理の結果に対応する処理が終了しないうちに新たな取得済み情報が設定されて新たな特別処理が開始される事態を回避することができる。

10

【1201】

特徴 A 1 6．前記制御手段は、

前記特別処理を実行した場合に前記制限状況であることを示す情報の設定を行う手段（制御 IC 1 4 8 におけるステップ S 4 0 4 の処理、制御 IC 1 4 8 におけるステップ S 1 4 0 5 の処理を実行する機能）と、

前記制限状況が終了した場合に前記制限状況であることを示す情報の設定状態を解除する手段（制御 IC 1 4 8 におけるステップ S 4 0 9 の処理、制御 IC 1 4 8 におけるステップ S 1 4 0 8 の処理を実行する機能）と、
を備えていることを特徴とする特徴 A 1 5 に記載の遊技機。

20

【1202】

特徴 A 1 6 によれば、制御手段が制限状況であることを示す情報の設定と、当該情報の設定状態の解除と、を行う構成であるため、情報設定手段は当該情報に基づいて制限状況の開始タイミングと終了タイミングとを把握して、制限状況であるか否かを判定することができる。

【1203】

特徴 A 1 7．前記制御手段は、前記検知手段の出力状態が前記第 2 状態である場合であって前記取得済み情報が設定されていない状況が基準回数（例えば 3 回）発生したことに基づいて異常報知が実行されるようにするための処理（制御 IC 1 4 8 におけるステップ S 3 0 9 ～ステップ S 3 1 1 の処理、制御 IC 1 4 8 におけるステップ S 9 0 1 及びステップ S 9 0 2 の処理、制御 IC 1 4 8 におけるステップ S 1 3 0 6 ～ステップ S 1 3 0 9 の処理、制御 IC 2 7 1 におけるステップ S 3 6 0 1 及びステップ S 3 0 6 2 の処理）を実行する手段を備えていることを特徴とする特徴 A 1 3 乃至 A 1 6 のいずれか 1 に記載の遊技機。

30

【1204】

特徴 A 1 7 によれば、検知手段の出力状態が第 2 状態であっても取得済み情報が設定されない状態が基準回数発生した場合に、制御手段が異常報知を実行することにより、異常状態を解消することができる。

40

【1205】

特徴 A 1 8．前記特別処理が実行された場合、遊技実行手段（画像表示装置 6 6）において単位遊技が実行される構成であり、

前記記憶実行手段は、前記単位遊技の実行中は前記検知手段の出力状態が前記第 1 状態から前記第 2 状態に切り換わったとしても前記数値情報を前記取得記憶手段に記憶させない、又は前記取得済み情報が設定されないようにすることを特徴とする特徴 A 1 3 乃至 A 1 7 のいずれか 1 に記載の遊技機。

【1206】

特徴 A 1 8 によれば、記憶実行手段が、単位遊技中に数値情報を取得記憶手段に記憶させない構成においても、取得済み情報を設定しない構成においても、取得済み情報が設定

50

されないため、制御手段が単位遊技中に次の特別処理を実行してしまう可能性を低減することができる。

【1207】

なお、特徴A1～A18のいずれか1の構成に対して、特徴A1～A18、特徴B1～B7、特徴C1～C16、特徴D1～D5、特徴E1～E20、特徴F1～F6のうちいずれか1又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

【1208】

上記特徴A群の発明は、以下の課題を解決することが可能である。

【1209】

10

遊技機的一种として、パチンコ機やスロットマシン等が知られている。これらの遊技機では、制御装置において各種制御が実行されることで、遊技の進行が制御される。また、制御装置における各種制御の実行に際しては、数値情報が利用される。

【1210】

例えば、所定の抽選条件が成立したことに基づいて抽選が行われ、当該抽選の結果に応じて遊技者に特典が付与される構成が知られている。この抽選においては、所定の抽選条件が成立した際に、抽選用の数値情報を更新する更新手段から数値情報が取得され、その取得された数値情報が当選情報に対応しているか否かの判定が行われる。また、所定の取得条件が成立したことに基づいて数値情報が取得され、その数値情報を利用して行われる抽選の結果に基づいて特定の演出や報知が行われる構成も知られている。

20

【1211】

ここで、上記例示等のような遊技機においては抽選に際しての数値情報の取得が好適に行われる必要があり、この点について未だ改良の余地がある。

【1212】

<特徴B群>

特徴B1. 所定事象（スタート検出センサ41aから出力されている検知信号SG1がLOW状態からHI状態に立ち上がる事象、作動口入賞検知センサ245から出力されている検知信号SG4がLOW状態からHI状態に立ち上がる事象）が発生しているか否かを検知し、所定事象が発生していない場合には検知情報の出力状態が第1状態（検知信号SG1のLOW状態、検知信号SG4のLOW状態）となり所定事象が発生している場合

30

には検知情報の出力状態が第2状態（検知信号SG1のHI状態、検知信号SG4のHI状態）となる検知手段（スタート検出センサ41a、作動口入賞検知センサ245）と、当該検知手段の出力状態が前記第1状態から前記第2状態に切り換わったことに基づいて、特別情報（ラッチ済みステータス113）を設定する情報設定手段（コントロール側CPU114におけるステップS708の処理を実行する機能、コントロール側CPU114におけるステップS1010の処理を実行する機能、コントロール側CPU114におけるステップS1510の処理を実行する機能）と、

前記検知手段の出力状態が前記第2状態である場合であって前記特別情報が設定されている場合に特定処理を実行する制御手段（制御IC148におけるステップS503～ステップS509の処理を実行する機能、制御IC271におけるステップS3302～ステップS3312の処理を実行する機能）と、を備えていることを特徴とする遊技機。

40

【1213】

特徴B1によれば、制御手段は、情報設定手段が検知手段の出力状態が第1状態から第2状態に切り換わったことに基づいて設定する特別情報が設定されていることを確認することにより、制御手段自身が検知手段の出力状態が第1状態から第2状態に切り換わったことを把握しなくても、検知手段の出力状態が第1状態から第2状態に切り換わったことを条件として特定処理を実行することができる。

【1214】

このため、制御手段自身が検知手段の出力状態が第1状態から第2状態に切り換わるこ

50

とを監視する構成と比較して、制御手段が特定処理を実行する条件が成立したか否かについて判定するための処理負荷を軽減することができる。

【1215】

また、制御手段が検知手段の出力状態と特別情報とに基づいて特定処理を実行する構成であるため、制御手段が設定されている特別情報のみに基づいて特定処理を実行する構成と比較して、ノイズ等の影響を低減することができる。

【1216】

特徴B2．前記情報設定手段は、制限状況（遊技開始可能でない状況）においては前記検知手段の出力状態が前記第1状態から前記第2状態に切り換わったとしても前記特別情報を設定しないことを特徴とする特徴B1に記載の遊技機。

10

【1217】

特徴B2によれば、制限状況において検知手段の出力状態が第1状態から第2状態に切り換わっても特別情報が設定されないため、制限状況において制御手段が特定処理を実行する可能性を低減することができる。

【1218】

特徴B3．前記制御手段により前記特定処理が実行された場合に前記制限状況となることを特徴とする特徴B2に記載の遊技機。

【1219】

特徴B3によれば、特定処理が実行された場合に制限状況とする構成であるため、特定処理の後、当該特定処理の結果に応じた態様で行われる処理が実行されている間に、制御手段によって再度特定処理が実行される可能性を低減することができ、1回の特定処理の結果を当該特定処理後に行われる処理に反映することができる。

20

【1220】

特徴B4．前記制御手段は、

前記特定処理を実行した場合に前記制限状況であることを示す情報の設定を行う手段（制御IC148におけるステップS404の処理、制御IC148におけるステップS1405の処理を実行する機能）と、

前記制限状況が終了した場合に前記制限状況であることを示す情報の設定状態を解除する手段（制御IC148におけるステップS409の処理、制御IC148におけるステップS1408の処理を実行する機能）と、

30

を備えていることを特徴とする特徴B3に記載の遊技機。

【1221】

特徴B4によれば、特定処理が実行された場合に制限状況であることを示す情報が設定されて制限状況となるとともに、当該制限状況が終了した場合に制限状況であることを示す情報の設定状態が解除される構成である。このため、情報設定手段は当該制限状況であることを示す情報の設定状態に基づいて制限状況であるか否かの判定を行うことができる。

【1222】

特徴B5．前記制御手段は、前記検知手段の出力状態が前記第2状態である場合であって前記特別情報が設定されていない状況が基準回数（例えば3回）発生したことに基いて異常報知が実行されるようにするための処理（制御IC148におけるステップS309～ステップS311の処理、制御IC148におけるステップS901及びステップS902の処理、制御IC148におけるステップS1306～ステップS1309の処理、制御IC271におけるステップS3601及びステップS3062の処理）を実行する手段を備えていることを特徴とする特徴B1乃至B4のいずれか1に記載の遊技機。

40

【1223】

特徴B5によれば、検知手段の出力状態が第2状態でありながら特別情報が設定されない状況が基準回数発生した場合に、制御手段が異常報知を実行して異常状態を解消する契機とすることができる。

【1224】

50

特徴 B 6. 数値情報を更新する数値更新手段（更新回路 101）と、

前記検知手段の出力状態が前記第 1 状態から前記第 2 状態に切り換わったことに基づいて、前記数値更新手段により更新された数値情報を取得記憶手段（ラッチレジスタ 102）に記憶させる記憶実行手段（コントロール回路 103 におけるステップ S 707 の処理を実行する機能、コントロール回路 103 におけるステップ S 1010 の処理を実行する機能、コントロール回路 103 におけるステップ S 1509 の処理を実行する機能）と、を備え、

前記情報設定手段は、前記取得記憶手段に前記数値情報が記憶された場合に前記特別情報を設定することを特徴とする特徴 B 1 乃至 B 5 のいずれか 1 に記載の遊技機。

【1225】

特徴 B 6 によれば、取得記憶手段に数値情報が記憶された場合に特別情報が設定される構成であるため、特別情報が設定されていることを条件として行われる特定処理において利用される数値情報を、検知手段の出力状態が第 1 状態から第 2 状態に切り換わったことに基づいて更新回路から取得記憶手段に記憶された数値情報とすることができる。

【1226】

特徴 B 7. 前記特別処理が実行された場合、遊技実行手段（画像表示装置 66）において単位遊技が実行される構成であり、

前記記憶実行手段は、前記単位遊技の実行中は前記検知手段の出力状態が前記第 1 状態から前記第 2 状態に切り換わったとしても前記数値情報を前記取得記憶手段に記憶させない、又は前記取得済み情報が設定されないようにすることを特徴とする特徴 B 6 に記載の遊技機。

【1227】

特徴 B 7 によれば、検知手段の出力状態が第 1 状態から第 2 状態に切り換わっても、単位遊技中に特別情報は設定されないため、単位遊技中に制御手段が特定処理を実行する可能性を低減することができる。

【1228】

なお、特徴 B 1～B 7 のいずれか 1 の構成に対して、特徴 A 1～A 18、特徴 B 1～B 7、特徴 C 1～C 16、特徴 D 1～D 5、特徴 E 1～E 20、特徴 F 1～F 6 のうちいずれか 1 又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

【1229】

上記特徴 B 群の発明は、以下の課題を解決することが可能である。

【1230】

遊技機的一种として、パチンコ機やスロットマシン等が知られている。これらの遊技機では、制御装置において各種制御が実行されることで、遊技の進行が制御される。また、制御装置における各種制御の実行に際しては、数値情報が利用される。

【1231】

例えば、所定の抽選条件が成立したことに基づいて抽選が行われ、当該抽選の結果に応じて遊技者に特典が付与される構成が知られている。この抽選においては、所定の抽選条件が成立した際に、抽選用の数値情報を更新する更新手段から数値情報が取得され、その取得された数値情報が当選情報に対応しているか否かの判定が行われる。また、所定の取得条件が成立したことに基づいて数値情報が取得され、その数値情報を利用して行われる抽選の結果に基づいて特定の演出や報知が行われる構成も知られている。

【1232】

ここで、上記例示等のような遊技機においては抽選に際しての数値情報の取得が好適に行われる必要があり、この点について未だ改良の余地がある。

【1233】

<特徴 C 群>

特徴 C 1. 所定事象（スタートレバー 41 が押下げ状態となっている事象）が発生しているか否かを検知する検知手段（スタート検出センサ 41a）と、

10

20

30

40

50

当該検知手段の検知状態に基づき第1抽選値（第1乱数）を取得する第1取得手段（第1ラッチレジスタ407）と、

前記検知手段の検知状態に基づき第2抽選値（第2乱数）を取得する第2取得手段（第2ラッチレジスタ408）と、

少なくとも前記第1抽選値を利用した抽選及び前記第2抽選値を利用した抽選を実行する、又は少なくとも前記第1抽選値及び前記第2抽選値の両方を利用した抽選を実行する抽選実行手段（制御IC148におけるステップS1802～ステップS1812の処理を実行する機能、制御IC148におけるステップ2302～ステップS2306及びステップS2311～ステップS2315の処理を実行する機能、制御IC148におけるステップS2501～ステップS2507の処理を実行する機能）と、
を備えていることを特徴とする遊技機。

10

【1234】

特徴C1によれば、検知手段の検知状態に基づいて2つの抽選値を取得し、当該2つの抽選値を用いた抽選を実行する構成であるため、検知手段の検知状態に基づいて取得される1つの抽選値によって抽選を実行する構成と比較して、抽選により決定される遊技結果のパターンを増やすことができる。また、2つの抽選値を利用することにより、1つの抽選値を利用して行う抽選において設定可能である最も当選確率が低い役よりも更に当選確率の低い抽選結果を設定することができる。

【1235】

特徴C2．前記第1取得手段は、前記検知手段の検知状態に基づき第1取得契機（スタート検出センサ41aが出力している検知信号SG2のLOW状態からHI状態への立ち上がり）が発生した場合に前記第1抽選値を取得し、

20

前記第2取得手段は、前記検知手段の検知状態に基づき第2取得契機（スタート検出センサ41aが出力している検知信号SG2のHI状態からLOW状態への立ち下がり）が発生した場合に前記第2抽選値を取得することを特徴とする特徴C1に記載の遊技機。

【1236】

特徴C2によれば、第1取得契機が発生するタイミングと第2取得契機が発生するタイミングが異なることにより、第1取得契機で取得される第1抽選値と第2取得契機で取得される第2抽選値とが同期する可能性を低減することができる。

【1237】

30

特徴C3．前記検知手段は、前記所定事象が発生していない場合には検知情報の出力状態が第1状態（検知信号SG2のLOW状態）となり前記所定事象が発生している場合には検知情報の出力状態が第2状態（検知信号SG2のHI状態）となる構成であり、

前記第1取得契機は、前記検知手段の出力状態が前記第1状態から前記第2状態に切り換わったことに基づいて発生し、

前記第2取得契機は、前記検知手段の出力状態が前記第2状態から前記第1状態に切り換わったことに基づいて発生することを特徴とする特徴C2に記載の遊技機。

【1238】

特徴C3によれば、検知情報の出力状態が第1状態から第2状態に切り換わったことに基づいて第1抽選値が取得され、検知情報の出力状態が第2状態から第1状態に切り換わったことに基づいて第2抽選値が取得される構成である。このため、検知情報の出力状態が第1状態から第2状態となり、再び第1状態とするという一連の流れにおいて2つの抽選値を取得することができる。このため、当該一連の流れにおいて1つの抽選値を取得する構成と比較して、遊技者が1回のゲームを開始するために行う動作の回数を増やすことなく、1回のゲームで利用できる抽選値の数を増加させることができる。

40

【1239】

特徴C4．数値情報を更新する数値更新手段（更新回路101）を備え、

前記第1取得手段は、前記第1取得契機が発生した場合に前記数値更新手段により更新された数値情報を前記第1抽選値として取得し、

前記第2取得手段は、前記第1取得契機が発生した場合に前記数値更新手段により更新

50

された数値情報を前記第2抽選値として取得することを特徴とする特徴C2又はC3に記載の遊技機。

【1240】

特徴C4によれば、第1抽選値を取得する契機と第2抽選値を取得する契機とを異なるものとする構成であるため、同じ数値更新手段で更新された数値情報である第1抽選値と第2抽選値とを異なるものとすることができ、2つの異なる抽選値を利用した抽選を実行することができる。

【1241】

特徴C5. 数値情報を更新する第1数値更新手段（第1乱数カウンタ416）と、
数値情報を更新する第2数値更新手段（第2乱数カウンタ417）と、
を備え、

10

前記第1取得手段は、前記第1数値更新手段により更新された数値情報を前記第1抽選値として取得し、

前記第2取得手段は、前記第2数値更新手段により更新された数値情報を前記第2抽選値として取得することを特徴とする特徴C1乃至C4のいずれか1に記載の遊技機。

【1242】

特徴C5によれば、第1数値更新手段で更新された数値情報を第1抽選値とするとともに、当該第1数値更新手段とは異なる第2数値更新手段で更新された数値情報を第2抽選値とすることにより、第1抽選値と第2抽選値とが同期しない抽選値となる可能性を高めることができる。そして、第1抽選値及び第2抽選値に基づいて決まる遊技結果が特定の結果に偏らないようにすることができる。

20

【1243】

特徴C6. 前記抽選実行手段は、

前記第1抽選値を利用した第1抽選処理を実行する第1抽選手段（制御IC148におけるステップS1801～ステップS1806、ステップS1812、及びステップS1813の処理を実行する機能、ステップS2301～ステップS2306の処理を実行する機能）と、

前記第2抽選値を利用した第2抽選処理を実行する第2抽選手段（制御IC148におけるステップS1807～ステップS1811の処理を実行する機能、制御IC148におけるステップS2311～ステップS2315の処理を実行する機能）と、
を備えていることを特徴とする特徴C1乃至C5のいずれか1に記載の遊技機。

30

【1244】

特徴C6によれば、抽選によって決定される事項が異なる2つの抽選に対して、第1抽選値と第2抽選値とのそれぞれを利用する構成であるため、単位遊技内で実行可能な抽選の種類を増やして遊技の興趣向上を図ることができる。

【1245】

特徴C7. 前記第1抽選処理及び前記第2抽選処理のうち一方の抽選処理は、他方の抽選処理の結果が特定結果（例えば第1チェリー当選）となった場合に実行されることを特徴とする特徴C6に記載の遊技機。

【1246】

特徴C7によれば、第1抽選処理の結果に応じて第2抽選処理が実行される場合と、当該第2抽選処理が実行されない場合とがある構成であるため、第1抽選処理と第2抽選処理とを利用して行われる一連の抽選処理に多くのバリエーションを設定することが可能となり、1つの抽選値を利用して行われる抽選と比較して奥の深い演出を実行することができる。

40

【1247】

特徴C8. 前記一方の抽選処理において前記特定結果となることで前記他方の抽選処理が実行され当該他方の抽選処理において所定結果（例えば第2チェリー当選）となる確率は、前記一方の抽選処理において設定可能な最低の確率よりも低い確率であることを特徴とする特徴C7に記載の遊技機。

50

【1248】

特徴C8によれば、一方の抽選処理の結果を受けて実行される他方の抽選処理により所定結果となる確率として、一方の抽選処理において設定可能な最低の確率よりも低い確率が設定されている構成である。発生頻度の低い所定結果を設定することにより、当該所定結果となった場合に遊技者に特別な感情を与えることができるとともに、当該所定結果に対して遊技者に期待させることができるため、遊技の興趣を向上させることができる。

【1249】

特徴C9．前記抽選実行手段は、

少なくとも前記第1抽選値及び前記第2抽選値を利用してこれら各抽選値の個別のビット数よりも多いビット数の集合抽選値（抽選用乱数）を導出する手段（制御IC148におけるステップS2403の処理を実行する機能）と、

前記集合抽選値を利用して抽選を実行する手段（制御IC148におけるステップS2501～ステップS2507の処理を実行する機能）と、
を備えていることを特徴とする特徴C1乃至C8のいずれか1に記載の遊技機。

【1250】

特徴C9によれば、各抽選値の個別のビット数よりも多いビット数の集合抽選値を利用する1回の抽選において各結果が発生する確率として、各抽選値を利用する1回の抽選において各結果が発生する最低の確率よりも低い確率を設定することが可能となる。

【1251】

特徴C10．前記抽選実行手段は、

前記第1抽選値を利用した第1抽選処理を実行する第1抽選手段（制御IC148におけるステップS2701の処理を実行する機能、制御IC148におけるステップS2801の処理を実行する機能）と、

前記第2抽選値を利用した第2抽選処理を実行する第2抽選手段（制御IC148におけるステップS2703の処理を実行する機能、制御IC148におけるステップS2803の処理を実行する機能）と、
を備えていることを特徴とする特徴C9に記載の遊技機。

【1252】

特徴C10によれば、集合抽選値を利用した抽選とは別に、第1抽選処理と第2抽選処理とのそれぞれが実行される構成である。集合抽選値は第1抽選値と第2抽選値とに基づいて導出された抽選値である。2つの抽選値を取得して3つの抽選値を利用可能な状態とすることにより、2つの抽選値を利用して2つの抽選を行う構成と比較して実行可能な抽選の種類を増加させるとともに、抽選結果のバリエーションを増加させて、遊技の興趣向上を図ることができる。

【1253】

特徴C11．遊技動作（各リール32L、32M、32Rの回転）が実行される遊技実行手段（制御IC148におけるステップS1710の処理を実行する機能、制御IC148におけるステップS2301の処理を実行する機能、制御IC148におけるステップS2402の処理を実行する機能）と、

前記第1抽選値が取得された後であって前記第2抽選値が取得される前に前記遊技実行手段における前記遊技動作が開始され、前記第2抽選値が取得された後において終了条件が成立した場合に前記遊技動作が終了されるように前記遊技実行手段を制御する遊技制御手段（制御IC148におけるステップS1719の処理を実行する機能、制御IC148におけるステップS2317の処理を実行する機能、制御IC148におけるステップS2405の処理を実行する機能）と、
を備えていることを特徴とする特徴C1乃至C10のいずれか1に記載の遊技機。

【1254】

特徴C11によれば、第1抽選値が取得された後であって第2抽選値が取得される前に遊技動作が開始される構成であるため、第2抽選値が取得された後に遊技動作が開始される構成と比較して、遊技動作が行われている時間範囲と、実際に遊技結果を決める契機と

10

20

30

40

50

なる動作が行われている時間範囲との差を縮めることができる。これにより、遊技動作の開始タイミングと終了タイミングについて、遊技者が時間のずれを感じる可能性を低減することができる。

【1255】

特徴C12．前記遊技動作を開始させるべく操作される始動操作手段（スタートレバー41）を備え、

前記所定事象は前記始動操作手段が操作された状態のことであり、

前記遊技制御手段は、前記始動操作手段が操作されたことを少なくとも一の条件として前記遊技動作を開始するように前記遊技実行手段を制御する手段（制御IC148におけるステップS1602～ステップS1605の処理を実行する機能、制御IC148にお

10

けるステップS1706～ステップS1710の処理を実行する機能、制御IC148におけるステップS2301及びステップS2302の処理を実行する機能）を備え、

前記第1取得手段は、前記検知手段の検知状態が前記始動操作手段の操作に対応する操作対応状態（スタート検出センサ41aから出力されている検知信号SG2のLOW状態からHI状態へ立ち上がった状態）となったことに基づき前記第1抽選値を取得し、

前記第2取得手段は、前記検知手段の検知状態が前記始動操作手段の非操作に対応する非操作対応状態（スタート検出センサ41aから出力されている検知信号SG2のHI状態からLOW状態へ立ち上がった状態）となったことに基づき前記第2抽選値を取得することを特徴とする特徴C11に記載の遊技機。

20

【1256】

特徴C12によれば、1回の始動操作手段を操作する間の異なるタイミングにおいて第1抽選値と第2抽選値とが取得される構成であるため、第1抽選値を取得するタイミングと第2抽選値を取得するタイミングとを共に始動操作手段の操作タイミングが反映されたタイミングとするとともに、第1抽選値と第2抽選値とを同期しない抽選値とすることができる。

【1257】

特徴C13．前記遊技動作を終了させるべく操作される終了操作手段（ストップボタン42～44）を備え、

前記遊技制御手段は、

前記遊技動作が実行されている状況において前記終了操作手段が操作されたことを少なくとも一の条件として前記遊技動作を終了するように前記遊技実行手段を制御する終了制御手段（制御IC148におけるステップS1719の処理を実行するための機能、制御IC148におけるステップS2317の処理を実行する機能、制御IC148におけるステップS2405の処理を実行する機能）と、

30

前記第2取得手段により前記第2抽選値が取得された後に前記終了操作手段の操作に対応する制御を可能とする操作対応手段（制御IC148におけるステップS1717及びステップS1718の処理を実行する機能、制御IC148におけるステップS2316の処理を実行する機能、制御IC148におけるステップS2405の処理を実行する機能）と、

を備えていることを特徴とする特徴C12に記載の遊技機。

40

【1258】

特徴C13によれば、第2抽選値が取得された後のタイミングにおいて終了操作手段の操作に対応する制御が可能となり、当該タイミング以降に終了操作手段が操作されることを1つの条件として遊技動作が終了する構成であるため、第2抽選値が取得される前に終了操作手段が操作され、当該終了操作手段の操作に基づいて第2抽選値が取得される前に遊技動作が終了する事態を回避することができる。

【1259】

特徴C14．前記終了制御手段は、前記抽選実行手段の抽選結果に対応する態様で前記遊技動作の終了制御を実行することを特徴とする特徴C13に記載の遊技機。

【1260】

50

特徴 C 1 4 によれば、遊技動作が終了した状態を抽選実行手段の抽選結果に対応する態様とする構成である。これにより、遊技者は遊技動作終了後の遊技実行手段の状態を見て抽選結果を把握することができる。

【 1 2 6 1 】

特徴 C 1 5 . 前記遊技実行手段は絵柄を変動表示する絵柄表示手段（各リール 3 2 L , 3 2 M , 3 2 R）であり、

当該絵柄表示手段にて前記絵柄の変動表示が開始された場合、前記絵柄の変動表示速度が加速される加速期間の後に前記絵柄の変動表示が定速となる定速期間が発生する構成であり、

前記操作対応手段は、前記第 2 取得手段により前記第 2 抽選値が取得された後であって前記定速期間となった後に、前記終了操作手段の操作に対応する制御を可能とすることを特徴とする特徴 C 1 3 又は C 1 4 に記載の遊技機。

10

【 1 2 6 2 】

特徴 C 1 5 によれば、操作対応手段による終了操作手段の操作に対応する制御が可能となるタイミングを定速期間となった後のタイミングとする構成であるため、定速期間となる前であり、絵柄の変動速度が比較的遅い加速期間に終了操作手段を操作することにより遊技者にとって所望の絵柄を揃えられるという事態を回避することができる。

【 1 2 6 3 】

特徴 C 1 6 . 前記抽選実行手段は、

前記第 1 抽選値が取得されたことに基づいて前記第 2 抽選値が取得されていなくても、前記第 1 抽選値を利用した第 1 抽選処理を実行する第 1 抽選手段（制御 I C 1 4 8 におけるステップ S 2 3 0 2 の処理を実行する機能）と、

20

前記第 2 抽選値が取得されたことに基づいて当該第 2 抽選値を利用した第 2 抽選処理を実行する第 2 抽選手段（制御 I C 1 4 8 におけるステップ S 2 3 1 3 の処理を実行する機能）と、

を備えていることを特徴とする特徴 C 1 1 乃至 C 1 5 のいずれか 1 に記載の遊技機。

【 1 2 6 4 】

特徴 C 1 6 によれば、第 1 抽選値を取得した後、第 2 抽選値を取得するタイミングとなるまでの待機時間に第 1 抽選処理を実行することにより、第 2 抽選値を取得した後の処理負荷を軽減することができる。

30

【 1 2 6 5 】

なお、特徴 C 1 ~ C 1 6 のいずれか 1 の構成に対して、特徴 A 1 ~ A 1 8、特徴 B 1 ~ B 7、特徴 C 1 ~ C 1 6、特徴 D 1 ~ D 5、特徴 E 1 ~ E 2 0、特徴 F 1 ~ F 6 のうちいずれか 1 又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

【 1 2 6 6 】

上記特徴 C 群の発明は、以下の課題を解決することが可能である。

【 1 2 6 7 】

遊技機的一种として、パチンコ機やスロットマシン等が知られている。これらの遊技機では、制御装置において各種制御が実行されることで、遊技の進行が制御される。また、制御装置における各種制御の実行に際しては、数値情報が利用される。

40

【 1 2 6 8 】

例えば、所定の抽選条件が成立したことに基づいて抽選が行われ、当該抽選の結果に応じて遊技者に特典が付与される構成が知られている。この抽選においては、所定の抽選条件が成立した際に、抽選用の数値情報を更新する更新手段から数値情報が取得され、その取得された数値情報が当選情報に対応しているか否かの判定が行われる。また、所定の取得条件が成立したことに基づいて数値情報が取得され、その数値情報を利用して行われる抽選の結果に基づいて特定の演出や報知が行われる構成も知られている。

【 1 2 6 9 】

ここで、上記例示等のような遊技機においては抽選に際しての数値情報の取得が好適に

50

行われる必要があり、この点について未だ改良の余地がある。

【1270】

＜特徴D群＞

特徴D1．遊技動作が実行される遊技実行手段（制御IC148におけるステップS1710の処理を実行する機能、制御IC148におけるステップS2301の処理を実行する機能、制御IC148におけるステップS2402の処理を実行する機能）と、

前記遊技動作を開始させるべく操作される始動操作手段（スタートレバー41）と、

前記遊技動作を終了させるべく操作される終了操作手段（ストップボタン42～44）と、

前記始動操作手段が操作されたことを少なくとも一の条件として抽選を実行する抽選実行手段（制御IC148におけるステップS1802～ステップS1812の処理を実行する機能、制御IC148におけるステップS2302～ステップS2306及びステップS2311～ステップS2315の処理を実行する機能、制御IC148におけるステップS2501～ステップS2507の処理を実行する機能）と、

前記始動操作手段が操作されたことを少なくとも一の条件として前記遊技動作が開始され、前記終了操作手段が操作されたことを少なくとも一の条件として前記抽選実行手段による抽選の結果に対応する態様で前記遊技動作が終了されるように前記遊技実行手段を制御する遊技制御手段（制御IC148におけるステップS1719の処理を実行する機能、制御IC148におけるステップS2317の処理を実行する機能、制御IC148におけるステップS2405の処理を実行する機能）と、

を備えた遊技機において、

前記遊技制御手段は、前記始動操作手段が操作されたことに基づいて前記抽選実行手段による抽選が完了していない状況であっても前記遊技動作を開始する開始制御手段（制御IC148におけるステップS1602～ステップS1605の処理を実行する機能、制御IC148におけるステップS1706～ステップS1710の処理を実行する機能、制御IC148におけるステップS2301及びステップS2302の処理を実行する機能）を備えていることを特徴とする遊技機。

【1271】

特徴D1によれば、始動操作手段の操作に基づいて行われる遊技動作の開始は、抽選実行手段による抽選が完了していない状況であっても実行される構成であるため、抽選実行手段による抽選が完了するまで遊技動作の開始を延期する構成と比較して、始動操作手段の操作タイミングから遊技動作の開始タイミングまでの時間間隔を短縮することができる。これにより、始動操作手段が操作されてから時間差で遊技動作が開始される事態を回避することができる。

【1272】

特徴D2．前記遊技制御手段は、前記抽選実行手段による抽選が完了した後に前記終了操作手段の操作に対応する制御を可能とする操作対応手段（制御IC148におけるステップS1717及びステップS1718の処理を実行する機能、制御IC148におけるステップS2316の処理を実行する機能、制御IC148におけるステップS2405の処理を実行する機能）を備えていることを特徴とする特徴D1に記載の遊技機。

【1273】

特徴D2によれば、抽選実行手段による抽選の完了後に終了操作手段の操作に対応する処理が可能となる構成であるため、常に抽選の結果に対応する態様で終了操作手段の操作に対応する処理を実行することができる。これにより、遊技者は遊技動作が終了した状態を見て抽選結果を把握することが可能となる。

【1274】

特徴D3．前記遊技実行手段は絵柄を変動表示する絵柄表示手段（各リール32L、32M、32R）であり、

当該絵柄表示手段にて前記絵柄の変動表示が開始された場合、前記絵柄の変動表示速度が加速される加速期間の後に前記絵柄の変動表示が定速となる定速期間が発生する構成で

あり、

前記操作対応手段は、前記抽選実行手段による抽選が完了した後であって前記定速期間となった後に、前記終了操作手段の操作に対応する制御を可能とすることを特徴とする特徴D2に記載の遊技機。

【1275】

特徴D3によれば、定速期間となった後に終了操作手段の操作に対応する制御が行われる構成であるため、定速期間となる前であり、絵柄の変動速度が比較的遅い加速期間に終了操作手段を操作することにより遊技者にとって所望の絵柄を揃えられるという事態を回避することができる。

【1276】

特徴D4．前記始動操作手段が操作されたことを検知する検知手段（スタート検出センサ41a）を備え、

前記抽選実行手段は、

前記検知手段の検知状態が前記始動操作手段の操作に対応する操作対応状態（スタート検出センサ41aから出力されている検知信号SG2のLOW状態からHI状態へ立ち上がった状態）となったことに基づき前記第1抽選値を取得する第1取得手段（第1ラッチレジスタ407）と、

前記検知手段の検知状態が前記始動操作手段の非操作に対応する非操作対応状態（スタート検出センサ41aから出力されている検知信号SG2のHI状態からLOW状態へ立ち上がった状態）となったことに基づき前記第2抽選値を取得する第2取得手段（第2ラッチレジスタ408）と、

少なくとも前記第1抽選値を利用した抽選及び前記第2抽選値を利用した抽選を実行する、又は少なくとも前記第1抽選値及び前記第2抽選値の両方を利用した抽選を実行する抽選手段（制御IC148におけるステップS1802～ステップS1812の処理を実行する機能、制御IC148におけるステップ2302～ステップS2306及びステップS2311～ステップS2315の処理を実行する機能、制御IC148におけるステップS2501～ステップS2507の処理を実行する機能）と、
を備え、

前記開始制御手段は、前記第1抽選値が取得された後であって前記第2抽選値が取得される前に前記遊技動作を開始することを特徴とする特徴D1乃至D3のいずれか1に記載の遊技機。

【1277】

特徴D4によれば、検知手段が操作対応状態となった場合に、当該操作対応状態の開始タイミングに基づいて第1抽選値が取得されるとともに、当該操作対応状態の終了タイミングに基づいて第2抽選値が取得される構成であり、第1抽選値が取得された後であって第2抽選値が取得される前に遊技動作を開始する構成であるため、第2抽選値が取得された後に遊技動作が開始される構成と比較して、操作対応状態の開始タイミングと遊技動作の開始タイミングとの間に、遊技者が時間のずれを感じる可能性を低減することができる。

【1278】

特徴D5．前記抽選手段は、

前記第1抽選値が取得されたことに基づいて前記第2抽選値が取得されていなくても、前記第1抽選値を利用した第1抽選処理を実行する第1抽選手段（制御IC148におけるステップS2302の処理を実行する機能）と、

前記第2抽選値が取得されたことに基づいて当該第2抽選値を利用した第2抽選処理を実行する第2抽選手段（制御IC148におけるステップS2313の処理を実行する機能）と、

を備えていることを特徴とする特徴D4に記載の遊技機。

【1279】

特徴D5によれば、第1抽選値を取得した後、第2抽選値を取得するタイミングとなる

10

20

30

40

50

までの待機時間に第1抽選処理を実行することにより、第2抽選値を取得した後の処理負荷を軽減することができる。

【1280】

なお、特徴D1～D5のいずれか1の構成に対して、特徴A1～A18、特徴B1～B7、特徴C1～C16、特徴D1～D5、特徴E1～E20、特徴F1～F6のうちいずれか1又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

【1281】

上記特徴D群の発明は、以下の課題を解決することが可能である。

【1282】

遊技機的一种として、パチンコ機やスロットマシン等が知られている。これらの遊技機では、制御装置において各種制御が実行されることで、遊技の進行が制御される。また、制御装置における各種制御の実行に際しては、数値情報が利用される。

【1283】

例えば、所定の抽選条件が成立したことに基づいて抽選が行われ、当該抽選の結果に応じて遊技者に特典が付与される構成が知られている。この抽選においては、所定の抽選条件が成立した際に、抽選用の数値情報を更新する更新手段から数値情報が取得され、その取得された数値情報が当選情報に対応しているか否かの判定が行われる。また、所定の取得条件が成立したことに基づいて数値情報が取得され、その数値情報を利用して行われる抽選の結果に基づいて特定の演出や報知が行われる構成も知られている。

【1284】

ここで、上記例示等のような遊技機においては遊技が円滑に行われる必要があり、この点について未だ改良の余地がある。

【1285】

<特徴E群>

特徴E1. 遊技動作（各リール32L, 32M, 32Rの回転）が実行される遊技実行手段（リールユニット31）と、

前記遊技動作を開始させるべく操作される始動操作手段（スタートレバー41）と、

数値情報を更新して更新後の数値情報を記憶する数値更新手段（更新回路101）と、

数値情報を記憶可能な所定記憶手段（第2ラッチレジスタ408）と、

前記数値更新手段に記憶されている数値情報を所定数値情報（例えば第2乱数）として前記所定記憶手段に記憶させる記憶実行手段（制御IC148における取得信号立ち上げ処理を実行する機能、第2管理回路404における第2ラッチレジスタ408に対してラッチ信号を送信する機能）と、

前記所定記憶手段に記憶されている前記所定数値情報を用いて所定判定処理を実行する所定判定手段（制御IC148におけるステップS3806の処理を実行する機能、制御IC148におけるステップS4501～ステップS4507の処理を実行する機能、制御IC148におけるステップS4601～ステップS4606の処理を実行する機能）と、

を備えた遊技機において、

前記記憶実行手段は、所定契機（リール32L, 32M, 32Rの停止完了、ストップボタン42～44の操作、待機時間の経過、遊技媒体の払出し終了、仮想メダルの払出し終了）が発生したことを少なくとも一の条件として前記数値更新手段に記憶されている数値情報を前記所定数値情報として前記所定記憶手段に記憶させるものであり、

前記所定契機は、前記始動操作手段の操作以外のものであることを特徴とする遊技機。

【1286】

特徴E1によれば、所定契機が発生するタイミングに応じて所定記憶手段に記憶される所定数値情報が変わり、当該所定数値情報を用いて実行される所定判定処理の結果に影響する。所定数値情報は、始動操作手段の操作タイミング以外のタイミングで所定記憶手段に記憶されるため、始動操作手段の操作とは異なる所定契機が発生タイミングに応じて所

10

20

30

40

50

定判定の結果が変化する遊技機とすることができる。

【1287】

特徴E2. 遊技動作（各リール32L, 32M, 32Rの回転）が実行される遊技実行手段（リールユニット31）と、

前記遊技動作を開始させるべく操作される始動操作手段（スタートレバー41）と、

前記遊技動作を終了させるべく操作される終了操作手段（ストップボタン42～44）と、

前記始動操作手段が操作されたことに基づいて前記遊技動作が開始され、前記終了操作手段が操作されたことに基づいて前記遊技動作が終了されることを遊技回の1回とした場合に、各遊技回において前記遊技動作の実行制御を行う遊技回制御手段（制御IC148におけるステップS207の処理を実行する機能、制御IC148における第1リール制御処理を実行する機能、制御IC148における第2リール制御処理を実行する機能）と

を備えた遊技機において、

数値情報を更新して更新後の数値情報を記憶する数値更新手段（更新回路101）と、

数値情報を記憶可能な所定記憶手段（第2ラッチレジスタ408）と、

所定契機が発生した場合に、前記数値更新手段に記憶されている数値情報を所定数値情報（第2乱数）として前記所定記憶手段に記憶させる記憶実行処理を行う記憶実行手段（制御IC148における取得信号立ち上げ処理を実行する機能、第2管理回路404における第2ラッチレジスタ408に対してラッチ信号を送信する機能）と、

所定の遊技回において当該所定の遊技回よりも前に前記所定記憶手段に記憶された前記所定数値情報を用いて所定判定処理を実行する所定判定手段（制御IC148、制御IC148におけるステップS3806～ステップS3814の処理を実行する機能）と、を備えていることを特徴とする遊技機。

【1288】

特徴E2によれば、所定の遊技回において所定判定処理に利用される所定数値情報は、当該所定の遊技回以前に既に所定記憶手段に記憶されている。このため、所定の遊技回において、所定判定処理を実行する前に記憶実行処理を行う必要がない。これにより、所定判定処理を実行する前に所定数値情報が所定記憶手段に記憶されるまで待機する時間が生じない構成とすることができる。各遊技回において、所定判定処理の実行タイミングに関する制約を減らすことにより、所定判定処理の実行タイミングに関する自由度を高めることができる。これにより、各遊技回において実行可能な処理のバリエーションを増加させて、遊技の興趣向上を図ることが可能となる。

【1289】

特徴E3. 前記始動操作手段が操作されたことに基づいて前記遊技動作が開始されてから前記終了操作手段が操作されたことに基づいて前記遊技動作が終了されるまでの一の前記遊技動作に対応する対応処理を実行する対応実行手段（制御IC148、制御IC148におけるステップS3806～ステップS3814の処理を実行する機能）を備え、

前記所定契機は、前記始動操作手段が操作されたことに基づいて前記遊技動作が開始されてから前記対応処理が終了するまでの一の遊技回中に発生するものであることを特徴とする特徴E2に記載の遊技機。

【1290】

特徴E3によれば、各遊技回にて所定契機が発生したことを少なくとも一の条件として所定記憶手段に記憶される所定数値情報が次回以降の遊技回にて所定判定処理に用いられる。始動操作手段の操作は、遊技者により任意のタイミングで行われるものであり、遊技回は当該始動操作手段の操作により開始される。所定契機の発生タイミングを遊技回中に限定することにより、各所定契機の発生タイミングが遊技者の任意の操作タイミングに影響されるものとし、所定契機の発生間隔を不定なものとするができる。

【1291】

特徴E4. 前記記憶実行手段は、前記所定記憶手段に記憶されている前記所定数値情報

がクリアされた場合、前記始動操作手段の操作が可能となる前に、前記数値更新手段に記憶されている数値情報を前記所定数値情報として前記所定記憶手段に記憶させる手段（制御 I C 1 4 8 におけるステップ S 3 7 0 5、ステップ S 3 7 0 6、ステップ S 3 7 0 8、及びステップ S 3 7 0 9 の処理を実行する機能）を備えていることを特徴とする特徴 E 2 又は E 3 に記載の遊技機。

【 1 2 9 2 】

特徴 E 4 によれば、所定記憶手段に記憶されている所定数値情報がクリアされた後、最初の始動操作手段の操作を契機として実行される所定判定処理においても、当該所定判定処理の実行契機となった始動操作手段の操作以前に所定記憶手段に記憶された所定数値情報を用いることが可能となる。

10

【 1 2 9 3 】

特徴 E 5 . 数値情報を記憶可能な情報記憶手段（第 1 ラッチレジスタ 4 0 7 ）と、

前記始動操作手段が操作されたことを契機として、当該始動操作手段の操作タイミングに応じた数値情報を判定用数値情報（第 1 乱数）として前記情報記憶手段に記憶させる判定記憶実行手段（制御 I C 1 4 8 におけるステップ S 1 6 0 5 の処理を実行する機能、制御 I C 1 4 8 におけるステップ S 1 7 0 7 の処理を実行する機能）と、

前記情報記憶手段に記憶された前記判定用数値情報を利用して、今回の前記始動操作手段の操作に対応する役の当否を判定する当否判定手段（制御 I C 1 4 8 におけるステップ S 1 8 0 1 ～ステップ S 1 8 0 6 の処理を実行する機能）と、
を備え、

20

前記所定契機は、前記遊技動作が開始された後に発生するものであることを特徴とする特徴 E 2 乃至 E 4 のいずれか 1 に記載の遊技機。

【 1 2 9 4 】

特徴 E 5 によれば、始動操作手段が操作されたことを契機として役の当否判定が行われる構成において、今回の遊技回にて実行される所定判定処理には、前回以前の遊技回にて所定記憶手段に記憶された所定数値情報が用いられる。各遊技回において、役の当否判定の前に記憶実行処理を行う必要がないため、役の当否判定の実行タイミングを遅らせることなく、所定数値情報を利用可能とすることができる。

【 1 2 9 5 】

特徴 E 6 . 前記情報記憶手段に記憶される前記判定用数値情報は、前記数値更新手段により更新されて記憶されていた数値情報であることを特徴とする特徴 E 5 に記載の遊技機。

30

【 1 2 9 6 】

特徴 E 6 によれば、所定数値情報及び判定用数値情報の両方を共通の数値更新手段から取得する構成であるため、所定数値情報を取得可能とするための数値更新手段、及び判定用数値情報を取得可能とするための数値更新手段を個別に備える構成と比較して、数値更新手段の数を減らすことができる。

【 1 2 9 7 】

所定数値情報の記憶タイミングと判定用数値情報の記憶タイミングとは異なるものであるが、当該 2 つのタイミングの間に十分な更新時間が確保されない場合には、一の始動操作手段の操作に対応して行われる所定判定処理の結果と、役の当否判定の結果との組合せが偏ったものとなる可能性がある。これに対して、始動操作手段が操作された場合に行われる役の判定処理には今回の始動操作手段の操作後に記憶された判定用数値情報が用いられるとともに、当該始動操作手段の操作に対応して行われる所定判定処理には今回の始動操作手段の操作以前に記憶された所定数値情報が用いられる構成である。このため、一の始動操作手段の操作を契機として取得される所定数値情報の記憶タイミングと、判定用数値情報の記憶タイミングとの間に十分な更新時間が確保されない場合においても、一の始動操作手段の操作に対応して行われる所定判定処理の結果と、役の当否判定の結果との組合せが偏ったものとなることを回避できる。

40

【 1 2 9 8 】

50

特徴 E 7. 前記遊技動作の終了態様に応じて所定役（例えばベル役）への入賞が成立したか否かについて判定する入賞判定手段（制御 I C 1 4 8 におけるステップ S 3 9 1 3 の処理を実行する機能、制御 I C 1 4 8 におけるステップ S 4 0 1 0 の処理を実行する機能、制御 I C 1 4 8 におけるステップ S 4 1 1 1 の処理を実行する機能、制御 I C 1 4 8 におけるステップ S 4 3 0 5 及びステップ S 4 3 0 6 の処理を実行する機能）を備え、

前記記憶実行手段は、前記所定役への入賞が成立しなかった場合には第 1 記憶タイミングにて前記記憶実行処理を実行し、前記所定役への入賞が成立した場合には前記第 1 記憶タイミングとは異なる第 2 記憶タイミングにて前記記憶実行処理を実行することを特徴とする特徴 E 2 乃至 E 6 のいずれか 1 に記載の遊技機。

【1 2 9 9】

特徴 E 7 によれば、所定役への入賞成立の有無により必要な処理数が増加する。所定役への入賞が成立した場合には当該入賞成立に対応する処理を実行する必要がある。記憶実行処理の実行タイミングが固定されている場合には、所定役への入賞が成立した場合における記憶実行処理の実行タイミングが処理負荷の大きなタイミングとなり、処理負荷のピークを押し上げる可能性がある。所定数値情報が記憶されてから利用されるまでには十分な時間があるため、所定数値情報の記憶タイミングに関する自由度は高い。このため、所定数値情報の記憶タイミングを各状況に応じて処理負荷の小さいタイミングとすることにより処理負荷のピークが上昇することを抑制できる。

【1 3 0 0】

特徴 E 8. 前記遊技動作の終了態様が所定終了態様となったことを一の条件として、遊技者に有利な特典を付与する付与手段（制御 I C 1 4 8 におけるステップ S 1 7 2 0 の処理を実行する機能、制御 I C 1 4 8 におけるステップ S 3 8 0 9 の処理を実行する機能、制御 I C 1 4 8 におけるステップ S 4 2 1 0 の処理を実行する機能、制御 I C 1 4 8 におけるステップ S 4 4 0 1 ～ステップ S 4 4 0 9 の処理を実行する機能）を備え、

前記記憶実行手段は、

前記遊技動作の終了態様が前記所定終了態様とならなかった場合に、前記所定契機が発生したことを少なくとも一の条件として前記記憶実行処理を実行する手段（制御 I C 1 4 8 におけるステップ S 4 3 0 9 の処理を実行する機能）と、

前記遊技動作の終了態様が前記所定終了態様となった場合、前記付与手段により前記特典が付与されたことを少なくとも一の条件として前記記憶実行処理を実行する付与後記憶手段（制御 I C 1 4 8 におけるステップ S 4 4 1 0 の処理を実行する機能）と、
を備えていることを特徴とする特徴 E 2 乃至 E 7 のいずれか 1 に記載の遊技機。

【1 3 0 1】

特徴 E 8 によれば、遊技動作の終了態様が所定終了態様となった場合には、特典を付与するための処理を実行する必要がある。この場合においても、特典付与を行わない場合と同じ所定契機が発生したことに基づいて記憶実行処理を実行する構成では、記憶実行処理と特典を付与するための処理とが重なって処理負荷のピークが押し上げられたり、特典を付与するための処理が遅れたりする可能性がある。各遊技回にて記憶される所定数値情報は次回以降の遊技回にて利用される数値情報であるため、所定数値情報の記憶タイミングに関する自由度は高い。記憶実行処理の実行タイミングを各状況に応じて処理負荷の小さいタイミングとすることにより、処理負荷のピーク上昇を抑制するとともに特典付与の遅延を回避することができる。

【1 3 0 2】

特徴 E 9. 前記付与手段は、前記特典として、遊技者に対して前記所定終了態様に対応する遊技媒体（メダル）を払い出す払出手段（ホッパ装置 5 3、制御 I C 1 4 8 におけるステップ S 4 4 0 7 の処理を実行する機能）を備えており、

前記付与後記憶手段は、前記払出手段により前記遊技媒体の払出しが行われたことを少なくとも一の条件として前記記憶実行処理を実行する手段（制御 I C 1 4 8 におけるステップ S 4 4 0 7 ～ステップ S 4 4 1 1 の処理を実行する機能）を備えていることを特徴とする特徴 E 8 に記載の遊技機。

10

20

30

40

50

【1303】

特徴E9によれば、遊技媒体の払出しが行われる場合には、所定数値情報の記憶タイミングを遊技媒体の払出し後のタイミングとすることにより、処理負荷のピーク上昇を抑制することができるとともに、遊技媒体の払出しの遅延を回避することができる。

【1304】

特徴E10．前記付与手段は、前記特典として、遊技者に対して前記所定終了態様に対応する遊技媒体（メダル）を仮想遊技媒体（仮想メダル）として付与する仮想媒体付与手段（制御IC148におけるステップS4401～ステップS4406の処理を実行する機能）を備えており、

前記付与後記憶手段は、前記仮想媒体付与手段により前記仮想遊技媒体が付与されたことを少なくとも一の条件として前記記憶実行処理を実行する手段（制御IC148におけるステップS4406及びステップS4410の処理を実行する機能）を備えていることを特徴とする特徴E8又はE9に記載の遊技機。

10

【1305】

特徴E10によれば、仮想遊技媒体の付与が行われる場合には、所定数値情報の記憶タイミングを仮想遊技媒体の付与後のタイミングとすることにより、処理負荷のピーク上昇を抑制することができるとともに仮想遊技媒体の付与の遅延を回避することができる。

【1306】

特徴E11．前記遊技実行手段は、

前記始動操作手段が操作されたことを少なくとも一の条件として絵柄を変動表示する手段（各リール32L、32M、32R、制御IC148におけるステップS207の処理を実行する機能）を備えており、

前記所定契機は、前記絵柄の変動表示中に発生する契機であることを特徴とする特徴E2乃至E10のいずれか1に記載の遊技機。

20

【1307】

特徴E11によれば、遊技者に対して絵柄が変動表示されている状態において記憶実行処理を実行する構成であるため、記憶実行処理内で所定数値情報を記憶するための待機時間が生じたとしても、当該待機時間の発生が原因となって遊技者に違和感を与える可能性が低減されている。

【1308】

所定数値情報の記憶タイミングを遊技者による始動操作手段の操作タイミングに応じて変化させることができる。記憶実行処理が実行される間隔を不定なものとし、記憶実行処理にて記憶される所定数値情報が前後に行われる記憶実行処理にて記憶される所定数値情報と偏った関係となることを回避できる。

30

【1309】

特徴E12．前記所定契機は、前記終了操作手段が操作されたことを少なくとも一の条件として発生する契機であることを特徴とする特徴E2乃至E11のいずれか1に記載の遊技機。

【1310】

特徴E12によれば、終了操作手段の操作は遊技者により任意のタイミングで行われる。このため、記憶実行処理が実行される間隔を不定なものとし、記憶実行処理にて記憶される所定数値情報が前後に行われる記憶実行処理にて記憶される所定数値情報と特定の関係となることを回避できる。

40

【1311】

特徴E13．前記終了操作手段が操作された場合に前記遊技動作を終了させるための動作終了処理を実行する動作終了手段（制御IC148におけるステップS1719の処理を実行するための機能、制御IC148におけるステップS2317の処理を実行する機能、制御IC148におけるステップS2405の処理を実行する機能）を備え、

前記所定契機は、前記動作終了処理が終了したことであることを特徴とする特徴E12に記載の遊技機。

50

【1312】

特徴E13によれば、遊技動作終了処理が終了してから始動操作手段が操作されるまでの処理負荷が小さいタイミングにおいて記憶実行処理を実行することにより、記憶実行処理が他の処理に与える影響を最小限のものとすることができる。

【1313】

特徴E14．前記始動操作手段が操作されたことに基づいて前記遊技動作が開始されてから前記終了操作手段が操作されたことに基づいて前記遊技動作が終了されるまでの一の前記遊技動作に対応する対応処理を実行する対応実行手段（制御IC148、制御IC148におけるステップS3806～ステップS3814の処理を実行する機能）を備え、

前記所定契機は、前記始動操作手段が操作されたことに基づいて前記遊技動作が開始されてから前記対応処理が終了するまでの一の遊技回中に複数回発生するものであり、

前記記憶実行手段は、前記所定契機が発生する度に前記記憶実行処理を実行するものであり、

前記所定記憶手段は、一の遊技回において前記記憶実行手段が前記所定記憶手段に記憶させる複数の前記所定数値情報を記憶するために複数の記憶領域を備えており、

前記所定判定手段は、前記所定記憶手段の複数の前記記憶領域に記憶されている複数の前記所定数値情報を利用して前記所定判定処理を実行することを特徴とする特徴E2乃至E13のいずれか1に記載の遊技機。

【1314】

特徴E14によれば、一の遊技回にて利用可能な数値情報の数を増やすことにより、設定可能な役の種類を増やしたり、実行可能な演出の種類を増やしたりして、遊技の興趣向上を図ることができる。また、所定数値情報は各遊技回の開始タイミングにおいて既に所定記憶手段に記憶されている。このため、各遊技回において利用する所定数値情報の数が複数に増えても、複数の所定数値情報を取得するために待機する時間が発生して役の抽選や演出の実行などが遅れることを回避できる。

【1315】

特徴E15．前記所定記憶手段は、

数値情報を記憶可能な第1所定記憶手段と、

数値情報を記憶可能であり、前記第1所定記憶手段とは異なる第2所定記憶手段と、を備えており、

前記所定判定手段は、一の前記始動操作手段の操作に対応して、今回の前記始動操作手段の操作以前に実行された前記記憶実行処理により前記第1所定記憶手段に記憶された前記所定数値情報と、今回の前記始動操作手段の操作以前に実行された前記記憶実行処理により前記第2所定記憶手段に記憶された前記所定数値情報と、を利用して前記所定判定処理を実行することを特徴とする特徴E2乃至E14のいずれか1に記載の遊技機。

【1316】

特徴E15によれば、一の始動操作手段の操作に対応して行われる処理にて利用可能であり、当該始動操作手段の操作タイミングにおいて既に所定記憶手段に記憶されている所定数値情報の数を増やすことができる。これにより、設定可能な役の種類や実行可能な演出の種類を増やして遊技の興趣向上を図ることができる。

【1317】

特徴E16．前記所定契機は、一の前記始動操作手段の操作に対応して発生する第1所定契機（例えば1つ目のストップボタン42～44の操作）及び第2所定契機（例えば2つ目のストップボタン42～44の操作）を含むものであり、

前記記憶実行手段は、

前記第1所定契機が発生したことを少なくとも一の条件として前記記憶実行処理を実行することにより前記所定数値情報を前記第1所定記憶手段に記憶させる手段と、

前記第2所定契機が発生したことを少なくとも一の条件として前記記憶実行処理を実行することにより前記所定数値情報を前記第2所定記憶手段に記憶させる手段と、を備えていることを特徴とする特徴E15に記載の遊技機。

【1318】

特徴E16によれば、始動操作手段の操作タイミングにおいて既に所定記憶手段に記憶されている2つの所定数値情報は、今回の始動操作手段の操作以前の一の始動操作手段の操作に対応して記憶された数値情報である。過去の一の始動操作手段の操作に対応して記憶された2つの数値情報を利用可能とすることにより、一の始動操作手段に対応させて設定可能な役の種類や実行可能な演出の種類を増やして遊技の興趣向上を図ることができる。

【1319】

特徴E17. 数値情報を記憶可能な特定記憶手段（第1ラッチレジスタ407）と、

前記始動操作手段が操作されたことを少なくとも一の条件として、今回の前記始動操作手段の操作タイミングに応じた数値情報を特定数値情報（第1乱数）として前記特定記憶手段に記憶させる手段（制御IC148におけるステップS1605の処理を実行する機能、制御IC148におけるステップS1707の処理を実行する機能）と、

前記始動操作手段が操作されたことに基づいて前記特定数値情報が前記特定記憶手段に記憶されたことを少なくとも一の条件として、今回の前記始動操作手段の操作を契機として前記特定記憶手段に記憶された前記特定数値情報を用いて特定処理を実行する手段（制御IC148におけるステップS1801～ステップS1806の処理を実行する機能）と、

を備えていることを特徴とする特徴E2乃至E16のいずれか1に記載の遊技機。

【1320】

特徴E17によれば、一の始動操作手段の操作に対応して行われる処理において、今回の始動操作手段の操作後に記憶された特定数値情報と、今回の始動操作手段の操作以前に記憶された所定数値情報とを利用することができる。一の始動操作手段の操作に対応して行われる処理にて利用可能な数値情報の数を増やすことにより、設定可能な役の種類や実行可能な演出の種類などを増加させて、遊技の興趣向上を図ることができる。

【1321】

一の始動操作手段の操作に対応して行われる処理に用いられる所定数値情報の記憶タイミングと特定数値情報の記憶タイミングとの間には十分な更新時間が確保されているため、当該2つ数値情報の組合せが偏ったものとなることを回避できる。

【1322】

特徴E18. 前記特定処理は、当該特定処理の実行契機となった前記始動操作手段の操作に対応する役の可否を判定するものであり、

前記所定判定処理は、前記特定処理の結果に応じて実行される演出の種類を決定する処理（制御IC148におけるステップS4509～ステップS4511の処理）であることを特徴とする特徴E17に記載の遊技機。

【1323】

特徴E18によれば、所定数値情報を利用して演出が決定される構成とすることにより、特定処理の結果に対応して実行される演出のバリエーションを増やし、遊技の興趣向上を図ることができる。

【1324】

特徴E19. 前記特定数値情報を利用して役に関する第1可否判定を実行する手段（制御IC148におけるステップS1801～ステップS1806の処理を実行する機能）を備え、

前記所定判定処理は、前記第1可否判定の結果が所定判定結果（第1チェリー当選）となった場合に行われる役に関する第2可否判定の処理（制御IC148におけるステップS1807～ステップS1809の処理）であることを特徴とする特徴E17に記載の遊技機。

【1325】

特徴E19によれば、第2可否判定において当選し得る役の発生確率を、特定数値情報のみを用いて行う役の可否判定において設定可能な発生確率よりも低く設定することがで

10

20

30

40

50

きる。発生確率の低い役を設定することにより、当該役への当選が発生した場合の特別感を高め、遊技の興趣向上を図ることができる。

【1326】

特徴E20. 前記所定契機は、遊技者による所定操作（スタートレバー41の操作、ストップボタン42～44の操作）が行われた後、遊技状況に応じて異なるタイミングで発生する契機であることを特徴とする特徴E2乃至E19のいずれか1に記載の遊技機。

【1327】

特徴E20によれば、同じタイミングで所定操作が行われたとしても、当該所定操作を契機として所定記憶手段に記憶される所定数値情報は遊技状況に応じて異なるものとなる可能性がある。一定の間隔で所定操作が行われたとしても、所定判定処理の結果を異なるものとするにより、連続した複数回の所定判定処理の結果の組合せが偏ったものとなることを回避できる。

【1328】

なお、特徴E1～E20のいずれか1の構成に対して、特徴A1～A18、特徴B1～B7、特徴C1～C16、特徴D1～D5、特徴E1～E20、特徴F1～F6のうちいずれか1又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

【1329】

上記特徴E群の発明は、以下の課題を解決することが可能である。

【1330】

遊技機的一种として、パチンコ機やスロットマシン等が知られている。これらの遊技機では、制御装置において各種制御が実行されることで、遊技の進行が制御される。また、制御装置における各種制御の実行に際しては、数値情報が利用される。

【1331】

例えば、所定の抽選条件が成立したことに基づいて抽選が行われ、当該抽選の結果に応じて遊技者に特典が付与される構成が知られている。この抽選においては、所定の抽選条件が成立した際に、抽選用の数値情報を更新する更新手段から数値情報が取得され、その取得された数値情報が当選情報に対応しているか否かの判定が行われる。また、所定の取得条件が成立したことに基づいて数値情報が取得され、その数値情報を利用して行われる抽選の結果に基づいて特定の演出や報知が行われる構成も知られている。

【1332】

ここで、上記例示等のような遊技機においては抽選に際しての数値情報の取得が好適に行われる必要があり、この点について未だ改良の余地がある。

【1333】

<特徴F群>

特徴F1. 数値情報を更新して更新後の数値情報を記憶する数値更新手段（更新回路101）と、

数値情報を記憶可能な所定記憶手段（第2ラッチレジスタ408）と、

遊技者による所定操作（スタートレバー41の操作、ストップボタン42～44の操作）が行われた後、遊技状況に応じて異なるタイミングで発生する所定契機が発生したことを少なくとも一の条件として、前記数値更新手段に記憶されている数値情報を所定数値情報（第2乱数）として前記所定記憶手段に記憶させる記憶実行処理を行う記憶実行手段（制御IC148における取得信号立ち上げ処理を実行する機能、第2管理回路404における第2ラッチレジスタ408に対してラッチ信号を送信する機能）と、

前記所定記憶手段に記憶されている前記所定数値情報を用いて所定判定処理を実行する所定判定手段（制御IC148、制御IC148におけるステップS3806～ステップS3814の処理を実行する機能）と、
を備えていることを特徴とする遊技機。

【1334】

特徴F1によれば、同じタイミングで所定操作が行われたとしても、当該所定操作を契

10

20

30

40

50

機として所定記憶手段に記憶される所定数値情報は遊技状況に応じて異なるものとなることがある。所定契機の発生タイミングを特定しづらいものとするにより、所定判定処理に関する不正を実行しづらい構成とすることができる。所定契機を狙ったタイミングで発生させて所定判定処理の結果を所望の結果とするような不正が行われる可能性を低減することができる。

【1335】

特徴F2．遊技動作（全リール32L，32M，32Rの回転）が実行される遊技実行手段（リールユニット31）と、

前記遊技動作を終了させるべく操作される終了操作手段（ストップボタン42～44）と、
を備え、

前記所定操作は、前記終了操作手段に対する操作のことであることを特徴とする特徴F1に記載の遊技機。

【1336】

特徴F2によれば、終了操作手段に対する操作が行われてから記憶実行処理が実行されるまでの時間間隔を特定しづらいものとすることができる。有利な結果を得るために終了操作手段の操作タイミングを不正に制御する不正が行われる可能性を低減することができる。

【1337】

特徴F3．前記遊技動作の終了態様に依じて所定役（例えばベル役）への入賞が成立したか否かについて判定する入賞判定手段（制御IC148におけるステップS3913の処理を実行する機能、制御IC148におけるステップS4010の処理を実行する機能、制御IC148におけるステップS4111の処理を実行する機能、制御IC148におけるステップS4305及びステップS4306の処理を実行する機能）を備え、

前記記憶実行手段は、前記所定役への入賞が成立しなかった場合には第1記憶タイミングにて前記記憶実行処理を実行し、前記所定役への入賞が成立した場合には前記第1記憶タイミングとは異なる第2記憶タイミングにて前記記憶実行処理を実行することを特徴とする特徴F2に記載の遊技機。

【1338】

特徴F3によれば、所定役への入賞成立の有無により必要な処理数が増減する。所定役への入賞が成立した場合には当該入賞成立に対応する処理を実行する必要がある。記憶実行処理の実行タイミングが固定されている場合には、所定役への入賞が成立した場合における記憶実行処理の実行タイミングが処理負荷の大きなタイミングとなり、処理負荷のピークを押し上げる可能性がある。入賞成立の有無に応じて記憶実行処理の実行タイミングが異なるものとなる構成とすることにより、所定判定処理に対する不正を防止できるとともに、処理負荷のピークが上昇することを抑制できる。

【1339】

特徴F4．前記遊技動作の終了態様が所定終了態様となったことを一の条件として、遊技者に有利な特典を付与する付与手段（制御IC148におけるステップS1720の処理を実行する機能、制御IC148におけるステップS3809の処理を実行する機能、制御IC148におけるステップS4210の処理を実行する機能、制御IC148におけるステップS4401～ステップS4409の処理を実行する機能）を備え、

前記記憶実行手段は、

前記遊技動作の終了態様が前記所定終了態様とならなかった場合に、前記所定契機が発生したことを少なくとも一の条件として前記記憶実行処理を実行する手段（制御IC148におけるステップS4309の処理を実行する機能）と、

前記遊技動作の終了態様が前記所定終了態様となった場合、前記付与手段により前記特典が付与されたことを少なくとも一の条件として前記記憶実行処理を実行する付与後記憶手段（制御IC148におけるステップS4410の処理を実行する機能）と、
を備えていることを特徴とする特徴F2又はF3に記載の遊技機。

10

20

30

40

50

【1340】

特徴F4によれば、特典付与の有無に応じて記憶実行処理の実行タイミングが異なるものとなる構成とすることにより、所定判定処理に対する不正の防止を図ることができる。また、遊技動作の終了態様が所定終了態様となった場合には、特典を付与するための処理を実行する必要が生じる。この場合においても、特典付与を行わない場合と同じ所定契機が発生したことに基づいて記憶実行処理を実行する構成では、記憶実行処理と特典を付与するための処理とが重なって処理負荷のピークが押し上げられたり、特典を付与するための処理が遅れたりする可能性がある。これに対して、記憶実行処理の実行タイミングを各状況に応じて処理負荷の小さいタイミングとすることにより、処理負荷のピーク上昇を抑制するとともに特典付与の遅延を回避することができる。

10

【1341】

特徴F5. 前記付与手段は、前記特典として、遊技者に対して前記所定終了態様に対応する遊技媒体（メダル）を払い出す払出手段（ホップ装置53、制御IC148におけるステップS4407の処理を実行する機能）を備えており、

前記付与後記憶手段は、前記払出手段により前記遊技媒体の払出しが行われたことを少なくとも一の条件として前記記憶実行処理を実行する手段（制御IC148におけるステップS4407～ステップS4411の処理を実行する機能）を備えていることを特徴とする特徴F4に記載の遊技機。

【1342】

特徴F5によれば、遊技媒体の払出しの有無に応じて記憶実行処理の実行タイミングが異なるものとなる構成とすることにより、所定判定処理に対する不正の防止を図ることができる。遊技媒体の払出しが行われる場合には、所定数値情報の記憶タイミングを遊技媒体の払出し後のタイミングとすることができる。これにより、処理負荷のピーク上昇を抑制することができるとともに、遊技媒体の払出しの遅延を回避することができる。

20

【1343】

特徴F6. 前記付与手段は、前記特典として、遊技者に対して前記所定終了態様に対応する遊技媒体（メダル）を仮想遊技媒体（仮想メダル）として付与する仮想媒体付与手段（制御IC148におけるステップS4401～ステップS4406の処理を実行する機能）を備えており、

前記付与後記憶手段は、前記仮想媒体付与手段により前記仮想遊技媒体が付与されたことを少なくとも一の条件として前記記憶実行処理を実行する手段（制御IC148におけるステップS4406及びステップS4410の処理を実行する機能）を備えていることを特徴とする特徴F4又はF5に記載の遊技機。

30

【1344】

特徴F6によれば、仮想遊技媒体の払出しの有無に応じて記憶実行処理の実行タイミングが異なるものとなる構成とすることにより、所定判定処理に対する不正の防止を図ることができる。仮想遊技媒体の付与が行われる場合には、所定数値情報の記憶タイミングを仮想遊技媒体の付与後のタイミングとすることができる。これにより、処理負荷のピーク上昇を抑制することができるとともに仮想遊技媒体の付与の遅延を回避することができる。

40

【1345】

なお、特徴F1～F6のいずれか1の構成に対して、特徴A1～A18、特徴B1～B7、特徴C1～C16、特徴D1～D5、特徴E1～E20、特徴F1～F6のうちいずれか1又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

【1346】

上記特徴F群の発明は、以下の課題を解決することが可能である。

【1347】

遊技機的一种として、パチンコ機やスロットマシン等が知られている。これらの遊技機では、制御装置において各種制御が実行されることで、遊技の進行が制御される。また、

50

制御装置における各種制御の実行に際しては、数値情報が利用される。

【1348】

例えば、所定の抽選条件が成立したことに基づいて抽選が行われ、当該抽選の結果に応じて遊技者に特典が付与される構成が知られている。この抽選においては、所定の抽選条件が成立した際に、抽選用の数値情報を更新する更新手段から数値情報が取得され、その取得された数値情報が当選情報に対応しているか否かの判定が行われる。また、所定の取得条件が成立したことに基づいて数値情報が取得され、その数値情報を利用して行われる抽選の結果に基づいて特定の演出や報知が行われる構成も知られている。

【1349】

ここで、上記例示等のような遊技機においては抽選に際しての数値情報の取得が好適に行われる必要があり、この点について未だ改良の余地がある。

10

【1350】

以下に、以上の各特徴を適用し得る遊技機の基本構成を示す。

【1351】

パチンコ遊技機：遊技者が操作する操作手段と、その操作手段の操作に基づいて遊技球を発射する遊技球発射手段と、その発射された遊技球を所定の遊技領域に導く球通路と、遊技領域内に配置された各遊技部品とを備え、それら各遊技部品のうち所定の通過部を遊技球が通過した場合に遊技者に特典を付与する遊技機。

【1352】

スロットマシン等の回胴式遊技機：始動操作手段の操作に基づき周回体の回転を開始させ、停止操作手段の操作に基づき周回体の回転を停止させ、その停止後の絵柄に応じて遊技者に特典を付与する遊技機。

20

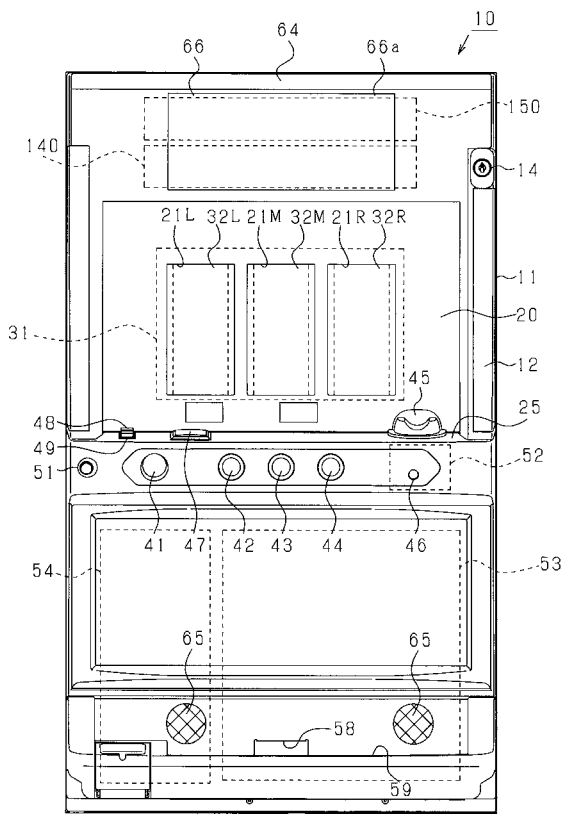
【符号の説明】

【1353】

10…スロットマシン、32L, 32M, 32R…リール、31…リールユニット、41…スタートレバー、41a…スタート検出センサ、42～44…ストップボタン、53…ホッパ装置、66…画像表示装置、101…更新回路、102…ラッチレジスタ、103…コントロール回路、113…ラッチ済みステータス、114…コントロール側CPU、148…制御IC、245…作動口入賞検知センサ、271…制御IC、304…コントロール側CPU、404…第2管理回路、407…第1ラッチレジスタ、408…第2ラッチレジスタ、416…第1乱数カウンタ、417…第2乱数カウンタ、SG1, SG2, SG4…検知信号、TA1, TB1, TB11…入力端子。

30

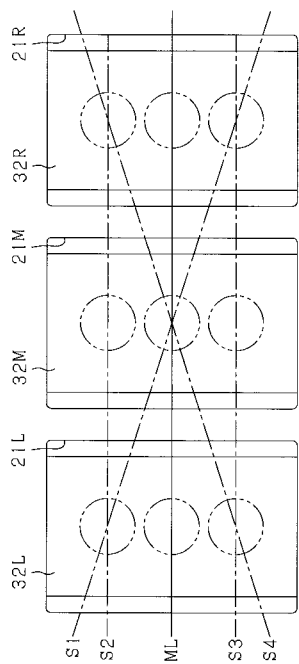
【図 1】



【図 2】

左			中			右		
20			20			20		
19			19			19		
18			18			18		
17			17			17		
16			16			16		
15			15			15		
14			14			14		
13			13			13		
12			12	BAR		12		
11			11			11		
10	BAR		10			10		
9			9			9		
8			8			8	BAR	
7			7			7		
6			6			6		
5			5			5		
4			4			4		
3			3			3		
2			2			2		
1			1			1		
0			0			0		

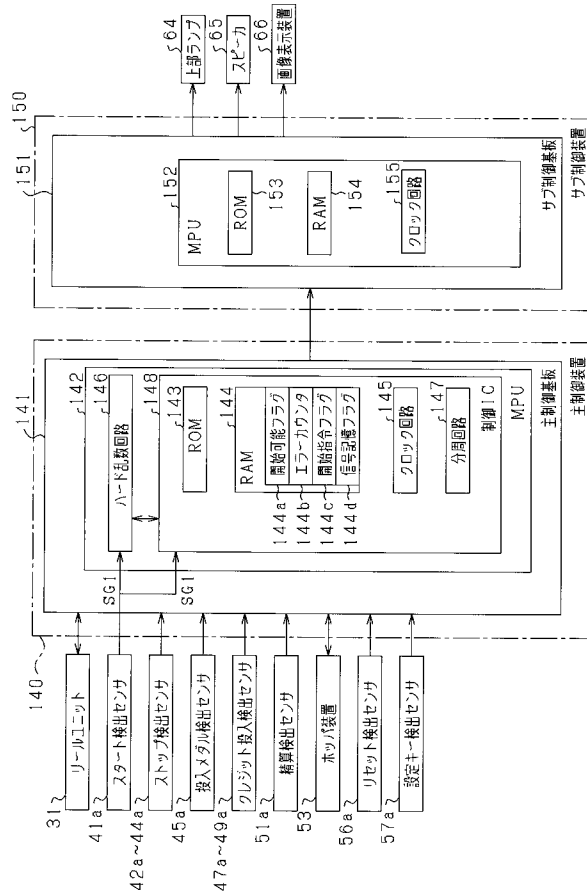
【図 3】



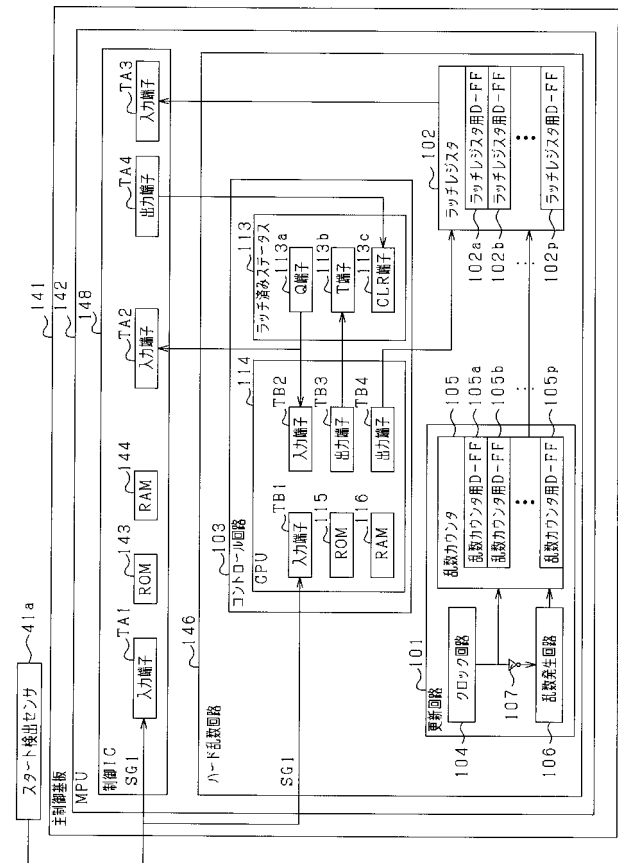
【図 4】

入賞態様	停止図柄			非BB時の特典	BB時の特典	抽選モード移行
	左リール	中リール	右リール			
第1補填	ベル	リフレイ	ベル	1枚	-	-
第2補填	スイカ	ベル	ベル	1枚	-	-
第3補填	リフレイ	ベル	ベル	1枚	-	-
ベル	ベル	ベル	ベル	9枚	8枚	-
スイカ	スイカ	スイカ、チェリー	スイカ、白7	7枚	8枚	-
チェリー	チェリー	-	-	2枚	-	-
通常リフレイ	リフレイ	リフレイ	リフレイ	再遊技	再遊技	-
第1RTリフレイ	リフレイ	リフレイ	リフレイ	再遊技	-	第1RTモード
第2RTリフレイ	リフレイ	リフレイ	リフレイ	再遊技	-	第2RTモード
第1転落リフレイ	リフレイ	リフレイ	リフレイ	再遊技	-	通常モード
第2転落リフレイ	リフレイ	リフレイ	リフレイ	再遊技	-	第1RTモード
第1BB	赤7	赤7	赤7	-	-	第1BB状態
第2BB	白7	白7	白7	-	-	第2BB状態

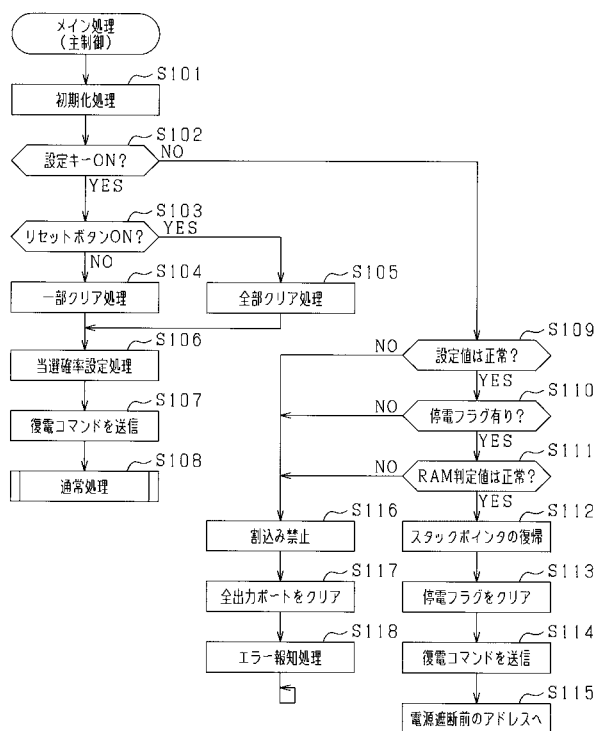
【図 5】



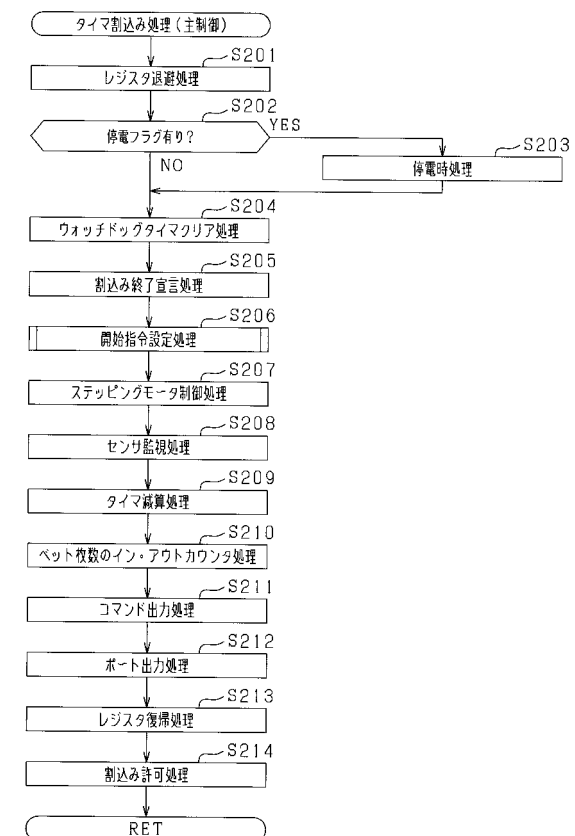
【図 6】



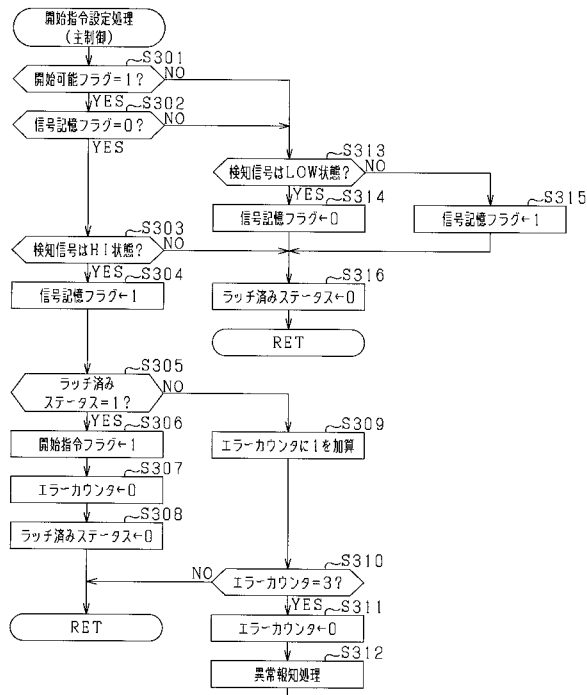
【図 7】



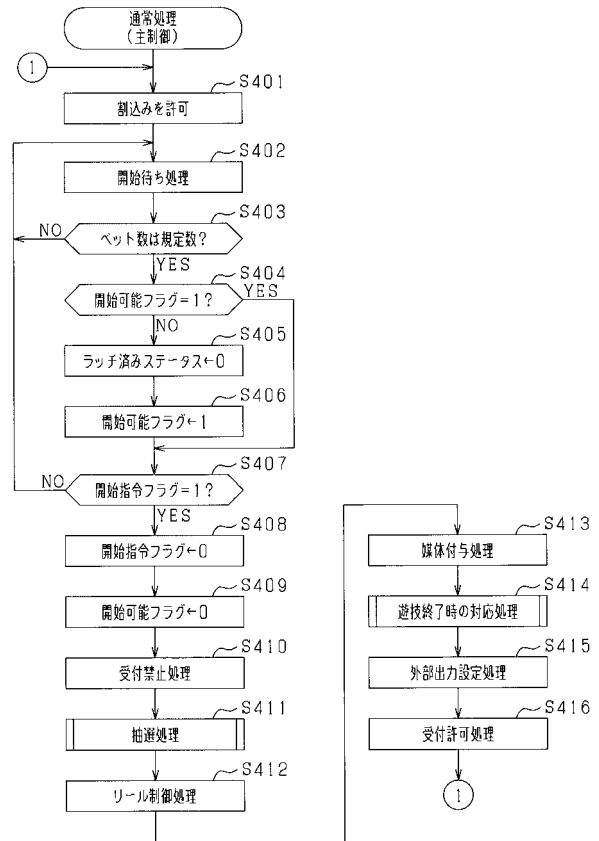
【図 8】



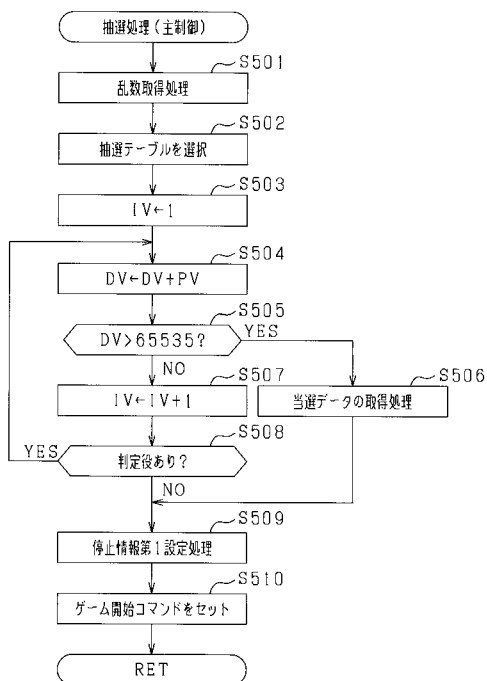
【図 9】



【図 10】



【図 11】



【図 12】

通常モード用抽選テーブル

IV	当選役	PV
1	ベル、第1補填	13000
2	ベル、第2補填	13000
3	ベル、第3補填	13000
4	スイカ	850
5	チェリー	155
6	第1BB	500
7	第2BB	100
8	通常リプレイ、第1RTリプレイ	2341
9	通常リプレイ、第1RTリプレイ	2341
10	通常リプレイ、第1RTリプレイ	2341
11	通常リプレイ、第1RTリプレイ	2341

【図 1 3】

IV	左→中→右	左→右→中	中→左→右	中→右→左	右→左→中	右→中→左
1	ベル	ベル	第1補填	第1補填	第1補填	第1補填
2	第2補填	第2補填	第2補填	第2補填	第2補填	第2補填
3	第3補填	第3補填	第3補填	第3補填	第3補填	第3補填
4	スイカ	スイカ	スイカ	スイカ	スイカ	スイカ
5	チェリー	チェリー	チェリー	チェリー	チェリー	チェリー
6	第1BB	第1BB	第1BB	第1BB	第1BB	第1BB
7	第2BB	第2BB	第2BB	第2BB	第2BB	第2BB
8	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ
9	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ
10	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ
11	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ

【図 1 4】

第1RTモード用抽選テーブル

IV	当選役	PV
1	ベル、第1補填	13000
2	ベル、第2補填	13000
3	ベル、第3補填	13000
4	スイカ	850
5	チェリー	155
6	第1BB	500
7	第2BB	100
8	通常リプレイ、第2RTリプレイ	1626
9	通常リプレイ、第2RTリプレイ	1626
10	通常リプレイ、第2RTリプレイ	1626
11	通常リプレイ、第2RTリプレイ	1626
12	通常リプレイ、第1転落リプレイ	1000
13	通常リプレイ、第1転落リプレイ	1000
14	通常リプレイ、第1転落リプレイ	1000
15	通常リプレイ、第1転落リプレイ	1000
16	通常リプレイ、第1転落リプレイ	1000
17	通常リプレイ、第1転落リプレイ	1000
18	通常リプレイ	9852

【図 1 5】

IV	左→中→右	左→右→中	中→左→右	中→右→左	右→左→中	右→中→左
1	ベル	ベル	第1補填	第1補填	第1補填	第1補填
2	第2補填	第2補填	第2補填	第2補填	第2補填	第2補填
3	第3補填	第3補填	第3補填	第3補填	第3補填	第3補填
4	スイカ	スイカ	スイカ	スイカ	スイカ	スイカ
5	チェリー	チェリー	チェリー	チェリー	チェリー	チェリー
6	第1BB	第1BB	第1BB	第1BB	第1BB	第1BB
7	第2BB	第2BB	第2BB	第2BB	第2BB	第2BB
8	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ
9	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ
10	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ
11	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ
12	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ
13	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ
14	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ
15	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ
16	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ
17	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ	第1転落リプレイ
18	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ

【図 1 6】

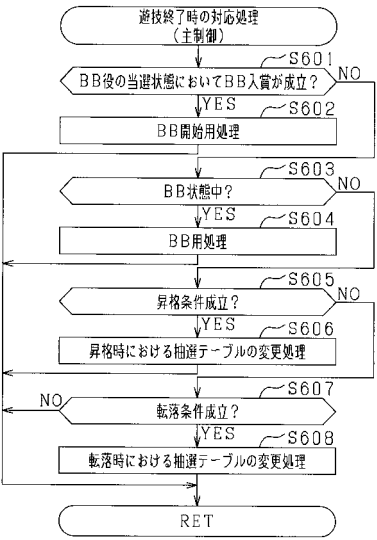
第2RTモード用抽選テーブル

IV	当選役	PV
1	ベル、第1補填	13000
2	ベル、第2補填	13000
3	ベル、第3補填	13000
4	スイカ	850
5	チェリー	155
6	第1BB	500
7	第2BB	100
8	通常リプレイ、第2転落リプレイ	2000
9	通常リプレイ、第2転落リプレイ	2000
10	通常リプレイ、第2転落リプレイ	2000
11	通常リプレイ、第2転落リプレイ	2000
12	通常リプレイ、第2転落リプレイ	2000
13	通常リプレイ、第2転落リプレイ	2000
14	通常リプレイ	10356

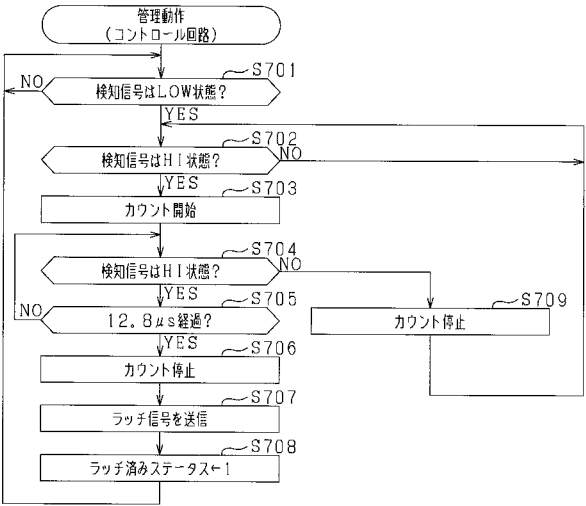
【図 17】

	左→中→右	左→右→中	中→左→右	中→右→左	右→左→中	右→中→左
IV	左→中→右	左→右→中	中→左→右	中→右→左	右→左→中	右→中→左
1	ベル	ベル	第1補填	第1補填	第1補填	第1補填
2	第2補填	第2補填	ベル	ベル	第2補填	第2補填
3	第3補填	第3補填	第3補填	第3補填	ベル	ベル
4	スイカ	スイカ	スイカ	スイカ	スイカ	スイカ
5	チェリー	チェリー	チェリー	チェリー	チェリー	チェリー
6	第1BB	第1BB	第1BB	第1BB	第1BB	第1BB
7	第2BB	第2BB	第2BB	第2BB	第2BB	第2BB
8	通常リプレイ	通常リプレイ	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ
9	第2転落リプレイ	通常リプレイ	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ
10	第2転落リプレイ	第2転落リプレイ	通常リプレイ	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ
11	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ	通常リプレイ	第2転落リプレイ	第2転落リプレイ
12	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ	通常リプレイ	第2転落リプレイ
13	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ	第2転落リプレイ	通常リプレイ
14	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ

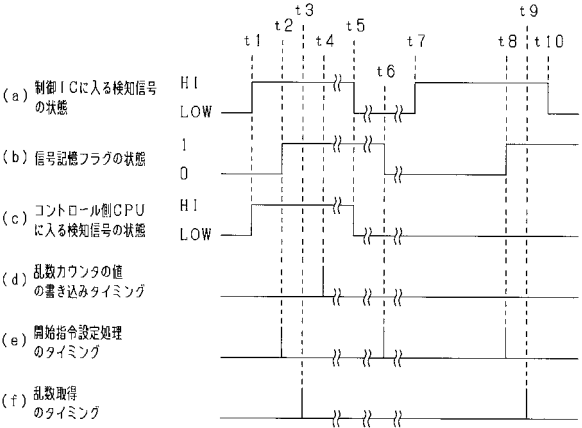
【図 18】



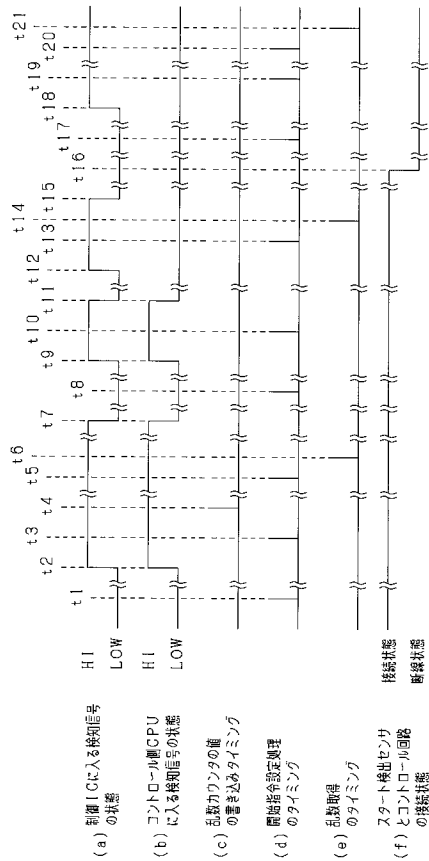
【図 19】



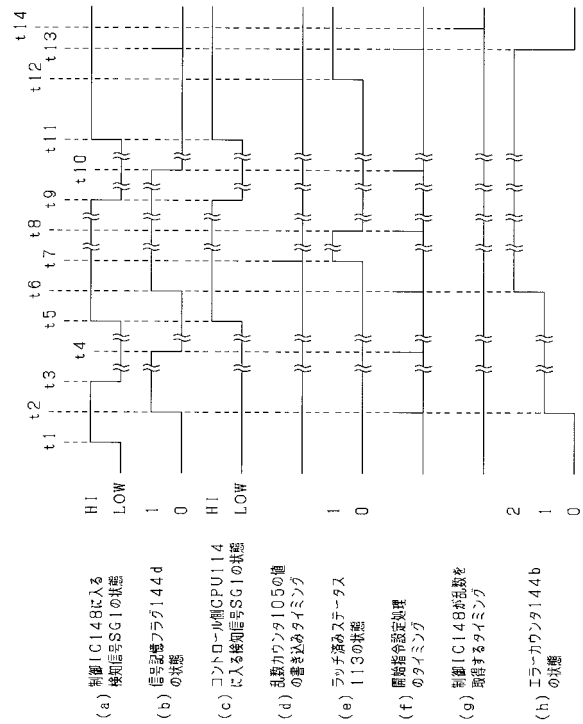
【図 20】



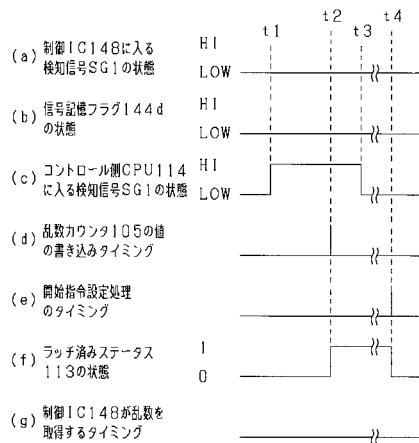
【図 2 1】



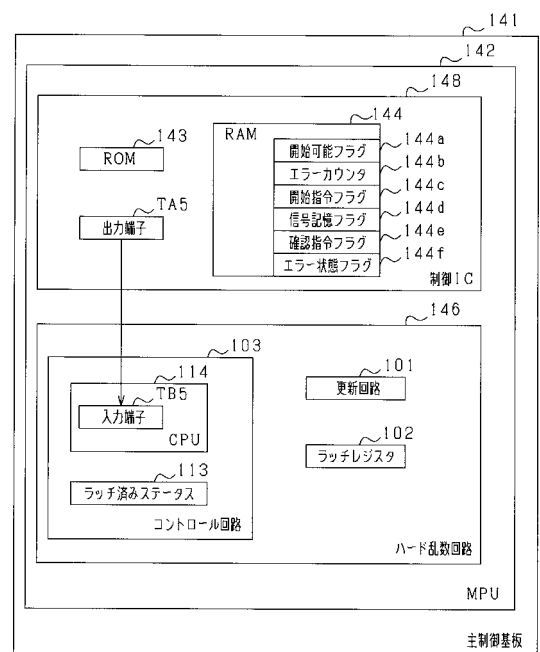
【図 2 2】



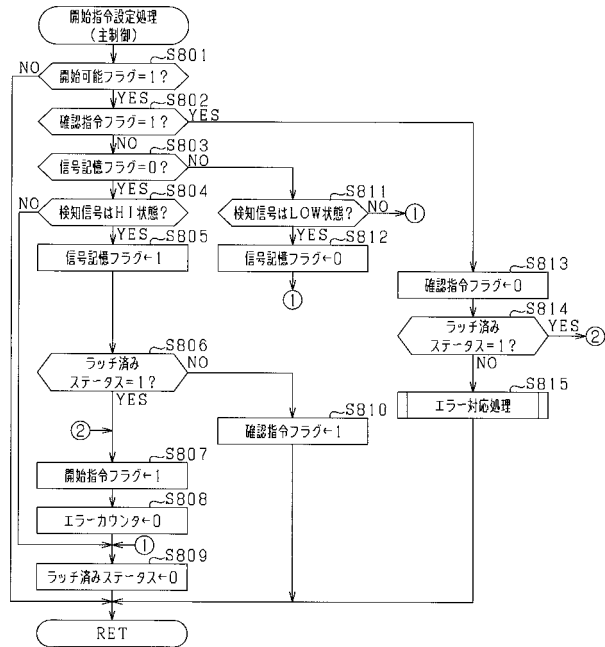
【図 2 3】



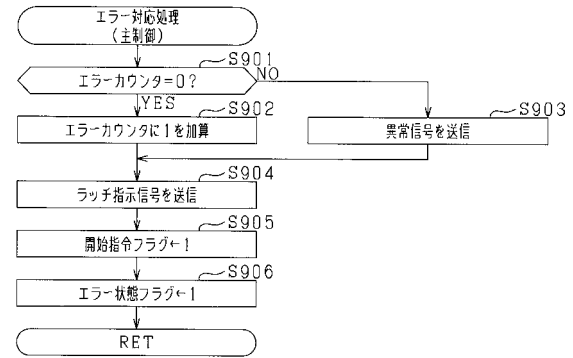
【図 2 4】



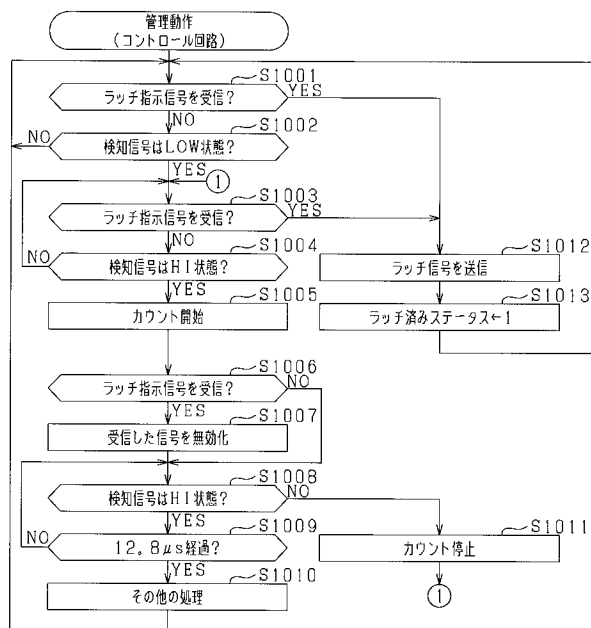
【図 25】



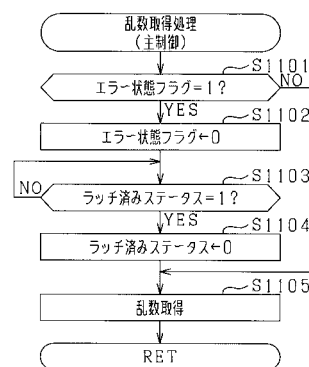
【図 26】



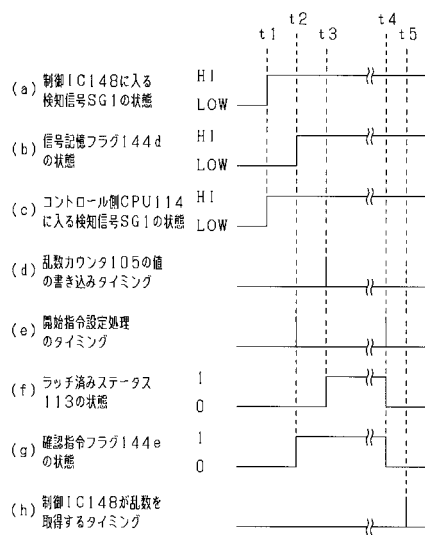
【図 27】



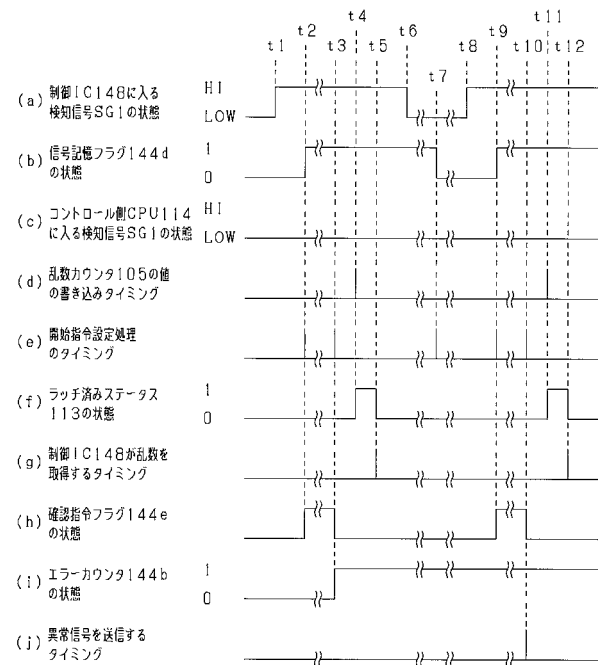
【図 28】



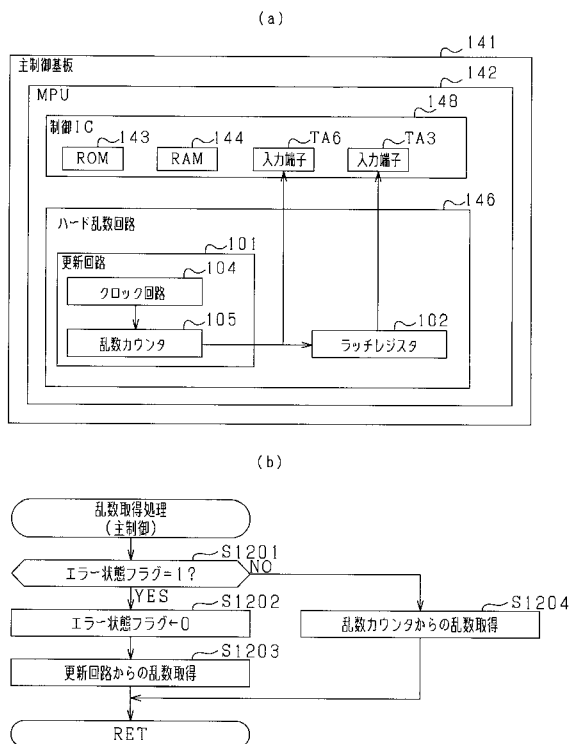
【図 29】



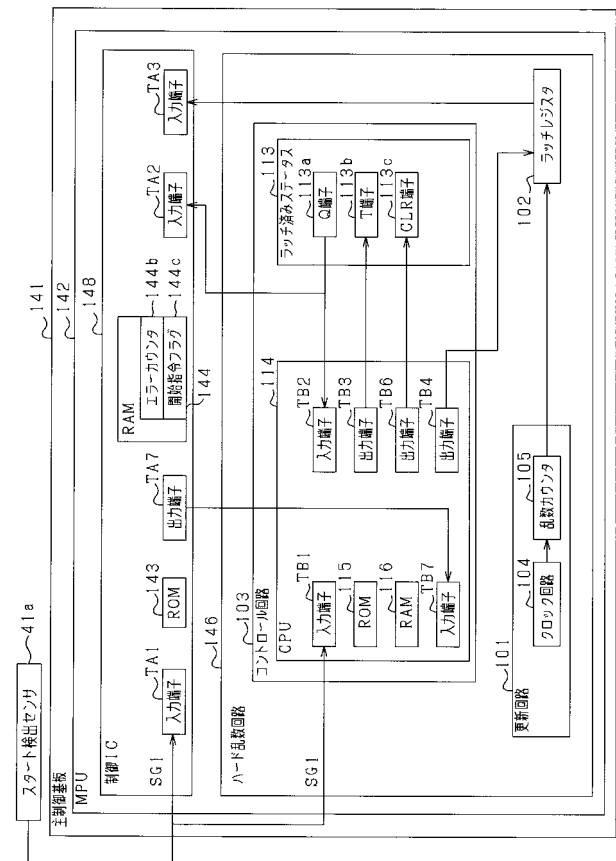
【図 30】



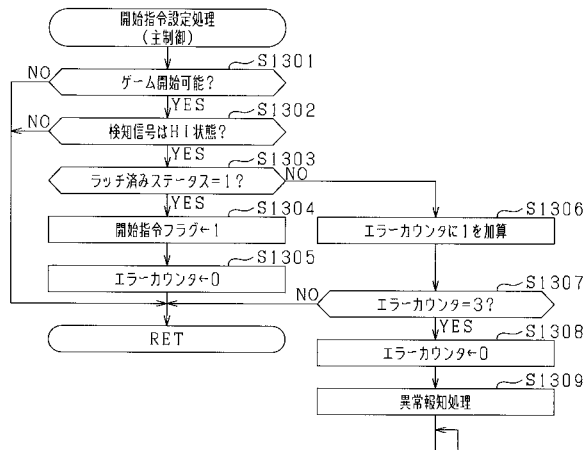
【図 31】



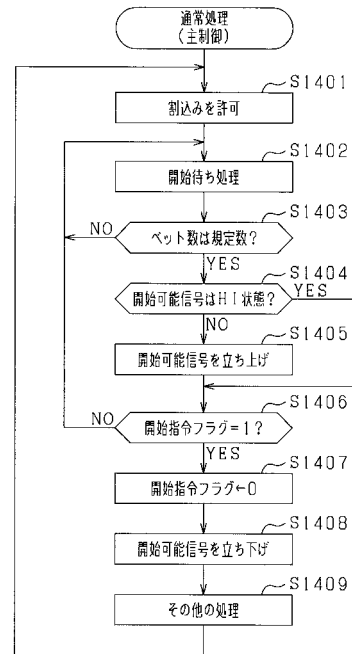
【図 32】



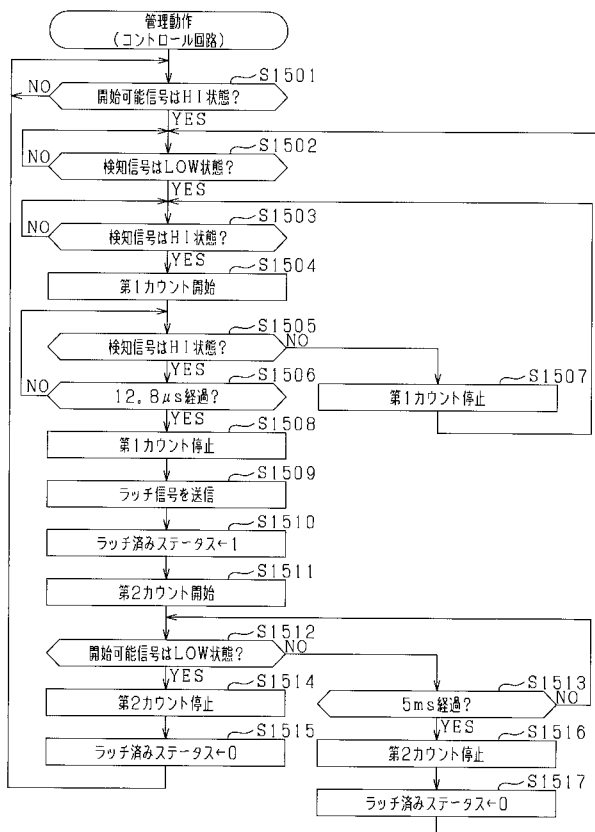
【図 3 3】



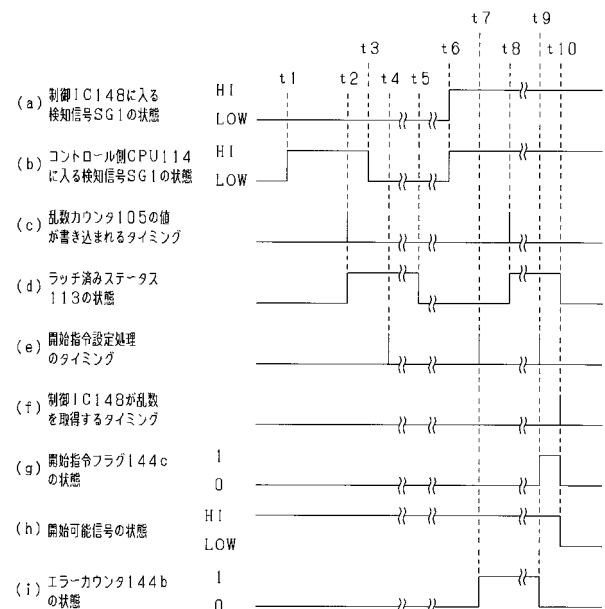
【図 3 4】



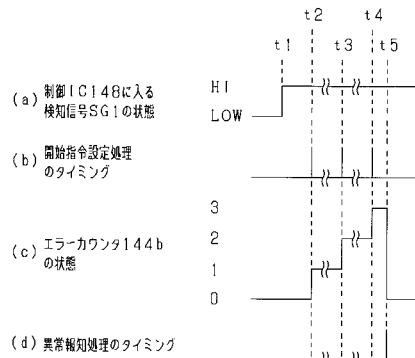
【図 3 5】



【図 3 6】

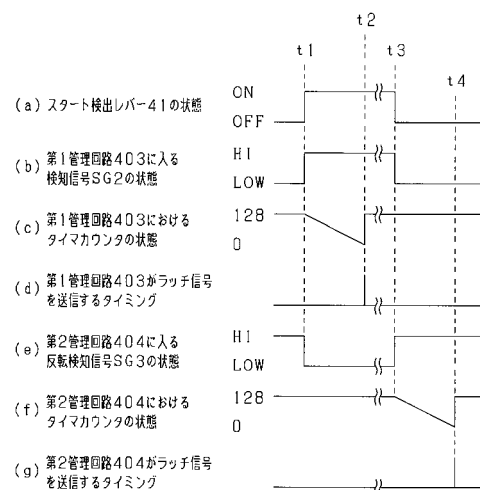
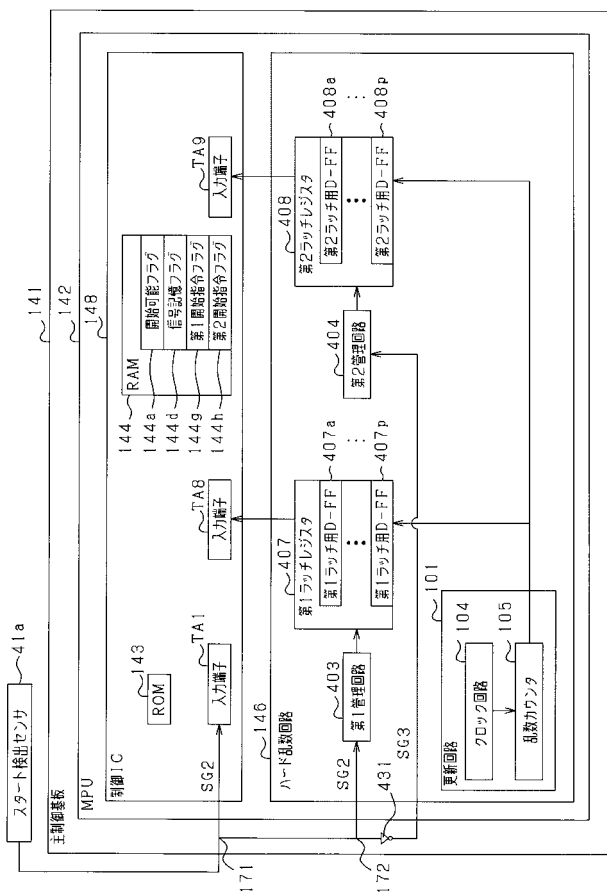


【図 38】

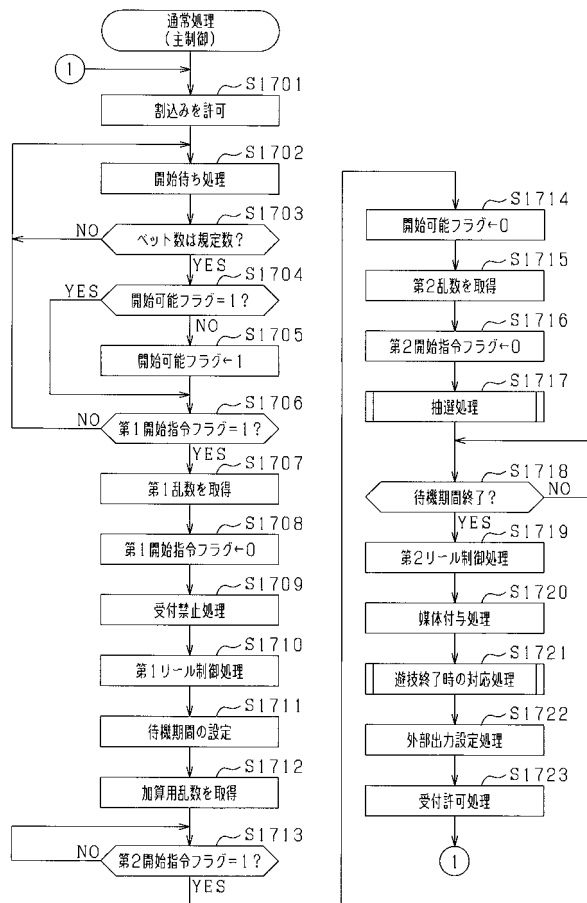


入賞態様	停止図柄		非B時の特典		抽選モード移行
	左リール	中リール	右リール	1枚	-
第1補填	ベル	リプレイ	ベル	1枚	-
第2補填	スイカ	リプレイ	ベル	1枚	-
第3補填	リプレイ	ベル	ベル	9枚	-
ベル	ベル	ベル	ベル	7枚	-
スイカ	スイカ	スイカ、チェリー	スイカ、白7	2枚	-
第1チェリー	チェリー	スイカ、スイカ リプレイ、赤7 白7	スイカ、スイカ リプレイ、赤7 リプレイ、白7	-	-
第2チェリー	チェリー	チェリー	チェリー	2枚	-
通常リプレイ	リプレイ	リプレイ	リプレイ	再遊技	-
第1RTリプレイ	リプレイ	チェリー	ベル	再遊技	第1RTモード
第2RTリプレイ	ベル	リプレイ	リプレイ	再遊技	第2RTモード
第1軽落リプレイ	スイカ	リプレイ	リプレイ	再遊技	通常モード
第2軽落リプレイ	リプレイ	チェリー	リプレイ	再遊技	第1RTモード
第1BB	赤7	赤7	ベル	再遊技	第1BB状態
第2BB	白7	白7	赤7	-	第2BB状態

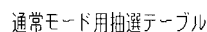
【図 40】



【图 4 2】



【図 4 4】

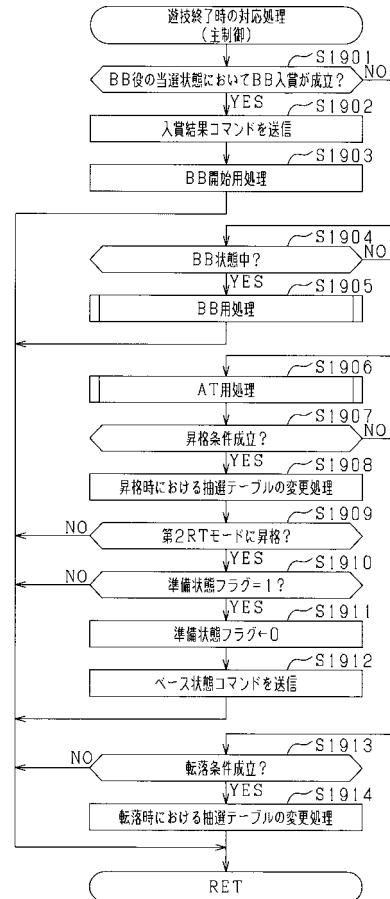


IV	当選役	第1PV	第2PV
1	ベル、第1補填	13000	-
2	ベル、第2補填	13000	-
3	ベル、第3補填	13000	-
4	スイカ	850	-
5	第1チェリー、第2チェリー	155	250
6	第1BB	500	-
7	第2BB	100	-
8	通常リプレイ、第1RTリプレイ	2341	-
9	通常リプレイ、第1RTリプレイ	2341	-
10	通常リプレイ、第1RTリプレイ	2341	-
11	通常リプレイ、第1RTリプレイ	2341	-

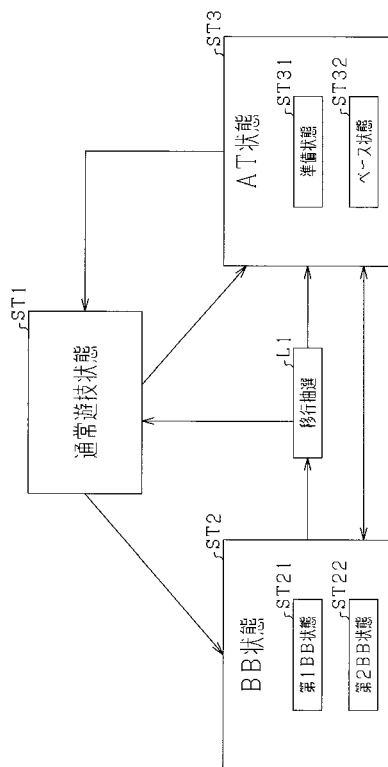
【図 4 5】

IV	左→中→右	左→右→中	中→左→右	中→右→左	右→左→中	右→中→左
1	ベル	第2補填	第3補填	第1補填	第1補填	第1補填
2	第2補填	第3補填	第3補填	第1補填	第2補填	第2補填
3	第3補填	第3補填	第3補填	第3補填	第3補填	第3補填
4	スィカ	スィカ	スィカ	スィカ	スィカ	スィカ
5	第1チェリー	第1チェリー	第1チェリー	第1チェリー	第1チェリー	第1チェリー
6	第2チェリー	第2チェリー	第2チェリー	第2チェリー	第2チェリー	第2チェリー
7	第1BB	第1BB	第1BB	第1BB	第1BB	第1BB
8	第2BB	第2BB	第2BB	第2BB	第2BB	第2BB
9	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ
10	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ
11	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ	通常リプレイ

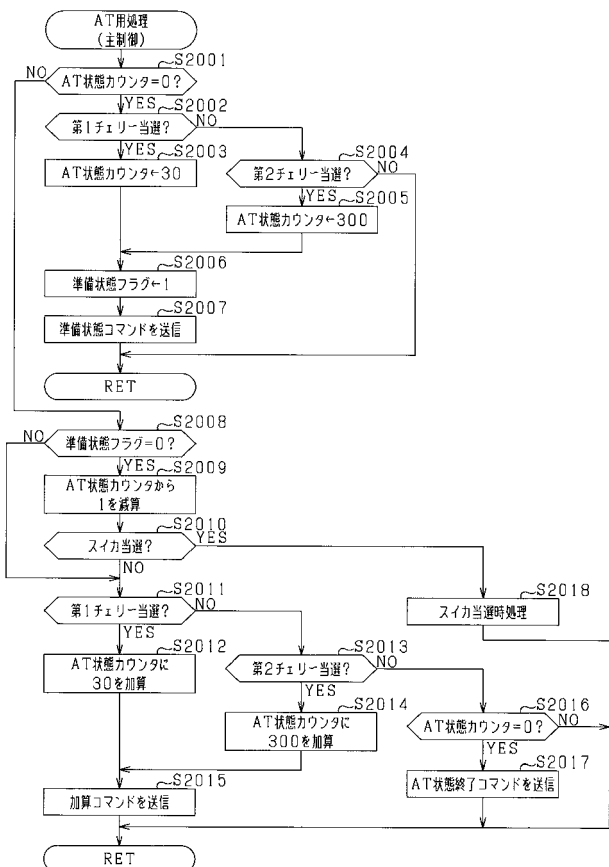
【図 4 6】



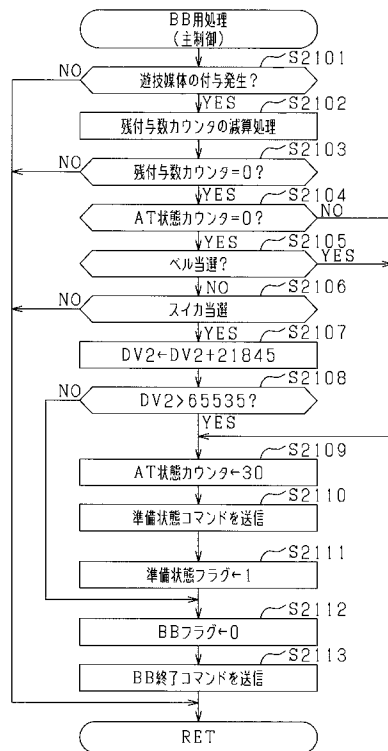
【図 4 7】



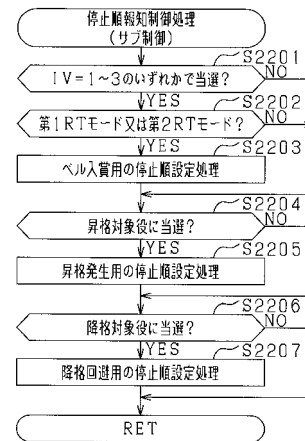
【図 4 8】



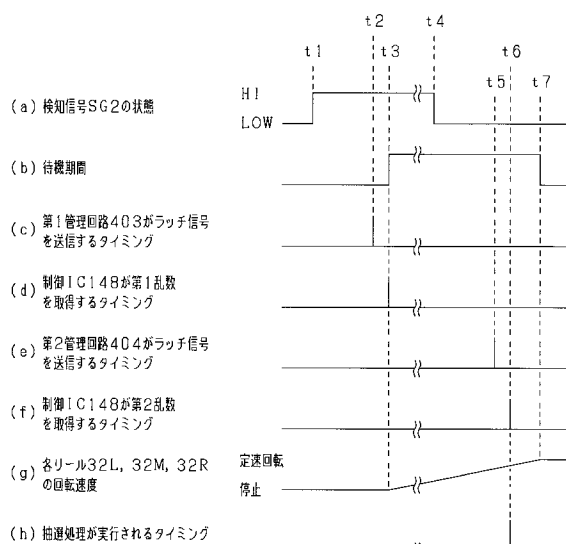
【図 49】



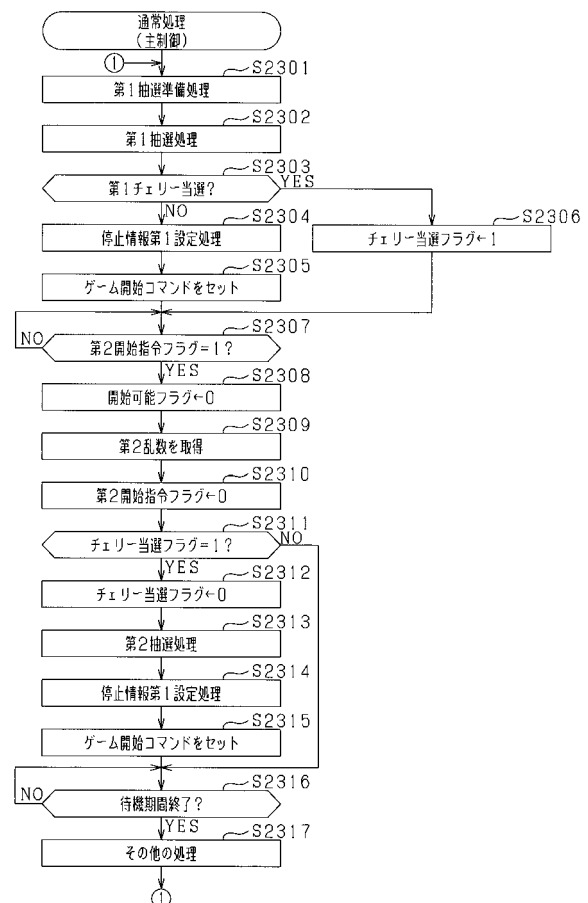
【図 50】



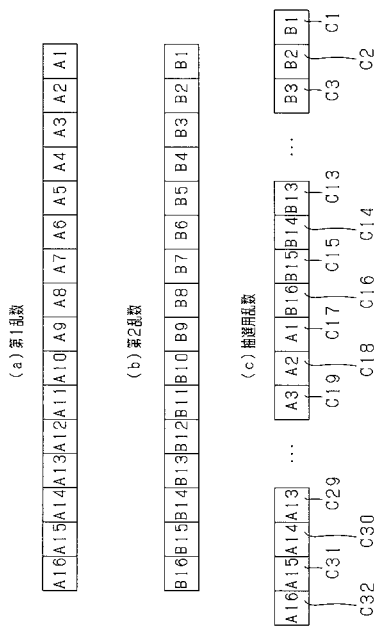
【図 51】



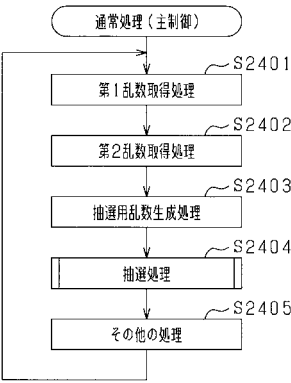
【図 52】



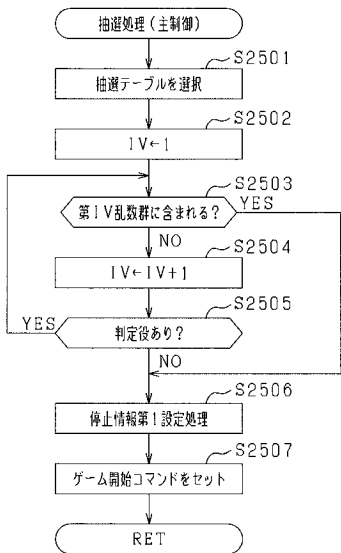
【図 5 3】



【図 5 4】



【図 5 5】



【図 5 6】

(a)

通常モード用抽選テーブル

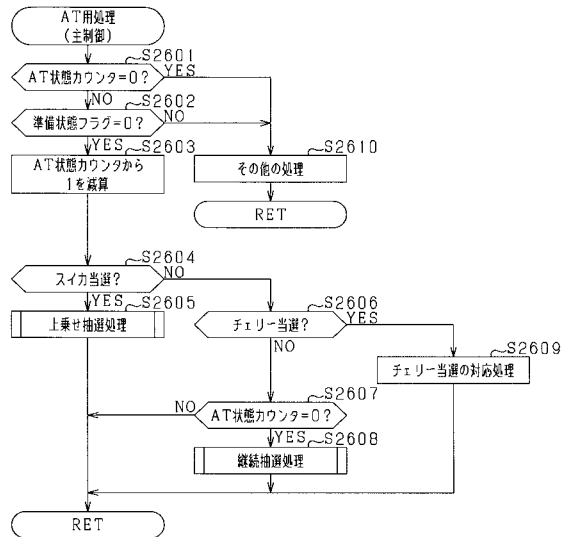
IV	当選役	乱数群の種類
1	ベル、第1補填	第1乱数群
2	ベル、第2補填	第2乱数群
3	ベル、第3補填	第3乱数群
4	スイカ	第4乱数群
5	第1チェリー、第2チェリー	第5乱数群
6	第1BB	第6乱数群
7	第2BB	第7乱数群
8	通常リプレイ、第1RTリプレイ	第8乱数群
9	通常リプレイ、第1RTリプレイ	第9乱数群
10	通常リプレイ、第1RTリプレイ	第10乱数群
11	通常リプレイ、第1RTリプレイ	第11乱数群

(b)

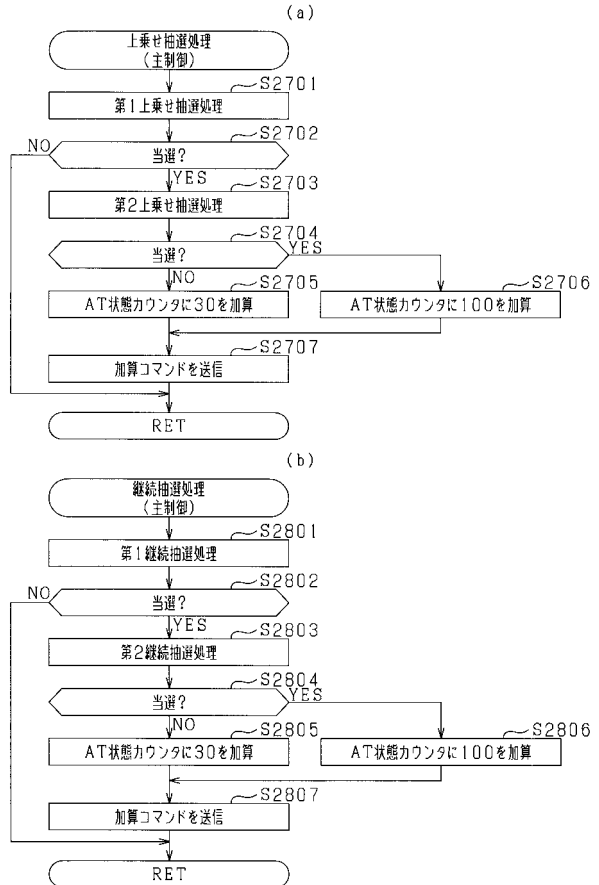
乱数群テーブル

第1乱数群	第2乱数群	...	第11乱数群
65537	65538	...	65547
65559	65571	...	65569
65570	65582	...	65580
⋮	⋮	⋮	⋮
2860580865	2860580866	-	-
2860580887	2860580899	-	-
2860580898	2860580910	-	-

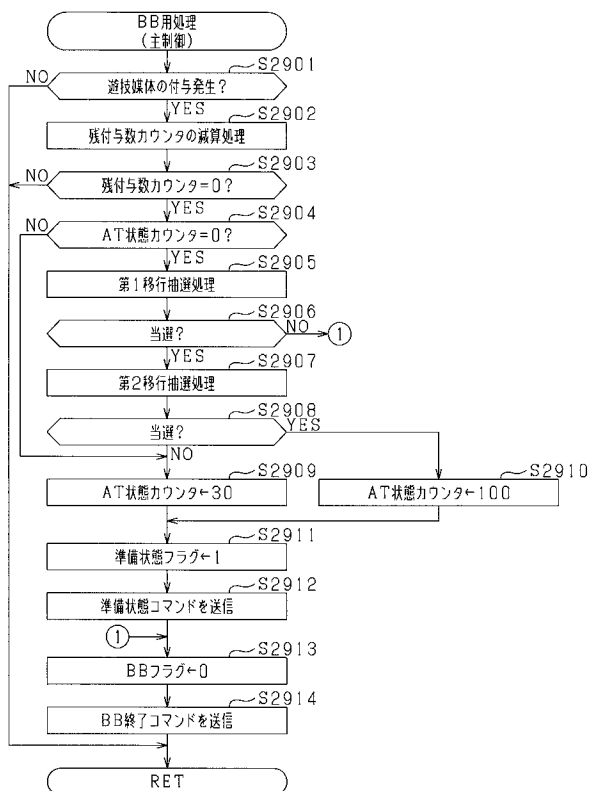
【図 57】



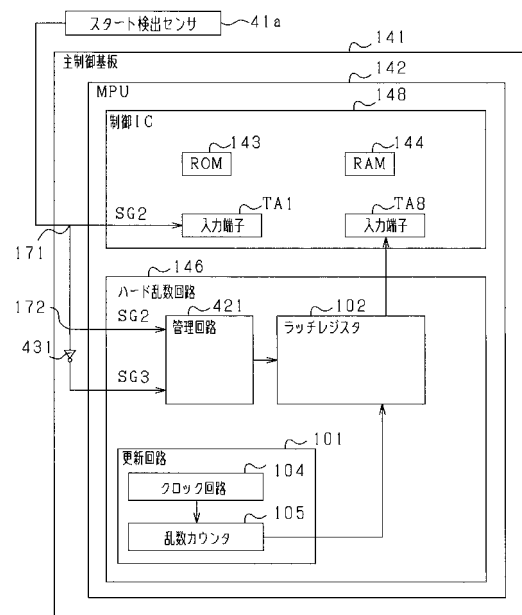
【図 58】



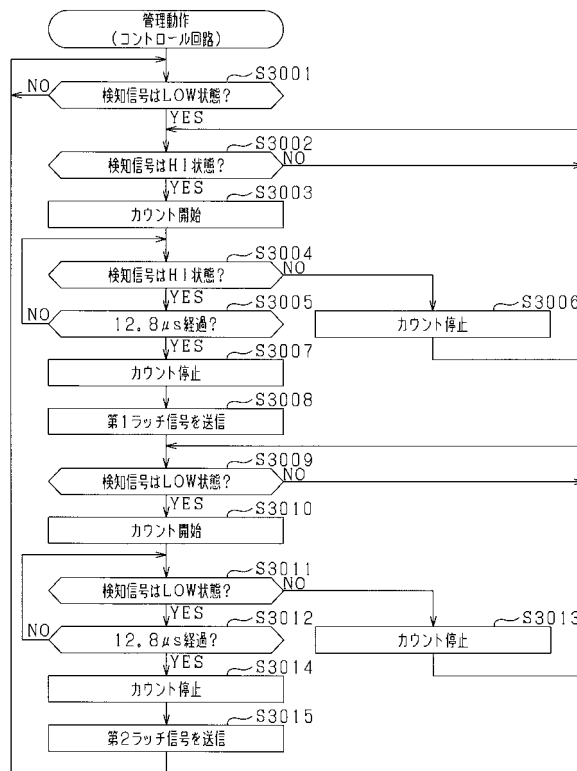
【図 59】



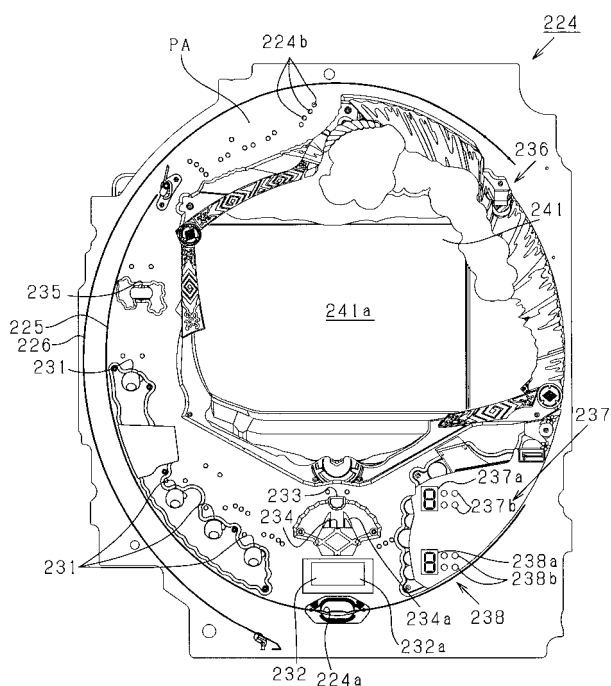
【図 60】



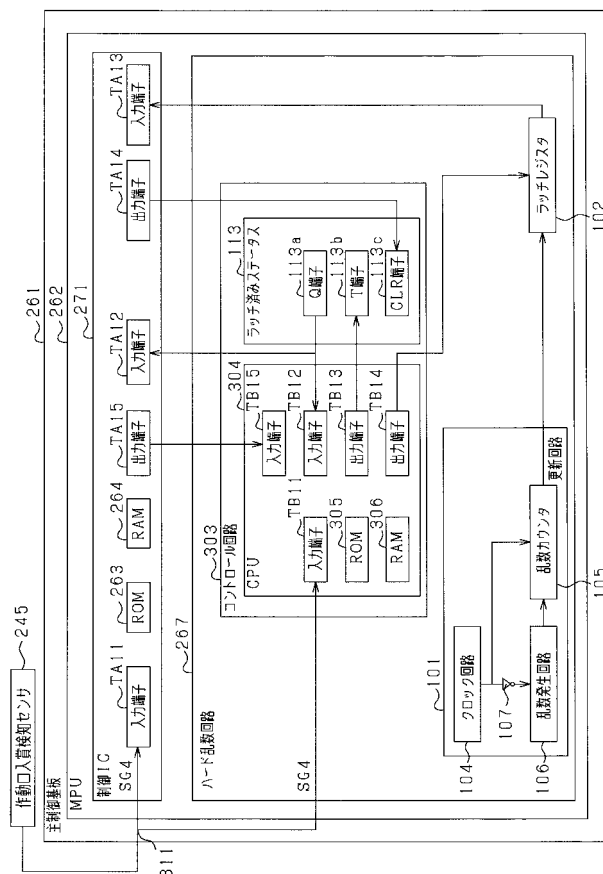
【图 6 2】



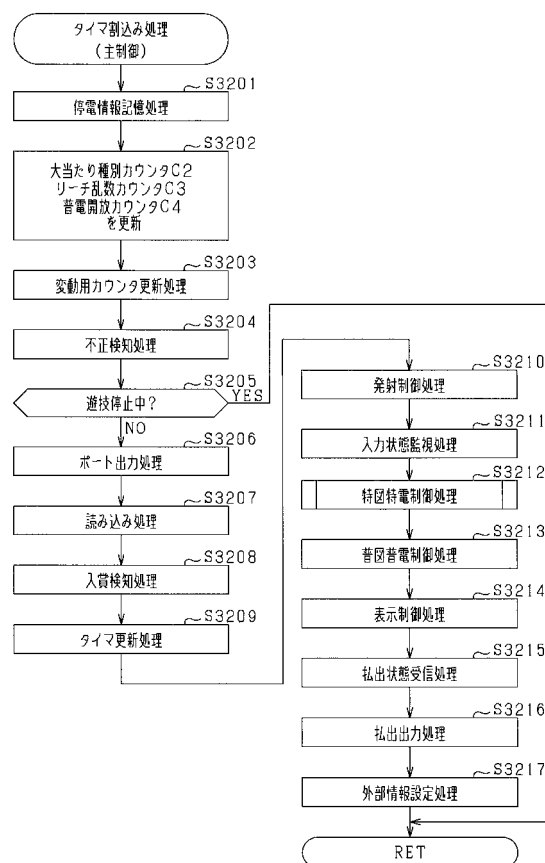
【図 6 4】



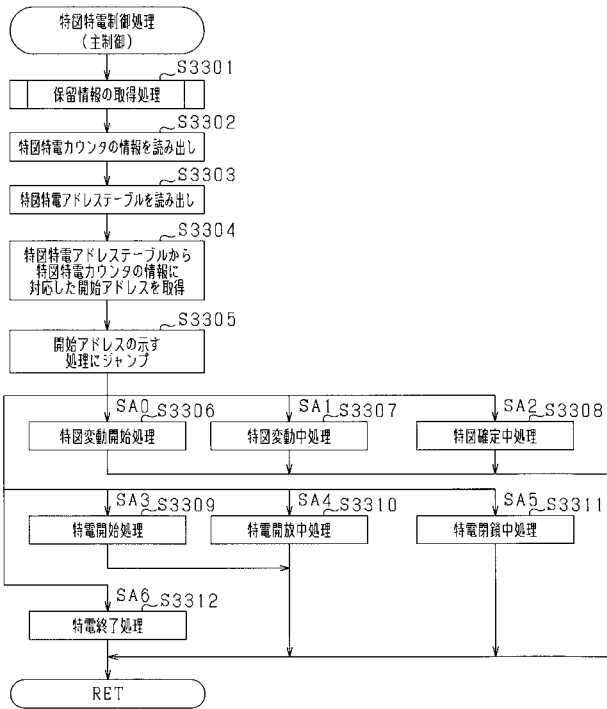
【图 6-6】



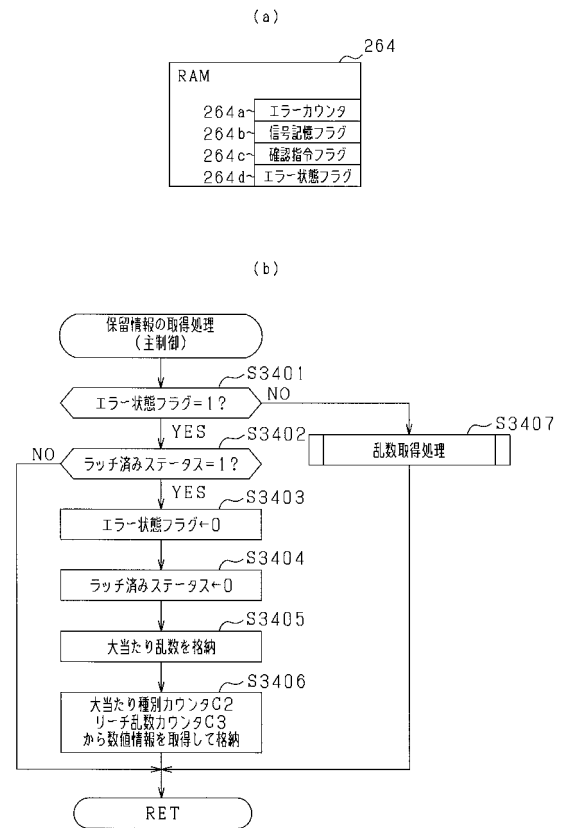
【图 6 8】



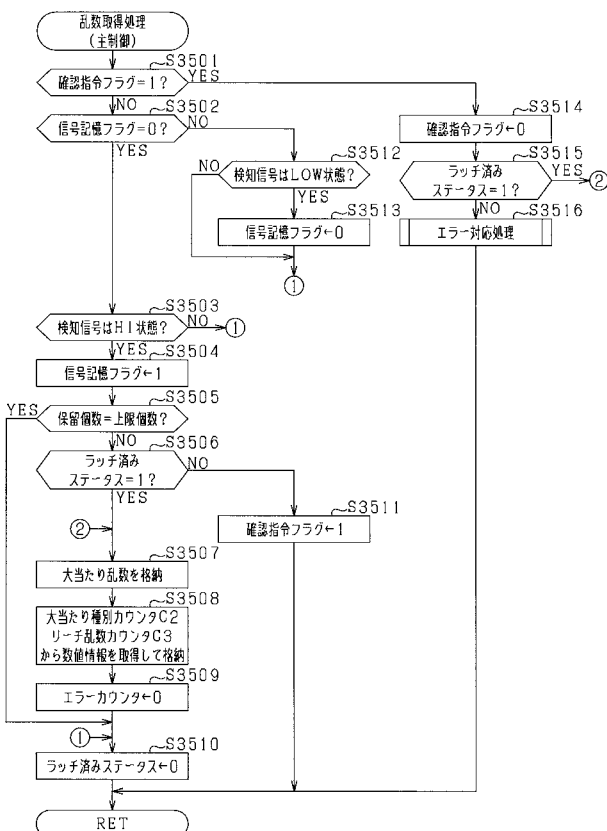
【図 69】



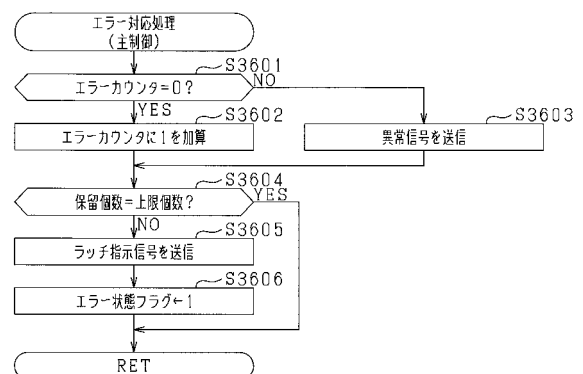
【図 70】



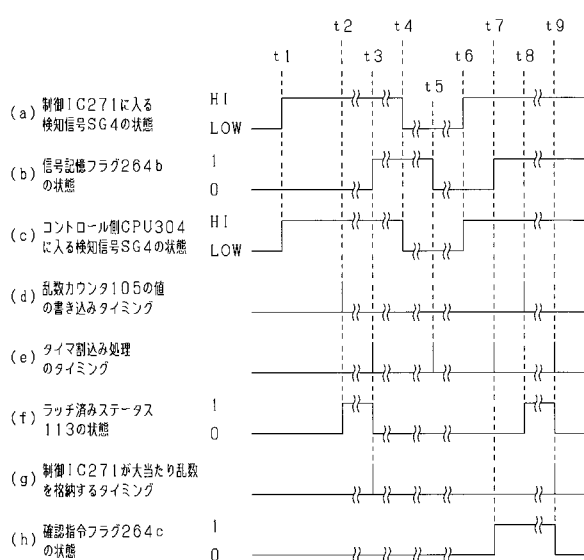
【図 71】



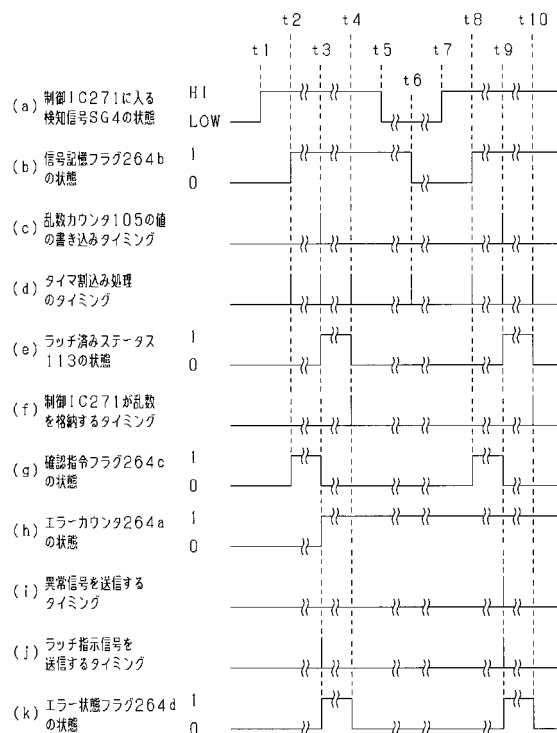
【図 72】



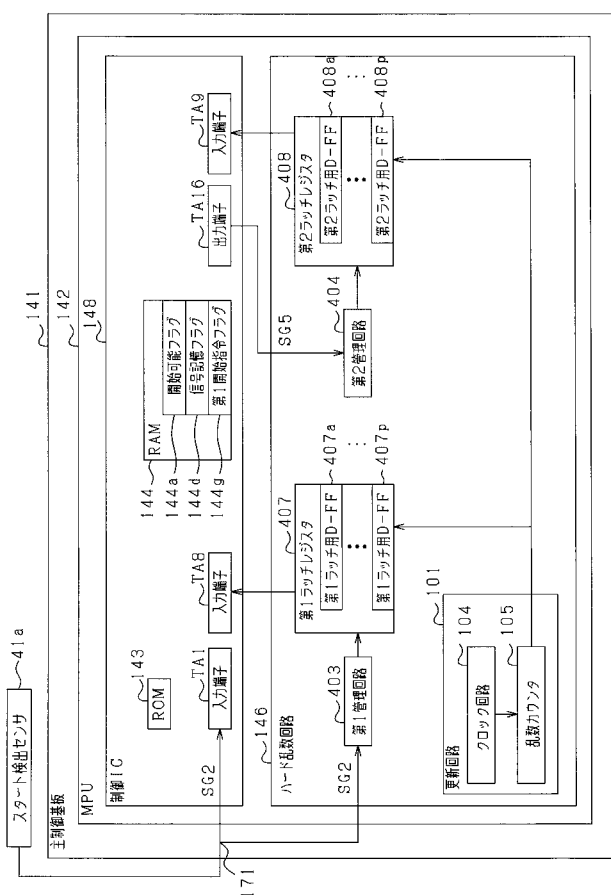
【图 7-3】



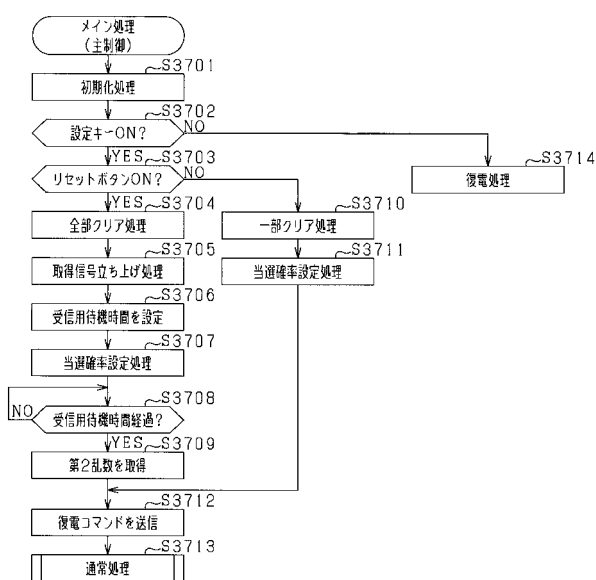
【图 7 4】



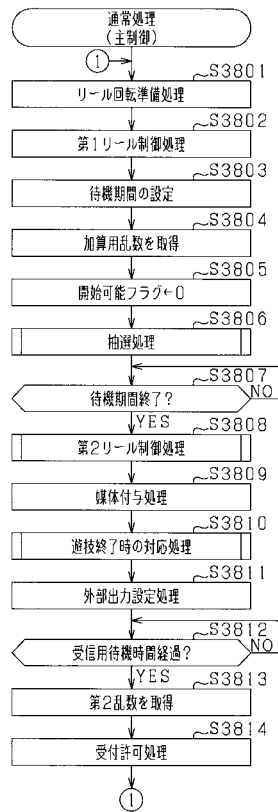
【图 7 5】



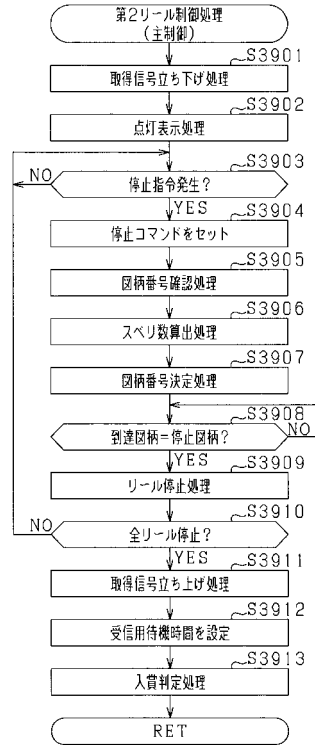
【图 7 6】



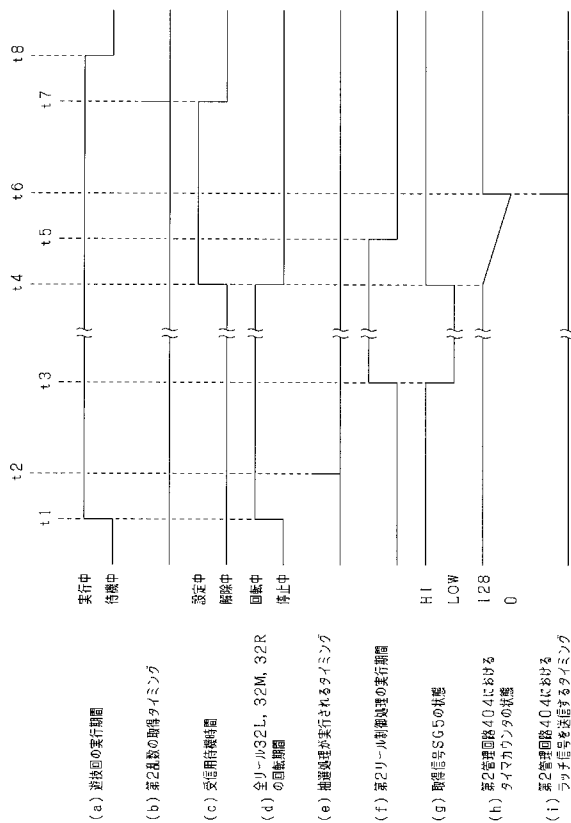
【図 77】



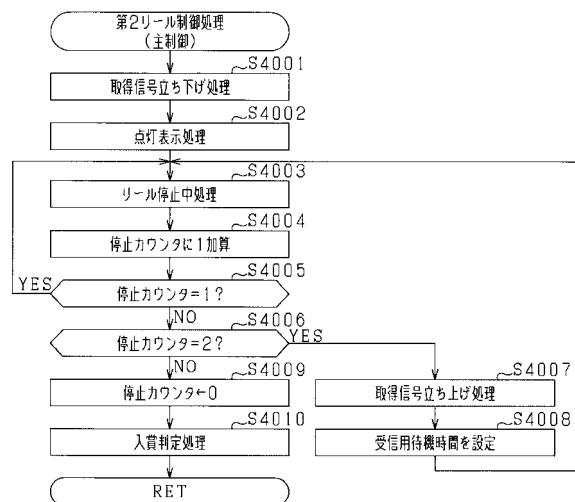
【図 78】



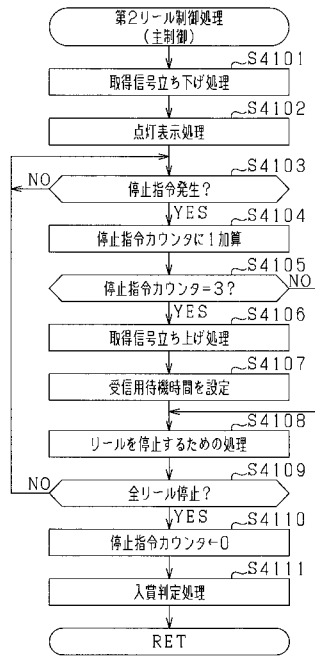
【図 79】



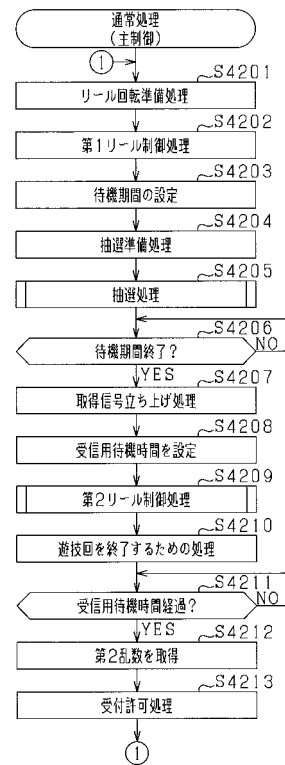
【図 80】



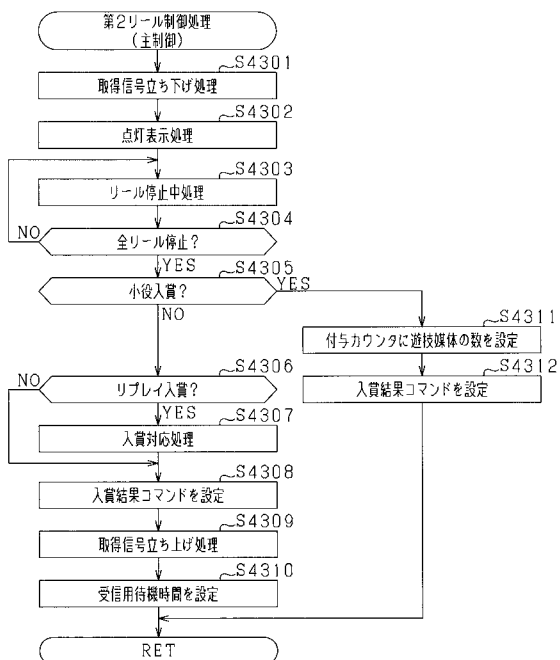
【図 8 1】



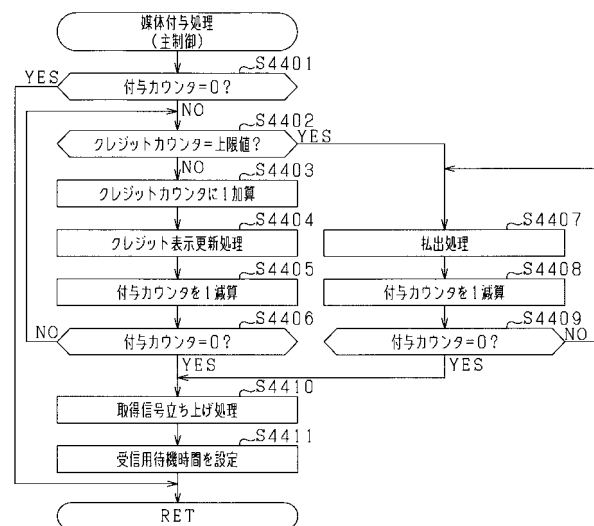
【図 8 2】



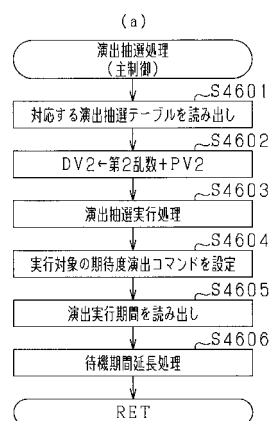
【図 8 3】



【図 8 4】



【图 8 6】



チェリー用海出選択テーブル

演出の種類	第2PV
第1期待度演出	52428
第2期待度演出	-

スイカ用演出選択テーブル

演出の種類	第2PV
第2期待度演出	26214
第3期待度演出	-

【图 8-7】

