



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) DE 600 30 125 T2 2007.02.22

(12)

Übersetzung der europäischen Patentschrift

(97) EP 1 197 000 B1

(21) Deutsches Aktenzeichen: 600 30 125.7

(86) PCT-Aktenzeichen: PCT/US00/13650

(96) Europäisches Aktenzeichen: 00 932 569.7

(87) PCT-Veröffentlichungs-Nr.: WO 2000/079685

(86) PCT-Anmeldetag: 18.05.2000

(87) Veröffentlichungstag

der PCT-Anmeldung: 28.12.2000

(97) Erstveröffentlichung durch das EPA: 17.04.2002

(97) Veröffentlichungstag

der Patenterteilung beim EPA: 16.08.2006

(47) Veröffentlichungstag im Patentblatt: 22.02.2007

(51) Int Cl.⁸: H03M 1/78 (2006.01)

H03M 1/06 (2006.01)

(30) Unionspriorität:

337796 22.06.1999 US

(84) Benannte Vertragsstaaten:

DE, FR, GB, IE, IT, NL

(73) Patentinhaber:

Burr-Brown Corp., Tucson, Ariz., US

(72) Erfinder:

NAYLOR, R., Jimmy, Tucson, AZ 85711, US;
KALTHOFF, V., Timothy, Tucson, AZ 85730, US;
SHILL, A., Mark, Tucson, AZ 85748, US; JOHNSON,
D., Jeffrey, Tucson, AZ 85741, US

(74) Vertreter:

Prinz und Partner GbR, 80335 München

(54) Bezeichnung: LEITERSCHALTUNG FÜR DAW

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelebt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung**HINTERGRUND DER ERFINDUNG**

[0001] Die Erfindung bezieht sich auf eine Bitschalter-Schaltungsanordnung, die R/2R-Kettenleiter-Spannungsteilernetzwerken, die in Digital/Analog-Umsetzern (DAUs) verwendet werden, zugeordnet ist.

[0002] US 5.764.174 offenbart eine Schalterarchitektur für Digital/Analog-Umsetzer, die einen R/2R-Kettenleiter mit einer Steuerschaltung, die eine Gate-Spannung für einen ersten und einen zweiten MOSFET-Schalter erzeugt, umfasst.

[0003] Für den nächsten Stand der Technik werden die **Fig. 5** und **9** von US 5.764.174 (Dempsey u. a.) gehalten, in denen V_{gp} und V_{gn} von **Fig. 9** als gesteuerte "Versorgungsspannungen" an CMOS-Puffer **116i** und **118i** von **Fig. 5** bereitgestellt sind. US 5.075.677 (Meaney u. a.) und US 4.558.242 (Tuthill u. a.) offenbaren ebenfalls Schaltungen des Standes der Technik zum Schalten der 2R-Nebenwiderstände von R/2R-Kettenleitern zu hohen und niedrigen Referenzspannungen.

[0004] Die Steuerschaltung von **Fig. 9** des Patents von Dempsey u. a. erzeugt zwei Steuerspannungen V_{gp} und V_{gn} , die als Versorgungsspannungen für ein Paar von CMOS-Invertoren oder -Puffern **46i** bzw. **48i**, angelegt werden. Die CMOS-Puffer **46i** und **48i**, werden durch einen binären Eingang b_i gesteuert, um MOSFETs **42i** und **44i**, durchzuschalten und zu sperren. Die Drain-Elektroden der MOSFETs **42i** und **44i**, sind mit einem entsprechenden Zweig eines R/2R-Kettenleiter-Netzwerks verbunden. Der MOSFET **42i** kann entweder vom p-Kanal- oder vom n-Kanal-Typ sein (siehe **Fig. 6** des Patents von Dempsey u. a.), wobei der Puffer **46i** entsprechend invertierend oder nicht invertierend ist.

[0005] Die Operationsverstärker **58** und **59** arbeiten jeweils so, dass ihre (+)- und (-)-Eingänge abgeglichen sind. Die Widerstände **54** und **57** in **Fig. 9** des Patents von Dempsey u. a. legen dieselben Vorströme fest, um den Durchlasswiderstandswert von kombinierten MOSFETs **55** auf den Widerstandswert von kombinierten Widerständen **52** abzugleichen und den Durchlasswiderstandswert von kombinierten MOSFETs **56** auf den Widerstandswert von kombinierten Widerständen **53** abzugleichen. Die Schaltungsstruktur, die die gemeinsamen Vorströme erzeugt, umfasst die Widerstände **54** und **57** und verhindert einen genauen Betrieb der Schaltung von **Fig. 9** des Patents von Dempsey u. a., wenn V_{REF-} nicht mehr als etwa 2 Volt über V_{REF+} liegt. Wenn die Differenz zwischen V_{REF-} und V_{REF+} abnimmt, nimmt der Strom durch die Schaltung von **Fig. 9** ab, wobei die Offsetfehler der zwei Operationsverstärker zu-

nehmend große Anteile der Spannungsabfälle über den Widerständen werden. Dies führt zu zunehmend großen Ungenauigkeiten im Betrieb.

[0006] **Fig. 11** des Patents von Dempsey u. a. offenbart eine alternative Ausführungsform, bei der Einheitswiderstände **72** und **74** zwischen die Drains der MOSFET-Schalter **42i** und **44i**, und den entsprechenden Zweig des R/2R-Kettenleiters geschaltet sind. Diese Ausführungsform steuert den Durchlasswiderstand der MOSFET-Schalter **42i** und **44i**, in Bezug auf die Werte der Einheitswiderstände **72** und **74**.

[0007] Die Steuer- und Schalt-Schaltungsanordnung des Patents von Dempsey u. a. und des gesamten relevanten Standes der Technik ist für die Verwendung in Verbindung mit herkömmlichen R/2R-Widerstandsteilernetzwerken entworfen, bei denen die Reihenwiderstände alle den Wert R besitzen und die Nebenwiderstände alle den Wert 2R besitzen.

[0008] Bei allen bekannten R/2R-Widerstandsteilernetzwerken ist es erforderlich, die Kanalbreite/Kanal-länge-Verhältnisse (W/L-Verhältnisse) der Schalter, die wahlweise die 2R-Nebenwiderstände mit der hohen Referenzspannung oder der niedrigen Referenzspannung koppeln, binär zu skalieren. Dies ist bei Digital/Analog-Umsetzern mit einer großen Anzahl von Auflösungsbits, z. B. 12 bis 16 Auflösungsbits, problematisch. Beispielsweise wäre bei einem 16-Bit-Digital/Analog-Umsetzer, wenn der Durchlasswiderstand des MSB-Schalters (MSB, höchstwertiges Bit) 40 Ohm beträgt, der Durchlasswiderstand des LSB-Schalters (LSB, niedrigstwertiges Bit) 320 Kiloohm bis 1,20 Megaohm. Um einen Durchlasswiderstand von 40 Ohm zu schaffen, sind sehr große MOSFETs erforderlich, da die Kanalbreite W sehr groß sein muss. Um einen Durchlasswiderstand von 320 Kiloohm bis 1,20 Megaohm zu schaffen, sind ebenfalls sehr große MOSFETs erforderlich, da die Kanallänge L sehr groß sein muss. Daher ist zur genauen Ausführung eines Digital/Analog-Umsetzers mittels eines R/2R-Teilernetzwerkes eine große Chipfläche erforderlich. Um die große Chipfläche zu vermeiden, haben Fachleute verschiedene "abgekürzte Verfahren" entwickelt, um die Verwendung sehr großer MOSFET-Schalter für die LSB-Bits zu vermeiden, jedoch führen diese Techniken Ungenauigkeiten ein, die bei Digital/Analog-Umsetzern mit mehr als 12 Auflösungsbits inakzeptabel sind.

[0009] Beispielsweise skalieren Fachleute in manchen Fällen einfach nicht die Größe der Schalter für die niedrigstwertigen Bits des R/2R-Kettenleiters binär, sondern akzeptieren die sich ergebenden Fehler. Ein weiterer Lösungsweg ist gewesen, einen Dünn-schichtwiderstand mit einem hohen Wert in Reihe mit dem Schalter einzufügen und die Tatsache, dass der Temperaturkoeffizient des Dünn-schichtwiderstandes von jenem des Durchlasswiderstandes des Schalters

verschieden ist, hinzunehmen. Die Verwendung von Einheitswiderständen, wie in **Fig. 13** des Patents von Dempsey u. a. gezeigt ist, ist ein nochmals weiteres abgekürztes Verfahren, das angewandt worden ist, um das binäre Skalieren der Durchlasswiderstände der Schalter für die niedrigstwertigen Zweige eines R/2R-Kettenleiter-Netzwerks zu vermeiden.

[0010] Eine Schwierigkeit beim Skalieren von MOSFET-Schaltern zum Erhalten großer Durchlasswiderstände, indem die Kanallänge L sehr lang gemacht wird, ist, dass die Größe der effektiven Gate-Source-Spannung, die den Durchlasswiderstand R_{ON} erzeugt, entlang des Kanalbereichs fortschreitend kleiner wird, was einem längs des Kanalbereichs entstehenden Spannungsabfall infolge des hindurchfließenden Stroms zuzuschreiben ist. Folglich führt das binäre Skalieren des W/L-Verhältnisses nicht für alle Kanalstromwerte zu einem binären Skalieren von R_{ON} . Dies verursacht speziell bei den Schaltern für die niedrigstwertigen Bits codeabhängige Fehler, weil die Kanalströme bei mit einem R/2R-Kettenleiter verbundenen MOSFET-Schaltern stark codeabhängig sind. Dies ist ein Hauptproblem beim Erhalten von hochgenauen, hochauflösenden Digital/Analog-Umsetzern.

[0011] Es sollte dringend ein Digital/Analog-Umsetzer geschaffen werden, der (1) genauer als jene des Standes der Technik ist und bei dem (2) die Differenz zwischen den von außen zugeführten oberen und unteren Referenzspannungen klein sein kann.

ZUSAMMENFASSUNG DER ERFINDUNG

[0012] Daher ist es eine Aufgabe der Erfindung, eine Schaltung zu schaffen, die es erübrigt, die Durchlasswiderstände der verschiedenen Bitschalter-Transistoren, die Nebenwiderstände eines Widerstandsteilernetzwerks entweder mit einer hohen Referenzspannung oder einer niedrigen Referenzspannung koppeln, binär zu skalieren.

[0013] Es ist eine weitere Aufgabe der Erfindung, einen Digital/Analog-Umsetzer zu schaffen, der genauer und preiswerter als der nächste Stand der Technik ist.

[0014] Es ist eine weitere Aufgabe der Erfindung, eine Brückensteuerschaltung zum Steuern der Bitschalter, die dazu dienen, einen Nebenwiderstand eines Widerstandsteilernetzwerks entweder mit einer hohen Referenzspannung oder einer niedrigen Referenzspannung zu koppeln, zu schaffen, wobei die Brückensteuerschaltung durch Schwankungen der benutzerspezifisch gelieferten Referenzspannungen bedingte Ungenauigkeiten vermeidet.

[0015] Es ist eine weitere Aufgabe der Erfindung einen Digital/Analog-Umsetzer zu schaffen, bei dem

die Differenzen zwischen benutzerspezifisch gelieferten Referenzspannungen wesentlich kleiner als jene beim nächsten Stand der Technik sein können.

[0016] Es ist eine weitere Aufgabe der Erfindung, codeabhängige Ungenauigkeiten, die bei herkömmlichen hochauflösenden Digital/Analog-Umsetzern mit R/2R-Kettenleitern auftreten, zu vermeiden.

[0017] Es ist eine weitere Aufgabe der Erfindung, die Verwendung von in Reihe geschalteten Bitschalter-MOSFETs zu vermeiden, um eine effektiv lange Kanallänge (L) in einem Digital/Analog-Umsetzer mit einem Kettenleiter-Widerstandsnetzwerk zu erreichen und den Umfang der für die Bitschalter-MOSFETs erforderlichen Chipfläche zu reduzieren.

[0018] Es ist eine weitere Aufgabe der Erfindung, die Verwendung von skalierten Bitschaltern, die wie in den **Fig. 11** und **13** des Patents 5.764.174 mit "Einheitswiderständen" in Reihe geschaltet sind, um die erforderlichen binär skalierten Durchschaltwiderstände zu erhalten, zu vermeiden.

[0019] Die Erfindung schafft eine Schaltung zum Schalten eines Nebenwiderstandes mit den Merkmalen von Anspruch 1, mit der die oben erwähnten Probleme beseitigt sind.

KURZBESCHREIBUNG DER ZEICHNUNG

[0020] **Fig. 1** ist ein Schaltplan eines Digital/Analog-Umsetzers, der die Bitschalter-Steuerschaltungsanordnung und das R/2R'-Widerstandsteilernetzwerk der vorliegenden Erfindung umfasst.

[0021] **Fig. 2** ist ein ausführlicherer Schaltplan des in **Fig. 1** enthaltenen R/2R'-Widerstandsteilernetzwerks **10**.

GENAUE BESCHREIBUNG DER BEVORZUGTEN AUSFÜHRUNGSFORMEN

[0022] In den **Fig. 1** und **Fig. 2** umfasst ein 16-Bit-Digital/Analog-Umsetzer **1** ein Widerstandsteilernetzwerk **10** mit mehreren Reihenwiderständen **27_i**, mit dem Widerstandswert R und mehreren Nebenwiderständen **30_i**, die jeweils einen Widerstandswert $2R'$ besitzen, 20 Schalt- und Treberschaltungen **34_i**, sowie erste und zweite Brückensteuerschaltungen **11** und **12**, wobei i Werte von 1 bis 20 besitzt. (Es sei angemerkt, dass der Wert $2R'$ für jeden Nebenwiderstandszweig des Teilernetzwerks **10** von dem R_{ON} der entsprechenden Schalter abhängt, wie nachträglich erläutert wird.) Die untere Brückensteuerschaltung **11** legt an jeden der 16 n-Kanal-" V_{REFL} -Schalter"-MOSFETs **44**, eine von außen zugeführte Referenzspannung V_{REFL} an, während die obere Brückensteuerschaltung **12** an jeden von i n-Kanal-" V_{REFH} -Schalter"-MOSFETs **42**, eine von außen

zugeführte Referenzspannung V_{REFH} anlegt. Mit Ausnahme für die ersten drei niedrigwertigen Bits werden die Schalt-MOSFETs **42_i** und **44_i** in jeder Schalt- und Treiberschaltung **34_i** in Reaktion auf das entsprechende i-te Bit DIN_i eines 16-Bit-Digitaleingangswortes durchgeschaltet und gesperrt. (Die ersten drei Bits 1-3 des Digitaleingangscodes werden in einer Thermometer-Decodiereinrichtung mit drei Eingängen und sieben Ausgängen, die zu jedem der ersten sieben Segmente der Widerstandsnetz-Kettenleiter-schaltung gehen, "segmentiert" oder decodiert, wie anschließend mit Bezug auf [Fig. 2](#) beschrieben wird. Dies erzeugt Ausgänge für alle acht Kombinationen der ersten drei höchstwertigen Bits des Digitaleingangswortes, wovon jedes durch ein Achtel des durch die Differenz zwischen V_{REFL} und V_{REFH} bestimmten Spannungsbereichs getrennt ist.)

[0023] Genauer ist der Drain des Schalt-MOSFET **42_i** mit einem Leiter **33** verbunden, an dem die Spannung V_{REFH} (von typischerweise +10 Volt, jedoch könnte sie bis etwa -9,9 Volt niedrig sein, wenn $V_{REFL} - 10$ Volt beträgt) aufrechterhalten wird. Die Source des Schalt-MOSFET **42_i** ist durch den Leiter **31** mit einem Nebenwiderstand **30_i** eines "modifizierten R/2R-Kettenleiter-Netzwerks" **10** verbunden. Der Drain des Schalt-MOSFET **44_i** ist durch den Leiter **31** mit einem Nebenwiderstand **30_i** verbunden, während seine Source mit einem Leiter **40** verbunden ist, an dem vom Benutzer des Digital/Analog-Umsetzers **1** V_{REFL} bereitgestellt ist. V_{REFL} besitzt einen Wert von typischerweise -10 Volt, jedoch könnte er auch bis etwa +9,9 Volt hoch sein, wenn $V_{REFH} + 10$ Volt beträgt. Die Schaltung von [Fig. 1](#) liefert trotz Änderungen von V_{REFH} und V_{REFL} , auch dann wenn die beiden Spannungen sehr nahe (z. B. bis auf 100 Millivolt) beieinander liegen, sehr genaue Werte von R_{ON} der Schalt-MOSFETs **42_i** und **44_i**.

[0024] Das R/2R'-Kettenleiter-Netzwerk **10** unterscheidet sich von einem herkömmlichen R/2R-Kettenleiter-Netzwerk (wie es in [Fig. 13](#) des Patents von Dempsey u. a. gezeigt ist), weil der Wert des Nebenwiderstandes **30_i** nicht 2R wie bei einem herkömmlichen R/2R-Kettenleiter, sondern gleich 2R' ist, wobei 2R' gleich $2R - R_{ONi}$ wobei R_{ONi} der Kanalwiderstand jenes der Schalt-MOSFETs **42_i** und **44_i** ist, der gerade durchschaltet. Mit anderen Worten, der Gesamtwiderstand "2R" jedes Nebenwiderstandes des Widerstandsteilernetzwerks der vorliegenden Erfindung umfasst anders als die Digital/Analog-Umsetzer im Stand der Technik, bei denen jeder Nebenwiderstandszweig des Widerstandsnetzes **10** einen Wert von genau 2R besitzt, den Durchlaßwiderstand R_{ONi} des betreffenden Bitschalters **42_i** oder **44_i**.

[0025] Anders als beim Stand der Technik werden die W/L-Verhältnisse (d. h. die Kanalbreite/Kanallänge-Verhältnisse) der Schalt-MOSFETs **44_i** und **42_i** der verschiedenen Bits nicht abgeglichen, um binär

skalierte Durchlasswiderstände zu ergeben. Stattdessen werden sie so gewählt, dass sie geeignete kleine Größen und geeignete Durchlasswiderstände besitzen. Der Wert der verschiedenen 2R'-Widerstände des R/2R'-Kettenleiter-Netzwerks **10** kann für die verschiedenen Bits verschieden sein; dieses Merkmal unterscheidet es von einem herkömmlichen R/2R-Kettenleiter-Netzwerk, bei dem die 2R-Widerstände aller Nebenwiderstände des Widerstandsteilernetzwerks notwendigerweise genau gleich einem Wert von 2R sind.

[0026] Die Durchlasswiderstände von Schalt-MOSFETs **42_i** und **44_i** werden durch die Brückensteuerschaltungen **11** und **12** so gesteuert, dass sie dieselben Temperaturkoeffizienten wie die Widerstände R und 2R' der Reihen- und Nebenwiderstände des Widerstandsteilernetzwerks **10** besitzen. Gerade diese Eigenschaft ermöglicht, dass die Durchlasswiderstände von nicht binär skalierten Schalt-MOSFETs **42_i** und **44_i** in dem Gesamtwiderstand $2R = 2R' + R_{ONi}$ des Nebenwiderstandszweigs des Widerstandsteilernetzwerks **10** enthalten sind.

[0027] Sämtliche der Widerstände in den Brückensteuerschaltungen **11** und **12** und dem R/2R'-Teilernetzwerk **10** sind Dünnschichtwiderstände, die aus einem als Sichrome bezeichneten Chromsilicid- oder Siliciumchrommaterial gebildet sind, weshalb der Temperaturkoeffizient des Durchlasswiderstandes eines MOSFET **24** mit dem Temperaturkoeffizienten des Widerstandswerts eines Widerstandes **26** übereinstimmt und der Durchlasswiderstand eines MOSFET **23** mit dem Widerstandswert eines zweiten Referenzwiderstandes **25** übereinstimmt. Folglich stimmen die Temperaturkoeffizienten der Durchlasswiderstände von Schalt-MOSFETs **44_i**, ebenfalls mit dem Temperaturkoeffizienten des Widerstandswertes des Sichrome-Widerstandes **26** und der Sichrome-Widerstände R und 2R' des Teilernetzwerks **10** überein.

[0028] Die untere Brückensteuerschaltung **11** umfasst eine Brückenschaltung **11A**, die einen ersten Referenzwiderstand **26** mit dem Wert R_{REF1} enthält, dessen unterer Anschluss mit dem Leiter **40** gekoppelt ist und dessen oberer Anschluss mit einem Anschluss eines Widerstandes **46'** gekoppelt ist. Der andere Anschluss des Widerstandes **46'** ist durch einen Leiter **13** mit dem (-)-Eingang eines Operationsverstärkers **37** und mit dem unteren Anschluss eines Widerstandes **35** verbunden. Der obere Anschluss eines Widerstandes **35** ist durch einen Leiter **15** mit dem (+)-Anschluss einer Konstantspannungsquellenschaltung **51** mit einem Wert von etwa 2 Volt und mit dem oberen Anschluss eines Widerstandes **36** verbunden. Die Spannung am Leiter **15** wird auf einen Pegel von 2 Volt über V_{REFL} "gezogen", da der (-)-Anschluss der Konstantspannungsquelle **51** mit dem V_{REFL} -Leiter **40** verbunden ist. Die Konstant-

spannungsschaltung **51** ist in einer Konstantspannungsquelle **50** enthalten, die typischerweise zwischen einer +15-Volt-Stromversorgung **+V** und V_{REFL} geschaltet ist. Der untere Anschluss des Widerstandes **36** ist durch einen Leiter **14** mit dem (+)-Eingang des Operationsverstärkers **37** verbunden und durch einen Widerstand **46** mit dem Drain eines n-Kanal-Referenztransistors **24** gekoppelt, dessen Gate durch einen Leiter **38** mit dem Ausgang des Operationsverstärkers **37** verbunden ist. Die Source des n-Kanal-Referenz-MOSFET **24** ist mit dem Leiter **40** verbunden, an dem die externe Referenzspannung V_{REFL} bereitgestellt ist.

[0029] Am Leiter **38** wird durch den Operationsverstärker **37** eine Spannung V_{REGL} erzeugt, wobei der Operationsverstärker **37** als Servoverstärker arbeitet, um die Gate-Spannung des Steuer-MOSFET **24** so festzulegen, wie es erforderlich ist, um zu veranlassen, dass sein Durchlasswiderstand gleich R_{REF1} ist und dass dem Schalt-MOSFET **44**, dieselbe Gate-Spannung geliefert wird, damit sein Durchlasswiderstand R_{ON1} gleich R_{REF1} ist oder in Bezug auf R_{REF1} entsprechend seinem W/L-Verhältnis skaliert wird. V_{REGL} ist mit dem Hochpegel-Versorgungsanschluss eines CMOS-Inverters **39** verbunden, dessen Tiefpegel-Versorgungsspannungsanschluss mit einer negativen Versorgungsspannung (die typischerweise -15 Volt beträgt) verbunden ist. Folglich ist die hohe Ausgangsspannung des CMOS-Inverters **39** gleich V_{REGL} . Der Ausgang des CMOS-Inverters **39** ist mit dem Gate des Schalt-MOSFET **44**, verbunden. Die Widerstände **46** und **46'** üben die Funktion aus, mehr "Durchgangshöhe" für den Operationsverstärker **37** zu schaffen. Das heißt, dass die Ströme, die durch die Widerstände **46** und **46'** fließen, an diesen gleiche Spannungsabfälle entwickeln, die die Spannungen an den Leitern **13** und **14** zu höheren Pegeln relativ zur Spannung am Leiter **40** verschieben. Dies schafft mehr "Arbeitsraum" oder "Durchgangshöhe" für die Eingangsstufe des Operationsverstärkers **37**.

[0030] Der Widerstand **46'** ist in Wirklichkeit mit dem Referenzwiderstand **26** zu einem einzigen 27,0-Kiloohm-Widerstand **26, 46'** einteilig ausgebildet; der Widerstand **46'** ist zur Unterstützung der Erläuterung der Erfindung als separater Widerstand gezeigt.

[0031] Ähnlich umfasst die obere Brückensteuerschaltung **12** eine Brückenschaltung **12A** mit einem ähnlichen zweiten Referenzwiderstand **25** mit dem Widerstandswert R_{REF2} . Der untere Anschluss des Referenzwiderstandes **25** ist mit dem Leiter **33** verbunden, an dem von dem Benutzer des Digital/Analog-Umsetzers **1** eine zweite externe Referenzspannung V_{REFH} von typischerweise +10 Volt bereitgestellt wird. Der obere Anschluss des Referenzwiderstandes **25** ist durch einen Widerstand **54'** mit dem (-)-Eingang eines Operationsverstärkers **43** und mit

dem unteren Anschluss eines Widerstandes **41** gekoppelt. Der obere Anschluss des Widerstandes **41** ist mit dem oberen Anschluss eines Widerstandes **55** und mit dem (+)-Anschluss einer Konstantspannungsversorgungsschaltung **52** verbunden, die auf einen Wert gezogen ist, der um 2 Volt höher als V_{REFH} ist. Dies erzeugt eine Spannung von etwa 2 Volt an der oberen Brückenschaltung **12A**. Der (-)-Anschluss der Konstantspannungsquellenschaltung **52** ist mit dem Leiter **33** verbunden. Der untere Anschluss des Widerstandes **55** ist durch einen Leiter **49** mit dem (+)-Eingang des Operationsverstärkers **43** verbunden und durch einen Widerstand **54** mit dem Drain eines zweiten Referenz-n-Kanal-MOSFET **23** gekoppelt, dessen Gate durch einen Leiter **56** mit dem Ausgang des Operationsverstärkers **43** verbunden ist. (Die Quellen **51** und **52** hochgezogener Spannung umfassen jeweils eine herkömmliche Konstantstromquelle, die angeschlossen ist, um einen konstanten Strom durch Widerstandselemente und/oder Diodelemente, an denen die 2-Volt-Spannungsabfälle entstehen, zu liefern.).

[0032] Der Operationsverstärker **43** erzeugt an dem Leiter **56** eine Referenzspannung V_{REGH} , wobei der Operationsverstärker **43** als Servoverstärker arbeitet, um die Gate-Spannung des Steuer-MOSFET **23** so festzulegen, wie es erforderlich ist, um zu veranlassen, dass sein Durchlasswiderstand gleich R_{REF2} ist und dass dem Schalt-MOSFET **42**, dieselbe Gate-Spannung geliefert wird, damit sein Durchlasswiderstand R_{ON1} gleich R_{REF2} ist oder in Bezug auf R_{REF1} entsprechend seinem W/L-Verhältnis skaliert wird. V_{REGH} ist mit dem Hochpegel-Versorgungsspannungsanschluss eines CMOS-Inverters **21** verbunden. Folglich ist die hohe Ausgangsspannung des CMOS-Inverters **21** gleich V_{REGH} . Der Tiefpegel-Versorgungsspannungsanschluss eines CMOS-Inverters **45** ist mit -15 Volt verbunden. Die Source des Referenz-MOSFET **23** ist mit dem Leiter **33** verbunden. Die Widerstände **54** und **54'** üben die Funktion aus, mehr "Durchgangshöhe" für den Operationsverstärker **43** zu schalten. Das heißt, dass die Ströme, die durch die Widerstände **54'** und **46'** fließen, an diesen gleiche Spannungsabfälle entwickeln, die die Spannungen an den Leitern **48** und **49** zu höheren Pegeln relativ zur Spannung am Leiter **33** verschieben. Dies schafft mehr "Arbeitsraum" oder "Durchgangshöhe" für die Eingangsstufe des Operationsverstärkers **43**. Es sei angemerkt, dass der Widerstand **54'** in Wirklichkeit mit dem Referenzwiderstand **25** zu einem einzigen 13,5-Kiloohm-Widerstand **25, 54'** einteilig ausgebildet ist; wiederum ist der Widerstand **54'** zur Unterstützung der Erläuterung der Erfindung als separater Widerstand gezeigt.

[0033] Gemäß der vorliegenden Erfindung wird der Widerstand R_{REF1} des Referenzwiderstandes **26** der unteren Brückenschaltung **11A** in Bezug auf den Referenzwiderstand **25** in der Brückenschaltung **12A**

skaliert, um die Verlustleistung in der unteren Brückenschaltung **11A** zu verringern. Beispielsweise kann R_{REF1} 2,4 Kiloohm betragen, was dem Zweifachen des 1,2-Kiloohm-Widerstandswertes R_{REF2} des Referenzwiderstandes **25** in der oberen Brückenschaltung **12A** entspricht. In diesem Beispiel betragen die Nennwerte der Widerstände **35** und **36** der unteren Brückensteuerschaltung **11** 23 Kiloohm bzw. 11,5 Kiloohm, während die Werte der Widerstände **41** und **55** der oberen Brückensteuerschaltung **12** beide 11,5 Kiloohm betragen.

[0034] Somit ist bei der Brückensteuerschaltung **11** das Verhältnis der Widerstandswerte der Widerstände **46'** und **46** gleich 2, wobei auch das Verhältnis der Widerstandswerte der Widerstände **35** und **36** gleich 2 ist. Der Widerstand **35**, der Widerstand **46'** und der Referenzwiderstand **26** der Brücke **11A** bilden einen Spannungsteiler, der über den Leiter **13** eine Spannung an den (–)-Eingang des Operationsverstärkers **37** anlegt. Der Widerstand **36**, der Widerstand **46** und der Referenz-MOSFET **24** bilden einen Spannungsteiler, der über den Leiter **14** eine Spannung an den (+)-Eingang des Operationsverstärkers **37** anlegt. Der Operationsverstärker **37** legt über den Widerstand **38** eine Spannung an, um den Kanalwiderstand R_{ON} des MOSFET **24** so einzustellen, dass die Spannung am Leiter **14** gleich der Spannung am Leiter **13** ist. Diese Gleichheit der Spannungen an den Leitern **13** und **14** tritt ein, wenn das Verhältnis von R_{REF1} (2,4 Kiloohm) zu dem R_{ON} -Widerstand des MOSFET **24** so eingestellt ist, dass es ebenfalls gleich 2 ist, d. h. wenn R_{ON} (**24**) gleich 1,2 Kiloohm ist. Dieselbe Spannung V_{REGH} , die erforderlich ist, um zu veranlassen, dass R_{ON} des MOSFET **24** 1,2 Kiloohm beträgt, wird durch den Leiter **38** und den CMOS-Inverter **39** auch an das Gate des MOSFET **44_i** angelegt, was dazu führt, dass der Kanalwiderstand des MOSFET **44_i** gleich R_{REF1} ist (oder in Bezug auf R_{REF1} geeignet skaliert wird).

[0035] In der oberen Brückensteuerschaltung **12** sind die Werte der Widerstände **54** und **54'** gleich, nicht skaliert, wobei auch die Werte der Widerstände **41** und **55** gleich sind. Der Widerstand **41**, der Widerstand **54'** und der Referenzwiderstand **25** der Brückensteuerschaltung **12A** bilden einen Spannungsteiler, der über den Leiter **48** eine Spannung an den (+)-Eingang des Operationsverstärkers **43** anlegt. Der Widerstand **55**, der Widerstand **54** und der Referenz-MOSFET **23** bilden einen Spannungsteiler, der über den Leiter **49** eine Spannung an den (–)-Eingang des Operationsverstärkers **43** anlegt.

[0036] Der Operationsverstärker **43** legt über den Leiter **56** eine Spannung an, um den Kanalwiderstand R_{ON} des Referenz-MOSFET **23** so einzustellen, dass die Spannung am Leiter **49** gleich der Spannung am Leiter **48** ist. Dies tritt ein, wenn der R_{ON} -Widerstand des MOSFET **23** gleich R_{REF2} ist. Dieselbe

Spannung V_{REGH} , die erforderlich ist, um zu veranlassen dass der R_{ON} -Widerstand des MOSFET **23** gleich R_{REF2} ist, wird durch den Leiter **56** und den CMOS-Inverter **21** auch an das Gate des MOSFET **42_i** angelegt, was dazu führt, dass der Kanalwiderstand des MOSFET **42_i** gleich R_{REF2} ist oder in Bezug auf R_{REF2} geeignet skaliert wird.

[0037] Somit sind die Durchlasswiderstände der Schalt-MOSFETs **42_i** und **44_i** gleich (oder skaliert zu) verschiedenen Widerstandswerten.

[0038] Es ist ersichtlich, dass die verschiedenen Knotenspannungen der Brückenschaltungen **11A** und **12A** in [Fig. 1](#) durch die ohmsche Spannungsteilung so bestimmt werden, dass jeder der Widerstände als "Referenzwiderstand", in Bezug auf den die Durchlasswiderstände der entsprechenden MOSFETs **42_i** und **44_i** gesteuert werden, betrachtet werden kann. Das Gleiche gilt für die verschiedenen Knotenspannungen und Zweigströme in den Brückenschaltungen **11A** und **12A**. Daher kann jede der Knotenspannungen oder jeder der Zweigströme in den Brückenschaltungen **11A** und **12A** als "Referenzwert", in Bezug auf den die Durchlasswiderstände der entsprechenden Schalt-MOSFETs **44_i** oder **42_i** gesteuert werden, betrachtet werden.

[0039] Das oben beschriebene Insverhältnissetzen der entsprechenden Widerstände auf der linken Seite und der rechten Seite der Brückenschaltung **11A** der unteren Brückensteuerschaltung **11** verringert den Vorstrom darin. Dies verringert wesentlich die andernfalls höhere Verlustleistung in der unteren Brückensteuerschaltung **11**. Die Verlustleistung in der unteren Brückensteuerschaltung **11** ist gleich dem Vorstrom darin, multipliziert mit der großen Spannungsdifferenz zwischen der +15-Volt-Versorgungsspannung, die an die Konstantspannungsquellschaltung **50** angelegt wird, und V_{REFL} , die typischerweise –10 Volt beträgt.

[0040] Ferner ermöglicht die oben beschriebene Struktur, bei der getrennte und unabhängige Vorstromschaltungen für die untere Brückensteuerschaltung **11** und die obere Brückensteuerschaltung **12** verwendet werden, dass V_{REFH} und V_{REFL} nur ein Zehntel Volt auseinanderliegen müssen, was viel weniger ist als die etwa 2,0 Volt, die oben für die Schaltung von [Fig. 9](#) des oben erwähnten Patents von Dempsey u. a. erwähnt worden sind.

[0041] Eine wichtige Konsequenz der Verwendung des oben genannten R/2R'-Kettenleiter-Netzwerks (anstelle eines R/2R-Kettenleiter-Netzwerks) in einem Digital/Analog-Umsetzer **1** ist, dass die $R_{O_{Ni}}$ -Schaltwiderstände genau dieselben Temperaturkoeffizienten wie die 2R'-Widerstände des R/2R'-Kettenleiter-Netzwerks besitzen. Der Grund dafür ist, dass die Referenzwiderstände **26**, **46'** und **25**, **54'**

aus dem gleichen Material (z. B. Sichrome), aus dem die Kettenleiter-Netzwerk-Widerstände gebildet sind, gebildet sein müssen. Es sei angemerkt, dass dies bei dem R/2R-Kettenleiter-Netzwerk und den MOSFET-Schaltsteuerschaltungen im Stand der Technik einschließlich jener des oben erwähnten Patents von Dempsey u. a. nicht der Fall ist.

[0042] Die obige Struktur unterscheidet sich von dem, was in den kombinierten **Fig. 7** und **9** des Patents von Dempsey u. a. offenbart worden ist, dadurch, dass völlig getrennte, unabhängige obere und untere Brückenschaltungen vorgesehen sind. Das heißt, dass in **Fig. 1** im Gegensatz zu **Fig. 9** der Schaltung von Dempsey u. a., bei der der oberen Brückenschaltung mit den Widerständen **52** und den Transistoren **55** und der unteren Brückenschaltungsanordnung mit den Widerständen **53** und den Transistoren **56** Stromquellenwiderstände **54** und **57** gemeinsam sind, die obere Brückenschaltung **12** von der unteren Brückenschaltung **11** abgetrennt und unabhängig ist.

[0043] Außerdem werden in **Fig. 1** die Transistoren **23** und **24** durch die Operationsverstärker **43** bzw. **37** so gesteuert, dass R_{REF2} und R_{REF1} , die "versteckte" Teile eines größeren Widerstands sind, der die Widerstände **54'** bzw. **46'** umfasst, genau übereinstimmen. Im Gegensatz dazu arbeitet in **Fig. 9** des Patents von Dempsey u. a. der Operationsverstärker **58** so, dass der Verbundwiderstand des Transistors **55** mit dem Verbundwiderstand **52** genau übereinstimmt. In der unteren Brückenschaltung **11** von **1Fig. 1** werden die Widerstände der linken Zweige **35** und **46'**, **26** relativ zu den Widerständen der rechten Zweige **36**, **24** skaliert, um den Strom und folglich den Leistungsverlust zu verringern. Ferner arbeitet die Schaltung von **Fig. 1** nur mit einem Kettenleiter-Netzwerk des R/2R'-Typs, bei dem $2R'$ gleich $2R - R_{ON}$ ist, wobei R_{ON} der Durchlasswiderstand der Schalttransistoren **42_i** und **44_i** ist, während in dem Patent von Dempsey u. a. die Schaltung nur eine genaue Umsetzung für ein herkömmliches R/2R-Kettenleiter-Netzwerk vorsieht.

[0044] Zur Vollständigkeit zeigt **Fig. 1** zwei zusätzliche Schalt- und Treiberschaltungen **34_{i-1}** und **34_{i+1}** beiderseits der oben beschriebenen Schalt- und Treiberschaltungen **34_i**. Das übrige Teilernetzwerk **10** ist in **Fig. 2** gezeigt.

[0045] In **Fig. 2** umfasst das Widerstandsteilernetzwerk **10** einen ersten Abschnitt **10A** mit sieben gleichen Segmenten S1, 2 ... 7, bei denen die höchstwertigen drei Bits des Digitaleingangswortes einen Thermometercode bilden, der decodiert wird, um acht gleiche Spannungssegmente für die Ausführung der drei höchstwertigen Bits (Bits 1-3) des Digital/Analog-Umsetzers **1** zu schaffen. Der Leiter **58**, der mit dem rechten Ende jedes der 2R'-Nebenwiderstände

30 des Siebensegmentabschnitts **10A** verbunden ist, führt die Ausgangsspannung V_{OUT} des Digital/Analog-Umsetzers **1**. Jeder Nebenwiderstandszweig in **Fig. 2** kann einen Widerstand von 100 Kilohm haben, der den Widerstand $2R'$ und den R_{ON} der zugeordneten Schalter umfasst. Der Widerstandsteiler **10** kann außerdem einen zweiten Abschnitt **10B** enthalten, der ein R/2R'-Kettenleiter-Netzwerk für die Bits 4-16 umfasst, wobei jeder Reihenwiderstand **27_{4,5...15}** einen Wert R besitzt. Jeder Nebenwiderstand **30_{4,5...16}** besitzt einen Wert $2R'$ gleich $2R - R_{ON}$, wobei R_{ON} der Durchlasswiderstand der betreffenden Schalter **42_i** und **44_i** ist. Die Siebensegmentwiderstände $2R'$ der Abschnitte S1-S7 sind gleich (beispielsweise) 100 Kilohm, was die Durchlasswiderstände der MOSFET-Schalter **42_{S1-7}** und **44_{S1-7}**, die 75 Ohm betragen können, einschließt. Die Werte der Durchlasswiderstände der Schalter für das Bit B4 können 150 Ohm betragen. Die Durchlasswiderstände für die Schalter für die Bits B5-9 können 300 Ohm betragen. Die Durchlasswiderstände für die Bits B10-16 können 600 Ohm betragen. Es sei angemerkt, dass diese Durchlasswiderstände willkürlich gewählt sind. Die niedrigen Werte der Durchlasswiderstände ermöglichen die Verwendung von MOSFET-Schaltern, wobei alle dieselbe kurze Kanallänge und relativ wenig von der oben beschriebenen codeabhängigen Schwankung von R_{ON} besitzen.

[0046] Ein Hauptvorteil des Digital/Analog-Umsetzers **1**, wie er oben beschrieben worden ist, ist, dass die Durchlasswiderstände der Schalt-MOSFETs **42_i** und **44_i** nicht binär skaliert werden müssen und daher in der Größe kleiner als die MSB-Schalt-MOSFETs und die LSB-Schalt-MOSFETs des Standes der Technik sein können. Dieser Vorteil ist durch die beschriebene Schaltung bedingt, bei der der Durchlasswiderstand der Steuer-MOSFETs **23** und **24** mit den Referenzwiderständen, die aus demselben Material wie die Widerstände des Teilernetzwerks **10** gebildet sind, übereinstimmt. Eine 16-Bit-Auflösung oder höhere Auflösung und die entsprechende Genauigkeit kann erreicht werden, ohne auf irgendeine der oben erwähnten "abgekürzten" Techniken, die bisher benutzt worden sind, um die Verwendung sehr großer Schalttransistoren, die für eine genaue Ausführung der niedrigstwertigen Bits des Digital/Analog-Umsetzers erforderlich wären, zu vermeiden, auszuweichen.

[0047] Ferner ermöglicht die Unabhängigkeit der Brückensteuerschaltungen **11** und **12** ein Insverhältnisse setzen ihrer Vorströme, derart, dass der Strom durch die untere Brückensteuerschaltung **11** wesentlich kleiner ist als jener durch die obere Brückensteuerschaltung **12**.

[0048] Die stark reduzierte Größe der Schalt-MOSFETs **42_i** und **44_i** für die höchst- und niedrigstwertigen Gruppen von Bits eines Digital/Analog-Umsetzers **1**

führt auch zu einer reduzierten Chipgröße und zu reduzierten Kosten. Die Unabhängigkeit der oberen und unteren Brückensteuerschaltungen **11** und **12** ermöglicht, dass die Differenz zwischen den von außen zugeführten Referenzspannungen klein ist.

[0049] Sämtliche Elemente oder Schritte, die unwe sentlich verschieden sind oder im Wesentlichen dieselbe Funktion erfüllen, um im Wesentlichen in derselben Weise dieselben Ergebnisse wie das, was beansprucht ist, zu erzielen sollen im Umfang der Erfindung liegen. Wenn beispielsweise die Widerstände **35**, **36**, **41** und **55** in [Fig. 1](#) durch geeignete Konstantstromquellen ersetzt werden, können die Quellschaltungen **50** und **53** für hochgezogene Spannung entfallen. Die oberen Schalter **42_i** könnten p-Kanal-MOSFETs sein, wobei die Puffer **21** in diesem Fall nicht invertierende Puffer wären. Die Pufferschaltungsanordnung, die die Inverter **42_i** und **44_i** umfasst, könnte so konfiguriert sein, dass Logikkomplementsignale nicht erforderlich sind. Als weiteres Beispiel könnte die Brückenschaltung **12A** in [Fig. 1](#) durch eine Brückenschaltung ersetzt sein, die ein Spiegelbild der Brückenschaltung **12A** ist und unter dem Leiter **33** gezeigt ist, wobei die Polarität der Spannungsquelle **52** umgekehrt ist und der n-Kanal-MOSFET **23** durch einen äquivalenten p-Kanal-MOSFET ersetzt ist. Oder es könnte ein n-Kanal-MOSFET **23** verwendet werden, dessen Source- und Drain-Elektroden vertauscht sind und dessen (+)- und (-)-Eingänge des Operationsverstärkers **43** ebenfalls vertauscht sind. Ähnlich könnte die untere Brückenschaltung **11A** durch ihr Spiegelbild ersetzt sein.

Patentansprüche

1. Schaltung zum Schalten eines Nebenwiderstandes (**30i**) eines Widerstandsteilernetzwerks (**10**) in einem Digital/Analog-Umsetzer (**1**) entweder zu einer niedrigen Referenzspannung (V_{REFL}) oder einer hohen Referenzspannung (V_{REFH}), mit:
 (a) einem ersten Schalt-MOSFET (**44i**), der die niedrige Referenzspannung (V_{REFL}) mit dem Nebenwiderstand (**30i**) koppelt, und einem zweiten Schalt-MOSFET (**42i**), der den Nebenwiderstand (**30i**) mit der hohen Referenzspannung (V_{REFH}) koppelt;
 (b) einer ersten Schaltsteuerschaltung (**11**), die eine erste CMOS-Logikschaltung (**39**) enthält, wovon ein Ausgang mit einem Gate des ersten Schalt-MOSFET (**44i**) gekoppelt ist, und
 (c) einer zweiten Schaltsteuerschaltung (**12**), die eine zweite CMOS-Logikschaltung (**21**) enthält, wovon ein Ausgang mit einem Gate des zweiten Schalt-MOSFET (**42i**) gekoppelt ist,
dadurch gekennzeichnet, dass
 (i) die erste Schaltsteuerschaltung (**11**) umfasst: eine erste Brückenschaltung (**11A**), die einen ersten Referenzwiderstand (**26**) und einen ersten Steuer-MOSFET (**24**), die beide mit der niedrigen Referenzspannung (V_{REFL}) gekoppelt sind, und einen ers-

ten Operationsverstärker (**37**), wovon ein Ausgang mit einem Gate des ersten Steuer-MOSFET (**24**) verbunden ist und außerdem über die erste CMOS-Logikschaltung (**39**) mit einem Gate des ersten Schalt-MOSFET (**44i**) gekoppelt ist, enthält und so betreibbar ist, dass sie die Widerstände des ersten Steuer-MOSFET (**24**) und des ersten Referenzwiderstandes (**26**) so abgleicht, dass der Durchlasswiderstand des ersten Schalt-MOSFET (**44i**) auf einen Wert eingestellt wird, der zum Widerstandswert des ersten Referenzwiderstandes (**26**) proportional ist; und

(ii) die zweite Schaltsteuerschaltung (**12**) umfasst: eine zweite Brückenschaltung (**12A**), die einen zweiten Referenzwiderstand (**25**) und einen zweiten Steuer-MOSFET (**23**) und einen zweiten Operationsverstärker (**43**), wovon ein Ausgang mit einem Gate des zweiten Steuer-MOSFET (**23**) verbunden ist und außerdem über die zweite CMOS-Logikschaltung (**21**) mit einem Gate des zweiten Schalt-MOSFET (**42i**) gekoppelt ist, enthält und so betreibbar ist, dass sie die Widerstandswerte des zweiten Steuer-MOSFET (**23**) und des zweiten Referenzwiderstandes (**25**) abgleicht und den Durchlasswiderstand des zweiten Schalt-MOSFET (**42i**) auf einen Wert einstellt, der zu dem Widerstandswert des zweiten Referenzwiderstandes (**25**) proportional ist.

2. Schaltung nach Anspruch 1, bei dem der Widerstandswert des ersten Referenzwiderstandes (**26**) von dem Widerstandswert des zweiten Referenzwiderstandes (**25**) wesentlich verschieden ist.

3. Schaltung nach Anspruch 1, bei dem die erste und die zweite CMOS-Logikschaltung (**39**, **21**) CMOS-Inverter sind.

4. Schaltung nach Anspruch 1, bei der die erste Brückenschaltung (**11A**) einen ersten Brückeneingangsleiter (**15**) umfasst, der so gekoppelt ist, dass er die erste Brückenschaltung mit Energie versorgt, und die zweite Brückenschaltung (**12A**) einen zweiten Brückeneingangsleiter (**16**) umfasst, der so gekoppelt ist, dass er die zweite Brückenschaltung mit Energie versorgt.

5. Schaltung nach Anspruch 4, bei der der erste Brückeneingangsleiter (**15**) mit dem ersten Referenzwiderstand (**26**) und mit einem (-)-Eingang des ersten Operationsverstärkers (**37**) über ein erstes Stromquellenelement (**35**) gekoppelt ist und außerdem mit dem ersten Steuer-MOSFET (**24**) und mit einem (+)-Eingang des ersten Operationsverstärkers (**37**) über ein zweites Stromquellenelement (**36**) gekoppelt ist und bei der der zweite Brückeneingangsleiter (**16**) mit dem zweiten Referenzwiderstand (**25**) und mit einem (-)-Eingang des zweiten Operationsverstärkers (**43**) über ein drittes Stromquellenelement (**41**) gekoppelt ist und außerdem mit dem zweiten Steuer-MOSFET (**23**) und mit einem (+)-Eingang

des zweiten Operationsverstärkers (43) über ein vier-tes Stromquellenelement (55) gekoppelt ist.

6. Schaltung nach Anspruch 1, die ein erstes Stromquellenelement (35), das mit dem ersten Referenzwiderstand (26) und mit einem (-)-Eingang des ersten Operationsverstärkers (37) gekoppelt ist, ein zweites Stromquellenelement (36), das mit dem ersten Steuer-MOSFET (24) und mit einem (+)-Eingang des ersten Operationsverstärkers (37) gekoppelt ist, ein drittes Stromquellenelement (41), das mit dem zweiten Referenzwiderstand (25) und mit einem (-)-Eingang des zweiten Operationsverstärkers (43) gekoppelt ist, und ein vieres Stromquellenelement (55), das mit dem zweiten Steuer-MOSFET (23) und mit einem (+)-Eingang des zweiten Operationsverstärkers (43) gekoppelt ist, umfasst.

7. Schaltung nach Anspruch 5, bei dem das erste, das zweite, das dritte und das vierte Stromquellenelement (35, 36, 41, 45) ein erster, ein zweiter, ein dritter bzw. ein vierter Widerstand sind und bei der der erste Brückeneingangsleiter (15) eine Spannung leitet, die gegenüber der niedrigen Referenzspannung (V_{REFL}) um einen konstanten Betrag erhöht ist, und der zweite Brückeneingangsleiter (16) eine Spannung leitet, die gegenüber der hohen Referenzspannung (V_{REFH}) um einen weiteren konstanten Betrag erhöht ist.

8. Schaltung nach Anspruch 5, bei der der (+)-Eingang des ersten Operationsverstärkers (37) mit einem Drain des ersten Steuer-MOSFET (24) über einen ersten Pegelverschiebungswiderstand (46) gekoppelt ist und der erste Referenzwiderstand (26) mit einem ersten Verbundwiderstand, der ebenfalls einen ersten Pegelverschiebungswiderstand enthält, dessen Wert gleich jenem des ersten Pegelverschiebungswiderstandes (46) ist und der mit dem Widerstand des ersten Referenzwiderstandes (26) in Reihe geschaltet ist, einteilig ausgebildet ist, und bei der der (+)-Eingang des zweiten Operationsverstärkers (43) mit einem Drain des zweiten Steuer-MOSFET (23) über einen zweiten Pegelverschiebungswiderstand (54) gekoppelt ist und der zweite Referenzwiderstand (25) mit einem zweiten Verbundwiderstand, der ebenfalls einen zweiten Pegelverschiebungswiderstand enthält, der mit dem Widerstand des zweiten Referenzwiderstandes (25) in Reihe geschaltet ist, einteilig ausgebildet ist.

9. Schaltung nach Anspruch 5, bei der der Widerstandswert des ersten Referenzwiderstandes (26) wesentlich größer ist als der Widerstandswert des zweiten Referenzwiderstandes (25), um einen Vorstrom, der durch die erste Brückenschaltung (11A) fließt, relativ zu einem entsprechenden Vorstrom, der durch die zweite Brückenschaltung (12A) fließt, we-sentlich zu verringern.

10. Schaltung nach Anspruch 1, die erste Mittel in der ersten Brückenschaltung (11) enthält, um einen ersten Vorstrom, der die erste Brückenschaltung (11A) mit Energie versorgt, auf einem von der niedrigen Referenzspannung (V_{REFL}) unabhängigen Wert zu halten, und zweite Mittel in der zweiten Brückenschaltung (12) enthält, um einen zweiten Vorstrom, der die zweite Brückenschaltung (12A) mit Energie versorgt, auf einen von der hohen Referenzspannung (V_{REFH}) unabhängigen Wert zu halten.

11. Schaltung nach einem der vorhergehenden Ansprüche, die einen Nebenwiderstand (30i), der einen Zweig eines R/2R'-Widerstandsteilernetzwerks bildet, in Reaktion auf eine logische Information, die einem Bit eines in den Digital/Analog-Umsetzer (1) eingegebenen binären Eingangs entspricht, schaltet, wobei die erste CMOS-Logikschaltung (39) zwischen einen ersten Leistungsleiter (38) und einen zweiten Leistungsleiter geschaltet ist und einen Eingang besitzt, der so angeschlossen ist, dass er die logischen Informationen empfängt; und die zweite CMOS-Logikschaltung (21) zwischen den dritten Leistungsleiter (56) und den zweiten Leistungsleiter geschaltet ist und einen Eingang besitzt, der so angeschlossen ist, dass er ein Komplement des binären Bitsignals empfängt, und wobei der Durchlasswiderstand sowohl des ersten als auch des zweiten Schalt-MOSFET (44i, 42i) gleich R_{ONi} ist und der Widerstand $2R'$ gleich $2R - R_{ONi}$ ist.

12. Digital/Analog-Umsetzer, der die Schaltung nach Anspruch 1 und ein Widerstandsteilernetzwerk (10) umfasst, das mehrere Reihenwiderstände (27i), wovon jeder einen Widerstandswert R hat, und mehrere Nebenwiderstände (30i), wovon jeder einen Widerstandswert $2R'$ hat, enthält, wobei der Durchlasswiderstand sowohl des ersten als auch des zweiten Schalt-MOSFET (44i, 42i) gleich R_{ONi} ist und der Widerstand $2R'$ gleich $2R - R_{ONi}$ ist.

13. Digital/Analog-Umsetzer (1) nach Anspruch 12, bei dem der Widerstandswert des ersten Referenzwiderstandes (26) von dem Widerstandswert des zweiten Referenzwiderstandes (25) wesentlich verschieden ist.

14. Digital/Analog-Umsetzer (1) nach Anspruch 12, bei dem die erste und die zweite CMOS-Logikschaltung (39, 21) CMOS-Inverter sind.

15. Digital/Analog-Umsetzer (1) nach Anspruch 12, bei dem die erste Brückenschaltung (11A) einen ersten Brückeneingangsleiter enthält, der so gekop-pelt ist, dass er die erste Brückenschaltung mit Energie versorgt, und die zweite Brückenschaltung (12A) einen zweiten Brückeneingangsleiter enthält, der so gekoppelt ist, dass er die zweite Brückenschaltung mit Energie versorgt.

16. Digital/Analog-Umsetzer (1) nach Anspruch 15, bei dem der erste Brückeneingangsleiter (15) mit dem ersten Referenzwiderstand (26) und mit einem (–)-Eingang des ersten Operationsverstärkers (37) über ein erstes Stromquellenelement (35) gekoppelt ist und außerdem mit dem ersten Steuer-MOSFET (24) und einem (+)-Eingang des ersten Operationsverstärkers (37) über ein zweites Stromquellenelement (36) gekoppelt ist und bei dem der zweite Brückeneingangsleiter (16) mit dem zweiten Referenzwiderstand (25) und mit einem (–)-Eingang des zweiten Operationsverstärkers (43) über ein drittes Stromquellenelement (41) gekoppelt ist und außerdem mit dem zweiten Steuer-MOSFET (23) und mit einem (–)-Eingang des zweiten Operationsverstärkers (43) über ein vierstes Stromquellenelement (55) gekoppelt ist.

17. Digital/Analog-Umsetzer nach Anspruch 16, bei dem das erste, das zweite, das dritte und das vierte Stromquellenelement (35, 36, 41, 55) ein erster, ein zweiter, ein dritter bzw. ein vierter Widerstand sind und bei dem der erste Brückeneingangsleiter (15) eine Spannung leitet, die gegenüber der niedrigeren Referenzspannung (V_{REFL}) um einen konstanten Betrag erhöht ist, und der zweite Brückeneingangsleiter (16) eine Spannung leitet, die gegenüber der hohen Referenzspannung (V_{REFH}) um einen weiteren konstanten Betrag erhöht ist.

18. Digital/Analog-Umsetzer nach Anspruch 16, bei dem der (+)-Eingang des ersten Operationsverstärkers (37) mit einem Drain des ersten Steuer-MOSFET (24) über einen ersten Pegelverschiebungswiderstand (46) gekoppelt ist und der erste Referenzwiderstand (26) mit einem ersten Verbundwiderstand, der ebenfalls einen ersten Pegelverschiebungswiderstand enthält, dessen Wert gleich jenem des ersten Pegelverschiebungswiderstandes (46) ist und der mit dem Widerstand des ersten Referenzwiderstandes (26) in Reihe geschaltet ist, einteilig ausgebildet ist, und bei dem der (+)-Eingang des zweiten Operationsverstärkers (43) mit einem Drain des zweiten Steuer-MOSFET (23) über einen zweiten Pegelverschiebungswiderstand (54) gekoppelt ist und der zweite Referenzwiderstand (25) mit einem zweiten Verbundwiderstand, der ebenfalls einen zweiten Pegelverschiebungswiderstand enthält, der mit dem Widerstand des zweiten Referenzwiderstandes (25) in Reihe geschaltet ist, einteilig ausgebildet ist.

19. Digital/Analog-Umsetzer nach Anspruch 16, bei dem der Widerstandswert des ersten Referenzwiderstandes (26) auf einen wesentlich höheren Wert als der Widerstandswert des zweiten Referenzwiderstandes (25) skaliert ist, um einen Vorstrom, der durch die erste Brückenschaltung (11A) fließt, relativ zu einem entsprechenden Vorstrom, der durch die zweite Brückenschaltung (12A) fließt, wesentlich zu verringern.

20. Digital/Analog-Umsetzer nach Anspruch 12, der erste Mittel in der ersten Brückensteuerschaltung (11) enthält, um einen ersten Vorstrom, der die erste Brückenschaltung (11A) mit Energie versorgt, auf einem von der niedrigen Referenzspannung (V_{REFL}) unabhängigen Wert zu halten, und zweite Mittel in der zweiten Brückensteuerschaltung (12) enthält, um einen zweiten Vorstrom, der die zweite Brückenschaltung (12A) mit Energie versorgt, auf einem von der hohen Referenzspannung (V_{REFH}) unabhängigen Wert zu halten.

21. Digital/Analog-Umsetzer nach Anspruch 12, bei dem der erste und der zweite Referenzwiderstand (26, 25) den gleichen Temperaturkoeffizienten wie die Durchlasswiderstände des ersten und des zweiten Steuer-MOSFET (24, 23) und des ersten und des zweiten Schalt-MOSFET (44i, 42i) haben.

22. Digital/Analog-Umsetzer nach Anspruch 21, bei dem der Widerstandswert R ein einziger Wert ist und einige der Widerstandswerte $2R'$ verschieden von anderen sind und einige der Durchlasswiderstandswerte (R_{ONi}) verschieden von anderen sind.

23. Digital/Analog-Umsetzer nach Anspruch 22, der mehrere erste Schalt-MOSFETs und zweite Schalt-MOSFETs enthält, die alle die gleiche Kanallänge besitzen, um codeabhängige Schwankungen in der Genauigkeit des Digital/Analog-Umsetzers zu reduzieren.

Es folgen 2 Blatt Zeichnungen

Anhängende Zeichnungen



