



(12) 发明专利

(10) 授权公告号 CN 101168842 B

(45) 授权公告日 2010.08.25

(21) 申请号 200710163843.3

(22) 申请日 2007.09.30

(30) 优先权数据

11/552,013 2006.10.23 US

(73) 专利权人 应用材料股份有限公司

地址 美国加利福尼亚州

(72) 发明人 珍妮弗·Y·孙

埃尔米拉·赖亚博瓦 塞恩·撒奇

熹·朱 西姆仁·L·卡茨

(74) 专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国 梁挥

(51) Int. Cl.

C23C 24/08 (2006.01)

B05D 1/12 (2006.01)

H01L 21/02 (2006.01)

(56) 对比文件

EP 1158072 A2, 2001.11.28, 说明书第3页
第31-32段。

Junichi IW ASAWA. Dense yttrium oxide
film prepared by aerosol deposition process
at room temperature. Journal of the Ceramic
Society of Japan 114 3. 2006, 114(3), 272-
276.

审查员 陈栋

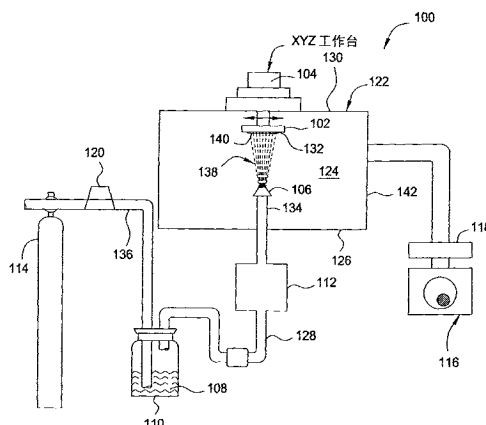
权利要求书 1 页 说明书 5 页 附图 1 页

(54) 发明名称

抗等离子体层的低温气浮沉积

(57) 摘要

本发明的实施方式提供一种在半导体腔室部件/零件上抗等离子体层的低温气浮沉积方法。在一个实施方式中,用于低温气浮沉积的方法包括在气浮发生器中形成细颗粒的气浮,将来自发生器的所述气浮朝向衬底表面分配至处理腔室中,维持所述衬底温度在约0摄氏度和50摄氏度之间,以及在所述衬底表面上沉积来自所述气浮中的材料的层。



1. 一种用于半导体处理腔室部件的低温气浮沉积的方法,包括:
通过向气浮发生器中提供载气并且将所述载气携带的细颗粒喷射至所述处理腔室而在气浮发生器中形成细颗粒的气浮;
维持所述气浮发生器中的所述载气的压力在 10Pa 和 50Pa 之间;
将来自所述发生器的所述气浮以 250m/s 和 1750m/s 之间的速率朝向包含一种材料的衬底表面分配至所述处理腔室中;
维持所述衬底温度在 0 摄氏度和 50 摄氏度之间;
在所述衬底的表面中嵌入至少一部分所述细颗粒以形成包含所述细颗粒与衬底材料的合金的粘接层;以及
在所述粘接层上将来自所述气浮中的材料沉积为层。
2. 根据权利要求 1 所述的方法,其特征在于,所述细颗粒包括稀土金属。
3. 根据权利要求 1 所述的方法,其特征在于,所述细颗粒包括含钇材料。
4. 根据权利要求 3 所述的方法,其特征在于,所述含钇材料包括块状钇、氧化钇、钇合金、钇-铝-石榴石或金属中混合氧化钇的至少其中之一。
5. 根据权利要求 3 所述的方法,其特征在于,所述含钇材料进一步包括:
混合有氧化钇的金属,其中所述金属为铝、镁、钛或钽的至少其中之一。
6. 根据权利要求 1 所述的方法,其特征在于,所述细颗粒具有在 $0.05\mu\text{m}$ 和 $3\mu\text{m}$ 之间的直径。
7. 根据权利要求 1 所述的方法,其特征在于,所述细颗粒具有小于 $2\mu\text{m}$ 的直径。
8. 根据权利要求 1 所述的方法,其特征在于,在所述粘接层上沉积的所述层为抗等离子体层。
9. 根据权利要求 1 所述的方法,其特征在于,所述载气包括 Ar、He、Xe、 O_2 、 N_2 和 H_2 的至少其中之一。
10. 根据权利要求 1 所述的方法,其特征在于,在所述粘接层上所沉积的所述层具有在 $1\mu\text{m}$ 和 $100\mu\text{m}$ 之间的厚度。
11. 根据权利要求 1 所述的方法,其特征在于,在所述粘接层上所沉积的所述层具有在 $0.01\mu\text{m}$ 和 $1\mu\text{m}$ 之间的晶粒尺寸。
12. 根据权利要求 1 所述的方法,其特征在于,所述粘接层具有在 $0.01\mu\text{m}$ 和 $0.2\mu\text{m}$ 之间的厚度。
13. 根据权利要求 1 所述的方法,其特征在于,所述衬底为在半导体等离子体处理腔室中使用的部件或半导体等离子体处理腔室的零件。

抗等离子体层的低温气浮沉积

技术领域

[0001] 本发明的实施方式主要涉及半导体处理,更具体地,涉及在半导体处理腔室部件上抗等离子体层的低温气浮沉积。

背景技术

[0002] 半导体处理涉及在衬底上形成微小集成电路的数个不同的化学和物理工序。通过化学气相沉积、物理气相沉积、外延生长等而生成构成集成电路的多种材料的层。使用光刻胶掩模和湿刻或干刻技术对部分多种材料的层进行构图。用于形成集成电路的衬底可为硅、砷化镓、磷化铟或其它合适材料。

[0003] 典型的半导体处理腔室包括限定处理区的腔体、适于将来自气体供应的气体供应到工艺区的气体分配组件、气体激发器例如等离子体发生器,以及气体排出装置,其中气体激发器用于激发工艺气体以处理定位于衬底支架组件上的衬底。在等离子体处理期间,激发的气体通常包括腐蚀并侵蚀处理腔室部件的暴露部分的高腐蚀性物种。所侵蚀的腔室部件可加速腔室零件的解体。腐蚀性物种的轰击还减少腔室部件的寿命。另外,腔室部件的被侵蚀零件的薄片可能在衬底处理期间成为颗粒污染源。因此,期望提升腔室部件的等离子体耐腐蚀性以增加处理腔室的使用期,减少腔室停工时间,降低维护频率并改善衬底产量。

[0004] 传统地,可对处理腔室表面阳进行极化处理以提供对腐蚀性处理环境的一定程度隔离。可选地,可以在部件表面上涂敷和/或形成介电层和/或陶瓷层,诸如氮化铝(AlN)、氧化铝(Al_2O_3)、二氧化硅(SiO_2)或碳化硅(SiC),以有助于腔室部件的表面保护。用于涂覆该保护层的几种传统方法包括物理气相沉积(PVD)、化学气相沉积(CVD)、溅射、等离子体喷涂、气浮沉积(AD)等。传统的涂敷技术典型地利用相当高的温度而提供足够的热能以在部件表面上溅射、沉积或喷射所需量的物质。然而,高温处理可能使表面特性失效或有害地修改涂层表面的微结构,由于温度升高而导致涂层具有不良均匀性和/或表面裂纹。另外,如果涂层或该涂层的下表面具有微裂纹或涂层施加不均匀,则部件表面可能随着时间而损坏并最终将下面的部件表面暴露于腐蚀性等离子体轰击中。

[0005] 因此,需要一种用于在腔室部件的表面上涂覆和/或形成牢固的抗等离子体层的改进方法。

发明内容

[0006] 本发明的实施方式提供一种用于在半导体腔室部件/零件上抗等离子体层的低温气浮沉积的方法。在一个实施方式中,用于低温气浮沉积的方法包括在气浮发生器中形成细颗粒的气浮,将来自发生器并朝向衬底表面的气浮分配至处理腔室中,将衬底温度维持在约0摄氏度和50摄氏度之间,以及在衬底表面沉积由气浮中的物质形成的层。

[0007] 在另一实施方式中,一种用于低温气浮沉积的方法包括在气浮发生器中形成细颗粒的气浮,将来自发生器的气浮朝衬底表面分配至处理腔室中,将衬底温度维持在约0摄氏度和50摄氏度之间,以及在衬底表面上沉积含稀土金属的层。

[0008] 在又一实施方式中,一种用于低温气浮沉积的方法包括由气浮发生器形成具有小于 $2\mu\text{m}$ 直径的细颗粒气浮,将来自发生器的气浮朝衬底表面分配至处理腔室中,将衬底温度维持在约 0 摄氏度和约 50 摄氏度之间,以及在衬底表面上沉积含稀土金属的层。

附图说明

[0009] 因此为了更详细地理解本发明的以上所述特征,将参照附图中示出的实施例对以上简要所述的本发明进行更具体描述。

[0010] 图 1 示出了气浮沉积装置的一个实施方式的截面图;以及

[0011] 图 2 示出了根据本发明具有其上沉积有抗等离子体层的衬底的一个实施方式的截面图。

[0012] 然而,应该注意,附图中仅示出了本发明典型的实施方式,因此不能认为是对本发明范围的限定,本发明可以允许其他等同的有效实施方式。

[0013] 为了便于理解,在此尽可能用相同的附图标记表示附图中共同的相同元件。预期一个实施方式的元件可有利地用在其它实施方式中,而不用进一步叙述。

具体实施方式

[0014] 图 1 是可用于根据本发明执行气浮沉积 (AD) 工艺的装置 100 的一个实施方式的截面图。本发明的气浮沉积 (AD) 工艺形成抗等离子体层,其可用于有利地保护暴露于等离子体处理中的表面。装置 100 包括处理腔室 122,该腔室具有顶部 130、底部 126 和在处理腔室 122 的内空间中限定处理区 124 的侧壁 142。工作台 104 设置在处理腔室 122 的顶部 130 上至衬底固定器 102,该衬底固定器 102 在处理期间容纳衬底 132。工作台 104 用于沿着 X、Y 和 Z 轴移动固定器 102。因此,工作台 104 沿着 X、Y 和 Z 轴移动定位于其上的衬底 132。机械增压泵 116 和旋转泵 118 经过在处理腔室 122 的侧壁 142 中形成的端口耦合至处理区 124,以在处理期间维持真空压力。

[0015] 气浮发生器 110 通过输送管 128 经过处理腔室 122 的底部 126 耦合至处理腔室 122。输送管 128 经过处理腔室底部 126 延伸至处理区 124。注入喷嘴 106 设置在输送管 128 的端部 134 以便于气浮朝衬底 132 的表面 140 注射。多个喷嘴可用于根据需要辅助朝表面 140 分配气浮。在使用多个喷嘴的实施方式中,喷嘴可通过共同的或独立的输送管耦合至发生器。预期喷嘴可以不同角度将气浮导引至衬底 132。

[0016] 过滤器 112 可以可选地设置在处理腔室 122 和气浮发生器 110 之间以有助于通过气浮发生器 110 控制所生成的气浮的颗粒尺寸。

[0017] 原料 108 放置在气浮发生器 110 中。气浮由原料 108 生成并经过喷嘴 106 输送至处理区 124 中。气浮用于在衬底 132 上形成抗等离子体层。在一个实施方式中,原料 108 可为细陶瓷颗粒、细金属颗粒或细合成物颗粒。在另一实施方式中,原料 108 可以是具有直径约 $0.05\mu\text{m}$ 和约 $3\mu\text{m}$ 之间,例如小于 $2\mu\text{m}$ 的陶瓷颗粒。在又一实施方式中,原料 108 可以是具有耐等离子体腐蚀性质的稀土材料和 / 或稀土氧化物。在示例性实施方式中,原料 108 可以是含超细钇颗粒,诸如钇氧化物 (Y_2O_3) 颗粒、块状钇 (Y) 颗粒或钇 (Y) 合金,并具有在约 $0.05\mu\text{m}$ 和约 $3\mu\text{m}$ 之间的平均直径,例如小于 $2\mu\text{m}$,诸如 $1\mu\text{m}$ 。在又一实施方式中,原料 108 可以是与金属颗粒混合的含超细钇颗粒。适合的金属颗粒包括铝 (Al)、镁 (Mg)、

钛 (Ti)、钽 (Ta) 等。在腐蚀性等离子体环境下处理时,由含钇颗粒形成的涂层具有对等离子体良好的耐腐蚀性。在本发明所示的实施方式中,原料 108 是具有小于 $2\mu\text{m}$ 的平均直径的含超细钇颗粒,诸如 $0.5\mu\text{m}$ 。

[0018] 集气筒 114 和质量流量控制器 (MFC) 120 经过输送管 136 依次耦合至气浮发生器 110。集气筒 114 提供具有足够高压力的载气而将所需量的原料 108 以气浮形态喷射到处理腔室 122。来自集气筒 114 的高载气压力形成具有携带原料 108 的原料喷气流 138,该携带原料 108 朝衬底表面 140 分配。喷气流 138 中的原料 108 在衬底表面 140 上形成抗等离子体腐蚀涂层。气流 138 的流动和 / 或速率可通过质量流量控制器 (MFC) 120、载气压力或通过喷嘴 106 的形状和 / 或开口直径来控制。在一个实施方式中,集气筒中提供的载气可为氮气 (N_2)、氢气 (H_2)、氧气 (O_2)、氟气 (F_2) 和诸如氩 (Ar)、氦 (He)、氖 (Ne) 等惰性气体的至少其中之一。

[0019] 在操作中,原料 108,例如具有平均直径小于 $0.5\mu\text{m}$ 的含钇颗粒,放置在气浮发生器 110 中,作为抗等离子体层沉积的源。将来自集气筒 114 的载气供应至气浮发生器 110 中以由原料 108 形成气浮。对来自集气筒 114 的载气的压力和喷射速率进行控制以提供足够的动能和动量而使原料 108 的颗粒加快进入处理腔室 122。另外地,原料 108 的压力和喷射速率具有足够的动能和动量而有助于原料 108 的颗粒粘接到衬底表面 140,而不会有害地损伤下层体衬底材料。在一个实施方式中,载气的压力可维持在约 10Pa 和约 50Pa 之间以及载气的注入速率可控制在约 250 米 / 秒 (m/s) 和约 1750 米 / 秒 (m/s) 之间。所形成的原料 108 的气浮随后供应至处理腔室 122 中。

[0020] 在一个实施方式中,处理腔室 122 的压力可维持为低于气浮发生器 110 的压力,从而便于原料 108 从其注入。在一个实施方式中,处理腔室 122 的压力维持在约 2Torr 和约 10Torr 之间,以及气浮发生器 110 的压力可维持在约 10Pa 和约 50Pa 之间。可选地,处理腔室 122 和气浮发生器 110 之间的压力差可控制在约 10Pa 和约 100Pa 之间的范围内,诸如约 25Pa 和约 75Pa 而促进含超细钇颗粒 108 的气浮流动。

[0021] 原料 108 的气浮以足够的能量撞击衬底表面 140 而移除衬底表面 140 上如果存在的污染物或杂质。由于相互碰撞的结果,原料 108 和衬底表面 140 之间的碰撞激活衬底表面 140。随后,原料 108 的颗粒撞击衬底表面 140 并牢固地粘接在其上,从而在衬底表面 140 上涂覆和 / 或沉积抗等离子体层。

[0022] 定位在衬底固定器 102 上的衬底 132 维持在基本类似于相邻环境的低温下以消除处理期间的温度变化。在一个实施方式中,衬底 132 维持在基本类似于相邻环境的室温。在另一实施方式中,衬底 132 维持在约 0 摄氏度和约 50 摄氏度之间的温度下,诸如在约 10 摄氏度和约 40 摄氏度之间,例如约 25 摄氏度。衬底 132 的低且稳定的处理温度防止衬底 132 在沉积期间经历过大的温度变化、热冲击和 / 热膨胀,从而使涂层和下层表面之间所产生的应力最小。持续的低温防止衬底表面 140 的微结构和表面粗糙度受到热破坏,并因此提供均匀并连续的衬底表面条件,其致使生成牢固且长效的保护层。

[0023] 维持向衬底 132 的原料 108 输送直到达到抗等离子体层的预期厚度。在一个实施方式中,抗等离子体层具有在约 $1\mu\text{m}$ 和约 $500\mu\text{m}$ 之间的厚度。

[0024] 图 2 示出了使用图 1 所示的装置 100 或其它适合装置通过应用气浮沉积工艺在衬底 132 上涂敷的抗等离子体层 202 的一个示例性实施方式。衬底 132 可为半导体处理腔室

的任意部件。在一个实施方式中,部件(例如衬底 132)可为衬底支撑组件、静电夹盘、气体分配板、护板、工艺环、掩模固定器、腔室盖、气体喷嘴、挡板、泵送管道、腔室衬里和/或壁等。可掩盖部分衬底 132 从而仅在衬底 132 的所选位置上形成保护层 202。

[0025] 通过气浮沉积形成的抗等离子体层 202 可以是由从气浮发生器 110 喷射的原料 108 组成的陶瓷层。在一个实施方式中,抗等离子体层 202 是含稀土金属的材料。例如,稀土金属可为钇(Y)。在另一实施方式中,抗等离子体层 202 为含钇的材料,诸如块状钇、氧化钇(Y_2O_3)、钇合金、钇-铝-石榴石(YAG)或其衍生物。在又一实施方式中,抗等离子体层 202 具有在约 98 重量百分比和约 99.9 重量百分比之间,诸如大于 99.5 重量百分比钇纯度的含钇材料。在另一实施方式中,抗等离子体层 202 具有约 $0.001g/cm^3$ 和约 $0.01g/cm^3$ 之间的孔率。

[0026] 可选地,抗等离子体层 202 可包括混合有 Y_2O_3 的金属。一些金属包括铝(Al)、镁(Mg)、钛(Ti)、钽(Ta)等。在再一实施方式中,抗等离子体层 202 可包括掺杂的 Y_2O_3 。

[0027] 在气浮沉积期间,一些原料 108 可以嵌入在衬底表面 140 中并在衬底表面 140 和抗等离子体层 202 之间的界面上形成粘接层 204。牢固的粘接层 204 防止氧化钇(Y_2O_3)抗等离子体层在等离子体处理期间破裂、剥离或脱落。在一个实施方式中,粘接层 204 可为原料 108 与衬底部件材料的合金。可选地,粘接层 204 可为衬底 132 的材料与原料 108 的混合物。在含钇的材料用作原料的实施方式中,粘接层 204 可为钇掺杂的界面层。在一个实施方式中,粘接层 204 可具有在约 $0.01\mu m$ 和约 $0.2\mu m$ 之间的厚度。在衬底表面 140 上沉积的抗等离子体层 202 可具有在 $1\mu m$ 和约 $500\mu m$ 之间的厚度,例如约 $1\mu m$ 和约 $100\mu m$,诸如约 $2\mu m$ 和约 $30\mu m$ 。

[0028] 由原料 108 形成的抗等离子体层 202 提供在衬底表面 140 上的抗等离子体腐蚀涂层,该涂层可用于保护半导体腔室的部件和/或零件的暴露表面与腐蚀性等离子体和/或工艺气体隔离。在一个实施方式中,抗等离子体层 202 为具有高纯度的氧化钇层(Y_2O_3)以使由氧化钇层(Y_2O_3)中存在的杂质造成的腔室污染最小,从而在等离子体处理期间避免潜在的颗粒释放至半导体处理腔室中。氧化钇层(Y_2O_3)具有至少约 90 体积百分比的氧化钇纯度,诸如至少约 99 体积百分比的氧化钇,以及至少约 $4.3g/cm^3$ 的密度。

[0029] 氧化钇层(Y_2O_3)还在等离子体处理期间具有耐腐蚀和/或侵蚀的高硬度。在一个实施方式中,氧化钇层(Y_2O_3)具有约 3GPa 和约 11GPa 之间的硬度(维氏 5Kgf)。另外地,氧化钇层(Y_2O_3)具有在约 2 μ -英寸和 400 μ -英寸之间的表面粗糙度,诸如约 16 μ -英寸,以及约小于 0.02 百分比的保水性。

[0030] 由于原料 108 可提供具有平均直径小于 $2\mu m$,诸如小于约 $0.5\mu m$ 的颗粒,因此所沉积的抗等离子体层 202 具有在约 $0.01\mu m$ 和约 $5\mu m$ 之间的小晶粒尺寸,诸如约 $0.01\mu m$ 和约 $1\mu m$ 之间,例如约 $0.01\mu m$ 和约 $0.5\mu m$,诸如小于约 $0.1\mu m$ 。抗等离子体层 202 的小晶粒尺寸基本上消除了等离子体轰击下的颗粒生成。而且,小晶粒尺寸提供密集且紧凑的薄膜结构,从而增强耐腐蚀薄膜性能。在一个实施方式中,氧化钇抗等离子体层 202 的平均晶粒尺寸为约小于约 $0.1\mu m$ 。

[0031] 因此,提供了一种用于在半导体腔室部件/零件上抗等离子体层的低温气浮沉积方法。低温气浮沉积允许在稳定的低温下在部件上沉积抗等离子体层,从而改善均匀性、最小化涂层应力,并防止腔室部件在腐蚀性等离子体环境中,从而增加腔室部件的寿命。

[0032] 虽然前述涉及本发明的实施方式,但在不偏离本发明的基本范围内可设计其它和进一步的实施方式,并且本发明的范围由以下权利要求书确定。

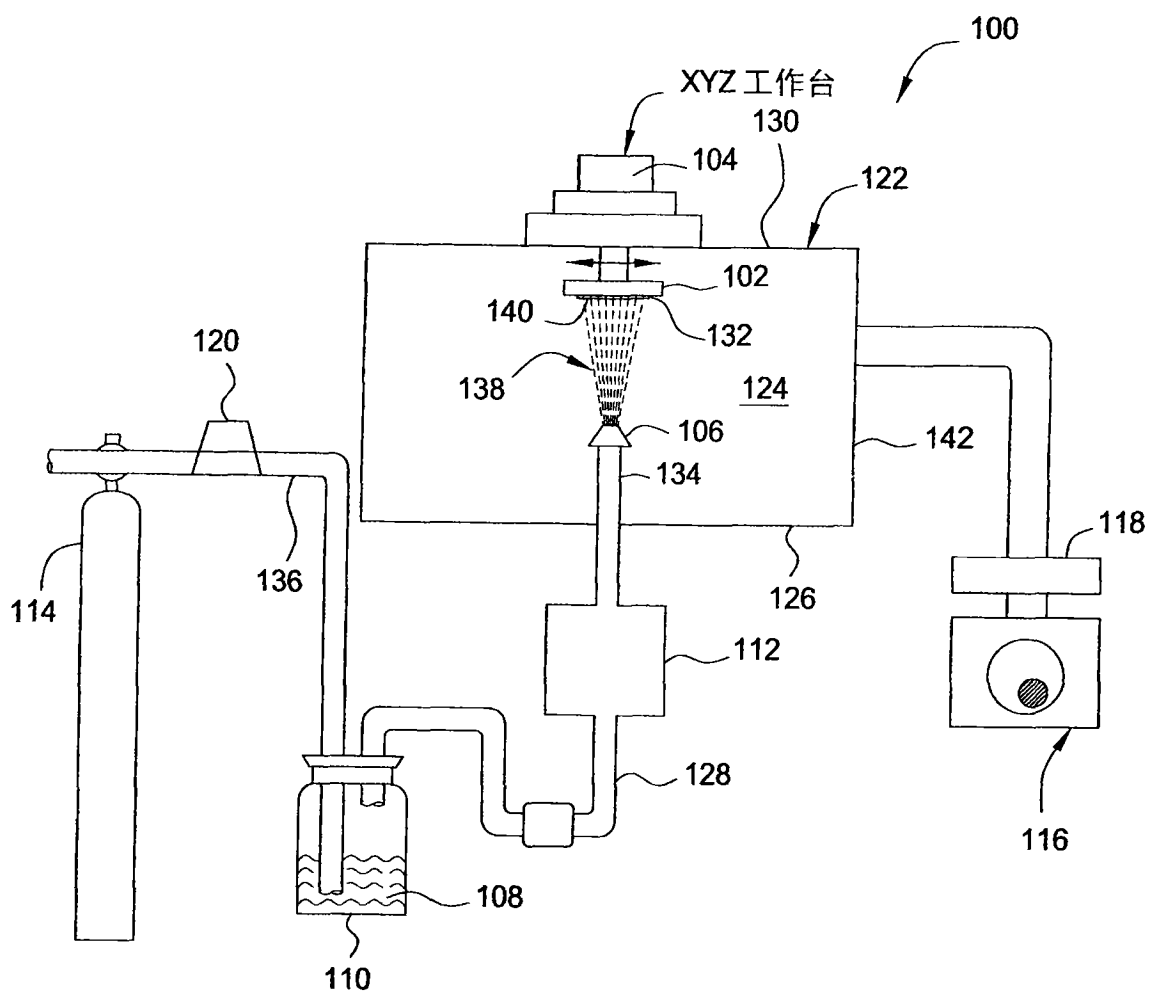


图 1

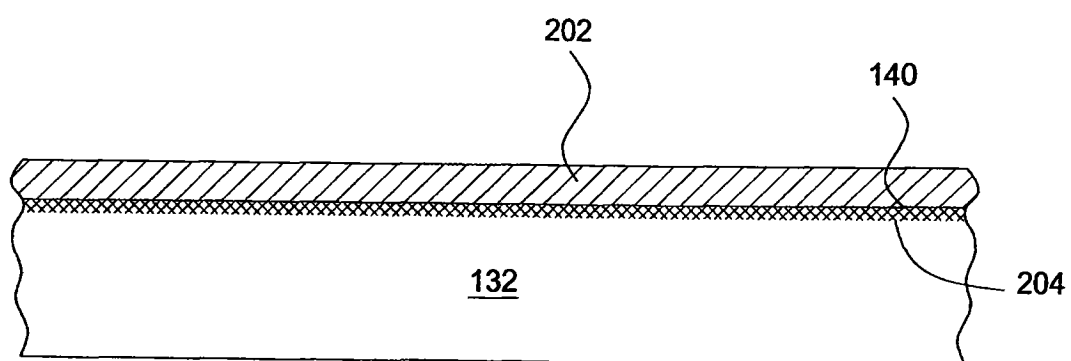


图 2