

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4971769号  
(P4971769)

(45) 発行日 平成24年7月11日 (2012. 7. 11)

(24) 登録日 平成24年4月13日 (2012. 4. 13)

(51) Int. Cl.	F I
H O 1 L 21/60 (2006. 01)	H O 1 L 21/60 3 1 1 S
H O 5 K 3/34 (2006. 01)	H O 5 K 3/34 5 O 2 E
H O 1 L 23/12 (2006. 01)	H O 1 L 23/12 F

請求項の数 5 (全 16 頁)

(21) 出願番号	特願2006-332444 (P2006-332444)	(73) 特許権者	000190688
(22) 出願日	平成18年12月8日 (2006. 12. 8)		新光電気工業株式会社
(65) 公開番号	特開2007-194598 (P2007-194598A)		長野県長野市小島田町80番地
(43) 公開日	平成19年8月2日 (2007. 8. 2)	(74) 代理人	100070150
審査請求日	平成21年11月12日 (2009. 11. 12)		弁理士 伊東 忠彦
(31) 優先権主張番号	特願2005-369714 (P2005-369714)	(72) 発明者	荒木 康
(32) 優先日	平成17年12月22日 (2005. 12. 22)		長野県長野市小島田町80番地 新光電気工業株式会社内
(33) 優先権主張国	日本国 (JP)	(72) 発明者	佐藤 聖二
			長野県長野市小島田町80番地 新光電気工業株式会社内
		(72) 発明者	小澤 隆史
			長野県長野市小島田町80番地 新光電気工業株式会社内

最終頁に続く

(54) 【発明の名称】 フリップチップ実装構造及びフリップチップ実装構造の製造方法

(57) 【特許請求の範囲】

【請求項 1】

基板本体上に開口部を有するソルダーレジストと、前記開口部から露出する接続パッドとを有したフリップチップ実装基板に、ワイヤーボンディングにより形成されるバンプを有した電子素子が実装され、前記電子素子と前記フリップチップ実装基板との離間部分にアンダーフィルレジジンが配設されたフリップチップ実装構造であって、

前記接続パッドは、幅広部と、該幅広部よりも幅が狭い幅狭部とを有し、

前記開口部の縁部が前記接続パッドの外周部において一部重なる構成を有し、

前記開口部の深さは、前記ソルダーレジストの前記基板本体の表面からの厚さに比べて小さくなっており、

前記接続パッドの上面には導電性接合部材が配設されており、

かつ、前記バンプと前記接続パッドとが接続された状態において、前記導電性接合部材が前記開口部を塞ぐことを特徴とするフリップチップ実装構造。

【請求項 2】

基板本体上に開口部を有するソルダーレジストと、前記開口部から露出する接続パッドとを有したフリップチップ実装基板に、ワイヤーボンディングにより形成されるバンプを有した電子素子が実装され、前記電子素子と前記フリップチップ実装基板との離間部分にアンダーフィルレジジンが配設されたフリップチップ実装構造であって、

前記接続パッドは、幅広部と、該幅広部よりも幅が狭い幅狭部とを有し、

前記開口部の縁部と前記接続パッドの外周縁とが一致する構成を有し、

10

20

前記開口部の深さは、前記ソルダーレジストの前記基板本体の表面からの厚さに比べて小さくなっており、

前記接続パッドの上面には導電性接合部材が配設されており、

かつ、前記バンプと前記接続パッドとが接続された状態において、前記導電性接合部材が前記開口部を塞ぐことを特徴とするフリップチップ実装構造。

【請求項 3】

前記ソルダーレジストの開口部の縁部が外周部において一部重なった構成とされた前記接続パッドが、前記電子素子が実装される領域の中央位置に設けられていることを特徴とする請求項 1 記載のフリップチップ実装構造。

【請求項 4】

前記ソルダーレジストの開口部の縁部と前記外周縁が一致する構成とされた前記接続パッドが、前記電子素子が実装される領域の中央位置に設けられていることを特徴とする請求項 2 記載のフリップチップ実装構造。

【請求項 5】

ワイヤーボンディングにより形成されるバンプが配設された電子素子をフリップチップ実装した請求項 1 乃至 4 いずれか 1 項に記載のフリップチップ実装構造の製造方法であって、

フリップチップ実装基板のソルダーレジストに形成された開口部から露出した幅広部と幅狭部とを有した接続パッド上に、導電性接合部材を配設する工程と、

前記導電性接合部材を介して前記バンプを前記接続パッドに接合することにより、前記電子素子を前記フリップチップ実装基板に搭載すると共に、前記開口部の全面を前記導電性接合部材と前記バンプとで塞ぐ工程と、

前記電子素子と前記フリップチップ実装基板との間の離間部分にアンダーフィルレジンを配設する工程とを有しており、

前記開口部の縁部が前記接続パッドの外周部において一部重なる構成を有している、又は、前記開口部の縁部と前記接続パッドの外周縁とが一致する構成を有していることを特徴とするフリップチップ実装構造の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はフリップチップ実装基板及びフリップチップ実装方法に係り、特にバンプを用いて半導体素子をフリップチップ実装を行うフリップチップ実装基板及びフリップチップ実装方法に関する。

【背景技術】

【0002】

例えば特許文献 1 に開示されているように、電子素子（例えば半導体素子）に外部接続端子としてスタッドバンプ（登録商標）といわれるワイヤーボンディングにより形成されるバンプ（以下、単にバンプという）を用い、これを接合材を用いてフリップチップ実装基板に形成された接続パッドにフリップチップ接合する実装構造が近年多用されるようになってきている（このバンプについては、「半導体用語大辞典」、株式会社日刊工業新聞社、第 1 版、1999 年 3 月 20 日発行、第 891 頁左欄 9 行目～13 行目参照）。

【0003】

図 1 はフリップチップ実装される半導体チップの一例を示しており、図 2 はこの半導体チップ 1 がフリップチップ実装されるフリップチップ実装基板 5 の一例を示している。図 1 は半導体チップ 1 の回路形成面 1 a を示しており、フリップチップ実装時にはこの回路形成面 1 a がフリップチップ実装基板 5 と対向するようフェイスダウンで実装される。

【0004】

この半導体チップ 1 の回路形成面 1 a には、金バンプよりなる外周バンプ 2 と中央バンプ 3 とが形成されている。外周バンプ 2 は回路形成面 1 a にペリフェラル状に配設されて

10

20

30

40

50

いる。また、中央バンブ 3 は、回路形成面 1 a の中央位置に形成されている。従来では、バンブを外部接続端子とする半導体素子では、バンブをペリフェラル状に配置する構成が一般的であった。しかしながら、近年の半導体素子の高密度に伴い端子数が増大し、よって回路形成面 1 a の中央位置にも中央バンブ 3 を配置することが行われるようになってきている。

#### 【 0 0 0 5 】

これに伴い、半導体チップ 1 をフリップチップ実装するフリップチップ実装基板 5 も、外周バンブ 2 に対応する外周パッド 7 と中央バンブ 3 に対応する中央パッド 8 を設けた構成とされている。また、半導体チップ 1 の上面にはソルダーレジスト 1 0 ( 梨地で示す ) が設けられているが、各パッド 7 , 8 の形成位置においては、ソルダーレジスト 1 0 に開口が設けられ、各パッド 7 , 8 が露出した構成となっている。

10

#### 【 0 0 0 6 】

従来、ペリフェラル状に配設された外周バンブ 2 がフリップチップ実装される外周パッド 7 については、ソルダーレジスト 1 0 に枠状の枠状開口部 1 1 を形成することが行われている。よって、全ての外周パッド 7 は、この枠状開口部 1 1 内に位置した構成となっている。これに対し、中央に位置する中央パッド 8 は、各々についてソルダーレジスト 1 0 に中央開口部 1 2 が設けられた構成とされていた。

#### 【 0 0 0 7 】

上記構成とされた半導体チップ 1 は、各パッド 7 , 8 に接合材 ( 例えば、はんだ ) を配設した上で、フリップチップ実装基板 5 にフリップチップ実装される。そして、フリップチップ実装が終了した後、半導体チップ 1 とフリップチップ実装基板 5 との離間部分にはアンダーフィルレジンが配設される。このアンダーフィルレジンは、半導体チップ 1 とフリップチップ実装基板 5 との熱膨張差に起因した応力が各バンブ 2 , 3 と各パッド 7 , 8 との間に印加されるのを防止するために配設される。このアンダーフィルレジンを設けることにより、半導体チップ 1 とフリップチップ実装基板 5 との実装信頼性を高めることができる。

20

【特許文献 1】特開 2 0 0 1 - 3 3 2 5 8 4 号公報

【発明の開示】

【発明が解決しようとする課題】

#### 【 0 0 0 8 】

図 3 は、半導体チップ 1 がフリップチップ実装基板 5 に実装された後でアンダーフィルレジンが配設される前の状態を示す断面図であり、特に外周バンブ 2 が外周パッド 7 にフリップチップ実装された近傍を拡大して示している。同図に示すように、外周バンブ 2 は外周パッド 7 にはんだ 1 4 を介してフリップチップ実装されており、また外周パッド 7 はソルダーレジスト 1 0 に形成された枠状開口部 1 1 の内部に位置している。

30

#### 【 0 0 0 9 】

外周バンブ 2 と外周パッド 7 とのフリップチップ実装位置にアンダーフィルレジン 1 5 を配設するには、図 3 に破線で示す矢印のように、半導体チップ 1 の外周縁 1 b とフリップチップ実装基板 5 との隙間から外周バンブ 2 と外周パッド 7 との接合位置 ( 即ちの枠状開口部 1 1 内 ) にアンダーフィルレジン 1 5 を装填する。

40

#### 【 0 0 1 0 】

外周バンブ 2 と外周パッド 7 との接合位置は、半導体チップ 1 の外周縁 1 b に近い位置である。このため、アンダーフィルレジン 1 5 を外周バンブ 2 と外周パッド 7 との接合位置 ( 即ちの枠状開口部 1 1 内 ) に装填する処理は、円滑かつ容易に行うことができた。また、枠状開口部 1 1 内に入り込んだアンダーフィルレジン 1 5 は枠状開口部 1 1 に沿って進行するため、枠状開口部 1 1 内に存在する外周バンブ 2 と外周パッド 7 との接合位置を確実にアンダーフィルレジン 1 5 で封止することができた。

#### 【 0 0 1 1 】

しかしながら、近年のように半導体チップ 1 の回路形成面 1 a の中央位置に中央バンブ 3 が設けられ、この中央バンブ 3 を中央パッド 8 に接合することにより、アンダーフィル

50

レジン 15 の配設位置にボイド 16 (図 7 参照) が多発する問題点が生じるようになった。以下、図 4 乃至図 7 を用いて、従来において中央バンブ 3 と中央パッド 8 とのフリップチップ接合位置近傍にボイド 16 が発生する理由について説明する。

【 0 0 1 2 】

図 4 は、半導体チップ 1 が実装される前のフリップチップ実装基板 5 を示しており、特に中央パッド 8 の近傍を拡大して示している。尚、図 4 ( A ) は、図 4 ( B ) の矢印 A - A 線に沿う断面図である。

【 0 0 1 3 】

前記したように、中央パッド 8 は各々について中央開口部 12 が設けられた構成とされている。また、中央パッド 8 は、幅広部 8 a と幅狭部 8 b とを有した形状とされている。従来においては、中央開口部 12 は中央パッド 8 に対して大きく形成されており、中央パッド 8 と中央開口部 12 の縁部との間には離間部分 6 a (図 4 ( A ) に矢印 W 2 で示す部分) があった。この離間部分 6 a においては、基板本体 6 (フリップチップ実装基板 5) の表面が露出した状態となっている。従って、中央開口部 12 の深さは、ソルダーレジスト 10 の上面から基板本体 6 上面までの距離 (即ち、ソルダーレジスト 10 の厚さ。図 4 ( A ) に矢印 H 2 で示す) となる。

【 0 0 1 4 】

図 5 は、中央パッド 8 の上面に接合材としてののはんだ 14 が配設された状態を示している。こののはんだ 14 は、中央パッド 8 の上部にのみ配設されており、よって離間部分 6 a は依然として中央開口部 12 内に存在している。

【 0 0 1 5 】

また図 6 は、中央バンブ 3 が中央パッド 8 にはんだ 14 を介してフリップチップ接合され、これにより半導体チップ 1 がフリップチップ実装基板 5 にフリップチップ実装された状態を示している。このフリップチップ実装状態においても、離間部分 6 a は中央開口部 12 内に存在している。

【 0 0 1 6 】

また図 7 は、フリップチップ実装された半導体チップ 1 とフリップチップ実装基板 5 との間にアンダーフィルレジン 15 を配設した状態を示している。

図 3 を用いて説明したように、外周バンブ 2 と外周パッド 7 との接合位置をアンダーフィルレジン 15 で封止する処理は、外周バンブ 2 が半導体チップ 1 の外周位置に配設されているため外周縁 1 b から半導体チップ 1 とフリップチップ実装基板 5 との離間部分に充填することができ、よって容易かつ確実に行うことができた。

【 0 0 1 7 】

これに対して、半導体チップ 1 の中央位置に形成された中央バンブ 3 と中央パッド 8 との接合位置は、半導体チップ 1 の外周縁 1 b から充填されたアンダーフィルレジン 15 が中央バンブ 3 と中央パッド 8 との接合位置まで流れることにより封止される。

【 0 0 1 8 】

しかしながら、アンダーフィルレジン 15 が中央バンブ 3 と中央パッド 8 との接合位置 (即ち、ソルダーレジスト 10 の中央開口部 12 の形成位置) まで流れた際、図 7 ( B ) に矢印で示すように、アンダーフィルレジン 15 は中央開口部 12 の内部に流れ落ちることなく、その前に中央開口部 12 の周囲を先回りして流れる現象が発生した。

【 0 0 1 9 】

このように中央開口部 12 の内部にアンダーフィルレジン 15 が流れ込まないと、中央バンブ 3 と中央パッド 8 はアンダーフィルレジン 15 に保持されない構成となり、半導体チップ 1 とフリップチップ実装基板 5 との熱膨張差に起因する応力が直接接合位置に印加されることとなり、実装信頼性が低下してしまう。

【 0 0 2 0 】

また、中央バンブ 3 と中央パッド 8 との接合位置の周りにボイド (空隙) 16 が形成されることとなり、後に加熱処理等がされた場合にはボイド 16 が熱膨張し、中央バンブ 3 と中央パッド 8 との接合が破損したり、ソルダーレジスト 10 やアンダーフィルレジン 1

10

20

30

40

50

5等にクラックが発生したりするおそれがあるという問題点があった。

【0021】

本発明は上記の点に鑑みてなされたものであり、ボイドの発生を抑制することにより実装信頼性を高めることができるフリップチップ実装基板及びフリップチップ実装方法を提供することを目的とする。

【課題を解決するための手段】

【0022】

上記の課題を解決するために本発明では、次に述べる各手段を講じたことを特徴とするものである。

【0023】

請求項1記載の発明は、

基板本体上に開口部を有するソルダーレジストと、前記開口部から露出する接続パッドとを有したフリップチップ実装基板に、ワイヤーボンディングにより形成されるバンプを有した電子素子が実装され、前記電子素子と前記フリップチップ実装基板との離間部分にアンダーフィルレジンが配設されたフリップチップ実装構造であって、前記接続パッドは、幅広部と、該幅広部よりも幅が狭い幅狭部とを有し、前記開口部の縁部が前記接続パッドの外周部において一部重なる構成を有し、前記開口部の深さは、前記ソルダーレジストの前記基板本体の表面からの厚さに比べて小さくなっており、前記接続パッドの上面には導電性接合部材が配設されており、かつ、前記バンプと前記接続パッドとが接続された状態において、前記導電性接合部材が前記開口部を塞ぐことを特徴とするものである。

【0024】

また、請求項2記載の発明は、

基板本体上に開口部を有するソルダーレジストと、前記開口部から露出する接続パッドとを有したフリップチップ実装基板に、ワイヤーボンディングにより形成されるバンプを有した電子素子が実装され、前記電子素子と前記フリップチップ実装基板との離間部分にアンダーフィルレジンが配設されたフリップチップ実装構造であって、前記接続パッドは、幅広部と、該幅広部よりも幅が狭い幅狭部とを有し、前記開口部の縁部と前記接続パッドの外周縁とが一致する構成を有し、前記開口部の深さは、前記ソルダーレジストの前記基板本体の表面からの厚さに比べて小さくなっており、前記接続パッドの上面には導電性接合部材が配設されており、かつ、前記バンプと前記接続パッドとが接続された状態において、前記導電性接合部材が前記開口部を塞ぐことを特徴とするものである。

【0025】

また、請求項3記載の発明は、

請求項1記載のフリップチップ実装構造において、

前記ソルダーレジストの開口部の縁部が外周部において一部重なった構成とされた前記接続パッドが、前記電子素子が実装される領域の中央位置に設けられていることを特徴とするものである。

【0026】

また、請求項4記載の発明は、

請求項2記載のフリップチップ実装構造において、

前記ソルダーレジストの開口部の縁部と前記外周縁とが一致する構成とされた前記接続パッドが、前記電子素子が実装される領域の中央位置に設けられていることを特徴とするものである。

【0027】

また、請求項5記載の発明は、

ワイヤーボンディングにより形成されるバンプが配設された電子素子をフリップチップ実装した請求項1乃至4いずれか1項に記載のフリップチップ実装構造の製造方法であって、フリップチップ実装基板のソルダーレジストに形成された開口部から露出した幅広部と幅狭部とを有した接続パッド上に、導電性接合部材を配設する工程と、前記導電性接合部材を介して前記バンプを前記接続パッドに接合することにより、前記電子素子を前記フ

10

20

30

40

50

リップチップ実装基板に搭載すると共に、前記開口部の全面を前記導電性接合部材と前記バンブとで塞ぐ工程と、前記電子素子と前記リップチップ実装基板との間の離間部分にアンダーフィルレジンを配設する工程とを有しており、

前記開口部の縁部が前記接続パッドの外周部において一部重なる構成を有している、又は、前記開口部の縁部と前記接続パッドの外周縁とが一致する構成を有していることを特徴とするものである。

【発明の効果】

【0028】

本発明によれば、アンダーフィルレジンの流れが円滑化し、アンダーフィルレジン内にボイドが発生することを防止することができる。

【発明を実施するための最良の形態】

【0029】

次に、本発明を実施するための最良の形態について図面と共に説明する。

【0030】

図8は本発明の第1実施例であるリップチップ実装基板20を示している。このリップチップ実装基板20は、図1に示した、回路形成面1aに外周バンブ2及び中央バンブ3を形成した高密度化された半導体チップ1をリップチップ実装する基板である。この外周バンブ2及び中央バンブ3は、ワイヤーボンディングにより形成されるバンブである。

【0031】

尚、図8(A)は図8(B)のA-A線に沿う断面図である。また、リップチップ実装基板20の平面視した外観は、図2に示したリップチップ実装基板5の外観と略等しいため、リップチップ実装基板20の外観の図示は省略する。

【0032】

本実施例に係るリップチップ実装基板20は、大略すると基板本体26、中央パッド28、及びソルダーレジスト30等により構成されている。基板本体26は樹脂材料よりなり、その上部には配線パターンが形成されている。図では便宜上、配線パターンの内、中央バンブ3とリップチップ接合される中央パッド28のみを示している。

【0033】

ソルダーレジスト30は、基板本体26上に形成された配線パターンの内、はんだ付け処理が実施されない部分を保護するために設けられている。このソルダーレジスト30には、中央開口部32が形成されている。

【0034】

この中央開口部32は、中央バンブ3がリップチップ実装される中央パッド28の配設位置に形成されている。従って、中央パッド28は、中央開口部32の形成位置では外部に露出した状態となっている。後述するように半導体チップ1の中央バンブ3は、この中央開口部32から露出した中央パッド28にリップチップ実装される。尚、中央パッド28は、幅広部28aと幅狭部28bとにより構成されている。

【0035】

本実施例に係るリップチップ実装基板20は、ソルダーレジスト30の中央開口部32を形成する縁部が中央パッド28の外周部において一部重なった構成としたことを特徴としている。具体的には、図8(A)に示すように、本実施例ではソルダーレジスト30の中央開口部32を形成する縁部が中央パッド28の上部に乗り上げるように延出することにより、中央パッド28とソルダーレジスト30は図中矢印W1で示す範囲だけ両者が重なった状態となっている(平面視状態で重なっている)。

【0036】

この構成とすることにより、中央開口部32の深さ(図8(A)中、矢印H1で示す)はソルダーレジスト30の上面から中央パッド28の上面までの深さとなり、従来のようなソルダーレジスト10の上面から基板本体6の表面までの深さH2(図4(A)参照)

10

20

30

40

50

に比べて浅くすることができる ( $H1 < H2$ )。

【0037】

次に、上記の構成とされたフリップチップ実装基板20を用い、半導体チップ1をフリップチップ実装基板20にフリップチップ実装する方法について説明する。図9乃至図11は、半導体チップ1をフリップチップ実装基板20にフリップチップ実装する方法を実装手順に沿って示している。尚、図9乃至図11において、図1及び図8に示した構成と同一構成については、同一符号を付してその説明を一部省略する。

【0038】

半導体チップ1をフリップチップ実装基板20にフリップチップ実装するには、先ず中央パッド28の上面に接合材としてのはんだ34を配設する。このはんだ34は、中央パッド28の全面(幅広部28a及び幅狭部28bを含む)に配設される。このはんだ34を配設した状態において、本実施例では中央開口部32がはんだ34で完全に塞がれた構成(埋められた構成)となっている。

10

【0039】

上記のようにはんだ34が中央パッド28上に配設されると、続いて中央バンブ3が中央パッド28上に位置決めされる。続いて、半導体チップ1の背面から加熱・加圧を行い、中央バンブ3を介して熱をはんだ34に熱伝達してこれを熔融させる。そして、このはんだ34を介して中央バンブ3を中央パッド28にフリップチップ接合する。尚、中央バンブ3と中央パッド28のフリップチップ接合は、はんだペーストを利用してリフロー処理により行うこととしてもよい。

20

【0040】

これにより、図10に示すように、半導体チップ1はフリップチップ実装基板20にフリップチップ実装された状態となる。この状態において、はんだ34は中央開口部32を覆っており、その一部はソルダーレジスト30の上部に位置した状態となっている。

【0041】

上記のように半導体チップ1がフリップチップ実装基板20にフリップチップ実装されると、続いて半導体チップ1とフリップチップ実装基板20との離間部分にアンダーフィルレジン35が配設される。本実施例では、中央バンブ3と中央パッド28との接合位置に対するアンダーフィルレジン35の配設が特徴となるため、この接合位置におけるアンダーフィルレジン35の配設についてのみ説明するものとする。

30

【0042】

前記したように、中央バンブ3と中央パッド28との接合位置は、アンダーフィルレジン35が充填される半導体チップ1の外周縁1bから離間した半導体チップ1の中央位置である。よって、外周縁1bから充填されたアンダーフィルレジン15は、半導体チップ1の中央位置まで流れた後に中央バンブ3と中央パッド28との接合位置を封止する。

【0043】

図7を用いて説明したように、従来のフリップチップ実装基板5を用いたフリップチップ実装方法では、中央パッド8とソルダーレジスト10との間に離間部分6aが形成されているため、中央開口部12の深さはソルダーレジスト10の厚さと同じ深さH2であった。このため、アンダーフィルレジン15が中央バンブ3と中央パッド8との接合位置に到達しても、アンダーフィルレジン15が中央開口部12の内部に流れ込まず、よってボイド16が発生してしまうことは前述した通りである。

40

【0044】

これに対して本実施例に係るフリップチップ実装基板20は、中央開口部32の形成位置においてソルダーレジスト30の縁部が中央パッド28の外周部に一部重なった構成とされている。よって、中央開口部32の深さH1(図8(A)参照)はソルダーレジスト30の上面から中央パッド28の上面までの深さとなり、従来のようなソルダーレジスト10の上面から基板本体6の表面までの深さH2(図4(A)参照)に比べて浅くすることができる( $H1 < H2$ )。

50

## 【 0 0 4 5 】

よって、はんだ 3 4 により中央開口部 3 2 を塞ぐことができ、ソルダーレジスト 3 0 の中央バンブ 3 と中央パッド 2 8 との接合位置の周囲に窪み（開口した部分）が発生することを防止できる。これにより、半導体チップ 1 の外周縁 1 b から充填し、中央バンブ 3 と中央パッド 2 8 との接合位置まで流れてきたアンダーフィルレジン 3 5 は、中央バンブ 3 と中央パッド 2 8 との接合位置を完全に封止する。

## 【 0 0 4 6 】

続いて、本発明の第 2 実施例であるフリップチップ実装基板 4 0 について説明する。

## 【 0 0 4 7 】

図 1 2 は、本発明の第 2 実施例であるフリップチップ実装基板 4 0 を示している。このフリップチップ実装基板 4 0 も第 1 実施例で示したフリップチップ実装基板 2 0 と同様に、回路形成面 1 a に外周バンブ 2 及び中央バンブ 3 を形成した高密度化された半導体チップ 1 をフリップチップ実装する基板である。

10

## 【 0 0 4 8 】

尚、図 1 2 ( A ) は図 1 2 ( B ) の A - A 線に沿う断面図である。また、図 1 2 に示す構成において、図 8 に示した第 1 実施例に係るフリップチップ実装基板 2 0 の構成と対応する構成については、同一符号を付してその説明を一部省略するものとする。

## 【 0 0 4 9 】

本実施例に係るフリップチップ実装基板 4 0 は、基本的には第 1 実施例に係るフリップチップ実装基板 2 0 と同様の構成とされている。即ち、フリップチップ実装基板 4 0 は、基板本体 2 6、中央パッド 2 8、ソルダーレジスト 3 0 等により構成されている。

20

## 【 0 0 5 0 】

基板本体 2 6 は樹脂材料よりなり、その上部には中央パッド 2 8 を含む配線パターンが形成されている。ソルダーレジスト 3 0 は基板本体 2 6 の上面に形成されており、その中央位置には複数の中央開口部 3 2 が形成されている。中央パッド 2 8 は、この中央開口部 3 2 の形成位置では外部に露出した状態となっている。

## 【 0 0 5 1 】

ここで、第 1 実施例に係るフリップチップ実装基板 2 0 と、本実施例に係るフリップチップ実装基板 4 0 との相違点である、中央パッド 2 8 と、ソルダーレジスト 3 0 の中央開口部 3 2 を形成する縁部との位置関係について説明する。

30

## 【 0 0 5 2 】

前記した第 1 実施例に係るフリップチップ実装基板 4 0 では、ソルダーレジスト 3 0 の中央開口部 3 2 を形成する縁部が中央パッド 2 8 の外周部において一部重なるよう構成した（図 8 ( A ) 参照）。これに対して本実施例に係るフリップチップ実装基板 4 0 は、中央開口部 3 2 を形成する縁部が中央パッド 2 8 上に位置する構成では同一であるが、特にソルダーレジスト 3 0 の中央開口部 3 2 の縁部が、中央パッド 2 8 の外周縁と一致するよう構成したことを特徴としている。

## 【 0 0 5 3 】

この構成とすることにより、ソルダーレジスト 3 0 の中央開口部 3 2 の縁部と、中央パッド 2 8 の外周縁は側面視で一直線状となる（図 1 2 ( A ) 参照）。また本実施例においても、中央開口部 3 2 の深さ（図 1 2 ( A ) 中、矢印 H 1 で示す）はソルダーレジスト 3 0 の上面から中央パッド 2 8 の上面までの深さとなり、従来のソルダーレジスト 1 0 の上面から基板本体 6 の表面までの深さ H 2 （図 4 ( A ) 参照）に比べて浅くすることができる（ $H 1 < H 2$ ）。

40

## 【 0 0 5 4 】

次に、本実施例のフリップチップ実装基板 4 0 を用い、フリップチップ実装基板 4 0 の製造方法、及び半導体チップ 1 をフリップチップ実装基板 4 0 にフリップチップ実装する方法について説明する。

## 【 0 0 5 5 】

図 1 3 乃至図 1 5 は、フリップチップ実装基板 4 0 の製造方法、及び半導体チップ 1 を

50



フリップチップ実装基板 40 にフリップチップ実装する方法を説明するための図である。尚、図 13 乃至図 15 において、図 9 乃至図 11 に示した構成と同一構成については、同一符号を付してその説明を一部省略する。

【0056】

フリップチップ実装基板 40 の製造工程において、ソルダーレジスト 30 に中央パッド 28 の外周縁とが一致した縁部を有する中央開口部 32 を形成するには、基板本体 26 上にソルダーレジスト 30 を形成する工程においてスクリーン印刷法或いは写真法等を用いる。

【0057】

スクリーン印刷法は、中央開口部 32 と対応するパターンが形成されたマスクを用いてソルダーレジスト材を基板本体 26 上に印刷形成することによりソルダーレジスト 30 を形成する。一方、写真法では、基板本体 26 の全面に感光性ソルダーレジスト材を配設し、これを中央開口部 32 と対応するパターンが形成されたマスクを用いて露光・現像することによりソルダーレジスト 30 を形成する。

【0058】

これらのソルダーレジスト 30 の形成方法は、高精度にソルダーレジスト 30 のパターニングができるため、ソルダーレジスト 30 の中央開口部 32 の縁部と、中央パッド 28 の外周縁とを一致させることができる。また、これらの形成方法は、半導体製造技術として一般に用いられるものであり、よってソルダーレジスト 30 に中央パッド 28 の外周縁とが一致した縁部を有する中央開口部 32 を形成する処理は、容易かつ安価に行うことができる。

【0059】

上記のように製造されたフリップチップ実装基板 40 に対して半導体チップ 1 をフリップチップ実装するには、先ず中央パッド 28 の上面にはんだ 34 を配設する。この際、はんだ 34 は、中央パッド 28 の全面（幅広部 28a 及び幅狭部 28b を含む）に配設される。

【0060】

このはんだ 34 を配設した状態において、本実施例では中央開口部 32 がはんだ 34 で完全に塞がれた構成（埋められた構成）となっている。この際、本実施例に係るフリップチップ実装基板 40 は、ソルダーレジスト 30 の中央開口部 32 の縁部と、中央パッド 28 の外周縁とが一致した構成とされている。

【0061】

このため、中央パッド 28 の形状が第 1 及び第 2 実施例に係るフリップチップ実装基板 20, 40 で同一面積であったとしても、中央開口部 32 から露出した中央パッド 28 の面積は本実施例の方が広くなる。このため、本実施例の構成とすることにより、第 1 実施例に比べてはんだ 34 の配設量を多くすることができる。

【0062】

続いて、半導体チップ 1 の背面から加熱・加圧を行い、中央バンパ 3 を介して熱をはんだ 34 に熱伝達してこれを熔融させる。そして、このはんだ 34 を介して中央バンパ 3 を中央パッド 28 にフリップチップ接合する。

【0063】

これにより、図 14 に示すように、半導体チップ 1 はフリップチップ実装基板 20 にフリップチップ実装された状態となる。尚、中央バンパ 3 と中央パッド 28 のフリップチップ接合は、はんだペーストを利用してリフロー処理により行うこととしてもよい。

【0064】

前記のように、本実施例では中央パッド 28 の露出面積を増大できるため、はんだ 34 の配設量が増大されている。このため、中央バンパ 3 と中央パッド 28 とを接合するはんだ 34 の体積も増大し、よって中央バンパ 3 と中央パッド 28 とを確実にはんだ接合することができる。

【0065】

10

20

30

40

50

上記のように半導体チップ 1 がフリップチップ実装基板 40 にフリップチップ実装されると、続いて半導体チップ 1 とフリップチップ実装基板 40 との離間部分にアンダーフィルレジン 35 が配設される。

【0066】

本実施例においても、中央バンブ 3 と中央パッド 28 との接合位置は半導体チップ 1 の中央位置であり、よって半導体チップ 1 の外周縁 1b から充填されたアンダーフィルレジン 15 は、その中央位置まで流れた後に中央バンブ 3 と中央パッド 28 との接合位置を封止する。

【0067】

しかしながら、本実施例に係るフリップチップ実装基板 40 は、ソルダーレジスト 30 の中央開口部 32 の縁部が、中央パッド 28 の外周縁と一致するように構成されておいる。よって本実施例に係るフリップチップ実装基板 40 も、第 1 実施例に係るフリップチップ実装基板 20 と同様に、中央開口部 32 の深さ H1 (図 12 (A) 参照) はソルダーレジスト 30 の上面から中央パッド 28 の上面までの深さとなり、従来のようなソルダーレジスト 10 の上面から基板本体 6 の表面までの深さ H2 (図 4 (A) 参照) に比べて浅くすることができる ( $H1 < H2$ )。

【0068】

これにより本実施例においても、はんだ 34 により中央開口部 32 を塞ぐことができ、ソルダーレジスト 30 の中央バンブ 3 と中央パッド 28 との接合位置の周囲に窪み (開口した部分) が発生することを防止できる。よって、半導体チップ 1 の外周縁 1b から充填した際、中央バンブ 3 と中央パッド 28 との接合位置まで流れてきたアンダーフィルレジン 35 は、中央バンブ 3 と中央パッド 28 との接合位置を完全に封止する。

【0069】

上記のように、第 1 及び第 2 の本実施例に係るフリップチップ実装基板 20, 40 を用いてフリップチップ実装を行うことにより、特に半導体チップ 1 の中央に位置している中央バンブ 3 と中央パッド 28 との接合位置においてボイドが発生することを防止できる。

【0070】

またボイドの発生が抑制されることにより、フリップチップ実装後に熱の印加が行われたような場合であっても、従来のようにボイドが膨張して中央バンブ 3 と中央パッド 28 との接合が損傷したり、ソルダーレジスト 30 やアンダーフィルレジン 35 にクラックが発生したりすることを防止でき、実装信頼性を高めることができる。

【図面の簡単な説明】

【0071】

【図 1】図 1 は、半導体チップのバンブの配設位置を説明するための底面図である。

【図 2】図 2 は、図 1 に示す半導体チップが実装されるフリップチップ実装基板の一例を示す平面図である。

【図 3】図 3 は、外周バンブ 2 のフリップチップ接合位置に対するアンダーフィルレジンの充填を説明するための断面図である。

【図 4】図 4 は、従来の一例であるフリップチップ実装基板の構造を説明するための図であり、(A) は中央パッド近傍の断面図、(B) は中央パッド近傍の平面図である。

【図 5】図 5 は、従来の一例であるフリップチップ実装基板の中央パッドにはんだを配設した状態を示す図であり、(A) は中央パッド近傍の断面図、(B) は中央パッド近傍の平面図である。

【図 6】図 6 は、従来の一例であるフリップチップ実装基板に中央バンブが接合された状態を示す図であり、(A) は中央パッド近傍の断面図、(B) は中央パッド近傍の平面図である。

【図 7】図 7 は、従来の一例であるフリップチップ実装基板にアンダーフィルレジンを配設した状態を示す図であり、(A) は中央パッド近傍の断面図、(B) は中央パッド近傍の平面図である。

【図 8】図 8 は、本発明の第 1 実施例であるフリップチップ実装基板の構造を説明するた

10

20

30

40

50

めの図であり、(A)は中央パッド近傍の断面図、(B)は中央パッド近傍の平面図である。

【図9】図9は、本発明の第1実施例であるフリップチップ実装基板の中央パッドにはんだを配設した状態を示す図であり、(A)は中央パッド近傍の断面図、(B)は中央パッド近傍の平面図である。

【図10】図10は、本発明の第1実施例であるフリップチップ実装基板に中央バンパが接合された状態を示す図であり、(A)は中央パッド近傍の断面図、(B)は中央パッド近傍の平面図である。

【図11】図11は、本発明の第1実施例であるフリップチップ実装基板にアンダーフィルレジンを配設した状態を示す図であり、(A)は中央パッド近傍の断面図、(B)は中央パッド近傍の平面図である。

10

【図12】図12は、本発明の第2実施例であるフリップチップ実装基板の構造を説明するための図であり、(A)は中央パッド近傍の断面図、(B)は中央パッド近傍の平面図である。

【図13】図13は、本発明の第2実施例であるフリップチップ実装基板の中央パッドにはんだを配設した状態を示す図であり、(A)は中央パッド近傍の断面図、(B)は中央パッド近傍の平面図である。

【図14】図14は、本発明の第2実施例であるフリップチップ実装基板に中央バンパが接合された状態を示す図であり、(A)は中央パッド近傍の断面図、(B)は中央パッド近傍の平面図である。

20

【図15】図15は、本発明の第2実施例であるフリップチップ実装基板にアンダーフィルレジンを配設した状態を示す図であり、(A)は中央パッド近傍の断面図、(B)は中央パッド近傍の平面図である。

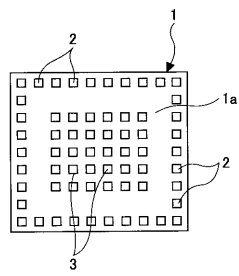
【符号の説明】

【0072】

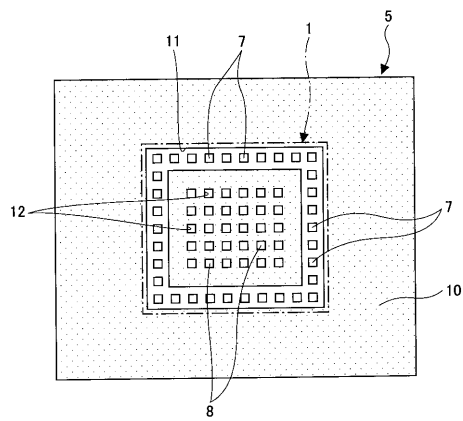
- 1 半導体チップ
- 2 外周バンパ
- 3 中央バンパ
- 20, 40 フリップチップ実装基板
- 26 基板本体
- 27 外周パッド
- 28 中央パッド
- 30 ソルダーレジスト
- 31 枠状開口部
- 32 中央開口部
- 34 はんだ
- 35 アンダーフィルレジン

30

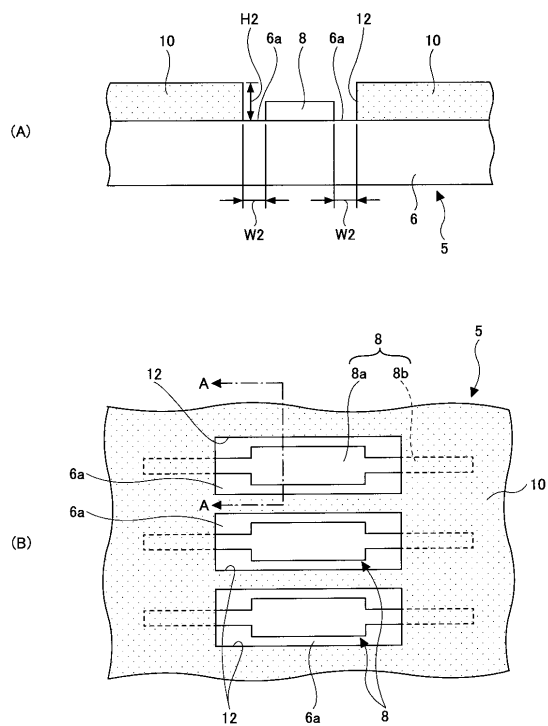
【図 1】



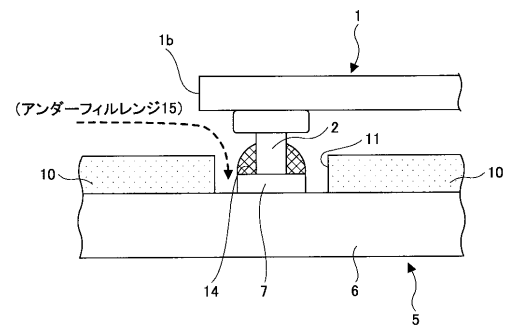
【図 2】



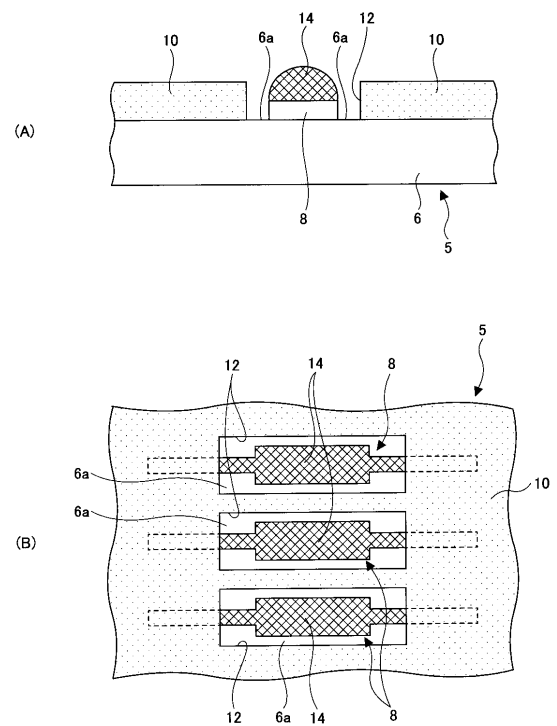
【図 4】



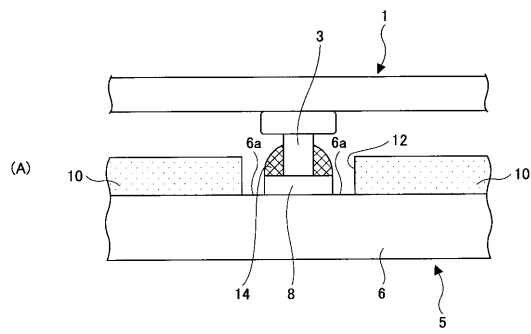
【図 3】



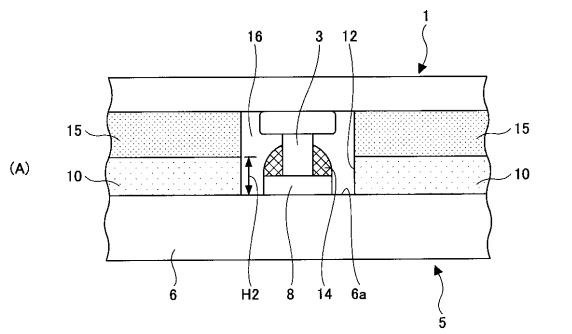
【図 5】



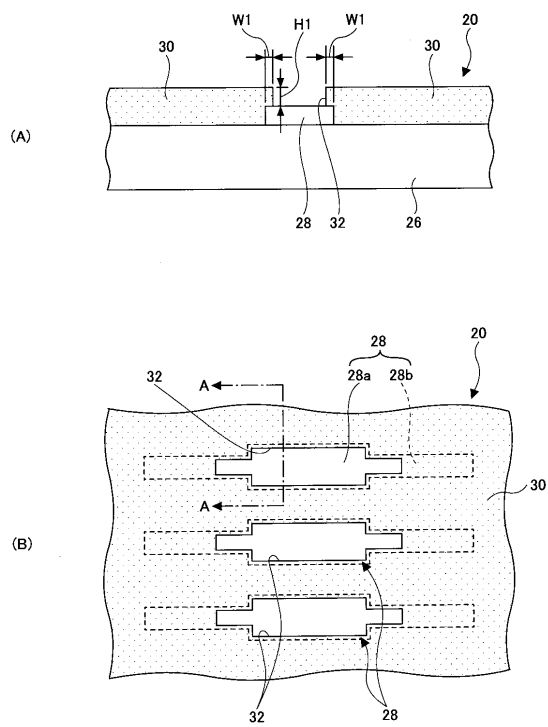
【図 6】



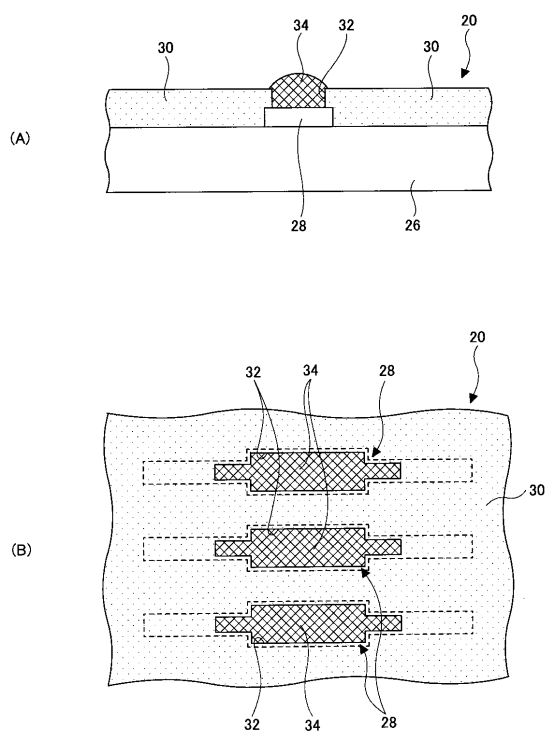
【図 7】



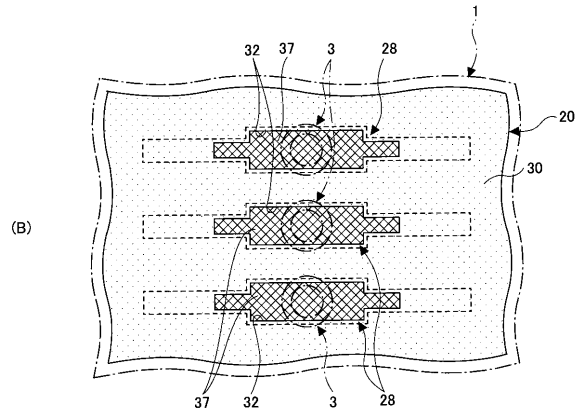
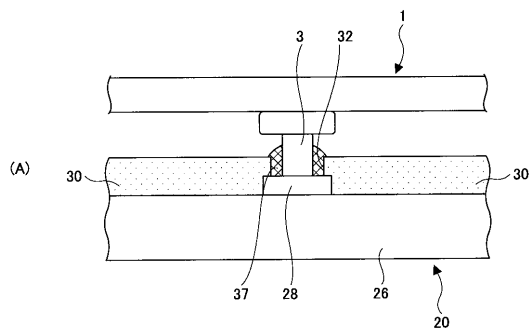
【図 8】



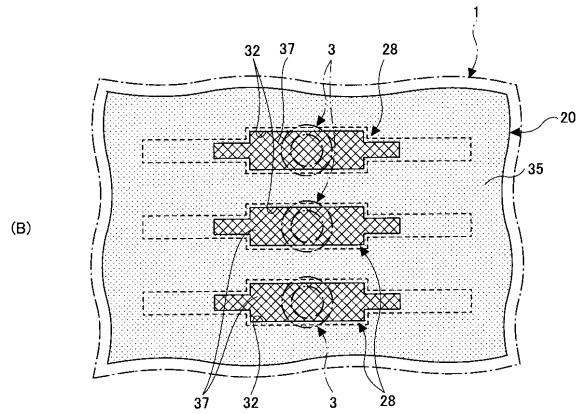
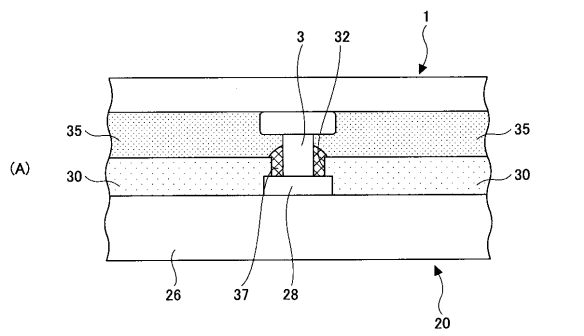
【図 9】



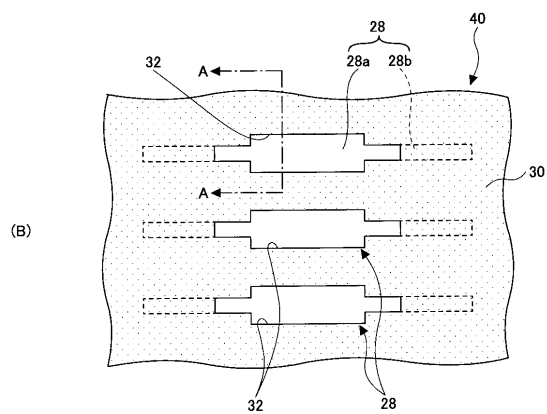
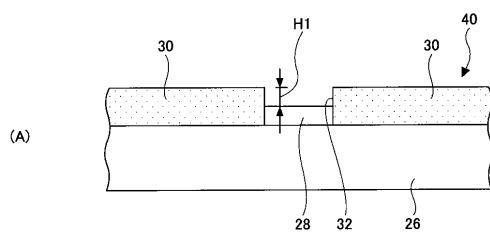
【図 10】



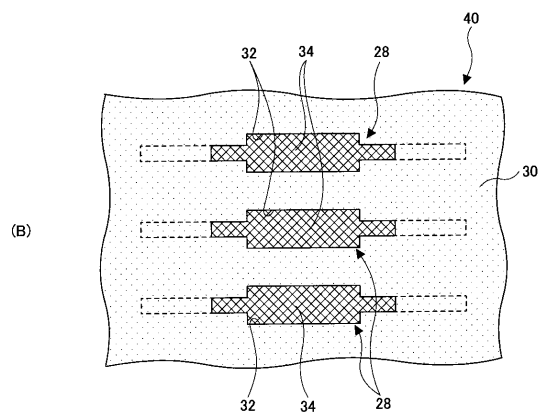
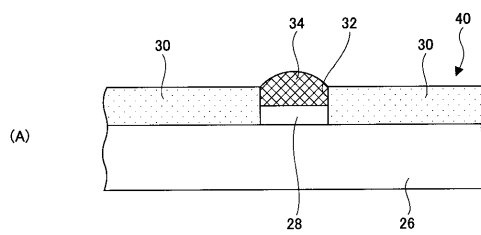
【図 11】



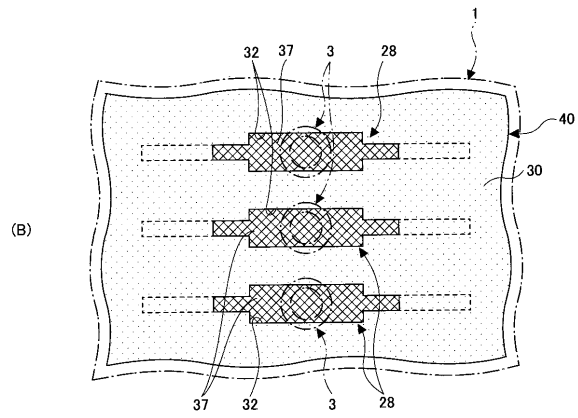
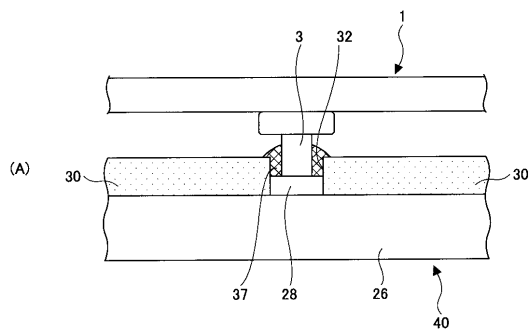
【図 12】



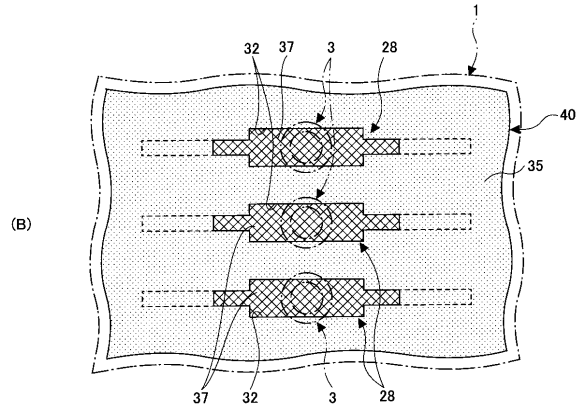
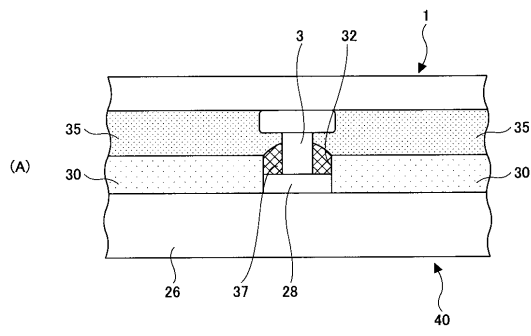
【図 13】



【図 14】



【図 15】



---

フロントページの続き

(72)発明者 中村 正寿  
長野県長野市小島田町 8 0 番地 新光電気工業株式会社内

審査官 関根 崇

(56)参考文献 特開平 0 9 - 0 2 7 6 6 1 ( J P , A )  
特開 2 0 0 5 - 0 8 5 9 3 1 ( J P , A )  
特開平 1 1 - 1 8 6 3 2 2 ( J P , A )  
特開 2 0 0 0 - 0 7 7 4 7 1 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)  
H 0 1 L 2 1 / 6 0  
H 0 1 L 2 3 / 1 2  
H 0 5 K 1 / 0 2  
H 0 5 K 3 / 3 4