(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
H01L 21/66

(45) 공고일자 2000년09월01일
(11) 등록번호 10-0263810
(24) 등록일자 2000년05월22일

(21) 출원번호	10-1994-0037325	(65) 공개번호	특1995-0021329
(22) 출원일자	1994년12월27일	(43) 공개일자	1995년07월26일
(30) 우선권주장	93-353340 1993년12월27일 일본(JP)		
---	---
(73) 특허권자	동경 엘렉트론주식회사 히가시 데쓰로 일본국 도쿄도 미나토구 아카사카 5초메 3반 6고
(72) 발명자	시바타 준이치로 일본국 사이타마현 우라와시 시카테부쿠로 4-32-17-303
(74) 대리인	김윤배, 이세진

심사관 : 오제욱

(54) 반도체 웨이퍼의 프로빙방법

요약

[목적]

인덱스전송 횟수를 경감하고, 검사효율을 형상시킬 수 있는 반도체 웨이퍼의 프로빙방법을 제공한다.

[구성]

본 반도체 웨이퍼의 프로빙방법은, 프로브카드로서 종(縱)으로 8개, 횡(橫)으로 2개 연속하는 8×2개의 칩(T)에 대응하는 복수의 수직 프로브침(3)을 갖춘 프로브카드(1)를 이용하여 이 프로브카드(1)로 검사하는 복수의 칩영역을 하나의 인덱스구역(22)으로서 설정하고, 이어서 이 인덱스구역(22)을 종횡으로 전면에 깔아 상기 반도체 웨이퍼(W)상의 전 칩(T)을 덮는 경우에 형성되는 최소면적으로 되는 영역을 접촉영역(23)으로서 반도체 웨이퍼상에 설정한 후, 이 접촉영역(23)내를 좌단의 상단의 인덱스구역(22)으로부터 좌단의 하단의 인덱스구역(22)까지 반도체 웨이퍼(W)를 인덱스전송하도록 한 것이다.

대표도

도1a

명세서

[발명의 명칭]

반도체 웨이퍼의 프로빙방법

[도면의 간단한 설명]

제1도는 반도체 웨이퍼상의 칩을 16개씩 동시에 검사하는 방법을 나타낸 도면으로, 제1(a)도는 본 발명의 반도체 웨이퍼의 프로빙방법의 일실시예에 의해 반도체 웨이퍼의 칩을 검사하는 순서를 나타낸 평면도, 제1(b)도는 종래의 반도체 웨이퍼의 프로빙방법에 의해 반도체 웨이퍼의 칩을 검사하는 순서를 나타낸 평면도.

제2도는 반도체 웨이퍼상의 칩을 8개씩 동시에 검사하는 방법을 나타낸 도면으로, 제2(a)도는 본 발명의 반도체 웨이퍼의 프로빙방법의 일실시예에 의해 반도체 웨이퍼의 칩을 검사하는 순서를 나타낸 평면도, 제2(b)도는 종래의 반도체 웨이퍼의 프로빙방법에 의해 반도체 웨이퍼의 칩을 검사하는 순서를 나타낸 평면도.

제3도는 본 발명의 반도체 웨이퍼의 프로빙방법에 적절하게 이용되는 프로빙장치의 프로브카드를 나타낸 사시도.

제4도는 제3도에 도시한 프로브카드를 나타낸 단면도.

제5도는 본 발명의 반도체 웨이퍼의 프로빙방법의 일실시예를 나타낸 플로우차트.

제6도는 본 발명의 반도체 웨이퍼의 프로빙방법을 실시할 때에 이용되는 컴퓨터의 요부를 나타낸 블럭도.

제7도는 제6도에 도시한 컴퓨터의 자동할당부를 나타낸 블럭도.

제8도는 제6도에 도시한 컴퓨터의 최적할당부를 나타낸 블럭도.

제9도는 제6도에 도시한 컴퓨터의 임의할당부를 나타낸 블럭도.

제10도는 멀티프로브카드의 할당시의 흐름을 나타낸 플로우차트.

제11도는 멀티프로브카드의 할당시의 흐름을 나타낸 플로우차트.

제12도는 멀티프로브카드의 할당시의 흐름을 나타낸 플로우차트.

제13도는 멀티프로브카드의 할당시의 흐름을 나타낸 플로우차트.

제14(a)도, 제14(b)도, 제14(c)도, 제14(d)도 및 제14(e)도는 모두 멀티프로브카드의 할당시의 표시부의 그래픽 표시를 나타낸 도면.

제15(a)도 및 제15(b)도는 멀티프로브카드의 할당시의 연산과정의 일부를 나타낸 모식도.

제16도는 표시부의 초기화면을 나타낸 도면.

제17도는 종래의 프로브카드의 프로브침의 일부와 이 프로브카드에 의해 검사하는 칩의 배열을 나타낸 도면으로, 제17(a)도는 정상적인 상태의 프로브침의 일부를 나타낸 사시도, 제17(b)도는 변형한 상태의 프로브침을 나타낸 제17(a)도의 상당도, 제17(c)도는 제17(a)도의 프로브침으로 검사하는 칩의 배열을 나타낸 평면도.

제18도는 종래의 다른 프로브카드의 프로브침의 일부와 이 프로브카드에 의해 검사하는 칩의 배열을 나타낸 도면으로, 제18(a)도는 정상적인 상태의 프로브침의 일부를 나타낸 사시도, 제18(b)도는 변형한 상태의 프로브침을 나타낸 제18(a)도의 상당도, 제18(c)도는 제18(a)도의 프로브침으로 검사하는 칩의 배열을 나타낸 평면도이다.

* 도면의 주요부분에 대한 부호의 설명

1 : 프로브카드	2 : 프린트기판
2A : 중간개구부	3 : 수직 프로브침
4 : 중간블럭	4A : 프린지부
5, 7, 10 : 나사	6 : 상부블럭
8 : 냉각실	9 : 지지블럭
11, 12, 13 : 가이드 플레이트	14 : 합성수지
15 : 가스공급장치	16 : 도입배관
17 : 도출배관	18 : 열전대
19 : 배선	20 : 냉각실 감시제어장치
21 : 전기신호	22 : 인덱스구역
23 : 접촉영역	50 : 컴퓨터
51 : 입력수단	51A : 키보드
51B : 마우스	52 : 할당장치
53 : 표시수단	53A : 표시부
54 : 좌표연산수단	55 : 칩좌표기억부
56 : 파일기억부	57 : 카드할당모드 기억부
58 : 메뉴기억부	59 : 카드할당수단
60 : 카드할당위치 기억부	61 : 자동할당부
62 : 최적할당부	63 : 임의할당부
64A : X축 최소치부	64B : X축 최대치부
65A : Y축 최소치부	65B : Y축 최대치부
66A : X방향 공타 칩수 연산부	66B : Y방향 공타 칩수 연산부
67A : 좌단개시위치 결정부	67B : 상단개시위치 결정부
68 : 자동할당 연산부	69 : 인크리먼트부
70 : 카드기준위치 결정부	71 : 마우스 포인터
T : 칩	W : 반도체 웨이퍼

[발명의 상세한 설명]

[산업상의 이용분야]

본 발명은 반도체 웨이퍼의 프로빙(probing)방법에 관한 것이다.

[종래의 기술]

반도체 프로세스공정에서 반도체 웨이퍼상에 다수의 칩을 형성한 경우에는, 그 반도체 웨이퍼인 채로의 개개의 칩에 대해 전기적 특성검사를 행하여 불량품을 스크리닝(screening)하도록 하고 있다. 그리고, 이 검사에는 통상 프로브(probe)장치가 이용되고 있다. 이 프로브장치는 반도체 웨이퍼의 개개의 칩이 갖는 전극패드에 프로브카드(probe card)의 프로브침(針)을 접촉시키고, 프로브침으로부터 소정의 전압을 인가함으로써 각 칩의 도통시험 등의 전기적 시험을 행하여 개개의 칩이 기본적인 전기특성을 갖는가 어떤가를 테스터를 매개해서 시험하는 장치이다.

종래의 프로브장치의 경우에는, 제17(a)도 및 제17(b)도에 나타낸 바와 같이, 예컨대 복수의 프로브침(31)은 그 기단(基端)이 프로브카드(도시하지 않음)의 중앙개구부 주변테두리(周緣)에서 합성수지 등에 의해 고정된 일부만 가진 구조[이하, 편지구조(片持構造)라 약칭함]로 되어 있다. 그 때문에, 예컨대 제17(a)도에서 나타낸 경사진 프로브침(31)에 의해 8개의 칩(T)을 동시에 검사하는 경우에는, 프로브카드의 구조상 편지구조의 프로브침(31)이 서로 대향(對向)한 프로브카드를 이용하여 제17(c)도에 나타낸 바와 같이 각 칩(T)의 전극패드가 2열로 되도록 병치(倂置)하고, 종(縱) 2개, 횡(橫) 4개(2×4개)가 횡장배열(橫長配列)된 칩(T)을 하나의 인덱스(index)구역으로서 설정하며, 그 다음에 이 인덱스구역에 따라 반도체 웨이퍼상의 전 칩(T)을 분할하고, 분할된 각 인덱스구역에 따라 프로브카드를 인덱스전송하면서 전 칩(T)에 대해 검사를 행하도록 하고 있다.

그렇지만, 종래의 프로브장치는 상술한 바와 같이 프로브침(31)이 편지구조로 되어 있기 때문에, 예컨대 8개의 칩(T)을 동시에 검사하기 위해서는 제17(c)도에 나타낸 바와 같이 횡장배열의 2×4개의 칩(T)을 1회의 인덱스전송량으로 하여 전 칩(T)에 대해 순차적으로 검사해 가기 때문에, 반도체 웨이퍼상의 모든 칩(T)을 순차적으로 검사하는 경우에는, 예컨대 제2(b)도에 나타낸 바와 같이 반도체 웨이퍼(W)의 우단(右端)에서는 1회의 프로빙에 의한 검사칩의 수가 적고, 반대로 칩(T)이 없는 영역 쪽이 넓어지는 인덱스구역이 다수 발생하며, 그에 따라 인덱스전송 횟수가 증가하고 검사효율이 떨어져서 처리능력이 저하한다는 과제가 있었다. 또, 이러한 편지구조의 프로브침(31)의 경우에는, 프로브침(31)이 경사진 침으로 길게 되어 있기 때문에, 프로브카드의 인덱스전송을 반복하는 사이에 프로브침(31)이 반도체 웨이퍼로부터 반복 압압력(押壓力)을 받기도 하고, 경우에 따라서는 인덱스전송시에 반도체 웨이퍼 표면의 凹凸에 걸리기도 하고 프로브침(31)이 무리한 힘을 받는 등으로 하여 예컨대 프로브침(31A)이 변형하고, 프로브침(31A)이 전극패드(P)로부터 위치가 어긋나기 때문에 프로브카드를 교환하지 않으면 안되어 처리능력을 점점 저하시킨다는 과제가 있었다.

그래서, 제18(c)도에서 나타낸 바와 같이 하나의 인덱스구역내에서 칩(T)을 종방향으로 4개, 횡방향으로 2개(4×2개) 배열함으로써, 인덱스구역의 형상을 반도체 웨이퍼의 형상에 입각하여 극력 정방형(正方形)에 가깝도록 하면, 제2(a)도에서 나타낸 바와 같이 인덱스전송의 횟수를 경감할 수 있다. 그런데, 이 경우에는 전극패드(P)가 4열로 되어 있기 때문에, 외측의 2열의 전극패드(P)와 그 내측의 2열의 전극패드(P) 쌍방에 편지구조의 프로브침(31)을 동시에 접촉시키지 않으면 안된다. 그를 위해서는, 프로브카드의 구조를 제18(a)도에서 나타낸 바와 같이 프로브침이 내측의 전극패드[제18(a)도, 제18(b)도에서는 좌측의 전극패드; P]에 접촉할 수 있도록 고정부(30)에 프로브침을 상하 2단으로 장착하고, 게다가 상단의 프로브침(31) 쪽이 하단의 프로브침(32) 보다 길게 하지 않으면 안된다. 이것에서는 상단의 프로브침(31) 쪽이 하단의 프로브침(32)보다 변형하기 쉽고, 반도체 웨이퍼에 의해 프로브침(32)에 압압력을 반복하여 가하는 사이에 예컨대 상단의 프로브침(32)이 제18(b)도에서 나타낸 바와 같이 반도체 웨이퍼상에서 상방향으로 변형하여 프로브침(32)이 전극패드(P)로부터 부상(浮上)하는 등으로 하여 프로브카드를 교환하지 않으면 안되므로, 처리능력을 점점 저하시킨다는 과제가 있었다.

[발명의 목적]

본 발명의 목적은, 인덱스전송의 횟수를 경감하고, 검사효율을 향상시킬 수 있는 반도체 웨이퍼의 프로빙방법을 제공함에 있다.

[발명의 구성]

상기 목적을 달성하기 위해 제1의 발명은, 반도체 웨이퍼상의 복수의 칩의 복수의 전극패드에 프로브카드의 복수의 프로브침을 동시에 접촉시키고, 그 결과 각 칩의 전기적 특성을 검사하는 반도체 웨이퍼의 프로빙방법에 있어서, 우수개씩 종횡으로 연속하고 또한 종횡의 적어도 하나의 방향으로 4개이상 연속하는 복수의 칩에 대응하는 복수의 프로브침을 갖춘 멀티프로브카드를 준비하는 공정과, 이 멀티프로브카드에 의해 동시에 검사하는 영역을 하나의 인덱스구역으로서 설정하는 공정, 복수의 인덱스구역에 의해 반도체 웨이퍼의 모든 칩을 덮음과 더불어 복수의 인덱스구역이 모든 칩으로부터 비어져 나오는 면적이 최소로 되도록 복수의 인덱스구역을 배열하고, 그 결과 이와 같이 배열된 복수의 인덱스구역을 접촉영역으로서 설정하는 공정 및, 이 접촉영역내의 각 인덱스구역에 순차적으로 반도체 웨이퍼를 인덱스전송하는 공정을 구비하고 있다.

또 제2의 발명은, 반도체 웨이퍼상의 복수의 칩의 복수의 전극패드에 프로브카드의 복수의 프로브침을 동시에 접촉시키고, 그 결과 각 칩의 전기적 특성을 검사하는 반도체 웨이퍼의 프로빙방법에 있어서, 우수개씩 종횡으로 연속하고 또한 종횡의 적어도 하나의 방향으로 4개이상 연속하는 복수의 칩에 대응하는 복수의 프로브침을 갖춘 멀티프로브카드를 준비하는 공정과, 컴퓨터의 표시부에 반도체 웨이퍼 및 그 전부의 칩을 표시하는 공정, 이 표시부에 있어서 상기 멀티프로브카드에 의해 동시에 검사하는 영역을 하나의 인덱스구역으로서 설정하는 공정, 복수의 인덱스구역에 의해 반도체 웨이퍼의 모든 칩을 덮음과 더불어 복수의 인덱스구역이 모든 칩으로부터 비어져 나오는 면적이 최소로 되도록 복수의 인덱스구역을 배열하고, 그 결과 이와 같이 배열된 복수의 인덱스구역을 접촉영역으로서 표시부에 있어서 설정하는 공정 및, 이 접촉영역내의 각 인덱스구역에 순차적으로 반도체 웨이퍼를 인덱스전송하는 공정을 구비하고 있다.

[작용]

제1의 발명에 의하면, 프로브카드로서 우수개씩 종횡으로 연속하고 또한 종횡의 적어도 어느쪽인가 하나의 방향으로 4개이상 연속하는 복수의 칩에 대응하는 복수의 접촉자를 갖춘 프로브카드를 이용함과 더불

어 상기 프로브카드로 동시에 검사하는 영역을 하나의 인덱스구역으로 하고, 이 인덱스구역을 종횡으로 전면에 깔아 상기 반도체 웨이퍼상의 칩의 전부를 덮는 최소면적의 접촉(contact)대상영역을 상기 반도체 웨이퍼상에 설정하며, 이 접촉대상영역내를 소정의 인덱스순으로 접촉자를 순차적으로 상기 인덱스구역에 접촉시키도록 했기 때문에, 인덱스전송의 횟수를 경감하고, 검사효율을 향상시키는 반도체 웨이퍼의 프로빙방법을 제공할 수 있다.

또, 제2의 발명에 의하면, 컴퓨터의 표시부를 보면서 멀티프로브카드의 최소의 접촉영역을 설정하도록 했기 때문에, 인덱스전송의 횟수를 경감하고 또한 공타(空打) 칩수를 경감하는 최소의 접촉영역을 단시간에 설정하며, 게다가 인덱스전송의 횟수를 경감하고, 검사효율을 향상시키는 반도체 웨이퍼의 프로빙방법을 제공할 수 있다.

[실시예]

이하, 제1도~제16도에 나타낸 실시예에 기초하여 본 발명을 상세히 설명한다.

본 발명의 반도체 웨이퍼의 프로빙방법을 이용하면, 제1도 및 제2도에서 나타낸 순서로 반도체 웨이퍼상의 전 칩을 검사할 수 있다. 본 발명의 프로빙방법을 실시하는 경우에는, 제3도, 제4도에 나타낸 프로브카드를 적절히 이용할 수 있다.

먼저, 본 실시예의 반도체 웨이퍼의 프로빙방법을 설명하기 전에, 본 실시예에 적절히 이용되는 프로브카드에 대해 제3도, 제4도를 참조하면서 설명한다. 이 프로브카드(1)는, 동도에 나타낸 바와 같이 중앙에 개구부를 갖춘 프린트기판(2)과, 이 프린트기판(2)의 중앙개구부(2A)를 관통하여 표면의 프린트 배선에 접속된 다수의 프로브침(3)을 갖추고, 도시하지 않은 프로브장치의 고정헤드에 장착되어 있다. 프린트기판(2)의 이면측에는 프린지(fringe)부(4A)를 갖춘 컵모양의 중간블럭(4)이 나사(5)에 의해 고정되어 있다.

중간블럭(4)의 프린지부(4A) 상면에는 프린트기판(2)의 중앙개구부(2A) 및 중간블럭(4)의 상부개구를 폐쇄하는 상부블럭(6)이 나사(7)에 의해 고정되고, 중간블럭(4)내에 후술하는 냉각실(8)을 형성하고 있다. 또, 중간블럭(4)의 하면에는 그 외경보다 구경이 축소된 두꺼운 부분(4B)이 형성되고, 이 두꺼운 부분4(B)에는 다수의 프로브침(3)을 각각 수직으로 지지하는 지지블럭(9)이 감합(嵌合)하며, 이 지지블럭(9)은 나사(10)에 의해 중간블럭(4)의 하면에 고정되어 있다. 더욱이, 상부블럭(6), 중간블럭(4)의 밑면 및 지지블럭(9) 각각의 중앙에는 개구부(6A,4C,9A)가 형성되고, 이들 개구부(6A,4C,9A)를 다수의 프로브침(3)이 관통하고 있다.

프로브침(3)은 각 개구부(6A,4C,9A) 각각에 장착된 가이드 플레이트(guide plate; 11,12,13)에 의해 수직으로 지지되어 있다. 즉, 이들 가이드 플레이트(11,12,13)에는 프로브침(3)의 개수에 대응한 가는 구멍이 형성되고,이들 가는 구멍에 의해 다수의 프로브침(3)을 프로브카드(1)의 상면으로부터 그 하면 중앙으로 안내함과 더불어 이들을 수직으로 지지하도록 하고 있다. 더욱이, 이들 프로브침(3)은 상부블럭(6)의 개구부(6A)에 있어서 에폭시수지 등의 합성수지(14)에 의해 고정되고, 각각의 하단이 검사해야 할 복수(예컨대 8×2개)의 칩(T)의 각 전극패드(도시하지 않음)에 동시에 접촉하도록 맞추어져 있다. 물론, 프로브카드(1)는 제1도에 나타낸 바와 같이 8×2개의 칩(T)의 전극패드에 대응한 갯수의 프로브침(3)을 갖추고 있다.

중간블럭(4)의 측면에는 가스공급장치(15)로부터 압축공기, 압축질소 등의 냉각용 가스를 냉각실(8)내로 도입하는 도입배관(16)이 접속되고, 또 상부블럭(6)의 개구부 근방에는 냉각실(8)내로 도입된 냉각용 가스를 외부로 도출하는 도출배관(17)이 접속되어 있다. 이에 따라, 가스공급장치(15)로부터 도입배관(16)을 매개해서 프로브카드(1)의 냉각실(8)내로 냉각용 가스를 도입하고, 냉각실(8)내에서 프로브침(3)을 냉각한 후의 가스를 도출배관(17)을 매개해서 외부로 배기하도록 하고 있다. 더욱이, 상부블럭(6)의 개구부(6A)를 열전대(熱電對; 18)이 관통하여 냉각실(8)내에 도달하고, 이 열전대(18)에 의해 냉각실(8)내의 온도, 즉 프로브침(3)의 온도를 감시하도록 구성되어 있다. 이 열전대(18)는 배선(19)을 매개해서 냉각실 감시제어장치(20)에 접속되고, 열전대(18)에서 검출한 냉각실(8)내의 온도에 기초하여 냉각실 감시제어장치(20)로부터 전기신호(21)를 가스공급장치(15)로 송신하여 냉각용 가스의 공급을 제어하도록 하고 있다.

다음에, 제1도 및 제2도를 참조하면서 상기 프로브카드(1)를 이용하여 반도체 웨이퍼(W)상의 칩(T)의 전기적 특성을 검사하는 본 발명의 반도체 웨이퍼의 프로빙방법의 바람직한 실시예에 대해 설명한다.

즉, 제1(a)도에 나타낸 바와 같이 본 실시예에 이용되는 프로브카드는 상술한 바와 같이 우수개씩 즉 종으로 8개, 횡으로 2개 연속하고 또한 종횡의 적어도 어느쪽인가 하나의 방향(본 실시예에서는 종방향)으로 8개 연속하는 8×2개의 칩(T)의 각 전극패드에 대응하는 복수의 수직 프로브침(3)을 갖추고 있다. 이 프로브카드(1)를 이용하여 반도체 웨이퍼(W)의 칩(T)을 검사할 때에는, 제1(a)도에 나타낸 바와 같이 이 프로브카드(1)를 오리엔테이션 플랫(orientation flat; O)을 종방향으로 한다. 이 프로브카드(1)로 검사하는 8×2개의 칩영역을 하나의 인덱스구역(22)으로서 설정하고, 이어서 이 반도체 웨이퍼(W)에 대해 인덱스구역(22)을 종횡으로 전면에 깔아 반도체 웨이퍼(W)상의 전 칩(T)을 덮은 경우에 형성되는 최소면적으로 되는 영역을 접촉(contact)영역(23)으로서 반도체 웨이퍼(W)상에 설정한다. 이 경우에 접촉여역(23)은 인덱스구역(22)을 15개 전면에 깔아 형성되어 있다. 그후, 접촉영역(23)내를 최초로 인덱스구역(1)로부터 최후의 인덱스구역(15)까지의 최단거리로서, 접촉영역(23)내의 좌단(左端) 상단의 인덱스구역(22)로부터 우단 상단측으로, 더욱이 그 바로 아래로부터 좌단측으로 사행(蛇行)하는 방향의 각 위치로 번호를 (1)로부터 순서대로 (15)까지 붙인다. 이들 번호를 인덱스전송의 전송순서로서 설정한다. 한편, 이들 인덱스구역(22), 접촉구역(23) 및 인덱스전송의 순서는 모두 제어장치(도시하지 않음)에 등록해 둔다.

그후, 제어장치를 매개해서 등록된 인덱스순서에 따라 반도체 웨이퍼(W)의 재치대(載置臺; 도시하지 않음)를 이동시키면서 반도체 웨이퍼(W)상의 각 인덱스구역(22)내의 16개의 칩(T)의 각 전극패드에 프로브카드(1)의 프로브침(3)을 접촉시켜서 각 인덱스전송마다 칩(T)을 16개씩 동시에 검사하고, 이 검사를 15회 반복함으로써,반도체 웨이퍼(W)상의 전 칩(T)에 대한 검사를 종료할 수 있다.

그런데, 종래의 프로브카드를 이용한 프로빙방법의 경우에는, 프로브카드의 구조상 제1(b)도에 나타낸 바와 같이 종 2개, 횡 8개의 횡장형상으로 배열된 칩(T)을 동시에 검사하는 프로브카드를 사용하지 않으면 안된다. 그 때문에, 프로브카드의 인덱스전송 횟수가 제1(b)도에 나타낸 바와 같이 20회로 된다. 게다가, 종래의 프로빙방법에서는, 본 실시예에 비해 반도체 웨이퍼(W)의 우측 반분의 인덱스구역(22)에서는 검사하는 칩에 닿는 프로브침보단도 블랭크(blank)의 프로브침 쪽이 훨씬 많아 검사효율이 극히 나쁨을 알 수 있다.

이상 설명한 바와 같이 본 실시예에 의하면, 종래의 프로브카드를 이용한 프로빙방법에 비해 인덱스전송의 횟수가 5회 적어 그 전송횟수를 25% 삭감할 수 있고, 그만큼 검사효율을 높힐 수 있으며, 검사비용을 현격히 삭감할 수 있다. 게다가, 본 실시예와 같이 수직 프로브침(3)을 사용함으로서, 임의의 배열에서 복수의 칩(T)에 대해 프로브침(3)을 동시에 접촉시켜 검사할 수 있다. 더욱이, 수직 침의 구조상 프로브침(3)의 변형을 현격히 억제할 수 있고, 프로브침(3)의 전극패드로부터의 위치어긋남을 방지하여 정밀도 높은 검사를 행할 수 있으며, 더 나아가서는 프로브침(3)의 수명을 현격히 높혀 프로브카드(1)의 교환회로를 삭감하여 검사비용을 더욱 삭감할 수 있다.

제2(a)도는 본 발명의 반도체 웨이퍼의 프로빙방법을 이용하여 4×2개의 칩(T)을 동시에 검사하는 경우를 나타낸 도면이다. 이 경우에는, 28회의 인덱스전송으로 반도체 웨이퍼(W)상의 전 칩(T)에 대해 검사할 수 있다. 그에 반해, 종래의 방법에 의하면, 제2(b)도에 나타낸 바와 같이 31회의 인덱스전송을 행하지 않으면 안된다. 따라서, 본 실시예에 의하면, 종래에 비해 인덱스전송의 횟수를 10% 삭감할 수 있다. 그 밖에 상기 실시예와 동일한 작용·효과를 기대할 수 있다.

이상의 설명에서는 16개 또는 8개의 칩(T)을 동시에 검사하는 멀티프로브카드(1)를 전제로 하고 있지만, 멀티프로브카드(1)의 멀티수 및 최소의 접촉영역은 처음부터 알고 있었던 것은 아니고, 멀티수 및 최소 접촉영역을 설정할때에는 컴퓨터를 이용함으로써, 멀티수 및 최소 접촉영역을 설정하기 까지 요하는 시간을 현격히 절약할 수 있다. 컴퓨터를 이용하는 경우에는, 먼저 제5도의 플로우차트에 나타낸 바와 같이 웨이퍼크기, 오리엔테이션 플랫[오리플라(orifla)]의 방향 등의 웨이퍼정보 및 칩의 종, 횡(X,Y)의 크기등의 칩정보를 입력하고(S1), 이어서 동시에 검사할 수 있는 칩수(멀티수) 및 그 칩배열 등의 멀티프로브카드에 관한 카드정보를 입력한다(S2). 그후, 이들 입력데이터에 기초하여 반도체 웨이퍼에 대한 멀티프로브카드의 접촉영역을 컴퓨터에 의해 복수회 시뮬레이션(simulation)하고(S3), 그 결과에 기초하여 반도체 웨이퍼로부터 비어져 나와 공타하는 공타 칩수 및 그 공타 칩의 좌표를 각각 구하며(S4), 그 결과를 컴퓨터에 등록하고 기억해 둔다(S5). 그리고, 각각의 결과에 기초하여 인덱스전송 횟수 및 공타 칩수의 양부를 판정하고(S6), 가장 양호한 것으로 생각되는 프로빙방법을 결정하여 표시부로 표시한다(S7). 이와 같이 하여 컴퓨터에 의해 프로빙방법을 결정한 후, 프로빙장치를 이용하여 실제의 반도체 웨이퍼(W)를 프로빙한다.

컴퓨터에 의한 시뮬레이션으로 멀티프로브카드의 접촉영역을 설정하는 경우에는, 후술하는 바와 같이 「자동설정모드」, 「최적설정모드」 및 「임의설정모드」의 3가지 시뮬레이션방법이 있고, 이들 모드는 웨이퍼정보, 칩정보 및 카드정보 등에 기초하여 오퍼레이터가 적절히 선택할 수 있도록 되어 있다. 본 실시예와 같이 반도체 웨이퍼내에 접촉영역을 수납하는 경우에는, 후술하는 바와 같이 「임의설정모드」를 이용하여 시뮬레이션한다. 그리고, 「임의설정모드」에 의해 시뮬레이션한 결과, 본 실시예와 같이 멀티수가 16 또는 8인 멀티프로브카드(1)를 이용한 경우에는, 상술한 방법이 가장 효율적으로 검사할 수 있다. 한편, 이하의 제6도~제16도를 이용한 설명에서는, 제1(a)도에서 나타낸 멀티프로브카드(1)의 접촉영역을 설정하는 경우의 시뮬레이션에 대해 설명한다.

본 실시예에서 이용되는 컴퓨터(50)는 제6도에 나타낸 바와 같이 웨이퍼 정보, 칩정보, 카드정보 등의 데이터를 입력하는 입력수단(51), 이 입력수단(51)으로부터의 웨이퍼정보 및 카드정보에 기초하여 반도체 웨이퍼상에서 멀티프로브카드의 인덱스구역을 할당하는 카드할당장치(52), 이 할당장치(52)에 의해 인덱스구역의 할당을 실행하기 위해 반도체 웨이퍼 및 칩의 이미지 및 수치데이터를 표시하는 표시수단(53)을 갖추고 있다. 그리고, 상기 할당장치(52)는, 좌표연산수단(54), 칩좌표기억부(55), 파일기억부(56), 카드할당모드 기억부(57), 메뉴기억부(58), 카드할당수단(59) 및 카드할당위치 기억부(60)를 갖추고 있다. 그리고, 입력수단(51)은 예컨대 키보드(51A), 마우스(51b)를 갖추고 있다. 또, 표시수단(53)은, 그래픽정보 등을 비추어 내는 LCD나 CRT 등의 표시부(53A)와, 이 표시부(53A)의 표시정보를 제어하는 표시제어부(53B)를 갖추고, 입력수단(51)의 입력에 기초하여 제16도에 나타낸 바와 같이 표시부(53A)에 의해 반도체 웨이퍼 및 칩을 그래픽 표시함과 더불어 웨이퍼정보 및 카드정보를 문자로 표시하도록 하고 있다.

상기 좌표연산수단(53)은, 입력수단(51)으로부터 입력된 상술한 웨이퍼정보 및 칩정보에 기초하여 이미지형상의 반도체 웨이퍼에 사각형의 이미지형상의 칩을 자동적으로 배열하고, 각 칩에 대해 위치좌표를 부여하도록 하고 있다. 또, 상기 칩좌표기억부(55)는 RAM 등으로 이루어져 좌표연산수단(54)에 의해 구해진 각 칩 및 각각의 좌표를 서로 관련지어 기억하도록 하고 있다. 그리고, 칩좌표기억부(55)에서 기억된 정보는 표시제어부(53B)를 매개해서 표시부(53A)에 웨이퍼 맵(wafer map)으로서 상술한 바와 같이 그래픽 표시하도록 하고 있다. 이 웨이퍼 맵은 예컨대 제14(a)도에서 나타낸 바와 같이 표시된다. 또, 상기 파일기억부(56), 좌표연산수단(54)에 접속된 ROM 등의 기억장치로 이루어지고, 여기에는 웨이퍼정보, 칩정보 및 카드정보 등 복수의 품종에 관한 각 정보가 미리 등록되어 있다. 따라서, 좌표연산수단(54)에서는 파일기억부(56)의 기억정보를 판독하여 이 정보에 기초하여 입력수단(51)으로부터의 정보와 동일하게 상술한 연산처리를 행하고, 그 정보에 기초한 웨이퍼 맵을 표시부(53A)에 그래픽 표시하도록 하고 있다.

상기 카드할당모드 기억부(57)는, ROM 등의 기억장치로 이루어지며, 예컨대 자동할당모드, 최적할당모드 및 임의할당모드의 3종류의 모드가 미리 기억 되어 있고, 오퍼레이터가 적절한 모드를 선택하도록 하고 있다. 여기서, 자동할당모드라는 것은 반도체 웨이퍼의 종횡 양방향에 있어서 멀티프로브카드가 균등하게, 예컨대 상하좌우가 거의 대칭으로 접촉하도록 접촉구역을 자동적으로 할당하는 모드이고, 최적할당모드라는 것은 웨이퍼상에서 멀티프로브카드가 접촉하는 횟수가 가장 적어지도록 접촉구역을 자동적으로 할당하는 모드이며, 또 임의할당모드라는 것은 접촉위치를 키보드(31A)의 커서이동키 또는 마우스(31B)

에 의해 이동시켜 멀티프로브카드의 접촉위치를 임의로 설정하는 모드이다.

상기 메뉴기억부(58)는, 컴퓨터(50)를 동작함에 있어서 필요하게 되는 각종의 조작 메뉴, 측정조건설정시에 필요하게 되는 맵 초기화 및 카드할당시에 사용하는 카드할당 등의 메뉴를 기억하도록 하고 있다. 메뉴내용은 필요에 따라 증감할 수 있도록 되어 있다. 그리고, 제16도에서 나타낸 바와 같이 표시부(53A)에 표시된 「맵 초기화」를 마우스(51B)로 선택하면 반도체 웨이퍼내의 모든 칩이 테스트대상으로 되고, 「카드할당」을 선택하면 카드할당모드가 동작하도록 하고 있다.

상기 카드할당수단(59)은, 칩좌표기억부(55)의 기억정보, 카드할당모드 기억부(57)의 기억정보 및 입력수단(51)으로부터의 지령에 기초하여 반도체 웨이퍼의 칩과 멀티프로브카드와의 접촉영역을 설정하도록 하고 있다. 이 카드할당수단(59)은, 제7도에 나타낸 자동할당부(61)와, 제8도에 나타낸 최적할당부(62) 및, 제9도에 나타낸 임의할당부(63)를 갖추고 있다.

상기 자동할당부(61)는, 제7도에 나타낸 바와 같이 표시부(53A)에 표시된 웨이퍼 맵상의 X축방향의 최소치를 구하는 X축 최소치부(64A), X축방향의 최대치를 구하는 X축 최대치부(64B), Y축방향의 최소치를 구하는 Y축 최소치부(65A), Y축방향의 최대치를 구하는 Y축 최대치부(65B)를 갖추고 있다. X축 최소치부(64A) 및 X축 최대치부(64B)에는 각각 방향 비어져 나오는 양(방향 공타 칩수)연산부(66A)가 각각 접속되고, 이들 정보, 카드정보중 멀티프로브카드의 X방향의 칩수(N_X)로부터 X방향 최대폭의 열위치에 있어서 멀티프로브카드를 정수배로 배열한 때의 단부에서의 공타 칩수(웨이퍼로부터 비어져 나와 그 부분에 칩이 존재한다고 가정한 경우의 칩수; Xh)를 구하도록 하고 있다. 이때의 상태는 제14(b)도, 제15(a)도에 나타내어져 있고, 제15(a)도에 있어서 상단은 X방향의 최대폭의 칩열을 나타내고, 하단은 가상적인 카드할당위치를 나타내고 있다. X방향 공타 칩수 연산부(66A)에는 좌단개시위치 결정부(67A)가 접속되고, 좌단개시위치 결정부(67A)는 X방향 공타 칩수 연산부(66A)의 출력치에 기초하여 그래픽 웨이퍼의 좌우(X방향)로부터 극력 균등하게 카드가 비어져 나오고, 좌단의 공타 칩수가 극력 균등하게 되도록 좌단개시위치(X_S)를 구하여 카드할당위치를 결정하도록 하고 있다. 이 상태를 나타낸 것이 제15(b)도이다.

마찬가지로, Y축 최소치부(65A) 및 Y축 최대치부(65B)에는 각각 Y방향 공타 칩수 연산부(66B)가 각각 접속되고, 상술한 경우와 같이 Y방향의 단부에서의 공타 칩수(Yh)를 구하도록 하고 있다. Y방향 공타 칩수 연산부(66B)에는 상단개시위치 결정부(67B)가 접속되고, 상단개시위치 결정부(67B)는 Y방향 공타 칩수 연산부(66B)의 출력치에 기초하여 그래픽 웨이퍼의 상하(Y방향)로부터 극력 균등하게 카드가 비어져 나오도록 상단개시위치(Y_S)를 구하여 카드할당위치를 결정하도록 하고 있다. 그리고, 좌단개시위치 결정부(67A) 및 상단개시위치 결정부(67B)는 자동할당 연산부(68)가 접속되고, 이 자동할당 연산부(68)는 상기 각 개시위치 결정부(67A,67B)로부터의 출력치에 기초하여 그래픽 웨이퍼의 좌단 및 상단을 기준으로 하여 멀티프로브카드의 할당을 자동적으로 행하고, 그 결과를 카드할당 기억부(60)에서 기억하도록 하고 있다. 이와 같이 하여 할당된 카드의 배치를 나타낸 것이 제14(c)도이다.

또, 상기 최적할당부(62)는, 제8도에 나타낸 바와 같이 X축 최소, 최대치부(64A,64B) 및 Y축 최소, 최대치부(65A,65B)에 각각 접속된 인크리먼트(increment)부(69)를 갖춘 점을 제외하고는 상기 자동할당부(61)와 동일하게 구성되어 있다. 이 최적할당부(62)는 그래픽 웨이퍼상의 칩의 각 행, Y방향으로 카드를 복수행 배치하는 경우에는 각각의 행의 좌단 및 상단개시위치를 결정하여 카드할당위치를 구하도록 하고 있고, 이때에 인크리먼트부(69)가 각 행마다 혹은 복수행마다 자동할당을 수행시키기 위해 할당대상으로 되는 행을 나타내도록 하고 있다. 이에 따라, 멀티프로브카드는 최소의 접촉수, 즉 최소의 접촉구역으로 전 칩에 대해 접촉가능해지도록 하고 있다. 이와 같이 하여 할당된 카드의 배치를 나타낸 것이 제14(d)도이다.

또, 임의할당부(63)는, 제9도에 나타낸 바와 같이 카드기준위치 결정부(70)를 갖추고, 카드의 기준위치, 예컨대 8개의 칩을 동시에 검사하는 멀티프로브카드의 경우에는 좌단의 채널을 기준위치로 하여 그 채널을 그래픽 웨이퍼상의 어느 좌표에 위치시킬 것인가를 제14(e)도에서 나타낸 바와 같이 마우스(51B)에 의해 입력하여 결정하도록 하고 있다. 이에 따라, 카드할당위치를 반도체 웨이퍼상의 임의의 위치에 배치할 수 있다. 즉, 자동할당부(61) 및 최적할당부(62)에서는 카드가 그래픽 웨이퍼로부터 비어져 나오는가 어떤가에 관계없이 카드를 할당하도록 하고 있지만, 임의할당부(63)에서는 오퍼레이터가 표시부(53A)를 보면서 그래픽 웨이퍼내에 카드를 수납하도록 임의로 접촉영역을 설정할 수 있다.

상술한 바와 같이 하여 카드할당수단(59)에 의해 설정된 카드할당위치와 칩은 서로 관련지어 제5도에 나타낸 카드할당위치 기억부(60)로 기억시키도록 하고 있다. 또, 이 카드할당위치 기억부(60)에는 칩의 공타 칩수 및 각각의 좌표를 기억시키도록 하고 있다. 따라서, 이 기억내용에 기초하여 표시부(53A)에는 그래픽 웨이퍼 칩상에 카드할당위치를 서로 겹쳐서 예컨대 제14(a)도, 제14(d)도와 같이 표시함과 더불어 칩의 공타 칩수 및 각각의 좌표를 표시부(53A)에서 알도록 하고 있다.

다음에, 상기 컴퓨터(50)를 이용하여 4개의 칩을 동시에 검사하는 경우의 멀티프로브카드를 할당하여 접촉영역을 시뮬레이션하는 경우에 대해 제10도~제13도를 참조하면서 설명한다. 먼저, 전술한 S1, S2와 같이 입력수단(51)을 이용하여 웨이퍼정보, 칩정보 및 카드정보를 입력한다. 그러면, 이 입력정보에 기초하여 할당장치(52)의 좌표연산수단(54)은 이미지상의 웨이퍼상에 이미지상의 칩을 할당하고, 그 결과를 기억함과 더불어 그 이미지에 맞는 웨이퍼 및 칩을 그래픽 웨이퍼(GW) 및 그래픽 칩(GT)으로서 표시부(53A)에 제16도에 나타낸 바와 같이 표시한다. 그후, 오퍼레이터가 마우스(51B)를 조작하여 전술한 시뮬레이션을 제10도~제13도에 나타낸 바와 같이 실행한다.

그때, 표시부(53A)의 그래픽 웨이퍼(GW)의 정보의 영역에는, 「자동설정모드」, 「최적설정모드」, 「임의설정모드」등의 카드할당에 필요한 모드선택용의 메뉴를 표시한다(S11). 그리고, 마우스(51B)를 이용하여 3종류의 카드할당모드로부터 소망하는 모드를 표시부(53A)상에서 선택하면, 컴퓨터(50)에서는 마우스(51B)가 눌러졌는가 어떤가를 항시 판단하고(S12), 눌러져 있으면 마우스 포인터(71; 제16도 참조)가 3종류의 모드중의 어느것인가를 가리키고 있는가 어떤가를 판단한다(S13). 이것을 어느 하나의 모드가 지시될 때까지 실행한다.

예컨대, S14에 있어서 자동설정모드를 선택한 경우에는, 이하와 같이 하여 시뮬레이션을 실행한다. 즉, 카드할당수단(59)에 있어서 그래픽 웨이퍼(GW)의 좌우방향으로 거의 균등하게 카드를 할당하도록 카드의 접촉영역[레이아우트(layout)]을 연산한다(S15). 연산수순으로서는, 먼저 칩좌표기억부(55)의 기억데이터에 기초하여 웨이퍼 맵의 전 칩좌표중 X축방향에서 최소치(Xmin)와 최대치(Xmax)를 구하고[제14(b)도 참조], 이들의 차로부터 카드정보중 프로브카드의 X방향에서의 칩수(N_X), 여기서는 N_X=4를 이용하여 X방향 최대폭으로 되는 행위치에서 카드를 할당한 때에, 웨이퍼 단부에서 어느 정도 카드가 비어져 나오는가 그 공타 칩수(Xh)를 하기의 식에 기초하여 계산한다. 이 계산결과를 도시하면, 제15(a)도가 된다. 여기서, Xmax와 Xmin의 차에 1을 가산하고 있는 것은, 좌표(0,0)의 칩을 가하기 위함이다. 이 계산을 실행한 후 S16으로 이행한다. 단, 하기 식에 있어서, Q는 나눗셈의 몫을 나타내고, R은 그 나머지를 나타낸다.

$\{(Xmax - Xmin) + 1\} / N_X = Q \cdots R$

공타 칩수 $Xh = N_X - R$

이것을 구체적인 수치를 대입하여 계산하면 다음과 같이 된다.

$\{(12 - (-12) + 1\} / 8 = 3 \cdots 1$

공타 칩수 $Xh = 8 - 1 = 7$

S16에서는, X방향에서의 카드 레이아우트시의 좌단개시위치(Xs)를 하기의 식에 기초하여 계산한다. 하기 식은 X방향으로 카드를 레이아우트한 때에 웨이퍼의 양단으로부터의 비어져 나오는 양, 즉 공타 칩수가 거의 균등하게 되도록 설정하기 위한 것이다. 단, 하기 식에 있어서 [Xh/2]는 사사오입을 행한 정수를 나타낸다.

$Xs = Xmin - [Xh/2]$

이것에 구체적으로 수치를 대입하여 계산하면 예컨대 제15(b)도와 같이 된다.

$Xs = -12 - [7/2] = -15$

즉, 좌표 (-15,0)이 카드 레이아우트의 개시위치로 되어 웨이퍼의 좌단으로부터는 칩 3개분의 길이가 비어져 나오고, 우단으로부터는 칩 4개분의 길이가 비어져 나온다. 한편, 여기서는 레이아우트를 좌측으로부터 개시했지만, 우측으로부터 개시해도 좋다.

마찬가지로 하여 S17에서는 S15, S16에서 실행한 내용을 Y방향에 대해 실행하여 Y축의 상단개시위치(Ys)를 구한다. 이와 같이 하여 웨이퍼 맵상의 개시좌표(Xs,Ys)를 구하면, 이 좌표(Xs,Ys)에 프로브카드상의 좌상부 (여기서는 Y방향이 2열이므로 좌단 상측의 채널)를 배치하고, 웨이퍼 맵상의 개시좌표를 기준으로 하여 X방향(행방향) 및 Y방향(열방향)으로 카드를 할당하여 카드를 웨이퍼 맵상에 전면에 깐 다음, 그 결과를 표시부(53A)에 접촉영역으로서 표시한다(S18). 이 상태를 나타낸 것이 제14(c)도이다. 여기서 구한 결과는, 카드할당위치 기억부(60)에서 기억하고(S19), 최종적으로는 파일기억부(56)에서 기억한다(S20).

다음에, 최적설정모드에 대해 설명한다. 이 모드에서는 프로브카드(1)의 접촉 횟수, 즉 인덱스전송 횟수가 가장 적어지도록 카드할당위치를 자동적으로 레이아우트한다. 그러기 위해서는, 먼저 S14로 돌아가 이 단계에서 N0로 되어 제12도에 나타낸 S21에서 「최적설정모드」를 선택하면, 웨이퍼 맵상에서의 할당대상으로 되는 칩의 행위치를 나타내는 인크리먼트부(69)의 기억내용을 「0」으로 셋트하고(S22), 이어서 이 기억내용(i)을 「1」만큼 증가시킨다(S23).

다음에, 웨이퍼 맵상의 제i행째(여기서는 1행째)에 있어서 가장 알맞은 카드의 레이아우트를 행하여 접촉영역을 설정한다. 이 경우, 카드 레이아우트시의 좌표계산은, 제10도에 나타낸 S15, 제11도에서 나타낸 S16, S17의 각 단계를 제1행째에 관해서만 행하여 좌단개시위치를 구한다(S24). 그후, 이 좌단개시위치를 기준으로 하여 제1행째에 카드 레이아우트를 결정하고, 그것을 표시부(53A)에 표시한다(S25). 더욱이, 제i행째는 웨이퍼 맵의 최종행인가 어떤가를 판단하여(S26), 최종행이 아니면 S23으로 돌아가서 인크리먼트부(69)의 내용(i)을 하나 증가시키고, 동일한 연산을 반복한다. 칩의 최종행까지 연산하여 카드의 레이아우트를 행했으면, 제11도의 S19로 이동하여 레이아우트된 각 카드의 접촉영역을 기억한다. 이때, 표시부(53A)에서는 제14(d)도를 표시하고, 카드의 인덱스전송 횟수가 가장 적은 카드의 할당을 결정한다.

최후로, 「임의설정모드」를 선택한 경우에 대해 설명한다. 이 임의설정모드에서는 오퍼레이터가 임의의 위치에 카드를 할당하여 접촉영역을 설정할 수 있다. 그러기 위해서는, 먼저 제12도로 돌아가 이 단계에서 제13도에 나타낸 S27에서 「임의설정」을 선택하면, 마우스 버튼이 항시 눌러져 있는가 어떤가를 판단하여(S28,S29), 마우스 버튼이 떨어진 경우에는, 그때의 마우스 포인터(71)가 위치하는 칩좌표(Xn,Yn)에 카드 레이아우트의 좌상단을 위치시켜 하나의 레이아우트를 표시한다(S30). 그리고, 그 마우스 포인터(71)의 칩좌표를 기억한다(S32). 다음에, 카드 레이아우트가 웨이퍼 맵의 전부를 메웠는가 어떤가를 판단하여(S33), 메우고 있지 않은 경우에는 종료메뉴를 선택했는가 어떤가를 판단한다(S34). 종료메뉴를 선택하고 있지 않은 경우에는 다시 S28로 돌아가서 다음 지시를 기다리고 상술한 동작을 반복한다. 카드 레이아우트를 행하고 있는 도중의 레이아우트는 표시부(53A)에 제14(e)도와 같이 표시한다. 이와 같이 하여 카드 레이아우트가 웨이퍼 맵의 전부를 메운 경우, 또는 종료메뉴를 선택한 경우에는 제11도의 S19로 돌아가서 그때의 카드 레이아우트위치를 기억하여 파일화한다.

본 실시예의 프로빙방법에서의 접촉영역(23)을 구하는 경우에는, 3종류의 모드중 어느 하나를 이용해도 좋다. 멀티프로브카드(1)의 멀티수 및 배열이 결정되어 있으면, 최적설정모드를 이용하면 단시간에 최소의 접촉영역(23)을 구할 수 있다. 그러나, 그 최소접촉영역(23)이전부 최소의 공타 칩수라고는 할 수 없다. 따라서, 접촉영역(23) 및 공타 칩수가 공히 가장 작은 접촉영역(23)을 설정하기 위해서는, 3개의 모드를 이용하여 각각의 결과에 기초하여 오퍼레이터가 판정한다. 또, 이 판정을 컴퓨터(50)에 의해 행할

수도 있다. 그 경우에는, 판정용 소프트를 짜 맞추어 최적조건이 되어 각종의 조건을 입력해 두면 좋다.

또, 상술한 컴퓨터(50)를 이용함으로서 멀티프로브카드의 멀티수 및 레이아우트를 설계할 수 있다. 그러기 위해서는, 검사대상으로 되는 각종의 반도체 웨이퍼를 파일기억부에 미리 등록해 두고, 각각의 반도체 웨이퍼에 대해 각종의 카드정보를 입력하며, 얻어진 결과에 기초하여 가장 효율이 좋은 멀티프로브카드를 선택하면, 최적의 멀티프로브카드를 얻을 수 있다.

한편, 상시 실시예에서는 8×2개의 칩(T) 및 4×2개의 칩(T)을 동시에 검사하는 경우에 대해 본 발명을 설명했지만, 멀티프로브카드의 우수개씩 종횡으로 연속하고 또한 종횡의 적어도 어느쪽인가 하나의 방향으로 4개이상 연속하는 복수의 칩에 대응하는 복수의 접촉자를 갖춘 멀티프로브카드를 이용하여 이 멀티프로브카드로 검사하는 복수의 칩영역을 하나의 인덱스구역으로서 설정하고, 이어서 이 인덱스구역을 종횡으로 전면에 깔아 반도체 웨이퍼상의 전 칩을 덮은 경우에 형성되는 최소면적으로 되는 영역을 접촉영역으로서 반도체 웨이퍼상에 설정한 후, 이 접촉영역내를 소정의 인덱스구역으로부터 최후의 인덱스구역까지 최단경로에 따라 멀티프로브카드를 인덱스전송하도록 하는 방법이라면, 전부 본 발명에 포함된다. 또, 컴퓨터를 이용하여 CRT, LCD 등의 표시부에 웨이퍼, 칩을 비추어 내고, 그 웨이퍼상에서 접촉영역을 설계하는 경우도 본 발명에 포함된다. 또, 상기 실시예에서는 수직 프로브카드를 멀티프로브카드의 접촉자로서 이용한 것에 대해 설명했지만, 본 발명을 실시하는 경우에는 멤브레인 카드(mambrane card)를 사용할 수도 있다.

(57) 청구의 범위

청구항 1

반도체 웨이퍼상의 복수의 칩의 복수의 전극패드에 프로브카드의 복수의 프로브침을 동시에 접촉시키고, 그 결과 각 칩의 전기적 특성을 검사하는 반도체 웨이퍼의 프로빙방법에 있어서, 우수개씩 종횡방향으로 연속하고 또한 종횡방향의 적어도 하나의 방향으로 4개이상 연속하는 복수의 칩에 대응하는 복수의 프로브침을 갖춘 멀티프로브카드를 준비하는 공정과, 이 멀티프로브카드에 의해 동시에 검사하는 영역을 하나의 인덱스구역으로서 할당하는 공정, 복수의 인덱스구역에 의해 반도체 웨이퍼의 모든 칩을 덮음과 더불어 모든 인덱스구역에 대응하는 모든 칩의 검사시에 프로브침이 칩과 접촉하지 않게 되는 시간이 최소로 되도록 복수의 인덱스구역을 배열하는 공정, 이와 같이 배열된 복수의 인덱스구역을 접촉영역으로서 설정하는 공정 및, 이 접촉영역내의 각 인덱스구역에 대응하는 각 칩의 상기 프로브침과 상기 전극패드의 접촉을 위해 순차적으로 반도체 웨이퍼를 전송하는 공정을 구비하고 있는 것을 특징으로 하는 반도체 웨이퍼의 프로빙방법.

청구항 2

제1항에 있어서, 상기 전송공정은, 접촉영역내를 최초의 인덱스구역으로부터 최후의 인덱스구역까지의 최단경로에 따라 반도체 웨이퍼를 전송하는 공정을 포함하고 있는 것을 특징으로 하는 반도체 웨이퍼의 프로빙방법.

청구항 3

반도체 웨이퍼상의 복수의 칩의 복수의 전극패드에 프로브카드의 복수의 프로브침을 동시에 접촉시키고, 그 결과 각 칩의 전기적 특성을 검사하는 반도체 웨이퍼의 프로빙방법에 있어서, 우수개씩 종횡방향으로 연속하고 또한 종횡방향의 적어도 하나의 방향으로 4개이상 연속하는 복수의 칩에 대응하는 복수의 프로브침을 갖춘 멀티프로브카드를 준비하는 공정과, 컴퓨터의 표시부에 반도체 웨이퍼 및 그 전부의 칩을 표시하는 공정, 이 표시부에 있어서 상기 멀티프로브카드에 의해 동시에 검사하는 영역을 하나의 인덱스구역으로서 할당하는 공정, 복수의 인덱스구역에 의해 반도체 웨이퍼의 모든 칩을 덮음과 더불어 복수의 인덱스구역에 대응하는 모든 칩의 검사시에 프로브침이 칩과 접촉하지 않게 되는 시간이 최소로 되도록 복수의 인덱스구역을 배열하는 공정, 이와 같이 배열된 복수의 인덱스구역을 접촉영역으로서 표시부에 있어서 설정하는 공정 및, 이 접촉영역내의 각 인덱스구역에 대응하는 각 칩의 상기 프로브침과 상기 전극패드의 접촉을 위해 순차적으로 반도체 웨이퍼를 전송하는 공정을 구비하고 있는 것을 특징으로 하는 반도체 웨이퍼의 프로빙방법.

청구항 4

제3항에 있어서, 상기 전송공정은, 접촉영역내를 최초의 인덱스구역으로부터 최후의 인덱스구역까지의 최단경로에 따라 반도체 웨이퍼를 전송하는 공정을 포함하고 있는 것을 특징으로 하는 반도체 웨이퍼의 프로빙방법.

청구항 5

반도체 웨이퍼상의 복수의 칩의 복수의 전극패드에 프로브카드의 복수의 프로브침을 동시에 접촉시키고, 그 결과 각 칩의 전기적 특성을 검사하는 반도체 웨이퍼의 프로빙방법에 있어서, 반도체 웨이퍼의 정보 및 그 칩의 정보를 컴퓨터에 입력하는 공정과, 복수의 칩에 대응하는 복수의 프로브침을 갖춘 멀티프로브카드의 정보를 컴퓨터에 입력하는 공정, 이 멀티프로브카드에 의해 동시에 검사하는 영역을 하나의 인덱스구역으로서 할당하는 공정, 표시부에 인덱스구역을 표시하는 공정, 반도체 웨이퍼의 모든 칩을 덮는 복수의 인덱스구역에 의해 규정되는 접촉영역을 시뮬레이션에 이용하는 공정, 모든 인덱스구역에 대응하는 모든 칩의 검사시에 프로브침이 칩과 접촉하지 않게 되는 시간을 계산하는 공정, 상기 시뮬레이션의 결과로부터 프로브침이 칩과 접촉하지 않게 되는 웨이퍼상의 공타 칩의 좌표를 구하고, 상기 계산공정의 결과를 컴퓨터에 기억하는 공정 및, 컴퓨터에 기억된 정보에 기초하여 전송 횟수 및 공타 칩수의 양부를 판정하는 공정을 구비하고 있는 것을 특징으로 하는 반도체 웨이퍼의 프로빙방법.

청구항 6

제5항에 있어서, 상기 시뮬레이션공정은, 인덱스구역을 소정의 규칙에 따라 할당하는 자동할당공정을 포

함하고 있는 것을 특징으로 하는 반도체 웨이퍼의 프로빙방법.

청구항 7

제5항에 있어서, 상기 시뮬레이션공정은, 인덱스구역의 개수가 가장 적어지도록 인덱스구역을 할당하는 최적할당공정을 포함하고 있는 것을 특징으로 하는 반도체 웨이퍼의 프로빙방법.

청구항 8

제5항에 있어서, 상기 시뮬레이션공정은, 인덱스구역을 임의로 할당하는 임의할당공정을 포함하고 있는 것을 특징으로 하는 반도체 웨이퍼의 프로빙방법.

청구항 9

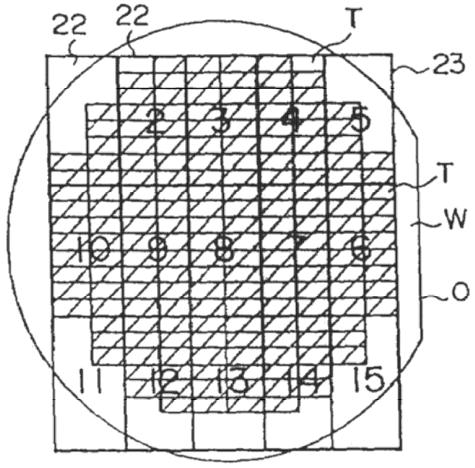
제6항에 있어서, 상기 자동할당공정은, 일렬로 배치된 수개의 인덱스구역의 양단의 인덱스구역에서의 공타 칩수가 같아지도록 인덱스구역을 할당하는 공정을 포함하고 있는 것을 특징으로 하는 반도체 웨이퍼의 프로빙방법.

청구항 10

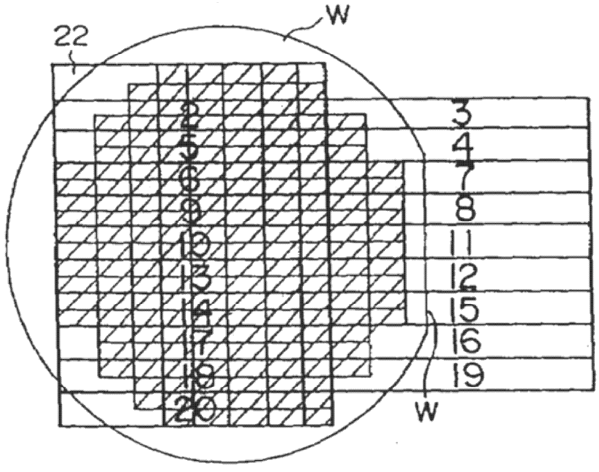
제7항에 있어서, 상기 최적할당공정은, 일렬로 배치된 수개의 인덱스구역의 양단의 인덱스구역에서의 공타 칩수가 최소로 되도록 인덱스구역을 할당하는 공정을 포함하고 있는 것을 특징으로 하는 반도체 웨이퍼의 프로빙방법.

도면

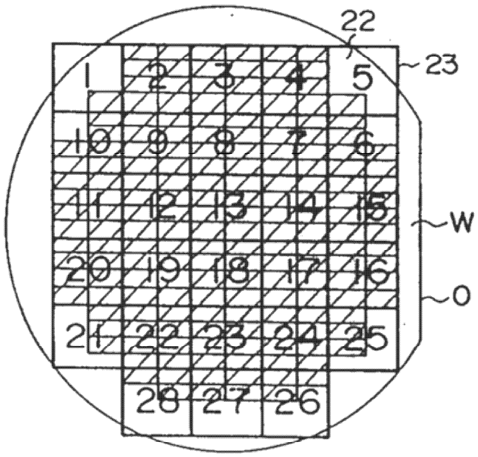
도면1a



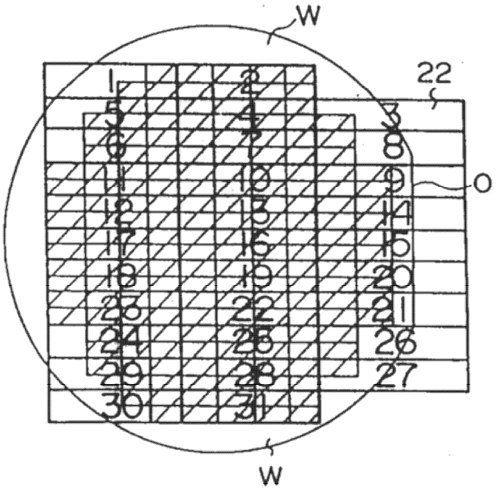
도면1b



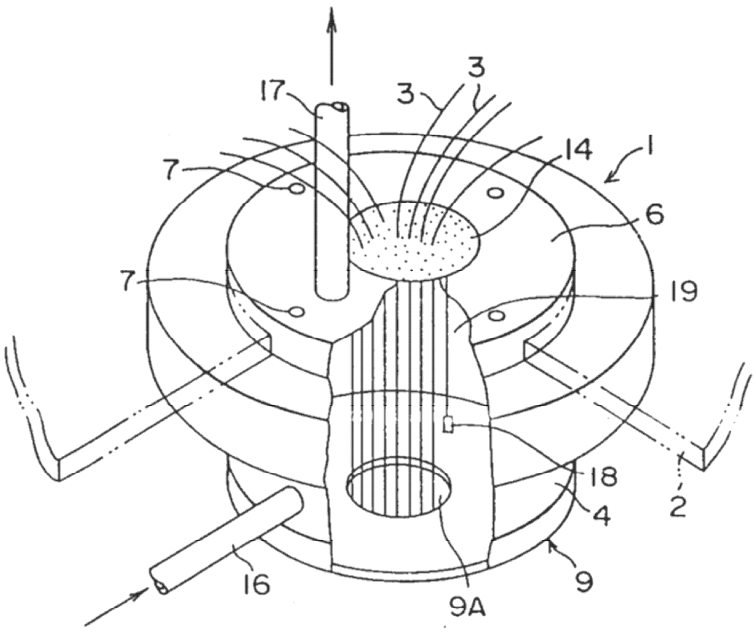
도면2a



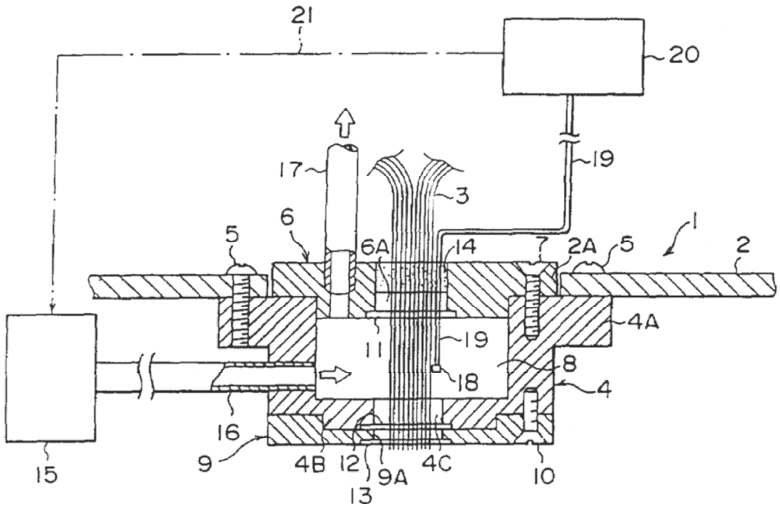
도면2b



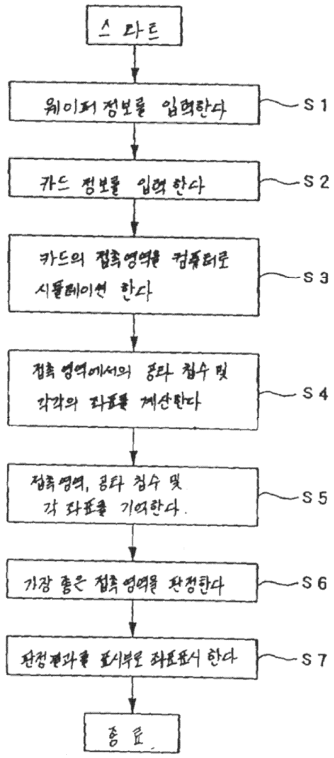
도면3


17
3
3
14
1
7
6
7
19
18
4
2
16
9A
9

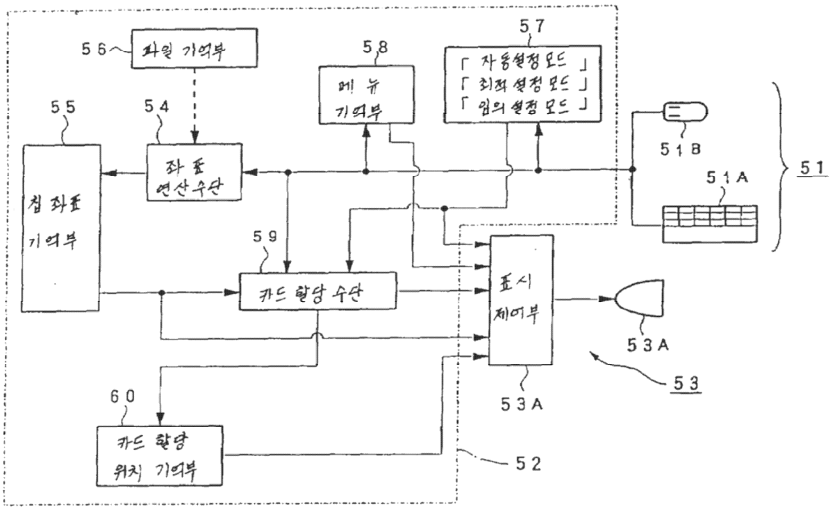
도면4


21
20
19
17
3
6
5
6A
14
7
2A
5
1
2
4A
11
19
8
18
4
16
15
9
4B
12
9A
4C
10
13

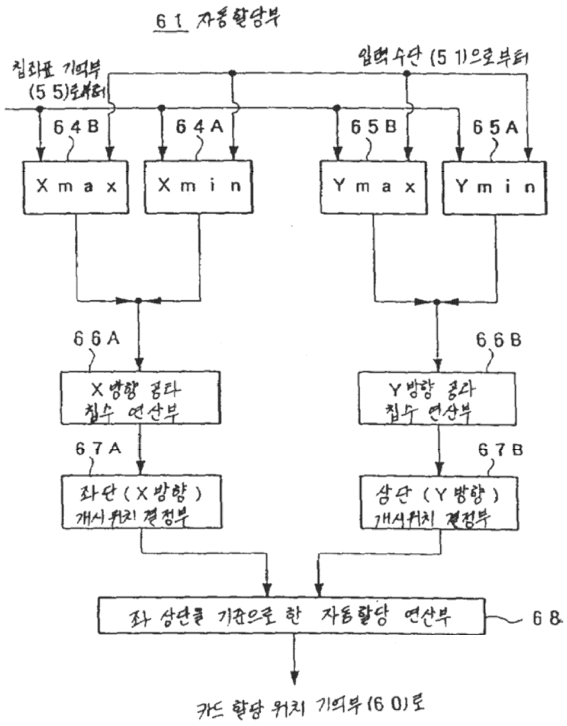
도면5


스타트
웨이퍼 정보를 입력한다
S1
카드 정보를 입력한다
S2
카드의 접촉영역을 컴퓨터로 시뮬레이션 한다
S3
접촉 영역에서의 중라 점수 및 각각의 좌표를 계산한다
S4
접촉영역, 중라 점수 및 각 좌표를 기억한다.
S5
가장 좋은 접촉 영역을 판정한다
S6
판정결과를 표시부로 좌표표시 한다
S7
종료

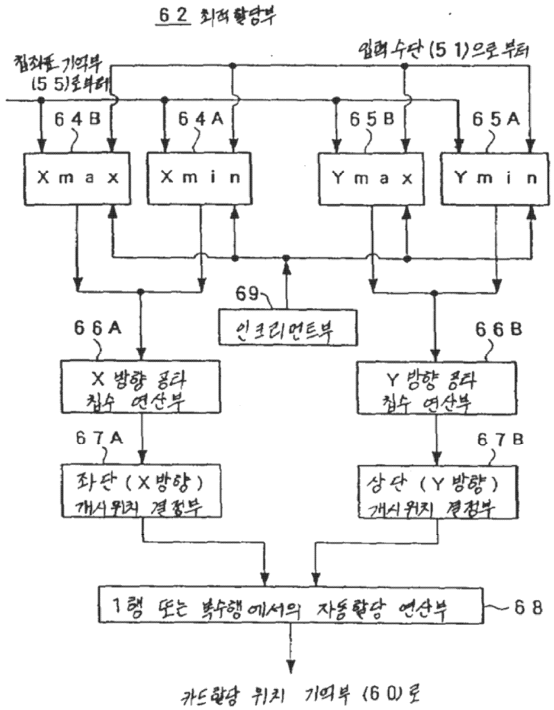
도면6


56
좌표 기억부
58
메뉴 기억부
57
「자동설정모드」
「최적 설정 모드」
「임의 설정 모드」
55
54
칩 좌표 기억부
좌표 연산수단
51B
51A
51
59
카드 할당 수단
표시 제어부
53A
53
53A
60
카드 할당 위치 기억부
52

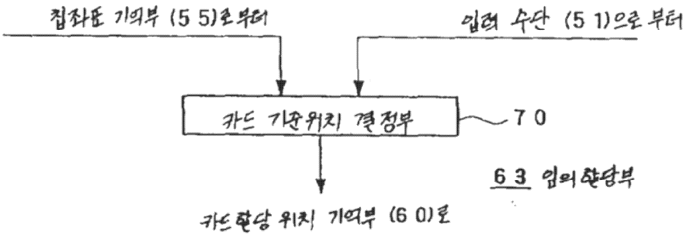
도면7


61 자동할당부
입력수단 (51)으로부터
64B
64A
65B
65A
Xmax
Xmin
Ymax
Ymin
66A
66B
X방향 공타 칩수 연산부
Y방향 공타 칩수 연산부
67A
67B
좌단 (X방향) 개시위치 결정부
상단 (Y방향) 개시위치 결정부
좌 상단을 기준으로 한 자동할당 연산부
68
카드 할당 위치 기억부 (60)로

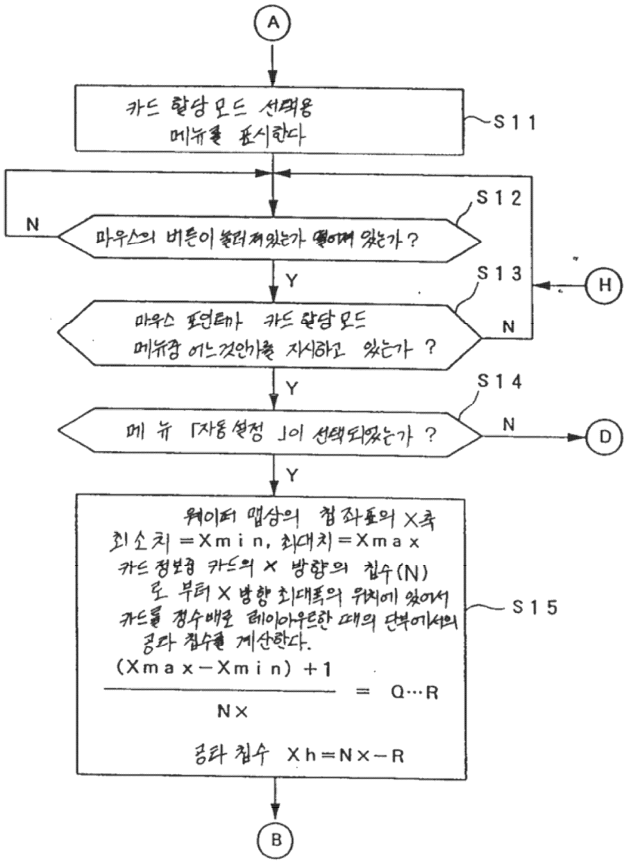
도면8


62 최적할당부
입력수단 (51)으로부터
64B
64A
65B
65A
Xmax
Xmin
Ymax
Ymin
69
인크리먼트부
66A
66B
X방향 공타 칩수 연산부
Y방향 공타 칩수 연산부
67A
67B
좌단 (X방향) 개시위치 결정부
상단 (Y방향) 개시위치 결정부
1행 또는 복수행에서의 자동할당 연산부
68
카드할당 위치 기억부 (60)로

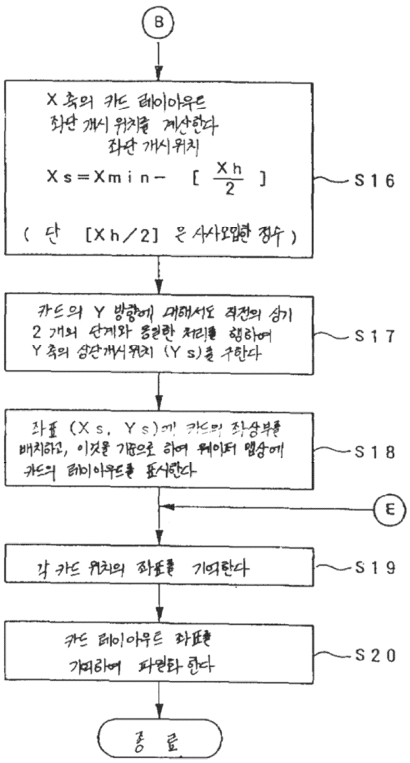
도면9


접촉판 기억부 (55)로부터
입력 수단 (51)으로 부터
카드 기준위치 결정부
70
63 임의할당부
카드할당 위치 기억부 (60)로

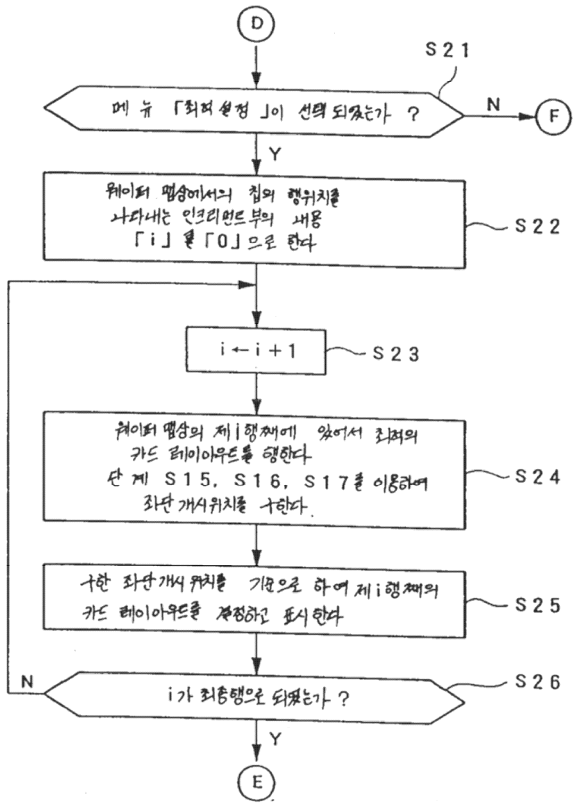
도면10


A
카드 할당 모드 선택용 메뉴를 표시한다
S11
S12
N
마우스의 버튼이 눌러져있는가 떼어져 있는가?
Y
S13
H
마우스 포인터가 카드 할당 모드 메뉴중 어느것인가를 지시하고 있는가?
N
Y
S14
메뉴 「자동설정」이 선택되었는가?
N
D
Y
웨이퍼 맵상의 칩 좌표의 X축 최소치 = Xmin, 최대치 = Xmax 카드 정보중 카드의 X 방향의 칩수(N) 로 부터 X 방향 최대폭의 위치에 있어서 카드를 정수배로 레이아웃한 때의 단부에서의 공타 칩수를 계산한다.
(Xmax−Xmin)+1 / NX = Q…R
공타 칩수 Xh = NX − R
S15
B

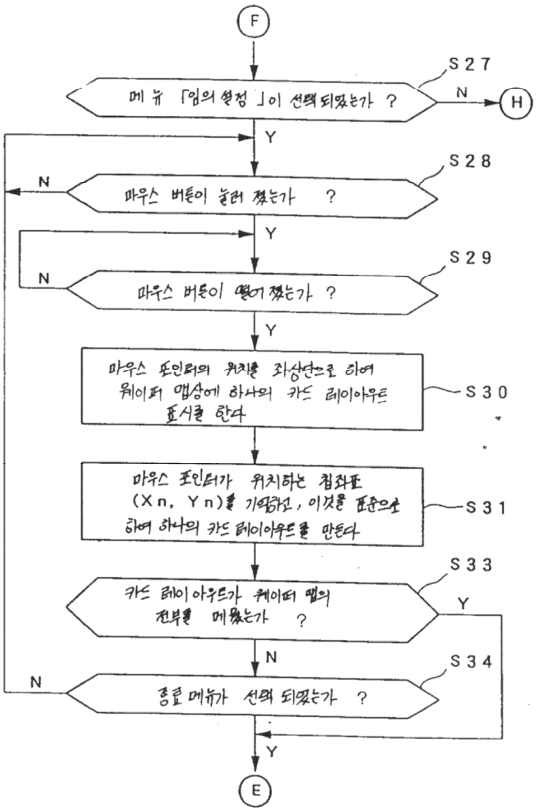
도면11


B
X축의 카드 레이아웃드 좌단 개시 위치를 계산한다
좌단 개시위치
Xs=Xmin− [Xh/2]
(단 [Xh/2] 은 사사오입한 정수)
S16
카드의 Y 방향에 대해서도 전술의 상기 2 개의 단계와 동일한 처리를 행하여 Y축의 상단개시위치 (Ys)를 구한다
S17
좌표 (Xs, Ys)에 카드의 좌상부를 배치하고, 이것을 기준으로 하여 웨이퍼 맵상에 카드의 레이아웃드를 표시한다
S18
E
각 카드 위치의 좌표를 기억한다
S19
카드 레이아웃드 좌표를 기억하여 처리한다
S20
종 료

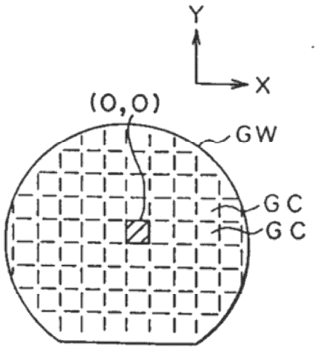
도면12


D
S21
메뉴 「최적설정」이 선택되었는가 ?
N
F
Y
웨이퍼 맵상에서의 칩의 행위치를 나타내는 인크리먼드부의 내용 「i」를 「0」으로 한다
S22
i←i+1
S23
웨이퍼 맵상의 제 i 행째에 있어서 최적의 카드 레이아웃드를 행한다
단 계 S15, S16, S17을 이용하여 좌단 개시위치를 구한다
S24
구한 좌단개시위치를 기준으로 하여 제 i 행째의 카드 레이아웃드를 결정하고 표시한다
S25
N
i가 최종행으로 되었는가 ?
S26
Y
E

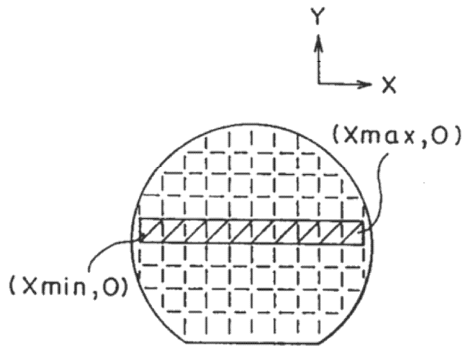
도면13



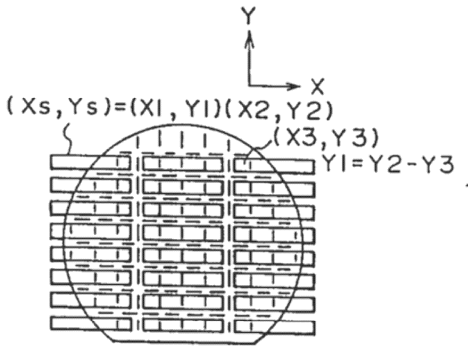
도면14a



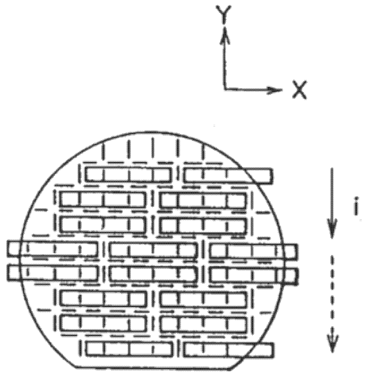
도면14b



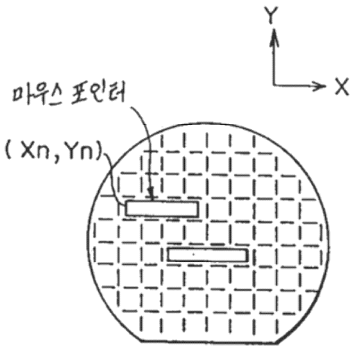
도면14c



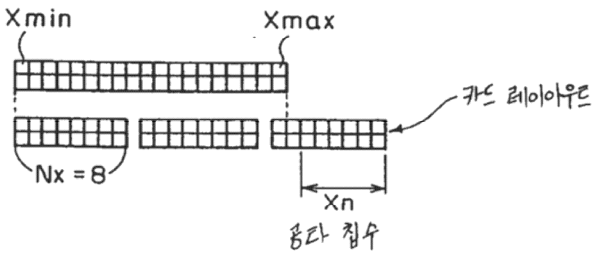
도면14d



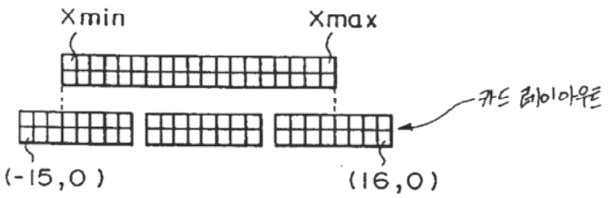
도면14e



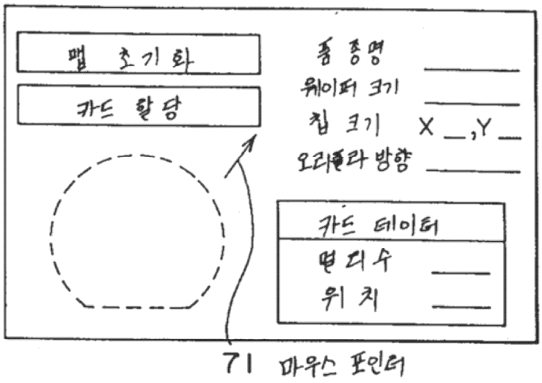
도면15a



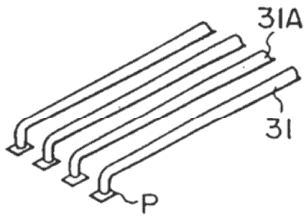
도면15b



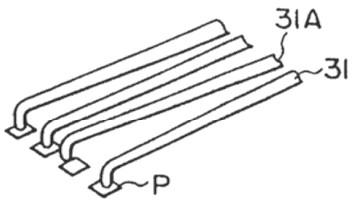
도면16



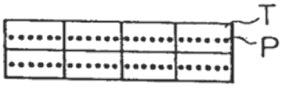
도면17a



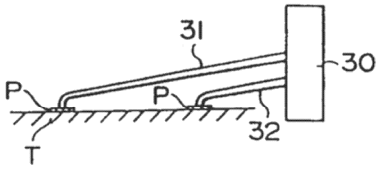
도면17b



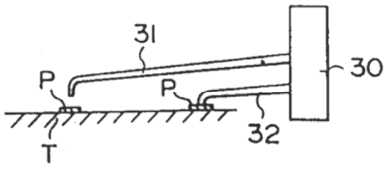
도면17c



도면18a



도면18b



도면18c

