

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5659966号
(P5659966)

(45) 発行日 平成27年1月28日(2015.1.28)

(24) 登録日 平成26年12月12日(2014.12.12)

(51) Int. Cl. F I
 HO 1 L 33/38 (2010.01) HO 1 L 33/00 2 1 0
 HO 1 L 33/44 (2010.01) HO 1 L 33/00 3 0 0

請求項の数 7 (全 11 頁)

(21) 出願番号	特願2011-139646 (P2011-139646)	(73) 特許権者	000226057
(22) 出願日	平成23年6月23日(2011.6.23)		日亜化学工業株式会社
(65) 公開番号	特開2012-33898 (P2012-33898A)		徳島県阿南市上中町岡491番地100
(43) 公開日	平成24年2月16日(2012.2.16)	(74) 代理人	110000202
審査請求日	平成26年1月8日(2014.1.8)		新樹グローバル・アイピー特許業務法人
(31) 優先権主張番号	特願2010-147133 (P2010-147133)	(72) 発明者	榎村 恵滋
(32) 優先日	平成22年6月29日(2010.6.29)		徳島県阿南市上中町岡491番地100
(33) 優先権主張国	日本国(JP)		日亜化学工業株式会社内
		(72) 発明者	井上 史大
			徳島県阿南市上中町岡491番地100
			日亜化学工業株式会社内
		審査官	高 椋 健司

最終頁に続く

(54) 【発明の名称】 半導体素子及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体層と、
 前記半導体層上に設けられ、第1上面と前記第1上面よりも突出する第2上面とを有する電極と、
 前記電極の第1上面に設けられる密着層と、
 前記密着層の上面から前記半導体層まで被覆する絶縁層と、
 を備え、
 前記電極の前記第2上面は、前記密着層の上面よりも突出し、かつ前記絶縁層の上面よりも前記半導体層側に設けられている、
 半導体素子。

【請求項2】

前記電極の第2上面は、露出するように周囲が前記絶縁層に被覆されている、
 請求項1に記載の半導体素子。

【請求項3】

前記電極は、少なくとも第2上面から第1上面まで連続する同一部材から構成されている、
 請求項1又は2に記載の半導体素子。

【請求項4】

上面視において、前記第2上面の周囲を前記第1上面が囲むように配置されている、

請求項 1 乃至 3 のいずれか一つに記載の半導体素子。

【請求項 5】

半導体層と、前記半導体層上に設けられ、第 1 上面と前記第 1 上面よりも突出する第 2 上面とを有する電極と、前記電極の第 1 上面に設けられる密着層と、前記密着層および前記半導体層を被覆する絶縁層とを備える半導体素子の製造方法であって、

電極の上面に順に積層された密着層及び絶縁層を、前記電極の上面が部分的に露出するように除去し、

除去して形成された開口部内に露出する前記電極の上面と同じ金属材料からなる電極をさらに積層する工程を有する、
半導体素子の製造方法。

10

【請求項 6】

前記金属材料は、Pt、Rh、Ir、Ruから選択される少なくとも1種を含む、
請求項 5 に記載の半導体素子の製造方法。

【請求項 7】

前記金属材料は、Ptを含む、
請求項 6 に記載の半導体素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体素子に関し、特に半導体素子の電極構造に関する。

20

【背景技術】

【0002】

従来から半導体素子は、半導体層を外部環境から保護するために、SiO₂等の透光性材料からなる絶縁層により被覆されていることがある。より具体的には、図6に示すように、半導体層120に設けられた電極130の上面周縁に、絶縁層160との密着性を向上させるための金属層140が設けられ、その金属層140の上面から半導体層120まで連続して、絶縁層160に被覆されている(特許文献1参照)。

【先行技術文献】

【特許文献】

【0003】

30

【特許文献1】特開平11-150301号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、半導体素子を実装する際には、Au等の金属材料からなる接合部材が金属層に接した状態で加熱されるため、特に高温な共晶接合を用いると接合部材が金属層に拡散し易く、金属層の密着性が低下していた。これにより、絶縁層が電極から剥離し、最悪の場合には、剥離した部分から接合部材が浸入することによって、半導体素子が不灯に至る恐れがあった。

【0005】

40

そこで、本発明はかかる事情に鑑みてなされたものであり、半導体素子を実装する際に用いられる接合部材が、金属層に拡散されるのを軽減することができる半導体素子を提供することを課題とする。

【課題を解決するための手段】

【0006】

本発明によれば、前記課題は次の手段により解決される。

【0007】

本発明に係る半導体素子は、半導体層と、前記半導体層上に設けられ、第 1 上面と、前記第 1 上面よりも突出する第 2 上面と、を有する電極と、前記電極の第 1 上面に設けられ、上面が前記電極の第 2 上面よりも前記半導体層側にある密着層と、前記密着層の上面か

50

ら前記半導体層まで被覆する絶縁層と、を備える。

これにより、接合部材と接する第2上面から離間して、密着層が第1上面に設けられているため、接合部材が密着層に拡散されるのを軽減することができる。

【0008】

さらに、前記電極の第2上面は、露出するように周囲が前記絶縁層に被覆されているのが好ましい。これにより、電極の第2上面を、接合部材との主な接面にすることができる。このため、接合部材が、第1上面から電極内部に拡散し、さらに近傍の密着層にまで拡散するのを防止することができる。

【0009】

また、前記電極は、少なくとも第2上面から第1上面まで連続する同一部材から構成されているのが好ましい。これにより、第2上面から接合部材が電極内部に拡散したとしても、第1上面よりも突出する第2上面側の電極が、第1上面側の電極から剥離するのを防止することができる。

【0010】

また、前記電極は、上面視において、前記第2上面の周囲を前記第1上面が囲むように配置されており、絶縁層が電極から剥離するのを防止することができる。

【0011】

本発明に係る半導体素子の製造方法は、半導体層と、前記半導体層上に設けられ、第1上面と、前記第1上面よりも突出する第2上面と、を有する電極と、前記電極の第1上面に設けられる密着層と、前記密着層および前記半導体層を被覆する絶縁層と、を備える半導体素子の製造方法であって、電極の上面に順に積層された密着層及び絶縁層を、前記電極の上面が部分的に露出するように除去し、除去して形成された開口部内に、前記電極をさらに積層する工程、を少なくとも有する。

これにより、密着層および絶縁層を除去してから、さらに電極を積層するまでを連続した工程で行なえるため、第1上面よりも突出する第2上面を有する電極を容易に構成することができる。

【0012】

さらに、前記露出された電極と、前記開口部内に積層される電極とは、同じ材料からなるのが好ましい。これにより、電極を、第1上面と、この第1上面よりも突出する第2上面と、が連続する同一部材で構成することが容易にできる。

【0013】

また、前記本発明に係る半導体素子の製造方法としては、半導体層に設けられた電極の上面周縁を除去して第1面を形成する工程、を有することによってもできる。

【発明の効果】

【0014】

本発明に係る半導体素子及びその製造方法によれば、半導体素子を実装する際に用いられる接合部材が、密着層に拡散されるのを軽減することができる半導体素子を提供することができる。

【図面の簡単な説明】

【0015】

【図1】第一の実施形態に係る半導体素子を模式的に示す平面図である。

【図2】第一の実施形態に係る半導体素子を模式的に示す図1のA-A'線における断面図である。

【図3】第二の実施形態に係る半導体素子を模式的に示す断面図である。

【図4】第一の実施形態に係る半導体素子の製造方法を模式的に示す断面図である。

【図5】第一の実施形態に係る半導体素子の他の製造方法を模式的に示す断面図である。

【図6】従来の半導体素子を模式的に示す断面図である。

【発明を実施するための形態】

【0016】

以下、本発明に係る半導体素子及びその製造方法を実施するための形態として、図面と

10

20

30

40

50

共に詳細に説明する。なお、各図面が示す部材の大きさや位置関係等は、説明を明確にするため誇張していることがある。さらに以下の説明において、同一の名称、符号については、原則として同一もしくは同質の部材を示しており、詳細説明を適宜省略する。

【 0 0 1 7 】

< 第一の実施形態 >

図 1 は、第一の実施形態に係る半導体素子を模式的に示す平面図である。図 2 は、第一の実施形態に係る半導体素子を模式的に示す図 1 の A - A ' 線における断面図である。図 4 は、第一の実施形態に係る半導体素子の製造方法を模式的に示す断面図である。図 5 は、第一の実施形態に係る半導体素子の他の製造方法を模式的に示す断面図である。

【 0 0 1 8 】

図 1 及び図 2 に示すように、第一の実施形態に係る半導体素子は、基板 1 0 と、基板 1 0 に設けられる半導体層 2 0 と、半導体層 2 0 に設けられ、第 1 上面 3 2 a , 3 2 b と、第 1 上面 3 2 a , 3 2 b よりも突出する第 2 上面 3 4 a , 3 4 b と、を有する電極 3 0 (3 0 a , 3 0 b) と、電極 3 0 の第 1 上面 3 2 a , 3 2 b に設けられ、上面が電極 3 0 の第 2 上面 3 4 a , 3 4 b よりも半導体層 2 0 側にある密着層 4 0 と、密着層 4 0 の上面から半導体層 2 0 まで被覆する絶縁層 6 0 と、を少なくとも備える。なお、本明細書における「上」とは、半導体層 2 0 に対して電極 3 0 が積層された側を指し、図 2 における上方方向である。

【 0 0 1 9 】

より具体的には、本実施形態に係る半導体素子は発光素子であり、基板 1 0 上に半導体層 2 0 として、n 型半導体層 2 2 と、活性層 2 6 と、p 型半導体層 2 4 とが順に積層されている。さらに半導体素子の上面側には一対の電極 3 0 a , 3 0 b が設けられており、n 型半導体層 2 2 に電氣的に接続される n 側電極 3 0 a 、および p 型半導体層 2 4 に電氣的に接続される p 側電極 3 0 b 、を備えている。このとき n 側電極 3 0 a は、p 型半導体層 2 4 および活性層 2 6 の一部が除去されて露出した n 型半導体層 2 2 の表面に設けられている。一方、p 側電極 3 0 b は、p 型半導体層 2 4 上のほぼ全面に形成された透光性電極 5 0 の表面に接して設けられている。n 側電極 3 0 a および p 側電極 3 0 b は、いずれも第 1 上面 3 2 a , 3 2 b と、第 1 上面 3 2 a , 3 2 b よりも突出する第 2 上面 3 4 a , 3 4 b と、を有しており、上面視において第 2 上面 3 4 a , 3 4 b の周囲を第 1 上面 3 2 a , 3 2 b が囲むように配置されている。さらに p 側電極 3 0 b における第 1 上面 3 2 b の一部 3 1 b は、n 側電極 3 0 a に向かって延伸しており、透光性電極 5 0 に電流を均一に供給することができる。また、各電極の第 1 上面 3 2 a , 3 2 b には密着層 4 0 が設けられており、密着層 4 0 の上面よりも第 2 上面 3 4 a , 3 4 b は突出している。これにより、密着層 4 0 は、第 2 上面 3 4 a , 3 4 b から離間して、第 1 上面 3 2 a , 3 2 b に設けられることになる。さらに密着層 4 0 の上面には絶縁層 6 0 が設けられており、この絶縁層 6 0 は、密着層 4 0 の上面から半導体層 2 0 まで連続して設けられている。第 2 上面 3 4 a , 3 4 b は、露出するように周囲が絶縁層 6 0 に被覆されており、半導体素子を実装する際に用いられる接合部材 (図示しない) が、第 1 上面 3 2 a , 3 2 b に直接に接することが無いように構成されている。これにより、第 2 上面 3 4 a , 3 4 b から電極 3 0 の内部に拡散した接合部材が、電極 3 0 近傍の密着層 4 0 にまで拡散するのを防止することができる。さらに第 2 上面 3 4 a , 3 4 b は、密着層 4 0 上に設けられた絶縁層 6 0 の上面よりも低い位置にある。つまり、第 2 上面 3 4 a , 3 4 b が、絶縁層 6 0 に形成された開口部 7 0 の底面を構成しているため、開口部 7 0 内に接合部材を十分に留まらせることによって、接合強度を向上させることができる。また、各電極 3 0 a , 3 0 b は、少なくとも第 2 上面 3 4 a , 3 4 b から第 1 上面 3 2 a , 3 2 b まで連続する同一部材から構成されている。これにより、第 2 上面 3 4 a , 3 4 b から接合部材が電極内部に拡散したとしても、第 1 上面よりも突出する第 2 上面側の電極 (突出部) が、第 1 上面側の電極から剥離するのを防止することができる。また、密着層 4 0 は、図 1 及び 2 に示すように、各電極の第 1 上面 3 2 a , 3 2 b の全面に設けられていることが好ましいが、各電極の第 1 上面 3 2 a , 3 2 b よりも突出し第 2 上面 3 4 a , 3 4 b に連なる部分に接していれば、

10

20

30

40

50

各電極の第1上面32a, 32bの一部に設けられていてもよい。

【0020】

以上の構成を有する第一の実施形態に係る半導体素子は、実装する際に用いられる接合部材が、密着層40に拡散されるのを軽減することができる。

【0021】

以下、本発明に係る実施形態の各構成について詳述する。

【0022】

(基板)

基板は、窒化物半導体をエピタキシャル成長させることができる部材であれば良く、大きさや厚さ等は特に限定されない。このような基板の材料としては、サファイア(Al_2O_3)やスピネル($MgAl_2O_4$)のような絶縁性基板、また炭化ケイ素(SiC)、 ZnS 、 ZnO 、 Si 、 $GaAs$ 、ダイヤモンド、および窒化物半導体と格子接合するニオブ酸リチウム、ガリウム酸ネオジウム等の酸化物基板が挙げられる。

10

【0023】

(半導体層)

半導体層は、n型半導体層と、活性層と、p型半導体層と、から少なくとも構成され、その種類、材料は特に限定されるものではないが、例えば $In_xAl_yGa_{1-x-y}N$ ($0 < x, y < 1$)等の窒化ガリウム系の半導体材料が好適に用いられる。

【0024】

(電極)

電極は、半導体素子を実装する際に用いられるハンダ等の接合部材が接続され、外部から半導体層に電流を供給するための部材である。n側電極がn型半導体層に、p側電極がp型半導体層に、それぞれ電氣的に接続されている。このような電極の材料としては、 Ag 、 Al 、 Pt 、 Au 、 Ni 、 Ti 、 Cr 、 W 、 Rh 、 Ru 、 Ir 、 Hf 、 Mo 、 Ta 等の金属材料を用いることができ、特に、 Au を主成分とする接合部材の拡散を軽減することができる Pt 、 Rh 、 Ir 、 Ru から選択される少なくとも1種を含んでいるのが好ましい。例えば電極は、これらの金属材料を複数用いて積層しても良く、 Pt 、 Rh 、 Ir 、 Ru 等の金属材料は主に接合部材と接する上面側の層として用いるのが好ましい。一方、半導体層や透光性電極との密着性に優れる Ti 、 Ni 、 Cr 、 W 、 Mo 、 Ta 等の金属材料や、半導体層からの光を効率良く反射することができる Ag 、 Al 、 Pt 、 Rh 等の金属材料は、半導体層や後述する透光性電極と接する側の層として用いるのが好ましい。より具体的には、半導体層側から順に Ti/Pt 、又は、 $Ti/Rh/Pt$ 、 $Cr/Rh/Pt$ 、 $Ag/Ti/Pt$ 等のように金属材料を積層し、最表面の Pt 層を、第1上面および第2上面を有する凸状の層として形成することができる。これにより、電極内部および密着層への接合部材の拡散を軽減する Pt 層と、それ以外の層(Ti 、 Cr 、 Rh 、 Ag 層)とで機能を分離することができるため、要求に合わせて最適な金属材料を選択することができる。

20

30

また、電極の第2上面には、接合部材との接合性を高めるために、接合部材に含まれる材料からなる接合層をさらに積層することもできる。例えば、接合部材の材料として $AgSn$ を用いた場合、接合層の材料としては Au を用いるのが好ましい。

40

【0025】

(透光性電極)

透光性電極は、p型半導体層の上面のほぼ全面に設けられ、p側電極から供給される電流を、p型半導体層の面内全体に均一に流すための部材である。透光性電極は、半導体素子の光取り出し面側に配置されるため、導電性酸化物を材料として用いるのが好ましい。透光性電極として金属薄膜を用いることもできるが、導電性酸化物は金属薄膜に比べて透光性に優れるため、半導体素子を発光効率の高い発光素子とすることができる。このような導電性酸化物としては、 Zn 、 In 、 Sn 、 Mg から選択される少なくとも1種を含む酸化物、具体的には ZnO 、 In_2O_3 、 SnO_2 、ITO等が挙げられる。特にITOは可視光(可視領域)において高い光透過性を有し、また導電率の比較的高い材料であるこ

50

とから好適に用いることができる。

【0026】

(密着層)

密着層は、絶縁層が電極から剥離しないように、絶縁層と電極との密着性を高めるための部材である。このような密着層の材料としては、絶縁層や電極に対して密着性に優れる材料であれば良い。特にTi, Ni, Cr, W, Mo, Taから選択される少なくとも1種を含む材料からなり、密着層は金属層であることが好ましい。また密着層は、Ti, Ni, Cr, W, Mo, Ta等の酸化物を用いることもできる。これにより、絶縁層及び電極との密着性に優れ、さらに接合部材が密着層に拡散するのを軽減することができる。

【0027】

(絶縁層)

絶縁層は、外部環境から主に半導体層を保護するための部材であり、接合部材が接する電極の第2上面を除いて、半導体素子の上面全体を被覆している。このような絶縁層の材料としては、透光性を有するSi, Ti, Ta, Zr等の酸化物、例えばSiO₂やZrO₂が用いられる。

【0028】

<半導体素子の製造方法>

本発明に係る半導体素子の製造方法について、図4を参照して一例を説明する。図4は、第一の実施形態に係る半導体素子の製造方法を模式的に示す断面図である。なお、第一の実施形態に係る半導体素子の構成については前記説明した通りであるため、説明を省略する。

【0029】

本発明に係る半導体素子の製造方法は、基板10上に半導体層20を積層する第1工程(図4(a)参照)と、半導体層20上に電極30(30a, 30b)を積層する第2工程(図4(b)参照)と、電極30の上面に密着層40を積層する第3工程(図4(c)参照)と、半導体層20および電極30、密着層40を連続して被覆するように絶縁層60を積層する第4工程(図4(d)参照)と、電極30の上面に順に積層された密着層40及び絶縁層60を、電極30の上面が部分的に露出するように除去し(図4(e)参照)、除去して形成された開口部70内に、電極をさらに積層する第5工程(図4(f)参照)と、を少なくとも有する。

これにより、密着層40および絶縁層60を除去してから、さらに電極を積層するまでを連続した工程で行なえるため、第1上面32a, 32bよりも突出する第2上面34a, 34bを有する電極30を容易に構成することができる。

このとき、露出される電極と、開口部内に積層される電極とは、同じ材料からなるのが好ましく、半導体素子の電極30を、第1上面32a, 32bと、この第1上面32a, 32bよりも突出する第2上面34a, 34bと、が連続する同一部材で容易に形成することができる。

【0030】

(第1工程)

第1工程は、基板10の上に、n型半導体層22および発光層26、p型半導体層24からなる半導体層20を積層する工程である。具体的には、洗浄されたサファイア等からなる異種基板の表面上に、所定の半導体材料、ドーパントなどを含むガスを供給して、MOVPE(有機金属気相成長法)、HVPE(ハライド気相成長法)、MBE(分子線気相成長法)、MOMBE(有機金属分子線気相成長法)等の気相成長装置を用いて、n型半導体層22、発光層26、p型半導体層24の順に気相成長させる。

【0031】

(第2工程)

第2工程は、n型半導体層22上にn側電極30aを、p型半導体層24上にp側電極30bをそれぞれ積層する工程である。第2工程では、まず半導体層20を構成するp型半導体層24上に、所定形状のレジストマスク(図示しない)を形成する。続いて、マス

10

20

30

40

50

クの上から R I E (反応性イオンエッチング) 装置にて、n 型半導体層 2 2 の表面が露出するまでエッチングを行い、レジストを除去する。

次に、スパッタリング装置にて半導体層 2 0 上に I T O を成膜する。続いて、p 型半導体層 2 4 上のほぼ全面に I T O 膜が残るように、レジストマスク (図示しない) を形成してエッチングを行い、レジストを除去する。そして、I T O 膜のオーミック接触性を向上させるためにアニールを行い、透光性電極 5 0 とする。

次に、露出させた n 型半導体層 2 2 上、および透光性電極 5 0 上のそれぞれ所定の領域を空けたレジストマスク (図示しない) を形成する。このマスク上からスパッタリング装置にて、電極 3 0 を構成する T i , P t 等の金属材料を成膜する。このとき、複数の金属材料を連続的に成膜することで、複数の層からなる電極 (例えば、T i / P t 等) を容易

10

【 0 0 3 2 】

(第 3 工程)

第 3 工程は、積層された電極 3 0 の上面に、後述する絶縁層 6 0 との密着性を向上させる密着層 4 0 を積層する工程である。第 3 工程では、第 2 工程で電極を積層する際に用いたマスク上から、続けてスパッタリング装置にて密着層 4 0 を構成する N i 等の金属材料を成膜する。そして、レジストをその上に成膜された金属材料 (T i , P t , N i 等) ごと除去する。これにより、前記所定の領域に n 側電極 3 0 a および p 側電極 3 0 b が積層され、またその上には各電極 3 0 と同じ平面視形状で密着層 4 0 が積層された状態となる

20

【 0 0 3 3 】

(第 4 工程)

第 4 工程は、半導体素子上の全面を被覆するように絶縁層 6 0 を積層する工程である。第 4 工程では、半導体素子上から、絶縁層 6 0 として S i O₂ 膜をスパッタリング装置にて成膜する。

【 0 0 3 4 】

(第 5 工程)

第 5 工程は、第 1 上面 3 2 a , 3 2 b から突出するように、第 2 上面 3 4 a , 3 4 b を有する電極 3 0 を積層する工程である。第 5 工程では、まず密着層 4 0 上の所定の領域を部分的に空けたレジストマスク (図示しない) を形成し、絶縁層 6 0 および密着層 4 0 をエッチングし、電極 3 0 の上面を露出させる。続いて同じマスクを用いて、エッチングにより形成された開口部 7 0 内に、露出された電極 3 0 と同じ金属材料をスパッタリング装置にて成膜し、レジストを除去する。これにより、絶縁層 6 0 および密着層 4 0 を除去してから、さらに電極を積層するまでを連続した工程で行なえるため、工程を短縮化することができる。

30

【 0 0 3 5 】

また、本発明に係る半導体素子の製造方法では、説明を分かり易くするために、1 つの半導体素子を用いて説明しているが、ウェハ (半導体素子ごとに分割する前) の状態でも同様にすることができる。

例えば、第 4 の工程においては、ウェハの状態で、半導体素子ごとに分割する予定線上の半導体層 2 0 をエッチングし、基板 1 0 を露出させた後に絶縁層 6 0 を積層する。これにより、1 つの半導体素子を用いた場合と同様に、半導体層 2 0 の側面まで絶縁層 6 0 で被覆することができる。なお、これに限定されず、絶縁層 6 0 を積層した後 (例えば、第 5 工程の後) に、ウェハを半導体素子ごとに分割しても良い。この場合、半導体層の側面が絶縁層 6 0 から露出されるが、半導体層の側面にまで接合部材が回り込むことは無く、材料費を下げるため好ましい。

40

【 0 0 3 6 】

< 半導体素子の他の製造方法 >

図 5 に示すように、上記第 3 ~ 5 工程以外の方法を用いることもできる。なお、図 5 は、第一の実施形態に係る半導体素子の他の製造方法を模式的に示す断面図である。

50

【0037】

まず、電極30の上面周縁に対応する領域を空けたレジストマスク80を形成し、このマスク80の上からRIE装置にて、電極30の上面周縁を除去する(図5(a)参照)。続いてスパッタリング装置にて、密着層40を構成するNi等の金属材料を成膜し、レジスト80を除去する(図5(b)参照)。これにより、第1上面32a, 32bと、第1上面32a, 32bよりも突出する第2上面34a, 34bと、を有する電極30を形成でき、さらに電極30の第1上面32a, 32bには密着層40が積層された状態となる。

次に、半導体素子上からスパッタリング装置にて、絶縁層60としてSiO₂膜を成膜することによって、半導体素子上の全面を被覆するように絶縁層60が積層される(図5(c)参照)。

10

最後に、電極30の第2上面34a, 34bに対応する領域を空けたレジストマスク80を形成し、このマスク上からRIE装置にて、電極30の第2上面34a, 34bが露出するように絶縁層60を除去する(図5(d)参照)。その後、レジスト80を除去する。

【0038】

<第二の実施の形態>

図3は、第二の実施形態に係る半導体素子を模式的に示す断面図である。

【0039】

第二の実施形態に係る半導体素子は、電極30が拡散軽減層37a, 37bを有する多層構造である以外は、第一の実施形態と実質的に同じ構造を有している。なお、同じ構造については、説明を省略する部分もある。

20

【0040】

本実施形態に係る半導体素子は、基板10と、半導体層20と、電極30と、密着層40と、絶縁層60と、を少なくとも備える。

基板10に設けられた半導体層20の上面には、電極30が設けられている。電極30は、第1上面32a, 32bと、この第1上面32a, 32bよりも突出する第2上面34a, 34bとを有している。電極の第1上面32a, 32bには密着層40が積層されており、さらに密着層40の上面には絶縁層60が積層されている。この絶縁層60は、電極の第2上面34a, 34bが露出するように周囲を囲んでおり、密着層40の上面から半導体層20までを連続して被覆している。これにより、第一の実施形態と同様に、実装する際に用いられる接合部材が、密着層40に拡散されるのを軽減することができる。

30

さらに電極30は、複数の層から構成されており、具体的には半導体層20側から順に、拡散軽減層37a, 37bと、第1上面および第2上面を有する凸状の層36a, 36bと、が少なくとも積層されている。これにより、接合部材が、第2上面34a, 34bから電極内部に拡散されたとしても、その下の拡散軽減層37a, 37bによって、半導体層20又は透光性電極50との接面にまで接合部材が拡散されるのを防止することができる。このため、電極30と、半導体層20又は透光性電極50とのオーミック接触性が損なわれたり、最悪、電極30が半導体層20又は透光性電極50から剥離したりするのを防止することができる。

【0041】

40

また、本実施形態に係る電極30は、拡散軽減層37a, 37bと、半導体層20又は透光性電極50との間に、さらに光反射層38a, 38bを積層することができる。このような光反射層38a, 38bとしては、半導体層20からの光を効率良く反射することができるAg, Al, Pt, Rh等の金属材料を用いることができる。

また、電極30の第2上面34a, 34bには、接合部材との接合性を高めるために、接合部材に含まれる材料からなる接合層(図示しない)をさらに積層することもできる。例えば、接合部材の材料としてAnSnを用いた場合、接合層の材料としてはAuを用いるのが好ましい。

【0042】

(拡散軽減層)

50

拡散軽減層は、電極を構成する層の一つであり、半導体素子を実装する際に用いる接合部材が、電極内部で広がらないように拡散を軽減するための部材である。本実施形態に係る拡散軽減層は、第1上面および第2上面を有する凸状の層よりも半導体層側に積層されているがこれに限定されず、例えば、凸状の層よりも上面側に積層されていても良い。

このような拡散軽減層の材料としては、Ti, Ni, Cr, W, Mo, Ta等から選択される少なくとも1種の金属材料を用いることができる。

<他の実施形態>

(A) 上記実施形態では、n側電極30aの第1上面32a上に密着層40が設けられるとともに、p側電極30bの第1上面32b上に密着層40が設け設けられることとしたが、これに限られるものではない。密着層40は、第1上面32aおよび第1上面32bの一方にのみ設けられていてもよい。

10

(B) 上記実施形態では、第2上面34a, 34bが、絶縁層60の上面よりも半導体層20側に位置することとしたが、これに限られるものではない。絶縁層60の上面は、第2上面34a, 34bよりも半導体層20側に位置していてもよいし、第2上面34a, 34bと面一であってもよい。

【産業上の利用可能性】

【0043】

本発明の半導体素子は、一般照明の他に、カーナビのバックライトや、自動車のヘッドライト、信号機、大型ディスプレイ等の各種光源に利用することができる。

20

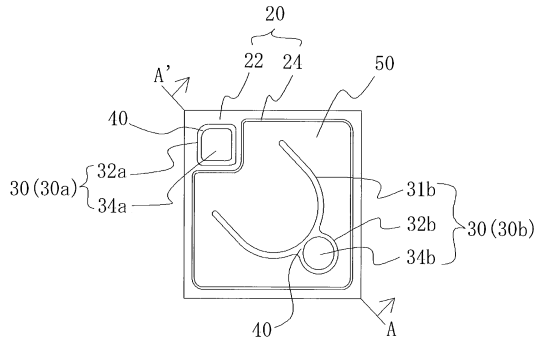
【符号の説明】

【0044】

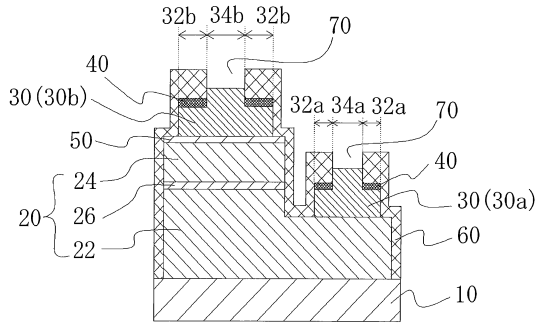
- 10, 110 基板
- 20, 120 半導体層
- 22 n型半導体層
- 24 p型半導体層
- 26 活性層
- 30, 130 電極
- 30a n側電極
- 30b p側電極
- 31b p側電極の延伸部
- 32a n側電極の第1上面
- 32b p側電極の第1上面
- 34a n側電極の第2上面
- 34b p側電極の第2上面
- 40, 140 密着層
- 50 透光性電極
- 60 絶縁層
- 70 開口部
- 80 レジストマスク

30

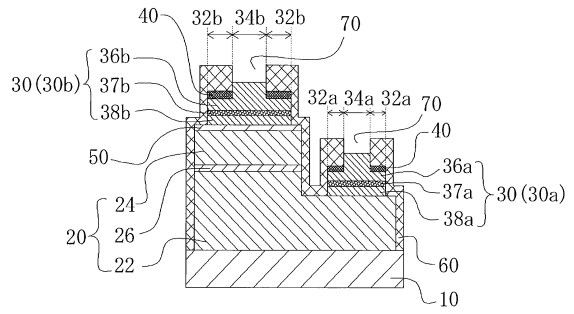
【 図 1 】



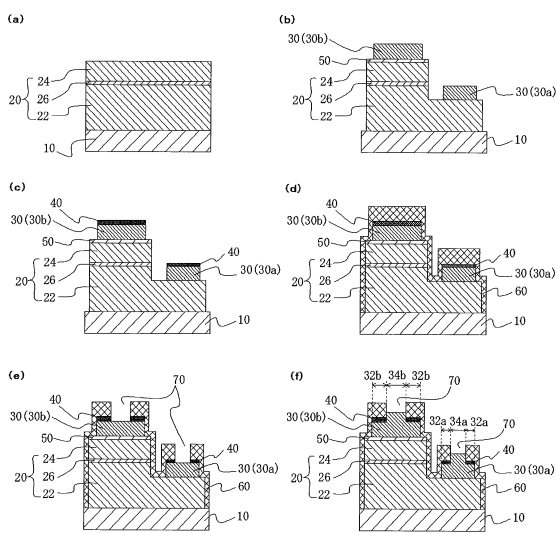
【 図 2 】



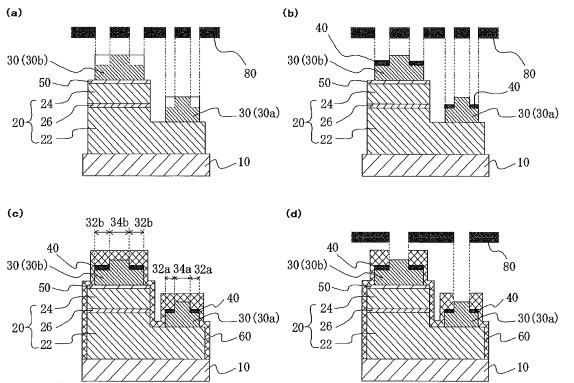
【 図 3 】



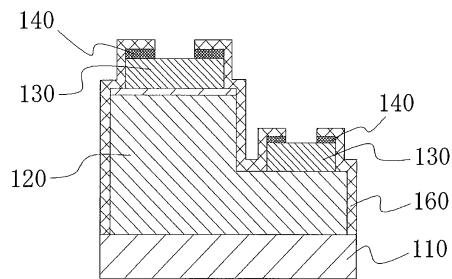
【 図 4 】



【 図 5 】



【 図 6 】



フロントページの続き

- (56)参考文献 特開2005-150386(JP,A)
特開2007-049045(JP,A)
特開平07-183574(JP,A)
特開2006-128227(JP,A)
特開2004-006498(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00 - 33/64