

(12) 发明专利

(10) 授权公告号 CN 101443818 B

(45) 授权公告日 2013.01.02

(21) 申请号 200780017169.6

CN 1381814 A, 2002.11.27, 全文.

(22) 申请日 2007.05.15

US 20030080959 A1, 2003.05.01, 说明书第

(30) 优先权数据

2页第12段, 第28段, 第32段

11/435,454 2006.05.16 US

第3页第36段

(85) PCT申请进入国家阶段日

第4页第57段

2008.11.11

图4.

(86) PCT申请的申请数据

US 20050195198 A1, 2005.09.08, 说明书第

PCT/US2007/068993 2007.05.15

1页第5段第8—10行, 第13段第1—11行

(87) PCT申请的公布数据

第2页第19段第3—6行, 第26段第4—5

W02007/137048 EN 2007.11.29

行

(73) 专利权人 高通股份有限公司

第3页第39段第3—5行, 第40段第8—

地址 美国加利福尼亚州

10行, 第41段—42段

(72) 发明人 于春 布莱恩·鲁藤伯格 焦国方

图4.

杜云

US 20050195198 A1, 2005.09.08, 说明书第

(74) 专利代理机构 北京律盟知识产权代理有限公司 11287

1页第5段第8—10行, 第13段第1—11行

代理人 刘国伟

第2页第19段第3—6行, 第26段第4—5

(51) Int. Cl.

行

G06T 15/40(2006.01)

第3页第39段第3—5行, 第40段第8—

G06T 15/00(2006.01)

10行, 第41段—42段

图4.

US 20030063087 A1, 2003.04.03, 全文.

审查员 李娜

(56) 对比文件

权利要求书 2 页 说明书 4 页 附图 4 页

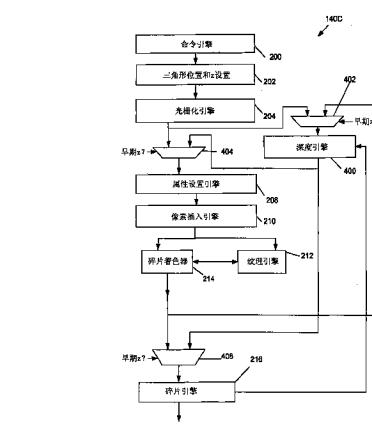
US 20040061699 A1, 2004.04.01, 全文.

权利要求书 2 页 说明书 4 页 附图 4 页

US 20050195187 A1, 2005.09.08, 全文.

CN 1655192 A, 2005.08.17, 全文.

(54) 发明名称



具有深度引擎的动态复位的图形系统

(57) 摘要

一种图形系统包含图形处理器,其包括:多个经配置以处理图形图像的单元;以及深度引擎,其经配置以接收和处理基于选择值而从两个单元中的一者选择的数据。

1. 一种用于处理图形图像的设备,其包括:

多个单元,其布置在管线中,经配置以渲染由包括 z 值的像素组成的图形图像;

其中,所述管线中的多个单元至少包括碎片着色器和深度引擎,

其中,所述深度引擎用于响应于第一选择值在所述碎片着色器之前处理像素;并且

其中,在所述碎片着色器之前处理像素的所述深度引擎也用于响应于第二选择值在所述碎片着色器之后处理像素。

2. 根据权利要求 1 所述的设备,其中所述深度引擎经配置以对每个像素执行模板测试,以确定是否丢弃所述像素,所述模板测试包括将每个像素的所存储的模板值与参考值进行比较。

3. 根据权利要求 1 所述的设备,其中所述深度引擎经配置以接收阿尔法测试结果和碎片着色器测试结果中的至少一者,对每个像素执行模板测试,且确定是否显示所述像素。

4. 根据权利要求 1 所述的设备,其中所述深度引擎经配置以对每个像素执行深度测试,以确定是否丢弃所述像素,所述深度测试包括将每个像素的当前 z 值与缓冲器中所存储的对应 z 值进行比较,以及基于所述比较而确定是否丢弃所述像素。

5. 根据权利要求 1 所述的设备,其中所述深度引擎经配置以接收阿尔法测试结果和碎片着色器测试结果中的至少一者,对每个像素执行深度测试,且确定是否显示所述像素,所述深度测试包括将每个像素的当前 z 值与缓冲器所存储的对应 z 值进行比较。

6. 根据权利要求 1 所述的设备,其中所述多个单元还包括命令引擎、三角形位置和 z 设置单元、光栅化引擎、属性设置引擎、像素插入引擎和纹理引擎中的至少之一。

7. 根据权利要求 1 所述的设备,其中所述多个单元包括光栅化引擎。

8. 根据权利要求 1 所述的设备,其中所述碎片着色器经配置以执行修改 z 值和丢弃像素中的至少一者。

9. 根据权利要求 6 所述的设备,其进一步包括切换装置,其用以接收所述选择值且选择性地将数据从所述光栅化引擎或所述碎片着色器传递到所述深度引擎。

10. 根据权利要求 1 所述的设备,其中所述设备是移动电话。

11. 一种用于处理图形图像的设备,其包括:

布置在管线中用于渲染由包括 z 值的像素组成的图形图像的多个装置;

其中,所述多个装置至少包括碎片着色器装置和深度测试装置;

其中,所述深度测试装置用于响应第一选择值在所述碎片着色器装置之前处理像素,并且

其中,在所述碎片着色器装置之前处理像素的所述深度测试装置也用于响应于第二选择值在所述碎片着色器装置之后处理像素。

12. 根据权利要求 11 所述的设备,其中所述多个装置包括光栅化引擎。

13. 一种用于处理图形图像的方法,其包括:

使用若干布置在管线中的图形处理模块来渲染由包括 z 值的像素组成的图形图像,其中,所述图形处理模块至少包括碎片着色器和深度引擎;

其中,所述深度引擎用于响应于第一选择值在所述碎片着色器之前处理像素;并且

其中,在所述碎片着色器之前处理像素的所述深度引擎也用于响应于第二选择值在所述碎片着色器之后处理像素。

14. 根据权利要求 13 所述的方法,其进一步包括对每个像素执行模板测试,以确定是否丢弃所述像素,所述模板测试包括将每个像素的所存储的模板值与参考值进行比较。

15. 根据权利要求 13 所述的方法,其进一步包括:

接收阿尔法测试结果和碎片着色器测试结果中的至少一者;

对每个像素执行模板测试;以及

确定是否显示所述像素。

16. 根据权利要求 13 所述的方法,其进一步包括对每个像素执行深度测试,以确定是否丢弃所述像素,其中所述深度测试包括将每个像素的当前 z 值与缓冲器中所存储的对应 z 值进行比较。

17. 根据权利要求 13 所述的方法,其进一步包括:

接收阿尔法测试结果和碎片着色器测试结果中的至少一者;

对每个像素执行深度测试,其中所述深度测试包括将每个像素的当前 z 值与缓冲器中所存储的对应 z 值进行比较;以及

基于所述深度测试,确定是否显示所述像素。

18. 根据权利要求 13 所述的方法,其中所述模块还包括命令引擎、三角形位置和 z 设置单元、光栅化引擎、属性设置引擎、像素插入引擎和纹理引擎中的至少一者。

19. 根据权利要求 13 所述的方法,其中所述图形处理模块包括光栅化引擎。

20. 根据权利要求 13 所述的方法,其中所述碎片着色器经配置以执行修改 z 值和丢弃像素中的至少一者。

具有深度引擎的动态复位的图形系统

技术领域

[0001] 本发明大体上涉及一种图形系统,且更具体地说,涉及一种具有深度引擎的动态复位的图形系统。

背景技术

[0002] 图形系统可渲染用于例如视频游戏、图形、计算机辅助设计 (CAD)、模拟和可视化工具、成像等各种应用的 2 维 (2-D) 和 3 维 (3-D) 图像。可用表面来模拟 3-D 图像。可用多边形来近似表示每个表面,所述多边形通常是三角形。用于表示 3-D 图像的三角形的数目可视表面的复杂性和图像的所需分辨率而定。三角形的数目可以相当大,例如数百万个三角形。每个三角形由三个顶点界定。每个顶点可与例如空间坐标、色彩值和纹理坐标的各种属性相关联。每个属性可具有三个或四个分量。举例来说,空间坐标通常由水平 (x)、垂直 (y) 和深度 (z) 坐标给出。色彩值通常由红色、绿色和蓝色 (r、g、b) 值给出。纹理坐标通常由水平和垂直坐标 (u 和 v) 给出。

[0003] 图形系统中的图形处理器可执行各种图形操作以渲染 2-D 或 3-D 图像。所述图像可由许多三角形组成,且每个三角形由图片元素 (即,像素) 组成。所述图形处理器通过确定每个三角形内的每个像素的分量值来渲染所述三角形。图形操作可包含光栅化、纹理映射、着色等。

发明内容

[0004] 图形系统可包含图形处理器,其具有处理单元,所述处理单元执行各种图形操作以渲染图形图像。

[0005] 一个方面涉及一种设备,所述设备包括:多个单元,其经配置以处理图形图像;以及深度引擎,其经配置以接收和处理基于选择值而从两个单元中的一者选择的数据。

[0006] 另一方面涉及一种机器可读存储媒体,其存储一组指令,包括:使用若干图形处理模块来处理图形图像;以及基于选择值而选择性地将数据输入从两个单元中的一者切换到深度引擎。

[0007] 另一方面涉及一种设备,所述设备包括:多个用于处理图形图像的装置;以及用于接收和处理基于选择值而从两个单元中的一者选择的数据的深度测试装置。

[0008] 另一方面涉及一种方法,所述方法包括:使用若干图形处理模块来处理图形图像;接收选择值;以及基于所述选择值而选择性地将数据输入从两个单元中的一者切换到深度引擎。

附图说明

[0009] 图 1 说明无线通信装置。

[0010] 图 2 说明图 1 的无线装置内的图形处理器的组件。

[0011] 图 3 说明具有两个深度引擎的图形处理器的另一配置。

[0012] 图 4 说明具有深度引擎的动态复位的图形处理器的另一配置。

具体实施方式

[0013] 图 1 说明无线通信装置 100，其可在无线通信系统中使用。装置 100 可以是蜂窝式电话、终端、手机、个人数字助理 (PDA)、膝上型计算机、视频游戏单元或某一其它装置。装置 100 可使用码分多址 (CDMA)、时分多址，例如全球移动通信系统 (GSM) 或某一其它无线通信标准。

[0014] 装置 100 可经由接收路径和传输路径提供双向通信。在接收路径上，一个或一个以上基站所传输的信号可由天线 112 接收，且被提供给接收器 (RCVR) 114。接收器 114 调节和数字化接收到的信号，且向数字部分 120 提供样本以供进一步处理。在传输路径上，传输器 (TMTR) 116 接收待从数字部分 120 传输的数据，处理并调节所述数据，并产生经调制的信号，其经由天线 112 传输到一个或一个以上基站。

[0015] 可用一个或一个以上数字信号处理器 (DSP)、微处理器、精简指令集计算机 (RISC) 等来实施数字部分 120。数字部分 120 还可制造在一个或一个以上专用集成电路 (ASIC) 或某一其它类型的集成电路 (IC) 上。

[0016] 数字部分 120 可包含各种处理和接口单元，例如调制解调器处理器 122、视频处理器 124、应用程序处理器 126、显示处理器 128、控制器 / 处理器 130、图形处理器 140 和外部总线接口 (EBI) 160。

[0017] 调制解调器处理器 122 执行用于数据传输和接收的处理，例如编码、调制、解调和解码。视频处理器 124 可对视频应用（例如摄像放像机 (camcorder)、视频重放和视频会议）的视频内容（例如，静止图像、移动视频和移动文本）执行处理。应用程序处理器 126 针对例如多向呼叫、web 浏览、媒体播放器和用户接口的各种应用执行处理。显示处理器 128 可执行处理以促进视频、图形和文本在显示单元 180 上的显示。控制器 / 处理器 130 可指导数字部分 120 内的各种处理和接口单元的操作。

[0018] 高速缓冲存储器系统 150 可存储用于图形处理器 140 的数据和 / 或指令。EBI 160 促进数据在数字部分 120（例如，高速缓冲存储器）与主存储器 170 之间的转移。

[0019] 图形处理器 140 可针对图形应用而执行处理，且可如本文所描述那样实施。一般来说，图形处理器 140 可包含用于任何一组图形操作的任何数目的处理单元或模块。图形处理器 140 及其组件（下文以图 2 到图 4 描述）可在各种硬件单元中实施，所述硬件单元例如 ASIC、数字信号处理装置 (DSPD)、可编程逻辑装置 (PLD)、现场可编程门阵列 (FPGA)、处理器、控制器、微控制器、微处理器和其它电子单元。

[0020] 图形处理器 140 的某些部分可在固件和 / 或软件中实施。举例来说，可用执行本文所描述的功能的固件和 / 或软件模块（例如，程序、函数等等）来实施控制单元。固件和 / 或软件代码可存储在存储器（例如，图 1 中的存储器 170）中，且由处理器（例如，处理器 130）执行。存储器可在处理器内或在处理器外部实施。

[0021] 图形处理器 140 可实施软件接口，例如开放式图形库（开放式 GL）、直接 3D 等。在公开可获得的日期为 2004 年 10 月 22 日的题为“开放式 GL® 图形系统：说明书 (The OpenGL® Graphics System :A Specification)”版本 2.0 中描述开放式 GL。

[0022] 图 2 说明图 1 的无线装置 100 内的图形处理器 140 的一种配置 140A 的一些组件

或处理单元。图 2 可表示 GPU(图形处理单元)的前部。每个处理单元可以是以专用硬件、处理器或两者的组合实施的引擎。举例来说,可用专用硬件来实施图 2 中所示的引擎,而可用可编程中央处理单元 (CPU) 或内建处理器来实施碎片着色器 214。

[0023] 在其它配置中,可视所需的优化而定以各种次序来布置处理单元 200 到 216。举例来说,为了节省功率,可能希望较早在管线中执行模板和深度测试,使得不可见的像素较早被丢弃,如图 2 中所示。作为另一实例,模板和深度引擎 206 可位于纹理映射引擎 212 之后,如图 3 中所示。

[0024] 在图 2 中,各种处理单元 200 到 216 布置在管线中,以渲染 2-D 和 3D 图像。代替图 2 中所示的单元或除图 2 中所示的单元之外,图形处理器 140A 的其它配置可包含其它单元。

[0025] 命令引擎 200 可接收并解码传入的指定待执行的图形操作的渲染命令或指令。三角形位置和 z 设置引擎 202 可计算用于随后的光栅化过程的必要参数。举例来说,三角形位置和 z 设置引擎 202 可计算用于每个三角形的三条边的线性等式的系数、用于深度 (z) 斜率的系数等。三角形位置和 z 设置引擎 202 可被称为图元设置,其进行视口变换和图元组合、对剪切窗口的图元拒绝以及背面剔除 (backface culling)。

[0026] 光栅化引擎 204(或扫描转换器)可将每个三角形或每条线分解成像素,并针对每个像素产生屏幕坐标。

[0027] 深度引擎 206 可对每个像素执行模板测试,以确定是否应显示或丢弃像素。模板缓冲器可存储正被渲染的图像中每个像素位置的当前模板值。深度引擎 206 可将每个像素的所有存储的模板值与参考值进行比较,且基于所述比较而保留或丢弃所述像素(例如,产生通过或失败旗标)。

[0028] 如果适用的话,深度引擎 206 还可对每个像素执行深度测试(也称为 z 测试),以确定是否应显示或丢弃所述像素。z 缓冲器存储正被渲染的图像中的每个像素位置的当前 z 值。深度引擎 206 可将每个像素的 z 值(当前 z 值)与 z 缓冲器中的对应 z 值(所存储的 z 值)进行比较,基于所述比较而产生通过或失败旗标,显示所述像素,且更新 z 缓冲器以及可能模板缓冲器(如果当前 z 值比所存储的 z 值更靠近 / 更近的话)。如果当前 z 值比所存储的 z 值更远,那么深度引擎 206 可丢弃所述像素。此早期深度 / 模板测试和操作可拒绝可能的不可见像素 / 图元。

[0029] 属性设置引擎 208 可计算用于像素属性的随后插入的参数。举例来说,属性设置引擎 208 可计算用于属性插入的线性等式的系数。像素插入引擎 210 可基于像素的屏幕坐标和来自属性设置引擎 208 的使用信息来计算用于每个三角形内的每个像素的属性分量值。属性设置引擎 208 和像素插入引擎 210 可组合在属性内插器中,以在每一可见图元的像素上进行内插。

[0030] 纹理映射引擎(或纹理引擎)212 可执行纹理映射(如果启用的话),以将纹理应用于每个三角形。纹理图像可存储在纹理缓冲器中。每个三角形的三个顶点可与纹理图像中的三个 ((u, v) 坐标相关联,且三角形的每个像素于是可与纹理图像中的特定纹理坐标相关联。可通过用每个像素的纹理坐标所指示的位置处的纹理图像的颜色修改所述像素的颜色来实现纹理化。

[0031] 每个像素与例如颜色、深度、纹理等信息相关联。“碎片”是像素及其相关联的信

息。碎片着色器 214 可将包括指令序列的软件程序应用于每个碎片。碎片着色器 214 可修改 z 值。碎片着色器 214 可产生对是否丢弃像素的测试，并将测试结果发送到深度引擎 206。碎片着色器 214 还可将纹理请求发送到纹理映射引擎 212。

[0032] 碎片引擎 216 可完成最终像素渲染，且对每个碎片执行例如阿尔法测试（如果启用的话）、雾化融合、阿尔法融合、逻辑运算和抖动操作等功能，且将结果提供给色彩缓冲器。如果启用阿尔法测试，那么碎片引擎 216 可将阿尔法测试的结果发送给深度引擎 206，其可确定是否显示像素。

[0033] 如在图 2 中那样在早期阶段执行深度测试可节约功率和带宽。图形处理器 140A 不需要浪费计算功率和存储器带宽来对那些不可见像素执行属性设置、像素插入、纹理拾取和应用着色器程序。

[0034] 然而，一些着色器程序修改深度值。图 3 说明在碎片着色器 214 之后执行深度测试 300 且停用早期深度引擎 206 的图形处理器 140B。在管线中具有两个完全相同的深度引擎 206, 300 在设计中构成了冗余性，这对功率和微芯片面积不利。

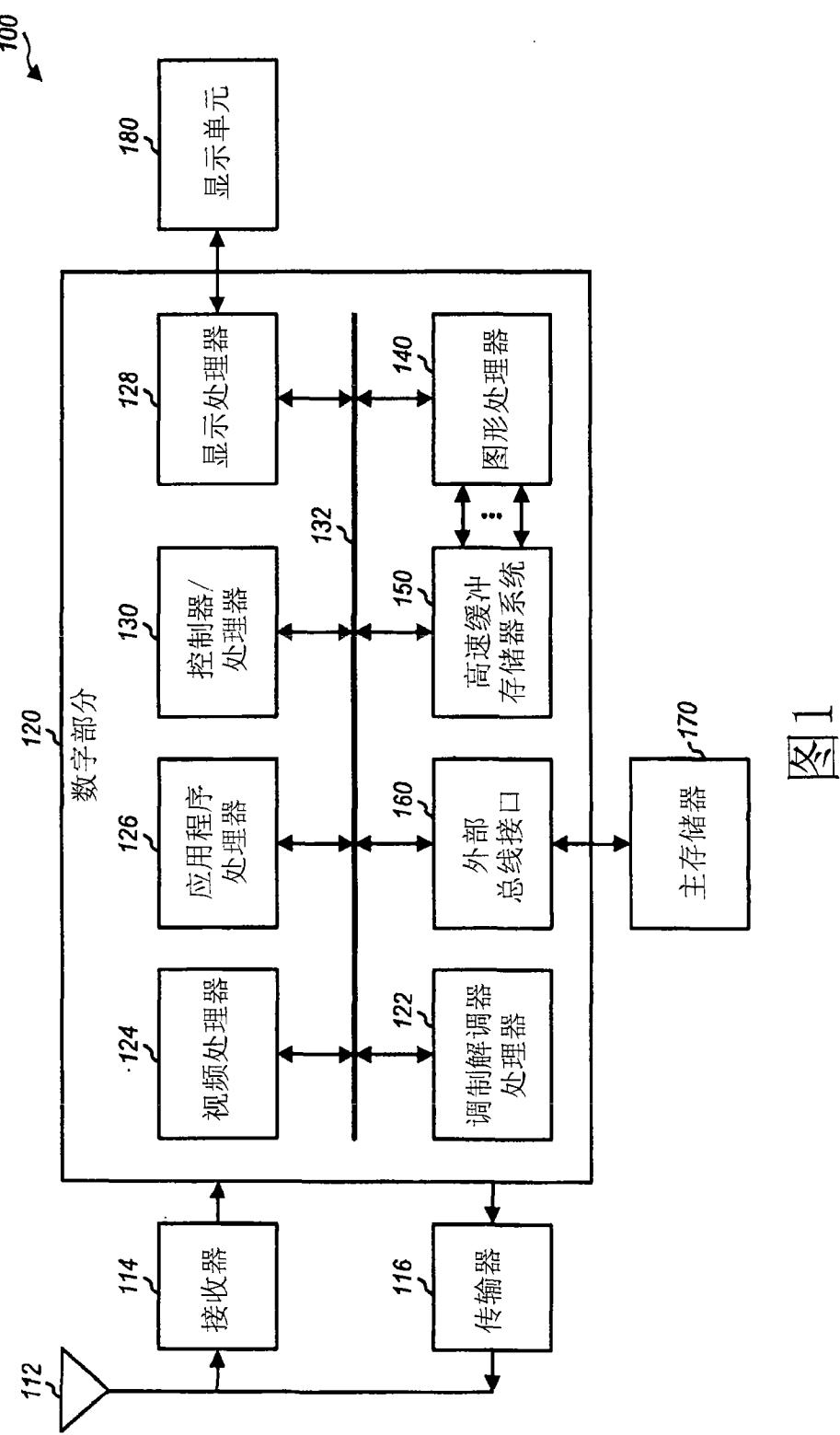
[0035] 图 4 说明通过设计具有一个深度引擎 400 的图形处理器 140C 而实现的对此问题的解决方案，所述深度引擎 400 可基于图形应用而动态地切换或复位到早期 Z 测试位置或后着色器。图形应用可进行早期深度 (z) 测试，或在着色器 z 值修改之后进行后期深度测试。图形处理器 140C 中的软件或数字部分 120 可事先知道着色器程序。

[0036] 图 4 中的“早期 z”输入可以是一位二进制值 (1 或 0)，以指示早期 z 或非早期 z。如果选择“早期 z”，那么第一多路复用器 402 将数据从光栅化引擎 204 传递到深度引擎 400，且第二多路复用器 404 将数据从深度引擎 400 传递到属性设置引擎 208。图 4 中的多路复用器 402、404 和 406 可由例如开关等其它组件来实施。

[0037] 如果不选择“早期 z”，那么第二多路复用器 404 将数据从光栅化引擎 204 传递到属性设置引擎 208，且第一多路复用器 402 将数据从碎片着色器 214 传递到深度引擎 400。第三多路复用器 406 可将数据从深度引擎 400 传递到另一组件，例如碎片引擎 216。

[0038] 图 4 中的图形处理器 140C 具有支持早期 Z 和经着色器修改的 Z 情况的灵活性。与图 3 相比，图形处理器 140C 不需要建立两个完全相同的深度引擎。

[0039] 本文所描述的图形系统可用于无线通信、计算、联网、个人电子装置等。所属领域的技术人员将容易明白对上文所描述的实施例的各种修改，且在不脱离本发明的精神或范围的情况下，本文所定义的一般原理可应用于其它实施例。因此，本发明不希望限于本文所展示的实施例，而是应被赋予与本文所揭示的原理和新颖特征一致的最宽范围。



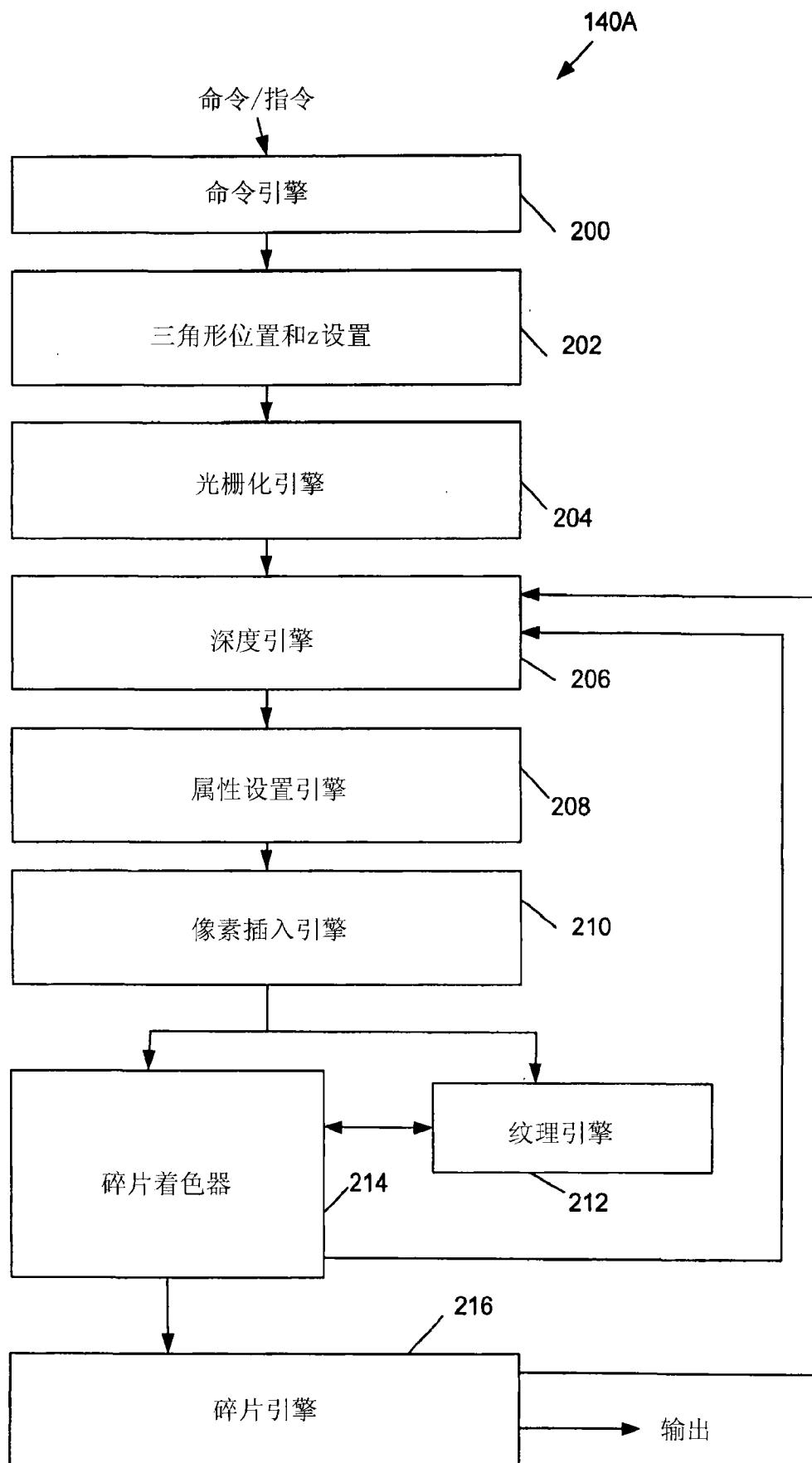


图 2

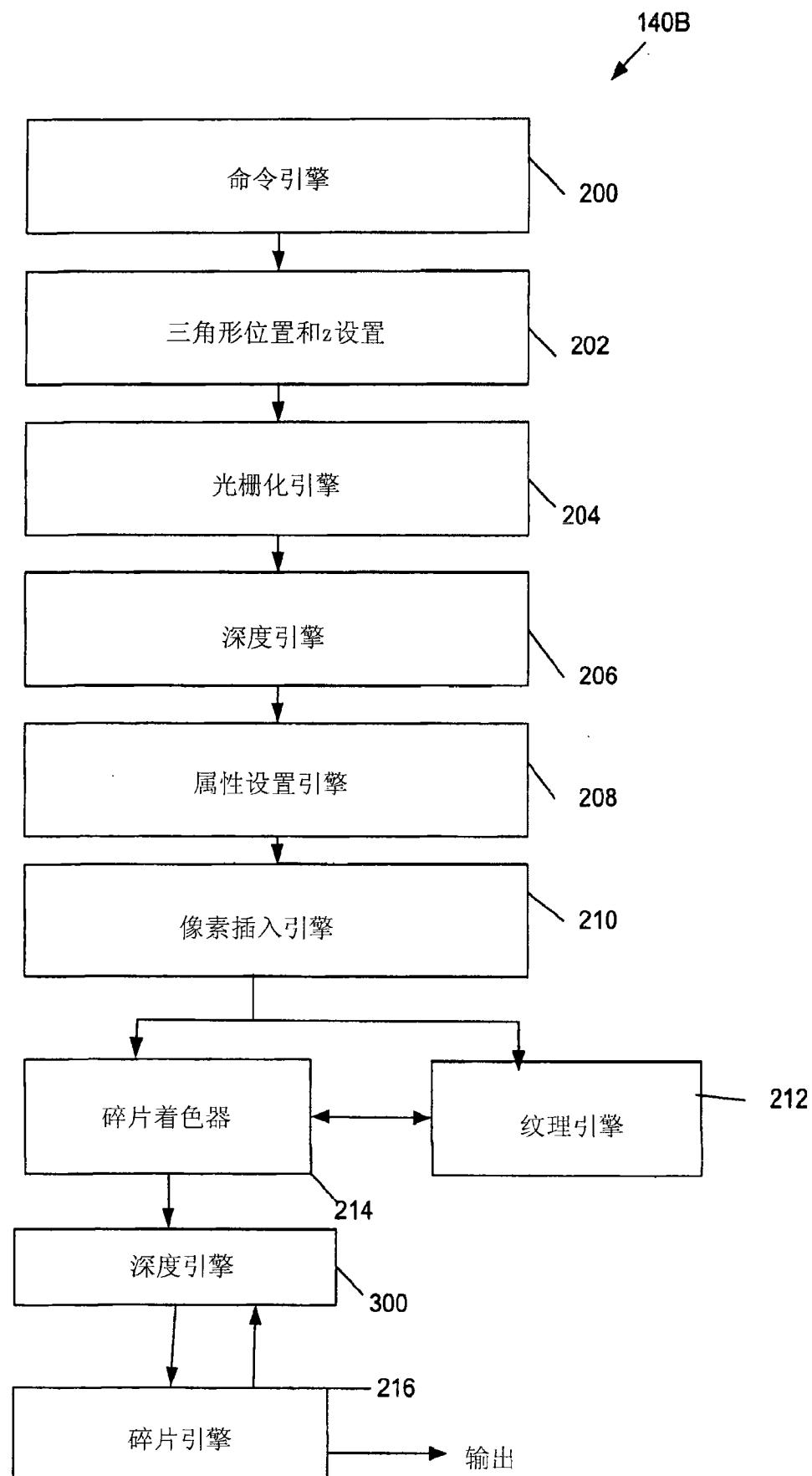


图 3

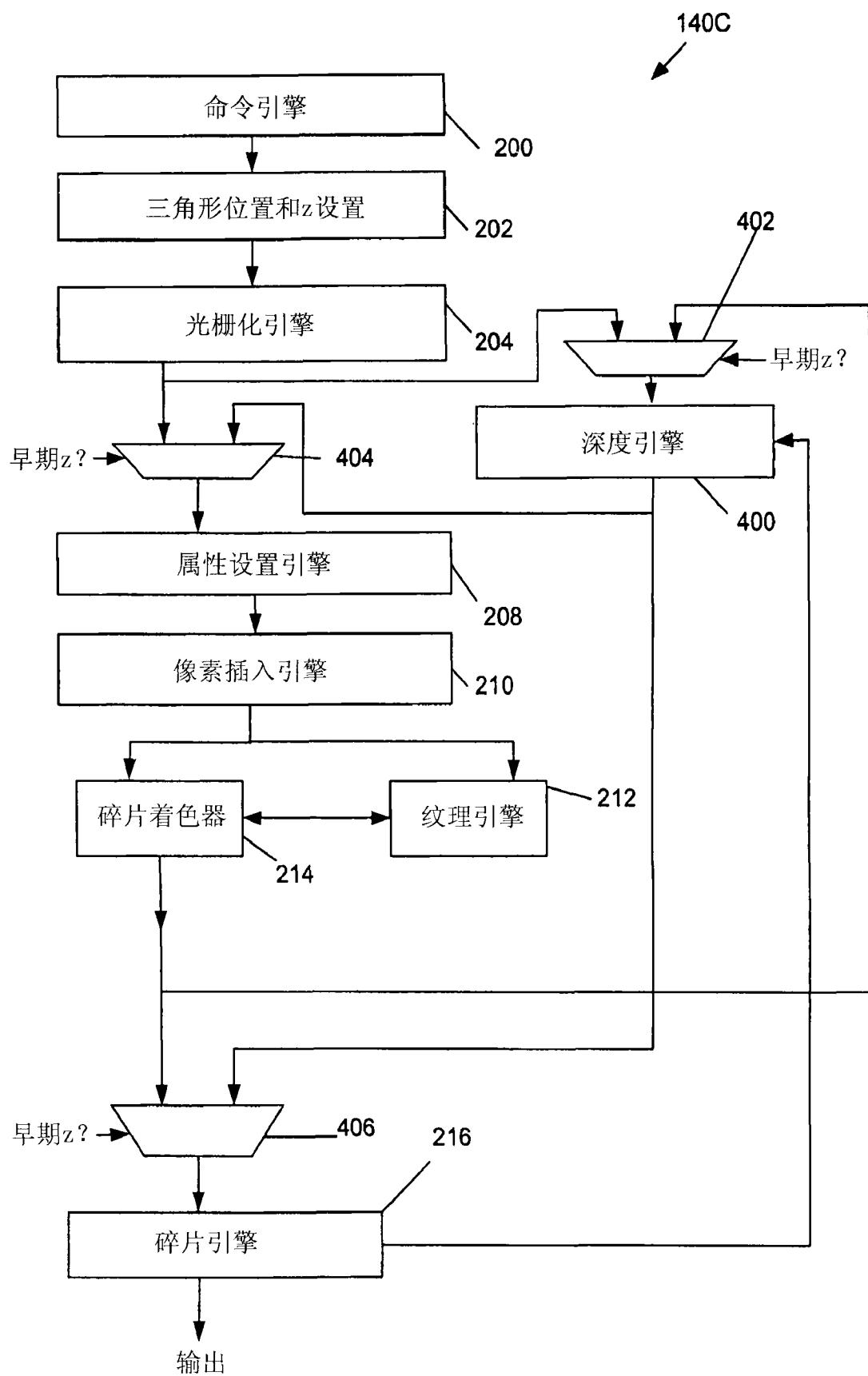


图 4