

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成23年7月21日(2011.7.21)

【公開番号】特開2008-52258(P2008-52258A)

【公開日】平成20年3月6日(2008.3.6)

【年通号数】公開・登録公報2008-009

【出願番号】特願2007-179002(P2007-179002)

【国際特許分類】

G 02 F 1/1345 (2006.01)

G 02 F 1/1368 (2006.01)

【F I】

G 02 F 1/1345

G 02 F 1/1368

【手続補正書】

【提出日】平成22年7月13日(2010.7.13)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

表示領域を有する第1基板と、前記第1基板と対面する第2基板と、前記第1基板と前記第2基板の間に位置する液晶層とを含む液晶表示装置において、

前記第1基板は、

前記表示領域内に位置するゲート線と、

前記表示領域の外部に位置するゲートパッドと、

前記ゲート線と前記ゲートパッドとを電気的に接続し、前記ゲート線より抵抗の高い物質で形成される抵抗部とを含むことを特徴とする液晶表示装置。

【請求項2】

前記第1基板は、

前記ゲート線に接続されている薄膜トランジスタと、

前記薄膜トランジスタに電気的に接続されている画素電極と、

をさらに含むことを特徴とする請求項1に記載の液晶表示装置。

【請求項3】

前記抵抗部は前記画素電極と同一の材質で形成されていることを特徴とする請求項1または2に記載の液晶表示装置。

【請求項4】

前記抵抗部はITO(indium tin oxide)またはIZO(indium zinc oxide)を含むことを特徴とする請求項1から3のいずれかに記載の液晶表示装置。

【請求項5】

接続する前記ゲート線と前記ゲートパッドとの距離が長いほど前記抵抗部の抵抗値が小さく形成されることを特徴とする請求項1から4のいずれかに記載の液晶表示装置。

【請求項6】

前記ゲートパッドと前記抵抗部との間に位置するファン・アウト部をさらに含むことを特徴とする請求項1から5のいずれかに記載の液晶表示装置。

【請求項7】

前記ゲート線、前記ゲートパッドおよび前記ファン・アウト部は同一層で形成されることを特徴とする請求項6に記載の液晶表示装置。

【請求項8】

前記第1基板は、

前記抵抗部の外郭に位置し前記ゲートパッドと前記ゲートファンアウト部を含むゲート外郭部を横切る静電バーと、

前記ゲート外郭部および前記静電バーと電気的に接続されている静電ダイオードと、

をさらに含むことを特徴とする請求項7に記載の液晶表示装置。

【請求項9】

前記第1基板は、

前記表示領域内に位置し前記ゲート線と平行して延長されている保持電極線と、

前記表示領域の外部に位置し前記ゲート外郭部を横切り、前記保持電極線に共通電圧を供給する共通電圧線と、をさらに含み、

前記静電バーは前記共通電圧線を含むことを特徴とする請求項8に記載の液晶表示装置。

【請求項10】

前記静電ダイオードは、

前記ゲート外郭部を制御端および入力端とし前記静電バーを出力端とする第1静電ダイオードと、

前記ゲート外郭部を出力端とし前記静電バーを制御端および入力端とする第2静電ダイオードと、

を含むことを特徴とする請求項8または9に記載の液晶表示装置。

【請求項11】

前記ファン・アウト部上に形成されており、前記第1基板と前記第2基板とを結合させるシーラントをさらに含むことを特徴とする請求項7から10のいずれかに記載の液晶表示装置。

【請求項12】

前記ゲートパッドと前記抵抗部との間に位置するファン・アウト部をさらに含むことを特徴とする請求項1から11のいずれかに記載の液晶表示装置。

【請求項13】

前記ゲートパッド、前記ファン・アウト部および前記抵抗部は同一層で形成されていることを特徴とする請求項12に記載の液晶表示装置。

【請求項14】

前記抵抗部の少なくとも一部はジグザグに形成されていることを特徴とする請求項1から13のいずれかに記載の液晶表示装置。

【請求項15】

前記液晶層はVA(vertical alignment)モードであることを特徴とする請求項1から14のいずれかに記載の液晶表示装置。

【請求項16】

画素電極は画素電極切開パターンが形成されており、

前記第2基板は共通電極切開パターンが形成されている共通電極を含むことを特徴とする請求項15に記載の液晶表示装置。

【請求項17】

前記画素電極は互いに分離されている第1画素電極および第2画素電極を含み、前記第1画素電極と前記第2画素電極には互いに異なる画素電圧が印加されることを特徴とする請求項16に記載の液晶表示装置。

【請求項18】

前記薄膜トランジスタはドレイン電極を含み、

前記ドレイン電極は、前記第1画素電極に直接にデータ電圧を印加する第1ドレイン電極と、前記第2画素電極と結合容量を形成する第2画素電極とを含むことを特徴とする、

請求項 1 7 に記載の液晶表示装置。

【請求項 1 9】

前記薄膜トランジスタは、前記第 1 画素電極に接続されている第 1 薄膜トランジスタと、前記第 2 画素電極に接続されている第 2 薄膜トランジスタとを含むことを特徴とする請求項 1 7 に記載の液晶表示装置。

【請求項 2 0】

前記抵抗部の総抵抗は前記ゲート線の総抵抗の 10% ~ 50% であることを特徴とする請求項 1 から 1 9 のいずれかに記載の液晶表示装置。

【請求項 2 1】

前記ゲート線のゲート信号のゲート遅延変化は 100% 内で行われることを特徴とする請求項 1 から 2 0 のいずれかに記載の液晶表示装置。

【請求項 2 2】

表示領域を有する第 1 基板と、前記第 1 基板と対面する第 2 基板と、前記第 1 基板と前記第 2 基板の間に位置する液晶層とを含む液晶表示装置において、

前記第 1 基板は、

前記表示領域内に位置するゲート線と、

前記表示領域の外部に位置するゲートパッドと、

前記ゲート線と前記ゲートパッドを電気的に接続し、前記ゲート線より抵抗の高い物質で形成される抵抗部と、

前記ゲート線に接続されている薄膜トランジスタと、

前記薄膜トランジスタに電気的に接続されており前記抵抗部と同一の材質で形成されている画素電極とを含み、

前記液晶層は VA モードであることを特徴とする液晶表示装置。

【請求項 2 3】

表示領域と非表示領域を有する絶縁基板、

前記表示領域内に位置するゲート線と、

前記表示領域の外部に位置するゲートパッドと、

前記ゲート線と前記ゲートパッドを電気的に接続し、前記ゲート線より抵抗の高い物質で形成される抵抗部と、

前記ゲート線に接続されている薄膜トランジスタと、

前記薄膜トランジスタに電気的に接続されており前記抵抗部と同一の材質で形成されている画素電極とを含むことを特徴とする薄膜トランジスタアレイ基板。