

(19)



SUOMI - FINLAND

(FI)

PATENTTI- JA REKISTERIHALLITUS

PATENT- OCH REGISTERSTYRELSEN

FINNISH PATENT AND REGISTRATION OFFICE

(10) FI 830538 A7

**(12) JULKISEKSI TULLUT PATENTTIHAKEMUS
PATENTANSÖKAN SOM BLIVIT OFFENTLIG
PATENT APPLICATION MADE AVAILABLE TO THE
PUBLIC**

(21) Patentihakemus - Patentansökan - Patent application **830538**

(51) Kansainvälinen patenttiluokitus - Internationell patentklassifikation -
International patent classification
G06F 3/00

(22) Tekemispäivä - Ingivningsdag - Filing date **17.02.1983**

(23) Saapumispäivä - Ankomstdag - Reception date **17.02.1983**

(41) Tullut julkiseksi - Blivit offentlig - Available to the public **25.08.1983**

(43) Julkaisupäivä - Publiceringsdag - Publication date **12.06.2019**

(32) (33) (31) Etuoikeus - Prioritet - Priority

24.02.1982 US 351718

(71) Hakija - Sökande - Applicant

1 • Digital Equipment Corporation, 111 Powdermill Road Maynard, Mass., USA, AMERIKAN YHDYSVALLAT, (US)

(72) Keksijä - Uppfinnare - Inventor

1 • Caprio, A. Ronald, USA, AMERIKAN YHDYSVALLAT, (US)

2 • Cyr, John P., USA, AMERIKAN YHDYSVALLAT, (US)

3 • Geaghan, Bernard, USA, AMERIKAN YHDYSVALLAT, (US)

4 • Kotschenreuther, Paul C., USA, AMERIKAN YHDYSVALLAT, (US)

5 • Schanin, David J., USA, AMERIKAN YHDYSVALLAT, (US)

6 • Salett, Ronald M., USA, AMERIKAN YHDYSVALLAT, (US)

(74) Asiamies - Ombud - Agent

Berggren Oy Ab, Antinkatu 3 C, 00100 Helsinki

(54) Keksinnön nimitys - Uppfinningens benämning - Title of the invention

Vaihdettava liitäntäpiiri tietojenkäsittelyjärjestelmiä varten.

Utbytbar anpassningskrets för databehandlingssystem.

Vaihdettava liitântäpiirijärjestely tietojenkäsittelyjärjestelmää varten

Esillä oleva keksintö toteuttaa ajatuksen, jonka mukaan tietokonejärjestelmien käyttäjien (etenkin pienten tietokonejärjestelmien, joiden käyttäjillä ei todennäköisesti ole vakinaisia asiantuntevia tietokoneohjelmoijia) tulisi voida kokoonpanna tai räätälöidä järjestelmä yksilöllisiä tarpeita tai toivomuksia vastaavaksi lisäämällä tai poistamalla järjestelmän oheislaitteita, kuten videonäyttölaitteita, kalvolevymuistilaitteita, kovalevymuistilaitteita, kirjoittimia, tiedonsiirtotoimintoja, nauha-asemia, puhelimenkäyttöjärjestelmiä ja vastaavia ilman tiettyjä rajoituksia ja huolehtimisia. Eräissä tunnetuissa järjestelmissä käyttäjän huolena on esimerkiksi ollut, että mikäli käyttäjä ei aseta fysikaalista piiriä tai oikeaa piirilevyä järjestelmärungon oikeaan kytkentäpaikkaan, oheislaitte (joka oletetaan kytketyksi) ei toimi oikein ja jopa koko järjestelmä saattaa toimia virheellisesti.

Moduulien lisääminen tietojenkäsittelyjärjestelmän muistikapasiteetin laajentamiseksi tai modulaaristen oheislaitteiden lisääminen tietojenkäsittelyjärjestelmään toimintojen lisäämiseksi ovat tietokonealalla hyvin tunnettuja periaatteita. Tällaisen "modulaarisen" laajentamisen tai poistamisen sallivat järjestelmät ovat tähän asti edellyttäneet, että järjestelmässä on ollut eräitä laitteisto-(piiri-)ominaisuuksia, jotka mahdollistavat moduulien (ts. liitântäpiirien ja oheislaitteiden) lisäämisen. Esimerkiksi tunnettujen järjestelmien ensimmäisenä ominaisuutena jokaisessa liitântäpiirilevyssä on siihen osana kuuluvat dekodauspiirit, niin että pääjärjestelmän halutessa kommunikoida modulaarisen laitteen kanssa liitântäpiirin osoitus voi tapahtua ottamatta huomioon sen fysikaalista sijaintipaikkaa näitä liitântäpiirejä (kortteja) kannattavien pidinelinten joukossa. Nämä dekododeripiirit on tunnetussa tekniikassa toteutettu siten, että kullekin tietyn tyyppiselle modulaariselle lait-

teelle (esim. kalvoväylälaitteelle) on annettu standardimuotoinen osoitepiiri ja jos standardiosoitteen muuttaminen on ollut tarpeen osoitetekooderipiiriin on lisätty hyppylankoja tai tehty kiertoliitosmuutoksia "osoitteen muutosta" varten. Kolmanneksi vaikka tämän tyyppiset järjestelmät sallivat tietyn määrän vaihdettavuutta (koska jokainen liitännäpiiri voidaan valita osoitteella), järjestelmät ovat normaalisti edellyttäneet liitännäpiirikorttien asettamista tietyllä tavalla määrättyyn paikkajärjestykseen aktiivisten liitännäpiirien ryhmän sisäisen prioriteetin määrävän menetelmän toteuttamiseksi.

Kytkenä, jolla aikaansaadaan "järjestyksen mukaisten" paikkojen peräkkäinen kysely, on tunnetussa tekniikassa käytetty jotakin ketjukytkenämuotoa. Nämä kytkenämuodot edellyttävät, että aktiivisten liitännäpiirikorttien välissä ei ole tyhjiä tai vapaita paikkoja ja tämä muodostaa erään rajoituksen, joka on ollut tunnettujen piirien haittana. Lisäksi mahdollisten lisättävien modulaaristen oheislaitteiden lukumäärän kasvaessa I/O-laitteiden osoitteiden tarvitsema muistitila on itsessään kasvanut. Lisäksi koska tunnetussa tekniikassa vianmääritysrutiinien käskyt on tallennettu pääjärjestelmän muistilaitteeseen, liitännäpiirien (ja itse ohjauslaitteiden) vianmääritysrutiinien tallentamiseen tarvittava muistitilamäärä on kasvanut, kun mahdollisten valinnaisesti lisättävien modulaaristen laitteiden lukumäärä on kasvanut. Edellä selitetty muistitilan kasvanut käyttö pienentää luonnollisesti sitä muistitilan määrää, joka on käytettävissä ongelmia ratkaiseviin ohjelmiin liittyviin käyttötarkoituksiin. Tämä muistin supistuminen on korvattu lisäkustannuksia aiheuttaen muistikapasiteettia kasvattamalla.

Esillä olevan keksinnön avulla: vältetään tarve osoitetekooderipiirien sisällyttämisestä jokaiseen liitännäpiirikorttiin, vältetään liitännäpiirikorttien "asettaminen järjestykseen" tiettyihin paikkoihin prioriteetinmääräysjärjestelyn huomioonottamista varten, mahdollistetaan tyhjien

paikkojen esiintyminen aktiivisten liitäntäpiirikorttien välillä, vältetään tarve käyttää muistin osoiteavaruutta valinnaisten oheislaitteiden kasvaneiden lukumäärien osoitteiden sisällyttämiseksi ja vältetään muistitilan tuhlaus lisääntyneiden vianmäärityskäskyjen tallentamiseen valinnaisten oheislaitteiden lukumäärän kasvaessa.

Esillä olevassa keksinnössä on järjestetty siten, että jokainen liitäntäpiirikortti aikaansaa sitä runkoon asetettaessa signaalin kehittämisen, joka ilmaisee valinnaiskortin läsnäolon siinä tietyssä fysikaalisessa sijaintipaikassa, johon kortti on asetettu. Esillä olevassa keksinnössä on lisäksi järjestetty siten, että jokainen piirikortti kytkeytyy pidinelimessä olevaan sijaintiosoiteliitännapaan, joka puolestaan on kytketty tietojenkäsittelyjärjestelmässä olevaan dekooderipiiriin. Ensimmäisellä mainituista ominaisuuksista saadaan aikaan, että mikäli kyseisessä sijaintipaikassa olevan piirin osoite valitaan ja mikäli kyseinen piiri ei ole paikalla, järjestelmä ei tulkitse yhteyden puuttumista piiriviaksi. Toinen ominaisuus pienentää minkä tahansa piirikorteista osoitukseen tarvittavaa laitteistoa ja vaikuttaa yksinkertaistavasti järjestelmän kokoonpanomääritykseen, joka sallii piirikorttien vaihtamisen. Lisäksi esillä olevan keksinnön mukaan jokaisessa liitäntäkortissa on elimet, parhaana pidetyssä suoritusmuodossa ROM, joilla voidaan kehittää signaalijoukko, joka ilmaisee mikä liitäntäkortti on paikalla, kun liitäntäkortin osoitus suoritetaan sen sijaintiosoitteella. Viimeksimainitun ominaisuuden ansiosta järjestelmä voi muodostaa muistiin kokoonpanotaulukon, jonka avulla järjestelmä voi "etsiä taulukosta" paikan osoitteen tiettyä liitäntäpiirikorttia (ts. tiettyä oheislaitetta) edustavien osoitesignaalien perusteella. Esillä olevassa keksinnössä käytetään lisäksi päätösjärjestelyä, jonka avulla voidaan ratkaista kahden tai useamman liitäntäkortin pyytäessä (niihin liittyvien oheislaitteiden ohjaamana) yhteisen tiedonsiirtotien hallintaa kummalle pyynnön antaneista liitäntäpiireistä hallinta on annettava sen ennakolta määrätyn prioriteetin perusteella.

Esillä olevan keksinnön ominaisuudet ja päämäärät ovat paremmin ymmärrettävissä perehtymällä seuraavaan selitykseen ja piirustuksiin, joissa:

kuvio 1 on koko järjestelmän lohkokaavio;

kuvio 2 on yksityiskohtainen lohkokaavio liitäntäpiirikortista, joka on asennettu tietojenkäsittelyjärjestelmän korttinäköaloihin; ja jossa

kuvio 3 on prioriteettiäpiirin lohkokaavio;

kuvio 4 on lohkokaavioryhmä, joka kuvaa prioriteettitasojen erottelua;

kuvio 4a on taulukko, joka esittää liitäntäpiirikorttien eri prioriteettitasoja;

kuvio 5 on lohkokaavio piiristä, jota käytetään lisäksi prioriteetin ja käyttöpyyntöjen ratkaisemisessa; ja

kuvio 6 on lohkokaavio ohjelmoitavasta prioriteettilaitteesta.

Tarkasteltakoon kuviota 1. Kuviossa 1 on tehonsyöttöpiiri 11, joka on kytketty yksinsuuntaisen tiedonsiirtotien avulla keskusyksikköön CPU 13 ja kaksisuuntaisen tiedonsiirtotien avulla tieto/osoiteväylään 15 (D/A-väylä 15). CPU 13 on kytketty kaksisuuntaisen tiedonsiirtotien avulla tieto/osoiteväylään 15. Lisäksi CPU 13 on kytketty ohjauslogiikkapiiriin 19 kaksisuuntaisella signaalitiellä 17.

Ohjauslogiikkapiiri 19 on kytketty kaksisuuntaisella signaalitiellä D/A-väylään 15 ja kaksisuuntaisella signaalitiellä päätöspiirille 23. Ohjauslogiikkapiiri 19 antaa ohjaussignaaleja, jotka on merkitty C.S., monille kautta koko järjestelmän sijaitseville piirielementeille.

Kuvion 1 oikeanpuoleisessa osassa on esitetty kolme valinnasta liitäntäpiirikorttia 25, 27 ja 29. Liitäntäkorttien 27 ja 29 välinen katkoviiva on piirretty esittämään, että järjestelmässä voi olla joukko muita liitäntäpiirejä. Parhaana pidetyssä suoritusmuodossa tällaisia valinnaisia lii-

täntäpiirikortteja voi olla kuusi. Jokainen valinnaisista liitäntäkorteista 25, 27, 29 on kytketty kaksisuuntaisella signaalitiellä niihin liittyviin tieto-ohjattuihin elimiin 31, 33 ja 35. Tieto-ohjattuina eliminä voi olla oheislaitteita kuten kalvolevyasema, kovalevyasema, videonäyttölaite, puhelimen yhteydessä tai muulla tavoin toimiva tiedonsiirtojärjestely, nauha-asema tai vastaava.

Jokainen valinnainen liitäntäpiirikortti on esitetty kytke-tyksi asianomaisella linjalla 37 valinnaispiirirekisteriin 39. Valinnaispiirirekisteri 39 on esitetty kytketyksi yksisuuntaisella tiedonsiirtotiellä 40 tieto/osoiteväylään 15. Monet tiedonsiirtotiet on esitetty piirustuksissa kahdella viivalla ja tätä on käytetty joko suuren dataliikkeen tai useiden linjojen ilmaisemiseksi. Kuitenkin on selvää, että mikä tahansa piirustuksissa yhtenä viivana esitetty tiedonsiirtotie voi itse asiassa edustaa useita johtimia tai useita ohmisia yhteyksiä yksiköihin, joihin ne on esitetty kytketyiksi.

Jokainen valinnainen liitäntäpiirikortti 25, 27 ja 29 on esitetty kytketyksi kaksisuuntaisella signaalitiellä 65 päätöspiiriin ja yksisuuntaisella virtatiellä (kuten tiellä 59), joka on merkitty P.A. (position adress = sijaintiosoitte), tieto/osoiteväylään 15. Lisäksi jokainen valinnainen liitäntäpiirikortti 25, 27 ja 29 on esitetty kytketyksi kaksisuuntaisella signaalitiellä (61, 62 ja 64) tieto/osoiteväylään 15. Näiden valinnaisista liitäntäpiirikorteista tieto/osoiteväylälle 15 johtavien eri teiden merkitys on ymmärrettävissä paremmin seuraavan selityksen avulla.

Kuvion 1 vasemmassa alaosassa on esitetty näppäimistö 41, joka on kytketty liitäntäpiiriin 42 kautta tieto/osoiteväylään 15 kaksisuuntaisella tiedonsiirtotiellä, ja kuviossa on myös esitetty kirjoitin 43, joka on kytketty liitäntäpiiriin 44 kautta kaksisuuntaisella tiedonsiirtotiellä tieto/osoiteväylään 15. Lisäksi kuviossa on esitetty keskeytysohjainelin 46, joka on kytketty yksisuuntaisella sig-

naalitiellä D/A-väylään 15. Keskeytysohjainpiirin 46 oikealla puolella on RAM-muisti 45, joka on kytketty kaksisuuntaisella tiellä 63 tieto/osoiteväylään 15 ja RAM-muistin 45 oikealla puolella on esitetty ROM-muisti 47, joka on myös kytketty kaksisuuntaisesti tieto/osoiteväylään 15. Kuviossa on vielä esitetty laitedekooderi 49, joka on kytketty yksisuuntaisella tiedonsiirtotiellä D/A-väylään 15, ja sijainti-osoitedekooderi 51, joka on kytketty yksisuuntaisella tiedonsiirtotiellä D/A-väylään 15.

Kun järjestelmän tehonsyöttö alussa kytketään tai asetetaan toimintaan, tehonsyöttöpiirit kehittävät neljäntasoista tasajännitetehoa ja parhaana pidetyssä suoritusmuodossa tehonsyöttöön sisältyy +5 V, -12 V, +12 V ja luonnollisesti 0 V. Tasajännitetehon kehittäminen suoritetaan tavanomaisella tavalla ja se on alan ammattimiehelle tunnettua. Esillä olevassa järjestelmässä kehitetään tehon stabiloitumisen jälkeen ensimmäinen "teho ok"-signaali, joka annetaan keskusyksikölle CPU 13 ja joka saattaa tämän noutamaan käskyn ROM-muistista 47, mikä voi aikaansaada ohjauslogiikkapiirin 19 avulla palautus- tai nollaussignaalin antamisen kaikille järjestelmän yksiköille, jotka on nollattava ja/tai palautettava. Tässä selityksessä on ymmärrettävä, että tietojenkäsittelyjärjestelmästä on jätetty suuri osa esittämättä, koska keksintö ei sisälly tähän osaan, ja jotta selitys saataisiin yksinkertaisemmaksi, suuri osa tietojenkäsittelyjärjestelmästä on jätetty selittämättä yksityiskohtaisesti. Seuraavassa selitettävät vaiheet muodostavat taustan, joka selventää keksintöön liittyvän selityksen ymmärtämistä. Aina kun toiminnan selitys liittyy yleisesti tunnettuihin tietokonepiireihin, tämä on todettu selityksessä. Tässä selitettävän, erikoisesti CPU-yksikköön liittyvän toiminnan yhteydessä on selvää, että CPU 13 voi muodostua mistä tahansa yhdestä tai useammasta CPU-mikropiiristä ja olla ostettavissa useilta integroitujen piirien valmistajilta. Parhaana pidetyssä suoritusmuodossa CPU voi olla julkaisussa "Micro Computers and Memories", julkaisija Digital Equipment Corporation, Copyright 1981, selitetyn tyyppinen. ROM 47 voi

muodostua mistä tahansa kaupallisesti saatavilla olevasta ROM-muistista ja parhaana pidetyssä suoritusmuodossa ROM-muistina 47 on TMS-4764, jota valmistaa Texas Instruments Corporation.

Ohjauslogiikkapiirin 19 täytyy sisältää kellosignaali-generaattori, joka kehittää ensimmäisen jakson aikana osoite-valintasignaalin, tämän jälkeen välijakson, jota seuraa datavalintasignaali ja tämän jälkeen välijakson, minkä jälkeen mainittu kellosignaali-jakso toistuu. Ohjauspiirin tulee voida antaa komento, joka pysäyttää kellogeneraattorin. Lisäksi ohjauspiirin tulee voida antaa ohjaussignaali, kuten luku- ja kirjoitus-signaali, jotka ohjaavat data-signaalien tai osoitesignaalien siirtoa yhteiselle tiedon-siirtotielle tai -tieltä. Tällainen ohjauspiiri voidaan toteuttaa usealla tavalla, jotka ovat tällä hetkellä yleisesti tunnettuja tietojenkäsittelylaitteita, kuten tietokoneita, tunteville ammattimiehille.

Nollaus-toimenpiteen jälkeen tehonsyöttöpiirit kehittävät toisen "teho ok"-signaalin ja tämä signaali syötetään keskusyksikölle CPU 13. Toisen "teho ok"-signaalin mukaisesti CPU 13 noutaa käskyjä muistista ROM 47 ja vianmääritysrutiini kohdistetaan järjestelmän yksiköihin, jotka on esitetty äitilevyllä 53, mikä on rajattu suurilla katkoviivoilla. Vianmääritysrutiinit ovat tietokonealalla yleisesti tunnettuja, joten näitä rutiineja ei käsitellä tässä selityksessä.

Kun järjestelmä on suorittanut loppuun vianmääritysrutiinin eli äitilevyn 53 kriittisten yksiköiden testauksen, ROM-muistista 47 saadut käskyt saattavat ohjauslogiikkapiirin 19 välityksellä keskusyksikön CPU 13 suorittamaan valinnai-piirirekisterin 39 osoituksen ja erikoisesti kyselemään sen nollapaikan, jotta havaittaisiin onko linjalla 55 signaalia. Kun valinnainen liitäntäpiirikortti 25 asetetaan fysikaalisesti pidinelimiin tai paikkaan järjestelmärungon kortteja kannattavassa osassa, tämä sulkee kytkimen, joka

muodostaa signaalin linjalle 55 ilmaisemaan, että kyseisessä nollapaikassa on kortti. Järjestelmä kyselee aluksi rekisterin 39 tämän määrittämiseksi, koska mikäli tätä ei tehtäisi ja järjestelmä siirtyisi suoraan vaiheeseen, jossa liittäntäpiirikortin 25 osoite valitaan jostakin syystä kortin kyselemiseksi, kortin puuttuminen saattaisi antaa järjestelmälle ilmoituksen, että kortin 25 piirit eivät toimi oikein tai pahimmassa tapauksessa se saattaisi aiheuttaa toiminnan keskeytymisen.

Kun järjestelmä on kysellyt rekisterin 39 ja todennut, että linjalla 55 on signaali, järjestelmä lähettää muistista ROM 47 saatujen muiden käskyjen mukaisesti nollapaikan osoitesignaali sijaintiosoittedekooderille 51. Sijaintiosoittedekooderi 51 voi (parhaana pidetyssä suoritusmuodossa) kehittää kuusi erilaista sijaintiosoitteesignaalia P.A. Kuten edellä on mainittu, parhaana pidetyssä suoritusmuodossa on käytettävissä kuusi valinnaispaikkaa ja piirustuksessa on siten esitetty kuusi linjaa ja kuusi mainitunlaista signaalia, joskin muita valintapaikkojen lukumääriä voitaisiin käyttää. Koska sijaintiosoittedekooderille 51 on lähetetty nollapaikkaa vastaavat osoitesignaali, vain nollasijaintiosoitte-
linjalla 57 on signaali ja tämä siirtyy tieto/osoiteväylälle 15 ja sieltä linjaa 59 pitkin valinnaiselle liittäntäpiirikortille 25. Kuten kuvion 2 selityksestä paremmin ilmenee, signaali 59 valmistaa tietyt kortilla 25 olevat logiikkapiirit. Parhaana pidetyssä suoritusmuodossa sama osoitesana, joka antaa osoitesignaali sijaintiosoittedekooderille 51, antaa myös bittejä tai signaaleja liittäntäkortille 25 kaksisuuntaisen virtatien 61 kautta. Parhaana pidetyssä suoritusmuodossa on käytettävissä seitsemän tällaista bittiä, vaikka on selvää, että myös muita lukumääriä voidaan käyttää. Seitsemän bittiä antavat 128 mahdollista osoitetta liittäntäkortille 25 (samoin kuin kaikille muille liittäntäkorteille asianomaisina aikoina). Normaalisti ensimmäisessä toimintavaiheessa mainitut seitsemän bittiä dekodataan liittäntäpiirissä aiheuttamaan sen, että liittäntäkortilla oleva muistilaite lähettää tai kehittää signaali, jotka ilmaise-

vat, mikä liitântäkortti on paikalla. Siten järjestelmän aluksi suorittaman sijaintipaikan osoituksen vaikutuksesta liitântäkortista lähetetään joukko tunnussignaaleja, jotka ilmaisevat, mikä liitântäkortti on paikalla ja siten mikä oheislaite on kytketty tähän määrättyyn paikkaan tai pidin-
elimeen. Järjestelmä käyttää näitä tunnussignaaleja apuna kokoonpanotaulukkoa muistiin kehittäessään. Tämä voidaan tehdä monilla ohjelmistotekniikoilla. Parhaana pidetyssä suoritusmuodossa muistista varataan tietty osa piirikortin sijainnin osoitukseen liittyvän informaation tallentamiseksi. Paikkojen sijaintiosoitteet tallennetaan tähän tiettyyn muistin osaan kokoonpanotaulukon osaksi. Osoiteinformaation, jota käytetään sijaintiosoitteen noutamiseksi kokoonpanotaulukosta, kehittävät osaksi liitântäpiirikortilla sijaitsevista muistista ROM 123 (kuvio 2) saadut signaalit. Täten sovellutusohjelman ollessa toiminnassa, esimerkiksi kalvovelyltä, ja kun ohjelman tarkoituksena on valita liitântäpiiriin 25 liittyvä oheislaite, tunnussignaaleja käytetään osana kokoonpanotaulukon osoitteen muodostuksessa ja sijaintiosoitesignaalit noudetaan tämän mukaisesti taulukosta ja lähetetään dekooderille 51 sijaintiosoitesignaalin P.A. kehittämiseksi paikalle nolla, jossa kortti 25 sijaitsee.

Edellä esitetty ominaisuus on yksi ominaisuuksista, jotka mahdollistavat liitântäkortin helpon vaihtamisen mihin tahansa kuudesta paikasta joihin se voidaan sijoittaa. Koska liitântäpiirikortit kehittävät omat tunnussignaalinensa ja näitä signaaleja käytetään osaltaan muodostettaessa kokoonpanotaulukkoa muistiin, ohjelmaa ei tarvitse muuttaa sen varmistamiseksi, että järjestelmä tietää, että tietty liitântäpiirikortti on tietyssä sijaintipaikassa. Kokoonpanomääritys voi jopa olla transparenttinen tai käyttäjälle tuntematon.

Koska tällaisessa järjestelmässä voi olla mielivaltaisen monta järjestelmän yhteydessä käytettävää liitântäpiiriä ja koska näiden piirien lukumäärä kasvaa sovellutusten tul-

lessa laajemmaksi, tällaiset järjestelmät ovat tähän asti uhranneet suuria osia järjestelmänmuistista (1) I/O-osoitteiden saamiseksi jokaiselle mahdolliselle käytetylle liitännäkortille ja (2) vianmääritysrutiinien tallentamiseen järjestelmän muistiin ajettavaksi kunkin mahdollisen käytettävän liitännäpiirin tapauksessa.

Esillä olevassa keksinnössä vältetään muistin osoiteavaruuden käyttäminen piirikorttien osoitteisiin tekemällä paikat osoitteilla valittaviksi ja muodostamalla kokoonpanotaulukko, joka aikaansaa pelkästään kuuden paikan osoituksen (verrattuna osoiteavaruuden kulutukseen N piirikorttia varten tunnetuissa laitteissa) riippumatta siitä kuinka monta piirikorttia voitaisiin käyttää. Lisäksi esillä olevassa järjestelmässä vältetään vianmääritysrutiinien tallentaminen jokaista mahdollisesti käytettävää piirikorttia varten, siten että jokaiselle piirikortille sijoitetaan muistilaite, johon on tallennettu vianmääritysrutiini tai käskyjoukko kyseisen kortin liitännäpiirien kriittisten elementtien testaamiseksi.

Järjestelmä jatkaa toimintaansa ROM-muistista saaduilla käskyillä jokaisen pidinelimen sijaintipaikan testaamiseksi valinnaispiirirekisterin 39 avulla, jotta havaittaisiin onko paikassa valinnaista korttia ja kussakin paikassa olevan liitännäpiirin tunnussignaalien noutamiseksi jokaisesta valinnaisen kortin sisältävästä paikasta. Kokoonpanomäärityksen suorittamisen jälkeen järjestelmä on valmis suorittamaan kunkin paikan tai pidinelimen sijainnin osoituksen oikein osoitesignaalien perusteella, joiden osat yksilöivät kyseisissä paikoissa olevat piirit.

Tämän jälkeen järjestelmä jatkaa suorittamalla kullakin korteista 25, 27 ja 29 olevat vianmääritysrutiinit. Järjestelmä suorittaa tämän valitsemalla liitännäpiirit niiden osoitteiden avulla ja aikaansaamalla kussakin kortissa olevan ROM-muistin askeltamaan vaihejonon läpi, jotka vuorollaan antavat käskyt takaisin RAM-muistille 45 piirikorttien

kriittisten elementtien testaamiseksi. Tämä voidaan ymmärtää paremmin kuvion 2 käsittelyn yhteydessä.

Eräänä ongelmana, joka saattaa esiintyä liitântäpiirikorttien vaihdettavuuden yhteydessä, on sen määrääminen, mille näistä piireistä tai mille oheislaitteista, joihin ne on kytketty, olisi myönnettävä yhteisen tiedonsiirtotien hallintaa kahden tai useamman liitântäkortin tai oheislaitteen pyytäessä tätä hallintaa. Mikäli liitântäkortit pidettäisiin ennakolta osoitetuissa tai määrättyissä asemissa, tällöin järjestelmä voisi toimia näiden ennalta osoitettujen tai määrättyjen paikkojen perusteella tietäen, että itse paikka edustaa tietynmuotoista prioriteettia. Koska kortteja voidaan vaihtaa keskenään, tiettyjen oheislaitteiden prioriteetit voivat liittyä tai olla liittymättä sijaintipaikkoihin, joissa ne sijaitsivat jollain aikaisemmalla kerralla. Esillä olevassa keksinnössä määrätään siten aluksi korttien joukosta piirikortti, jolla on korkein prioriteetti.

Kortin prioriteetti osoitetaan kaksibittisellä arvolla ja tästä arvosta riippuen kukin piirikortti voidaan estää yhdellä tai useammalla kaikille korteille yhteisellä signaalilla, jonka kehittää yksi tai useampi prioriteetiltaan korkea-arvoisempi piirikortti. Toisin sanoen kortti voi estää prioriteetiltaan alempiarvoisen piirikortin kaikille korteille yhteisellä signaalilla tai signaaleilla. Lisäksi tiedonsiirtotietä 65 pitkin lähetetään yhteisen tiedonsiirtotien hallintapyyntö. Esimerkiksi jos jokin oheislaitte haluaa käyttää muistin suorasaantia, niin että informaatiota voidaan siirtää RAM-muistiin 45 ilman ohjauslogiikkapiirin 19 keskusyksikön CPU 13 alaisena suorittamaa ohjausta, tällöin tällainen muistin käyttöä koskeva pyyntö annetaan tiedonsiirtotielle 65. Päätöspiiri 23 toteaa ensiksi, että pyyntö on tehty, keskeyttää CPU-yksikön toiminnan ohjauslogiikan 19 avulla lähettämällä asianomaiset signaalit tiedonsiirtotietä 67 pitkin ja lähettää samanaikaisesti "pyyntö hyväksytty"-signaalin takaisin tiedonsiirtotietä 65 pitkin pyynnön

tehneelle liitäntäpiirilevyllä. Tämän toiminnan yksityiskohdat voidaan ymmärtää paremmin kuvion 3 selityksen yhteydessä.

Kuviossa 2 on esitetty yksi valinnainen kortti 25, johon on asennettu useita liittimiä tai liittinnapoja 69, jotka on sovitettu yhteensopiviin liittinnapoihin 71. Yhteensopivat liittinnavat 71 on asennettu kortinpitimeen tai pidinelin-kohtiin rungossa, joka on esitetty yhtenäisenä materiaalikappaleena 73.

Kun kortti 25 asetetaan oikein pitimeen 73 ja lukitaan paikalleen, liittinnavat 75 ja 77 kytkeytyvät liittinnapoihin 76 ja 78, niin että virtapiiri sulkeutuu +5 V jännitteestä (sijaitsee todellisuudessa äitilevyllä) vastuksen 140 kautta maapotentiaaliin (sijaitsee myös todellisuudessa äitilevyllä). Tämän mukaisesti linjalle 55 muodostuu maapotentiaalissa oleva kortin paikallaolon ilmaiseva signaali, kun paikassa on kortti. Kortin paikallaolon ilmaiseva signaali linjalla 55 siirretään kuviossa 1 esitetyn mukaisesti valinnaispiirirekisterille 39. On selvää, että vaikka kortin paikallaolon ilmaisevat signaalit on esitetty kuviossa 1 siirrettyiksi suoraan valinnaispiirirekisteriin 39, kuvaustapaa on käytetty esillä olevan järjestelmän tämän ominaisuuden korostamiseksi. Todellisuudessa kortin paikallaolon ilmaisevat linjat kulkevat tieto/osoiteväylän 15 kautta kuten kuviossa 2 on esitetty.

Kuviossa 2 on esitetty kirjoitussignaali WRT, joka johdetaan D/A-väylältä 15 linjaa 81 pitkin. Linjalla 81 on koko ajan joko kirjoitussignaali, joka on alempijännitteinen signaali, tai lukusignaali, joka on ylempijännitteinen signaali. Signaali RD/WRT, kuten se on eräissä kohdin merkitty, voi saattaa muistilaitteen joko lähettämään informaatiota muistista tai hyväksymään informaation kirjoittamisen muistiin riippuen siitä onko esiintyvä signaali luku- vai kirjoitus-signaali.

Tässä yhteydessä on muistettava kuten aikaisemmin mainittiin, että kuviossa 1 esitetyssä ohjauslogiikkapiirissä 19 on siihen sisältyvänä kellosignaali-generaattori, joka antaa kellosignaali kaikille niistä tarvitseville järjestelmän elementeille. Tällainen kellosignaalien kehittäminen on tietokonealalla yleisesti tunnettua. Ohjauslogiikkapiiri 19 ohjaa lisäksi tiedonsiirtoa tieto/osoiteväylälle 15 ja siltä pois sekä eri puolilla järjestelmää oleviin eri elementteihin ja niistä pois muodostamalla asianmukaiset ohjaussignaali asianomaisille ohjattaville puskurilaitteille kuten viitenumeroilla 83-95 osoitetuille puskureille. Linjalla 81 oleva kirjoitussignaali siirretään liittävän 97 ja puskurin 83 kautta muodostamaan luku/kirjoitussignaali logiikkapiirille 99. Logiikkapiiri 99 käsittää joukon JA-portteja ja JA-EI-portteja, jotka muodostavat kaksi erillistä lähtösignaalia eli lukusignaalin linjalle 101 ja kirjoitussignaalin linjalle 103.

Kuten aikaisemmin on mainittu, ohjauslogiikkapiiri kehittää kaksi signaalia, jotka ovat datavalintasisignaali ja osoitevalintasisignaali. Tietojenkäsittelyjärjestelmässä, jonka yhteydessä esillä olevaa keksintöä sovelletaan, käytetään parhaana pidetyssä suoritusmuodossa ensimmäisen ajanjakson aikana osoitevalintasisignaalia ja toisen ajanjakson aikana datavalintasisignaalia.

Tietojenkäsittelyjärjestelmä, jonka yhteydessä kuvion 2 piirejä käytetään, toimii ensimmäisen ajanjakson aikana osoitevalintasisignaalin ohjaamana, niin että tieto/osoiteväylällä 15 oleva informaatio tunnistetaan osoiteinformaatioksi. Toisen ajanjakson aikana järjestelmää ohjaa datavalintasisignaali, niin että tällä hetkellä tieto/osoiteväylällä 15 oleva informaatio katsotaan datainformaatioksi, ts. informaatiodataksi, joka edustaa arvoa, kuten rahaa tai dataksi, joka edustaa käskyä.

Kuviossa 2 datavalintasisignaali (DS) on esitetty johdetuksi pitkin linjaa 105 liittinnapojen 107 ja puskurin 85 kautta,

joka on esitetty ohjaussignaalilla ohjattavana, ja edelleen logiikkapiirille 99.

Kuviossa 2 on lisäksi esitetty dekooderilaite 109. Kuten muistetaan aikaisemmin mainittiin tapaus, jossa tieto/osoiteväylää 15 pitkin siirrettävä osoitesignaali joukko sisältää seitsemän bittiä, jotka antavat 128 mahdollista osoitetta liitäntäpiirikortille. Kuviossa 2 on esitetty, että mainitut seitsemän bittiä, eli bitit 0-6, johdetaan linjoja 110 pitkin, liitinnapojen 111 ja puskurin 87 kautta osoiterekisterille 113. Koska osoiterekisteri 113 vastaanottaa nämä signaalit osoitevalinta-aikana, osoitevalintasignaali on esitetty johdetuksi pitkin linjaa 115, liitinnapojen 117 ja puskurin 91 kautta osoiterekisterin 113 toiminnan ohjaamiseksi. Osoiterekisteri 113 luonnollisesti säilyttää signaalit ja lähettää ne dekooderille 109. Samaan osoitesignaali joukkoon sisältyy sijaintiosoitte dekooderilta 51 tuleva paikka- tai sijaintiosoitte signaali, joka johdetaan pitkin linjaa 120 liitinnapojen 121 kautta dekooderille 109. Seitsemän bitin edustama osoite siirretään siten osoitevalinta-ajan aikana osoiterekisteriin 113, joka säilyttää sen. Tämän jälkeen se johdetaan dekooderille 109, missä se dekodataan yhdeksi ainoaksi signaaliksi.

Kuvion 2 esityksestä ilmenee, että "sana kymmenen"-signaali eli signaali w/10 on eräs mahdollinen tuloksena oleva dekooderin 109 dekodaaama käskysignaali ja signaali w/10 johdetaan logiikkapiirille 99. Parhaana pidetyssä suoritusmuodossa sana kymmenen tai w/10-osoite merkitsee sitä, että informaatio on joko luettava datarekisteristä 119 tai kirjoitettava datarekisteriin 119 riippuen siitä onko linjalla 81 kirjoitussignaali vai ei. Tämän mukaisesti logiikkapiiri 99 antaa joko lukusignaalin linjalle 101 tai kirjoitussignaalin linjalle 103 ja datarekisteri 119 ohjataan joko ottamaan vastaan informaatiota dataportin 122 kautta tai lähettämään informaatiota portista 122. On huomattava, että logiikkapiirin 99 toiminta sallitaan datavalinta-

aikana ja että signaali w/10 on olemassa datavalinta-aikana, vaikka se on kehitetty osoiterekisteriin 113 osoitevalinta-ajan aikana johdetun osoiteinformaation perusteella. Kuten edellä mainittiin, osoiterekisteri 113 säilyttää tämän informaation siten, että se on käytettävissä datavalinta-ajan aikana.

Kuviossa 2 on lisäksi esitetty ROM-piiri 123. ROM-piirinä voi olla jokin monista ROM-piireistä ja parhaana pidetyssä suoritusrakenteessa se on TMS-4764, jota valmistaa Texas Instruments Corporation. ROM-piiriin 123 on kytketty piirivalintasisignaaligeneraattori 125, joka kehittää piirivalintasisignaalin tai ROM-muistin lukusignaalin linjoille 127 ja 129. Valintasisignaaligeneraattori 125 (tai ROM-lukusignaaligeneraattori) on yksinkertaisesti logiikkapiiri, joka muodostuu JA-porteista ja JA-EI-porteista, jotka reagoivat datavalintasisignaalin, luku/kirjoitussignaalin ja nollasanasignaalin läsnäoloon. Ts. osoiteinformaation (joka siirretään linjalla 110) biteissä 0-6 on oltava oikea bittikombinaatio, jotta dekodderi 109 kehittäisi signaalin w/0 signaalin P.A. esiintyessä. Kun signaali w/0 eli nollasanasignaali on olemassa yhdessä luku/kirjoitussignaalin ja datavalintasisignaalin kanssa, ROM-muistin lukusignaalit kehitetään linjoille 127 ja 129. Linjalla 129 oleva ROM-muistin lukusignaali suorittaa laskurin 131 inkrementoinnin. Parhaana pidetyssä suoritusrakenteessa laskurissa 131 on käytetty kahta 74LS393 piiriä, joita valmistaa Texas Instruments Corporation, mutta myös muita sopivia integroituja laskuripiirejä voitaisiin käyttää. Laskuri 131 nollataan tai palautetaan logiikkapiiriin 133 kehittämän nollaussignaalin ohjaamana. Logiikkapiiri 133 on JA- ja JA-EI-porteista muodostuva piiri, joka antaa lähtösignaalin, kun datavalintasisignaali, RD/WRT-signaali ja W/Z-signaali ovat samanaikaisesti olemassa. Samoin kuin nollasanasignaalin selityksen yhteydessä esitettiin, nollaussignaalin kehittämistä varten osoiteinformaation biteissä 0-6 on oltava oikea bittikombinaatio, jotta dekodderi 109 kehittäisi signaalin w/2. Siten kun järjestelmän

tarkoituksena on nollata tai palauttaa laskuri 131, signaali w/2 kehitetään ja laskuri 131 palautetaan nolnaan. Tämän jälkeen aina nollasanasignaali kehitettäessä (signaalien DS ja RD/WRT yhteydessä) ROM 123 valitaan lukua varten ja lisäksi laskuria 131 inkrementoidaan aikaansaamaan ROM-muistin kunkin muistipaikan lukeminen peräkkäin.

ROM-piiri 123 sisältää aikaisemmin mainitun vianmäärittysrutiinin. Laskurin 131 inkrementoitua kukin vianmäärittysrutiinin vaihe siirtyy linjoja 135 pitkin puskurien 95 ja 89 ja liittinnapojen 137, 111 kautta ja pitkin linjoja 139 ja 110 bittien 0-7 siirtämiseksi tieto/osoiteväylälle 15. Vianmäärittysrutiinin tapauksessa tämä informaatio johdetaan takaisin RAM-muistille 45 (kuvio 1) ja CPU 13 ja ohjauslogiikka 19 käyttävät sitä vianmäärittysrutiinin tai kortin 25 elementtien testauksen toteuttamiseksi. Kuten on ilmeistä, ROM-muistiin 123 voitaisiin tallentaa muuta informaatiota järjestelmässä tarvittavalla tavalla käytettäväksi ja tämä muodostaa esillä olevan järjestelmän erään edullisen ominaisuuden. Tunnussignaalit, jotka ilmaisevat mikä liittäntäpiiri on paikalla, ovat normaalisti tallennettuina ROM-muistin 123 kahteen ensimmäiseen paikkaan. Kun laskuri 131 on palautettu nolnaan ja ROM-muistin lukusignaali kehitetään, tunnussignaalit tulevat siirretyiksi pitkin linjoja 135 puskurien 95 ja 89 ja niiden asianomaisten liittinnapojen kautta linjoja 139 ja 110 pitkin D/A-väylälle 15.

Kuten kuviosta 2 edelleen ilmenee, linjalla 141 esiintyy keskeytyssignaali, mikäli se on kehitetty. Keskeytyssignaalin voi antaa jokin piiri, kuten datarekisteri 119, ja täsmällisemmin portti, joka on merkitty "vastaanotettu data käytettävissä". Kuviossa 2 esitetyssä esimerkissä datarekisteri 119 olisi tällöin vastaanottanut datan liittäntään 143 kytketyltä oheislaitteelta ja tämä informaatio olisi tällöin käytettävissä. Tämän mukaisesti piirikortilla 25 olevat piirit antaisivat ilmoituksen tietojenkäsittely-

järjestelmälle ja erikoisesti keskeytysohjainpiirille 46 (kuvio 1), että kortti on valmis lähettämään tämän informaation tai datan. Riippuen siitä mitä oheislaitetta liitäntäkortti palvelee ja minkä tyyppistä logiikkaa kortilla on, linjalle 141 voidaan saada erilaisia keskeytyssignaaleja.

Kuten kuviosta 2 myös ilmenee, informaation vastaanottamiseksi oheislaitteelta ja informaation lähettämiseksi oheislaitteelle on kaksi tiedonsiirtotietä 145 ja vastaavasti 147.

Tarkasteltakoon kuviota 3. Kuvio 3 esittää piiriä, joka voidaan lisätä kuvion 2 (liitäntäpiirin 25) peruspiiriin prioriteettiaseman asettamiseksi. Kuvion 3 piiri on suunniteltu siten, että se tulee toisen piirin korkeamman prioriteettiaseman estämiseksi, mutta aikaansaa prioriteettiasemaltaan alemman toisen piirin tai piirien estämisen. Kuviossa 3 esitetty pyyntösignaali on "muistin suorasaantipyyntö", joka on merkitty lyhyesti DM. "DMR" tarkoittaa muistin suorasaantipyyntöä ja "DMG" tarkoittaa muistin suorasaannin myöntämistä. On pidettävä mielessä, että tässä esitetyn keksinnöllisen ajatuksen puitteissa voitaisiin antaa myös muun tyyppisiä ohjauspyyntöjä. Kuviossa 4a esitetyn taulukon lyhyt tarkastelu auttaa kuvion 3 ymmärtämistä. Kuviosta 4a havaitaan, että piirillä, jolle on osoitettu prioriteetti $P_0 = 0$ ja $P_1 = 0$, katsotaan olevan tason 0 eli nollatason prioriteetti. Nolлатaso on alhaisin prioriteetti selitetyssä järjestelmässä. Lisäksi havaitaan, että "ykköstason" piirillä (joka on seuraavaksi korkein taso nollatason yläpuolella) on prioriteetti-arvot $P_1 = 0$ ja $P_0 = 1$ ja "kakkostason" piirillä (jolla piirillä on korkein prioriteetti selitetyssä järjestelmässä) on prioriteetti-arvot $P_1 = 1$ ja $P_0 = 1$. Seuraavassa tarkastellaan jälleen kuviota 3.

Kuviossa 3 on esitetty piiri, jolla on ykköstason prioriteetti. Piiri on kytketty (yhdessä kuviossa 2 esitetyn ja edellä selitetyn piirin kanssa) oheislaitteeseen 31 (kuvio 1) liitännän 143a kautta. Kun oheislaitte on sellaisessa tietojenkäsittelyvaiheessa, että sen piirit tarvitsevat yhteisen

tiedonsiirtotien, ts. D/A-väylän 15, hallintaansa, järjestelmä kehittää "sisäinen pyyntö"-signaalin (INT. RQ) linjalle 151. Sisäinen pyyntö-signaalin voi kehittää oheislaitte, mutta normaalitapauksessa selitettävässä esimerkissä (ts. kun signaali tulee rekisteristä 119) nämä signaalit korvaavat keskeytyssignaalin. Esillä olevassa esimerkissä on kysymys muistin suorasaannin aikaansaamisesta, ts. datan siirtämisestä suoraan muistiin tietojenkäsittelyjärjestelmässä. Sisäinen pyyntö-signaali, joka on ylempitasoinen signaali, johdetaan JA-portille 153. JA-portin 153 toinen tulosignaali tulee linjalta BP1L. Linja BP1L on esitetty D/A-väylän 15 ulkopuolella selitystä varten, mutta parhaana pidetyssä suoritusrakenteessa se on D/A-väylän 15 sisällä samoin kuin linjat "BP0L" ja "VARATTU".

Kuten tätä piirin osaa edelleen selitettäessä selviää, mikäli toiseen liitäntäkorttiin kohdistuisi sisäinen pyyntö ja sillä olisi kakkostason prioriteetti, tällöin linja BP1L saisi alempitasoisen signaalin ja JA-portti 153 ei olisi oikein ohjattuna ylempitasoisen lähtösignaalin antamiseksi linjalle 155. Oletettakoon aluksi, että mikään ylemmän prioriteetin piiri ei anna signaaleja linjalle BP1L, joten linja antaa ylempitasoisen signaalin JA-portille 153 linjaa 157 pitkin liittinnavan 159 ja TAI-portin 161 kautta. Siten mikäli mikään ylemmän prioriteetin piireistä ei olisi pyytämässä suoran muistiinsoituksen ohjausta, tällöin piirikortin 25 JA-portti 153 antaisi ylempitasoisen signaalin JA-EI-portille 163. JA-EI-portti 163 toimii siten, että kahden ylempitasoisen tulosignaalin tapauksessa saadaan alempitasoinen lähtösignaali ja jos jompi kumpi tulosignaaleista on alempitasoinen, saadaan ylempitasoinen lähtösignaali. JA-EI-portin 163 toinen tulosignaali tulee kiikun 165 palautuspuolen lähtönavasta, joka on ylemmällä tasolla, kun kiikku 165 on palautettuna.

Kiikku 165 on D-kiikku, joka voidaan kääntää asetettuun tilaan linjan 167 ylempitasoisella signaalilla, vain kun

linjalla 169 esiintyy samanaikaisesti kellosignaalin siirtymä alemmalta tasolta ylemmälle tasolle. Kuvion 3 piireissä kellosignaalina on invertoitu signaali DMG, joka saadaan TAI-EI-portilta 187. Signaali DMG on pulssisignaali, jolla on riittävä kesto siten, että se mahdollistaa kiikun 165 kääntämisen ja "asettumisen". Käsiteltävässä tilanteessa linjalle 167 on muodostettu ylempitasoinen signaali, joka pyrkii kääntämään kiikun 165 asetettuun tilaansa, mutta koska signaalia DMG ei vielä ole kehitetty, kiikku 165 ei vaihda tilaansa. Koska portille 189 tulee yksi ylempitasoinen signaali (kiikun 165 palautuspuolelta), portti ei ole ohjattuna antamaan hallinnanaloitussignaalia. Signaali, joka on merkitty DMR2, tarkoittaa muistin suorasaantia koskevaa pyyntöä ja määrättyltä paikassa kaksi olevalta kortilta. Koska portille 163 tulee kaksi ylempitasoista signaalia, signaali DMR2 on alemmalla tasolla ja se siirtyy liittinnavan 173 kautta D/A-väylälle 15. Alempitasoinen signaali kiikun 165 asetuspuolelta johdetaan samanaikaisesti ohjainportille 175 aikaansaamaan korkeaimpedanssisignaalin linjalle 177 ja liittinnapojen 179 kautta VARATTU-linjalle, mikä ilmaisee järjestelmälle, että piiri ei ole varattuna. Linjan 181 signaali on kiikun 165 palauttava signaali ja tämä signaali kehitetään, kun hallinta-asemasta luovutaan. Liitäntäpiiri odottaa pulssisignaalia DMG linjalta 183, joka johdetaan liittinnapojen 185 kautta TAI-EI-portille 187. Signaalipulssi DMG (joka on hyväksymissignaali pääjärjestelmältä) on alempitasoinen signaali, joka muodostaa linjalle 169 signaalin siirtymän alemmalta tasolta ylemmälle tasolle, ja koska linjalla 167 on edelleen ylempitasoinen signaali, kiikku 165 kääntyy asetettuun tilaansa. Linja 170 saa nyt ylempitasoisen signaalin, joka estää portin 189 ohjaamisen tosi-tilaan ennen kiikun 165 "asettumista". Kun pulssi DMG päättyy, portti 189 saa alempitasoisen signaalin ja portti 189 tulee ohjatuksi siten, että se antaa hallinnanaloitussignaalin.

Kuviossa 3 on esitetty kortin ohjauslogiikkapiiri 170, joka saa hallinnanaloitussignaalin linjalta 172, estosignaalin

linjalta 174 ja sisäinen pyyntö-signaalin linjalta 151. Jos hallinnanaloitussignaali kehitetään ja sisäinen pyyntö-signaali jatkuu, kortin ohjauslogiikka antaa ohjaussignaaleita, esim. DS, AS, RD/WRT ym., jotka tarvitaan aikaansaamaan datan siirto jompaan kumpaan suuntaan oheislaitteen ja jonkin väylän 15 avulla osoitettavissa olevan muistilaitteen välillä. Kun siirto on suoritettu loppuun, sisäinen pyyntö-signaali päättyy ja tämän seurauksena kehitetään hallinnanlopetussignaali. Hallinnanlopetussignaali päättää ohjauspiiriltä 170 tulevat ohjaussignaalit ja se siirretään linjan 151 avulla palauttamaan kiikun 165, mikä puolestaan päättää portilta 189 tulevan hallinnanaloitussignaalin. On myös huomattava, että kortin ohjauslogiikka 170 jatkaa linjan 174 estosignaalin valvontaa vielä sen jälkeen, kun piiri on ottanut väylän hallinnan (ts. siitä on tullut ohjaava yksikkö). Jos jokin ylemmän prioriteetin liittämäkortti käyttää prioriteettiaan, estosignaali ohjaa kortin ohjauslogiikan 170 kehittämään hallinnanpäättymissignaalin kuluvaan väyläjakson lopussa ja siten palauttamaan kiikun 165. Kuten edellä on selitetty hallinnan päättymissignaalin seurauksena piiri luovuttaa väylän hallinnan.

Edellisestä on siten ilmennyt kuinka kuvion 3 piirit kehittävät signaalin DMR, mikäli mikään ylemmän prioriteetin piireistä ei pyri ohjaavaksi. Seuraavassa tarkastellaan tilannetta, jossa ylemmän prioriteetin piiri pyrkii ohjaavaksi.

Jos ylemmän prioriteetin piiri (tässä tapauksessa "kakkostason" prioriteetin piiri) on jo saanut sisäisen pyynnön ennen kuin kortti 25 on saanut oman sisäisen pyyntönsä, tällöin linja BP1L on alemmalla tasolla ja alempitasoinen signaali siirtyy liittimen napojen 159 ja TAI-portin 161 kautta asettamaan JA-portin 153 estotilaan linjan 151 sisäinen pyyntö-signaalille. Lyhyesti esitettynä linjan BP1L alempitasoinen signaali estää piirikorttia 25 kehittämästä signaalia DMR linjalle 171. Kuvion 3 piirit sisältävät "varmistus"-ominaisuuden. Jos kortin 25 piiri on jo kehittänyt signaalin DMR, mutta ei ole vielä vastaanottanut signaalia

DMG tietojenkäsittelyjärjestelmältä ja jos ylemmän prioriteetin piiri tänä aikana vaatii tai ohjaa linjaa BP1L, tällöin "varmistus"-ominaisuus tulee merkitykselliseksi. Havaitaan, että JA-portin 153 tulossignaali BP1L tulee alempitasoiseksi ja siten linjan 167 signaali siirtyy alemmalle tasolle. Koska kiikku 165 tarvitsee ylempitasoisen signaalin esiintymisen linjalla 167, kun signaali DMG kehitetään, on ilmeistä, että hallinnan aloitusta ja väylän sieppausta ei tapahdu. Täten on ilmeistä, että vaikka piiri on suorittanut loppuun pyyntönsä ja on juuri vastaanottamaisillaan hyväksymisen, "varmistuksella" aikaansaadaan, että mikäli ylemmän prioriteetin piiri vaatii prioriteettilinjaansa, pyyntö peruutetaan ja sitä seuraava hyväksyminen jätetään ottamatta huomioon.

Ennen kuvion 4 tarkastelua tarkastellaan kuviota 6. Kuviossa 6 on esitetty kaksi linjaa 211 ja 213. Linjoja 211 ja 213 pitkin siirretään ohjelman mukaan kaksi signaalia rekisteristä komparaattoripiirille 215. Komparaattoripiirinä 215 voi olla mikä tahansa useista kaupallisesti saatavilla olevista piireistä ja parhaana pidetyssä suoritusmuodossa on 74S85, jota valmistaa Texas Instruments Corporation. Kuten kuviosta 6 voidaan päätellä, linjat 217 ja 219 on kytketty kuvion 4 linjoihin BP0L ja BP1L. Siten linjoja 217 ja 219 pitkin kulkee kaikkien prioriteettijärjestelyyn kuuluvien piirien jännitetasosignaalit. Komparaattorissa 215 verratetaan piirikortin ohjelmoituja prioriteettisignaaleja linjoilla 211 ja 213 (merkitty A0 ja A1 komparaattorissa 215) linjoilla BP0L ja BP1L oleviin signaaleihin (merkitty B0 ja B1 komparaattorissa 215). Jos A on pienempi kuin B, tällöin linjalle 221 annetaan alemmalla tasolla oleva estosignaali. Jos A on suurempi tai yhtä suuri kuin B, alemmalla tasolla olevaa estosignaalia ei kehitetä.

Kuviossa 4 on esitetty ohjelmoitava prioriteettipiiri, joka on kytketty tyypilliseksi "tasopiiriksi". Jos linjalla 221 on alempitasoinen signaali, piiri on estettynä, koska JA-

portti 191 ei voi ohjautua tosi-tilaan. Jos JA-portti 191 ei voi ohjautua tosi-tilaan, tällöin JA-EI-portti 193 ei anna signaalia DMR. Kuviossa 4 on huomattava, että logiikka-piirin 214 on ajateltu sisältävän kuvion 6 piirit. Havaitaan, että nollatason piirissä (samalla tavoin kuin juuri selitettyssä piirissä) linjalla BPØ1 oleva alempitasoinen signaali estää piirin estämällä JA-portin 191 ohjautumisen tosi-tilaan. Jos JA-portti 191 ei ole ohjattuna tosi-tilaan, tällöin JA-EI-portti 193 ei anna DMR-signaalia. Kiikun piirijärjestely on sama kuin kuvion 3 yhteydessä selitetty. Ykköstason piiri on sama kuin kuvion 3 yhteydessä esitetty. Kakkostason piiri on hieman erilainen siten, että siinä ei ole estopiiriä. Huomattakoon, että sisäisen pyynnön signaali johdetaan suoraan kiikulle 197. Koska kakkostason piiri on ylimmän prioriteetin piiri, sitä estämässä ei ole ylempää prioriteettia. Kakkostason piirissä on myös huomattava, että molemmat linjat BPØL ja BP1L ohjataan alemmalle tasolle saattamaan kaikki alemman prioriteetin piirit estettyyn tilaan. Mikäli sen sijaan yhteisen tiedonsiirtotien hallintaa pyytää kaksi saman prioriteetin piiriä, prioriteettikysymyksen ratkaisun ymmärtämiseksi on tarkasteltava kuvion 5 piirejä. Ennen kuvioon 5 tutustumista tarkasteltakoon vielä kuvioita 3 ja 4, jotta ymmärrettäisiin kuinka joustavan liitäntäpiirin prioriteettia voidaan helposti muuttaa.

Kuviossa 3 on huomattava, että siinä on esitetty ryhmä napoja A-H, jotka on kytketty liittinnapoihin 159 ja 160 tai jotka ovat niiden lähellä. Jos piirikortin tulee toimia ykköstason prioriteetilla, tällöin hyppylangat 162 ja 164 asetetaan esitetyllä tavalla estosignaalin saamiseksi linjalta BP1L ja antamaan alempitasoisen signaalin linjalle BPØL. Jos piirikortin 25 tulee toimia nollatason prioriteetilla, tällöin hyppylanka 164 sijoitetaan napoihin C-D estosignaalin saamiseksi linjalta BPØL ja hyppylanka 162 poistetaan, koska nollatason piirit eivät ohjaa mitään linjoja estoa varten. Jos piirikortin 25 tulee toimia kakkostason prioriteetilla, tällöin hyppylanka 164 sijoitetaan napoihin G-F

ja hyppylanka 162 pidetään navoissa A-B, minkä avulla piiri voi ohjata sekä linjaa BP0L että linjaa BP1L. Lisäksi tarvitaan hyppylanka napojen C-H välille antamaan ylempi signaalitaso lähteestä HV (ylempi jännite) JA-portille 153. Hyppylankojen siirrot muodostavat yksinkertaisen vain havainnollistamista varten esitetyn järjestelyn prioriteetti-järjestelyn muuttamisen aikaansaamiseksi. Kuvion 6 piirit muodostavat ongelman elektronisen ratkaisun.

Tarkasteltakoon kuviota 5, joka esittää prioriteetin määrittämisen toisen vaiheen piiriä. Jos kaksi saman prioriteetin piiriä pyytää hallintaa, tällöin on ratkaistava, kumpi piiri todellisuudessa tulee ohjaavaksi. Kuviossa 5 on esitetty synkronointirekisteri 199. Synkronointirekisteriin 199 johdetaan jokaisen paikan (0-5) kaikki DMR-signaalit sekä lisäksi yksi DMR pääjärjestelmän huomioonottamiseksi, joka myös voi haluta ohjaavaksi. Synkronointirekisterinä on parhaana pidetyssä suorituserityksessä piiri 74S374, jota valmistaa Texas Instruments Corporation. Synkronointirekisteri 199 antaa osoitesignaali-joukon A0 - A6 ROM-muistille 201. ROM-muistia 201 ohjaavaa osoiteinformaatiota täydentävät lisäksi laskurin 203 lähtösignaalit. Kuten seuraavassa esitetään, laskuria 203 inkrementoidaan siten, että jokainen rekisteriltä 199 tuleva "A"-osoite saa saman mahdollisuuden ROM-muistin 201 kyselyn suorittamiseksi, koska laskurin 203 kommutaattorivaikutus ohjaa vaikuttavaksi jokaisen linjoista A0 - A6. ROM 201 toimii siten, että yksi ja vain yksi signaali T tulee johdetuksi ja tallennetuksi rekisteriin 204. Edellä oleva tapahtuu seuraavassa selitettävältä päätöksenohjauspiiriltä 205 tulevan ohjaussignaalin ohjaamana. Rekisterin 204 lähtösignaali syötetään asianaomaiseen JA-porttiin 207 oikean DMG-signaalin (DMG0 - DMG7) aikaansaamiseksi. JA-portteja 207 ohjataan myös päätöksenohjauspiirin 205 ohjaussignaaleilla.

Päätöksenohjauspiiri 205 toimii signaalin VARATTU tai ainakin yhden "A"-signaalin esiintymisen vaikutuksesta, kuten seuraavassa havaitaan. Laskuria 203 inkrementoidaan linjalla

206 olevan signaalin vaikutuksesta, joka merkitsee, että päätöksenohjauspiiri on hyväksynyt pyynnön. Samanaikaisesti linjalla 211 oleva ohjaussignaali siirtää "T"-signaalin rekisteriin 203 ja asianomaiselle portille 207 asianomaisen DMG-signaalin muodostamiseksi.

Esillä oleva järjestelmä toimii (1) mahdollistaen valinnan suuresta joukosta vaihtoehtoja käyttämättä muistitilaa tarpeettomasti I/O-osoitteiden tallentamiseen, (2) käyttäen jokaisessa liitäntäpiirissä olevia vianmääritysrutiineja, ilman että näitä rutiineja tarvitsisi tallentaa pääjärjestelmän muistieliimiin, (3) suorittaen liitäntäpiirikorttien osoituksen, riippumatta siitä kuinka niitä vaihdellaan pidinlaitteissaan, ilman kullakin liitäntäpiirikortilla tarvittavia osoitedekooderipiirejä, (4) aikaansaaden prioriteettimäärityksen pyynnön antaneiden liitäntäpiirien kesken, joilla on eri prioriteetit, ja tämän jälkeen pyynnön antaneiden saman prioriteetin liitäntäpiirien kesken riippumatta näiden piirikorttien sijoituksesta pidineliimiinsä, (5) toteuttaen "varmistuksen" ja jatkuvan valvonnan yhteisen tiedonsiirtotien hallintapyynnön antamisen tai hyväksymisen jälkeen, niin että korkeamman prioriteetin pyynnön saapuessa järjestelmä toimii pyynnön huomioonottamiseksi ja (6) sallien liitäntäkorttien alkuperäiset paikalleen asetukset, vaihdot, lisäykset ja poistot ilman, että vaadittaisiin ettei aktiivisten liitäntäpiirikorttien välillä saa olla tyhjiä paikkoja.

Esillä olevaa järjestelmää on selitetty käyttäen useita liitäntäpiirikortteja, mutta on selvää, että monia sen uusista ominaisuuksista voidaan käyttää järjestelmässä, jossa käytetään vain yhtä liitäntäpiirikorttipaikkaa mahdollistamaan käyttäjälle valinnan suorittaminen (yksi kerrallaan) useiden kytkettävien vaihtoehtojen joukosta ja jossa muut oheislaitteet tai tieto-ohjatut elimet voi olla tehty kiinteään järjestelmän osaksi.

Patenttivaatimukset

1. Parannettu vaihdettava liitäntäjärjestely, joka kykenee kytkemään minkä tahansa useista oheislaitteista (31, 33, 35) tietojenkäsittely-yksikköön (53), joka käsittää suoritusyksikön (13), ensimmäisen muistin (47) käskyjen tallettamiseksi useiden osoitesignaali-joukkojen tuottamiseksi, toinen muistin (45) ja ohjauslogiikkapiirin (19), kytkettynä toisiinsa väylällä (15), jolloin jokainen oheislaitte (31, 33, 35) sisältää parin yhdistettäviä liitäntöjä ja kykenee antamaan vasteen datasiignaaleihin, tämän parannetun vaihdettavan liitäntäjärjestelyn käsittäessä seuraavan yhdistelmän:
 - a) useita piirikortteja (25, 27, 29);
 - b) useita kortinpitimiä (73), joista jokainen kykenee liittymään vaihdettavasti mihin tahansa mainituista piirikortteista ja joista jokaisessa on useita liitinnapoja (71), jotka on kytketty sähköisesti väylään (15), jolloin ainakin yksi näistä liitinnavoista on osoiteliitäntä (120) kunkin osoitesignaali-joukon nimetessä erikseen jonkin piirikortteista;
 - c) dekooodausyksikön (51), jossa on tuloportti ja useita lähtöportteja (57), jolloin kukin lähtöportti on kytketty yhden piirikortin osoiteliitäntään (120) väylän (15) välityksellä, tuloportti on kytketty vastaanottamaan minkä tahansa osoitesignaaleista ensimmäisen muistin (47) käskyjen mukaisesti ja dekooodausyksikkö kykenee dekoodaamaan vastaanotetun osoitesignaalin ja tulostamaan aktivointisignaalin yhteen lähtöporteista; ja
 - d) useita liitäntäpiirejä (kaikki kuvioiden 2 ja 3 piirieleментit), joista kukin on järjestetty eri piirikortille, joista kussakin on ensimmäinen joukko liitinnapoja (69), jotka kykenevät liittymään kortinpitimien (73) liitinnapoihin (71) ja toinen joukko liitinnapoja (145, 147), jotka kykenevät liittymään oheislaitteen liitinnapoihin,
- tunnettu** siitä, että kukin liitäntäpiiri käsittää lukumuistin (123), jossa on toiseen muistiin (45) väylän (15) välityksellä toiminnallisesti kytketty lähtöportti ja johon on talletettu tunnistusdatasiignaalit vastaavan piirikortin tun-

nistamiseksi ja edelleen käsittää virityssignaali-generaattorin (125), joka kykenee tulostamaan liitäntäpiirin lukumuistiin (123) signaalin mahdollistamaan tunnistusdatan lukemisen mainitun aktivointisignaalin tuloksena.

2. Patenttivaatimuksen 1 mukainen parannettu vaihdettava liitäntäjärjestely, **tunnettu** siitä, että väylä (5) käsittää ensimmäisen väylälinjan, joka kykenee siirtämään datasi-gnaaleja, toisen väylälinjan (BP1L), joka kykenee siirtämään mainitun kaksibittisen arvon ensimmäistä bittiä vastaavan signaalin ja kolmannen väylälinjan (BPOL), joka kykenee siirtämään mainitun kaksibittisen arvon toista bittiä vastaavan signaalin, jolloin tämä kaksibittinen arvo edustaa yhtä ensimmäisen väylälinjan kolmesta valvonnan prioriteettitasosta, jolloin jokainen liitäntäpiiri on kytketty ensimmäiseen, toiseen ja kolmanteen väylälinjaan, nimetty yhdelle prioriteettitasolle ja käsittää rekisterin (lohko, jossa on portit P0 ja P1 kuviossa 6) vastaavan, nimettyä prioriteettitasoa edustavan, kaksibittisen arvon tallettamiseksi.

3. Patenttivaatimuksen 2 mukainen parannettu vaihdettava liitäntäjärjestely, **tunnettu** siitä, että jokainen liitäntäpiireistä käsittää ensimmäisen logiikkapiirin (153, 163, 187), jossa on lähtöportti (171), joka on kytketty ensimmäiseen väylälinjaan ja kykenee tulostamaan ensimmäistä väylälinjaa koskevan ohjausvaatimusta vastaavan signaalin, ja käsittää edelleen vertailijan (215), jossa on lähtöportit (A0, A1, B0, B1), jotka on kytketty mainittuun rekisteriin sekä toiseen ja kolmanteen väylälinjaan ja lähtöportti, joka on kytketty ensimmäisen logiikkapiirin (153, 163, 187) "estävään tuloporttiin" (174), jolloin vertailija kykenee tulostamaan "estosignaalin" ensimmäisen logiikkapiirin estämiseksi, kun toisen ja kolmannen väylälinjan siirtämä kaksibittinen arvo on suurempi kuin mainittuun rekisteriin talletettu kaksibittinen arvo.

4. Patenttivaatimuksen 1 mukainen parannettu vaihdettava liitântäjärjestely, **tunnettu** siitä, että liitântäpiirit sisältävät ensimmäisen prioriteettitason liitântäpiirejä, toisen prioriteettitason liitântäpiirejä ja kolmannen prioriteettitason liitântäpiirejä, että väylä (15) käsittää ensimmäisen väylälinjan, joka kykenee siirtämään datasignaaleja, toisen väylälinjan (BP1L), joka kykenee siirtämään "estosignaalin" ainoastaan mistä tahansa ensimmäisen tai toisen prioriteettitason liitântäpiiristä sekä kolmannen väylälinjan (BPOL), joka kykenee siirtämään "estosignaalin" ainoastaan mistä tahansa ensimmäisen prioriteettitason liitântäpiiristä ja että jokainen liitântäpiiri käsittää ensimmäiset logiikkapiirit (153, 163, 187), joissa on lähtöportti (171), jotka on kytketty ensimmäiseen väylälinjaan ja kykenevät tulostamaan "ohjausvaatimussignaalin", joka edustaa ensimmäistä väylälinjaa koskevaa ohjausvaatimusta, jolloin kolmannen prioriteettitason kunkin liitântäpiirin ensimmäisessä logiikkapiirissä (153, 163, 187) on estävä tuloportti (174), joka on kytketty toiseen väylälinjaan (BP1L) ja toisen prioriteettitason kunkin liitântäpiirin ensimmäisessä logiikkapiirissä (153, 163, 187) on "estävä tuloportti" (174), joka on kytketty kolmanteen väylälinjaan, jolloin jokainen tuloporteista kykenee vastaanottamaan "estosignaalin" ensimmäisen logiikkapiirin estämiseksi.

5. Patenttivaatimuksen 3 tai 4 mukainen parannettu vaihdettava liitântäjärjestely, **tunnettu** siitä, että "ohjausvaatimussignaaleja" liitântäpiireistä vastaanottamaan on kytketty päätöspiiri (205), jolloin jokaisessa ensimmäisistä logiikkapiireistä (153, 163, 187) on "vaatimus hyväksytty"-tuloportti (185), joka on kytketty ensimmäiseen väylälinjaan, jolloin jokainen "vaatimus hyväksytty"-tuloportti kykenee vastaanottamaan "vaatimus hyväksytty"-signaalin, joka edustaa päätöspiiristä tulevaa ensimmäisen väylälinjan ohjausvaatimusta koskevaa hyväksyntää, jolloin päätöspiiri kykenee tulostamaan tämän "vaatimus hyväksytty"-signaalin ainoastaan

yhteen liitântäpiireistä vastineena "ohjausvaatimussignaalin" saapumiseen useista liitântäpiireistä.

6. Patenttivaatimuksen 1 mukainen parannettu vaihdettava liitântäjärjestely, **tunnettu** siitä, että ohjauslogiikkapiiri (19) on toiminnallisesti kytketty lähettämään ohjesignaaleja liitântäpiireihin, ensimmäiseen muistiin (47) ja toiseen muistiin (45) väylän (15) välityksellä, jolloin tämä ohjauslogiikkayksikkö kykenee tallettamaan datataulukon, joka käsittää useita osoitesignaali joukkoja, jotka edustavat kortinpitimien (73) vastaavia osoitteita toisen muistin (45) osoitteissa, vastaten liitântäpiirin lukumuistin (123) tunnistusdatasignaaleja.

7. Patenttivaatimuksen 1 mukainen parannettu vaihdettava liitântäjärjestely, **tunnettu** siitä, että kukin liitântäpiiri käsittää lukumuistin (123), johon on talletettu virheenmääritysrutiini.

8. Patenttivaatimuksen 1 mukainen parannettu vaihdettava liitântäjärjestely, **tunnettu** siitä, että kuhunkin liitântäpiiriin on järjestetty valinnaispiirin ensimmäinen osa (75, 77) ja että kuhunkin kortinpitimeen (73) on järjestetty valinnaispiirin toinen osa (76, 78), jolloin tämän valinnaispiirin ensimmäinen ja toinen osa yhdistyvät, kun liitântäpiirin liitinnavat (69) ja kortinpitimen (73) liitinnavat (71) liittyvät toisiinsa, jolloin valinnaispiiri (75-78) kykenee tulostamaan "valinnaissignaalin" valinnaisrekisteriin (39) vastineena yhdistymiseen.

9. Patenttivaatimuksen 3 tai 4 mukainen parannettu vaihdettava liitântäjärjestely, **tunnettu** siitä, että kussakin näistä liitântäpiireistä on edelleen toinen logiikkapiiri (165, 170), joka on suoraan kytketty ensimmäiseen logiikkapiiriin (153, 163, 187) ja toiminnallisesti kytketty päätöspiiriin (205) "vaatimus hyväksytty"-signaalin vastaanottami-

seksi, jolloin toinen logiikkapiiri kykenee tekemään "vaatimus hyväksytty"-signaalin tehottomaksi vastineena ensimmäisen logiikkapiirin vastaanottamaan "estosignaaliin".

10. Patenttivaatimuksen 2 mukainen parannettu vaihdettava liitântäjärjestely, jossa jokainen rekisteri (lohko, jossa on portit P0 ja P1 kuviossa 6) on ohjelmoitavissa datasiignaalien välityksellä, jotka vastaavat kaksibittistä arvoa, joka edustaa oheislaitteista (31, 33, 35), jotka on vastaavasti kytketty niihin liitântäpiireihin (kaikki kuvioiden 2 ja 3 piirieleментit), joihin rekisterit on järjestetty, otettua nimettyä prioriteettitasoa.

11. Menetelmä käyttää vaihdettavaa liitântäjärjestelyä minkä tahansa useista oheislaitteista (31, 33, 35) kytkemiseksi tietojenkäsittely-yksikköön (53), jolloin tietojenkäsittely-yksikkö käsittää keskussuoritinyksikön (13), lukumuistin (47), käyttömuistin (45) ja ohjauslogiikkayksikön (19), jotka on liitetty toisiinsa väylällä (15), ja jolloin liitântäjärjestely käsittää useita kortinpitimiä (73), joista jokaisessa on useita väylään (15) kytkettyjä liitinnapoja (71), sekä useita liitântäpiirejä (kaikki kuvioiden 2 ja 3 piirieleментit) järjestettynä vastaaville piirikorteille (25, 27, 29), jolloin kussakin liitântäpiirissä on ensimmäinen joukko liitinnapoja (69), jotka on kytketty kortinpitimiin järjestettyihin liitinnapoihin (71) ja toinen joukko liitinnapoja (145, 147), jotka voidaan kytkeä jonkin oheislaitteen liitinnapoihin, jolloin kukin liitântäpiireistä käsittää lukumuistin (123), **tunnettu** siitä, että menetelmä käsittää seuraavat vaiheet:

- a) useita osoitesignaali joukkoja koskevien käskyjen talletuksen tietojenkäsittely-yksikön lukumuistiin (47), jolloin kukin osoitesignaali joukko määrittää eri kortinpitimen;
- b) erilaisen tunnistusdatasiignaalien joukon talletuksen kunkin liitântäpiirin lukumuistiin (123);
- c) osoitesignaali joukon lähettämisen tietojenkäsittely-

yksikön lukumuistista (47) dekodausyksikköön (51) väylän (15) kautta;

- d) vastaanotetun osoitesignaalijoukon dekodauksen;
- e) aktivointisignaalin tulostuksen dekodausyksiköstä (51) väylän (15) kautta vastaanotetun osoitesignaalijoukon nimeämän kortinpitimen (73) liitinnapaan (120);
- f) virityssignaalin synnyttämisen nimettyyn kortinpitimeen kytketyssä liitännäpiirissä, vastineena mainitun aktivointisignaalin saapumiselle; ja
- g) tunnistusdatasignaalien joukon lukemisen liitännäpiirin lukumuistista, vastineena virityssignaaliin.

12. Patenttivaatimuksen 11 mukainen menetelmä käyttää vaihdettavaa liitännäjärjestelyä, **tunnettu** siitä, että menetelmä käsittää edelleen seuraavat vaiheet:

- h) tunnistusdatasignaalien joukon lähettämisen väylän (15) kautta liitännäpiiristä, joka yhdistää nimetyn kortinpitimen käyttömuistiin (45);
- i) nimettyä kortinpidintä vastaavan osoitesignaalijoukon talletuksen käyttömuistin (45) paikkaan, joka vastaa tunnistusdatasignaalien joukkoa; ja
- j) vaiheiden a)-i) toistamisen kutakin liitännäpiiriä varten.

13. Patenttivaatimuksen 12 mukainen menetelmä käyttää vaihdettavaa liitännäjärjestelyä, **tunnettu** siitä, että synnytetään valinnaissignaali vastineena piirikortin (25) kytkemiselle kortinpitimeen (73) ja että vaiheet c)-i) toteutetaan yksittäiselle kortinpitimelle vain vastineena kyseisestä kortinpitimestä tulevaan valinnaissignaaliin.

14. Patenttivaatimuksen 12 mukainen menetelmä käyttää vaihdettavaa liitännäjärjestelyä, **tunnettu** siitä, että menetelmä käsittää vielä seuraavat vaiheet:

- a) virheenmäärittäysrutiinin talletuksen kunkin liitännäpiirin lukumuistiin (123);

- b) kunkin liitântäpiirin osoittamisen peräkkäin;
- c) kunkin liitântäpiirin lukumuistiin (123) talletetun virheenmäärittäysrutiinin käskyjen peräkkäisen lukemisen,
- d) näiden käskyjen lähetyksen lukumuistin (45) väylän (15) kautta; ja
- e) erillisen virheenmäärittäysrutiinin toteuttamisen kunkin liitântäpiirin testaamiseksi mainittujen talletettujen käskyjen mukaisesti.

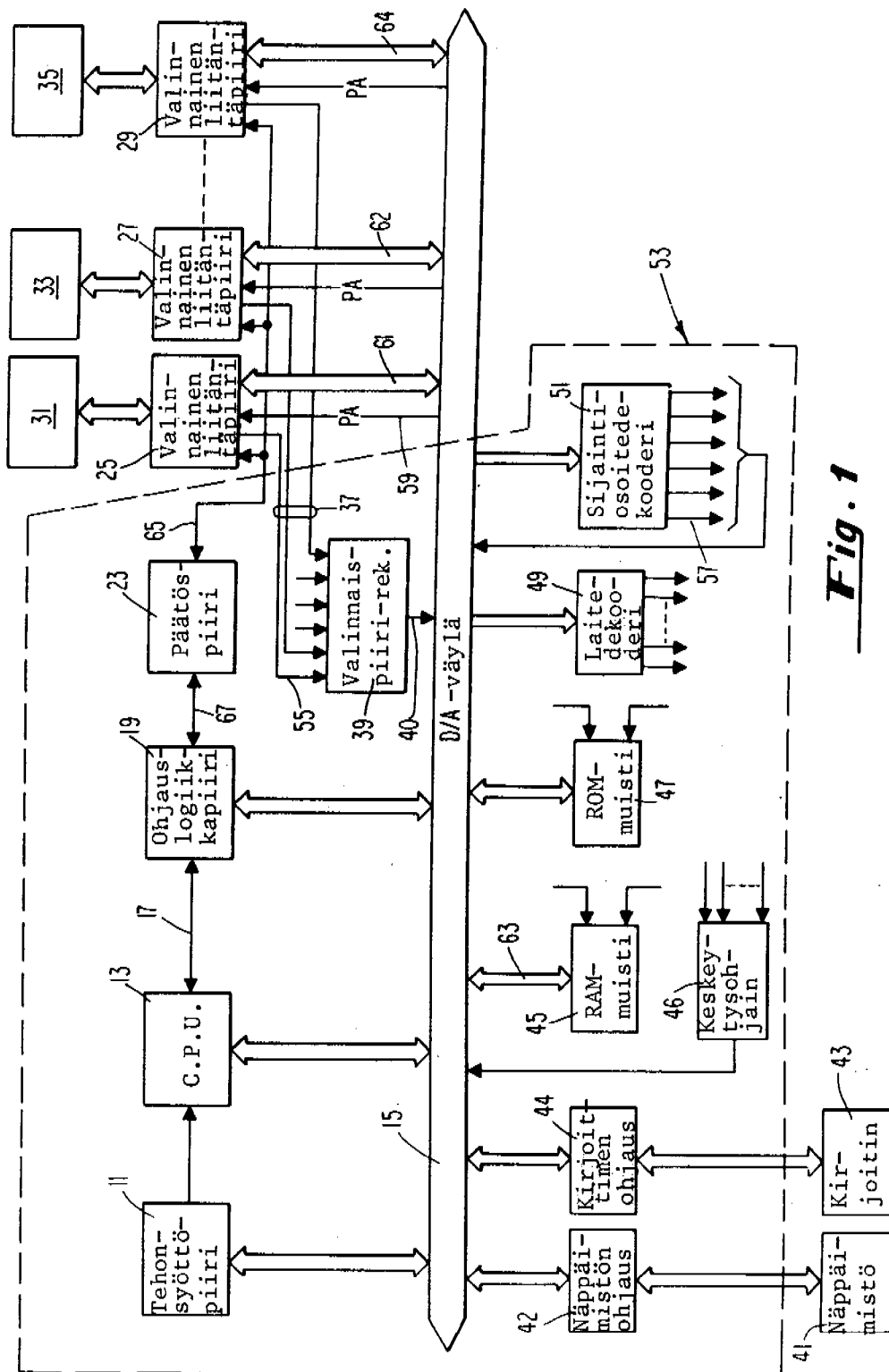
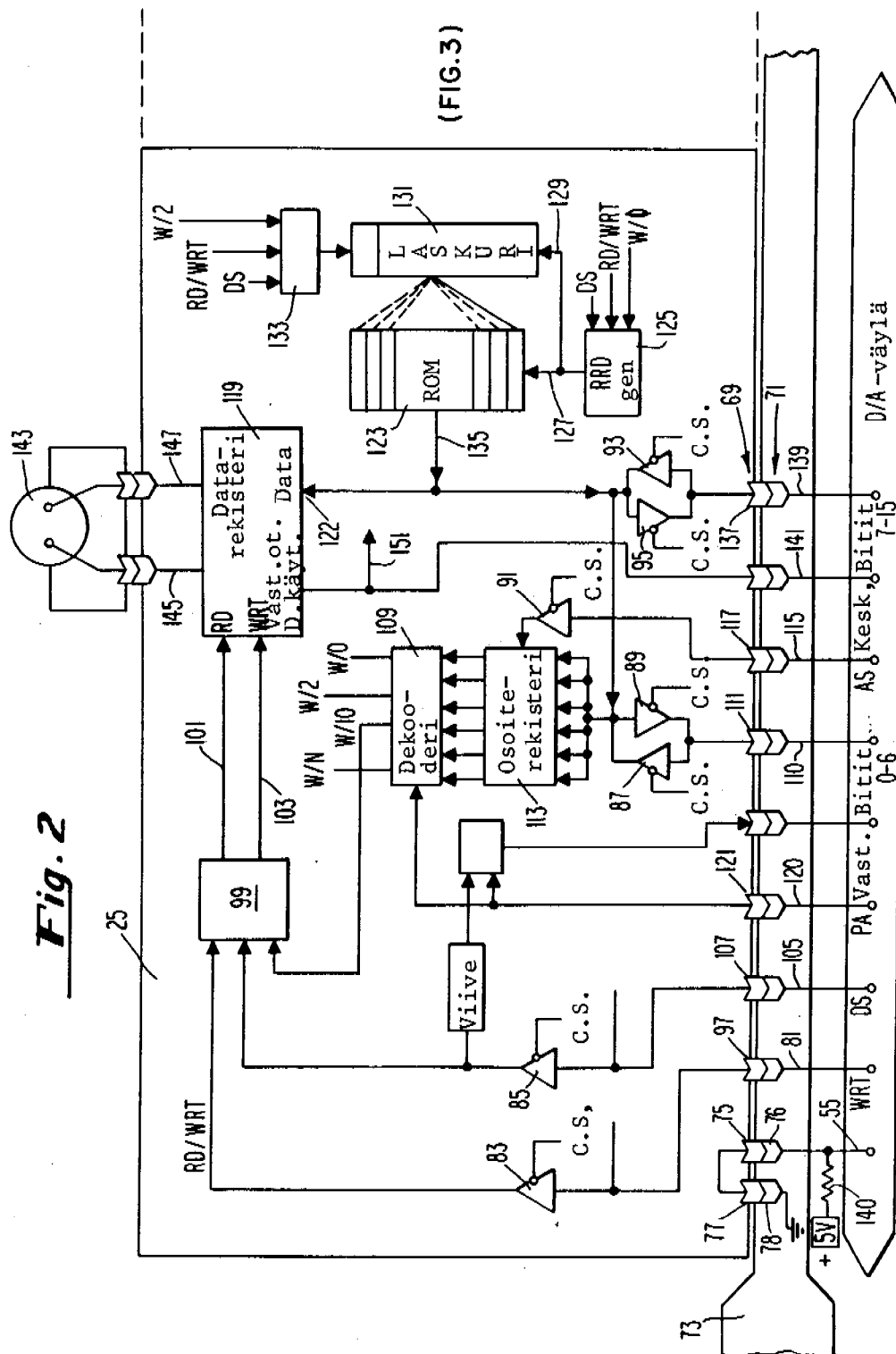
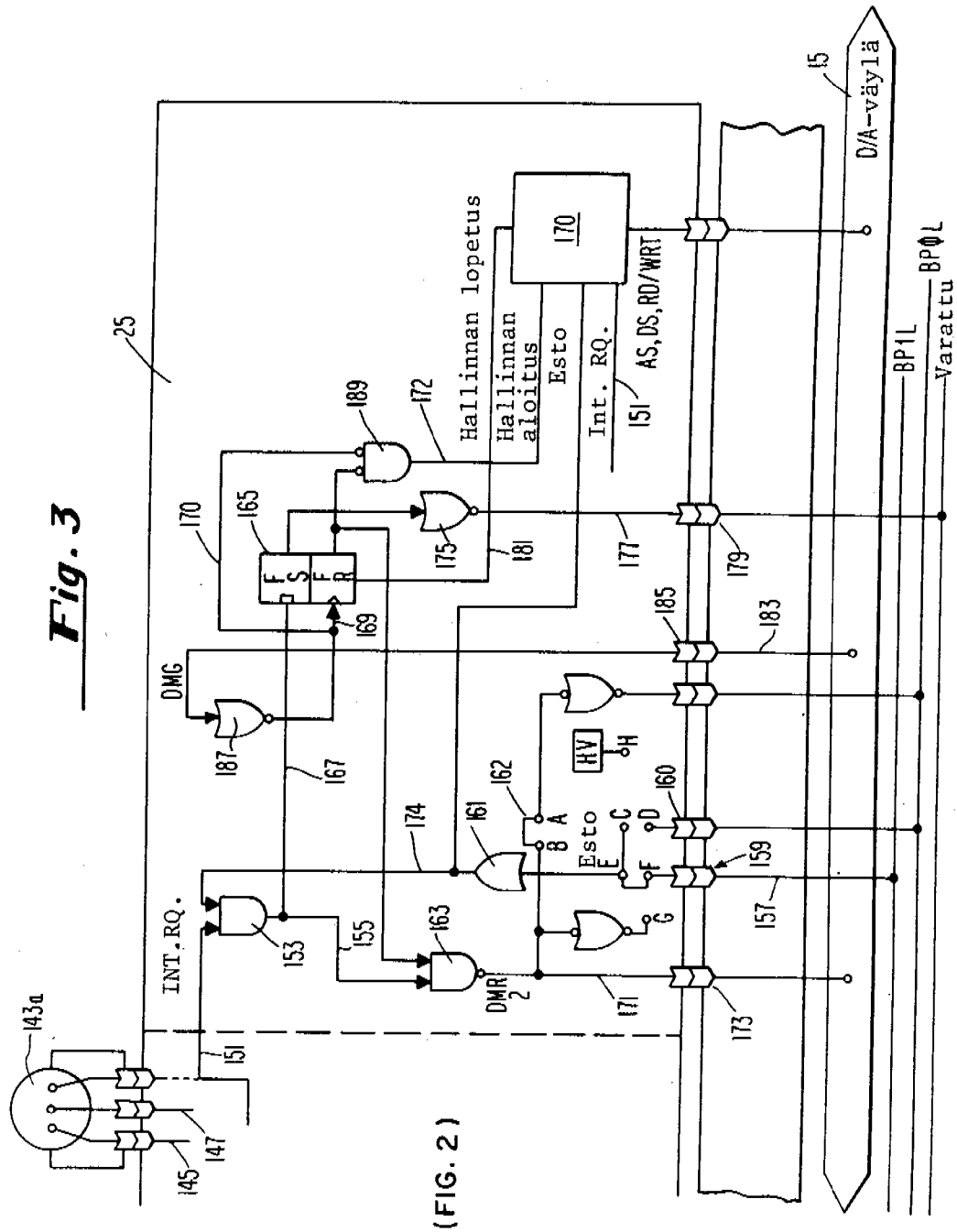
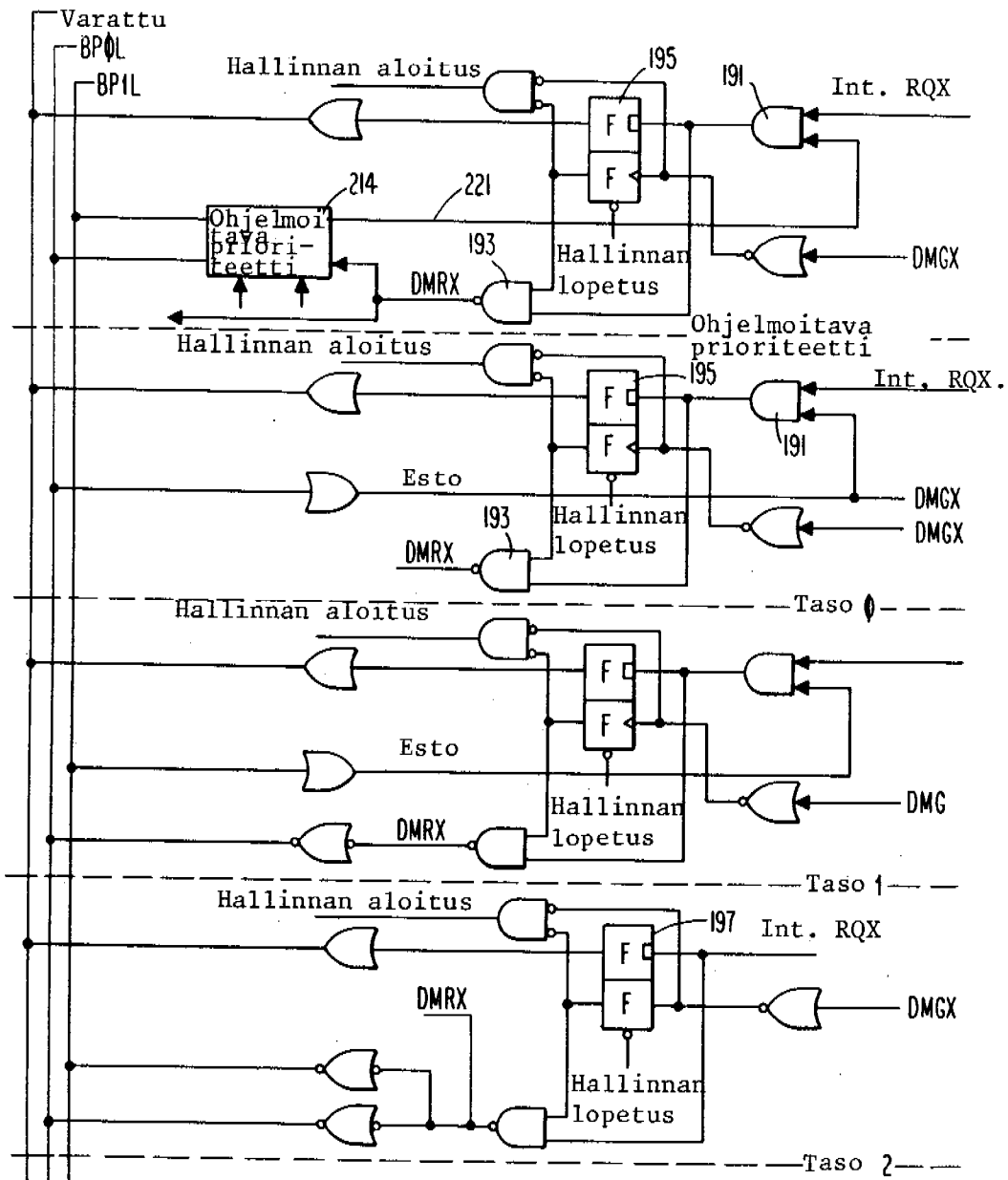


Fig. 1

Fig. 2





P ₁	P ₀	Prioriteettitaso
0	0	0
0	1	1
1	1	2

Fig. 4

Fig. 4a

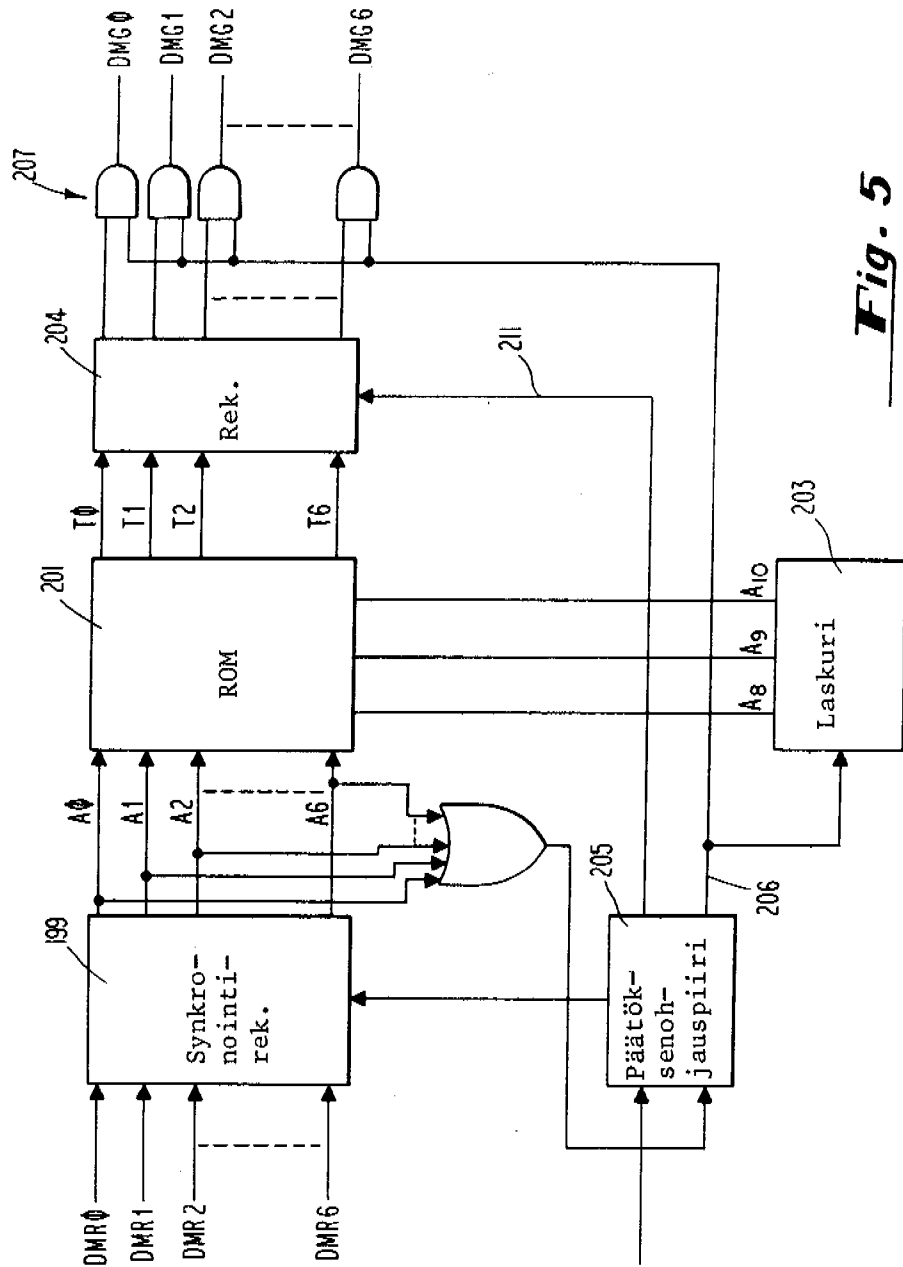


Fig. 5

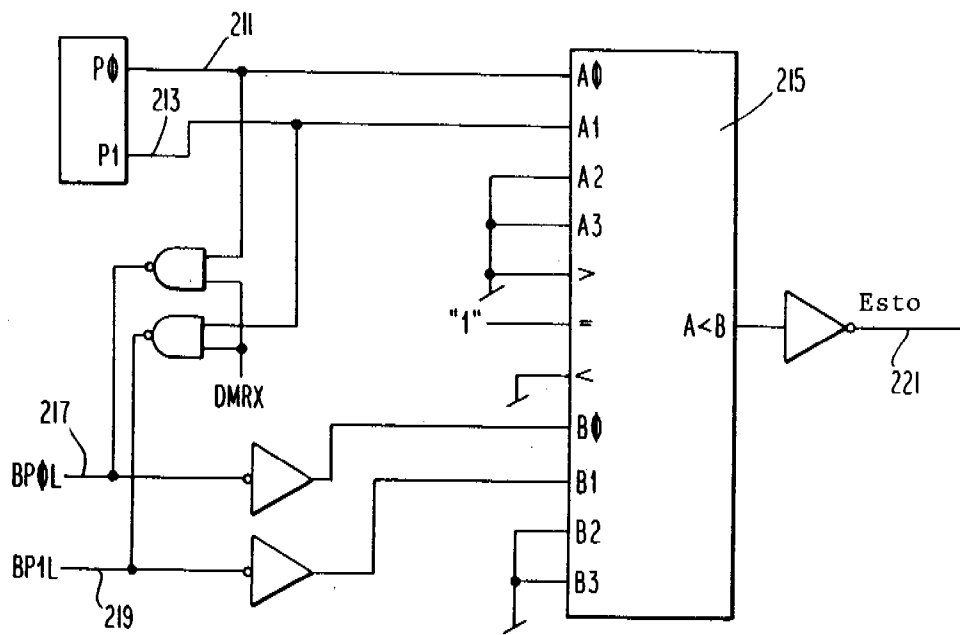


Fig. 6