



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201220967 A1

(43)公開日：中華民國 101 (2012) 年 05 月 16 日

(21)申請案號：100106357

(22)申請日：中華民國 100 (2011) 年 02 月 25 日

(51)Int. Cl. : *H05K1/02 (2006.01)*

*H05K3/02 (2006.01)*

(30)優先權：2010/02/25 美國

61/338,918

2010/03/31 美國

12/798,217

(71)申請人：R & D 電路公司 (美國) R&D CIRCUITS INC. (US)

美國

(72)發明人：羅素 詹姆士 V RUSSELL, JAMES V. (US)

(74)代理人：閻啟泰；林景郁

申請實體審查：無 申請專利範圍項數：10 項 圖式數：4 共 14 頁

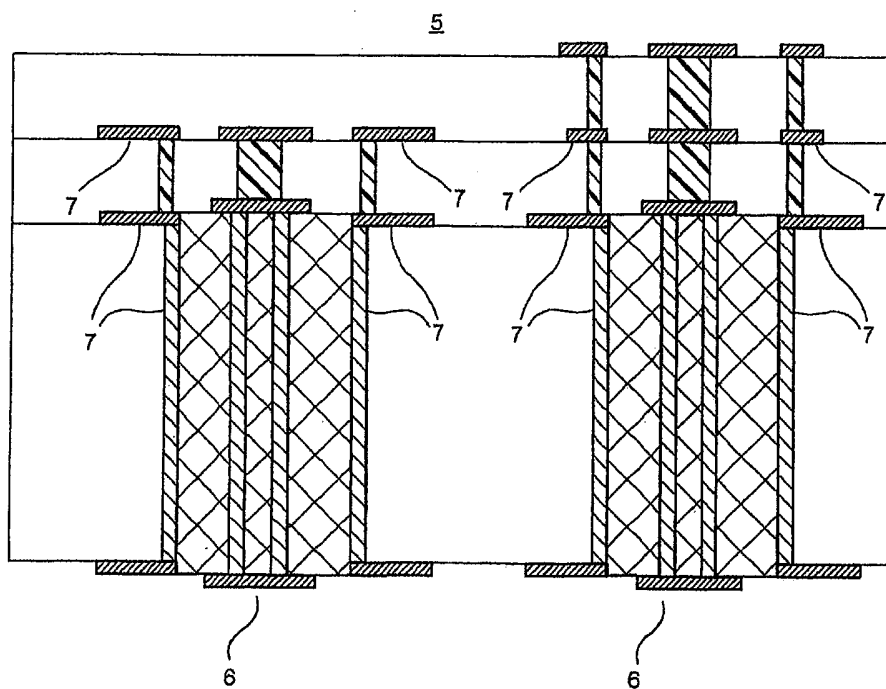
(54)名稱

用於印刷電路板中以改良信號完整性之同軸通孔走線的方法及結構

METHOD AND STRUCTURE FOR COAXIAL VIA ROUTING IN PRINTED CIRCUIT BOARDS FOR IMPROVED SIGNAL INTEGRITY

(57)摘要

在一印刷電路板中沿一信號通孔之整體長度延伸之一同軸通孔之方法及結構。藉由對該同軸通孔之整體長度提供接地屏蔽而改良信號完整性。該接地屏蔽之實施可以是藉由提供接地籠網式通孔於一信號通孔周圍並將一走線繞接至一增生疊層上之該信號通孔，或者是藉由提供一半圓接地溝渠穿過一增生疊層以容許一走線進入該信號通孔。



5：結構

6：同軸通孔或信號通孔

7：接地通孔或接地屏蔽



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201220967 A1

(43)公開日：中華民國 101 (2012) 年 05 月 16 日

(21)申請案號：100106357

(22)申請日：中華民國 100 (2011) 年 02 月 25 日

(51)Int. Cl. : H05K1/02 (2006.01)

H05K3/02 (2006.01)

(30)優先權：2010/02/25 美國

61/338,918

2010/03/31 美國

12/798,217

(71)申請人：R & D 電路公司 (美國) R&D CIRCUITS INC. (US)

美國

(72)發明人：羅素 詹姆士 V RUSSELL, JAMES V. (US)

(74)代理人：閻啟泰；林景郁

申請實體審查：無 申請專利範圍項數：10 項 圖式數：4 共 14 頁

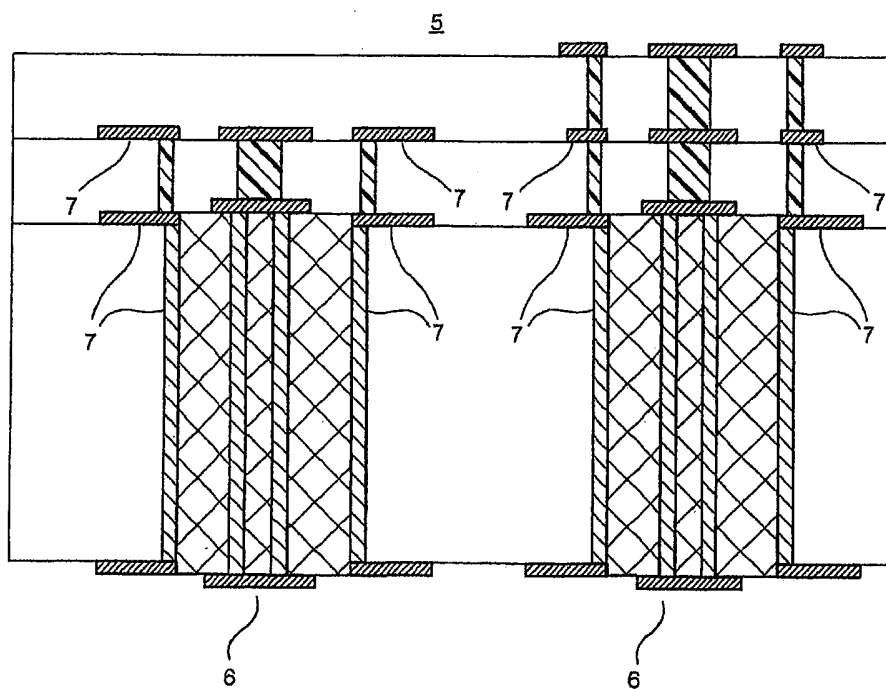
(54)名稱

用於印刷電路板中以改良信號完整性之同軸通孔走線的方法及結構

METHOD AND STRUCTURE FOR COAXIAL VIA ROUTING IN PRINTED CIRCUIT BOARDS FOR IMPROVED SIGNAL INTEGRITY

(57)摘要

在一印刷電路板中沿一信號通孔之整體長度延伸之一同軸通孔之方法及結構。藉由對該同軸通孔之整體長度提供接地屏蔽而改良信號完整性。該接地屏蔽之實施可以是藉由提供接地籠網式通孔於一信號通孔周圍並將一走線繞接至一增生疊層上之該信號通孔，或者是藉由提供一半圓接地溝渠穿過一增生疊層以容許一走線進入該信號通孔。



5：結構

6：同軸通孔或信號通孔

7：接地通孔或接地屏蔽

## 六、發明說明：

### 【發明所屬之技術領域】

本揭示係有關於一種用於印刷電路(printed circuit; pct)中以改良信號完整性之同軸通孔(coaxial via)走線的方法及結構。本揭示特別是有關於一種延伸信號通孔的整體長度並對該信號通孔的整體長度提供接地屏蔽(ground shielding)之同軸通孔走線的方法及結構。

### 【先前技術】

編號 5,421,083 的美國專利案(以下稱"'083 專利案")描述利用同軸通孔以增進印刷電路板(printed circuit board; PCB)之電氣效能。然而，'083 專利案中的同軸通孔結構並未提供對於接線末段長度之接地屏蔽之支援，從而傷及信號的完整性。在出現走線繞行的區域之中因而存在一非阻抗控制(non-impedance controlled)環境。其有必要提出一種方法及結構，提供一種延伸於信號通孔整體長度之真正同軸通孔。

### 【發明內容】

本揭示提出一種用於延著通孔的整體長度，改善信號之完整性並對該通孔的整體長度提供接地屏蔽之同軸通孔的方法及結構。該接地屏蔽之提供將係藉由環繞該信號通孔之一接地通孔籠網(ground vias cage)，使得一走線可以進入位於一增生疊層(built up layer)上的接地通孔籠網，或是藉由提供一穿越一增生疊層之接地溝渠(ground trehch)，其容許一走線進入信號通孔。

**【實施方式】**

參見圖式 1 至 4。圖 1 例示本揭示之結構之一截面視圖。圖 1 之結構係透過參照圖 2A-2C 所示而說明如下之步驟所製成。用以增進印刷電路板中通孔之電氣效能的同軸通孔之製造曾被描述於編號 5,421,083 的美國專利案之中，該案以參照之方式納入本說明書之中。然而，產生一非阻抗控制環境之未受接地屏蔽支持之通孔的末段長度存在於出現走線繞行的區域之中。此造成信號完整性受損。本揭示提出一種延伸於信號通孔的整體長度之真正同軸通孔的方法及結構。圖 1 顯示此一結構 5，其包含二同軸通孔 6，每一同軸通孔 6 均配具接地屏蔽或接地通孔 7 或接地溝渠 7a。

圖 2A-2C 描述建立如圖 1 所示之本揭示之結構 5 之方法。在圖 2A 之中，藉由提供一雙面或一多層印刷電路板以建立結構 5。其藉由鑽出每一通孔並將每一通孔鍍覆至一適當直徑以做為同軸通孔 6 之一接地參考而形成同軸通孔 6 之非繞線部分。該通孔被鍍覆以金屬鍍層 12(與美國專利 5,421,083 中的通孔不同)，且在較佳實施例中係被鍍覆以銅(Cu)質鍍層。接地通孔、信號通孔之適當尺寸以及其彼此間的關係必須就所需之阻抗數值逐例加以計算。用以形成本揭示之結構 5 之方法的下一個步驟顯示於圖 2B 之中，其中使用一諸如一環氧樹脂(epoxy)之非導電性膠劑 14 以填充接地通孔之空處。此膠劑支承信號通孔之結構。

在圖 2C 之中，信號以及接地通孔(見圖 3 之實施例)或

接地溝渠(見圖 4 之實施例)被鍍覆以一導電性鍍層或導電性環氧樹脂。此將信號及接地參考帶到走線層，同時仍維持阻抗環境。以此種方式，其在該結構的不同疊層提供接地屏蔽，並將信號通孔向上帶至走線層，以依據本揭示維持信號完整性。

圖 3 描述本揭示之第一實施例，其中一接地通孔之籠網環繞信號通孔周圍。圖 FIG.3 係一上視圖例示。其應理解，某些接地通孔 7 係位於圖 1 之結構 5 之結構的不同疊層中的不同高度。因此，接地通孔 7 被安置於信號通孔周圍，其將下方疊層的接地參考延伸至平面(以及疊層)上之走線 11 進入同軸通孔 6 且走線 11 接附至同軸通孔 6 之處。以此方式，信號通孔 6 從而可以自走線平面層向下延伸而在下方疊層上接附至信號通孔 6。如圖 3 所示，當走線 11 進入信號通孔 6，應適當地使其變窄，因為其係用以降低源於碎動(jitter)及反射之回返漏損之一關鍵組成要素。

圖 4 係一第二實施例，此處不使用一接地通孔之籠網，而是採用一半圓(semi circle)形狀之接地溝渠 7a 延伸於信號通孔 6 之周圍。在所提出的具有一真正同軸通孔的方法及結構之中，該溝渠延伸於信號通孔的整體長度，下達下方疊層的接地參考，上至走線 11 進入同軸通孔 6 及該走線接附至信號通孔 6 之平面處。與圖 3 的第一實施例相同，此實施例容許信號通孔 6 自走線平面層向下延伸而在下方疊層上接附至信號通孔 6。

雖然以上顯示並說明特定之實施例，但其應能明確地

理解，本發明並未受限於此，而是可以實施於後附申請專利範圍的範疇之內。

【圖式簡單說明】

圖 1 係本揭示之一截面視圖；

圖 2A-2C 例示用以製造出本揭示圖 1 中之結構的步驟，其中：

圖 2A 係製造本揭示圖 1 中之結構之一第一步驟；

圖 2B 係製造本揭示圖 1 中之結構之一第二步驟；

圖 2C 係製造本揭示圖 1 中之結構之一第三步驟；

圖 3 係一第一實施例，例示依據本揭示之圖 1 中之結構之接地通孔籠網之一上視圖；以及

圖 4 係一第二實施例，例示依據本揭示之圖 1 中之結構之接地溝渠之一上視圖。

【主要元件符號說明】

- 5 結構
- 6 同軸通孔或信號通孔
- 7 接地通孔或接地屏蔽
- 7a 接地溝渠
- 11 走線
- 12 金屬鍍層
- 14 非導電性膠劑

# 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 100106357

※申請日： 100 2. 25

※IPC 分類： H05K 1/02 (2006.01)

H05K 3/02 (2006.01)

H05K 9/00 (2006.01)

一、發明名稱：(中文/英文)

用於印刷電路板中以改良信號完整性之同軸通孔走線的方法及結構

METHOD AND STRUCTURE FOR COAXIAL VIA  
ROUTING IN PRINTED CIRCUIT BOARDS FOR  
IMPROVED SIGNAL INTEGRITY

二、中文發明摘要：

在一印刷電路板中沿一信號通孔之整體長度延伸之一同軸通孔之方法及結構。藉由對該同軸通孔之整體長度提供接地屏蔽而改良信號完整性。該接地屏蔽之實施可以是藉由提供接地籠網式通孔於一信號通孔周圍並將一走線繞接至一增生疊層上之該信號通孔，或者是藉由提供一半圓接地溝渠穿過一增生疊層以容許一走線進入該信號通孔。

三、英文發明摘要：

A method and a structure for a coaxial via that extend along the entire length of a signal via in a printed circuit board. Signal integrity is improved by providing ground shield for the entire length of the coaxial via. The ground shielding can be implemented by either providing ground

201220967

çage vias around a signal via and routing a trace to the signal via on a built up layer or by providing a semi circle ground trench through a build up layer to permit a trace access to the signal via.

七、申請專利範圍：

1. 一種用於印刷電路板中以改良信號完整性之同軸信號通孔走線之結構，包含：

一結構，其係由一包含至少一經過電鍍之同軸通孔之多層印刷電路板所構成；

接地通孔，其係置於該信號通孔周圍，將該結構下方疊層的接地參考延伸至一走線進入該同軸信號通孔且該走線接附至該同軸信號通孔之該平面及疊層。

2. 依據申請專利範圍第 1 項所述之結構，其中該等接地通孔係以金屬鍍層鍍覆。

3. 依據申請專利範圍第 2 項所述之結構，其中該等通孔係以導電性膠劑填充。

4. 依據申請專利範圍第 2 項所述之結構，其中該金屬鍍層係銅質鍍層。

5. 一種用於印刷電路板中以改良信號完整性之同軸信號通孔走線之結構，包含：

一結構，其係由一包含至少一經過電鍍之同軸通孔之多層印刷電路板所構成；以及

一接地溝渠，其係形成於信號通孔周圍，延伸於該同軸信號通孔之一整體長度，下達下方疊層的該接地參考，上至該走線進入該同軸信號通孔並且接附至該信號通孔之平面處，以容許該信號通孔自一走線平面層向下延伸而接附至在一下方疊層上的該信號通孔。

6. 依據申請專利範圍第 5 項所述之結構，其中該接地

溝渠係以金屬鍍層鍍覆。

7. 依據申請專利範圍第 2 項所述之結構，其中該等通孔係以導電性膠劑填充。

8. 依據申請專利範圍第 6 項所述之結構，其中該金屬鍍層係銅質鍍層。

9. 一種用於印刷電路板中以改良信號完整性之同軸信號通孔走線之方法，包含以下步驟：

形成一包含至少一經過電鍍之同軸通孔之多層印刷電路板之一結構；以及

將接地通孔置於該信號通孔周圍，其將該結構下方疊層的接地參考延伸至一走線進入該同軸信號通孔且該走線接附至該同軸信號通孔之平面及疊層。

10. 一種用於印刷電路板中以改良信號完整性之同軸信號通孔走線之方法，包含以下步驟：

形成一包含至少一經過電鍍之同軸通孔之多層印刷電路板之一結構；以及

形成一接地溝渠於信號通孔周圍，其延伸於該同軸信號通孔之一整體長度，下達下方疊層的該接地參考，上至該走線進入該同軸信號通孔並且接附至該信號通孔之平面處，以容許該信號通孔自一走線平面層向下延伸並接附至在一下方疊層上的該信號通孔。

## 八、圖式：

(如次頁)

溝渠係以金屬鍍層鍍覆。

7. 依據申請專利範圍第 2 項所述之結構，其中該等通孔係以導電性膠劑填充。

8. 依據申請專利範圍第 6 項所述之結構，其中該金屬鍍層係銅質鍍層。

9. 一種用於印刷電路板中以改良信號完整性之同軸信號通孔走線之方法，包含以下步驟：

形成一包含至少一經過電鍍之同軸通孔之多層印刷電路板之一結構；以及

將接地通孔置於該信號通孔周圍，其將該結構下方疊層的接地參考延伸至一走線進入該同軸信號通孔且該走線接附至該同軸信號通孔之平面及疊層。

10. 一種用於印刷電路板中以改良信號完整性之同軸信號通孔走線之方法，包含以下步驟：

形成一包含至少一經過電鍍之同軸通孔之多層印刷電路板之一結構；以及

形成一接地溝渠於信號通孔周圍，其延伸於該同軸信號通孔之一整體長度，下達下方疊層的該接地參考，上至該走線進入該同軸信號通孔並且接附至該信號通孔之平面處，以容許該信號通孔自一走線平面層向下延伸並接附至在一下方疊層上的該信號通孔。

## 八、圖式：

(如次頁)

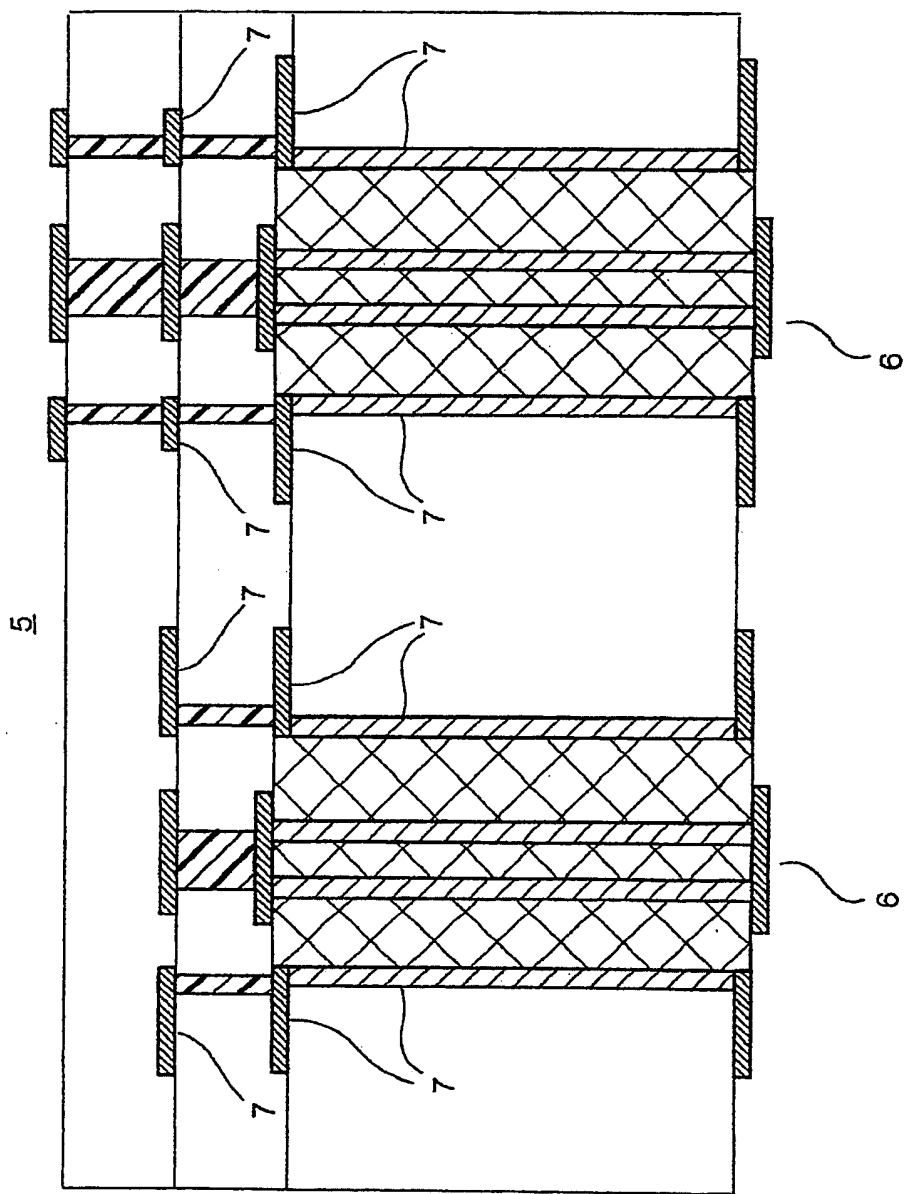


圖1

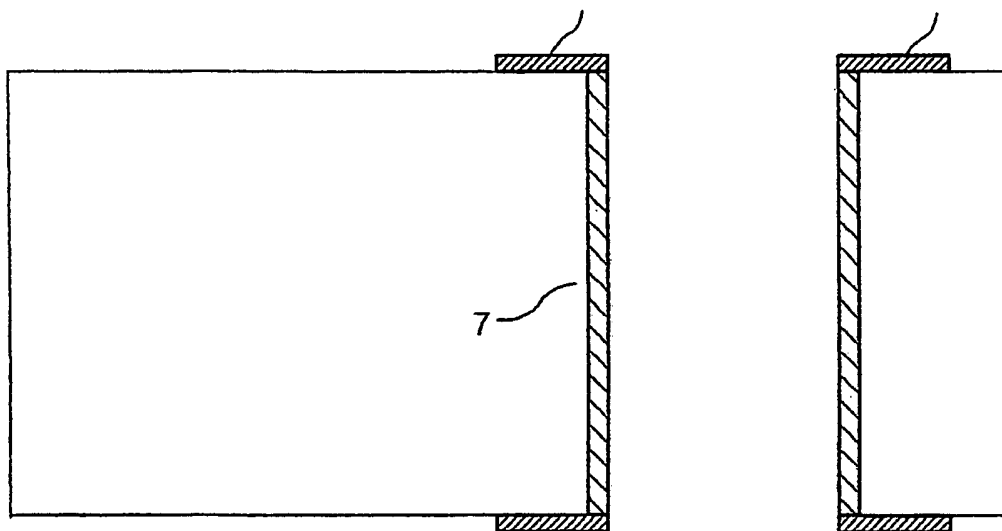


圖2A

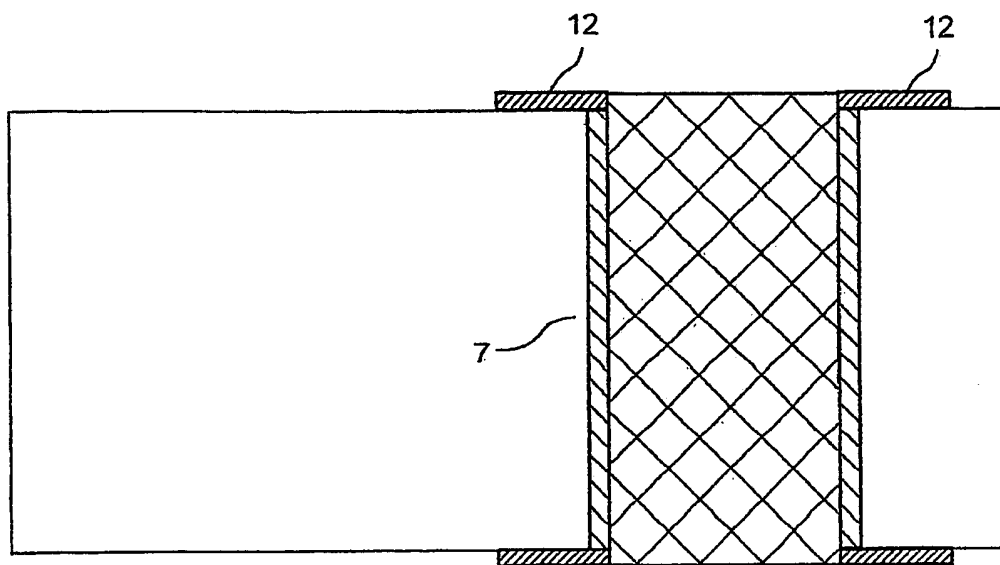


圖2B

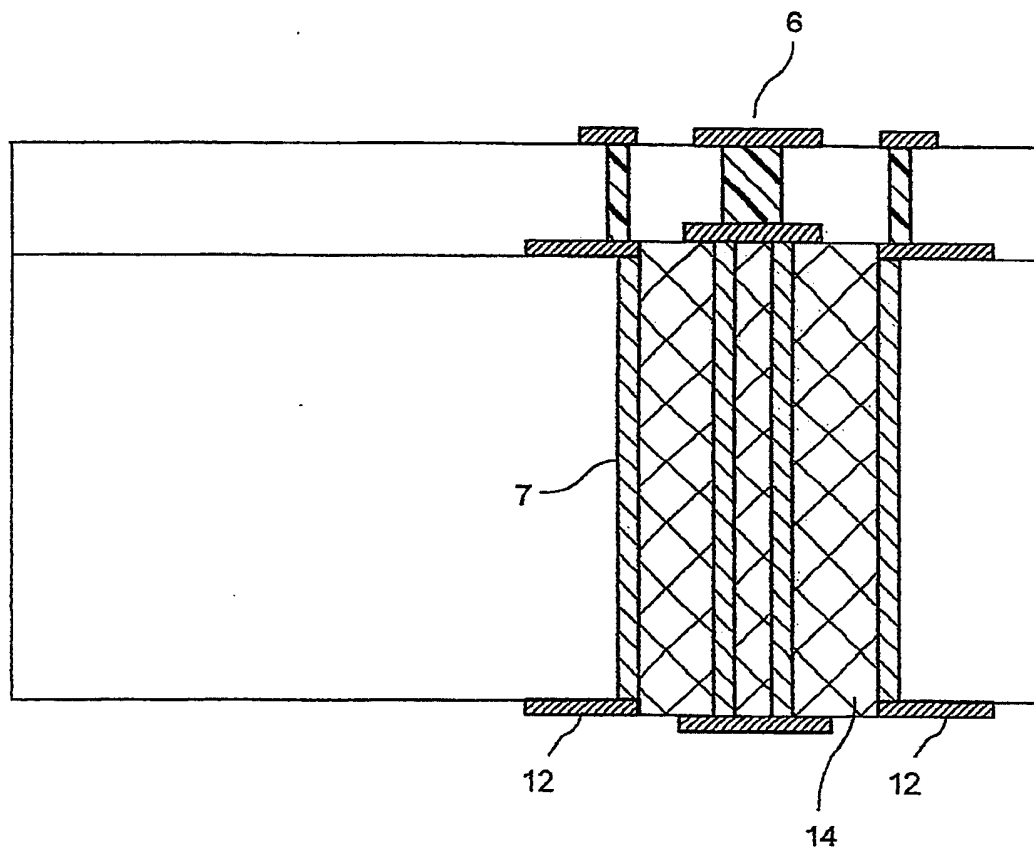


圖 2C

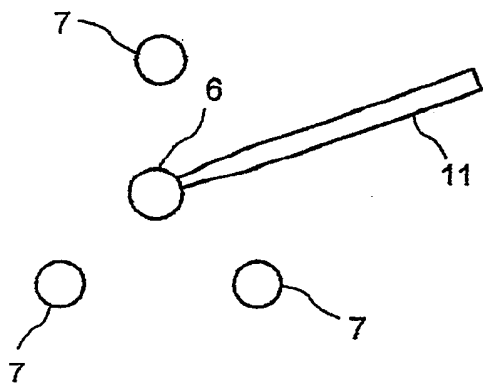


圖 3

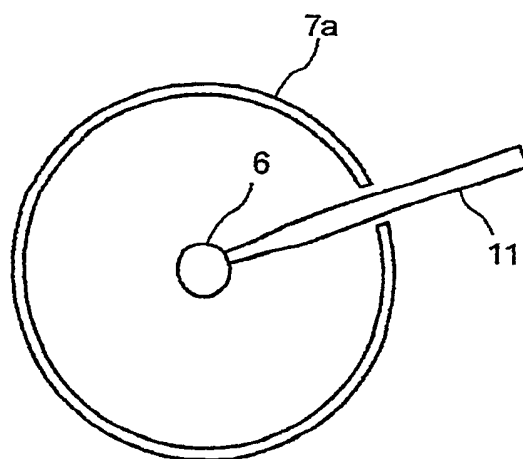


圖 4

四、指定代表圖：

(一)本案指定代表圖為：圖 1。

(二)本代表圖之元件符號簡單說明：

- 5 結構
- 6 同軸通孔或信號通孔
- 7 接地通孔或接地屏蔽

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

理解，本發明並未受限於此，而是可以實施於後附申請專利範圍的範疇之內。

【圖式簡單說明】

圖 1 係本揭示之一截面視圖；

圖 2A-2C 例示用以製造出本揭示圖 1 中之結構的步驟，其中：

圖 2A 係製造本揭示圖 1 中之結構之一第一步驟；

圖 2B 係製造本揭示圖 1 中之結構之一第二步驟；

圖 2C 係製造本揭示圖 1 中之結構之一第三步驟；

圖 3 係一第一實施例，例示依據本揭示之圖 1 中之結構之接地通孔籠網之一上視圖；以及

圖 4 係一第二實施例，例示依據本揭示之圖 1 中之結構之接地溝渠之一上視圖。

【主要元件符號說明】

- 5 結構
- 6 同軸通孔或信號通孔
- 7 接地通孔或接地屏蔽
- 7a 接地溝渠
- 11 走線
- 12 金屬鍍層
- 14 非導電性膠劑

## 七、申請專利範圍：

1. 一種用於印刷電路板中以改良信號完整性之同軸信號通孔走線之結構，包含：

一結構，其係由一包含至少一經過電鍍之同軸通孔之多層印刷電路板所構成；

接地通孔，其係置於該信號通孔周圍，將該結構下方疊層的接地參考延伸至一走線進入該同軸信號通孔且該走線接附至該同軸信號通孔之該平面及疊層。

2. 依據申請專利範圍第 1 項所述之結構，其中該等接地通孔係以金屬鍍層鍍覆。

3. 依據申請專利範圍第 2 項所述之結構，其中該等通孔係以非導電性膠劑填充。

4. 依據申請專利範圍第 2 項所述之結構，其中該金屬鍍層係銅質鍍層。

5. 一種用於印刷電路板中以改良信號完整性之同軸信號通孔走線之結構，包含：

一結構，其係由一包含至少一經過電鍍之同軸通孔之多層印刷電路板所構成；以及

一接地溝渠，其係形成於信號通孔周圍，延伸於該同軸信號通孔之一整體長度，下達下方疊層的該接地參考，上至該走線進入該同軸信號通孔並且接附至該信號通孔之平面處，以容許該信號通孔自一走線平面層向下延伸而接附至在一下方疊層上的該信號通孔。

6. 依據申請專利範圍第 5 項所述之結構，其中該接地

溝渠係以金屬鍍層鍍覆。

7. 依據申請專利範圍第6項所述之結構，其中該等通孔係以非導電性膠劑填充。

8. 依據申請專利範圍第6項所述之結構，其中該金屬鍍層係銅質鍍層。

9. 一種用於印刷電路板中以改良信號完整性之同軸信號通孔走線之方法，包含以下步驟：

形成一包含至少一經過電鍍之同軸通孔之多層印刷電路板之一結構；以及

將接地通孔置於該信號通孔周圍，其將該結構下方疊層的接地參考延伸至一走線進入該同軸信號通孔且該走線接附至該同軸信號通孔之平面及疊層。

10. 一種用於印刷電路板中以改良信號完整性之同軸信號通孔走線之方法，包含以下步驟：

形成一包含至少一經過電鍍之同軸通孔之多層印刷電路板之一結構；以及

形成一接地溝渠於信號通孔周圍，其延伸於該同軸信號通孔之一整體長度，下達下方疊層的該接地參考，上至該走線進入該同軸信號通孔並且接附至該信號通孔之平面處，以容許該信號通孔自一走線平面層向下延伸並接附至在一下方疊層上的該信號通孔。

八、圖式：

(如次頁)

溝渠係以金屬鍍層鍍覆。

7. 依據申請專利範圍第 6 項所述之結構，其中該等通孔係以非導電性膠劑填充。

8. 依據申請專利範圍第 6 項所述之結構，其中該金屬鍍層係銅質鍍層。

9. 一種用於印刷電路板中以改良信號完整性之同軸信號通孔走線之方法，包含以下步驟：

形成一包含至少一經過電鍍之同軸通孔之多層印刷電路板之一結構；以及

將接地通孔置於該信號通孔周圍，其將該結構下方疊層的接地參考延伸至一走線進入該同軸信號通孔且該走線接附至該同軸信號通孔之平面及疊層。

10. 一種用於印刷電路板中以改良信號完整性之同軸信號通孔走線之方法，包含以下步驟：

形成一包含至少一經過電鍍之同軸通孔之多層印刷電路板之一結構；以及

形成一接地溝渠於信號通孔周圍，其延伸於該同軸信號通孔之一整體長度，下達下方疊層的該接地參考，上至該走線進入該同軸信號通孔並且接附至該信號通孔之平面處，以容許該信號通孔自一走線平面層向下延伸並接附至在一下方疊層上的該信號通孔。

八、圖式：

(如次頁)

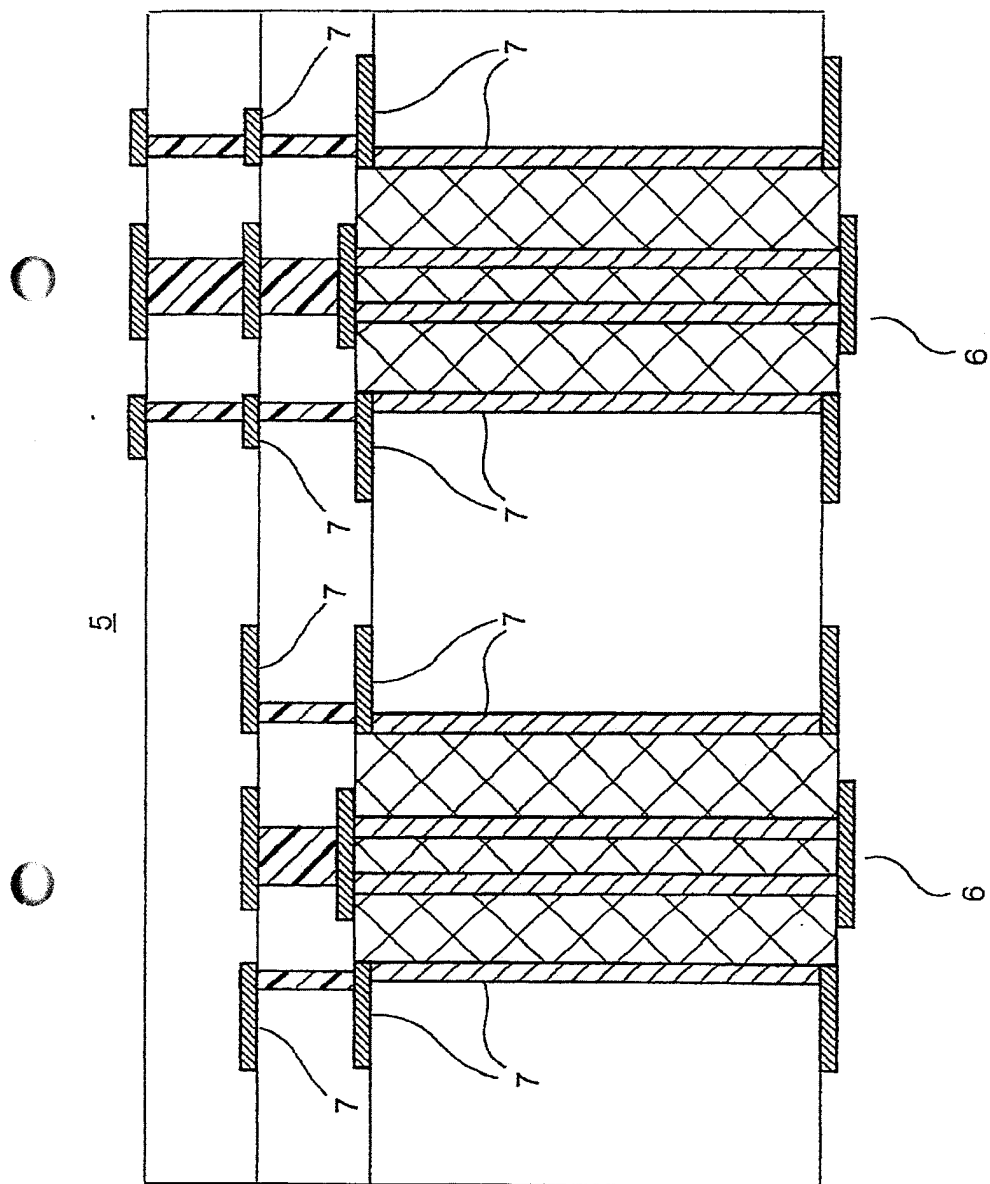


圖1

100年5月16日替換頁

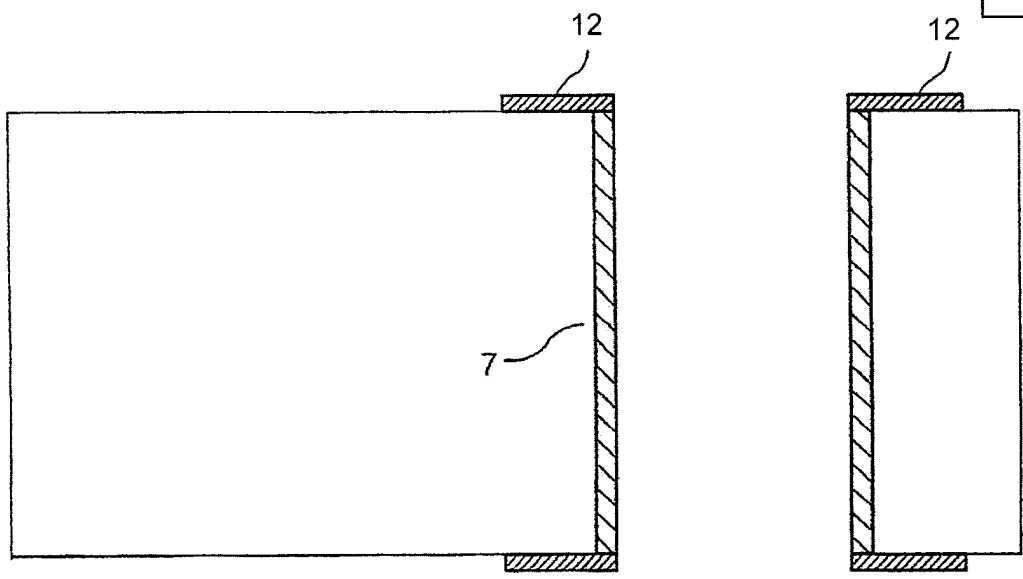


圖2A

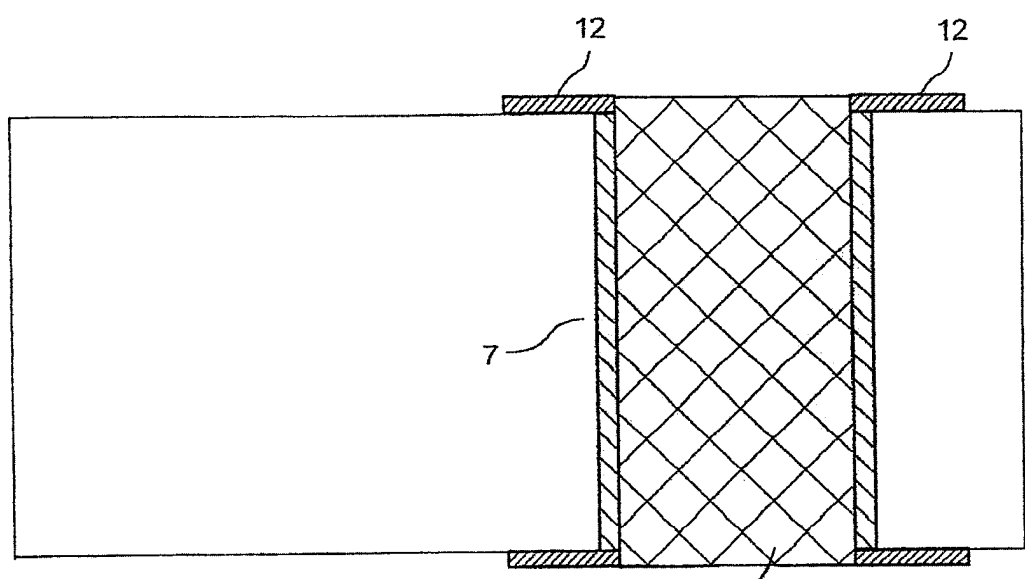


圖2B

14