

(19) (KR)  
(12) (A)

(51) 。 Int. Cl.<sup>7</sup>  
H01L 25/00 (11) 10-2004-0072645  
H01L 27/10 (43) 2004 08 18  
G06F 15/00

(21) 10-2004-7008724  
(22) 2004 06 05  
2004 06 05  
(86) PCT/US2002/035972 (87) WO 2003/050694  
(86) 2002 11 08 (87) 2003 06 19

(30) 10/012,057 2001 12 05 (US)  
(71) 89413 223  
(72) , , .  
80908 10015  
, , .  
89413 . . 128, 223  
(74)

:

(54) 가

(66) / 'IC' 가 (60) . (64),  
, 가 'FPGA' (68) FPGA  
가 , 가

가 (reconfigurable), (adaptive) ('IC')  
가 .  
IC 가 ,  
가 ,  
' / (load/store)' , 가 (parallelism) ,  
가  
Altera Corporation, Xilinx, Inc., Lucent Technologies, Inc.  
가 ('FPGA')  
, 가 ( FPGAs )  
가 , FPGAs가  
('GPRP')  
FPGAs  
, G  
PRP 가 GPRP , 가 ,  
(job)  
(job)  
GPRP  
FPGA GPRP 25%  
가  
가 가  
가  
< >  
, FPGAs, 가 가  
, GPRP 가  
(Stacked Die Hybrid: 'SDH')  
Sunnyvale, CA Tru-Si Technologies , B  
GA FPGA ,  
가  
가 ,  
가



3, (32) FPGA, SRAM (52)  
 (50) FPGA, SRAM (54)  
 8  
 4, (60), (60), (62), (62), (64),  
 가, (66), FPGA (68)가, (62), (62), (64, 66, 68), (64),  
 (66), FPGA (68) (70), (60), (64), (66), F  
 PGA (68)  
 (70)  
 가, Si Technologies, (Atmospheric Downstream Plasma: 'ADP') Tru-  
 가  
 (64, 66, 68), (66) 가 (64) FP  
 GA(68) 가 (66)가 (tri-ported)  
 가 (66)  
 5, 가 (60) (80) 가  
 , FPGA(70) 3, (82)가 (86)  
 (88) (84) (84) FPGA(68)가 (66)( 4)  
 FPGA(68) (66)( 4) 가 (84) FPGA (68)  
 ('RAM')  
 66, 68)( 4) 가 (64,  
 가 (60), FPGA(68)가,  
 (62) (64)  
 , FPGA(68)  
 FPGA(68)가 (70), FPGA(68)가 2 가 (60) 3  
 가 가  
 , 'V' , 'T' FPGA (68) 4VT/3 가  
 I/O') ('ASICs') 가 / ('  
 가 가

I/O , , 가 , ,  
 , 가 , I/O , F  
PGA , , ,  
 , ,  
 가 FPGA ,  
 ,  
 , 가 , ,  
 , ,  
 , ,  
 / 가 .

(57)

- 1. 가 1 , 2  
1 가
- 2. 1 , 1 가 FPGA .
- 3. 1 , 2 .
- 4. 1 , 2 .
- 5. 1 , 1 2 3
- 6. 5 ,

3 .

1 7. ,  
가 가 .

1 8. ,  
1 2 .

8 9. ,  
.

9 10. ,

11.  
가 (reconfigurable) ,

,  
,  
가 1 2 , 1 가

11 12. ,  
1 가 FPGA .

11 13. ,  
2 .

11 14. ,  
2 .

11 15. ,  
1 2 3 .

**16.**

15 ,

3

**17.**

11 ,

가

가

**18.**

11 ,

1 2

**19.**

18 ,

**20.**

19 ,

**21.**

가

1

1

가

2

;

1

2

가

3

**22.**

21 ,

1

가

FPGA

**23.**

21 ,

2

**24.**

21 ,

3

**25.**

21 ,

가

가





,

가 가 가

.

**35.**

34 ,

가 .

**36.**

34 ,

1 가 FPGA 가 .

**37.**

34 ,

2 가 .

**38.**

34 ,

3 가 .

**39.**

가 1 ,

1 가

2

, 1 2 가 .

**40.**

39 ,

가 가 가 .

**41.**

40 ,

가 가 가 .

**42.**

40 ,

가 가

.

**43.**

40 ,

가 .

**44.**

39

(test stimulus) 가 가 2 .

45.

39

1 2 가 3 .

46.

45

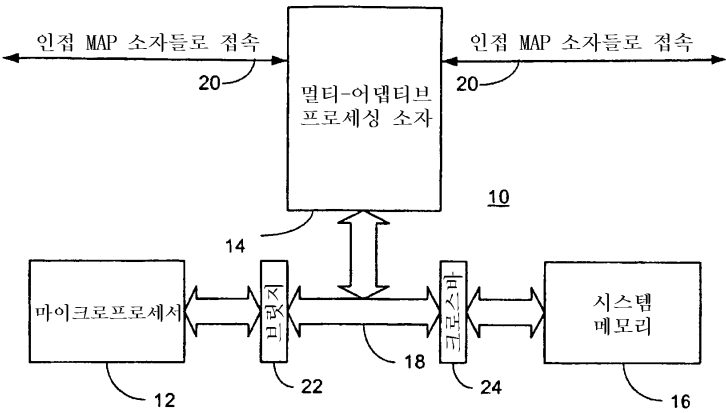
3 가 가 .

47.

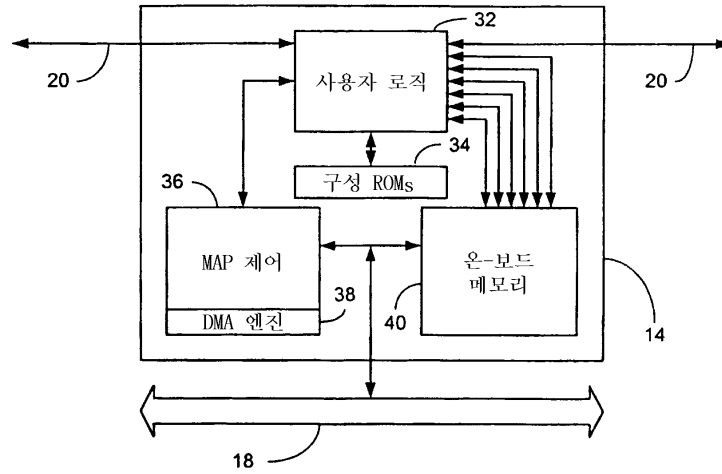
45

3 I/O 가 .

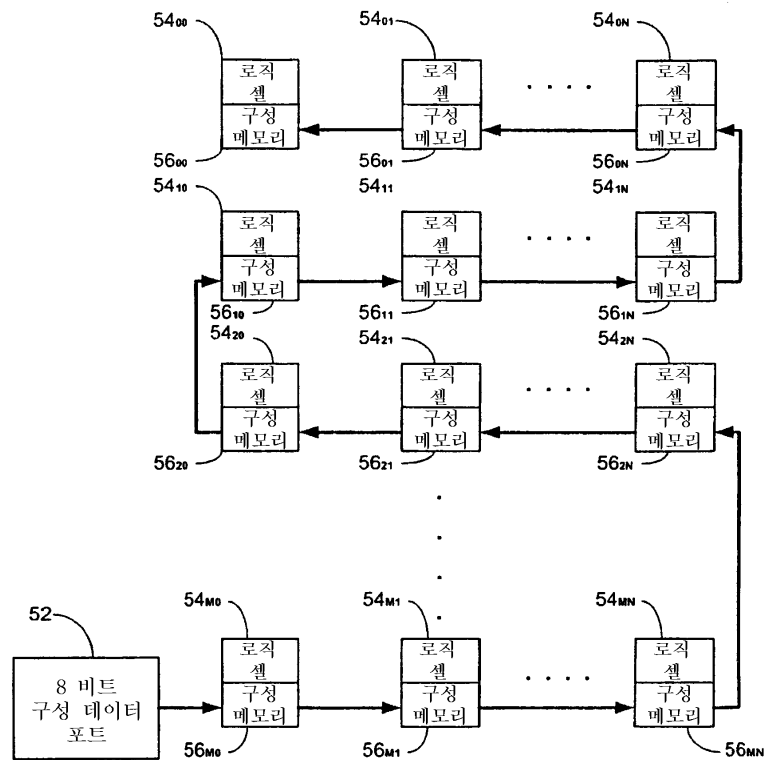
1



2



3



50

